(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0113392
(43) 공개일자 2023년07월28일

(51) 국제특허분류(Int. Cl.)
B81C 1/00 (2006.01)
(52) CPC특허분류
B81C 1/00269 (2013.01)
B81C 2203/019 (2013.01)
(21) 출원번호 10-2023-7022842
(22) 출원일자(국제) 2021년12월09일
심사청구일자 없음
(85) 번역문제출일자 2023년07월05일
(86) 국제출원번호 PCT/US2021/062674
(87) 국제공개번호 WO 2022/125815
국제공개일자 2022년06월16일
(30) 우선권주장
63/123,932 2020년12월10일 미국(US)

(71) 출원인
옵시디안 센서스 인코포레이티드
미국, 캘리포니아 92121, 샌디에고 스위트 201 퍼시픽 센터 불리바드 5754
(72) 발명자
창, 탈리스
미국, 캘리포니아 92121, 샌디에고 스위트 201 퍼시픽 센터불리바드 5754
앤드류스, 션
미국, 캘리포니아 92121, 샌디에고 스위트 201 퍼시픽 센터불리바드 5754
(74) 대리인
특허법인이룸리온

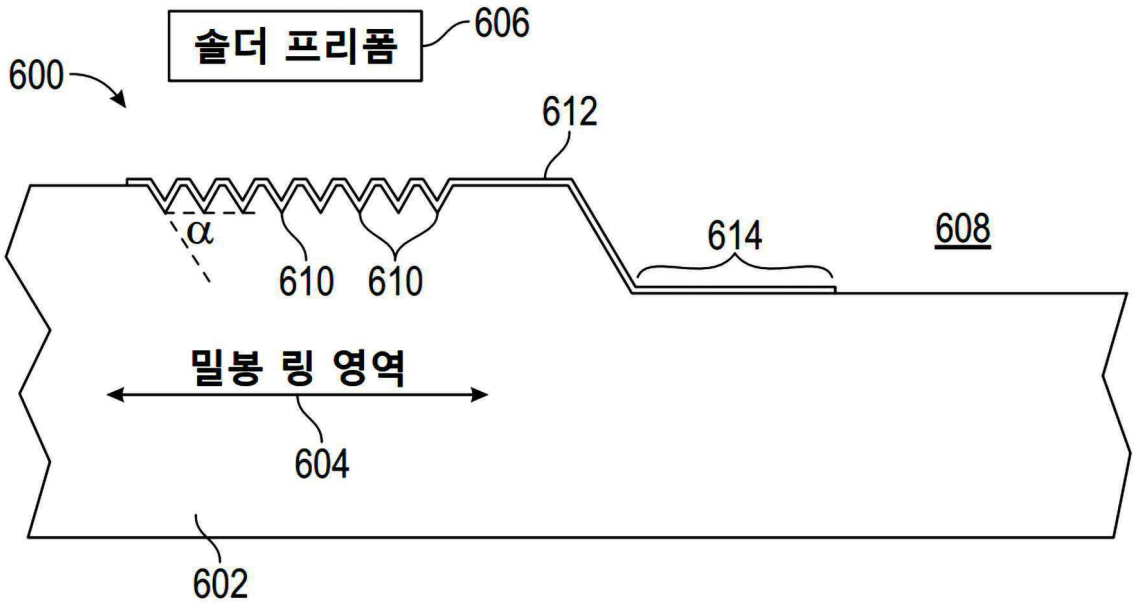
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **멤스 디바이스 제조**

(57) 요 약

일부 구현예는 복수의 MEMS 디바이스를 제조하는 방법들을 포함하고, 각각의 디바이스는 상이한 CTE를 갖는 제 1 재료 및 제 2 재료를 포함한다. 상기 방법은 상기 제 1 재료와 실질적으로 동일한 CTE를 갖는 캐리어를 제공하는 단계를 포함하고, 상기 캐리어는 복수의 캐비티를 포함한다. 상기 방법은 또한 상기 캐리어의 각각의 캐비티에 복수의 성분을 위치시키는 단계를 포함하고, 상기 성분은 상기 제 2 재료를 포함한다. 일부 구현예에서, 상기 방법은 상기 제 2 재료 성분 상에 상기 제 1 재료의 층을 위치시키는 단계를 포함한다. 일부 구현예에서, 상기 방법은 상기 제 1 재료 층 및 상기 제 2 재료 성분을 접합하는 단계를 포함한다. 상기 방법은 또한 상기 캐리어를 제거하는 단계 및 상기 제 1 재료 층을 싱귤레이팅하여 상기 복수의 MEMS 디바이스를 제조하는 단계를 포함한다.

대 표 도 - 도6a



명 세 서

청구범위

청구항 1

마이크로전자기계 시스템(microelectromechanical system; MEMS) 디바이스(device)로서,

제 1 부분(first portion); 및

접합 영역(bond region)에서 상기 제 1 부분에 접합된 제 2 부분(second portion)을 포함하고, 상기 접합 영역은 복수의 그루브(grooves)를 포함하는, MEMS 디바이스.

청구항 2

제 1 항에 있어서,

상기 그루브는 V-형상(V-shape)을 포함하는, MEMS 디바이스.

청구항 3

제 1 항에 있어서,

상기 그루브는 상기 제 1 부분의 표면에서 형성되고 각각의 그루브는 상기 표면에 대해 약 54도로 2개의 측벽을 포함하는, MEMS 디바이스.

청구항 4

제 1 항에 있어서,

상기 그루브는 상기 제 2 부분의 표면과 예각(acute angle)을 형성하지 않는, MEMS 디바이스.

청구항 5

제 1 항에 있어서,

상기 제 1 부분은 상기 그루브 및 상기 그루브보다 깊은 캐비티(cavity)를 포함하는, MEMS 디바이스.

청구항 6

제 5 항에 있어서,

상기 MEMS 디바이스는 볼로미터(bolometer)를 포함하고 상기 캐비티는 광 센서(light sensor)를 둘러싸는, MEMS 디바이스.

청구항 7

제 1 항에 있어서,

상기 복수의 그루브는 단부-대-단부(end-to-end)로 배열된 다수의 단면 그루브(sectioned grooves)를 포함하는, MEMS 디바이스.

청구항 8

제 1 항에 있어서,

상기 그루브 내에 및 상기 제 1 부분과 제 2 부분 사이에 솔더(solder)를 더 포함하는, MEMS 디바이스.

청구항 9

제 8 항에 있어서,

솔더 프리폼(solder preform)은 제 1 체적(first volume)을 가지되,

상기 복수의 그루브는 상기 제 1 부분에서 제 2 체적을 정의하고

상기 제 2 체적은 상기 제 1 체적보다 크거나 또는 같은, MEMS 디바이스.

청구항 10

제 1 항에 있어서,

상기 그루브 내에 및 상기 제 1 부분과 제 2 부분 사이에 접착제 층(adhesive layer)을 더 포함하는, MEMS 디바이스.

청구항 11

제 1 항에 있어서,

상기 그루브는 상기 제 1 부분의 표면에서 형성되고 상기 디바이스는 상기 제 2 부분에 부착된 금속화 링(metalizing ring)을 더 포함하는, MEMS 디바이스.

청구항 12

MEMS 디바이스를 제조하는 방법으로서, 상기 디바이스는 접합 영역(bond region)을 포함하고, 상기 방법은:

상기 디바이스의 제 1 부분을 제공하는 단계;

상기 접합 영역에서 상기 제 1 부분에 복수의 그루브를 추가하는 단계;

상기 그루브 상에 솔더 프리폼을 위치시키는 단계;

상기 디바이스의 제 2 부분을 상기 제 1 부분과 정렬시키는 단계;

상기 솔더 프리폼을 가열하는 단계;

상기 제 1 부분을 상기 제 2 부분을 향하여 이동시키는 단계; 및

상기 제 1 부분이 상기 접합 영역에서 상기 제 2 부분과 접합하도록 상기 솔더 프리폼을 냉각시키는 단계;

를 포함하는, 방법.

청구항 13

제 12 항에 있어서,

상기 그루브는 상기 제 1 부분의 표면에 대해 약 54도로 2개의 측벽을 포함하는, 방법.

청구항 14

제 12 항에 있어서,

상기 솔더 프리폼은 제 1 체적을 갖고 상기 복수의 그루브는 상기 제 1 부분에서 제 2 체적을 정의하고, 상기 제 2 체적은 상기 제 1 체적보다 크거나 또는 같은, 방법.

청구항 15

제 12 항에 있어서,

상기 복수의 그루브는 단부-대-단부로 배열된 다수의 단면 그루브를 포함하는, 방법.

청구항 16

제 12 항에 있어서,

상기 디바이스의 제 2 부분에 금속화 링을 추가하는 단계를 더 포함하는, 방법.

청구항 17

제 12 항에 있어서,

상기 디바이스의 제 1 부분에 캐비티를 추가하는 단계를 더 포함하되, 상기 캐비티는 상기 그루브보다 깊은, 방법.

청구항 18

제 17 항에 있어서,

상기 캐비티 및 그루브는 동일한 에칭 처리 단계에서 상기 제 1 부분에 추가되는, 방법.

청구항 19

제 17 항에 있어서,

상기 캐비티 및 그루브는 상이한 처리 단계에서 상기 제 1 부분에 추가되는, 방법.

청구항 20

제 17 항에 있어서,

상기 MEMS 디바이스는 볼로미터를 포함하고 상기 캐비티는 광 센서(light sensor)를 둘러싸는, 방법.

발명의 설명

기 술 분 야

[0001] 관련 출원의 교차 참조

[0002] 본원은 2020년 12월 10일자로 출원된 미국 가출원 제63/123,932호의 이익을 주장하며, 이의 전체 개시내용은 모든 목적을 위해 본원에 참고로 포함된다.

배 경 기 술

[0003] 마이크로전자기계 시스템(microelectromechanical system; MEMS) 디바이스 제조에서, 접합은 예를 들어 패키징 단계 동안 디바이스의 2개 부분을 결합하는데 필요한 단계인 경우가 많다. 종래의 접합은 전형적으로 디바이스의 2개 부분 사이에 접합 재료를 삽입한 다음 상기 접합 재료로 상기 2개 부분을 접착하는 것을 포함한다. 본 발명자들은 종래 접근 방식이 결함이 있으며 신뢰할 수 없는 MEMS 디바이스를 초래한다는 것을 발견하였다.

[0004] MEMS 디바이스에서 2종의 재료를 접합할 때(예를 들어 유리를 실리콘에 접합할 때), 열팽창 계수(CTE)의 불일치는 정렬 편차(alignment deviations)를 유도할 수 있으며, 이는 접합 또는 다른 제조 에러를 초래할 수 있다. 상기 편차는 접합을 위해 층들을 가열하고(일부 공정에서 최대 350℃까지) 냉각시킨 후에 (상이한 CTE에 의해 야기되는) 상이한 수축률(shrinkage rates)로부터 발생할 수 있다. 제조 규모가 증가함에 따라 이들 편차가 증가한다 - CTE 불일치를 갖는 패널 수준의 제조 공정은 웨이퍼 규모의 동일한 공정보다 더 많은 제조 에러가 발생한다.

[0005] 다른 예에서, 본 발명자들은 MEMS 디바이스의 2개 부분을 접합하는데 있어서 추가적인 결함을 발견하였다. 예를 들어 (예를 들어 접합 재료로서 솔더(예를 들어 솔더 프리폼, 증착된 솔더)를 사용하는) 진공 패키징은 일반적으로 접합 프로세스 동안 2개의 접합 인터페이스 사이에서 과잉 접합 재료가 스퀴징 아웃되는 문제를 겪는다.

[0006] 예를 들어 진공 패키징(vacuum packaging)(예를 들어 솔더 프리폼, 증착 솔더를 접합 재료로 사용)은 일반적으로 접합 공정 중에 두 접합 인터페이스 사이에서 접합 재료가 과도하게 압착되는 문제를 안고 있다. 예를 들어 솔더 프리폼은 기계적 취급에 견딜 수 있을 만큼 충분히 두꺼워야 하므로 자주 최소 두께와 최소 부피를 가지며, 이러한 이유로 프리폼을 사용하여 접합할 때 최소 부피가 제조 공정에 필요한 부피보다 클 경우 초과 재료의 양이 특히 문제가 된다. 여분의 솔더(solder)는 접합 영역에서 압착되어 밀폐된 볼륨 내부로 유입될 경우 밀폐된 볼륨 내부의 디바이스를 손상 및/또는 파괴할 수 있으므로 MEMS 디바이스의 신뢰성에 부정적인 영향을 미칠 수 있다. 캐비티(cavity) 외부의 과도한 솔더도 해로울 수 있다. 예를 들어 스퀴징 아웃된 솔더가 다이 사이에 잔류하여 웨이퍼 다이싱 블레이드를 손상시켜서 제조 수율을 저하시킬 수 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0007] 일부 구현예는 복수의 MEMS 디바이스를 제조하는 방법을 포함하고, 각각의 디바이스는 상이한 CTE를 갖는 제 1 재료 및 제 2 재료를 포함한다. 상기 방법은 상기 제 1 재료와 실질적으로 동일한 CTE를 갖는 캐리어(carrier)를 제공하는 단계를 포함하고, 상기 캐리어는 복수의 캐비티(cavities)를 포함한다. 상기 방법은 또한 상기 캐리어의 캐비티 각각에 복수의 성분을 위치시키는 단계를 포함하고, 상기 성분은 상기 제 2 재료를 포함한다. 일부 구현예에서, 상기 방법은 상기 제 2 재료 성분 상에 상기 제 1 재료의 층을 위치시키는 단계를 포함한다. 일부 구현예에서, 상기 방법은 상기 제 1 재료 층 및 제 2 재료 성분을 접합하는 단계를 포함한다. 상기 방법은 또한 상기 캐리어를 제거하고 상기 제 1 재료 층을 싱귤레이팅(singulating)하여 상기 복수의 MEMS 디바이스를 제조하는 단계를 포함한다. 일부 구현예에서, 상기 제 1 및 제 2 재료는 유리 및 실리콘으로부터 선택된다.

[0008] 유리하게는, 본원에 기술된 방법은 층들의 CTE 불일치(layers' CTE mismatch)에 의해 야기되는 제조 에러를 감소시킨다. 예를 들어 본원에 기술된 방법은 (예를 들어 MEMS 디바이스의 유리 층과 MEMS 디바이스의 실리콘 성분 사이에서) CTE 불일치의 결과를 상기 MEMS 디바이스의 폭으로 감소시킨다. 이는 유리하게는 더 양호한 스케일링을 위해 더 양호하게 정렬되고 접합된 MEMS 디바이스를 제공하고, 또한 상기 MEMS 디바이스에 대한 재료 조합(예를 들어 유리 및 실리콘)을 선택하는데 있어서 자유를 허용한다.

[0009] 일부 구현예는 MEMS 디바이스를 제조하는 방법을 포함하고, 상기 방법은 디바이스의 제 1 부분을 제공하는 제 1 단계, 디바이스의 접합 영역에서 상기 제 1 부분에 그루브(grooves)를 추가하는 제 2 단계, 상기 디바이스의 제 2 부분을 상기 제 1 부분과 정렬시키는 제 3 단계, 상기 제 1 부분 및 제 2 부분이 서로를 향해 이동시키는 제 4 단계, 및 상기 접합 영역에서 상기 제 1 및 제 2 부분을 접합하는 제 5 단계를 포함한다. 유리하게는, 상기 그루브는 상기 접합 영역으로부터 상기 MEMS 디바이스의 전기기계적 성분들로의 잠재적으로 유해한 유출을 감소시키면서 견고한 접합을 제공할 수 있다. 따라서, 상기 MEMS 디바이스의 신뢰성이 개선된다. 일부 구현예에서, 상기 제 1 내지 제 5 단계 중의 하나 이상은 진공에서 수행된다. 일부 구현예에서, 일부 단계들은 진공에서 수행되고(예를 들어 제 3 내지 제 5 단계), 다른 단계들은 수행되지 않을 수 있다.

[0010] 일부 구현예는 복수의 MEMS 디바이스를 제조하는 방법을 포함하고, 상기 방법은 복수의 제 1 전기기계적 성분을 제공하는 단계; 캐리어를 제공하는 단계, 상기 캐리어는 복수의 위치를 포함하고, 각각은 상기 복수의 제 1 전기기계적 성분(first electromechanical components) 중의 각각의 하나와 연관됨; 상기 복수의 제 1 전기기계적 성분(second electromechanical components)에서 결함 성분(defective component)을 식별하는 단계; 복수의 제 2 전기기계적 성분을 제공하는 단계; 상기 결함 전기기계적 성분과 연관된 위치가 아닌 상기 캐리어 상의 각각의 위치에서 복수의 제 2 전기기계적 성분을 위치시키는 단계; 제 1 및 제 2 전기기계적 성분의 각각의 쌍들을 접합하는 단계; 및 (선택적으로) 상기 제 1 및 제 2 전기기계적 성분의 각각의 쌍들을 싱귤레이팅하여 복수의 MEMS 디바이스를 제조하는 단계를 포함한다. 유리하게는, 상기 방법들은 동작 불가능한 제 2 성분들에 접합된 제 1 성분들의 수를 감소시킴으로써 낭비된 성분들을 감소시킬 수 있다.

도면의 간단한 설명

[0011] 도 1은 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법을 도시한다.

도 2a는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 배열을 도시한다.

도 2b는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 다른 배열을 도시한다.

도 2c는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 다른 배열을 도시한다.

도 2d는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 다른 배열을 도시한다.

도 2e는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 다른 배열을 도시한다.

도 2f는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 다른 배열을 도시한다.

도 3a는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 150 mm 웨이퍼에서의 예시적인 간격을 도시한다.

도 3b는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 성분의 예시적인 접합 영역을 도시한다.

도 3c는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 156 mm 웨이퍼에서의 예시적인 간격을 도시한다.

도 3d는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 156 mm 웨이퍼에서의 예시적인 간격을 도시한다.

도 4는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 200 mm 웨이퍼에서의 예시적인 간격을 도시한다.

도 5는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법을 도시한다.

도 6a는 한 구현예에 따른 MEMS 디바이스를 도시한다.

도 6b는 한 구현예에 따른 MEMS 디바이스를 도시한다.

도 7a는 한 구현예에 따른 MEMS 디바이스를 도시한다.

도 7b는 한 구현예에 따른 솔더와 그루브 사이의 예시적인 관계를 도시한다.

도 8은 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법을 도시한다.

도 9는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법을 도시한다.

도 10은 본 개시의 구현예에 따른 전기기계적 시스템을 제조하는 방법을 도시한다.

도 11은 본 개시의 구현예에 따른 예시적인 센서를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0012] 하기 구현예의 기술에서, 본원의 일부를 형성하는 첨부 도면들이 참조되며, 이러한 도면에서는 실시될 수 있는 특정 구현예들이 예시로서 도시된다. 개시된 구현예들의 범위를 벗어남이 없이 다른 구현예들이 사용될 수 있고 구조적 변경들이 이루어질 수 있다는 것을 이해해야 한다.

[0013] 이제 복수의 MEMS 디바이스를 제조하는 예시적인 방법이 도 1 및 도 2a 내지 도 2f와 관련하여 기술될 것이다. 도 1에 도시된 방법(100)은 MEMS 디바이스를 제조하는 방법이고, 각각의 디바이스는 상이한 CTE를 갖는 제 1 재료 및 제 2 재료를 포함한다. 일부 구현예에서, 상기 제 1 재료는 유리이고, 상기 MEMS 디바이스에서 성분(예를 들어 박막 트랜지스터)을 위한 기판을 제공한다. 일부 구현예에서, 상기 제 2 재료는 실리콘이고, 상기 MEMS 디바이스에서 커버를 제공한다. 당업자에 의해 인식되는 바와 같이, 다른 구현예는 MEMS 디바이스, 유리 및 상이한 재료, 실리콘 및 상이한 재료에서의 유리 및 실리콘을 반전(reverse)시키거나, 상이한 제 1 및 제 2 재료를 사용한다.

[0014] 방법(100)은 제 1 재료와 실질적으로 동일한 CTE를 갖는 캐리어(carrier)를 제공하는 단계(102)를 포함하고, 상기 캐리어는 복수의 캐비티를 포함한다. 상기 방법은 복수의 성분을 상기 캐리어의 각각의 캐비티에 위치시키는 단계(104)를 계속하되, 각각의 성분은 제 2 재료를 포함한다. 단계(106)는 제 1 재료의 층을 제 2 재료 성분 상에 위치시키는 것을 포함한다. 방법(100)은 또한 제 1 재료 층과 제 2 재료 성분을 접합하는 단계(108), 및 상기 캐리어를 제거하는 단계(110)를 포함한다. 방법(112)은 제 1 재료 층을 싱귤레이팅(singulating)하여 복수의 MEMS 디바이스를 생성하는 것을 계속한다.

[0015] 방법(100)은 패널 스케일(panel scale) 제조, 웨이퍼 스케일 제조 등을 포함하는 임의의 스케일로 수행될 수 있다. 일부 구현예에서, 제조 공정에서의 2개의 층은 "실질적으로 동일한 CTE"를 갖는 것으로 이해될 수 있고, 각각의 CTE에서의 차이는 접합을 위한 열(heat)이 적용/제거될 때, 제 2 재료 성분과 제 1 재료 층의 접합 및/또는 정렬이 제조 공차(manufacturing tolerances)를 벗어나지 않도록 층들이 편차를 야기하지 않는다. 상기 공차는 특정 애플리케이션에 따라 달라진다. 예를 들어, 공차는 300℃의 접합 온도에서 8 인치 웨이퍼 가장자리에서 디바이스 커버의 50 마이크로미터의 편차일 수 있다. 두 재료의 CTE가 실질적으로 동일하지 않은 경우 "다른 CTE"를 갖는 것으로 이해할 수 있다.

[0016] 유리하게는, 본원에 기술된 제조 방법들은 층들의 CTE 불일치에 의해 야기되는 제조 에러를 감소시킨다. 예를 들어 본원에 기술된 방법들은 (예를 들어 MEMS 디바이스의 유리 층과 MEMS 디바이스의 실리콘 성분 사이의) CTE

불일치의 결과를 MEMS 디바이스의 폭으로 감소시킨다. 이는 유리하게는 더 양호하게 정렬되고 접합된 MEMS 디바이스를 제공하고, 또한 MEMS 디바이스들에 대한 조합(예를 들어 유리 및 실리콘)을 선택할 때 자유를 허용한다.

[0017] 또한, 본원에 기술된 방법은 또한 싱귤레이팅 기술(singulating techniques)의 정확도를 개선할 수 있고, 특수 장비를 요구하지 않음으로써 제조성을 개선할 수 있다. 예를 들어 본원의 구현예들은 디바이스를 싱귤레이팅하기 전에 제 2 재료(예를 들어 실리콘)의 부분들을 제거하기 위해 적외선 카메라를 요구하지 않는다. 본원의 구현예들은 또한 유리하게는 수율을 증가시키고 제조 비용을 저감한다. 예를 들어 본원의 구현예들은 동시에 2개의 기판을 다이싱할 필요성을 감소시키거나 제거한다(또는 양쪽 면 상에 2개의 부분 절단이 필요함).

[0018] 도 2a는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(arrangement)(202)을 도시한다. 상기 배열(202)은 방법(100)에서의 단계(102)와 같은, 캐리어를 제공하는 단계와 연관될 수 있다. 상기 배열(202)에서, 캐리어(220)는 복수의 캐비티(222)를 포함하고, 각각의 캐비티는 진공 채널(224)을 포함한다. 일부 구현예에서, 각각의 캐비티는 진공 채널을 포함하지 않는다.

[0019] 일부 구현예에서, 캐리어를 제공하는 단계는 제 1 재료와 실질적으로 동일한 CTE를 갖는 재료의 층을 제공하는 단계를 포함한다. 일부 구현예에서, 캐리어를 제공하는 단계는 제 1 재료의 캐리어 층을 제공하는 단계를 포함한다. 일부 구현예에서, 제 1 재료는 유리이고, 캐리어를 제공하는 단계는 상이한 유리를 제공하는 단계를 포함하지만, MEMS 디바이스에서 사용되는 유리와 실질적으로 동일한 CTE를 갖는 것을 포함한다. 일부 구현예에서, 캐리어를 제공하는 단계는 세라믹 재료(예를 들어 Al2O3) 또는 금속(예를 들어 코바(Kovar))을 제공하는 단계를 포함한다. 일부 구현예에서, 캐리어를 제공하는 단계는 제 1 캐리어 층을 제공하는 단계, 제 2 캐리어 층을 제공하는 단계, 제 1 및 제 2 캐리어 층을 접합하는 단계, 및 상기 제 1 및 제 2 캐리어 층 중의 하나 또는 둘 다로부터 재료(material)를 제거하여 복수의 캐비티를 생성하는 단계를 포함한다.

[0020] 일부 구현예에서, 상기 제 1 및 제 2 층 중의 하나 또는 둘 다로부터 재료를 제거하는 단계는 상기 층들 사이에 에칭 스톱 층(etch stop layer)을 제공하는 단계 및 상기 제 1 및 제 2 층 중의 하나 또는 둘 다를 상기 에칭 스톱으로 에칭하는 단계를 포함한다. 다른 구현예에서, 재료는 상기 층들이 접합되기 전에 제 1 및 제 2 층 중의 하나 또는 둘 다로부터 제거된다.

[0021] 일부 구현예에서, 상기 캐리어를 제공하는 단계는 0.5 mm 깊이의 캐비티를 제공하는 단계를 포함한다. 일부 구현예에서, 상기 캐비티는 24-27 mm의 폭 및 14-16 mm의 길이이다. 예를 들어 상기 캐비티는 24 mm × 16 mm × 0.5 mm일 수 있거나, 다른 캐비티는 27 mm × 14 mm × 0.5 mm일 수 있다.

[0022] 일부 구현예에서, 상기 캐리어는 둥근 웨이퍼 또는 정사각형 웨이퍼이다. 상기 웨이퍼는 예를 들어 4 인치, 6 인치, 8 인치, 또는 12 인치일 수 있다. 일부 구현예에서, 상기 캐리어는 패널-크기이다.

[0023] 도 2b는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(204)을 도시한다. 상기 배열(204)은 방법(100)에서의 단계(104)와 같은, 복수의 제 2 재료 성분을 위치시키는 단계와 연관될 수 있다. 상기 배열(204)은 캐리어(220)의 각각의 캐비티에 위치된 복수의 성분(230)을 포함한다. 각각의 성분(230)는 성분 내의 캐비티(232)를 정의하는 측벽(234)을 포함한다.

[0024] 일부 구현예에서, 상기 제 2 재료는 실리콘이고 상기 제 1 재료는 유리이다. 이들 구현예에서, 상기 CTE 불일치는 0.3-0.8 ppm일 수 있다.

[0025] 일부 구현예에서, 상기 복수의 성분을 위치시키는 단계는 상기 성분에 진공을 적용하여 상기 성분을 캐리어에 고정시키는 단계를 포함한다. 일부 구현예에서, 상기 진공을 적용하는 단계는 상기 캐리어 내의 채널, 예를 들어 채널(224)을 통해 상기 성분에 진공을 적용하는 단계를 포함한다. 일부 구현예에서, 상기 성분에 진공이 적용되지 않는다. 이들 구현예에서, 채널(224)은 캐리어(220)에 추가되지 않을 수 있다. 일부 구현예에서, 상기 성분(230) 아래의 영역을 배기하기 위해 채널(224)을 통해 진공이 적용된다. 이들 채널은 유리하게는 상기 성분(230)이 캐리어(220) 상에 위치된 후에 진공이 적용되게 하여, 상기 성분(230)과 상기 캐리어(220) 사이에 포획될 수 있는 공기를 제거할 수 있다.

[0026] 일부 구현예에서, 상기 성분은 복수의 MEMS 디바이스에서의 커버에 대응한다.

[0027] 일부 구현예에서, 각각의 성분은 금속화된 표면을 갖는 측벽을 포함한다. 일부 구현예에서, 각각의 성분의 측벽은 상기 제 2 재료 성분에서의 캐비티를 정의한다. 일부 구현예에서, 상기 성분들은 이미 정의된 상기 캐비티와 함께 제조 공정에 제공된다. 다른 구현예에서, 상기 성분들이 상기 캐리어의 캐비티에 위치되는 동안 상기 캐비티가 정의된다. 유사하게, 상기 성분들의 측벽들 상의 금속화된 표면들은 각각의 캐비티에서 상기 성분들을 위

치시키기 전에 제공될 수 있거나, 상기 성분들은 상기 캐리어의 캐비티에 위치된 후에 추가될 수 있다. 일부 구현예에서, 상기 제 1 재료 층 및 상기 제 2 재료 성분을 접합하는 단계는 상기 금속화된 표면들 상에 접합 성분들을 증착하는 것을 포함한다. 이러한 구현예에서, 상기 접합 성분들은 솔더 프리폼(solder preforms)을 포함할 수 있다. 일부 구현예에서, 상기 접합 성분은 증착된 솔더를 포함할 수 있다. 일부 구현예에서, 상기 측벽들은 대략 1 내지 2 mm의 폭이다(이들 구현예에서, 본원에 기술된 접합 성분들(예를 들어 솔더 프리폼, 증착된 솔더)은 500 마이크로미터의 폭일 수 있다). 일부 구현예에서, 상기 측벽들은 수백 마이크로미터 정도이다. 일부 구현예에서, 제 2 재료 성분들은 대략 725 마이크로미터의 두께일 수 있다(제 1 재료 캐리어의 평면에 직교하는 방향으로 측정된 바와 같이).

[0028] 도 2c는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(206)를 도시한다. 상기 배열(206)는 방법(100)에서의 단계(108)와 같은, 제 1 재료 층 및 제 2 재료 성분을 접합하는 단계와 연관될 수 있다. 배열(206)에서, 접합 성분(240)은 상기 제 2 재료 성분 상에 배치된다. 제 1 재료 층이 제 2 재료 성분 상에 위치된 후에(도 2d의 배열(208) 참조), 상기 접합 성분은 상기 제 1 재료 층 및 상기 제 2 재료 성분의 접합을 용이하게 하도록 가열될 수 있다. 일부 구현예에서, 상기 제 1 재료 층이 상기 제 2 재료 성분 상에 위치되기 전에 성분들이 가열된다. 일부 구현예에서, 상기 접합 성분들은 성분들(230) 상에 배치되고 접합 성분들의 코너들에서 (예를 들어 도 3b에 도시된 프리폼(302)의 4개의 코너 탭들(304) 상에서) 태킹(tacking)되는 솔더 프리폼 또는 증착된 솔더이다. 일부 추가 구현예에서, 상기 프리폼들은 25 마이크로미터의 두께이다(제 1 재료 캐리어의 평면에 직교하는 방향으로 측정된 바와 같이).

[0029] 도 2d는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(208)를 도시한다. 상기 배열(208)은 방법(100)에서의 단계(106)와 같은, 제 2 재료 성분들 상에 제 1 재료 층을 위치시키는 단계와 연관될 수 있다. 배열(208)에서, 제 1 재료 층(250)은 제 2 재료 성분 상에 위치된다. 일부 구현예에서, 제 1 재료 층(250)은 MEMS 디바이스의 성분들을 포함하도록 전처리(preprocess)된다. 예를 들어 제 1 재료(250)는 위에서 기술된 접합 성분(240)과 정렬되고 접합되는 금속화된 표면들(예를 들어 밀봉 금속 링(seal metal ring))로 전처리된다. 일부 구현예에서, 제 1 재료 층(250)은 캐비티(도시되지 않음)를 포함한다. 이러한 캐비티는 성분(230) 내의 캐비티(232)에 추가 또는 대체될 수 있다. 제 1 재료 층(250)이 캐비티(도시되지 않음)를 포함하는 일부 구현예에서, 캐비티는 층(220) 내의 캐비티(222)에 추가 또는 대체된다. 층(220)이 캐비티를 갖지 않는 일부 구현예에서, 진공 채널(224)이 포함된다.

[0030] 후술하는 바와 같이, 제조 방법은 제 1 재료 층을 위치시킨 후에, 제 1 재료 층과 제 2 재료 성분을 접합하는 단계를 포함할 수 있다. 배열(206)의 예에서, 접합을 위해 성분(예를 들어 솔더 프리폼, 증착된 솔더)를 증착하였다. 일부 구현예에서, 제 1 재료 층(배열(208)에 대해 후술함)과 제 2 재료 성분을 접합하는 단계는 증착(예를 들어 전기 도금 또는 진공 증착)에 의해 접합 성분을 성장시키는 단계를 포함한다. 일부 구현예에서, 제 1 재료 층과 제 2 재료 성분을 접합하는 단계는 배열의 온도를 증가시켜서 접합을 수행하는 단계를 포함한다. 일부 구현예에서, 접합은 약 35℃에서 수행될 수 있다. 일부 구현예에서, 온도는 대략 30℃로 증가된다. 이러한 구현예에서, 접합 성분은 AuSn을 포함한다. 일부 구현예에서, 온도 불일치는 Au-Au 열압착 접합(thermocompression bonding)에서와 같이 더 큰 역할을 할 수 있다.

[0031] 일부 구현예에서, 제 1 재료 층과 제 2 재료 성분을 접합하기 전에, 방법은 제 2 재료 성분을 제 1 재료 층을 향해 이동시키는 단계를 포함한다. 이는 유리하게는 제 2 재료 성분의 높이(들)(제 1 재료 캐리어의 평면에 직교하는 방향으로 측정됨)가 캐비티의 깊이(제 1 재료 캐리어의 평면에 직교하는 방향으로 측정됨)보다 더 짧고/짧거나 제 2 재료 성분이 상이한 높이를 갖는 제 1 및 제 2 재료의 효율적인 접합을 가능하게 할 수 있다. 이러한 구현예에서, 힘이 가하여 성분을 재료 층을 향해 이동시킨다. 일부 구현예에서, 힘은 중력이다. 이러한 구현예에서, 방법은 제 1 재료 층, 제 2 재료 성분 및 캐리어를 회전시키는 단계를 포함한다. 다른 구현예에서, 상기 공정은 제 2 재료 성분을 상기 캐리어 아래에(중력에 대해) 위치시키는 단계 및 상기 제 1 재료 층이 도포될 때까지 (예를 들어 배열(202)에 대해 전술한 진공 채널을 사용하여) 진공을 적용하여 적소에 상기 성분들을 유지하는 단계를 포함한다(이것은 다른 방식으로 진공이 아닌 패키징 환경에서 특히 유리할 수 있음). 이어서, 상기 제 2 재료 성분이 상기 제 1 재료 층 상에 위치될 때, 상기 진공이 해제되고, 상기 제 2 재료 성분이 중력에 의해 상기 제 1 재료를 향해 이동한다. 이어서, 상기 제 1 재료 층 및 제 2 재료 성분이 접합된다. 일부 구현예에서, 상이한 힘이 사용된다. 예를 들어 스프링(또는 유사한 힘)이 캐리어 캐비티 내에 및 커버 아래에 적용될 수 있고, 상기 스프링은 상기 성분들을 상기 재료 층을 향해 이동시킬 것이다. 이어서, 상기 제 1 재료 층 및 제 2 재료 성분이 접합된다.

[0032] 도 2e는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(210)을 도시한다. 상기 배열(21

0)은 방법(100)에서의 단계(110)와 같이 캐리어를 제거하는 단계와 연관될 수 있다. 배열 (208)과 (210)을 비교하면, 상기 캐리어(220)가 제거되었다.

[0033] 도 2f는 한 구현예에 따른 복수의 MEMS 디바이스를 제조하는 방법에서의 배열(212)을 도시한다. 배열(212)은 방법(100)에서의 단계(112)와 같이 제 1 재료 층을 싱귤레이팅하는 단계와 연관될 수 있다. 배열(212)에서, 제 1 재료 층은 라인(260)에서 싱귤레이팅되었다. 일부 구현예에서, 싱귤레이팅하는 단계는 다이싱 톱(dicing saw)을 사용하여 상기 제 1 재료 층을 다이싱하는 단계를 포함한다. 일부 구현예에서, 싱귤레이팅하는 단계는 스크라이브(scribe) 및 브레이크(break) 공정을 이용하여 제 1 재료 층을 다이싱하는 단계를 포함한다.

[0034] 일부 구현예에서, 도 1의 방법(100) 및 도 2a 내지 도 2f의 배열(202 내지 212)은 사용되는 접합 기술에 적합한 환경에서 수행된다. 예시적인 환경은 진공, 건식 질소, 불활성 가스(He, Ar 등), 건식 공기 등을 포함한다. 디바이스 요건들에 따라, 상이한 가스 압력이 사용될 수 있다.

[0035] 도 3a는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서 150 mm 웨이퍼에서의 예시적인 간격을 도시한다. MEMS 디바이스 위치들 사이의 예시적인 간격이 도시된다. MEMS 디바이스는 웨이퍼의 에지에 대해 5 mm의 경계, 제 1 치수에서 5 mm의 간격, 및 제 2 치수에서 2.05 mm의 간격으로 위치된다. 이러한 배열은 40개의 성분을 산출한다. 마스크의 윤곽이 오버레이된다.

[0036] 도 3b는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서 성분의 예시적인 접합 영역들을 도시한다. 도 3b의 성분은 도 3a의 웨이퍼에서의 디바이스의 위치에 대응할 수 있다. 상기 접합 영역은 프리폼(302)의 4개의 코너 탭(304)을 포함한다. 일부 구현예에서, 상기 접합 영역은 증착된 솔더(302)의 4개의 코너 탭(304)을 포함한다. 예시적인 치수들은 예시적인 목적들으로 다시 포함된다. 도 3b의 구현예는 본원에서 논의된 밀봉 영역들, 예를 들어 도 1 및 도 2에 대해 그리고 도 5 내지 도 9에 대해 하기에서 논의된 접합 성분들에 대응할 수 있다.

[0037] 도 3c는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서 156 mm 웨이퍼에서의 예시적인 간격을 도시한다. 이러한 구현예는 도 3a와 유사하지만, 더 많은 개별 디바이스들(이 경우 48)을 생성하기 위해 더 큰 웨이퍼 상에서 상이한 간격을 갖는다. 도 3d는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서 156 mm 웨이퍼에서의 예시적인 간격을 도시한다. 도 3d에서의 간격은 도 3c와 상이하지만, 동일한 수의 디바이스를 산출한다.

[0038] 도 4는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법에서 200 mm 웨이퍼에서의 예시적인 간격을 도시한다. 이러한 배향(orientation)은 61개의 디바이스를 산출한다.

[0039] 일부 구현예에서, 제 1 재료는 유리이다. 일부 구현예에서, 제 1 재료는 특성들을 미세 조정(fine tune)하기 위한 추가 원소들을 포함하는 보로실리케이트이다. 보로실리케이트의 예는 CORNING EAGLE에 의한 것으로, 이는 알칼리 토류 보로알루미노실리케이트(붕소, 알루미늄, 및 다양한 알칼리 토류 원소들이 로딩된 실리케이트)를 생성한다. 다른 변형들은 ASAHI GLASS 또는 SCHOTT로부터 입수가능하다.

[0040] 도 5는 한 구현예에 따른, MEMS 디바이스를 제조하는 방법(500)을 도시한다. 방법(500)은 디바이스의 제 1 부분을 제공하는 제 1 단계(502), 상기 디바이스의 접합 영역에서 상기 제 1 부분에 그루브(grooves)를 추가하는 제 2 단계(504), 상기 디바이스의 제 2 부분을 상기 제 1 부분과 정렬시키는 제 3 단계(506), 상기 제 1 부분 및 제 2 부분을 서로를 향해 이동시키는 제 4 단계(508), 및 상기 제 1 부분과 제 2 부분을 상기 접합 영역에서 접합시키는 제 5 단계(510)를 포함한다. 유리하게는, 상기 그루브는 접합 영역으로부터 MEMS 디바이스의 전기기계적 성분에 잠재적으로 유해한 유출량을 감소 및/또는 제어하면서 견고한 접합을 제공할 수 있고, 그에 의해 MEMS 디바이스의 신뢰성을 개선할 수 있다. 이는 제조 공정이 접합 재료의 체적을 제한적으로 제어할 수 있는 경우에 특히 유리할 수 있다. 예를 들어 솔더 프리폼은 공정 취급을 용이하게 하기 위해 최소 체적을 가질 필요가 있지만, 취급을 위한 최소 체적은 접합을 위한 최대 체적보다 클 수 있고; 종래의 제조 방법에서, 과잉 체적은 접합 영역 외부로 유출을 야기하고 MEMS 디바이스의 신뢰성 및 무결성을 손상시킬 수 있다.

[0041] 일부 구현예에서, 방법(500)은 솔더 프리폼과의 접합을 포함한다. 일부 구현예에서, 방법(500)은 증착된 솔더와의 접합을 포함한다. 방법(500)은 과잉 접합 재료가 사용되는 임의의 접합 기술에서 사용될 수 있다. 예를 들어 전기도금에서 상기 접합 재료의 전형적인 두께는 수 마이크로미터 정도이지만, 접합 계면에서의 실제량은 훨씬 더 작을 수 있다. 방법(500)은 접합 공정 동안 일부 지점에서 접합 재료가 액체 상태에 있는 경우에 특히 유리할 수 있다. 접합 재료가 솔더 프리폼인 구현예에서, 방법(500)은 상기 제 1 부분 내의 상기 그루브 위에 솔더 프리폼을 위치시키는 단계, 상기 솔더 프리폼을 가열하는 단계, 및 상기 솔더 프리폼을 냉각하여 상기 제 1 부

분과 제 2 부분을 접합하는 단계를 더 포함할 수 있다. 일부 구현예에서, 단계(510)(상기 제 1 부분과 제 2 부분은 상기 접합 영역에서 접합됨)는 재료(예를 들어 솔더 프리폼, 증착된 솔더)를 가열하고 그것을 냉각시키는 것(예를 들어 열을 국부 환경으로 소산시키는 수동 냉각, 예를 들어 공기가 디바이스 위로 강제되는 능동 냉각 등)을 포함한다.

[0042] 도 6a는 구현예에 따른, 단면도로 MEMS 디바이스(600)를 도시한다. 일부 구현예에서, 디바이스(600)는 방법(500)에 따라 제조된다. 디바이스(600)에서, 기판(602)은 실리콘이지만, 다른 재료가 사용될 수 있다. 상기 재료는 예를 들어 Ge, ZnSe, 유리, 세라믹 등을 포함할 수 있다. 상기 MEMS 디바이스(600)는 접합 영역(604)을 갖는 부분(602)을 포함한다. 본원에서 사용되는 "접합 영역"은 디바이스의 2개의 부분이 접착되는 디바이스의 영역을 의미하는 것으로 이해될 수 있다. 상기 디바이스에서, 디바이스의 양 부분은 각각의 "접합 영역"을 갖는다. 예를 들어 유리 부분이 실리콘 부분에 접합되는 MEMS 디바이스(예를 들어 유리 부분은 회로 및/또는 기계적 성분를 포함하고 실리콘 커버에 접합됨)에서, 유리 부분과 실리콘 부분은 둘 다 예를 들어 솔더 프리폼 또는 증착된 솔더가 양측면을 함께 접착하도록 배치되는 각각의 접합 영역을 갖는다. 접합 영역은 또한, 예를 들어 진공 캡슐화 단계(vacuum encapsulation step)를 갖는 제조 공정에서 "밀봉 영역"으로 지칭될 수 있다.

[0043] 본원에서 사용되는 "그루브"는 접합 영역 내의 표면 아래의 토포그래피(topography)를 포함하는 것으로 이해될 수 있다. 예를 들어 디바이스(600)의 접합 영역(604)에서, 그루브(610)는 기판(602)의 접합 표면 아래에 생성된다. 일부 구현예에서, 그루브는 기판의 표면으로부터 볼륨을 제거함으로써(예를 들어 본원에서 추가로 논의되는 바와 같이, 기판을 에칭함으로써) 생성된다. 일부 구현예에서, 그루브는 접합 영역 내의 기판의 표면을 선택적으로 (예를 들어 증착, 성장(예를 들어 실리사이드로)시킴으로써) 상승시키지만, 영역 내의 모든 표면을 상승시키지 않음으로써 생성된다. 디바이스(600)는 8개의 그루브를 도시하지만, 상이한 수의 그루브가 사용될 수 있다는 것이 용이하게 인식될 것이다(예를 들어 도 7a 참조). 디바이스(600)는 전체 접합 영역을 점유하는 그루브를 예시하지만, 다른 구현예는 접합 영역의 일부를 점유하는 그루브를 포함할 수 있다. 또한, 디바이스(600)는 그루브들을 연속적인 것으로 도시하지만, 상기 그루브는 이격될 수 있다(예를 들어 평탄한 표면에 의해 분리되는 제 1 그루브 및 제 2 그루브). 이들 구현예에서, 상기 그루브의 간격은 규칙적이거나 변경될 수 있다. 예를 들어 일부 구현예는 밀봉 영역의 에지를 향해 견고하게 패킹된 그루브를 포함하지만, 접합 영역의 중심을 향해 더 넓은 그루브 간격을 포함한다.

[0044] 도 5로 돌아가서, 단계(504)(제 1 부분에 그루브를 추가하는 것)는 그루브를 제 1 부분 내로 에칭하는 것을 포함할 수 있다. 예를 들어 표면에 대해 에칭된 각도에서 2개의 측벽(예를 들어 도 6a의 그루브(610) 중의 하나와 기판(602)의 표면 사이의 각도를 나타내는 각도 α를 참조한다)은 표면 아래의 포인트에서 만나게 되며, 이는 그루브의 깊이에 대한 자연스러운 제한을 제공한다. 이러한 에칭 단계는 유리하게는 각각의 그루브의 깊이를 제어하기 위해 기판의 결정질 구조를 사용할 수 있다. 더 구체적으로, 에칭 단계는 기판의 결정 평면을 따라 에칭하도록 수행될 수 있다. 일부 구현예에서, 상기 그루브는 제 1 부분의 표면에 대해 약 54도의 각도로 배치된 측벽들을 포함할 수 있다. 일부 구현예에서, 적어도 하나의 측벽은 제 1 부분의 표면에 대해 54.74도의 각도로 배치된다.

[0045] 일부 구현예에서, 그루브는 표면과 예각(acute angle)을 형성하지 않는다. 도 6b에서, 예를 들어 그루브들(660)은 기판(652)의 표면과 예각을 형성하지 않는다. 도 6b는 그루브들(660) 위의 기판(652) 및 솔더 프리폼(656) 내의 접합 영역(654)을 도시한다. 접착제 층(662)이 그루브들(660) 위에 배치된다. 도 6b의 구현예에서, 접착제 층(662)은 캐비티(658)의 부분(664)으로 연장된다.

[0046] 일부 구현예에서, 그루브의 깊이는 그루브의 폭에 의해 결정되고; 원하는 깊이는 측벽들의 알려진 각도와 조합하여 그루브들의 폭을 선택함으로써 달성될 수 있다. 주어진 깊이 "D" 및 각도 α에 대해, 그루브들의 폭 "W"(그리고, 그루브들이 에칭에 의해 형성되는 경우, 에칭 라인의 폭)은 수학식 $D = (W*\tan \alpha)/2$를 사용하여 결정될 수 있다. 그루브의 깊이(또는 폭)는 그루브의 원하는 체적을 통해 결정될 수 있다. 예를 들어 접합 성분(예를 들어 도 6a에서 솔더 프리폼(606), 도 6b에서 솔더 프리폼(656), 증착된 솔더(도시되지 않음))가 제 1 체적(예를 들어 접합 성분의 체적에 의해 결정됨)을 갖고 복수의 그루브가 제 1 부분에 제 2 체적을 정의하는 구현예를 고려한다. 솔더 체적의 양은 원하는 결과에 따라 조정된다. 보이드 또는 감소된 접합부 폭(bond width)이 허용 가능한 경우, 제 2 체적은 MEMS 디바이스에서 접합 영역으로부터 전기기계적 성분으로의 유출을 감소시키기 위해 제 1 체적 이상인 것이 바람직할 수 있다(예를 들어 유출은 전기 및/또는 기계적 성분을 수용하는 디바이스의 캐비티에 진입한다). 다른 한편, 일부 유출이 허용 가능한 경우, 보이드 및/또는 증가 또는 최대 본드 폭을 감소시키거나 최소화하기 위해 제 2 체적은 제 1 체적보다 작은 것이 바람직할 수 있다. 일부 구현예에서, 그루브 크기는 면적의 함수이다. 이들 구현예에서, 그루브 깊이는 애플리케이션에 걸쳐 일정하고 그루브 폭만이

변한다. 일부 예시적인 치수는 15 내지 50 마이크로미터의 폭 및 13 내지 45 마이크로미터의 깊이를 포함한다. 그루브의 길이는 제조된 디바이스의 면적에 의존할 수 있고; 예시적인 길이는 50 내지 74 ㎜를 포함하지만 이에 제한되지 않는다. 일부 구현예에서, 프리폼 폭은 20 내지 50 마이크로미터의 두께를 갖는 100 내지 1000 마이크로미터이다.

[0047] 방법(500)은 캐비티를 디바이스의 제 1 부분에 추가하는 단계를 더 포함할 수 있고, 상기 캐비티는 상기 그루브보다 더 깊다. 도 6은 예시적인 캐비티(608)(또한 도 2a 내지 도 2b, 도 6b 및 도 7 참조)를 도시한다. 일부 구현예에서, 캐비티는 에칭 단계를 사용하여 형성된다. 일부 구현예에서, 캐비티 및 그루브는 디바이스의 동일한 제조 단계에서 형성된다. 예를 들어 동일한 에칭 단계. 전술한 바와 같이, 부분(502)의 결정질 구조는 유리하게는 그루브의 에칭 깊이에 대한 제한을 제공할 수 있다. 따라서, 캐비티 및 그루브가 상이한 깊이를 갖더라도, 그루브는 유리하게는 캐비티와 동일한 처리 단계에서 형성될 수 있고, 이에 의해 제조 시간 및 비용을 절감한다(예를 들어 도 6a 참조). 일부 구현예에서, 그루브는 캐비티로부터 별도의 단계에서 자연스럽게 형성된다(예를 들어 도 6b 참조).

[0048] 일부 구현예에서, 단계(506)(디바이스의 제 2 부분을 제 1 부분(506)과 정렬시키는 것)는 제 1 부분 및 제 2 부분의 상호 접합 영역을 정렬시키는 것을 포함한다. 일부 구현예에서, 정렬시키는 것은 제 1 부분의 그루브를 제 2 부분의 접합 영역과 정렬시키는 것을 포함한다. 제 2 부분이 제 2 부분 상에 금속화 링(metalizing ring)을 포함하는 구현예에서, 2개의 부분을 정렬시키는 것은 링을 그루브와 정렬시키는 것을 포함할 수 있다. 일부 구현예에서, 정렬은 제 1 부분 및 제 2 부분의 접합 영역을 참조하지 않고 수행된다.

[0049] 일부 구현예에서, 단계(508)(제 1 부분 및 제 2 부분이 서로를 향해 이동됨)는 제 1 부분 및 제 2 부분이 서로를 향해 이동되도록 다른 부분이 이동되는 동안 하나의 부분을 정지 상태로 유지하는 것을 포함한다. 일부 구현예에서, 두 부분은 동시에 이동된다.

[0050] 도 7a는 한 구현예에 따른, MEMS 디바이스(700)를 평면도로 도시한다. 일부 구현예에서, 디바이스(700)는 방법(500)의 하나 이상의 단계를 사용하여 제조된다. 일부 구현예에서, 디바이스(700)는 디바이스(600)의 양태들을 포함하고, 그 반대도 마찬가지이다. 디바이스(700)는 MEMS 디바이스의 제 1 부분에 대응할 수 있고, 디바이스는 또한 제 1 영역에 접합된 제 2 부분(도시되지 않음)을 포함한다. 디바이스(700)는 접합 영역(704), 트렌치(trenches)(706a/706b), 캐비티(708), 및 접합 영역(704)에서 복수의 단면 그루브(sectioned grooves)을 갖는 기판(702)을 포함한다. 일부 구현예에서, "단면 그루브"는 밀봉 링(seal ring)의 측면보다 짧은 길이를 갖는다. 일부 구현예에서, 상기 그루브는 결함의 효과를 제한한다. 예를 들어 그루브가 밀봉 링의 측면에 평행할 때, 그루브들 사이의 결함은 그루브들 사이의 영역에 국한될 것이다. 그루브들 사이의 토포그래피가 그루브 외부의 토포그래피로부터 격리되는 것을 제공하는 다른 비-평행 그루브 배열들이 또한 이러한 이점을 제공할 수 있고; 이러한 배열은 그루브들 사이의 결함이 그루브들 외부의 영역들에 영향을 미치는 것을 방지하고, 그에 의해 진공 파괴의 위험을 감소시킨다.

[0051] 그루브의 깊이가 자기-제한되는 (예를 들어 위에서 논의된, 깊이 에칭을 제한하기 위해 결정질 구조를 사용하는) 일부 구현예에서, 그루브의 길이는 정렬 정확도에 의해 결정된다. 이러한 구현예에서, 그루브가 결정 배향에 완벽하게 정렬될 때, 그루브의 길이는 언바운드된다. 그루브가 결정 배향으로부터 오정렬되는 구현예에서, 그루브 폭(그루브의 길이)×(tanΘ)에 대응하여 넓어지고, 여기서 Θ는 그루브와 결정 사이의 각도 차이이다. 일부 구현예는 그루브의 폭의 넓어짐에 대한 원하는 제한을 충족시키기 위해 그루브의 길이를 제한할 수 있다.

[0052] 일부 구현예에서, 그루브의 폭은 수용을 필요로 하는 프리폼의 양에 의해 좌우될 수 있다. 예를 들어 프리폼은 1.25e4 μm^2의 단면적을 갖는, 25 ㎛ 두께 및 500 ㎛ 폭이다. 일부 구현예에서, 프리폼의 ~80%가 수용되고, 따라서 (예를 들어 에칭 형성 후에) 35 ㎛에서의 그로브 폭들이 수용된다. 일부 구현예에서, 밀봉 링 폭은 750 ㎛이고, 따라서 17개의 35 ㎛ 그루브들이 끼워질 수 있다. 일부 구현예에서, 그루브들의 길이들은 웨이퍼(예를 들어 Si 웨이퍼)의 결정에 대한 마스크의 정렬 정확도에 의해 좌우된다. 일부 구현예에서, 길이는 1 ㎜이다. 더 높은 길이는 정렬을 개선함으로써 허용될 수 있다.

[0053] 일부 구현예에서, 그루브의 폭은 수용(accommodation)이 필요한 프리폼의 양에 의해 좌우될 수 있다. 예를 들어 프리폼은 1.25e4 μm^2의 단면적을 갖는, 25 ㎛의 두께 및 500 ㎛의 폭이다. 일부 구현예에서, 프리폼의 ~80%가 수용되고, 따라서 (예를 들어 에칭 형성 후에) 35 ㎛에서의 그로브 폭들이 수용된다. 일부 구현예에서, 밀봉 링의 폭은 750 ㎛이고, 따라서 17개의 35 ㎛의 그루브들이 끼워질 수 있다. 일부 구현예에서, 그루브들의 길이는

웨이퍼(예를 들어 Si 웨이퍼)의 결정에 대한 마스크의 정렬 정확도에 의해 좌우된다. 일부 구현예에서, 길이는 1 mm이다. 더 높은 길이는 정렬을 개선함으로써 허용될 수 있다.

[0054] 도 7b는 한 구현예에 따른, 프리폼과 그루브 사이의 예시적인 관계를 도시한다. 일부 구현예에서, 예시적인 관계는 25 ㎛ 두께의 프리폼과 연관된다. 일부 구현예에서, 프리폼은 직사각형이고, 그 단면적은 주어진 두께(예를 들어 25 ㎛)에 대해 증가하는 폭으로 선형으로 증가한다. 일부 구현예에서, 그루브는 그 깊이에 대한 제약 없이 삼각형이고, 따라서 그루브의 면적은 프리폼보다 더 커질 수 있다(예를 들어 이러한 예에서 폭이 약 55 ㎛임).

[0055] 도 7a로 돌아가서, 복수의 그루브는 단부-대-단부(end-to-end)로 배열된 다수의 단면 그루브를 포함한다. 그루브(710 및 712)는 예시적인 목적들을 위해 식별된다. 단면 그루브(710)는 제 1 단부(710a) 및 제 2 단부(710b)를 갖고; 단면 그루브(712)는 제 1 단부(712a) 및 제 2 단부(미도시)를 갖는다. 제 1 및 제 2 단부는 기판의 접합 표면에 의해 분리될 수 있다. 유리하게는, 단면 그루브를 단부-대-단부로 배열함으로써, 그루브 형성은 예를 들어 원하는 그루브 영역들의 외부의 에칭을 감소시킴으로써 더 신뢰성 있을 수 있고, 이에 의해 인접한 그루브들 사이의 의도하지 않은 병합(unintentional merging)을 제한한다.

[0056] 복수의 그루브는 상이한 길이를 가질 수 있다. 디바이스(700)에서, 예를 들어 그루브(712)는 그루브(710)보다 길다. 일부 구현예에서, 복수의 그루브는 동일한 길이를 갖는다. 또한, 도 7a에서 단면 그루브는 동일한 폭으로 도시되지만, 일부 구현예는 상이한 폭의 그루브를 제공할 수 있다. 유사하게, 트렌치(706a 및 706b)은 동일하거나 상이한 길이, 깊이, 또는 폭을 가질 수 있다.

[0057] 일부 구현예에서, 도 7a에 예시된 바와 같이, 단면 그루브는 엇갈리게 배치될 수 있다. 이러한 방식으로, 하나의 단면 그루브로부터 다른 것으로의 누출이 제어될 수 있다. 일부 구현예에서, 도 7a에 다시 예시된 바와 같이, 밀봉 링은 완전한 직사각형이 아닐 수 있다. 유리하게 이들 영역에서 접합을 개선하기 위해, 밀봉 링의 "둥근 코너들"에 대응하도록 추가 그루브들이 추가될 수 있고; 이러한 그루브는 밀봉 링의 전체 길이로 연장되지 않을 수 있다.

[0058] 도 5로 돌아가서, 방법(500)은 디바이스의 제 2 부분에 금속화 링을 추가하는 단계를 더 포함할 수 있다. 예를 들어 제 2 부분이 유리를 포함하는 구현예에서, 금속화 링은 MEMS 디바이스의 제 1 및 제 2 부분을 접합하는 것을 도울 수 있다. 일부 구현예에서, 방법(500)에 의해 제조된 MEMS 디바이스(예를 들어 디바이스(600, 700))는 볼로미터(bolometer)를 포함하고, 캐비티(예를 들어 캐비티(608, 708))는 광 센서를 둘러싼다. 일부 구현예에서, 방법(500)은 2개의 부분을 접합하기 전에 그루브를 접착제 층(adhesive layer)으로 코팅하는 단계를 더 포함할 수 있다. 예를 들어 도 6a 및 도 6b는 각각 접착제 층(612 및 662)을 도시한다. 접착제 층은 접합 동안에 프리폼 솔더 또는 증착된 솔더가 습윤되는 표면을 제공할 수 있다. 일부 구현예에서, 접착제 층은 접합 영역에 적용될 수 있다. 일부 구현예에서, 접착제 층은 접합 영역 및 캐비티의 일부에 적용될 수 있다. 예를 들어 도 6a 및 도 6b는 각각 캐비티(608 및 658)의 영역(614 및 664)에 적용된 접착제 층을 도시한다. 캐비티 내의 접착제 층은 유리하게 캐비티의 그 부분으로부터 들어오는 방사선을 차단할 수 있다. 일부 구현예에서, 기준 볼로미터(reference bolometer)는 접착제 층 아래에 위치되고, 이에 의해 기준 볼로미터 위에 오클루션(occlusion)을 배치하는 다른 공정 단계를 제거한다. 캐비티 내의 접착제 층의 이러한 유리한 사용은 본원에 개시된 그루브들(또는 임의의 다른 특징부)과 함께 또는 없이 사용될 수 있다. 도 6a 및 도 6b에는 활성 영역의 에지에 인접하여 도시되어 있지만, 기준 센서(reference sensor)(및 결과적으로, 캐비티 내의 접착제 층의 배치)는 캐비티에 인접하지 않을 수 있다. 접착제 층을 추가하는 예시적인 방법은 리프트 오프 공정 또는 마스크를 포함한다.

[0059] 도 8을 참조하면, 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법(800)이 도시되어 있다. 방법(800)은: 복수의 제 1 전기기계적 성분을 제공하는 단계(802); 캐리어를 제공하는 단계(804), 상기 캐리어는 복수의 위치를 포함하고, 각각은 상기 복수의 제 1 전기기계적 성분 중의 각각의 하나와 연관됨; 상기 복수의 제 1 전기기계적 성분 중의 결함 성분을 식별하는 단계(806); 복수의 제 2 전기기계적 성분을 제공하는 단계(808); 상기 결함 전기기계적 성분과 연관된 위치가 아닌, 상기 캐리어 상의 각각의 위치에 상기 복수의 제 2 전기기계적 성분을 위치시키는 단계(810); 제 1 및 제 2 전기기계적 성분의 각각의 쌍을 접합하는 단계(812); 및 (선택적으로) 제 1 및 제 2 전기기계적 성분의 각각의 쌍을 싱귤레이팅하여 복수의 MEMS 디바이스를 제조하는 단계(814)를 포함한다.

[0060] 일부 구현예에서, 단계(802)는 층에 복수의 성분을 제공하는 단계를 포함한다. 이러한 구현예에서, 단계(810) 또는 단계(812)는 캐리어 상에 층을 위치시키는 단계를 포함한다. 이러한 구현예에서, 단계(814)(복수의 MEMS

디바이스를 제조하기 위해 제 1 및 제 2 전기기계적 성분의 각각의 쌍을 싱귤레이팅함)가 사용될 수 있다. 일부 구현예에서, 층은 웨이퍼 크기이다. 본 개시의 범위를 벗어남이 없이 다른 층의 크기(예를 들어 패널 스케일)가 사용될 수 있다. 일부 구현예에서, 층은 둥글다. 본 개시의 범위를 벗어남이 없이 다른 층의 형상(예를 들어 정사각형 층)이 사용될 수 있다. 일부 구현예에서, 제 1 및 제 2 전기기계적 성분 중의 하나 또는 둘 다는 둥글다. 본 개시의 범위를 벗어남이 없이 다른 성분 형상(예를 들어 정사각형 성분)이 사용될 수 있다.

[0061] 일부 구현예에서, 단계(804)는 캐리어에 복수의 캐비티를 제공하는 단계를 포함하고, 각각의 캐비티는 캐리어의 각각의 위치에 있다. 이러한 구현예에서, 단계(810)는 각각의 캐비티 중의 비결함 제 2 전기기계적 성분을 위치시키는 단계를 포함한다.

[0062] *일부 구현예에서, 단계(806)는 복수의 전기기계적 성분을 전기적으로 시험하는 단계를 포함한다. 일부 추가 구현예에서, 단계(806)는 단락 회로를 식별하는 것, 개방 회로를 식별하는 것, 전압 범위를 프로빙(probing)하는 것, 및/또는 저항값을 프로빙하는 것 중의 적어도 하나를 포함한다.

[0063] 일부 구현예에서, 단계(806)는 복수의 전기기계적 성분을 기계적으로 시험한다. 기계적 시험은 예를 들어 파손된 힌지(broken hinge), 광학 프로파일로미터, 및 공진 주파수 측정을 식별하는 것을 포함할 수 있다. 기계적 시험은 시각적 검사 도구를 사용하여 수행될 수 있다.

[0064] 일부 구현예에서, 결함 성분을 식별하는 단계(단계(806))는 불량 디바이스 맵을 생성하는 단계를 포함한다. 일부 구현예에서, 불량 디바이스 맵은 공지된 양호한 성분의 위치를 포함한다. 일부 구현예에서, 단계(806)는 하나 초과의 결함 성분을 식별하는 단계를 포함한다.

[0065] 일부 구현예에서, 단계(810)는 픽-앤-플레이스 기계를 이용하여 제 2 전기기계적 성분을 위치시키는 단계를 포함한다. 일부 구현예에서, 캐리어를 제거하는 추가 단계가 방법(800)에 추가된다.

[0066] 일부 구현예에서, MEMS 디바이스는 볼로미터이고, 제 1 전기기계적 성분은 볼로미터 커버이다.

[0067] 일부 구현예에서, 제 1 전기기계적 성분은 유리를 포함하고, 제 2 전기기계적 성분은 실리콘을 포함한다. 도 9는 한 구현예에 따른, 복수의 MEMS 디바이스를 제조하는 방법(900)을 도시한다. 방법(900)에서, 제 1 전기화학적 성분은 유리를 포함하고(908 참조) 제 2 전기기계적 성분은 실리콘을 포함한다(902 참조). 방법(900)에서, 개별 실리콘 성분이 형성되기 전에 실리콘이 처리된다(단계(902), 캐비티 에칭, 금속화, AR 코팅 및 다이싱의 예시적인 처리 단계를 열거함). 별도로, 방법(900)은 정사각형의 유리(150㎜의 예시적인 크기가 도시됨)를 제공하는 단계(단계 906)를 포함한다. 유리는 방법(900)에 제공될 수 있고, 이 방법(900) 동안에 전기기계적 성분의 일부 또는 전부가 이미 추가되거나, 전기기계적 성분의 일부 또는 전부가 유리 웨이퍼에 추가된다. 단계(906)는 추가의 (예시되지 않은) 처리 단계, 예를 들어 정사각형의 유리 상의 전기기계적 성분 중에서 결함있는 성분을 식별하는 단계를 더 포함할 수 있다. 단계(910)로서, 복수의 실리콘 전기기계적 성분이 유리의 비-결함 성분에 대응하는 위치에서 유리 상에 놓인다. 단계(912)는 실리콘 및 유리 성분을 결합시키는 단계를 포함하고, 단계(914)는 개별 디바이스를 싱귤레이팅하는 단계를 포함한다. 일부 구현예에서, 방법(900)의 단계는 방법(800)의 단계에 대응하거나 이를 포함하고, 그 반대도 마찬가지이다.

[0068] 일부 구현예에서, 전기기계적 성분은 전기 성분만, 기계적 성분만, 또는 이들 둘 다를 포함한다. 일부 구현예에서, 전기기계적 성분은 커버를 포함한다.

[0069] 도 10은 한 구현예에 따른, 전기기계적 시스템을 제조하는 방법(1000)을 도시한다. 비제한적인 예로서, 전기화학 시스템은 본원에 기술된 디바이스 또는 시스템과 연관될 수 있다. 전기기계적 시스템을 제조하기 위해, 방법(1000)에서의 처리 단계의 전부 또는 일부가 상이한 순서로 사용될 수 있다. 비제한적인 예로서, 단계(1014)는 단계(1012) 전에 수행될 수 있다. 일부 구현예에서, 본원에 개시된 다른 방법의 단계가 방법(1000)으로 수행될 수 있다.

[0070] 방법(1000)은 기판을 제공하는 단계(1002)를 포함한다. 일부 구현예에서, 기판은 유리로 제조된다. 일부 구현예에서, 기판은 저온 다결정 실리콘이다. 일부 구현예에서, 기판은 특성을 미세 조정하기 위한 추가 원소를 함유하는 보로실리케이트이다. 보로실리케이트의 예는 CORNING EAGLE에 의한 것이고, 이는 알칼리 토류 보로알루미노실리케이트(붕소, 알루미늄, 및 다양한 알칼리 토류 요소가 로딩된 실리케이트)를 생성한다. 다른 변형은 ASAHI GLASS 또는 SCHOTT로부터 입수 가능하다.

[0071] 일부 구현예에서, 평판 유리 공정이 전기기계적 시스템을 제조하는 데 사용된다. 일부 구현예에서, 액정 디스플레이(LCD) 공정이 전기기계적 시스템을 제조하는 데 사용된다. 일부 구현예에서, OLED 디스플레이 공정 또는 x-

선 패널 공정이 사용된다. 평판 유리 공정을 사용하는 것은 증가된 기판 크기를 허용할 수 있고, 이에 의해 기판당 더 많은 수의 전기화학 시스템을 허용할 수 있고, 이는 처리 비용을 감소시킨다. "패널 레벨" 크기는 300 mm × 400 mm, 360 mm × 465 mm, 400 mm × 500 mm, 550 mm × 650 mm, 620 mm × 750 mm, 680 mm × 880 mm, 730 mm × 920 mm, 1100 mm × 1300 mm, 1300 mm × 1500 mm, 1500 mm × 1850 mm, 1950 mm × 2250 mm, 2200 mm × 2500 mm, 및 2840 mm × 3370 mm를 포함할 수 있다. 또한, 패널 레벨 제조에서 박막 트랜지스터(TFT)는 또한 비용을 저감할 수 있고, 따라서, 예를 들어 LCD-TFT 공정이 유리할 수 있다.

[0072] 방법(1000)은 MEMS를 기판에 추가하는 단계(1004)를 포함한다. MEMS가 구조물의 추가를 기술하는데 사용되지만, 본 개시의 범위를 벗어남이 없이 다른 구조물이 추가될 수 있는 것으로 이해되어야 한다. 패널 레벨 처리를 사용하는 구현예에서, MEMS 구조물은 LCD-TFT 공정을 사용하여 추가될 수 있다.

[0073] 단계(1004) 다음에 선택적 단계(1016), 서브-도금이 이어질 수 있다. 단계(1016)는 기판이 후속 단계에서 사용되는 처리 장비보다 클 때 사용될 수 있다. 예를 들어 패널 레벨 공정(예를 들어 LCD)을 사용하는 경우, 일부 구현예는 (단계(1004)에서) 추가 처리(예를 들어 CMOS 제조 장비를 사용)를 수행하기 위해 패널을 웨이퍼 크기로 절단하는 단계를 포함할 것이다. 다른 구현예에서, 동일한 크기의 기판이 방법(1000) 전체에 걸쳐 사용된다(즉, 단계(1016)가 사용되지 않는다).

[0074] 방법(1000)은 MEMS를 기판으로부터 해제하는 단계(1006)를 포함한다.

[0075] 방법(1000)은 해제 후 처리인 단계(1008)를 포함한다. 이러한 해제 후 처리는 평탄화와 같은 추가 처리 단계를 위해 MEMS 구조물을 준비할 수 있다. 웨이퍼 레벨 처리에서, 평탄화는 화학적 기계적 평탄화를 포함할 수 있다. 일부 구현예에서, 추가 처리 단계는 포토레지스트가 토포그래피 상에 스핀되어 더 평평한 표면을 생성한 후 에칭되는 에칭 백을 포함한다. 에칭 시간의 더 높은 제어는 더 평활한 표면 프로파일을 생성할 수 있다. 일부 구현예에서, 추가 처리 단계는 유리 로딩된 유기 결합제가 토포그래피 상에 스핀되고 그 결과가 유기 용매를 제거하도록 베이킹되어 더 평활한 표면을 남기는 "스핀 온 유리"를 포함한다.

[0076] 방법(1000)은 필요한 경우 MEMS 구조물의 진공 캡슐화인 단계(1010)를 포함한다. 진공 캡슐화는 디바이스 수명을 연장시키는 데 유리할 수 있다.

[0077] 방법(1000)은 싱귤레이팅인 단계(1012)를 포함한다. 일부 구현예는 센서의 특성을 고려할 수 있는 교정 및 칩 프로그래밍을 포함할 수 있다. 본원에 기재된 방법은 유리 기판 제조 공정에서 유리할 수 있으며, 이는 유리 리소그래피 성능의 균일성이 제한되기 때문이다. 추가 이점으로서, 유리는 더 낮은 열 전도성을 갖고, 따라서 유리 기판은 더 양호한 열 절연체일 수 있다; 볼로미터 픽셀을 유리 기판으로부터 분리하는 얇은 구조물을 제조함으로써, 본원의 실시예는 패키징 환경으로부터 유리 볼로미터 픽셀을 열적으로 격리시키는 역할을 더 잘 할 수 있다.

[0078] 방법(1000)은 단계(1014), 판독 집적 회로(ROIC)의 부착 및 플렉스/PCB 부착을 포함한다. 본원에 기재된 공정 및 디바이스는 신호 처리에 필요한 면적이 감지 물리학에 의해 지시되는 감지 면적보다 훨씬 작을 수 있다는 추가 이점을 가질 수 있다. 전형적으로, 센서는 CMOS 회로의 상부에 통합되고, 영역 구동 비용은 신호 처리 작업에 최적이 아닌 기술 노드를 초래한다. 본원에 기술된 프로세스는 더 적합한 CMOS를 사용하고 신호 처리에 필요한 영역을 구동하여, FPD(평판 패널 디스플레이) 제조의 저비용을 레버리지함으로써 센서를 임의의 영역 제약으로부터 자유롭게 할 수 있다. 일부 구현예에서, ROIC는 특정 전자기 파장(예를 들어 X-선, THz, LWIR)을 감지하기 위한 요건을 충족하도록 특별히 설계된다.

[0079] 도 11은 예시적인 센서를 도시한다. 일부 구현예에서, 센서(1100)는 본원에 개시된 방법을 사용하여 제조된다. 센서(1100)는 유리 기판(1106), 유리 기판(1106)에 결합된 250 nm 미만의 폭의 구조체(1104), 및 구조체(1104)에 결합된 센서 픽셀(1102)을 포함한다. 센서(1100)의 일부 구현예에서, 구조체(1104)는 활성 영역을 유리로부터 열적으로 분리하는 힌지이다. 일부 구현예에서, 센서(1100)는 입력 전류 또는 전하를 수신하고 수신된 방사선에 기초하여 출력 전류 또는 전하(예를 들어 LWIR 방사선에 대한 노출에 응답하여 센서의 2개의 단자 사이의 저항 변화)를 출력한다.

[0080] 일부 구현예에서, 센서는 유리 기판, 본원에 기술된 방법 중 임의의 것으로부터 제조되고 유리 기판에 결합된 구조체, 및 구조체에 결합된 센서 픽셀을 포함한다. 예로서, 센서는 저항성 센서(resistive sensors) 및 용량성 센서(capacitive sensors)를 포함할 수 있다.

[0081] 일부 구현예에서, 본원의 공정에 의해 제조된 MEMS 디바이스는 각각 유리 기판 및 구조체에 결합된 볼로미터 픽셀을 포함하는 볼로미터이다. 일부 구현예에서, 볼로미터는 LCD-TFT 제조 공정에 의해 제조된 MEMS 또는 NEMS

디바이스를 포함한다.

[0082] 볼로미터는 다양한 응용에서 사용될 수 있다. 예를 들어 장파 적외선(LWIR, 대략 8 내지 14㎛의 파장) 볼로미터가 자동차 및 상업 보안 산업에서 사용될 수 있다. 예를 들어 QVGA, VGA 및 다른 해상도를 갖는 LWIR 볼로미터. 테라헤르츠(THz, 대략 0.1 내지 1.0mm의 파장) 볼로미터가 보안(예를 들어 공항 승객 보안 스크리닝) 및 의료(의료 이미징)에서 사용될 수 있다. 예를 들어 THz 볼로미터는 QVGA 해상도(320×240) 또는 다른 해상도를 가질 수 있다. 일부 전기화학 시스템은 X-선 센서 또는 카메라 시스템을 포함할 수 있다. 유사하게, LWIR 및 THz 센서가 카메라 시스템에서 사용된다. 일부 전기기계적 시스템은 내시경 및 외시경과 같은 의료 이미징에서 적용된다.

[0083] 다른 전기기계적 시스템은 광 검출 및 거리 측정(LIDAR) 시스템을 위한 스캐너를 포함한다. 예를 들어 레이저 빔의 공간 특성이 (예를 들어 빔 포인팅을 위해) 성형될 수 있는 광학 스캐너. 전기기계적 시스템은 관성 센서(inertial sensors)(예를 들어 입력 자극이 선형 또는 각 운동인 경우)를 포함한다. 일부 시스템은 생물학적 감지 및 생물학적 치료 플랫폼(예를 들어 생화학 작용제가 검출되는 경우)에서 사용될 수 있다.

[0084] 본원에 사용되는 용어 "MEMS"는 대략 1mm 이하의 피처 크기를 갖는 전기기계적 시스템을 포함하는 것으로 이해될 수 있다. 예를 들어 용어 "MEMS"는 나노 전기기계적 시스템("NEMS")을 포함하는 것으로 이해될 수 있다.

[0085] 제 1 구현예에서, 복수의 MEMS 디바이스를 제조하는 방법으로서, 각각의 디바이스는 상이한 열팽창 계수(CTE)를 갖는 제 1 재료 및 제 2 재료를 포함하고, 상기 방법은, 상기 제 1 재료와 실질적으로 동일한 CTE를 갖는 캐리어를 제공하는 단계, 상기 캐리어는 복수의 캐비티를 포함함; 상기 캐리어의 각각의 캐비티 내에 복수의 성분을 위치시키는 단계, 상기 성분은 상기 제 2 재료를 포함함; 상기 제 2 재료 성분 상에 상기 제 1 재료의 층을 위치시키는 단계; 상기 제 1 재료 층 및 상기 제 2 재료 성분을 접합하는 단계; 상기 캐리어를 제거하는 단계; 및 상기 제 1 재료 층을 싱귤레이팅하여 상기 복수의 MEMS 디바이스를 제조하는 단계를 포함한다.

[0086] 제 2 구현예에서, 구현예 1의 방법으로서, 상기 캐리어를 제공하는 단계는 상기 제 1 재료의 캐리어 층을 제공하는 단계를 포함한다.

[0087] 제 3 구현예에서, 구현예 1의 방법으로서, 상기 캐리어를 제공하는 단계는 세라믹 재료 또는 금속 중의 적어도 하나를 제공하는 단계를 포함한다.

[0088] 제 4 구현예에서, 구현예 1 내지 구현예 3 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는, 제 1 캐리어 층을 제공하는 단계; 제 2 캐리어 층을 제공하는 단계; 상기 제 1 및 제 2 캐리어 층을 접합하는 단계; 및 상기 제 1 및 제 2 캐리어 층 중의 하나 또는 둘 다로부터 재료를 제거하여 상기 복수의 캐비티를 생성하는 단계를 포함한다.

[0089] 제 5 구현예에서, 구현예 1 내지 구현예 4 중의 어느 하나의 방법으로서, 진공을 적용하는 단계를 더 포함하고, 상기 제 1 재료 층 및 제 2 재료 성분을 접합하는 단계는 상기 진공을 적용하는 동안 수행된다.

[0090] 제 6 구현예에서, 구현예 5의 방법으로서, 상기 캐리어를 제공하는 단계는 각각의 캐비티 내에 진공 채널을 갖는 캐리어를 제공하는 단계를 포함한다.

[0091] 제 7 구현예에서, 구현예 1 내지 구현예 6 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는 둥근 웨이퍼(round wafer)를 제공하는 단계를 포함한다.

[0092] 제 8 구현예에서, 구현예 1 내지 구현예 6 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는 정사각형 웨이퍼를 제공하는 단계를 포함한다.

[0093] 제 9 구현예에서, 구현예 1 내지 구현예 8 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는 6-인치 웨이퍼를 제공하는 단계를 포함한다.

[0094] 제 10 구현예에서, 구현예 1 내지 구현예 8 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는 8-인치 웨이퍼를 제공하는 단계를 포함한다.

[0095] 제 11 구현예에서, 구현예 1 내지 구현예 6 중의 어느 하나의 방법으로서, 상기 캐리어를 제공하는 단계는 패널을 제공하는 단계를 포함한다.

[0096] 제 12 구현예에서, 구현예 1 내지 구현예 11 중의 어느 하나의 방법으로서, 상기 복수의 성분을 위치시키는 단계는 상기 성분에 진공을 적용하여 상기 성분을 상기 캐리어에 고정하는 단계를 포함한다.

[0097] 제 13 구현예에서, 구현예 12의 방법으로서, 상기 캐리어를 제공하는 단계는 각각의 캐비티 내에 진공 채널을 갖는 캐리어를 제공하는 단계를 포함하고, 상기 진공을 적용하는 단계는 상기 채널을 통해 상기 성분에 진공을 적용하는 단계를 포함한다.

[0098] 제 14 구현예에서, 구현예 1 내지 구현예 13 중의 어느 하나의 방법으로서, 상기 복수의 MEMS 디바이스 각각은 상기 제 2 재료의 커버를 포함한다.

[0099] 제 15 구현예에서, 구현예 1 내지 구현예 14 중의 어느 하나의 방법으로서, 각각의 성분은 금속화된 표면을 갖는 측벽을 포함한다.

[0100] 제 16 구현예에서, 구현예 15의 방법으로서, 각각의 성분의 측벽은 각각의 성분 내에 캐비티를 정의한다.

[0101] 제 17 구현예에서, 구현예 16의 방법은, 상기 캐리어 내에 상기 성분을 위치시키기 전에 상기 각각의 성분 내에 상기 캐비티를 생성하는 단계를 더 포함한다.

[0102] 제 18 구현예에서, 구현예 16의 방법은 캐리어 내에 상기 성분을 위치시킨 후에 각각의 성분 내에 캐비티를 생성하는 단계를 더 포함한다.

[0103] 제 19 구현예에서, 구현예 15 내지 구현예 18 중의 어느 하나의 방법은 상기 캐리어 내에 상기 성분을 위치시키기 전에 금속화된 표면을 생성하는 단계를 더 포함한다.

[0104] 제 20 구현예에서, 구현예 15 내지 구현예 18 중의 어느 하나의 방법으로서, 상기 캐리어 내에 상기 성분을 위치시킨 후에 금속화된 표면을 생성하는 단계를 더 포함한다.

[0105] 제 21 구현예에서, 구현예 15 내지 구현예 20 중의 어느 하나의 방법에서 제 1 재료 층 및 제 2 재료 성분을 접합하는 단계는 금속화된 표면들 상에 접합 성분을 증착시키는 단계를 포함한다.

[0106] 제 22 구현예에서, 구현예 21의 방법으로서, 상기 접합 성분들은 솔더 프리폼(solder preform), 증착된 솔더(deposited solder), 또는 둘 다를 포함한다.

[0107] 제 23 구현예에서, 구현예 1 내지 구현예 22 중의 어느 하나의 방법으로서, 제 1 재료 층 및 제 2 재료 성분을 접합하는 단계는 증착에 의해 접합 성분을 성장시키는 단계를 포함한다.

[0108] 제 24 구현예에서, 구현예 1 내지 구현예 23 중의 어느 하나의 방법으로서, 제 1 재료 및 제 2 재료를 접합하는 단계는 350℃ 미만의 온도를 적용하는 단계를 포함한다.

[0109] 제 25 구현예에서, 구현예 1 내지 구현예 24 중의 어느 하나의 방법으로서, 제 1 재료 및 제 2 재료를 접합하는 단계는 대략 300℃의 온도를 적용하는 단계를 포함한다.

[0110] 제 26 구현예에서, 구현예 1 내지 구현예 25 중의 어느 하나의 방법으로서, 상기 제 2 재료 성분 상에 상기 제 1 재료 층을 위치시킨 후에 그리고 상기 제 1 재료 층 및 제 2 재료 성분을 접합하기 전에, 상기 제 1 재료 층, 제 2 재료 성분, 및 캐리어를 회전시키는 단계를 더 포함한다.

[0111] 제 27 구현예에서, 구현예 1 내지 구현예 26 중의 어느 하나의 방법으로서, 싱귤레이팅하는 단계는 다이싱 톱(dicing saw)을 사용하여 제 1 재료 층을 다이싱하는 단계를 포함한다.

[0112] 제 28 구현예에서, 구현예 1 내지 구현예 26 중의 어느 하나의 방법으로서, 싱귤레이팅하는 단계는 스크라이브(scribe) 및 브레이크(break) 공정을 사용하여 제 1 재료 층을 다이싱하는 단계를 포함한다.

[0113] 제 29 구현예에서, 구현예 1 내지 구현예 28 중의 어느 하나의 방법으로서, 상기 제 1 재료 및 제 2 재료는 유리 및 실리콘으로부터 선택된다.

[0114] 제 30 구현예에서, MEMS 디바이스는 제 1 부분; 및 접합 영역에서 제 1 부분에 접합된 제 2 부분을 포함하고, 상기 접합 영역은 복수의 그루브(grooves)을 포함한다.

[0115] 제 31 구현예에서, 구현예 30의 MEMS 디바이스로서, 상기 그루브는 V-형상을 포함한다.

[0116] 제 32 구현예에서, 구현예 30 내지 구현예 31 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브는 제 1 부분의 표면에 형성되고 각각의 그루브는 표면에 대해 약 54도로 2개의 측벽을 포함한다.

[0117] 제 33 구현예에서, 구현예 30의 MEMS 디바이스로서, 상기 그루브는 제 2 부분의 표면과 예각을 형성하지 않는다.

[0118] 제 34 구현예에서, 구현예 30 내지 구현예 33 중의 어느 하나의 MEMS 디바이스로서, 상기 제 1 부분은 상기 그루브 및 상기 그루브보다 더 깊은 캐비티를 포함한다.

[0119] 제 35 구현예에서, 구현예 34의 MEMS 디바이스로서, 상기 MEMS 디바이스는 볼로미터를 포함하고 상기 캐비티는 광 센서를 둘러싼다.

[0120] 제 36 구현예에서, 구현예 30 내지 구현예 35 중의 어느 하나의 MEMS 디바이스로서, 상기 복수의 그루브는 단부-대-단부(end-to-end)로 배열된 다수의 단면 그루브(sectioned grooves)를 포함한다.

[0121] 제 37 구현예에서, 구현예 30 내지 구현예 36 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브 내에 및 상기 제 1 부분과 제 2 부분 사이에 솔더(solder)를 더 포함한다.

[0122] 제 38 구현예에서, 구현예 37의 MEMS 디바이스로서, 상기 솔더 프리폼은 제 1 체적을 갖고, 상기 복수의 그루브는 제 1 부분 내에 제 2 체적을 형성하고, 상기 제 2 체적은 제 1 체적보다 크거나 같다.

[0123] 제 39 구현예에서, 구현예 30 내지 구현예 38 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브 내에 및 상기 제 1 부분과 제 2 부분 사이에 접착제 층을 더 포함한다.

[0124] 제 40 구현예에서, 구현예 30 내지 구현예 39 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브는 제 1 부분의 표면에 형성되고, 상기 디바이스는 제 2 부분에 부착된 금속화 링을 더 포함한다.

[0125] 제 41 구현예에서, MEMS 디바이스를 제조하는 방법으로서, 상기 디바이스는 접합 영역을 포함하고, 상기 방법은: 상기 디바이스의 제 1 부분을 제공하는 단계; 상기 접합 영역에서 상기 제 1 부분에 복수의 그루브를 추가하는 단계; 상기 그루브 위에 솔더(예를 들어 솔더 프리폼, 증착된 솔더)를 위치시키는 단계; 상기 디바이스의 제 2 부분을 상기 제 1 부분과 정렬시키는 단계; 상기 솔더를 가열하는 단계; 상기 제 1 부분을 제 2 부분을 향해 이동시키는 단계; 및 상기 제 1 부분이 상기 접합 영역에서 상기 제 2 부분과 접합하도록 상기 솔더를 냉각시키는 단계;를 포함한다.

[0126] 제 42 구현예에서, 구현예 41의 방법으로서, 상기 그루브는 상기 제 1 부분의 표면에 대해 약 54도로 측벽을 포함한다.

[0127] 제 43 구현예에서, 구현예 41 내지 구현예 42 중의 어느 하나의 방법으로서, 상기 솔더는 상기 제 1 체적을 갖고, 상기 복수의 그루브는 상기 제 1 부분 내에 제 2 체적을 형성하고, 상기 제 2 체적은 제 1 체적보다 크거나 같다.

[0128] 제 44 구현예에서, 구현예 41 내지 구현예 43 중의 어느 하나의 방법으로서, 상기 복수의 그루브는 단부-대-단부로 배열된 다수의 단면 그루브를 포함한다.

[0129] 제 45 구현예에서, 구현예 41 내지 구현예 44 중의 어느 하나의 방법으로서, 상기 디바이스의 제 2 부분에 금속화 링을 추가하는 단계를 더 포함한다.

[0130] 제 46 구현예에서, 구현예 41 내지 구현예 45 중의 어느 하나의 방법으로서, 상기 디바이스의 제 1 부분에 캐비티를 추가하는 단계를 더 포함하되, 상기 캐비티는 그루브보다 더 깊다.

[0131] 제 47 구현예에서, 구현예 46의 방법으로서, 상기 캐비티 및 그루브는 동일한 에칭 처리 단계에서 상기 제 1 부분에 추가된다.

[0132] 제 48 구현예에서, 구현예 46의 방법으로서, 상기 캐비티 및 그루브는 상이한 처리 단계에서 제 1 부분에 추가된다.

[0133] 제 49 구현예에서, 구현예 46 내지 구현예 48 중의 어느 하나의 방법으로서, 상기 MEMS 디바이스는 볼로미터를 포함하고 상기 캐비티는 광 센서를 둘러싼다.

[0134] 제 50 구현예에서, 구현예 41 내지 구현예 49 중의 어느 하나의 방법으로서, 방법 1 내지 방법 29 중의 어느 하나에서 적어도 하나의 단계를 더 포함한다.

[0135] 제 51 구현예에서, 복수의 MEMS 디바이스를 제조하는 방법으로서, 상기 방법은: 복수의 제 1 전기기계적 성분을 포함하는 층을 제공하는 단계; 복수의 위치(positions)를 포함하는 캐리어를 제공하는 단계, 각각의 위치는 상기 복수의 제 1 전기기계적 성분 중의 각각의 하나와 연관됨; 상기 복수의 제 1 전기기계적 성분에서 결함 성분(defective component)을 식별하는 단계; 상기 결함 전기기계적 성분과 연관된 위치가 아닌 상기 캐리어 상의

각각의 위치에 복수의 제 2 전기기계적 성분을 위치시키는 단계; 상기 캐리어 상에 상기 층을 위치시키는 단계; 제 1 및 제 2 전기기계적 성분의 각각의 쌍을 접합하는 단계; 상기 캐리어를 제거하는 단계; 및 상기 층을 싱귤레이팅(singulating)하여 상기 복수의 MEMS 디바이스를 제조하는 단계;를 포함한다.

[0136] 제 52 구현예에서, 구현예 51의 방법으로서, 상기 결함 성분을 식별하는 단계는 상기 복수의 제 1 전기기계적 성분을 전기적으로 시험하는 단계를 포함한다.

[0137] 제 53 구현예에서, 구현예 52의 방법으로서, 상기 결함 성분을 식별하는 단계는 단락 회로(short circuit) 또는 개방 회로(open circuit) 중의 적어도 하나를 식별하는 단계를 포함한다.

[0138] 제 54 구현예에서, 구현예 51 내지 구현예 53 중의 어느 하나의 방법으로서, 상기 결함 성분을 식별하는 단계는 상기 복수의 제 1 전기기계적 성분을 기계적으로 시험하는 단계를 포함한다.

[0139] 제 55 구현예에서, 구현예 51 내지 구현예 54 중의 어느 하나의 방법으로서, 상기 결함 성분을 식별하는 단계는 불량 디바이스 맵(bad device map)을 생성하는 단계를 포함한다.

[0140] 제 56 구현예에서, 구현예 51 내지 구현예 55 중의 어느 하나의 방법으로서, 상기 결함 성분을 식별하는 단계는 하나 초과의 결함 성분을 식별하는 단계를 포함하고, 상기 복수의 제 2 전기기계적 성분을 위치시키는 단계는 상기 하나 초과의 결함 전기기계적 성분과 연관된 위치가 아닌 상기 캐리어 상의 각각의 위치에 상기 복수의 제 2 전기기계적 성분을 위치시키는 단계를 포함한다.

[0141] 제 57 구현예에서, 구현예 51 내지 구현예 56 중의 어느 하나의 방법으로서, 상기 층은 웨이퍼 크기(wafer size)이다.

[0142] 제 58 구현예에서, 구현예 51 내지 구현예 57 중의 어느 하나의 방법으로서, 상기 성분은 둥근 형태(round)이다.

[0143] 제 59 구현예에서, 구현예 51 내지 구현예 58 중의 어느 하나의 방법으로서, 상기 성분은 볼로미터 커버(bolometer cover)를 포함한다.

[0144] 제 60 구현예에서, 구현예 51 내지 구현예 59 중의 어느 하나의 방법으로서, 상기 성분은 실리콘을 포함한다.

[0145] 제 61 구현예에서, 구현예 51 내지 구현예 60 중의 어느 하나의 방법으로서, 상기 캐리어는 상기 캐리어의 각각의 위치에 있는 복수의 캐비티를 포함한다.

[0146] 제 62 구현예에서, 구현예 51 내지 구현예 61 중의 어느 하나의 방법으로서, 방법 1 내지 방법 29 및 방법 41 내지 방법 49 중의 어느 하나에서 적어도 하나의 단계를 더 포함한다.

[0147] 제 63 구현예에서, MEMS 디바이스를 제조하는 방법으로서, 상기 방법은: 접합 영역 및 캐비티를 갖는 투명 커버를 제공하는 단계; 및 상기 접합 영역 및 상기 캐비티에 접착제 층을 도포하는 단계, 상기 접착제 층은 상기 캐비티에 위치되어 기준 센서에 도달하는 방사선을 차단하는 단계;를 포함한다.

[0148] 제 64 구현예에서, 구현예 63의 방법으로서, 방법 1 내지 방법 29, 방법 41 내지 방법 49, 및 방법 51 내지 방법 61 중의 어느 하나에서 적어도 하나의 단계를 더 포함한다.

[0149] 제 65 구현예에서, MEMS 디바이스: 기준 센서 및 능동 센서를 갖는 기판; 및 접합 영역 및 캐비티를 포함하는 투명 커버를 포함하되, 상기 기판 및 투명 커버는 접착제를 사용하여 접합 영역에서 접합되고, 상기 투명 커버는 상기 기준 센서에 도달하는 방사선을 차단하도록 위치된 상기 캐비티 내에 접착제를 포함한다.

[0150] 제 66 구현예에서, 구현예 65의 MEMS 디바이스로서, 상기 커버는 상기 접합 영역 내에 복수의 그루브를 더 포함한다.

[0151] 제 67 구현예에서, 구현예 66의 MEMS 디바이스로서, 상기 그루브는 V 형상을 포함한다.

[0152] 제 68 구현예에서, 구현예 66 내지 67 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브는 상기 투명 커버의 표면에 형성되고, 각각의 그루브는 상기 표면에 대해 약 54도로 2개의 측벽을 포함한다.

[0153] 제 69 구현예에서, 구현예 66의 MEMS 디바이스로서, 상기 그루브는 상기 투명 커버의 표면과 예각을 형성하지 않는다.

[0154] 제 70 구현예에서, 구현예 66 내지 69 중의 어느 하나의 MEMS 디바이스로서, 상기 캐비티는 상기 그루브보다 더 깊다.

[0155] 제 71 구현예에서, 구현예 66 내지 70 중의 어느 하나의 MEMS 디바이스로서, 복수의 그루브는 단부-대-단부로 배열된 다수의 단면 그루브를 포함한다.

[0156] 제 72 구현예에서, 구현예 66 내지 71 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브 내에 및 상기 기판과 투명 커버 사이에 솔더를 더 포함한다.

[0157] 제 73 구현예에서, 구현예 72의 MEMS 디바이스로서, 상기 솔더 프리폼은 제 1 체적을 갖고, 상기 복수의 그루브는 상기 투명 커버 내에 제 2 체적을 형성하고, 상기 제 2 체적은 제 1 체적보다 크거나 같다.

[0158] 제 74 구현예에서, 구현예 66 내지 73 중의 어느 하나의 MEMS 디바이스로서, 상기 그루브는 상기 투명 커버의 표면에 형성되고, 상기 디바이스는 상기 기판에 부착된 금속화 링을 더 포함한다.

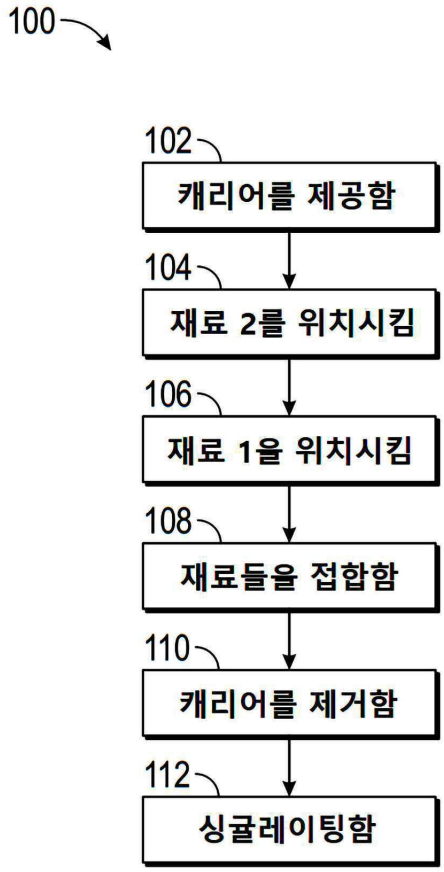
[0159] 제75 구현예에서, 구현예 65 내지 74 중의 어느 하나의 MEMS 디바이스로서, 상기 MEMS 디바이스는 볼로미터를 포함하고, 상기 캐비티는 광 센서를 둘러싼다.

[0160] 개시된 구현예가 첨부 도면을 참조하여 충분히 기술되었지만, 다양한 변경 및 수정이 당업자에게 명백해질 것이라는 점에 유의해야 한다. 그러한 변경 및 수정은 첨부된 청구범위에 의해 정의된 바와 같은 개시된 구현예의 범주 내에 포함되는 것으로 이해되어야 한다. 예를 들어 본 개시는 주로 유리 MEMS 플레이트/패널에 관하여 기술되었지만, 당업자는 다른 MEMS 플레이트/패널이 또한 본 개시의 범주를 벗어남이 없이 사용될 수 있다는 것을 인식할 것이다. 그러한 다른 MEMS 플레이트는 유기 재료(플라스틱, 중합체) 및 금속(예를 들어 스테인리스 강)을 포함할 수 있지만, 이에 제한되지는 않는다. 본원에 사용되는 바와 같이, 용어 "플레이트" 및 "패널"은 동의어이다.

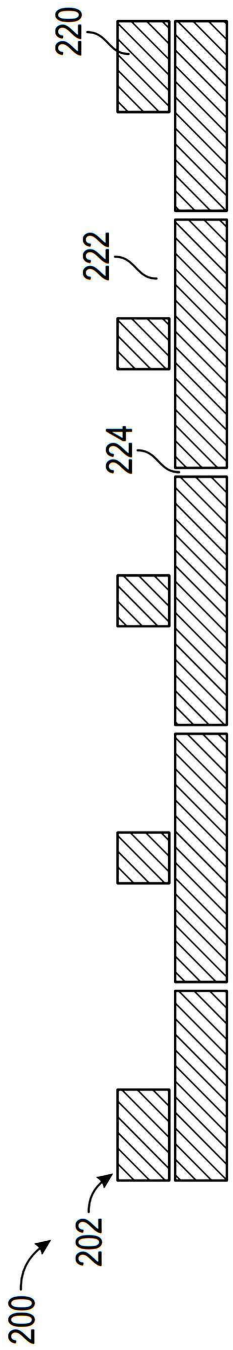
[0161] 본원에서 다양한 설명된 구현예의 설명에 사용되는 용어는 특정 구현예를 설명하기 위한 것일 뿐 제한하려는 것은 아니다. 다양한 설명된 구현예들 및 첨부된 청구항들의 설명에서 사용되는 바와 같이, 단수 형태("a", "an", 및 "the")는 문맥상 명확하게 달리 지시하지 않는 한, 복수 형태들도 포함하는 것으로 의도된다. 또한, 본원에서 사용되는 바와 같은 용어 "및/또는"은 연관된 열거된 항목들 중 하나 이상의 항목의 임의의 그리고 모든 가능한 조합들을 지칭하고 포괄하는 것으로 이해될 것이다. 용어들 "포함하다(includes)", "포함하는(including)", "포함하다(comprises)", 및/또는 "포함하는(comprising)"은 본원에서 사용될 때, 언급된 특징들, 정수들, 단계들, 동작들, 요소들, 및/또는 성분들의 존재를 특정하지만, 하나 이상의 다른 특징들, 정수들, 단계들, 동작들, 요소들, 성분들, 및/또는 이들의 그룹들의 존재 또는 추가를 배제하지 않는다는 것이 추가로 이해될 것이다.

도면

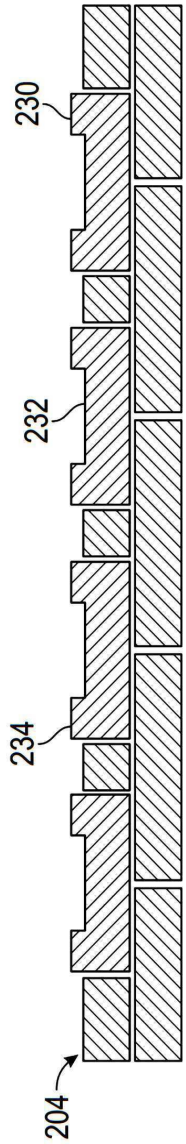
도면1


100
102
캐리어를 제공함
104
재료 2를 위치시킴
106
재료 1을 위치시킴
108
재료들을 접합함
110
캐리어를 제거함
112
싱귤레이팅함

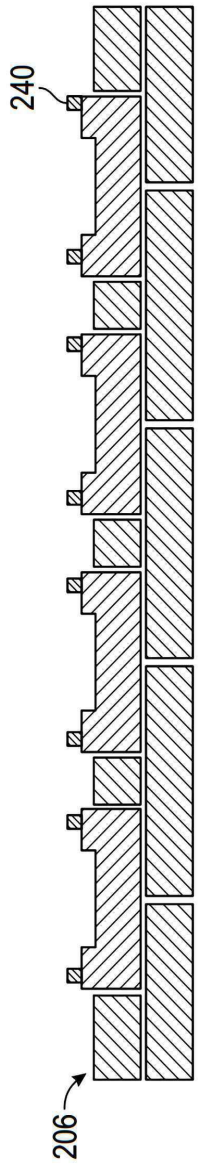
도면2a



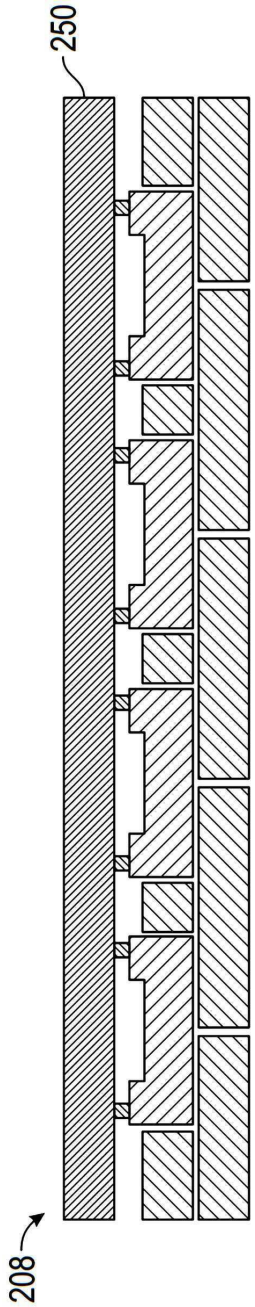
도면2b



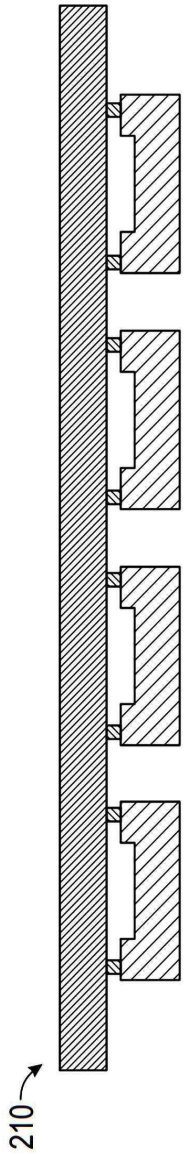
도면2c



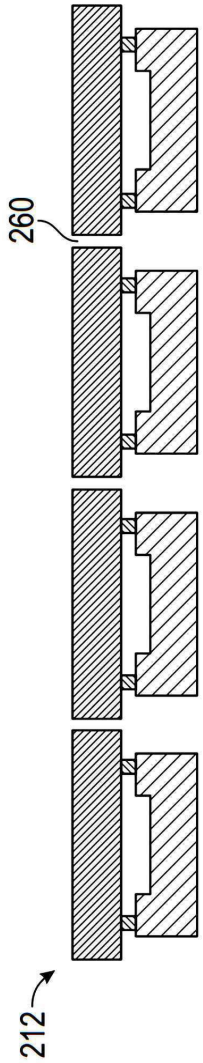
도면2d



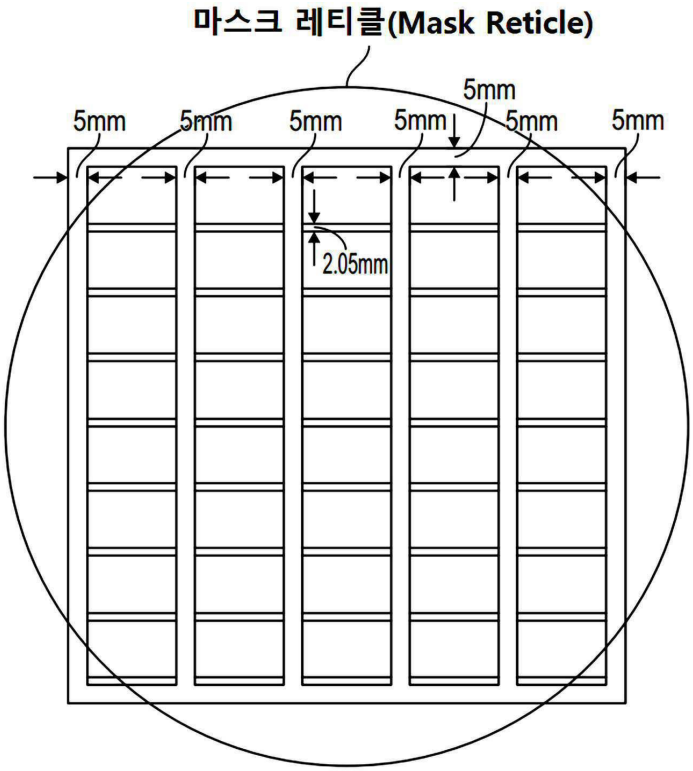
도면2e



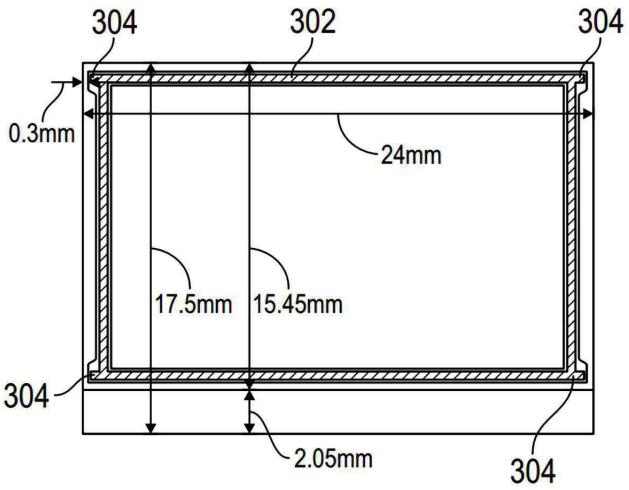
도면2f



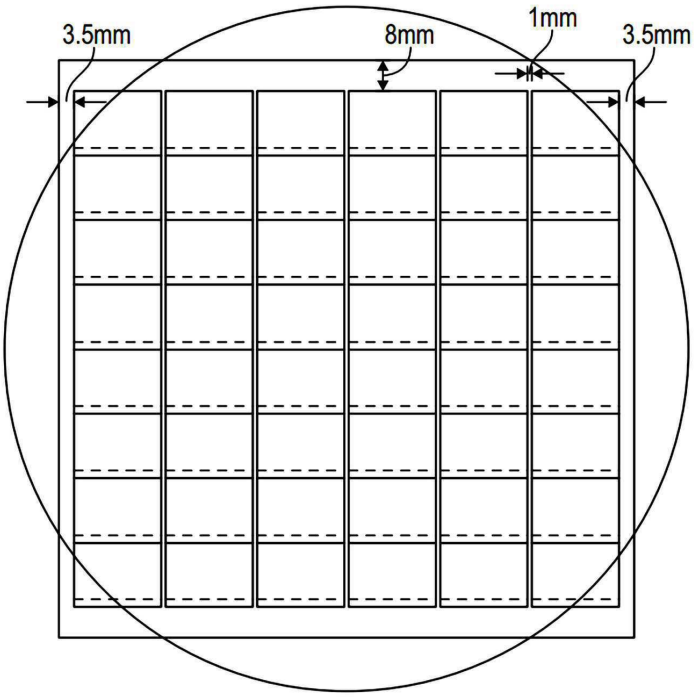
도면3a


마스크 레티클(Mask Reticle)
5mm
5mm
5mm
5mm
5mm
5mm
5mm
2.05mm

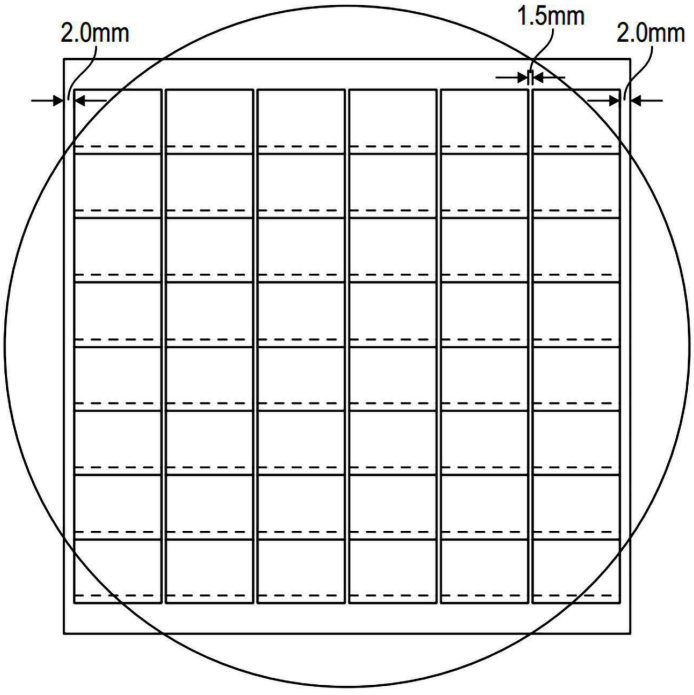
도면3b


304
302
304
0.3mm
24mm
17.5mm
15.45mm
304
2.05mm
304

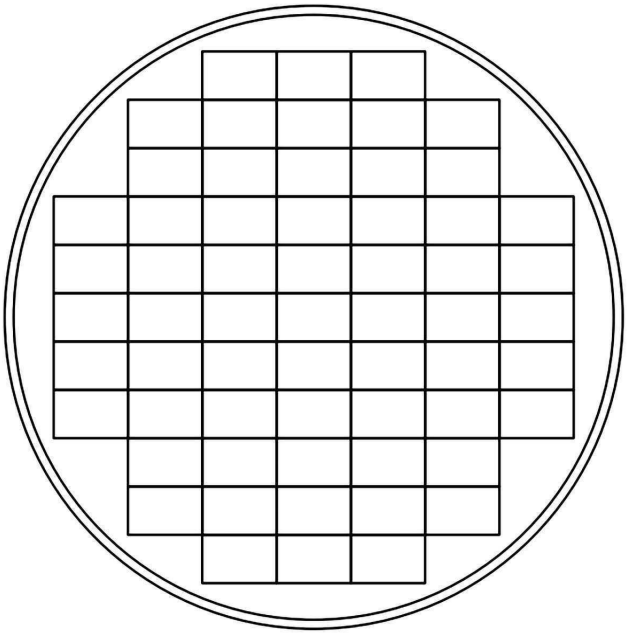
도면3c



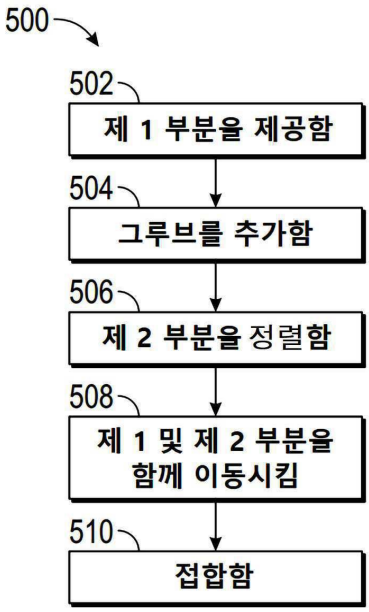
도면3d



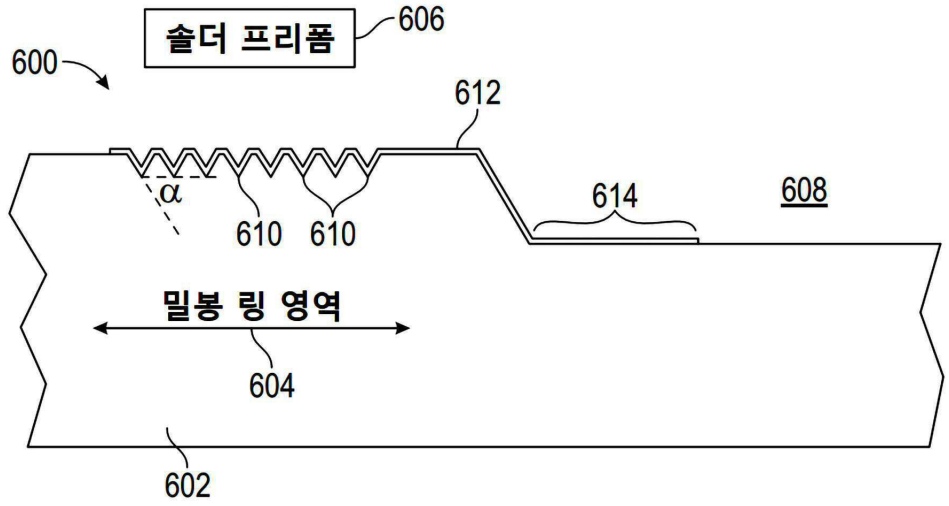
도면4



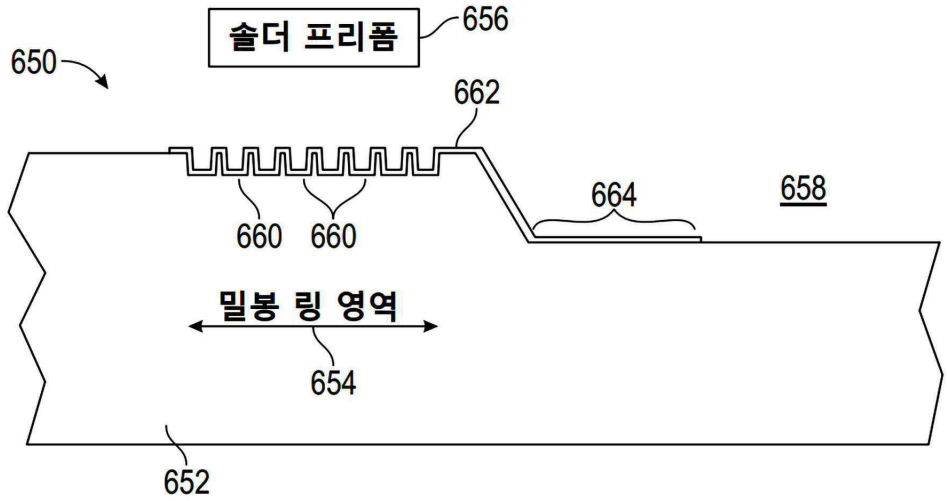
도면5


500
502
제 1 부분을 제공함
504
그루브를 추가함
506
제 2 부분을 정렬함
508
제 1 및 제 2 부분을 함께 이동시킴
510
접합함

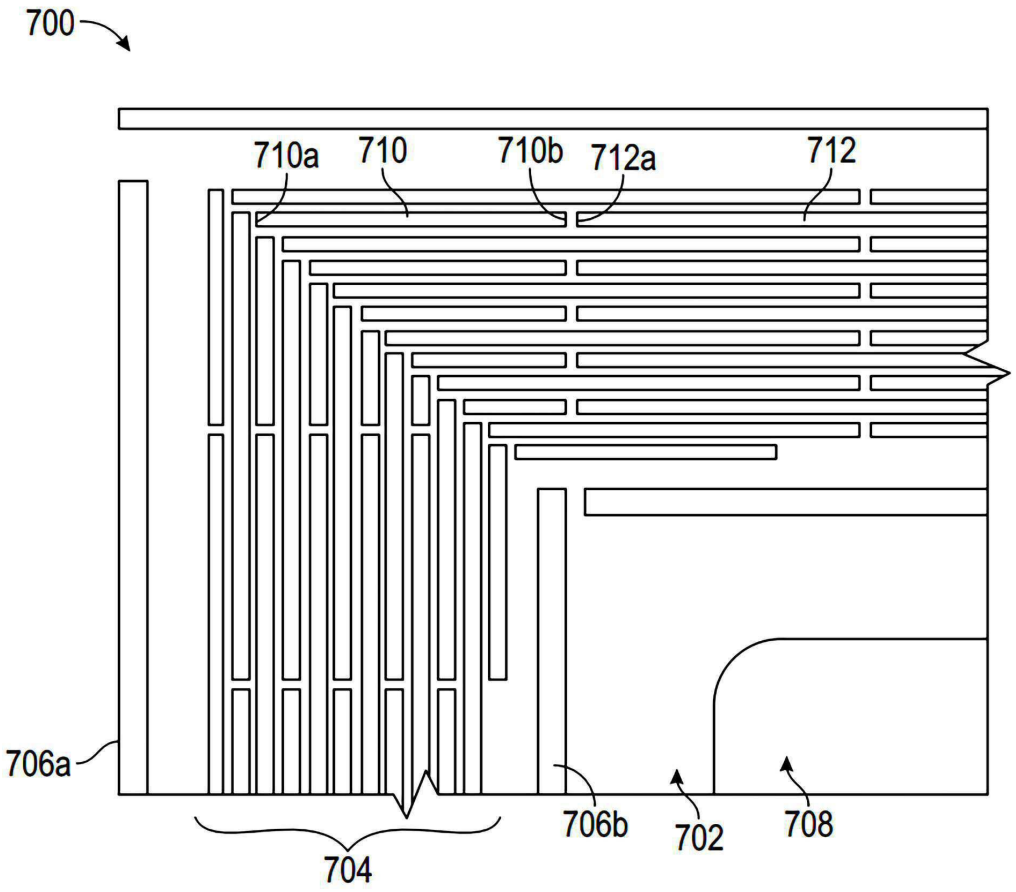
도면6a


솔더 프리폼
606
600
612
α
610
610
614
608
밀봉 링 영역
604
602

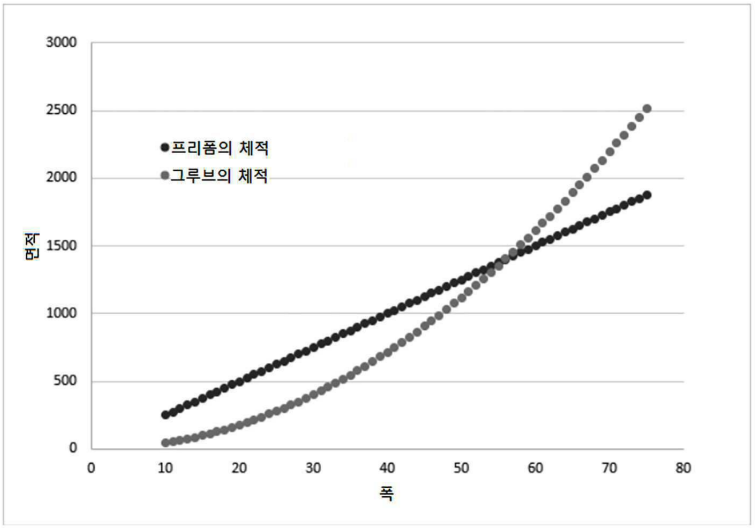
도면6b


솔더 프리폼
656
650
662
660
660
664
658
밀봉 링 영역
654
652

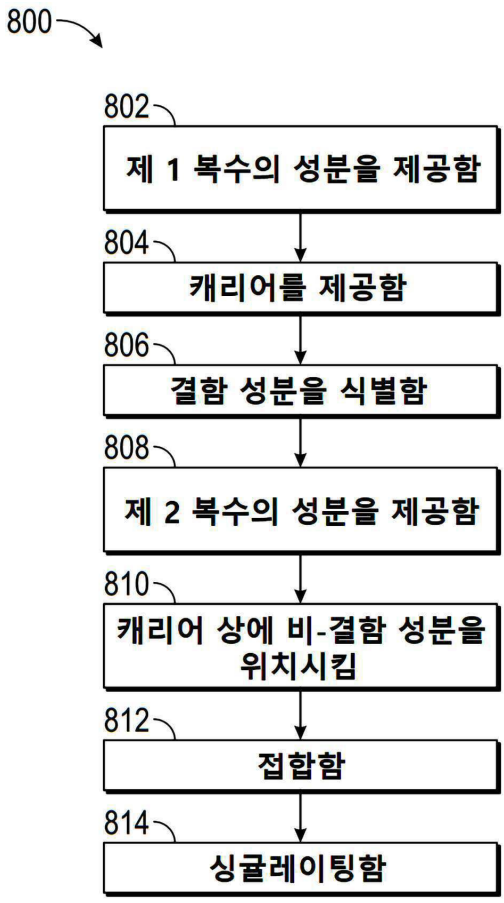
도면7a


700
710a
710
710b
712a
712
706a
706b
702
708
704

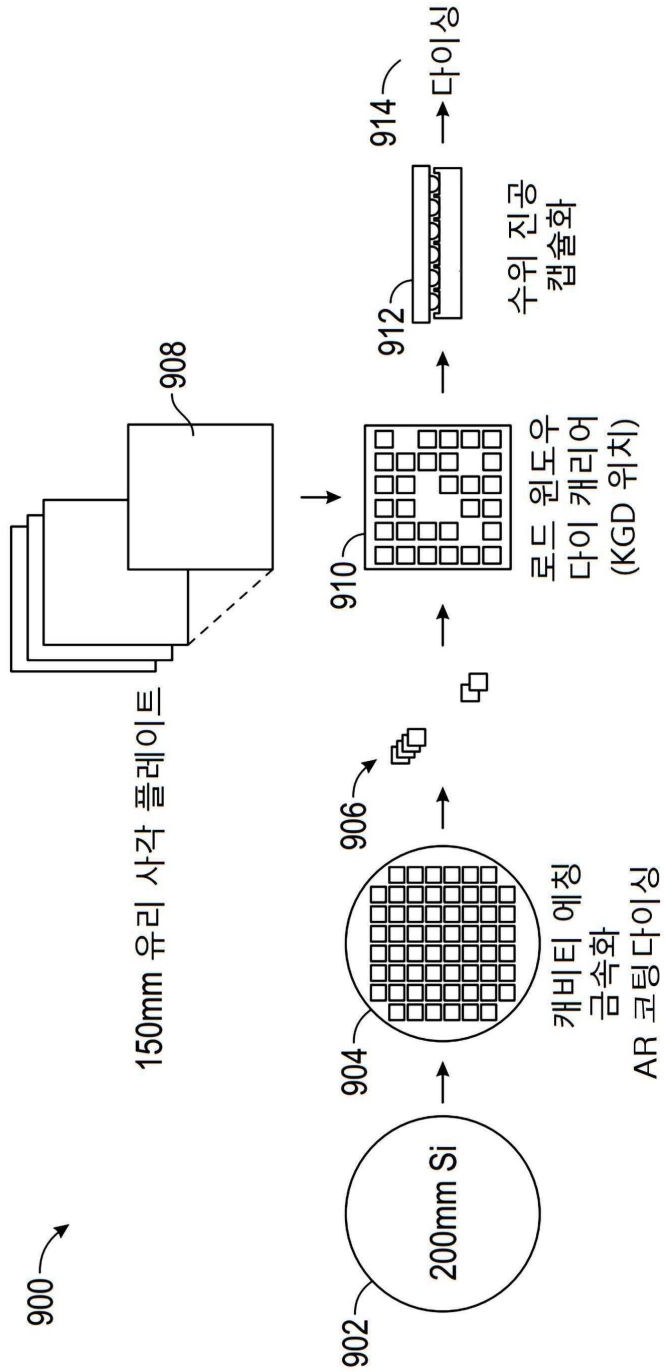
도면7b


3000
2500
2000
1500
1000
500
0
면적
프리폼의 체적
그루브의 체적
0
10
20
30
40
50
60
70
80
폭

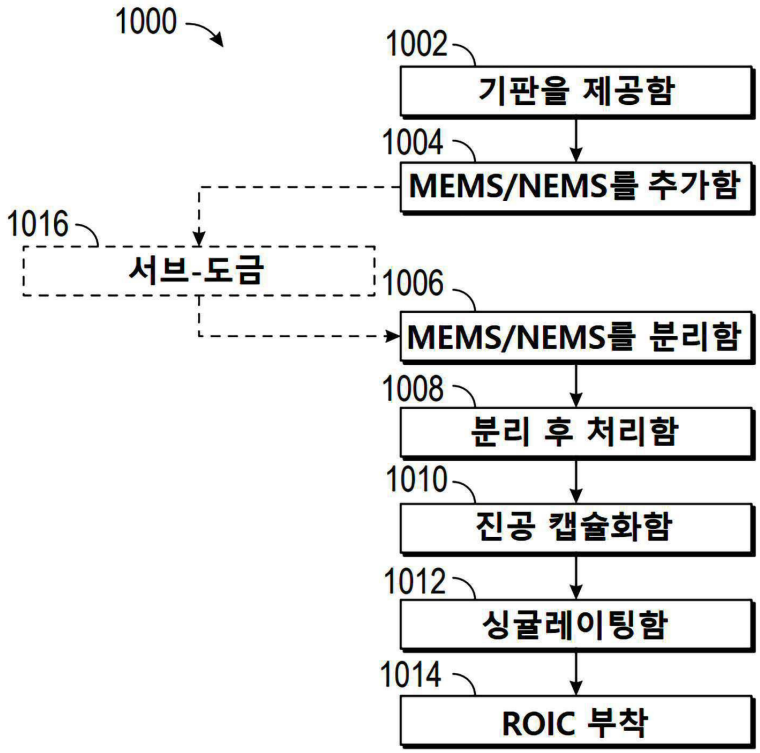
도면8


800
802
제 1 복수의 성분을 제공함
804
캐리어를 제공함
806
결함 성분을 식별함
808
제 2 복수의 성분을 제공함
810
캐리어 상에 비-결함 성분을 위치시킴
812
접합함
814
싱귤레이팅함

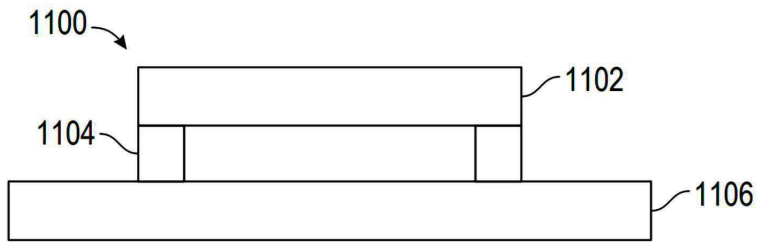
도면9


900
902
200mm Si
904
캐비티 에칭
금속화
AR 코팅다이싱
906
150mm 유리 사각 플레이트
908
910
로드 윈도우
다이 캐리어
(KGD 위치)
912
수위 진공
캡슐화
914
다이싱

도면10


1000
1002
기판을 제공함
1004
MEMS/NEMS를 추가함
1016
서브-도금
1006
MEMS/NEMS를 분리함
1008
분리 후 처리함
1010
진공 캡슐화함
1012
싱귤레이팅함
1014
ROIC 부착

도면11


1100
1102
1104
1106