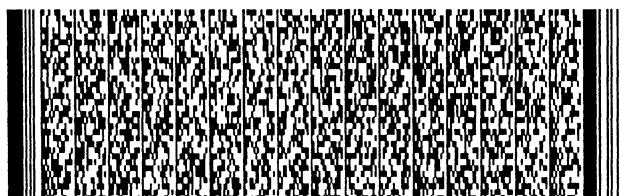


申請日期：93.1.8	IPC分類
申請案號／93100478	(706417)

(以上各欄由本局填註)

發明專利說明書

一 發明名稱	中文	韌體集線器記憶體自動偵測及讀取方法
	英文	AUTOMATIC DETECTING AND READING METHOD OF FIRMWARE HUB FLASH ROM
二 發明人 (共3人)	姓名 (中文)	1. 黃宗慶 2. 陳林鴻 3. 林皓琳
	姓名 (英文)	1. HUANG, CHUNG CHING 2. CHEN, LIN HUNG 3. LIN, HAO LIN
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 台北縣新店市231中正路533號8樓 2. 台北縣新店市231中正路533號8樓 3. 台北縣新店市231中正路533號8樓
	住居所 (英 文)	1. 8F1., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C. 2. 8F1., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231,
三 申請人 (共1人)	名稱或 姓名 (中文)	1. 威盛電子股份有限公司 3. 8F1., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
	名稱或 姓名 (英文)	1. VIA TECHNOLOGIES, INC.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北縣231新店市中正路533號8樓 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英 文)	1. 8F1., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
代表人 (中文)	1. 王雪紅	
代表人 (英文)	1. WANG, CHER	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

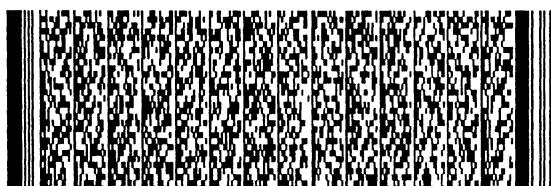
發明所屬之技術領域

本案係為一自動偵測及讀取方法，應用於一電腦系統之開機程序中，尤指自動偵測低接腳數規範1.1韌體集線器記憶體(LPC 1.1 FWH ROM)可支援之最大資料叢發讀取長度之方法與使用該最大資料叢發讀取長度進行資料讀取之方法。

先前技術

在個人電腦主機板的設計與製作上，快閃記憶體(flash ROM)是時常用來當作個人電腦系統中放置基本輸出入系統(BIOS)程式碼以及其他重要開機資訊的裝置，用以使個人電腦系統可以進行正常的開機程序。而如第一圖所示，儲存有基本輸出入系統(BIOS)以及其他重要開機資訊的快閃記憶體10通常係透過一低接腳數匯流排11來與低接腳數匯流排主機(Low Pin-Count Bus Host，例如是南橋晶片)12進行連接，而該低接腳數匯流排11上還同時連接有其它週邊元件，例如圖中的嵌入式控制器(embedded controller)13以及超級輸出入控制器(super I/O controller)14等。

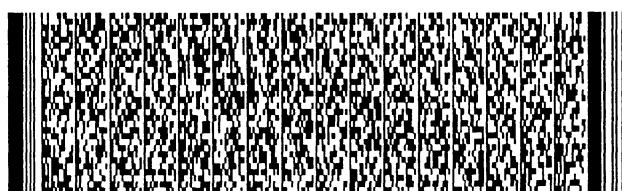
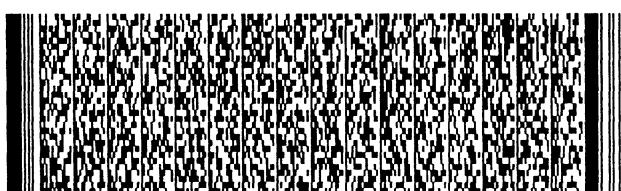
而目前低接腳數匯流排11之常用規範係為低接腳數規範1.1版(LPC specification R1.1)，而其可支援連接之快閃記憶體主要有兩種規格，第一種是目前最常見的低接腳



五、發明說明 (2)

數快閃記憶體(Low Pin Count flash ROM，簡稱LPC flash ROM)，而另一種則是較新發展出來的韌體集線器快閃記憶體(Firmware HUB flash ROM；簡稱FWH flash ROM)。這兩種快閃記憶體規格分別有不同的資料傳輸頻寬以及造價，用以提供系統設計者因應各種考量來選擇運用。其中韌體集線器快閃記憶體之資料叢發讀取長度(Memory Burst Read Size)已經由原本的1個位元組(byte)，提昇至可支援2、4、16甚至128個位元組。

而在目前常用的技術手段中，個人電腦在運用基本輸出入系統程式碼來進行開機自我檢測(POST)時，需要自快閃記憶體之中來讀取該程式碼，並加以解壓縮且轉存至個人電腦中動態隨機存取記憶體(DRAM)以供使用。如此一來，當快閃記憶體能夠提供高速的資料讀取速度時，便將能夠大幅度的提昇資料傳輸效率而加快系統開機的速度。而雖然目前韌體集線器快閃記憶體之資料叢發讀取長度已經提昇至最多可支援128個位元組，但因為低接腳數匯流排主機12中並無法預先得知電腦系統於組裝完成後，連接於該低接腳數目匯流排11上之韌體集線器快閃記憶體所能支援之資料叢發讀取長度，因此為了避免可能發生的資料讀取錯誤，故習用的低接腳數匯流排主機12僅能將最大資料叢發讀取長度固定設定成最小值(1位元)。但如此一來，電腦系統便無法充分利用韌體集線器快閃記憶體所能提供較大之資料叢發讀取長度來提昇效率，而如何改善上述缺失，進而提昇載入基本輸出入系統程式碼的執行效能，係為發



五、發明說明 (4)

發出一第二資料叢發讀取長度之讀取要求。

根據上述構想，本案所述之自動偵測及讀取方法，其中該第二資料叢發讀取長度小於第一資料叢發讀取長度。

根據上述構想，本案所述之自動偵測及讀取方法，其中該最大資料叢發讀取長度偵測動作更包含下列步驟：於得到該記憶體之回應時記錄下當時之該最大資料叢發讀取長度，並結束該偵測動作。

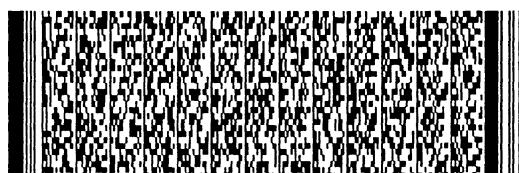
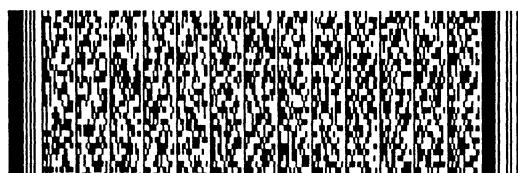
根據上述構想，本案所述之自動偵測及讀取方法，其所偵測及讀取之該記憶體係信號連接於一低接腳數匯流排之上。

實施方式

為能解決上述習用手段之缺失，以下是本案發展出來之較佳實施例方法的步驟說明。

因應電腦系統的電源啟動，本案之自動偵測及讀取方法的步驟將隨之啟動。

請參見第二圖，其係本案較佳實施例方法所應用其上之個人電腦系統部份功能方塊示意圖，其主要包含有一低接腳數匯流排主機22、一低接腳數匯流排21以及一韌體集線器快閃記憶體20。本案之偵測方式主要是利用低接腳數匯流排主機22透過低接腳數匯流排21來對韌體集線器快閃記憶體20發出一第一資料叢發讀取長度的讀取要求，由於該韌體集線器快閃記憶體20對於該要求如果沒有回應的話，即



五、發明說明 (5)

是代表該韌體集線器快閃記憶體20並不支援該位元數的資料叢發讀取長度。根據上述構想，本案便應用以下方式進行最大資料叢發讀取長度測試。

首先低接腳數匯流排主機22對韌體集線器快閃記憶體20發出一128位元組讀取要求，此時若得到該韌體集線器快閃記憶體20之回應，則在位於該低接腳數匯流排主機22內之一暫存器221上填入一代表128位元組的最大資料叢發讀取長度資訊，並結束該偵測動作。

若於一段預定時間後仍得不到該韌體集線器快閃記憶體20之回應時，則繼續偵測動作，此時低接腳數匯流排主機22再發出一16位元組讀取要求，若得到該韌體集線器快閃記憶體20之回應則在該暫存器221上登入一代表16位元組的最大資料叢發讀取長度資訊，並結束該偵測動作。

若於一段預定時間後仍得不到該韌體集線器快閃記憶體20之回應時，則繼續偵測動作，低接腳數匯流排主機22再發出一4位元組讀取要求，若得到該韌體集線器快閃記憶體20之回應則在該暫存器221上登入一代表4位元組的最大資料叢發讀取長度資訊，並結束該偵測動作。

若於一段預定時間後仍得不到該韌體集線器快閃記憶體20之回應時，則繼續偵測動作，低接腳數匯流排主機22再發出一2位元組讀取要求，若得到該韌體集線器快閃記憶體20之回應則在該暫存器221上登入一代表2位元組的最大資料叢發讀取長度資訊，並結束該偵測動作。

而當該韌體集線器快閃記憶體20對於2位元組的讀取要求



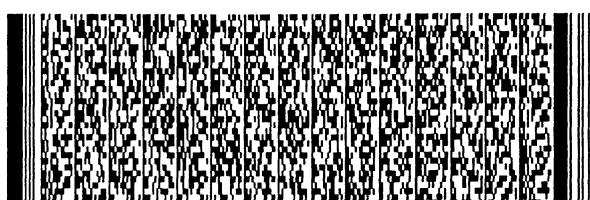
五、發明說明 (6)

也無回應時，代表該韌體集線器快閃記憶體20只能接受1位元組的讀取要求，則在該暫存器221上登入一代表1位元組的最大資料叢發讀取長度資訊，並結束該偵測動作，以上動作請參考第三圖所示之流程示意圖，第四圖則為暫存器數值代表意義之說明。

本案之特徵為由最高最大資料叢發讀取長度128位元組開始，依序降低偵測長度進行偵測，設計者得依照當時市場上使用之有效資料叢發讀取長度及設計，簡化部分測試動作縮短偵測時間以達成該自動偵測的動作。

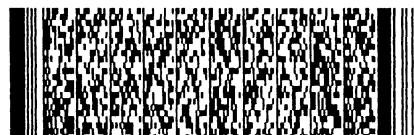
當低接腳數匯流排主機自動偵測結束後，該電腦系統即可根據該暫存器221所登錄之資訊，對該韌體集線器快閃記憶體20發出該其所能支援的最大資料叢發讀取長度讀取需求，讀取基本輸出入系統之程式及資訊的壓縮資料，以進行系統開機自我檢測，如此一來電腦系統便能充分利用韌體集線器快閃記憶體20所能提供之最大資料傳輸效率，進而提升載入基本輸出入系統程式碼的執行效能，有效達成發展本案之主要目的。

另外，在該低接腳數匯流排主機22之中更可設置一旗標暫存器222，使用者可以設定該旗標暫存器222所存放之旗標值，用以決定是否要啟動偵測動作，舉例來說，當旗標值設為"1"時，便正常進行上述之自動偵測動作，而當旗標值設為"0"時，則直接使用前次偵測動作所獲得並儲存在暫存器221內之最大資料叢發讀取長度設定值，而不會啟動偵測動作以減少所耗費之時間。



五、發明說明 (7)

本案發明得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



圖式簡單說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖：其係本系統之相關電子線路架構示意圖。

第二圖：其係本系統之電子線路架構示意圖。

第三圖：其係本系統之動作流程圖。

第四圖：其係本系統之使用之暫存器資料代表意義顯示圖。

本案圖式中所包含之各元件列示如下：

快閃記憶體10

低接腳數匯流排11

低接腳數匯流排主機12

嵌入式控制器13

超級輸出入控制器14

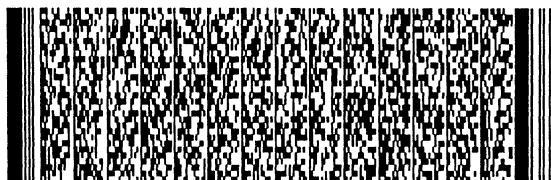
勦體集線器快閃記憶體20

低接腳數匯流排21

低接腳數匯流排主機22

暫存器221

旗標暫存器222



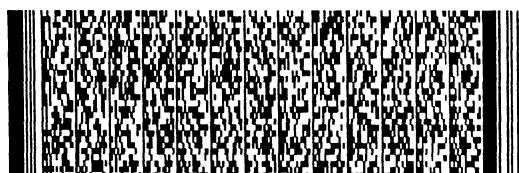
四、中文發明摘要 (發明名稱：韌體集線器記憶體自動偵測及讀取方法)

一種自動偵測及讀取方法，應用於一電腦系統，該電腦系統包含一記憶體，該記憶體用以儲存一基本輸出入系統程式碼，而該自動偵測及讀取方法包含下列步驟：因應該電腦系統之啟動而對該記憶體進行一最大資料叢發讀取長度測試，用以得到該記憶體之一最大資料叢發讀取長度並記錄之；以及根據所記錄之該最大資料叢發讀取長度來對該記憶體所儲存之該基本輸出入系統程式碼進行叢發讀取。

五、(一)、本案代表圖為：第____三____圖

六、英文發明摘要 (發明名稱：AUTOMATIC DETECTING AND READING METHOD OF FIRMWARE HUB FLASH ROM)

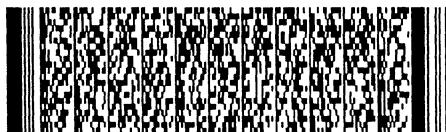
An automatic detecting and reading method for use in a firmware hub (FWH) flash ROM of a computer system. The FWH flash ROM stores therein BIOS codes. The automatic detecting and reading method includes steps of: performing a maximum memory burst read size test in response to the actuation of the computer system for obtaining and recording a maximum memory burst read size; and performing

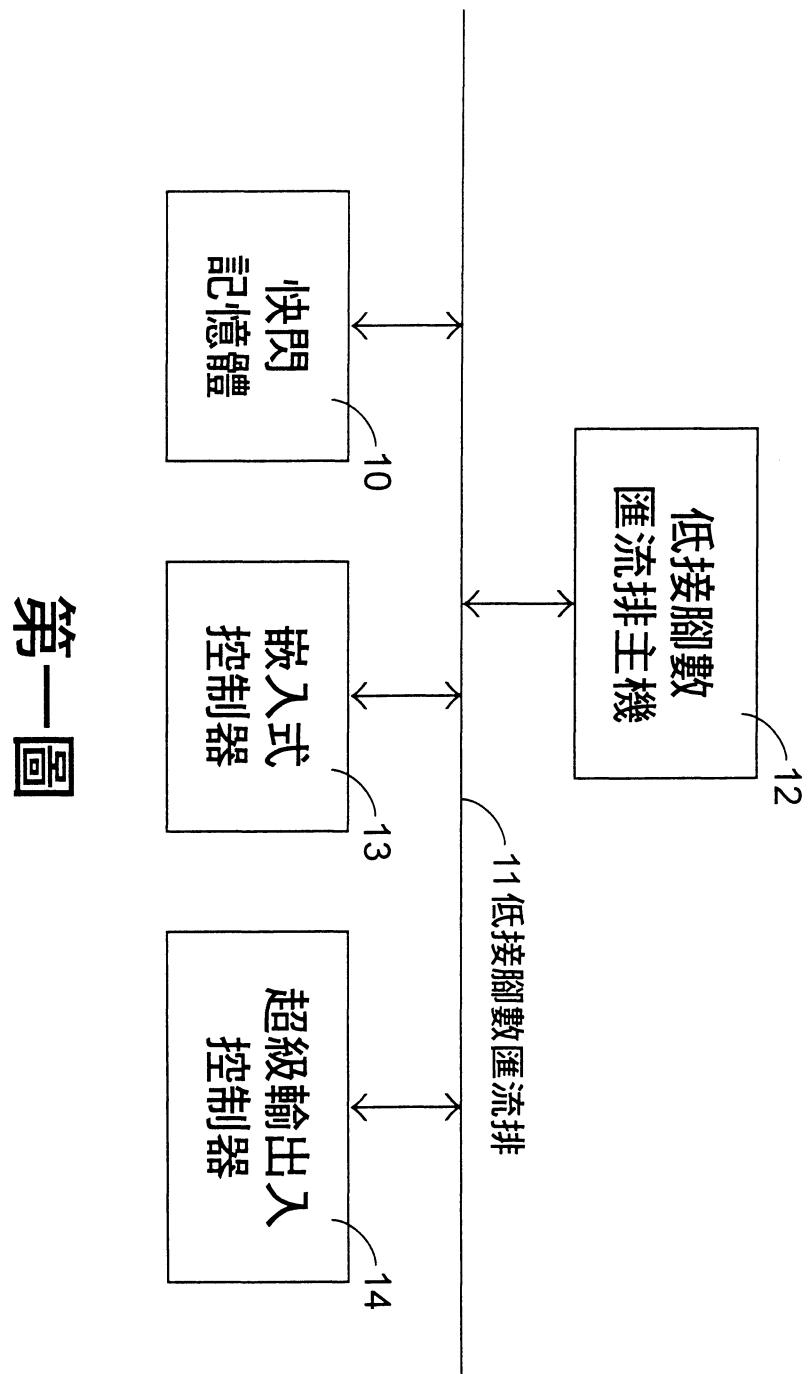


四、中文發明摘要 (發明名稱：韌體集線器記憶體自動偵測及讀取方法)

六、英文發明摘要 (發明名稱：AUTOMATIC DETECTING AND READING METHOD OF FIRMWARE HUB FLASH ROM)

burst read operation of the BIOS codes stored in the FWH flash ROM according to the recorded maximum memory burst read size.

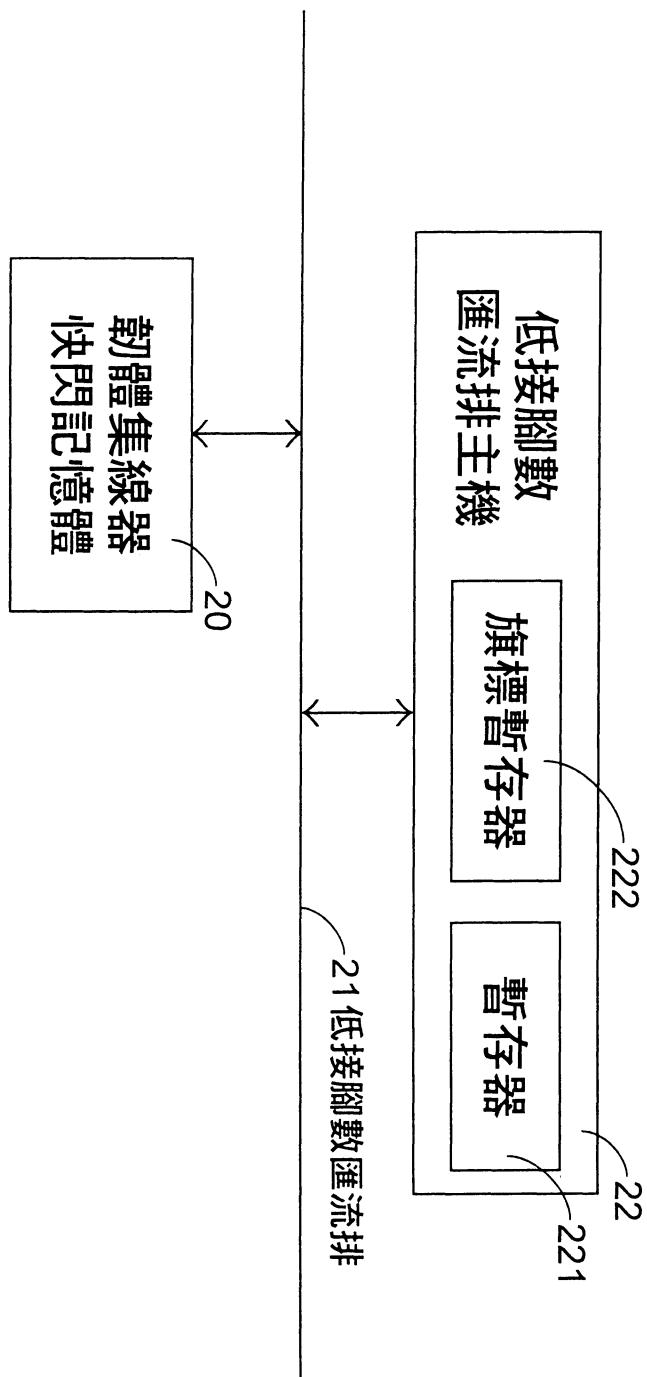




第一圖

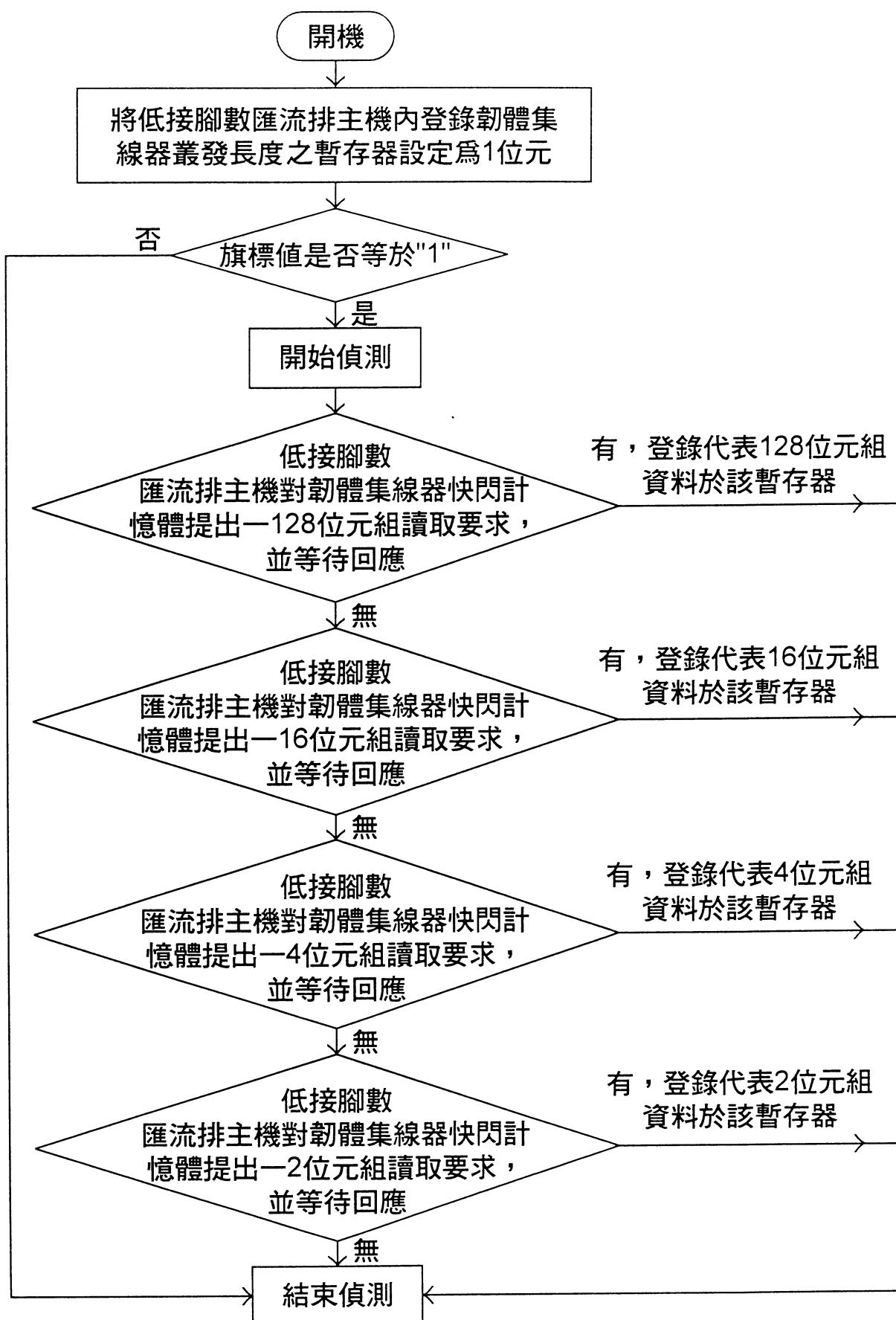
I242124

式圖



第二圖

圖式



第三圖

暫存器位元組(bits)	叢發長度(size of transfer)
0000	1位元組(byte)
0001	2位元組(byte)
0010	4位元組(byte)
0100	16位元組(byte)
0111	128位元組(byte)



第四圖

五、發明說明 (3)

展本案之主要目的。

發明內容

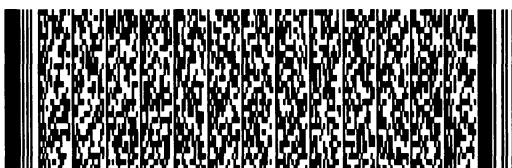
本案係為一種自動偵測及讀取方法，應用於一電腦系統，該電腦系統包含一記憶體，該記憶體用以儲存一基本輸出入系統程式碼，而該自動偵測及讀取方法包含下列步驟：因應該電腦系統之啟動而對該記憶體進行一最大資料叢發讀取長度測試，用以得到該記憶體之一最大資料叢發讀取長度並記錄之；以及根據所記錄之該最大資料叢發讀取長度來對該記憶體所儲存之該基本輸出入系統程式碼進行叢發讀取。

根據上述構想，本案所述之自動偵測及讀取方法，其中更包含提供一旗標值，以做為開機時是否進行最大資料叢發讀取長度測試之判斷資訊。

根據上述構想，本案所述之自動偵測及讀取方法，其中該記憶體為一韌體集線器快閃記憶體。

根據上述構想，本案所述之自動偵測及讀取方法，其中所得到之該最大資料叢發讀取長度係於記錄儲存於一暫存器中。

根據上述構想，本案所述之自動偵測及讀取方法，其中該最大資料叢發讀取長度偵測動作包含下列步驟：對該記憶體發出一第一資料叢發讀取長度之讀取要求；以及當於一預定時間結束後尚未得該記憶體之回應時，再對該記憶體



六、申請專利範圍

1. 一種自動偵測及讀取方法，應用於一電腦系統，該電腦系統包含一韌體集線器快閃記憶體，該韌體集線器快閃記憶體用以儲存一基本輸出入系統程式碼，而該自動偵測及讀取方法包含下列步驟：

因應該電腦系統之啟動而對該韌體集線器快閃記憶體進行一最大資料叢發讀取長度測試，用以得到該韌體集線器快閃記憶體之一最大資料叢發讀取長度並記錄之；以及

根據所記錄之該最大資料叢發讀取長度來對該韌體集線器快閃記憶體所儲存之該基本輸出入系統程式碼進行叢發讀取。

2. 如申請專利範圍第1項所述之自動偵測及讀取方法，其中更包含提供一旗標值，以做為開機時是否進行最大資料叢發讀取長度測試之判斷資訊。

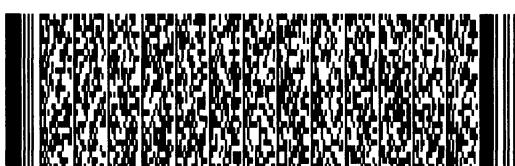
3. 如申請專利範圍第1項所述之自動偵測及讀取方法，其中所得到之該最大資料叢發讀取長度係於記錄儲存於一暫存器中。

4. 如申請專利範圍第1項所述之自動偵測及讀取方法，其中該最大資料叢發讀取長度偵測動作包含下列步驟：

對該韌體集線器快閃記憶體發出一第一資料叢發讀取長度之讀取要求；以及

當於一預定時間結束後尚未得該韌體集線器快閃記憶體之回應時，再對該韌體集線器快閃記憶體發出一第二資料叢發讀取長度之讀取要求。

5. 如申請專利範圍第4項所述之自動偵測及讀取方法，其



六、申請專利範圍

中該第二資料叢發讀取長度小於第一資料叢發讀取長度。

6. 如申請專利範圍第4項所述之自動偵測及讀取方法，其中該最大資料叢發讀取長度偵測動作更包含下列步驟：於得到該韌體集線器快閃記憶體之回應時記錄下當時之該最大資料叢發讀取長度，並結束該偵測動作。

7. 如申請專利範圍第4項所述之自動偵測及讀取方法，其所偵測及讀取之該韌體集線器快閃記憶體係信號連接於一低接腳數匯流排之上。

