



(12) 发明专利

(10) 授权公告号 CN 111511079 B

(45) 授权公告日 2024.10.29

(21) 申请号 202010255130.5

(56) 对比文件

(22) 申请日 2020.03.30

CN 212115738 U, 2020.12.08

(65) 同一申请的已公布的文献号

审查员 徐旭

申请公布号 CN 111511079 A

(43) 申请公布日 2020.08.07

(73) 专利权人 浙江凯耀照明有限责任公司

地址 314415 浙江省嘉兴市海宁市尖山新区听潮路12号

(72) 发明人 林延军

(74) 专利代理机构 杭州杭诚专利事务所有限公司

33109

专利代理师 尉伟敏

(51) Int. Cl.

H05B 47/10 (2020.01)

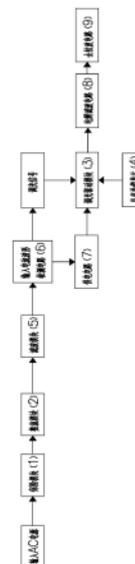
权利要求书3页 说明书10页 附图4页

(54) 发明名称

一种利用输入谷底补偿的无频闪调光驱动器

(57) 摘要

本发明公开了一种利用输入谷底补偿的无频闪调光驱动器,包括保险模块、整流模块、调光驱动模块、谷底补偿单元、滤波模块、输入电流波形检测电路、供电电路、电解滤波电路和去纹波电路,输入AC电源与保险模块的输入端相连,保险模块的输出端依次与整流模块和滤波模块相连,滤波模块的输出端与输入电流波形检测电路的输入端相连,输入电流波形检测电路的输出端一端与供电电路的输入端相连,另一端输出调光信号给调光驱动模块,供电电路的输出端与调光驱动模块的输入端相连,调光驱动模块的输出端依次与电解滤波电路和去纹波电路相连,调光驱动模块的输入端还与谷底补偿单元相连。本发明实现无频闪电流输出,调光兼容性可靠,价格低廉。



1. 一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述驱动器包括保险模块(1)、整流模块(2)、调光驱动模块(3)、谷底补偿单元(4)、滤波模块(5)、输入电流波形检测电路(6)、供电电路(7)、电解滤波电路(8)和去纹波电路(9),输入AC电源与保险模块(1)的输入端相连,所述保险模块(1)的输出端依次与整流模块(2)和滤波模块(5)相连,所述滤波模块(5)的输出端与所述输入电流波形检测电路(6)的输入端相连,所述输入电流波形检测电路(6)的输出端一端与供电电路(7)的输入端相连,另一端输出调光信号给调光驱动模块(3),所述供电电路(7)的输出端与调光驱动模块(3)的输入端相连,所述调光驱动模块(3)的输出端依次与电解滤波电路(8)和去纹波电路(9)相连,所述调光驱动模块(3)的输入端还与谷底补偿单元(4)相连;

所述去纹波电路(9)包括无频闪去纹波芯片US51、电阻RS71A、电阻RS71B、电阻RS73A、电阻RS73B、电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D、电阻RS74E、电容CS71、电容CS72、电容CS73、电容CS74、稳压二极管ZS71、二极管DS71、MOS管Q71和电感L42,所述无频闪去纹波芯片US51的VIN脚一路通过电容CS71后与地端相连,一路通过电阻RS71B和电阻RS71A后与电解滤波电路(8)相连,还有一路与稳压二极管ZS71的负极相连,所述稳压二极管ZS71的正极与地端相连,所述无频闪去纹波芯片US51的GND脚直接与地端相连,所述无频闪去纹波芯片US51的VC脚一路通过电容CS72后与地端相连,另一路通过电阻RS72后与地端相连,所述无频闪去纹波芯片US51的VLMT脚一路通过电阻RS73B后与地端相连,另一路与电阻RS73A的一端相连,所述电阻RS73A的另一端既与二极管DS71的正极相连,又与电感L42次级绕组的同名端相连,所述二极管DS71的负极一路与电解滤波电路(8)相连,另一路与电感L42初级绕组的同名端相连,所述电感L42初级绕组的异名端与X41A端口连接,电感L42次级绕组的异名端与X41A端口连接,所述电感L42次级绕组的同名端还与MOS管Q71的漏极相连,所述MOS管Q71的栅极与无频闪去纹波芯片US51的VG脚相连,所述无频闪去纹波芯片US51的VG脚通过电容CS74后与地端相连,所述MOS管Q71的源极与地端之间连接有电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D和电阻RS74E的并联电路,所述电阻RS74A的一端和电阻RS74B的一端联接作为一输入端与无频闪去纹波芯片US51的VS脚相连;

所述谷底补偿单元(4)包括谷底补偿电路和输入电压波形检测电路(401),所述谷底补偿电路包括电阻RS54、电阻RS55、电阻RS56、电容CS53和三极管QS53,所述输入电压波形检测电路(401)包括电阻RS53A、电阻RS53B和电阻RS53C,所述电阻RS53A的一端与VDCBUS端相连,即与整流模块(2)相连,电阻RS53A的另一端与电阻RS53B的一端相连,所述电阻RS53B的另一端一路通过电阻RS54后与三极管QS53的基极相连,一路通过电阻RS53B后与地端相连,还有一路与稳压二极管ZS53的负极相连,所述稳压二极管ZS53的正极与地端相连,所述三极管QS53的发射极与地端相连,所述三极管QS53的集电极一路通过电阻RS55后与电源VCC端相连,一路通过电阻RS56后与IS端相连,还有一路与电容CS53的一端相连,所述电容CS53的另一端与地端相连。

2. 根据权利要求1所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述调光驱动模块(3)包括可控硅调光器(301)及其外围电路,所述可控硅调光器(301)包括单级可控硅调光恒流芯片US31,所述外围电路包括电阻RS35A、电阻RS35B、电阻RS35C、电阻RS34A、电阻RS34B、电阻RS34C、电阻RS32B、电阻RS32A、电阻RS32C、电阻RS32D、电阻RS32E、二极管DS31、MOS管Q41、电容C43、电容CS61、电容CS34、电容C61、电感L43、电感L44和电感

L41C,所述单级可控硅调光恒流芯片US31的VCC脚一路与电源VCC端相连,一路与电容CS61的一端相连,一路与电容C61的正极相连,还有一路与供电电路(7)相连,所述电容CS61的另一端与单级可控硅调光恒流芯片US31的GND脚相连,所述单级可控硅调光恒流芯片US31的GND脚与电容C61的负极相连,所述电容C61的负极与地端相连,所述单级可控硅调光恒流芯片US31的Output脚通过电阻RS35B后与电阻RS35A的一端相连,所述电阻RS35A的另一端一路通过电阻RS35C后与地端相连,另一路与MOS管Q41的栅极相连,所述二极管DS31的负极与电阻RS35A的一端相连,二极管DS31的正极与电阻RS35A的另一端相连,所述MOS管Q41的漏极与电感L44的一端相连,所述MOS管Q41的源极和地端两端之间连接有电阻RS32A、电阻RS32B、电阻RS32C、电阻RS32D和电阻RS32E的并联电路,所述单级可控硅调光恒流芯片US31的Isence脚一路通过电容CS34后与电阻RS32E的一端相连,另一路与电阻RS34A的一端相连,所述电阻RS34A的另一端一路通过电阻RS34C和开关K1后与地端相连,一路与IS端相连,即与谷底补偿单元(4)相连,另一路通过电阻RS34B后与MOS管Q41的源极相连,所述电阻RS32E的另一端通过电容C43后与MOS管Q41的漏极相连,所述单级可控硅调光恒流芯片US31的VIN脚与输入电流波形检测电路(6)相连,所述电感L44的另一端通过电感L43后与电感L41C的初级绕组的异名端相连,所述电感L41C的初级绕组的同名端与供电电路(7)相连。

3. 根据权利要求2所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述电解滤波电路(8)包括整流二极管D43A、整流二极管D43B、整流二极管D43C、电容C43A、电容C43B、电容C43C和电容C31A,所述调光驱动模块(3)中的电感L41C的次级绕组的异名端一路与二极管D43A的正极相连,一路与二极管D43B的正极相连,还有一路与二极管D43C的正极相连,所述电感L41C的次级绕组的同名端、电容C43A的负极、电容C43B的负极、电容C43C的负极和电容C43D的负极联接,并通过电容C31A后与地端相连,所述二极管D43B的正极和二极管D43C的正极联接后一路与电容C43A的正极相连,一路与电容C43C的正极相连,一路与电容C43C的正极相连,还有一路与去纹波电路(9)的电阻RS71A的一端相连,所述电容C43A的正极和电容C43B的正极联接后与二极管D43A的正极相连,所述电容C43C的正极还与电容C43D的正极相连,电容C43C的负极还与电容C43D的负极相连。

4. 根据权利要求1所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述整流模块(2)包括整流电路,所述整流电路由四个二极管DS11、二极管DS12、二极管DS13和二极管DS14组成,所述二极管DS13的正极和二极管DS14的正极联接与地端相连,所述二极管DS11的负极和二极管DS12的负极联接后作为输出端,一路与输入电压波形检测电路(401)的电阻RS53A的一端相连,另一路与调光驱动模块(3)的电感L41A的同名端相连,所述DS11的正极与DS14的负极联接并作为一个输入端与保险模块(1)相连。

5. 根据权利要求4所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述滤波模块(5)包括电阻RS21、电阻RS23、电容C21、电容C22、电容C23、二极管DS21、电感L21和热敏电阻VD21,所述电感L21的一端通过电容C22后与电阻R23的一端相连,所述电阻R23的一端还与二极管DS21的负极相连,电阻R23的另一端一路与二极管DS21的正极相连,另一路与整流模块(2)的二极管DS14的正极相连,所述整流模块(2)的二极管DS12的负极和二极管DS14的正极之间并联有电容C21,所述电感L21的另一端与电容C23的一端相连,所述电容C23的另一端与地端相连,所述电容C23的两端并联有热敏电阻VD21,所述电感L21的两端并联有电阻RS21。

6. 根据权利要求4所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述保险模块(1)包括电容C11、保险电阻R11、EMI共模电感L11、EMI共模电感L12和热敏电阻D11,所述EMI共模电感L11的初级绕组的异名端与输入AC电源的X11A接口相连,所述保险电阻R11的一端与输入AC电源的X11B接口相连,所述保险电阻R11的另一端与所述EMI共模电感L11的次级绕组的异名端相连,所述EMI共模电感L11的初级绕组的同名端与EMI共模电感L12的初级绕组的异名端相连,所述EMI共模电感L11的次级绕组的同名端与EMI共模电感L12的次级绕组的异名端相连,所述热敏电阻D11的一端与EMI共模电感L11的初级绕组的同名端相连,热敏电阻D11的另一端与EMI共模电感L11的次级绕组的同名端相连,所述EMI共模电感L12的初级绕组的同名端和EMI共模电感L12的次级绕组的同名端之间连接有电容C11,所述电容C11的一端与整流模块的二极管DS11的正极相连,另一端与二极管DS14的负极相连。

7. 根据权利要求2或5所述的一种利用输入谷底补偿的无频闪调光驱动器,其特征在于,所述输入电流波形检测电路(6)包括电阻RS31A、电阻RS31B、电阻RS31C和电容CS31,所述供电电路(7)包括电阻RS62A、电阻RS62B和MOS管QS62,所述MOS管QS62的漏极通过电阻RS62B后与电阻RS62A的一端相连,所述电阻RS62A的另一端一路与电感L41C的初级绕组的同名端相连,另一路与滤波模块(5)中的电感L21的一端相连,所述MOS管QS62的源极与单级可控硅调光恒流芯片US31的VCC脚相连,所述电阻RS31A的一端与VDCBUS端相连,电阻RS31A的另一端通过电阻RS31B后与电阻RS31C的一端相连,所述电阻RS31C的另一端一路与MOS管QS62的栅极相连,另一路通过电容CS31后与电容CS33的一端相连。

一种利用输入谷底补偿的无频闪调光驱动器

技术领域

[0001] 本发明涉及DC电源、LED驱动器技术领域,尤其涉及一种利用输入谷底补偿的无频闪调光驱动器。

背景技术

[0002] LED具有发光效率高、使用寿命长、稳定性好等优点,被广泛应用于照明领域。在使用LED照明灯或LED背光源时,经常要求能够调节LED的亮度。然而,LED调光技术虽然不断发展,但是在效率、可靠性及兼容性等方面的不足一直阻碍着LED照明系统的使用寿命及普及范围。

[0003] LED的可控硅调光技术,是将传统的可控硅调光器和新兴的LED驱动技术结合在一起发展而来的,主要用于替换型LED灯具市场。可控硅调光器本来用于白炽灯、荧光灯的调光,在推广LED照明的过程中,要求不能改变现有照明系统的基础设施,因此,如果LED灯具能利用可控硅调光器进行调光,就可以大大降低其进入市场的门槛,方便地对常规灯具进行替换。

[0004] 随着国家对节能产品的大力推广,DC电源和LED驱动器在市场需求越来越大,在各种需求变化下,电源及LED驱动器功能及要求越来越高。在可控硅调光应用中,可控硅调光器一般以120V美标为主,输入电压较低,且相对220-240V的欧标来比,120V美标的可控硅调光器的输入电流会大一倍以上,这对于可控硅调光器维持电流有着明显优势。

[0005] 而对于高压侧220-240V欧标的可控硅调光的相对技术难度则比较大,特别是在输入电流分次谐波上,难以符合欧洲认证标准要求,另外由于高压侧220-240V欧标的可控硅调光的输入电压较高,输入电流相对较小,难以满足可控硅调光器维持电流的需求,且在可控硅调光器调节到较小角度时,容易出现输入电流振荡过零,造成低端频闪等问题。

[0006] 常见的LED分段恒流驱动电路结构需要在整流桥前接入可控硅调光器,可组成调光应用。由于可控硅调光器必须要一定的维持电流,才能保持开启状态,故只有输入工频电压VAC大于输出电压Vout时,才能够正常产生输出电流。其中,系统存在着驱动效率低、功率因素低的问题,且系统功率会随着输入电压的变化而变化,电源调整率差,由于受到多径与外界因素的影响,测试性能不理想,也影响实时通信。

[0007] 而市面上各种调光器的初始导通角和最小导通角差别很大,对于初始导通角小的调光器,调光器最大导通角时的初始功率会比不接调光器的情况低很多;而对于最小导通角大的调光器,调光器最小导通角时的剩余功率会比较大。另一方面,当调光器调节到输入工频电压Vin的最高电压与输出电压Vout接近时,调光器导通角的微小变化会造成输出电流的明显差异,造成灯闪烁。

发明内容

[0008] 本发明是为了克服现有技术中在可控硅调光驱动器调节到较小角度时候,容易出现输入电流震荡过零,造成低端频闪,可控硅调光驱动器的维持电流难以满足的技术问题,

提供一种利用输入谷底补偿的无频闪调光驱动器,采用电压切相位的方式来改变输出的电压进行调节,利用单级可控硅调光反激电源加入无频闪去纹波控制电路和谷底补偿电路,将输入电压谷底信号提取出,以控制谷底补偿线路,在每个大周期的谷底进行输入电流波形校正,以提升输入电流波形更近正弦波,以提升功率因数PF,降低总谐波THD,以及分次谐波满足欧洲认证标准要求,降低输入电流谷底时开通电流峰值,减少峰值振荡幅值,并将可控硅调光状态下的过零点直接抬升到一定高度,以达到在可控硅调节过程中,使输入电流振荡不过零,解决小维持电流下频闪的问题,来实现无频率闪动电流输出的目的。

[0009] 为了实现上述目的,本发明采用以下技术方案:

[0010] 一种利用输入谷底补偿的无频闪调光驱动器,所述驱动器包括保险模块、整流模块、调光驱动模块、谷底补偿单元、滤波模块、输入电流波形检测电路、供电电路、电解滤波电路和去纹波电路,所述输入AC电源与保险模块的输入端相连,所述保险模块的输出端依次与整流模块和滤波模块相连,所述滤波模块的输出端与所述输入电流波形检测电路的输入端相连,所述输入电流波形检测电路的输出端一端与供电电路的输入端相连,另一端输出调光信号给调光驱动模块,所述供电电路的输出端与调光驱动模块的输入端相连,所述调光驱动模块的输出端依次与电解滤波电路和去纹波电路相连,所述调光驱动模块的输入端还与谷底补偿单元相连。

[0011] 本发明利用去纹波电路来实现无频率闪动电流的目的,并利用谷底补偿单元来在每个大周期的谷底进行输入电流波形校正,以提升输入电流波形更近正弦波,以提升功率因数PF,降低总谐波THD,以及分次谐波满足欧洲认证标准要求,降低输入电流谷底时开通电流峰值,减少峰值振荡幅值,并将可控硅调光状态下的过零点直接抬升到一定高度,以达到在可控硅调节过程中,使输入电流振荡不过零,解决小维持电流下频闪的问题。

[0012] 作为优选,所述的去纹波电路包括无频闪去纹波芯片US51、电阻RS71A、电阻RS71B、电阻RS73A、电阻RS73B、电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D、电阻RS74E、电容CS71、电容CS72、电容CS73、电容CS74、稳压二极管ZS71、二极管DS71、MOS管Q71和电感L42,所述无频闪去纹波芯片US51的VIN脚一路通过电容CS71后与地端相连,一路通过电阻RS71B和电阻RS71A后与电解滤波电路相连,还有一路与稳压二极管ZS71的负极相连,所述稳压二极管ZS71的正极与地端相连,所述无频闪去纹波芯片US51的GND脚直接与地端相连,所述无频闪去纹波芯片US51的VC脚一路通过电容CS72后与地端相连,另一路通过电阻RS72后与地端相连,所述无频闪去纹波芯片US51的VLMT脚一路通过电阻RS73B后与地端相连,另一路与电阻RS73A的一端相连,所述电阻RS73A的另一端既与二极管DS71的正极相连,又与电感L42次级绕组的同名端相连,所述二极管DS71的负极一路与电解滤波电路相连,另一路与电感L42初级绕组的同名端相连,所述电感L42初级绕组的异名端与X41A端口连接,电感L42次级绕组的异名端与X41A端口连接,所述电感L42次级绕组的同名端还与MOS管Q71的漏极相连,所述MOS管Q71的栅极与无频闪去纹波芯片US51的VG脚相连,所述无频闪去纹波芯片US51的VG脚通过电容CS74后与地端相连,所述MOS管Q71的源极与地端之间连接有电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D和电阻RS74E的并联电路,所述电阻RS74A的一端和电阻RS74B的一端联接作为一输入端与无频闪去纹波芯片US51的VS脚相连。无频闪去纹波芯片US51采用JW12510型号芯片,通过VIN引脚将低纹波直流信号进行检测,交流纹波与设定的基准电压进行比较,以输出驱动MOS管Q71跟随进入放大工作状态下进行恒流输出,

以达到去纹波效果,从而将低纹波降到无频闪状态。

[0013] 作为优选,所述的谷底补偿单元包括谷底补偿电路和输入电压波形检测电路,所述谷底补偿电路包括电阻RS54、电阻RS55、电阻RS56、电容CS53和三极管QS53,所述输入电压波形检测电路包括电阻RS53A、电阻RS53B和电阻RS53C,所述电阻RS53A的一端与VDCBUS端相连,即与整流模块相连,电阻RS53A的另一端与电阻RS53B的一端相连,所述电阻RS53B的另一端一路通过电阻RS54后与三极管QS53的基极相连,一路通过电阻RS53B后与地端相连,还有一路与稳压二极管ZS53的负极相连,所述稳压二极管ZS53的正极与地端相连,所述三极管QS53的发射极与地端相连,所述三极管QS53的集电极一路通过电阻RS55后与电源VCC端相连,一路通过电阻RS56后与IS端相连,还有一路与电容CS53的一端相连,所述电容CS53的另一端与地端相连。输入电压波形检测电路,将输入电压谷底<3V的电压信号提取出,以控制谷底补偿电路中晶体管ZS53的通断,在谷底<3V电压时,晶体管不开通,VCC经谷底补偿电路,给芯片US31峰值检测引脚灌入一定电流,使US31芯片谷底时降低驱动主MOS管Q41的占空比约150us,输入电流波形在谷底中间的电流变平缓,让整个输入电流波形更接近正弦波,从而有效提升输入功率因数PF,降低输入电流总谐波THD和分次谐波,满足欧洲认证标准要求。

[0014] 作为优选,所述的调光驱动模块包括可控硅调光器及其外围电路,所述可控硅调光器包括单级可控硅调光恒流芯片US31,所述外围电路包括电阻RS35A、电阻RS35B、电阻RS35C、电阻RS34A、电阻RS34B、电阻RS34C、电阻RS32B、电阻RS32A、电阻RS32C、电阻RS32D、电阻RS32E、二极管DS31、MOS管Q41、电容C43、电容CS61、电容CS34、电容C61、电感L43、电感L44和电感L41C,所述单级可控硅调光恒流芯片US31的VCC脚一路与电源VCC端相连,一路与电容CS61的一端相连,一路与电容C61的正极相连,还有一路与供电电路相连,所述电容CS61的另一端与单级可控硅调光恒流芯片US31的GND脚相连,所述单级可控硅调光恒流芯片US31的GND脚与电容C61的负极相连,所述电容C61的负极与地端相连,所述单级可控硅调光恒流芯片US31的Output脚通过电阻RS35B后与电阻RS35A的一端相连,所述电阻RS35A的另一端一路通过电阻RS35C后与地端相连,另一路与MOS管Q41的栅极相连,所述二极管DS31的负极与电阻RS35A的一端相连,二极管DS31的正极与电阻RS35A的另一端相连,所述MOS管Q41的漏极与电感L44的一端相连,所述MOS管Q41的源极和地端两端之间连接有电阻RS32A、电阻RS32B、电阻RS32C、电阻RS32D和电阻RS32E的并联电路,所述单级可控硅调光恒流芯片US31的Isence脚一路通过电容CS34后与电阻RS32E的一端相连,另一路与电阻RS34A的一端相连,所述电阻RS34A的另一端一路通过电阻RS34C和开关K1后与地端相连,一路与IS端相连,即与谷底补偿单元相连,另一路通过电阻RS34B后与MOS管Q41的源极相连,所述电阻RS32E的另一端通过电容C43后与MOS管Q41的漏极相连,所述单级可控硅调光恒流芯片US31的VIN脚与输入电流波形检测电路相连,所述电感L44的另一端通过电感L43后与电感L41C的初级绕组的异名端相连,所述电感L41C的初级绕组的同名端与供电电路相连。单级可控硅调光恒流芯片US31采用IW3605型号,为了实现调光功率稳定性,将内部控制驱动输出,并设定在输入电流谷底时候,驱动开通时间的占空比提升到85%左右,并在谷底约300微秒。

[0015] 作为优选,所述的电解滤波电路包括整流二极管D43A、整流二极管D43B、整流二极管D43C、电容C43A、电容C43B、电容C43C和电容C31A,所述调光驱动模块中的电感L41C的次级绕组的异名端一路与二极管D43A的正极相连,一路与二极管D43B的正极相连,还有一路

与二极管D43C的正极相连,所述电感L41的次级绕组的同名端、电容C43A的负极、电容C43B的负极、电容C43C的负极和电容C43D的负极联接,并通过电容C31A后与地端相连,所述二极管D43B的正极和二极管D43C的正极联接后一路与电容C43A的正极相连,一路与电容C43C的正极相连,一路与电容C43C的正极相连,还有一路与去纹波电路的电阻RS71A的一端相连,所述电容C43A的正极和电容C43B的正极联接后与二极管D43A的正极相连,所述电容C43C的正极还与电容C43D的正极相连,电容C43C的负极还与电容C43D的负极相连。

[0016] 作为优选,所述的整流模块包括整流电路,所述整流电路由四个二极管DS11、二极管DS12、二极管DS13和二极管DS14组成,所述二极管DS13的正极和二极管DS14的正极联接与地端相连,所述二极管DS11的负极和二极管DS12的负极联接后作为输出端,一路与输入电压波形检测电路的电阻RS53A的一端相连,另一路与调光驱动模块的电感L41A的同名端相连,所述DS11的正极与DS14的负极联接并作为一个输入端与保险模块相连。

[0017] 作为优选,所述的滤波模块包括电阻RS21、电阻RS23、电容C21、电容C22、电容C23、二极管DS21、电感L21和热敏电阻VD21,所述电感L21的一端通过电容C22后与电阻R23的一端相连,所述电阻R23的一端还与二极管DS21的负极相连,电阻R23的另一端一路与二极管DS21的正极相连,另一路与整流模块的二极管DS14的正极相连,所述整流模块的二极管DS12的负极和二极管DS14的正极之间并联有电容C21,所述电感L21的另一端与电容C23的一端相连,所述电容C23的另一端与地端相连,所述电容C23的两端并联有热敏电阻VD21,所述电感L21的两端并联有电阻RS21。

[0018] 作为优选,所述的保险模块包括电容C11、保险电阻R11、EMI共模电感L11、EMI共模电感L12和热敏电阻D11,所述EMI共模电感L11的初级绕组的异名端与输入AC电源的X11A接口相连,所述保险电阻R11的一端与输入AC电源的X11B接口相连,所述保险电阻R11的另一端与所述EMI共模电感L11的次级绕组的异名端相连,所述EMI共模电感L11的初级绕组的同名端与EMI共模电感L12的初级绕组的异名端相连,所述EMI共模电感L11的次级绕组的同名端与EMI共模电感L12的次级绕组的异名端相连,所述热敏电阻D11的一端与EMI共模电感L11的初级绕组的同名端相连,热敏电阻D11的另一端与EMI共模电感L11的次级绕组的同名端相连,所述EMI共模电感L12的初级绕组的同名端和EMI共模电感L12的次级绕组的同名端之间连接有电容C11,所述电容C11的一端与整流模块的二极管DS11的正极相连,另一端与二极管DS14的负极相连。

[0019] 作为优选,所述的输入电流波形检测电路包括电阻RS31A、电阻RS31B、电阻RS31C和电容CS31,所述供电电路包括电阻RS62A、电阻RS62B和MOS管QS62,所述MOS管QS62的漏极通过电阻RS62B后与电阻RS62A的一端相连,所述电阻RS62A的另一端一路与电感L41C的初级绕组的同名端相连,另一路与滤波模块中的电感L21的一端相连,所述MOS管QS62的源极与单级可控硅调光恒流芯片US31的VCC脚相连,所述电阻RS31A的一端与VDCBUS端相连,电阻RS31A的另一端通过电阻RS31B后与电阻RS31C的一端相连,所述电阻RS31C的另一端一路与MOS管QS62的栅极相连,另一路通过电容CS31后与电容CS33的一端相连。供电电路为驱动器提供初始的电源VCC。

[0020] 本发明的有益效果是:1. 利用去纹波电路,实现无频闪电流输出的目的,调光兼容性可靠,价格低廉;2. 利用谷底补偿电路,降低输入电流谷底时开通电流峰值,减少峰值振荡幅值,并将可控硅调光状态下的过零点直接抬升到一定高度,以达到在可控硅调节过程

中,使输入电流振荡不过零,解决小维持电流下频闪问题;3.利用输入电压波形检测电路,将输入电压谷底信号提取出,以控制谷底补偿电路,在每个大周期的谷底进行输入电流波形校正,以提升输入电流波形更近正弦波,以提升功率因数PF,降低总谐波THD,以及分次谐波满足欧洲认证标准要求。

附图说明

[0021] 图1是本发明的一种电路原理连接结构框图。

[0022] 图2是本发明的一种电路原理连接图。

[0023] 图3是本发明的另一种电路原理连接结构框图。

[0024] 图4是本发明的另一种电路原理连接图。

[0025] 图中1.保险模块,2.整流模块,3.调光驱动模块,301.可控硅调光器,4.谷底补偿单元,401.输入电压波形检测电路,5.滤波模块,6.输入电流波形检测电路,7.供电电路,8.电解滤波电路,9.去纹波电路。

具体实施方式

[0026] 下面通过实施例,并结合附图,对本发明的技术方案作进一步具体的说明。

[0027] 实施例1:本实施例1的一种利用输入谷底补偿的无频闪调光驱动器,如图1所示,驱动器包括保险模块1、整流模块2、调光驱动模块3、谷底补偿单元4、滤波模块5、输入电流波形检测电路6、供电电路7、电解滤波电路8和去纹波电路9,输入AC电源与保险模块1的输入端相连,保险模块1的输出端依次与整流模块2和滤波模块5相连,滤波模块5的输出端与输入电流波形检测电路6的输入端相连,输入电流波形检测电路6的输出端一端与供电电路7的输入端相连,另一端输出调光信号给调光驱动模块3,供电电路7的输出端与调光驱动模块3的输入端相连,调光驱动模块3的输出端依次与电解滤波电路8和去纹波电路9相连,调光驱动模块3的输入端还与谷底补偿单元4相连。

[0028] 如图2所示,去纹波电路9包括无频闪去纹波芯片US51、电阻RS71A、电阻RS71B、电阻RS73A、电阻RS73B、电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D、电阻RS74E、电容CS71、电容CS72、电容CS73、电容CS74、稳压二极管ZS71、二极管DS71、MOS管Q71和电感L42,无频闪去纹波芯片US51的VIN脚一路通过电容CS71后与地端相连,一路通过电阻RS71B和电阻RS71A后与电解滤波电路8相连,还有一路与稳压二极管ZS71的负极相连,稳压二极管ZS71的正极与地端相连,无频闪去纹波芯片US51的GND脚直接与地端相连,无频闪去纹波芯片US51的VC脚一路通过电容CS72后与地端相连,另一路通过电阻RS72后与地端相连,无频闪去纹波芯片US51的VLMT脚一路通过电阻RS73B后与地端相连,另一路与电阻RS73A的一端相连,电阻RS73A的另一端既与二极管DS71的正极相连,又与电感L42次级绕组的同名端相连,二极管DS71的负极一路与电解滤波电路8相连,另一路与电感L42初级绕组的同名端相连,电感L42初级绕组的异名端与X41A端口连接,电感L42次级绕组的异名端与X41A端口连接,电感L42次级绕组的同名端还与MOS管Q71的漏极相连,MOS管Q71的栅极与无频闪去纹波芯片US51的VG脚相连,无频闪去纹波芯片US51的VG脚通过电容CS74后与地端相连,MOS管Q71的源极与地端之间连接有电阻RS74A、电阻RS74B、电阻RS74C、电阻RS74D和电阻RS74E的并联电路,电阻RS74A的一端和电阻RS74B的一端联接作为一输入端与无频闪去纹波芯片US51

的VS脚相连。

[0029] 谷底补偿单元4包括谷底补偿电路和输入电压波形检测电路401,谷底补偿电路包括电阻RS54、电阻RS55、电阻RS56、电容CS53和三极管QS53,输入电压波形检测电路401包括电阻RS53A、电阻RS53B和电阻RS53C,电阻RS53A的一端与VDCBUS端相连,即与整流模块2相连,电阻RS53A的另一端与电阻RS53B的一端相连,电阻RS53B的另一端一路通过电阻RS54后与三极管QS53的基极相连,一路通过电阻RS53B后与地端相连,还有一路与稳压二极管ZS53的负极相连,稳压二极管ZS53的正极与地端相连,三极管QS53的发射极与地端相连,三极管QS53的集电极一路通过电阻RS55后与电源VCC端相连,一路通过电阻RS56后与IS端相连,还有一路与电容CS53的一端相连,电容CS53的另一端与地端相连。

[0030] 调光驱动模块3包括可控硅调光器301及其外围电路,可控硅调光器301包括单级可控硅调光恒流芯片US31,外围电路包括电阻RS35A、电阻RS35B、电阻RS35C、电阻RS34A、电阻RS34B、电阻RS34C、电阻RS32B、电阻RS32A、电阻RS32C、电阻RS32D、电阻RS32E、二极管DS31、MOS管Q41、电容C43、电容CS61、电容CS34、电容C61、电感L43、电感L44和电感L41C,单级可控硅调光恒流芯片US31的VCC脚一路与电源VCC端相连,一路与电容CS61的一端相连,一路与电容C61的正极相连,还有一路与供电电路7相连,电容CS61的另一端与单级可控硅调光恒流芯片US31的GND脚相连,单级可控硅调光恒流芯片US31的GND脚与电容C61的负极相连,电容C61的负极与地端相连,单级可控硅调光恒流芯片US31的Output脚通过电阻RS35B后与电阻RS35A的一端相连,电阻RS35A的另一端一路通过电阻RS35C后与地端相连,另一路与MOS管Q41的栅极相连,二极管DS31的负极与电阻RS35A的一端相连,二极管DS31的正极与电阻RS35A的另一端相连,MOS管Q41的漏极与电感L44的一端相连,MOS管Q41的源极和地端两端之间连接有电阻RS32A、电阻RS32B、电阻RS32C、电阻RS32D和电阻RS32E的并联电路,单级可控硅调光恒流芯片US31的Isence脚一路通过电容CS34后与电阻RS32E的一端相连,另一路与电阻RS34A的一端相连,电阻RS34A的另一端一路通过电阻RS34C和开关K1后与地端相连,一路与IS端相连,即与谷底补偿单元4相连,另一路通过电阻RS34B后与MOS管Q41的源极相连,电阻RS32E的另一端通过电容C43后与MOS管Q41的漏极相连,单级可控硅调光恒流芯片US31的VIN脚与输入电流波形检测电路6相连,电感L44的另一端通过电感L43后与电感L41C的初级绕组的异名端相连,电感L41C的初级绕组的同名端与供电电路7相连。

[0031] 电解滤波电路8包括整流二极管D43A、整流二极管D43B、整流二极管D43C、电容C43A、电容C43B、电容C43C和电容C31A,调光驱动模块3中的电感L41C的次级绕组的异名端一路与二极管D43A的正极相连,一路与二极管D43B的正极相连,还有一路与二极管D43C的正极相连,电感L41C的次级绕组的同名端、电容C43A的负极、电容C43B的负极、电容C43C的负极和电容C43D的负极联接,并通过电容C31A后与地端相连,二极管D43B的正极和二极管D43C的正极联接后一路与电容C43A的正极相连,一路与电容C43C的正极相连,一路与电容C43C的正极相连,还有一路与去纹波电路9的电阻RS71A的一端相连,电容C43A的正极和电容C43B的正极联接后与二极管D43A的正极相连,电容C43C的正极还与电容C43D的正极相连,电容C43C的负极还与电容C43D的负极相连。

[0032] 整流模块2包括整流电路,整流电路由四个二极管DS11、二极管DS12、二极管DS13和二极管DS14组成,二极管DS13的正极和二极管DS14的正极联接与地端相连,二极管DS11的负极和二极管DS12的负极联接后作为输出端,一路与输入电压波形检测电路401的电阻

RS53A的一端相连,另一路与调光驱动模块3的电感L41A的同名端相连,DS11的正极与DS14的负极联接并作为一个输入端与保险模块1相连。

[0033] 滤波模块5包括电阻RS21、电阻RS23、电容C21、电容C22、电容C23、二极管DS21、电感L21和热敏电阻VD21,电感L21的一端通过电容C22后与电阻R23的一端相连,电阻R23的一端还与二极管DS21的负极相连,电阻R23的另一端一路与二极管DS21的正极相连,另一路与整流模块2的二极管DS14的正极相连,整流模块2的二极管DS12的负极和二极管DS14的正极之间并联有电容C21,电感L21的另一端与电容C23的一端相连,电容C23的另一端与地端相连,电容C23的两端并联有热敏电阻VD21,电感L21的两端并联有电阻RS21。

[0034] 保险模块1包括电容C11、保险电阻R11、EMI共模电感L11、EMI共模电感L12和热敏电阻D11,EMI共模电感L11的初级绕组的异名端与输入AC电源的X11A接口相连,保险电阻R11的一端与输入AC电源的X11B接口相连,保险电阻R11的另一端与EMI共模电感L11的次级绕组的异名端相连,EMI共模电感L11的初级绕组的同名端与EMI共模电感L12的初级绕组的异名端相连,EMI共模电感L11的次级绕组的同名端与EMI共模电感L12的次级绕组的异名端相连,热敏电阻D11的一端与EMI共模电感L11的初级绕组的同名端相连,热敏电阻D11的另一端与EMI共模电感L11的次级绕组的同名端相连,EMI共模电感L12的初级绕组的同名端和EMI共模电感L12的次级绕组的同名端之间连接有电容C11,电容C11的一端与整流模块的二极管DS11的正极相连,另一端与二极管DS14的负极相连。

[0035] 输入电流波形检测电路6包括电阻RS31A、电阻RS31B、电阻RS31C和电容CS31,供电电路7包括电阻RS62A、电阻RS62B和MOS管QS62,MOS管QS62的漏极通过电阻RS62B后与电阻RS62A的一端相连,电阻RS62A的另一端一路与电感L41C的初级绕组的同名端相连,另一路与滤波模块5中的电感L21的一端相连,MOS管QS62的源极与单级可控硅调光恒流芯片US31的VCC脚相连,电阻RS31A的一端与VDCBUS端相连,电阻RS31A的另一端通过电阻RS31B后与电阻RS31C的一端相连,电阻RS31C的另一端一路与MOS管QS62的栅极相连,另一路通过电容CS31后与电容CS33的一端相连。

[0036] 本实施例的工作过程:输入AC电源先经过保险模块1的保险电阻R11、EMI共模电感L11和EMI共模电感L12,又经整流模块2的整流二极管DS11、整流二极管DS12、整流二极管DS13和整流二极管DS14整流并经过滤波模块5中的电容C21和电容C23滤波后,由电阻RS31A、电阻RS31B、电阻RS31C和电容CS31组成的输入电流波形检测电路给单级可控硅调光恒流芯片US31的VIN引脚提供输入电流波形,并驱动电阻RS62A、电阻RS62B和MOS管QS62组成的供电电路给调光驱动模块3提供初始VCC。

[0037] 当电容C61电解初始VCC达到14V后,单级可控硅调光恒流芯片US31开始工作,并由电阻RS35B与电阻RS35A输出驱动MOS管Q41开通,当MOS管Q41开通后,MOS管Q41给反激电感L43进行储能,当MOS管Q41关断后,电感L43的能量输出给电解滤波电路8,并由整流二极管D43整流,由电容C43电解滤波后得到低纹波直流电压并叠加到去纹波电路的两端。

[0038] 当去纹波电路的电阻RS71A和电阻RS71B给电容CS71充电到VDD为9V时,去纹波电路的无频闪去纹波芯片US51,即芯片JW12510开始工作。该芯片先通过电阻RS71A与电阻RS71B给芯片JW12510上的VIN引脚提供低纹波直流信号进行检测,交流纹波与芯片JW12510的VC引脚上连接的电容CS72所设定的基准电压进行比较,以输出驱动MOS管Q71跟随,从而使得驱动器进入放大工作状态下进行恒流输出,以达到去纹波效果,将低纹波降到无频闪

状态。

[0039] 当输入电流波形检测电路给芯片IW3605的VIN引脚提供输入电压波形,芯片IW3605识别到其自身在谷底时,芯片IW3605通过电阻RS35A和电阻RS35B给主MOS管 Q41驱动信号,该期间驱动信号的占空比提升到85%左右,并在谷底约300us持续时间,这样导致输入电流波形在谷底时被芯片拉电流太多,输入电流波形谷底不平缓,造成总谐波THD以及分次谐波完全无法满足欧洲认证标准要求。

[0040] 为了解决该问题,采用由电阻RS53A、电阻RS53B和电阻RS53C组成的输入电压波形检测电路,将输入电压在谷底<3V时的电压信号提取出,经电阻RS54以控制谷底补偿电路中的晶体管QS53。当输入电压在谷底<3V电压时,晶体管QS53截止,电源VCC端经谷底补偿电路中的电阻RS55和电阻RS56,给芯片IW3605的峰值检测引脚Isense引脚灌入一定电流,使芯片IW3605在谷底时降低驱动信号幅值,并降低驱动信号占空比到<60%约150us的时间,使得整个输入电流波形在谷底时变平缓,让整个输入电流波形更接近正弦波。有效提升输入功率因数PF,降低输入电流总谐波THD和分次谐波,满足欧洲认证标准要求。

[0041] 当接入可控硅调光器以后,由电阻RS31A、电阻RS31B、电阻RS31C与电容CS31组成的输入电流波形检测电路给芯片IW3605内部的VIN引脚提供调光信号,并经芯片IW3605识别并判断可控硅调光器处于哪个调光工作状态,这时芯片IW3605上的有源泄放SNB引脚工作,通过电阻RS62A、电阻RS62B和MOS管QS62释放调光器切相位后多余电流。

[0042] 输入电流由于调光器切相位后波形出现畸形,主要是因为被调光器切相位后周期内无输入电流,而在调光器工作期间提供所有需要的输出电流,造成在调光器工作瞬间充电峰值电流很大,与驱动器内部电感与电容产生振荡,造成输入电流振荡过零。为了降低调光器工作瞬间充电峰值电流,采用电阻RS53A、电阻RS53B和电阻RS53C输入电压波形对调光器进行检测,并通过电阻RS54和晶体管QS53控制补偿时间,而由电阻RS55和电阻RS56以及滤波电容CS53提供补偿大小,再由电阻RS34A和电阻RS34B给芯片IW3605的峰值检测引脚Isense引脚灌入一定电流,使芯片开通期间驱动占空比由>85%降低到约<60%左右,使调光器充电瞬间峰值降低约1/3左右,且开通后输出能量需要保持,所以输入电流振荡峰峰值幅度变窄,这样整个调光期间电流振荡下限均值抬高到零电位以上,振荡不过零,从而维持稳定的可控硅工作过程。解决小维持电流下频闪的问题。

[0043] 实施例2:本实施例2的一种利用输入谷底补偿的无频闪调光驱动器,如图3所示,驱动器包括保险模块1、整流模块2、调光驱动模块3和谷底补偿单元4,输入AC电源与保险模块1的输入端相连,保险模块1的输出端与整流模块2的输入端相连,整流模块2的输出端与调光驱动模块3的输入端的一端相连,调光驱动模块3的输入端的另一端与调光信号相连,调光驱动模块3的输出端与谷底补偿单元4相连。

[0044] 如图4所示,调光驱动模块3包括可控硅调光器301及其外围电路,外围电路包括电容CS61、电阻RS35A、电阻RS35B、电阻RS35C、电阻RS32A、电阻RS32C、电阻RS32D、电阻RS32E、二极管DS31、MOS管Q41和电感L41A,MOS管Q41的漏极与电感L41A的同名端相连,MOS管Q41的栅极一路与二极管DS31的正极相连,一路通过电阻RS35C后与地直接相连,另一路通过电阻RS35A和电阻RS35B后与可控硅调光器相连,二极管DS31的负极与电阻35A的一端相连,MOS管Q41的源极既与地端两端之间分别与电阻RS32A、电阻RS32C、电阻RS32D和电阻RS32E并联,MOS管Q41的源极又与谷底补偿单元4相连,MOS管Q41的漏极与电感L41A的异名端相连,

电感L41A的同名端与谷底补偿单元4相连。

[0045] 可控硅调光器301包括单级可控硅调光恒流芯片US31,单级可控硅调光恒流芯片US31的VCC脚一路与电源VCC端相连,另一路与电容CS61的一端相连,电容CS61的另一端既与单级可控硅调光恒流芯片US31的GND脚相连,又与谷底补偿单元4相连,单级可控硅调光恒流芯片US31的Output脚与电阻RS35B的一端相连,单级可控硅调光恒流芯片US31的Isense脚与谷底补偿单元4相连,单级可控硅调光恒流芯片US31的VIN脚与调光信号相连。

[0046] 谷底补偿单元4包括谷底补偿电路,谷底补偿电路包括稳压二极管ZS53、电阻RS54、电阻RS55、三极管QS53和电容CS53,稳压二极管ZS53的正极一路与调光驱动模块3的电容CS61的另一端相连,一路与输入电压波形检测电路的电阻RS53C的一端相连,一路与地端相连,还有一路与电容CS53的一端相连,稳压二极管ZS53的负极一路与电阻RS53C的另一端相连,另一路通过电阻RS54后与三极管QS53的基极相连,三极管QS53的发射极直接接地,三极管QS53的集电极通过电阻RS55后与电源VCC端相连,三极管QS53的集电极与发射极两端并联有电容CS53。

[0047] 谷底补偿电路还包括电阻RS56、电阻RS34A、电阻RS34B、电阻RS32B和电容CS34,电阻RS56一端与三极管QS53的集电极相连,另一端一路与电阻RS34A的一端相连,还有一路与电阻RS34B的一端相连,电阻RS34B的另一端经过电阻RS32B和电容CS34后与电阻RS34A的另一端相连,电阻RS32B的两端并联有电阻RS32A,电阻RS34A的另一端与单级可控硅调光恒流芯片US31的Isense脚相连。

[0048] 谷底补偿单元4还包括输入电压波形检测电路,输入电压波形检测电路包括电阻RS53A、电阻RS53B和电阻RS53C,电阻RS53A的一端一路与整流模块2相连,另一路与电感L41A的同名端相连,电阻RS53A的另一端通过电阻RS53B后与电阻RS53C的一端相连,电阻RS53C的另一端与稳压二极管ZS53的正极相连。

[0049] 整流模块2包括整流电路,整流电路由四个二极管DS11、二极管DS12、二极管DS13和二极管DS14组成,二极管DS13的正极和二极管DS14的正极联接与地端相连,二极管DS11的负极和二极管DS12的负极联接后作为输出端,一路与输入电压波形检测电路的电阻RS53A的一端相连,另一路与调光驱动模块3的电感L41A的同名端相连,DS11的正极与DS14的负极联接并作为一个输入端与保险模块1相连。

[0050] 保险模块1包括电容C11、保险电阻R11、EMI共模电感L11、EMI共模电感L12和热敏电阻D11,EMI共模电感L11的初级绕组的异名端与输入AC电源的X11A接口相连,保险电阻R11的一端与输入AC电源的X11B接口相连,保险电阻R11的另一端与EMI共模电感L11的次级绕组的异名端相连,EMI共模电感L11的初级绕组的同名端与EMI共模电感L12的初级绕组的异名端相连,EMI共模电感L11的次级绕组的同名端与EMI共模电感L12的次级绕组的异名端相连,热敏电阻D11的一端与EMI共模电感L11的初级绕组的同名端相连,热敏电阻D11的另一端与EMI共模电感L11的次级绕组的同名端相连,EMI共模电感L12的初级绕组的同名端和EMI共模电感L12的次级绕组的同名端之间连接有电容C11,电容C11的一端与整流模块的二极管DS11的正极相连,另一端与二极管DS14的负极相连。

[0051] 本实施例的工作过程为:输入AC电源先经过保险模块1的保险电阻R11、EMI共模电感L11和EMI共模电感L12,又经整流模块2的整流二极管DS11、整流二极管DS12、整流二极管DS13和整流二极管DS14整流,当电容CS61电解初始VCC达到14V后,单级可控硅调光恒流

芯片US31,即芯片IW3605开始工作,并由电阻RS35B与电阻RS35A输出驱动MOS管Q41开通,当MOS管Q41开通后,MOS管Q41给反激电感L41A进行储能,驱动信号的占空比提升到85%左右,并在谷底约300us持续时间,这样导致输入电流波形在谷底时被芯片拉电流太多,输入电流波形谷底不平缓,造成总谐波THD以及分次谐波完全无法满足欧洲认证标准要求。

[0052] 为了解决该问题,采用由电阻RS53A、电阻RS53B和电阻RS53C组成的输入电压波形检测电路,将输入电压在谷底<3V时的电压信号提取出,经电阻RS54以控制谷底补偿电路中的晶体管QS53。当输入电压在谷底<3V电压时,晶体管QS53截止,电源VCC端经谷底补偿电路中的电阻RS55和电阻RS56,给芯片IW3605的峰值检测引脚Isense引脚灌入一定电流,使芯片IW3605在谷底时降低驱动信号幅值,并降低驱动信号占空比到<60%约150us的时间,使得整个输入电流波形在谷底时变平缓,让整个输入电流波形更接近正弦波。有效提升输入功率因数PF,降低输入电流总谐波THD和分次谐波,满足欧洲认证标准要求。

[0053] 输入电流由于调光器切相位后波形出现畸形,主要是因为被调光器切相位后周期内无输入电流,而在调光器工作期间提供所有需要的输出电流,造成在调光器工作瞬间充电峰值电流很大,与驱动器内部电感与电容产生振荡,造成输入电流振荡过零。为了降低调光器工作瞬间充电峰值电流,采用电阻RS53A、电阻RS53B和电阻RS53C输入电压波形对调光器进行检测,并通过电阻RS54和晶体管QS53控制补偿时间,而由电阻RS55和电阻RS56以及滤波电容CS53提供补偿大小,再由电阻RS34A和电阻RS34B给芯片IW3605的峰值检测引脚Isense引脚灌入一定电流,使芯片开通期间驱动占空比由>85%降低到约<60%左右,使调光器充电瞬间峰值降低约1/3左右,且开通后输出能量需要保持,所以输入电流振荡峰峰值幅度变窄,这样整个调光期间电流振荡下限均值抬高到零电位以上,振荡不过零,从而维持稳定的可控硅工作过程。解决小维持电流下频闪的问题。

[0054] 本发明克服现有技术中在可控硅调光驱动器调节到较小角度时候,容易出现输入电流震荡过零,造成低端频闪,可控硅调光驱动器的维持电流难以满足的技术问题,利用去纹波电路,实现无频闪电流输出的目的,调光兼容性可靠,价格低廉;利用谷底补偿电路,降低输入电流谷底时开通电流峰值,减少峰值振荡幅值,并将可控硅调光状态下的过零点直接抬升到一定高度,以达到在可控硅调节过程中,使输入电流振荡不过零,解决小维持电流下频闪问题;利用输入电压波形检测电路,将输入电压谷底信号提取出,以控制谷底补偿电路,在每个大周期的谷底进行输入电流波形校正,以提升输入电流波形更近正弦波,以提升功率因数PF,降低总谐波THD,以及分次谐波满足欧洲认证标准要求。

[0055] 本文中所描述的具体实施例,仅仅是对本发明精神作举例说明。本发明所属技术领域的技术人员可以对所描述的具体实施例做各种各样的修改或补充或采用类似的方式替代,但并不会偏离本发明的精神或者超越所附权利要求书所定义的范围。

[0056] 尽管本文较多地使用了AC交流电源、整流管、电源VCC、补偿电流等术语,但并不排除使用其它术语的可能性,使用这些术语仅仅是为了更方便地描述和解释本发明的本质。

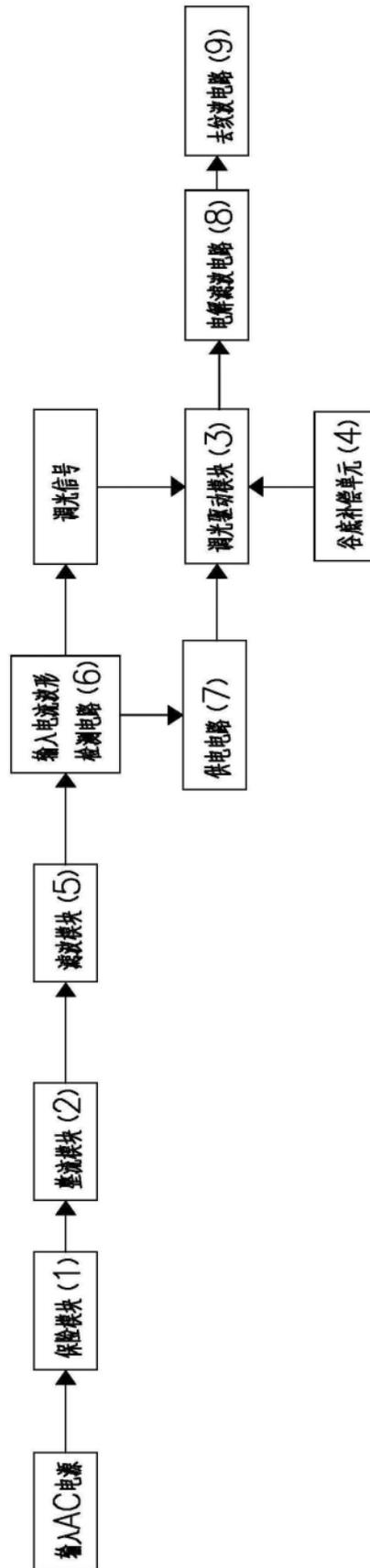


图1

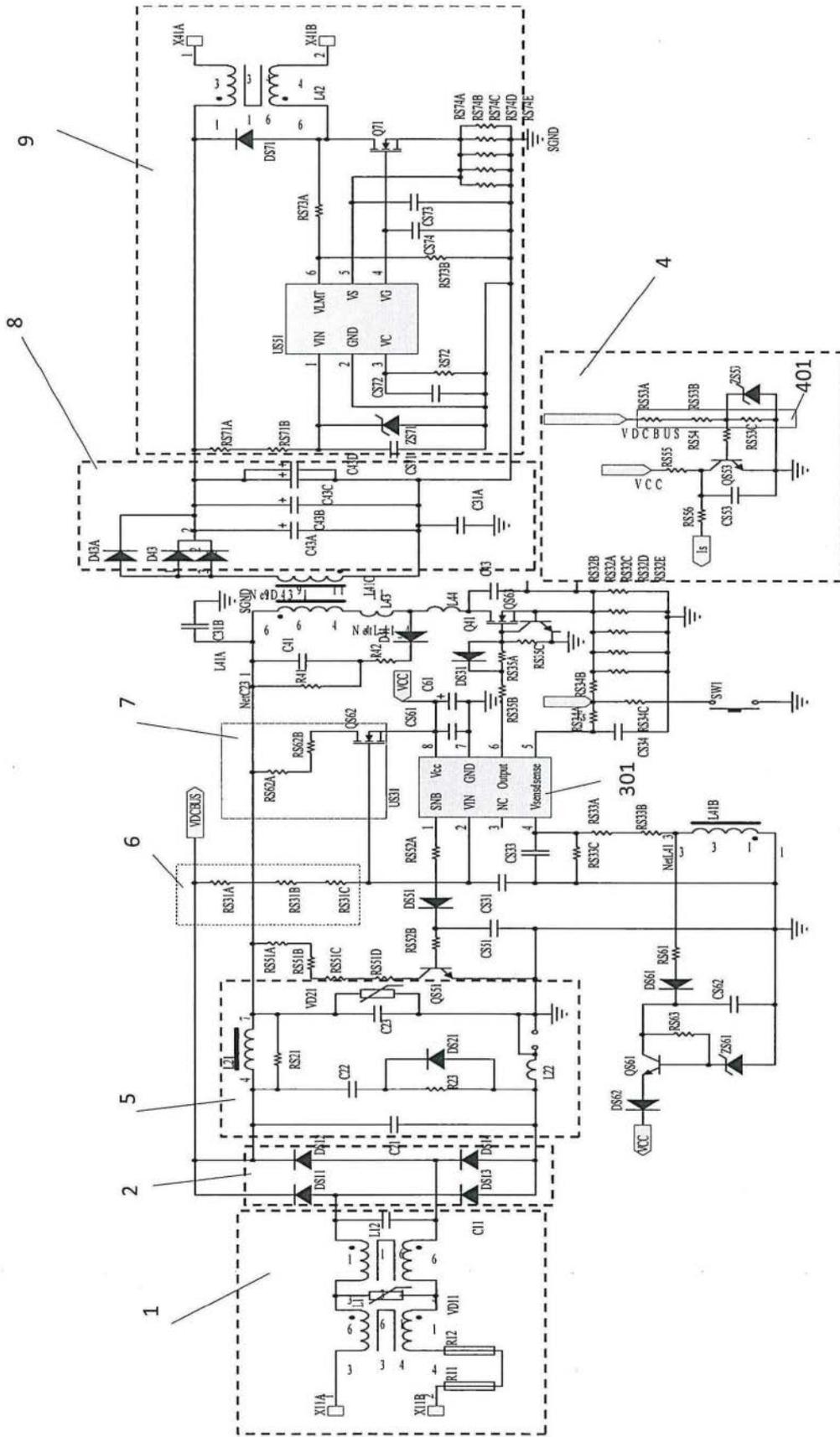


图2

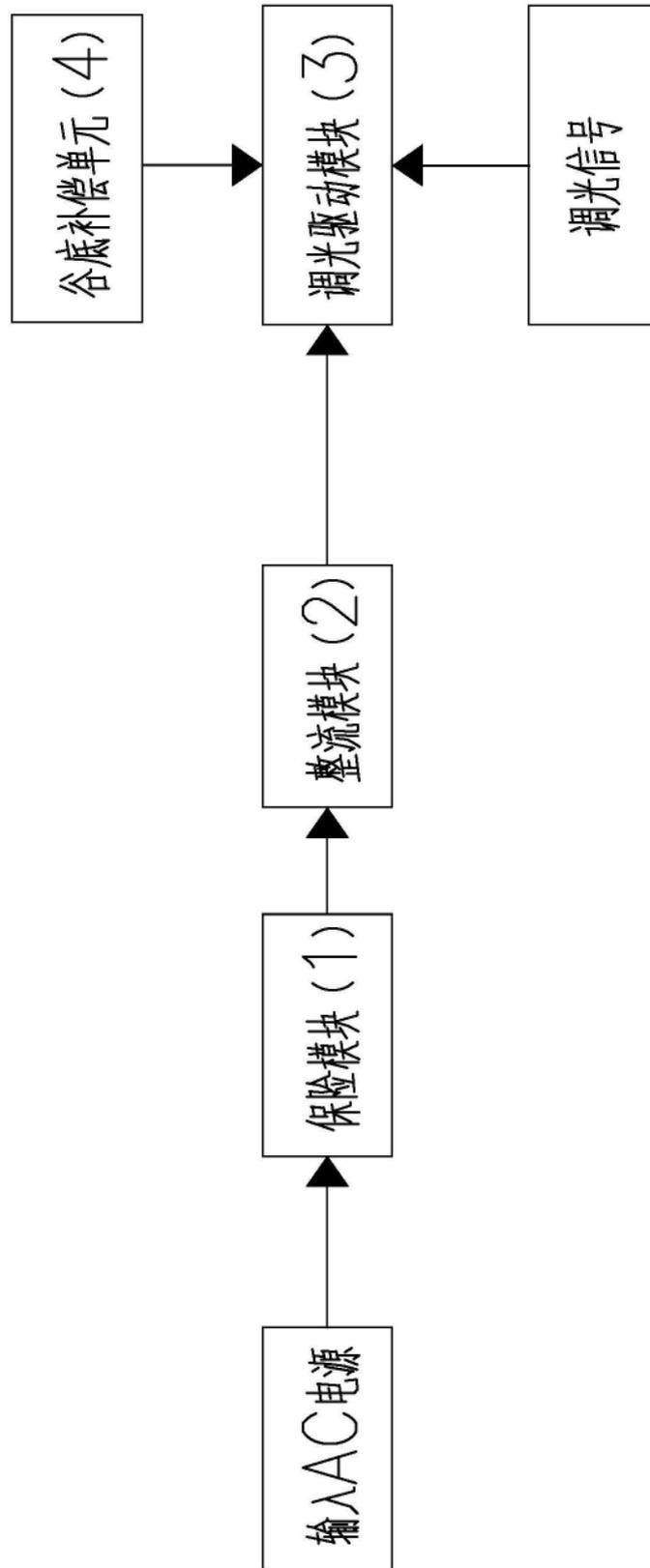


图3

