(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 697 35 350 T2** 2006.08.03

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 011 039 B1**
(21) Deutsches Aktenzeichen: **697 35 350.8**
(86) PCT-Aktenzeichen: **PCT/JP97/03922**
(96) Europäisches Aktenzeichen: **97 909 668.2**
(87) PCT-Veröffentlichungs-Nr.: **WO 1998/019225**
(86) PCT-Anmeldetag: **29.10.1997**
(87) Veröffentlichungstag der PCT-Anmeldung: **07.05.1998**
(97) Erstveröffentlichung durch das EPA: **21.06.2000**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **01.03.2006**
(47) Veröffentlichungstag im Patentblatt: **03.08.2006**

(51) Int Cl.[8]: ***G06F 1/02*** (2006.01)
G06F 3/00 (2006.01)
H05K 1/02 (2006.01)

(30) Unionspriorität:
28836696 30.10.1996 JP

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Hitachi, Ltd., Tokio/Tokyo, JP

(74) Vertreter:
Strehl, Schübel-Hopf & Partner, 80538 München

(72) Erfinder:
UMEMURA, Masaya, Hillsboro, OR 92124-6944, US; OSAKA, Hideki, Hiratsuka-shi,Kanagawa-ken 254, JP

(54) Bezeichnung: **LÜCKENÜBERBRÜCKUNGS-BUSSYSTEM**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Technisches Gebiet

[0001] Die vorliegende Erfindung betrifft ein Bussystem vom Abstandkopplungstyp zum Ausführen einer schnellen Datenübertragung zwischen den funktionellen Komponenten einer Informationsverarbeitungseinheit.

Stand der Technik

[0002] Als herkömmliches Bussystem vom Abstandkopplungstyp (gerichtetes Verbindungssystem) gibt es das als nichtkontaktierende Busverdrahtung dargestellte Bussystem, das in der ungeprüften japanischen Patent-Offenlegungsschrift Nr. 7-141079 beschrieben ist.

[0003] Bei der in 7-141079 beschriebenen nichtkontaktierenden Busverdrahtung umfaßt das Bussystem einen einzigen Busmaster und viele Busslaves. Die in dieser Druckschrift gezeigten Übertragungsleitungen des Bussystems sind nicht direkt mit einer anderen Leitung verbunden. Signale auf einer der Übertragungsleitungen erzeugen aufgrund des sogenannten "Übersprechens" über induktive und kapazitive Kopplungen mit vorgegebenen Abständen auf anderen Übertragungsleitungen ebenfalls Signale. Diese Signale, die im Grunde Übersprechrauschen sind, werden zur Vervollständigung des Datentransfers demoduliert. Dazu ist die Verdrahtung so aufgebaut, daß die sich von dem einzigen Busmaster weg erstreckende Übertragungsleitung an ihrem anderen Ende durch einen Abschlußwiderstand abgeschlossen ist, und daß die mit der Anzahl von Busslaves verbundenen Übertragungsleitungen über eine gewisse Länge parallel zu der erstgenannten Übertragungsleitung verlaufen.

[0004] Die vom Busmaster ausgegebenen Signale induzieren durch den sogenannten "Übersprechmechanismus" auf jeder der mit den einzelnen Busslaves verbundenen Übertragungsleitungen Signale, so daß jedem Busslave die gleichen Daten zugeführt werden.

[0005] Die von einem Busslave auf die mit ihm verbundene Übertragungsleitung ausgegebenen Signale induzieren aufgrund des gleichen Übersprechmechanismusses auf der mit dem Busmaster verbundenen Übertragungsleitung entsprechende Signale. Der Busmaster demoduliert diese Signale, um den Datentransfer abzuschließen.

[0006] Die in der in 7-141079 beschriebene nichtkontaktierende Busverdrahtung kann somit Daten zwischen einem Busmaster und einer Anzahl von Busslaves übertragen.

[0007] Eine Datenübertragung zwischen allen Modulen an einem Bus ist ein gewöhnlicher Vorgang, und bei der nichtkontaktierenden Busverdrahtung, die in der 7-141079 beschrieben ist, ist die Datenübertragung von einem Busslave zu einem anderen Busslave eine Voraussetzung für die Verwendung des Bussystems in einer Informationsverarbeitungseinheit.

[0008] Die direkte Datenübertragung zwischen den Busslaves ist jedoch schwierig, da die Übertragungsleitungen der Busslaves nur indirekt miteinander über die Übertragungsleitung des Busmasters verbunden sind. Das Signal, das durch das Übersprechen auf der mit dem Busmaster verbundenen Übernagungsleitung induziert wird, hat nur eine kleine Amplitude, und wenn dieses Signal durch den Übersprechmechanismus ein weiteres Signal auf einer Übertragungsleitung erzeugt, die mit einem anderen Busslave verbunden ist, ist die Amplitude des sich ergebenden Signals sehr klein. Um dieses Signal zu demodulieren, ist meist dessen Amplitude relativ zu den Schwankungen des Stromversorgungspotentials oder gegenüber unerwünschtem Strahlungsrauschen zu klein. Es ist schwierig, einer Demodulatorschaltung in einem Busslave oder dem Busmaster die dazu erforderliche Empfindlichkeit zu geben. Das bekannte System ist daher nicht für eine Datenübertragung zwischen den Busslaves geeignet, oder mit anderen Worten nicht für eine Datenübertragung zwischen allen Modulen, die mit dem Bussystem verbunden sind.

[0009] Darüberhinaus hat die Taktverteilung bei der herkömmlichen Bustopologie unter Verwendung von z.B. TTL bei einigen Dutzend MHz ihre Grenze.

[0010] Aufgabe der vorliegenden Erfindung ist es daher, ein Bussystem vom Abstandkopplungstyp zu schaffen, das die gegenseitige Datenübertragung zwischen allen Modulen erlaubt, die mit dem Bus verbunden sind.

[0011] Eine weitere Aufgabe der vorliegenden Erfindung ist es, ein Bussystem vom Abstandkopplungstyp zu schaffen, bei dem die Taktverteilung in der Bustopologie schneller ist.

Beschreibung der Erfindung

[0012] Das erfindungsgemäße Bussystem vom Abstandkopplungstyp ist dadurch gekennzeichnet, daß es für wenigstens drei Module, die jeweils mit wenigstens einer Sende/Empfangs-Schaltung zum Senden und Empfangen eines Signals versehen sind, wenigstens drei Signalleitungen, die jeweils an die wenigstens drei Module angeschlossen sind, und Abschlußwiderstände umfaßt, die an die anderen Enden der jeweiligen Signalleitungen angeschlossen sind, wobei jeder Abschlußwiderstand im wesentli-

chen den gleichen Wert aufweist wie die charakteristische Impedanz der Signalleitung, wobei die wenigstens drei Signalleitungen entsprechend allen Kombinationen von zwei verschiedenen Modulen aus den wenigstens drei Modulen parallel zueinander angeordnete Bereiche mit einem vorbestimmten Abstand aufweisen.

[0013] Bei diesem Aufbau gibt es daher für jede Kombination von verschiedenen zwei Modulen aus den wenigstens drei Modulen einen Verbindungsbereich mit einem Abstand, so daß zwischen allen Modulen ein gegenseitiger Datentransfer möglich ist, ohne daß eines davon Master ist.

[0014] Die wenigstens drei Signalleitungen sind in einem im allgemeinen netzartigen Muster angeordnet, wobei sie einander in abgestufter Trennung kreuzen. Vorzugsweise sind dabei die Signalleitungen in den Kreuzungsbereichen der abgestuften Trennung parallel angeordnet. Dies ergibt eine gute Abstandskopplung in diesen Bereichen.

[0015] Zum Beispiel sind die wenigstens drei Module in einer Linie angeordnet; die diesen Modulen entsprechenden Abschlußwiderstände sind parallel zu dieser Linie von Modulen in einem Abstand von den Modulen angebracht; und jede Signalleitung ist in Mäanderform zwischen jedem Modul und dem zugehörigen Abschlußwiderstand angeordnet.

[0016] Bei diesem Aufbau kann jedes Modul das Modul, das die Daten ausgegeben hat, mittels des Unterschiedes in der Ankunftszeit der Daten identifizieren.

[0017] In einer Ausführungsform sind alle Busmodule in einer Linie angeordnet (die die Längsrichtung sein soll), und die mit den einzelnen Modulen verbundenen Signalleitungen sind seitlich herausgezogen. Wenn es zum Beispiel vier Busmodule gibt, sind die ersten und zweiten herausgezogenen Signalleitungen über einen Abstand gekoppelt, und die dritten und vierten Signalleitungen sind über einen Abstand gekoppelt, jeweils unmittelbar nachdem sie herausgeführt sind. Vor dem weiteren seitlichen Herausführen der Leitungen wird deren Reihenfolge in der Längsrichtung zu 2., 1., 4. und 3. geändert, und nach dem Herausziehen werden die 1. und 4. über einen Abstand gekoppelt. Vor dem weiteren seitlichen Herausführen wird deren Reihenfolge auf 4., 2., 3. und 1. geändert, und nach dem Herausziehen, die 2. und 3. über einen Abstand gekoppelt. Nach diesen Kopplungen über einen Abstand werden die Signalleitungen mit den jeweiligen Abschlußwiderständen verbunden, um ein netzartiges Muster zu bilden.

[0018] Durch diese Ausbildung in einem netzartigen Muster kann jede Signalleitung über einen Abstand mit allen anderen Signalleitungen verbunden werden, so daß ein Datentransfer zwischen allen Busmodulen möglich ist.

[0019] Wie beschrieben werden die Signalleitungen parallel zueinander mit abgestuften Trennbereichen angeordnet. Die Signalleitungen können jedoch auch derart angeordnet werden, daß sie sich in einigen Bereichen der stufenförmigen Trennung gegenseitig in einem rechten Winkel kreuzen. Dadurch wird die Leitungslänge, die zu der Abstandskopplung zwischen den Signalleitungen beiträgt, minimal, und das durch den Übersprechmechanismus induzierte Signal ist sehr klein. Es ist damit möglich, die abgestufte Trennung ohne begleitende Abstandskopplung zu verwenden, so daß die Flexibilität der Verdrahtung zunimmt.

[0020] Ein anderes erfindungsgemäßes Bussystem vom Abstandkopplungstyp ist dadurch gekennzeichnet, daß jedes Modul und sein zugehöriger Abschlußwiderstand, die an den beiden Enden jeder Signalleitung angeordnet sind, aneinander angrenzend angebracht sind, und daß jede der wenigstens drei Signalleitungen in einer Schleifen- oder Faltungsstruktur von dem jeweiligen Modul zu dem zugehörigen Abschlußwiderstand angeordnet ist.

[0021] Zum Beispiel sind die wenigstens drei Module generell in einer Linie angebracht, und die Signalleitung jedes Moduls weist Bereiche auf die parallel und benachbart zu den übrigen Signalleitungen sukzessive im mittleren Verlauf der Verdrahtung in der Schleifen- oder Faltungsstruktur von ihrer eigenen Sende/Empfangsschaltung zu dem zugehörigen Abschlußwiderstand angeordnet ist.

[0022] Bei diesem Aufbau ist die Gesamtlänge der einzelnen Signalleitungen in der Schleifen- oder Faltungsstruktur im wesentlichen für alle Module gleich groß, und die Gesamtlänge von der Sende/Empfangsschaltung eines Moduls über die parallel und benachbart angeordneten Bereiche zu der Sende/Empfangsschaltung eines anderen Moduls ist für jeden Fall gleich groß.

[0023] Die von einem beliebigen Modul ausgesendeten Daten kommen dadurch immer zur gleichen Zeit am Zielmodul an (gleichzeitige Ankunft). Damit kann der Datentransferzyklus durch die Verzögerung von der Startzeit des ausgegebenen Signals bis zur Ankunft und die Anzahl der wiederholten Datenzyklen bestimmt werden. Es ist damit möglich, ein einfaches Busprotokoll auszuführen, ähnlich wie beim herkömmlichen Bus.

[0024] Ein weiteres erfindungsgemäßes Bussystem vorn Abstandkopplungstyp ist dadurch gekennzeichnet, daß es für wenigstens drei Module, die jeweils mit wenigstens einer Sende/Empfangs-Schaltung zum Senden und Empfangen eines Signals versehen

sind, wenigstens drei Signalleitungen, die jeweils an die wenigstens drei Module angeschlossen sind, und Abschlußwiderstände umfaßt, die an die anderen Enden der jeweiligen Signalleitungen angeschlossen sind, wobei jeder Abschlußwiderstand im wesentlichen den gleichen Wert aufweist wie die charakteristische Impedanz der Signalleitung, wobei eine der wenigstens drei Signalleitungen eine Basissignalleitung ist, und die anderen Signalleitungen der Module sukzessive parallel zu der Basissignalleitung mit einem vorbestimmten Abstand angeordnet sind, um Stichleitungen zu bilden, und wobei die Gesamtlänge von dem Modul mit der Basissignalleitung durch den parallel gelegten Bereich und über eine andere, die Stichleitung bildende Signalleitung zu dem anderen Modul im wesentlichen für alle Module gleich lang ist.

[0025] Bei diesem erfindungsgemäßen Aufbau ist es möglich, eine Verdrahtung in einer echten Bustopologie mit hoher Geschwindigkeit und einer konstanten Laufzeit beim Fortschreiten des Signals aufzubauen. Insbesondere ist es möglich, die Taktverteilung in der Bustopologie schneller zu machen.

[0026] Ein anderes erfindungsgemäßes Bussystem vom Abstandkopplungstyp ist dadurch gekennzeichnet, daß bei dem beschriebenen Bussystem die an die Sende/Empfangsschaltung angeschlossene Signalleitung zwei Verteilungsleiter aufweist, daß abhängig von dem Logikwert am Eingang der Sende/Empfangsschaltung die Sendeschaltung der Sende/Empfangsschaltung einen Äquivalenzwert auf eine der zwei Verteilungsleitungen und einen Umkehrwert an die andere der zwei Verteilungsleitungen ausgibt, und daß die Empfangsschaltung der Sende/Empfangsschaltung die Form einer Differentialschaltung hat, die an den Eingängen den Äquivalenzwert von dem einen der zwei Verteilungsleiter und den Umkehrwert von dem anderen aufnimmt und nach der Demodulation den Logikwert ausgibt.

[0027] Durch die paarweise Verwendung von zwei Verteilungsleitern als Signalleitung und das Ausbilden einer Differentialschaltung mit einer invertierten Polarität wird die Eingangsamplitude der Differentialschaltung des Moduls auf der Empfangsseite auf das Doppelte der ursprünglichen Amplitude angehoben, so daß die vorgesehene Empfindlichkeit der Differentialschaltung entsprechend herabgesetzt werden kann. Darüberhinaus kann die Differentialschaltung das Signal auch dann unabhängig vom Massepotential demodulieren, wenn der Mittelpunkt der Amplitude aufgrund irgendeines Effekts wie z.B. einer Schwingung des Massepotentials schwankt, so daß sich ausgezeichnet Rauschisolationseigenschaften ergeben.

Kurzbeschreibung der Zeichnungen

[0028] Fig. 1 ist eine Ansicht eines Bussystems vom Abstandkopplungstyp gemäß einer ersten Ausführungsform der vorliegenden Erfindung;

[0029] Fig. 2 zeigt den Signalerzeugungsmechanismus bei dem Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform der vorliegenden Erfindung;

[0030] Fig. 3 zeigt die Signalausbreitung bei dem Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform der vorliegenden Erfindung;

[0031] Fig. 4 zeigt die kontinuierliche Signalausbreitung bei dem Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform der vorliegenden Erfindung;

[0032] Fig. 5 zeigt die Datenankunftszeiten in LSIs, die das Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform der vorliegenden Erfindung bilden;

[0033] Fig. 6 zeigt den Schichtaufbau der gedruckten Leiterplatte, die das erfindungsgemäße Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform bildet;

[0034] Fig. 7 zeigt den Leitungsverlauf in der gedruckten Leiterplatte, die das erfindungsgemäße Bussystem vom Abstandkopplungstyp gemäß der ersten Ausführungsform bildet;

[0035] Fig. 8 ist eine Ansicht eines Bussystems vom Abstandkopplungstyp gemäß einer zweiten Ausführungsform der vorliegenden Erfindung;

[0036] Fig. 9 zeigt die Signalausbreitung bei dem Bussystem vom Abstandkopplungstyp gemäß der zweiten Ausführungsform der vorliegenden Erfindung;

[0037] Fig. 10 ist eine Ansicht eines Bussystems vom Abstandkopplungstyp gemäß einer dritten Ausführungsform der vorliegenden Erfindung;

[0038] Fig. 11 zeigt die Signalausbreitung bei dem Bussystem vom Abstandkopplungstyp gemäß der dritten Ausführungsform der vorliegenden Erfindung;

[0039] Fig. 12 ist eine Ansicht eines Bussystems vom Abstandkopplungstyp gemäß einer vierten Ausführungsform der vorliegenden Erfindung;

[0040] Fig. 13 zeigt die Beziehung zwischen dem Eingang und Ausgang eines Differentialkomparators zur Signaldemodulation bei dem Bussystem vom Abstandkopplungstyp gemäß der vierten Ausführungsform der vorliegenden Erfindung;

[0041] Fig. 14 zeigt die Signalausbreitung bei dem

Bussystem vom Abstandkopplungstyp gemäß der vierten Ausführungsform der vorliegenden Erfindung;

[0042] Fig. 15A und Fig. 15B zeigen den Leitungsverlauf in der gedruckten Leiterplatte, die das Bussystem vom Abstandkopplungstyp gemäß der vierten Ausführungsform der vorliegenden Erfindung bildet;

[0043] Fig. 16 ist eine Ansicht des inneren Aufbaus eines Netzwerkrouters oder eines elektronischen Schaltsystems mit einer Rückseite mit Kabeln, die mit dem Bussystem vom Abstandkopplungstyp gemäß einer Ausführungsform der vorliegenden Erfindung versehen sind;

[0044] Fig. 17 ist eine Ansicht des inneren Aufbaus eines Netzwerkrouters oder eines elektronischen Schaltsystems mit einer Rückseite mit gedruckten Leiterplatten, die mit dem Bussystem vom Abstandkopplungstyp gemäß einer Ausführungsform der vorliegenden Erfindung versehen sind; und

[0045] Fig. 18 eine Ansicht des inneren Aufbaus eines Computers, der mit dem Bussystem vom Abstandkopplungstyp gemäß einer Ausführungsform der vorliegenden Erfindung versehen ist.

Beste Art der Erfindungsausführung

[0046] Anhand der Fig. 1 bis Fig. 7 wird eine erste Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkoppeltyp beschrieben. In den Darstellungen bezeichnen die Bezugszeichen **11** bis **16** LSIs, die mit dem erfindungsgemäßen Bussystem vom Abstandkoppeltyp verbunden sind; **21** bis **26** Verteilungsleiter in einer gedruckten Leiterplatte, die jeweils mit den LSIs verbunden sind; **31** bis **36** Abschlußwiderstände, die mit den anderen Enden der Verteilungsleiter **21** bis **26** der gedruckten Leiterplatte verbünden sind; **41p**, n und **43** die von dem LSI eines Busmasters ausgegebenen Signale; **410p**, n, **412**, **413**, **414**, **415**, **416**, **431**, **432**, **434**, **435**, **436** die von den LSIs einer Senke aufgenommenen Signale; **200a**, b die Signalebenen der gedruckten Leiterplatte; **200g1**, g2 die Masseebenen der gedruckten Leiterplatte; **200v** die Stromversorgungsebene der gedruckten Leiterplatte; **23a**, **25a**, **25b** und **26b** die Verteilungsleiter in den Signalebenen der gedruckten Leiterplatte; und **200ag**, **200bg** die Verteilungsleiter in den Signalebenen, deren Potential das Massepotential ist.

[0047] Die Fig. 1 zeigt den Leitungsverlauf bei dem Bussystem vom Abstandkoppeltyp. Die Signalleitung, d.h. der mit dem LSI **11** verbundene Verteilungsleiter **21** der gedruckten Leiterplatte des Bussystems ist mit dem Abschlußwiderstand **31** rechts unten in der Darstellung verbunden. Gleichermaßen sind die mit den LSIs **12** bis **16** verbundenen Verteilungsleiter **22** bis **26** der gedruckten Leiterplatte mit den Abschlußwiderständen **32** bis **36** auf der rechten Seite verbunden. Ein am LSI **11** startendes Signal läuft durch den Verteilungsleiter **21** der gedruckten Leiterplatte und induziert an dem bei 1-2 gezeigten Abstand aufgrund des sogenannten Übersprechmechanismusses im Verteilungsleiter **22** der gedruckten Leiterplatte ein Signal. Gleichermaßen induziert es bei 1-4 ein Signal im Verteilungsleiter **24** der gedruckten Leiterplatte; bei 1-6 ein Signal im Verteilungsleiter **26**; bei 5-1 ein Signal im Verteilungsleiter **25** der gedruckten Leiterplatte; und bei 1-3 ein Signal im Verteilungsleiter **23**. Schließlich erreicht das Signal den Abschlußwiderstand **31** und verschwindet dort. Von den induzierten Signalen laufen die dem sogenannten Rückwärts-Übersprechen entsprechenden Signale durch die Verteilungsleitern **22** bis **26** der gedruckten Leiterplatte zu den LSIs **12** bis **16** und werden dort demoduliert, um den Datentransfer abzuschließen.

[0048] Bei dem in der Fig. 1 gezeigten Leitungsverlauf kommen ähnlich wie bei dem LSI **11** die von einem der LSIs **12** bis **16** ausgegebenen Signale als Rückwärts-Übersprechen an den anderen LSIs an, um den demodulierten Datentransfer zu komplettieren. Das heißt, daß diese netzartige Verdrahtung einen Datentransfer zwischen allen LSIs ermöglicht.

[0049] Die Fig. 2 zeigt das von einem LSI ausgegebene Signal und das erhaltene und demodulierte Rückwärts-Übersprechrauschen. Bei der ersten Ausführungsform der vorliegenden Erfindung ist das ausgegebene Signal 5 V auf dem "H"-Pegel und 4 V auf dem "L"-Pegel. Diese Ausgangspegel sind mit der sogenannten P-ECL kompatibel. Das Signal **41p** induziert als Übersprechen über den Koppelabstand zwischen den Verteilungsleitern ein Signal **410p** mit einer Amplitude von 60 bis 70 mV, zentriert um den Massepegel. Wie gezeigt erzeugt das Signal **41p** das Signal mit der Wellenform **410p** und das Signal **41n** das Signal mit der Wellenform **410n**.

[0050] In der Fig. 3 ist die Ausbreitung der Wellenform gezeigt, die mit dem Mechanismus der Fig. 2 erzeugt wird. In der Fig. 3 ist auf der horizontalen Achse die Zeit aufgetragen, und auf der vertikalen Achse sind die LSIs **11** bis **16** aufeinanderfolgend von oben angetragen.

[0051] Zuerst induziert wie gezeigt das vom LSI **11** ausgegebene Signal **41** an 1-2 das Signal **412**. **412** kommt am LSI **12** an. Dann induziert das Signal **41** an 1-4 das Signal **414**. **414** kommt am LSI **14** an. Dann induziert das Signal **41** an 1-6 das Signal **416**. **416** kommt am LSI **16** an. Dann induziert das Signal **41** an 5-1 das Signal **415**. **415** kommt am LSI **15** an. Schließlich induziert das Signal **41** das Signal **413**. **413** kommt am LSI **13** an.

[0052] Des weiteren induziert wie gezeigt das vom

LSI **13** ausgegebene Signal **43** an 3-4 das Signal **434**. **434** kommt am LSI **14** an. Dann induziert das Signal **43** an 3-6 das Signal **436**. **436** kommt am LSI **16** an. Dann induziert das Signal **43** an 3-5 das Signal **435**. **435** kommt am LSI **15** an. Dann induziert das Signal **43** an 1-3 das Signal **431**. **431** kommt am LSI **11** an. Schließlich induziert das Signal **43** an 2-3 das Signal **432**. **432** kommt am LSI **12** an.

[0053] Die Fig. 4 zeigt die Ausbreitung im Fall von aufeinanderfolgend ausgegebenen Paketen. Jedes der Ausgangssignale **41**, **43** der LSIs **11**, **13** besteht aus aufeinanderfolgenden Paketen. Diese Ausgangssignale kommen als **412** bis **416** und **431**, **432**, **434** bis **436** mit jeweils dem gleichen Zyklus wie die aufeinanderfolgenden Pakete **41**, **43** an (sowohl hinsichtlich des Zyklusses der Einheit von aufeinanderfolgenden Paketen als auch hinsichtlich des Zyklusses jedes Pakets der aufeinanderfolgenden Pakete).

[0054] Die Fig. 5 zeigt die Ankunftszeiten der in den Fig. 3 und Fig. 4 dargestellten Daten in der Anordnung der aufnehmenden LSIs. Kennzeichnend ist, daß im LSI **11** die Daten vom LSI **12** die Zeit δT1 nach dem Start des Datentransferzyklusses ankommen, die Daten vom LSI **14** nach δT2, die Daten vom LSI **16** nach δT3, die Daten vom LSI **15** nach δT4 und die Daten vom LSI **13** nach δT5. Aufgrund dieser Eigenart identifiziert das LSI **11** das Ausgabe-LSI in Abhängigkeit von der Ankunftszeit δT1 bis δT5 der Daten. Die LSIs **12** bis **16** sind dadurch gekennzeichnet, daß die Daten zwischen δT1 bis δT6 nach dem Start des Datentransferzyklusses ankommen Aufgrund dieser Eigenart identifiziert jede LSI das Ausgabe-LSI der Daten in Abhängigkeit von der Ankunftszeit δT1 bis δT6 der Daten. Durch diese Verwendung der Unterschiede in den Laufzeiten für die Identifikation der Quellen-ID (Adresse) ist es nicht erforderlich, die Quellen-ID zu übertragen.

[0055] Anhand der Fig. 6 und Fig. 7 wird der Aufbau der gedruckten Schaltung bei der ersten Ausführungsform der vorliegenden Erfindung erläutert. Bei der ersten Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp sind die Verteilungsleiter **21** bis **26** Verteilungsleiter auf der gedruckten Leiterplatte. Bei der Verwendung einer gedruckten Leiterplatte können die Impedanz und der Koppelkoeffizient zwischen den Verteilungsleitern leicht kontrolliert werden, und bei der Anordnung der erforderlichen Signalleitungen kann eine hohe Dichte erhalten werden. Anstatt einer gedruckten Leiterplatte können für die Verteilungsleiter zur Ausführung des erfindungsgemäßen Bussystems vom Abstandkopplungstyp auch aufgrund ihrer Struktur leicht biegbare Leiter verwendet werden, etwa Flachkabel oder flexible Leiterplatten.

[0056] Die Fig. 6 zeigt den Grundaufbau der gedruckten Leiterplatte des erfindungsgemäßen Bussystems vom Abstandkopplungstyp im Schnitt. Die gedruckte Leiterplatte weist wie gezeigt einen mehrlagigen Aufbau auf und ist derart ausgeführt, daß durch Ätzen und dergleichen auf einer Schicht aus Glasepoxid und dergleichen Verteilungsleiter ausgebildet werden, wobei solche Schichten dann zusammenlaminiert werden. Anstelle einer Lamination kann die Platte auch durch einen Aufbauprozeß ausgebildet werden, um das erfindungsgemäßen Bussystem vom Abstandkopplungstyp auszuführen.

[0057] Die Leiter auf der laminierten gedruckten Leiterplatte umfassen aufeinanderfolgend von oben nach unten eine Masseebene **200g1**, die mit dem Masseanschluß der Stromversorgung verbunden ist, Signalebenen **200a**, **200b**, eine Stromversorgungsebene **200v** und eine Masseebene **200g2**, die mit dem Masseanschluß der Stromversorgung verbunden ist. Die Signalebenen **200a**, **200b** werden "sandwichartig" von der Masseebene **200g1** und der Stromversorgungsebene **200v** abgedeckt. Als Folge dieses Aufbaus wird die Impedanz der Signalebenen **200a**, **200b** durch den Abstand zwischen der Masseebene **200g1** und der Stromversorgungsebene **200v** und die Größe der Signalebenen **200a**, **200b** bestimmt.

[0058] Durch das Anordnen der Masseebene **200g2**, die mit dem Masseanschluß der Stromversorgung verbunden ist, unter der Stromversorgungsebene **200v** wird die sogenannte Zuführsystemimpedanz herabgesetzt. Dadurch werden schnelle Signale unterdrückt, die durch die Signalebenen **200a**, **200b** laufen, das heißt mit anderen Worten eine unnötige elektromagnetisch Emission oder Abstrahlung aufgrund von Stromschwankungen. Auch die Masseebene **200g1** unterdrückt schnelle Signale, die durch die Signalebenen **200a**, **200b** laufen, das heißt mit anderen Worten eine unnötige elektromagnetisch Emission oder Abstrahlung aufgrund von Stromschwankungen. Die Stromversorgungsebene **200v** und die Masseebenen **200g1**, **200g2** unterdrücken nicht nur eine unnötige elektromagnetisch Emission oder Abstrahlung, sondern verhindern auch die Einwirkung von äußeren elektromagnetischen Feldern auf die gedruckte Leiterplatte bzw. schirmen dagegen ab.

[0059] Bei dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp ist das über den Abstand induzierte Potential schwach, weshalb die Abschirmung durch die Stromversorgungsebene **200v** und die Masseebenen **200g1**, **200g2** erfolgt. Dadurch wird eine Vernichtung des sich ausbreitenden Signals und eine Fehlfunktion des Systems als Ganzes aufgrund dieser Vernichtung verhindert.

[0060] Die Fig. 7 zeigt einen Teil des Leitungsmusters der Verteilungsleiter in der gedruckten Leiterplatte des erfindungsgemäßen Bussystems vom Abstandkopplungstyp.

[0061] Der Verteilungsleiter **23a** der gedruckten Leiterplatte ist über einen Abstand in der Darstellung oben links mit dem Verteilungsleiter **26b** gekoppelt. Dieser Abstand ist in der Fig. 1 der Abstand 3-6. Ein durch den Verteilungsleiter **23a** laufendes Signal induziert im Verteilungsleiter **26b** ein Signal, und ein durch den Verteilungsleiter **26b** laufendes Signal induziert im Verteilungsleiter **23a** ein Signal, wodurch Signale übertragen werden.

[0062] Von diesem Bereich weg geht der Verteilungsleiter **26b** schräg nach oben rechts und der Verteilungsleiter **23a** schräg nach unten rechts.

[0063] Der Verteilungsleiter **25a** der gedruckten Leiterplatte ist über ein Durchgangloch in der Darstellung unten links mit dem Verteilungsleiter **25b** verbunden. Der Verteilungsleiter **25a** kommt von außerhalb der Zeichnung von links und geht schräg von oben links bis zu dem gezeigten Durchgangsloch. Vom Durchgangsloch geht der Verteilungsleiter **25b** schräg nach oben rechts und ist über einen Abstand mit dem Verteilungsleiter **23a** gekoppelt, der schräg nach unten rechts geht. Dieser Abstand ist in der Fig. 1 der Abstand 3-5. Die Leiter **23a**, **25a** und **26b**, **25b** verlaufen in den Signalebenen **200a** und **200**. Ein Leiter **200ag** umgibt die Leiter **23a**, **25a** parallel zu diesen, und ein Leiter **200bg** umgibt die Leiter **26b**, **25b** parallel zu diesen. In den Bereichen, in denen sich diese Leiter **200ag** und **200bg** in Stufen kreuzen, sind Durchgangslöcher vorgesehen. Über diese Durchgangslöcher sind die Leiter **200g1**, **200g2**, **200ag**, **200bg** miteinander verbunden, ihr Potential liegt auf dem Massepotential. Diese Erdung wird Schutzmuster genannt, und durch dieses Schutzmuster werden die Leiter **23a** und **25a** zum Beispiel hinsichtlich ihrer elektromagnetischen Felder voneinander getrennt, womit eine Kopplung in der gleichen Signalebene unterbunden wird.

[0064] Anhand der Fig. 8 und Fig. 9 wird nun eine zweite Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp erläutert. In diesen Darstellungen bezeichnen die Bezugszeichen **101** bis **104** LSIs, die mit dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp verbunden sind, **201** bis **204** bezeichnen die Verteilungsleiter einer gedruckten Leiterplatte, die mit diesen LSIs verbunden sind, und **301** bis **304** bezeichnen Abschlußwiderstände, die mit den anderen Enden der Verteilungsleiter **201** bis **204** der gedruckten Leiterplatte verbunden sind.

[0065] Die Fig. 8 zeigt den Leitungsverlauf bei der zweiten Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp. Das mit dem Bussystem vom Abstandkopplungstyp verbundene LSI **101** ist über eine Signalleitung an den Verteilungsleiter **201** der gedruckten Leiterplatte angeschlossen. Der Verteilungsleiter **201** verläuft in der Darstellung schräg nach unten rechts. In seinem Verlauf passiert er im Abstand die Verteilungsleitern **202**, **203** und **204** und kehrt dann in die Nähe des LSI **101** zurück. Sein Endabschnitt ist mit dem Abschlußwiderstand **301** verbunden.

[0066] Gleichermaßen ist das LSI **102** mit dem Verteilungsleiter **202** der gedruckten Leiterplatte verbunden. Der Verteilungsleiter **202** verläuft in der Darstellung zuerst schräg nach unten rechts. In seinem Verlauf passiert er im Abstand die Verteilungsleiter **203**, **204**, kehrt in Schleifenform um und geht dann schräg nach oben rechts, passiert im Abstand den Verteilungsleiter **204** und kehrt schließlich in die Nähe des LSI **102** zurück. Sein Endabschnitt ist mit dem Abschlußwiderstand **302** verbunden.

[0067] Das LSI **103** mit dem Verteilungsleiter **203** der gedruckten Leiterplatte verbunden. Der Verteilungsleiter **203** verläuft in der Darstellung zuerst schräg nach unten rechts. In seinem Verlauf passiert er im Abstand den Verteilungsleiter **204**, kehrt dann in Schleifenform um und geht dann schräg nach oben rechts, passiert im Abstand die Verteilungsleiter **201** und **202** und kehrt schließlich in die Nähe des LSI **103** zurück. Sein Endabschnitt ist mit dem Abschlußwiderstand **303** verbunden. Die Leitungsverläufe von **202** und **203** sind zueinander achsensymmetrisch.

[0068] Das LSI **104** ist über eine Signalleitung mit dem Verteilungsleiter **204** der gedruckten Leiterplatte verbunden. Der Verteilungsleiter **204** kehrt in einer großen Schleifenform um und geht dann in der Darstellung schräg nach oben rechts. In seinem Verlauf passiert er im Abstand die Verteilungsleiter **201**, **202** und **203** und kehrt dann in die Nähe des LSI **104** zurück. Sein Endabschnitt ist mit dem Abschlußwiderstand **304** verbunden. Die Leitungsverläufe von **201** und **204** sind zueinander achsensymmetrisch.

[0069] Durch diesen Leitungsverlauf haben die achsensymmetrischen Verteilungsleiter **202** und **203** und auch die Verteilungsleiter **201** und **204** jeweils die gleiche Länge. Bei der zweiten Ausführungsform der vorliegenden Erfindung verlaufen auch die Verteilungsleiter **201** und **202** so, daß ihre Länge jeweils gleich ist. Das heißt, daß die Verteilungsleiter **201** bis **204** alle die gleiche Länge haben.

[0070] Wenn das LSI **101** ein Signal aussendet, induziert dieses zuerst am Abstand 1-2 ein Signal im Verteilungsleiter **202**. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal beginnt auf das LSI **102** zuzulaufen. Da die Amplitude des durch den Verteilungsleiter **202** laufenden Signals klein ist, kommt das Signal am LSI **102** an und wird von diesem aufgenommen, ohne daß unterwegs an den Abständen 2-4 und 2-3 in den Verteilungsleitern **204**, **203** Signale induziert werden.

[0071] Bei der zweiten Ausführungsform (Fig. 8) der vorliegenden Erfindung ist die Länge dieses Wegs vom Verteilungsleiter **201** durch den Verteilungsleiter **202** zum LSI **102** gleich der Gesamtlänge des Verteilungsleiters **201**, da die Weglänge vom LSI **101** zum Abstand 1-2 gleich der Weglänge vom Abschlußwiderstand **302** zum Abstand 1-2 ist.

[0072] Das vom LSI **101** ausgesendete Signal induziert dann am Abstand 1-3 ein Signal im Verteilungsleiter **203**. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal beginnt auf das LSI **103** zuzulaufen. Da die Amplitude des durch den Verteilungsleiter **203** laufenden Signals klein ist, kommt das Signal am LSI **103** an und wird von diesem aufgenommen, ohne daß unterwegs am Abstand 3-4 im Verteilungsleiter **204** ein Signal induziert wird.

[0073] Die Länge des Wegs vom Verteilungsleiter **201** durch den Verteilungsleiter **203** zum LSI **103** ist gleich der Gesamtlänge des Verteilungsleiters **201**, da die Weglänge vom LSI **101** zum Abstand 1-3 gleich der Weglänge vom Abschlußwiderstand **303** zum Abstand 1-3 ist.

[0074] Das vom LSI **101** ausgesendete Signal induziert im weiteren dann am Abstand 1-4 ein Signal im Verteilungsleiter **204**. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal beginnt auf das LSI **104** zuzulaufen. Das durch den Verteilungsleiter **203** laufende Signal kommt am LSI **103** an und wird von diesem aufgenommen.

[0075] Die Länge des Wegs vom Verteilungsleiter **201** durch den Verteilungsleiter **204** zum LSI **104** ist gleich der Gesamtlänge des Verteilungsleiters **201**, da die Weglänge vom LSI **101** zum Abstand 1-4 gleich der Weglänge vom Abschlußwiderstand **304** zum Abstand 1-4 ist.

[0076] Die in den einzelnen Verteilungsleiters **202** bis **204** induzierten Signale legen somit alle die gleiche Wegstrecke zurück, die der Gesamtlänge des Verteilungsleiters **201** entspricht, beginnend beim LSI **101**, und kommen dann an den einzelnen LSIs **102** bis **104** an. Das heißt, daß das vom LSI **101** ausgegebene Signal gleichzeitig an den LSIs **102** bis **104** ankommt.

[0077] Diese Beschreibung gilt auch für den Weg durch den Verteilungsleiter **204**, der zum Verteilungsleiter **201** achsensymmetrisch ist. Entsprechend kommt das vom LSI **104** ausgesendete Signal gleichzeitig an den LSIs **101** bis **103** an.

[0078] Wenn das LSI **102** ein Signal aussendet, induziert dieses zuerst an dem Abstand 2-3 im Verteilungsleiter **203** ein Signal. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal kommt am LSI **103** an und wird von diesem aufgenommen.

[0079] Die Länge des Wegs vom Verteilungsleiter **202** durch den Verteilungsleiter **203** zum LSI **103** ist gleich der Gesamtlänge des Verteilungsleiters **202**, da die Weglänge vom LSI **102** zum Abstand 2-3 gleich der Weglänge vom Abschlußwiderstand **303** zum Abstand 2-3 ist.

[0080] Das vom LSI **102** ausgesendete Signal induziert im weiteren dann am Abstand 2-4 im Verteilungsleiter **204** ein Signal. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal kommt am LSI **104** an und wird von diesem aufgenommen.

[0081] Die Länge des Wegs vom Verteilungsleiter **202** durch den Verteilungsleiter **204** zum LSI **104** ist gleich der Gesamtlänge des Verteilungsleiters **202**, da die Weglänge vom LSI **102** zum Abstand 2-4 gleich der Weglänge vom Abschlußwiderstand **304** zum Abstand 2-4 ist.

[0082] Zuletzt induziert das vom LSI **102** ausgesendete Signal am Abstand 1-2 im Verteilungsleiter **201** ein Signal. Das dem Rückwärts-Übersprechen des induzierten Signals entsprechende Signal kommt am LSI **101** an und wird von diesem aufgenommen.

[0083] Die Länge des Wegs vom Verteilungsleiter **202** durch den Verteilungsleiter **201** zum LSI **101** ist gleich der Gesamtlänge des Verteilungsleiters **202**, da die Weglänge vom LSI **102** zum Abstand 1-2 gleich der Weglänge vom Abschlußwiderstand **301** zum Abstand 1-2 ist.

[0084] Wie bereits erwähnt, legen somit die in den einzelnen Verteilungsleitern **201**, **203** und **204** induzierten Signale alle die gleiche Wegstrecke zurück, die der Gesamtlänge des Verteilungsleiters **202** entspricht, beginnend beim LSI **102**, und kommen dann an den einzelnen LSIs **101**, **103** und **104** an. Das heißt, daß das vom LSI **102** ausgegebene Signal gleichzeitig an den LSIs **101**, **103**, **104** ankommt.

[0085] Diese Beschreibung gilt auch für den Weg durch den Verteilungsleiter **203**, der zum Verteilungsleiter **202** achsensymmetrisch ist. Entsprechend kommt ein vom LSI **103** ausgesendetes Signal gleichzeitig an den LSIs **101**, **102** und **104** an.

[0086] Die Gesamtlänge des Verteilungsleiters **201** ist gleich der Gesamtlänge des Verteilungsleiters **202**, weshalb immer, egal welches LSI ein Signal ausgibt, das zu empfangende Signal gleichzeitig an allen LSIs ankommt.

[0087] Die Fig. 9 zeigt den Zustand der gleichzeitigen Ankunft. Das vom LSI **101** ausgegebene Signal

41 induziert die Signale **412** bis **414**, die an den einzelnen LSIs **102** bis **104** gleichzeitig ankommen. Für die anderen LSIs **102** bis **104** gilt das gleiche.

[0088] Bei der zweiten Ausführungsform der vorliegenden Erfindung kommen wie gezeigt, egal welches LSI ein Signal ausgibt, die Daten zur gleichen Zeit und mit dem gleichen Zeitintervall an. Der Datenübertragungszyklus kann damit durch die Laufzeit von der Startzeit für die Ausgabe des Signals bis zur Ankunft bestimmt werden und durch die Anzahl der wiederholten Datenzyklen. Es ist damit möglich, ein einfaches Busprotokoll auszuführen, ähnlich wie beim herkömmlichen Bus.

[0089] Bei der zweiten Ausführungsform erfolgt die Identifikation wie beim herkömmlichen Bussystem durch Hinzufügen der Quellen-ID zum Zeitpunkt der Rechtezuteilung auf dem Bus.

[0090] Anhand der Fig. 10 bis Fig. 11 wird eine dritte Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp erläutert. In den Darstellungen bezeichnet das Bezugszeichen **110** einen Quarzoszillator, **111** das LSI eines Busmasters, **112** bis **116** bezeichnen die LSIs von Busslaves, **211** bezeichnet den Verteilungsleiter einer gedruckten Leiterplatte, der mit dem Busmaster verbunden ist, **212** bis **216** bezeichnen Verteilungsleiter, und **51** bezeichnet ein Signal, das vom LSI eines Slaves erhalten wird.

[0091] Der Verteilungsleiter **211** ist über Abstände mit den Verteilungsleitern **216**, **215**, **214**, **213** und **212** gekoppelt und an seinem Endabschnitt mit dem Abschlußwiderstand **311** verbunden. Mit dem Verteilungsleiter **211** ist der Quarzoszillator **110** oder das LSI **111** des Busmasters verbunden.

[0092] Der Verteilungsleiter **212** ist an seinem Endabschnitt mit dem Abschlußwiderstand **312** verbunden, an seinem anderen Endabschnitt ist er mit dem Slave-LSI **112** verbunden.

[0093] Der Verteilungsleiter **213** ist an seinem Endabschnitt mit dem Abschlußwiderstand **313** verbunden, an seinem anderen Endabschnitt ist er mit dem Slave-LSI **113** verbunden. Der Verteilungsleiter **213** ist in seinem Verlauf mit einer Faltung versehen, um den Unterschied in der Weglänge von der Position des Master-LSI **111** zu den Slave-LSIs **112** und **113** zu kompensieren.

[0094] Auch die Verteilungsleiter **214** bis **216** sind in ihrem Verlauf mit Faltungen versehen, um die Unterschiede in der Weglänge von der Position des Master-LSI **111** im Vergleich zum Slave-LSI **112** zu kompensieren.

[0095] Durch diese Anordnung kommen in dem mit dem Quarzoszillator **110** verbundenen System die Taktsignale gleichphasig an den Slave-LSIs **112** bis **116** an. Dadurch wird ein Taktversatz an den Slave-LSIs vermieden.

[0096] In dem mit dem Master-LSI **111** verbundenen System kommt außerdem das vom Master-LSI **111** ausgesendete Signal gleichzeitig an den Slave-LSIs **112** bis **116** an. Der Datenübertragungszyklus kann damit durch die Laufzeit von der Startzeit für die Ausgabe des Signals bis zur Ankunft bestimmt werden und durch die Anzahl der wiederholten Datenzyklen. Es ist damit möglich, ein einfaches Busprotokoll auszuführen, ähnlich wie beim herkömmlichen Bus.

[0097] Ein von einem beliebigen Slave-LSI ausgesendetes Signal kommt außerdem immer mit der gleichen Laufzeit am Master-LSI an. Das Master-LSI kann damit leicht den Takt mit der effektiven Zeit verknüpfen, d.h. ein Fenster für den Empfang eines Signals festlegen. Es läßt sich damit leicht ein taktsynchroner Transfer verwirklichen. In der Bustopologie läßt sich daher die Blocksynchronisation realisieren, die im allgemeinen in einem Schaltsystem oder einem Netzwerkrouter angewendet wird.

[0098] Bei dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp wird die echte Bustopologie derart ausgeführt, daß der mit dem Busmaster verbundene Verteilungsleiter **211** die Hauptleitung ist, an die die Verteilungsleiter **212** bis **216** als Stichleitungen angeschlossen sind.

[0099] Bei einem herkömmlichen Schaltsystem oder Netzwerkrouter wird eine Verknüpfung mit einer Eins-zu-Eins-Verbindung zwischen den einzelnen Interfaces verwendet, die durch das Protokoll zu einem Bussystem wird. Die Belastung durch das Protokoll ist daher groß, und es ist keine schnelle Übertragung von Informationen möglich.

[0100] Der Grund dafür, daß keine Bussystemverbindung verwendet werden kann, ist, daß die Abklingzeit für das Signalpotential aufgrund von Wellenformverzerrungen lang ist, wodurch keine Verkürzung der Wiederholfrequenz für das Signal möglich ist.

[0101] Bei dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp weist die Wellenform des durch die Verteilungsleiter **212** bis **216** laufenden Signals keine Verzerrung auf, trotz des Abstands der Slave-LSIs von dem die Hauptleitung bildenden Verteilungsleiter **211**. Es erfolgt eine Ausbreitung, bei der der Anstieg und Abfall und die Plattform/Vertiefung gleichmäßig erhalten bleiben. In dem die Hauptleitung bildenden Verteilungsleiter **211** wird das Signal mit dieser Wellenform induziert, so daß entsprechend ein verzerrungsfreies, gutes Signals am Master-LSI **111** ankommt.

[0102] Der Aufbau der Fig. 10 wurde zwar mit Bezug zu der Ausbreitung eines Taktsignals beschrieben, eine Busverdrahtung mit dem gleichen Aufbau wie in der Fig. 10 kann jedoch auch für die Datenausbreitung verwendet werden.

[0103] Bei der dritten Ausführungsform der vorliegenden Erfindung ist es möglich, eine Verdrahtung mit einer echten Bustopologie mit Hochgeschwindigkeitseigenschaften und einer konstanten Ausbreitungs-Laufzeit für Signale zu erhalten. Bei der zweiten Ausführungsform erfolgt eine Übertragung zwischen Slaves mit der gleichen Datenankunftszeit. Bei der dritten Ausführungsform wird diese Ankunftszeiteigenschaft in der herkömmlichen Busform realisiert.

[0104] Die Fig. 11 zeigt die Ausbreitung der Signale, insbesondere von Taktsignalen, wenn ein Taktoszillator verwendet wird. Das Ausgangssignal **41** des Taktoszillators kommt mit konstanter Verzögerungszeit an den Slave-LSIs **112** bis **116** an, wird als Taktsignal demoduliert und in jedem Slave-LSI als Taktsignal verwendet. Herkömmlich liegt die Grenze der Taktsignalausbreitung unter Verwendung von zum Beispiel TTL bei einigen Dutzend MHz. Das erfindungsgemäße Bussystem vom Abstandkopplungstyp ermöglicht jedoch eine Taktsignalverbreitung bis hin zur maximalen Betriebsfrequenz der internen Schaltung, etwa dem Inverter des Slave-LSI. Dadurch braucht nicht mehr ein hoch multipliziertes PLL-Ausgangssignal (Phase Lock Loop) verwendet zu werden, wie es häufig zum Erhalten eines multiplizierten Taktsignals in einem Slave-LSI geschieht, und es braucht auch keine PLL selbst mehr verwendet zu werden. Es ist schwierig, eine PLL so zu entwerfen, daß ein Hochfrequenzbetrieb bei großer Bandbreite mit hoher Genauigkeit und bei stabiler Schwingung oder mit hoher Multiplikation erhalten wird. Auch sind die Einschränkungen hinsichtlich der Integration erheblich, und es sind viele Mannstunden für den Entwurf und die Fehlersuche erforderlich. Eine funktionelle Vereinfachung der PLL oder ein Vermeiden von PLL trägt damit zur Verkürzung der Produktentwicklung und zur Verringerung der Kosten bei.

[0105] Anhand der Fig. 12 bis 15 wird eine vierte Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp beschrieben. In den Darstellungen bezeichnen die Bezugszeichen **121** bis **124** LSIs, die mit dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp verbunden sind, **221p**, n-224p, n Verteilungsleiter einer gedruckten Leiterplatte, mit denen die genannten LSIs jeweils verbunden sind, **321p**, n-**324p**, n Abschlußwiderstände, die mit den anderen Enden der Verteilungsleiter **221**, n-**224p**, n der gedruckten Leiterplatte verbunden sind, **410p**, **410n**, **41p** und **41n** die vom LSI eines Busmasters ausgegebenen Signale, **51** bezeichnet das vom LSI einer Senke aufgenommene Signal, und **223pa**, **223pb**, **223na**, **223nb**, **224na**, **224pb**, **221na** und **221pa** bezeichnen die Verteilungsleiter in den Signalebenen der gedruckten Leiterplatte.

[0106] Die Fig. 12 zeigt den Leitungsverlauf bei dem Bussystem vom Abstandkopplungstyp. Das mit dem Bussystem vom Abstandkopplungstyp verbundene LSI **121** ist mit den Verteilungsleitern **221n**, **221p** der gedruckten Leiterplatte über Signalleitungen verbunden. Die Verteilungsleiter sind jeweils mit den Abschlußwiderständen **321n**, **321p** unten rechts in der Zeichnung verbunden.

[0107] Auf die Verteilungsleiter **221n**, **221p** werden jeweils die gleichen Signale mit vertauschten Polaritäten ausgegeben, d.h. sogenannte Differentialsignale.

[0108] Die LSI **122** bis **124** sind auf ähnliche Weise mit den Verteilungsleitern **222n**, **224p** bis **224n**, **224p** der gedruckten Leiterplatte verbunden. Die einzelnen Verteilungsleiter sind an ihren rechten Enden mit den Abschlußwiderständen **322n**, **322p** bis **324n**, **324p** verbunden. Signale, die vom LSI **121** ausgehen, laufen durch die Verteilungsleiter **221n**, **221p** der gedruckten Leiterplatte und induzieren mittels des Übersprechmechanismusses am Abstand 1-2 Signale in den Verteilungsleitern **222n**, **222p** der gedruckten Leiterplatte. Gleichermaßen werden am Abstand 1-4 in der Verteilungsleitern **224n**, **224p** der gedruckten Leiterplatte Signale induziert und am Abstand 1-3 in den Verteilungsleitern **223n**, **223p** der gedruckten Leiterplatte. Zuletzt erreichen die Signale die Abschlußwiderstände **321n**, **321p** und verschwinden dort. Von den induzierten Signalen laufen die dem Rückwärts-Übersprechen entsprechenden Signale durch die Verteilungsleiter **22n**, **22p** bis **224n**, **224p** zu den LSIs **122** bis **124** und werden dort demoduliert, um den Datentransfer abzuschließen.

[0109] Durch die Verteilungsleiter **222n**, **222p**-**224n**, **224p** laufen die von den Differentialsignalen induzierten Differentialsignale, die in den LSIs **122** bis **124** in Differentialkomparatoren demoduliert werden.

[0110] Bei dem in der Fig. 12 gezeigten Leitungsverlauf erreichen ähnlich wie bei dem LSI **121** die von einem der LSIs **122** bis **124** ausgegebenen Signal die anderen LSIs als Rückwärts-Übersprechen, die zum Vervollständigen des Datentransfers demoduliert werden. Dieser netzartige Leitungsverlauf ermöglicht eine Datenübertragung zwischen allen LSIs.

[0111] Die Fig. 13 zeigt die von einem LSI ausgegebenen Signale und das erhaltene und demodulierte Rückwärts-Übersprechrauschen. In der vierten Ausführungsform der vorliegenden Erfindung liegt ein ausgegebenes Signal bei etwa 5 V auf dem "H"-Pegel und bei etwa 4 V auf dem "L"-Pegel. Diese Aus-

gangspegel sind P-ECL-kompatibel. Die von einem LSI, zum Beispiel dem LSI **121**, ausgegebenen Signale sind in der Reihenfolge **221p**, **221n** eine Kombination von "H" und "L" oder "L" und "H". Diese Signale induzieren mittels der Abstandskopplung zwischen den Verteilungsleitern der gedruckten Leiterplatte als Übersprechen Signale mit einer Amplitude von 60 bis 70 mV um den Massepegel. Zum Beispiel werden im Falle von "H", "L" in der Reihenfolge **221p**, **221n** die Signale **410p**, **410n** induziert.

[0112] Der in der Fig. 13 gezeigte Komparator **5** weist die Eingänge **51p**, **51n** und den Ausgang **52** auf. Am LSI **122** zum Beispiel ist **51p** mit dem Leiter **222p** verbunden und **51n** mit **222n**. Die Signale in der Kombination **410p**, **410n** laufen durch **222p**, **222n**, werden vom Differentialkomparator **5** des LSI **122** aufgenommen und demoduliert, um das Signal **51** auf dem Pegel "H" zu erhalten.

[0113] Bei der vierten Ausführungsform der vorliegenden Erfindung unterscheidet sich die Amplitude des in einem Verteilungsleiter induzierten Signals nicht von der Amplitude des bei der ersten bis dritten Ausführungsform der vorliegenden Erfindung induzierten Signals. Es werden jedoch zwei Verteilungsleiter gepaart, um eine Differentialschaltung zu bilden, wobei eine Polarität invertiert ist, so daß die Eingangsamplitude des Differentialkomparators in der Empfangs-LSI auf 120 bis 140 mV vergrößert ist und doppelt so groß ist wie die ursprüngliche Amplitude. Die Anforderungen an die Empfindlichkeit des Differentialkomparators sind entsprechend herabgesetzt.

[0114] Der Differentialkomparator kann die erhaltenen Signale auch dann demodulieren, ohne vom Massepotential abhängig zu sein, wenn die Amplitudenmitte, d.h. das Massepotential aufgrund irgendeines Faktors schwankt, so daß er ausgezeichnete Rauschisolierungseigenschaften aufweist. Eine Informationsverarbeitungseinheit mit dem erfindungsgemäßen Bussystem vom Abstandkopplungstyp, einer gedruckten Leiterplatte und einer Stromversorgungsschaltung weist eine bestimmte Zuführsystemimpedanz auf. Bei einer starken Schwankung der Last in der Einheit schwankt auch der von der gedruckten Leiterplatte oder der Stromversorgungsschaltung zugeführte Strom erheblich, so daß im Ergebnis ein Anstiegsrauschen des Massepotentials erzeugt wird, das Massesprung genannt wird. Als Ursache für eine solche Lastschwankung sind zu erwähnen ein Übergang aus dem Leerlauf- oder Ruhezustand einer CPU in den Betriebszustand und der Übergang vom Stromsparmodus einer Speichereinrichtung in den Betriebszustand. Die Stromänderung ist dabei in Abhängigkeit von der Betriebsfrequenz der CPU oder der Speichereinrichtung groß. Da das Band der Betriebsfrequenz der CPU oder der Speichereinrichtung in der Nähe der Betriebsfrequenz des erfindungsgemäßen Bussystems vom Abstandkopplungstyp liegt, ist der Einfluß des Rauschens groß.

[0115] Die Fig. 14 zeigt die Ausbreitung der Wellenform, die mit dem Mechanismus der Fig. 13 erzeugt wird. In der Fig. 14 ist auf der horizontalen Achse die Zeit angetragen, und auf der vertikalen Achse sind aufeinanderfolgende von oben die LSIs **121** bis **124** angetragen.

[0116] Wie gezeigt induzieren zuerst die vom LSI **121** ausgegebenen Signale **41n**, **41p** an 1-2 die Signale **412n**, **412p**, die am LSI **122** ankommen. Dann induzieren die Signale **41n**, **41p** an 1-4 die Signale **414n**, **414p**, die am LSI **124** ankommen. Als nächstes induzieren die Signale **41n**, **41p** an 1-3 die Signale **413n**, **413p**, die am LSI **123** ankommen.

[0117] Die vom LSI **123** ausgegebenen Signale **43n**, **43p** induzieren an 3-4 die Signale **434n**, **434p**, die am LSI **124** ankommen. Dann induzieren die Signale **43n**, **43p** an 1-3 die Signale **431n**, **431p**, die am LSI **121** ankommen. Als nächstes induzieren die Signale **43n**, **43p** an 2-3 die Signale **432n**, **432p**, die am LSI **122** ankommen.

[0118] Die Fig. 15A zeigt einen Teil des Leitungsmusters der Verteilungsleiter der gedruckten Leiterplatte des erfindungsgemäßen Bussystems vom Abstandkopplungstyp.

[0119] Der Verteilungsleiter **221pa** der gedruckten Leiterplate ist über den Abstand dazwischen mit dem Verteilungsleiter **224pb** in der Zeichnung oben links gekoppelt. Dieser Abstand ist auf der p-Pol-Seite 1-4. Das durch den Verteilungsleiter **223pa** laufende Signal induziert ein Signal im Verteilungsleiter **224pb**, und das durch den Verteilungsleiter **224pb** laufende Signal induziert ein Signal im Verteilungsleiter **221pa**, wodurch das Signal übertragen wird.

[0120] Der Verteilungsleiter **224pb** geht von dieser Stelle weg schräg nach oben rechts. Der Verteilungsleiter **221pa** geht schräg nach unten rechts und kreuzt dabei den Verteilungsleiter **224nb**, der nach rechts oben geht, und geht dann weiter schräg nach rechts unten, um über einen Abstand mit dem Verteilungsleiter **223pb** gekoppelt zu werden.

[0121] Der Verteilungsleiter **223pa** der gedruckten Leiterplatte ist mit dem Verteilungsleiter **223pb** mittels eines Durchgangslochs in der Zeichnung unten links verbunden. Der Verteilungsleiter **223pa** kommt von links außen und geht schräg nach oben links, um an dem gezeigten Durchgangsloch anzukommen. Von dieser Stelle geht der Verteilungsleiter **223pb** schräg vom Durchgangsloch nach oben rechts, kreuzt dabei **221na**, das schräg von oben rechts kommt, und ist daraufhin über einen Abstand an den Verteilungsleiter **221na** gekoppelt, der schräg nach

unten rechts kommt. Dieser Abstand ist an der p-Pol-Seite in der Fig. 12 der Abstand 1-3.

[0122] Im linken und mittleren Abschnitt sind die Verteilungsleiter **221na** und **224nb** miteinander über einen Abstand gekoppelt. Dieser Abstand ist 1-4 an der n-Pol-Seite in der Fig. 12. Der Verteilungsleiter **224nb** kommt links von außen und geht von unten links schräg weg, um zu diesem Abstand zu gelangen. Der Verteilungsleiter **224nb** geht dann schräg nach oben rechts weiter, kreuzt dabei den Verteilungsleiter **221pa** und geht dann schräg nach rechts oben, um über einen Abstand mit **222na** gekoppelt zu werden.

[0123] Diese Leiter **221pa**, **221na**, **222na** und **223pa** befinden sich in der Signalebene **200a**, die Leiter **224pb**, **224nb**, **223nb** und **223pb** befinden sich in der Signalebene **200**. Die Signalleitungen **221pa**, **221na**, **223na**, **223pa** usw. umgibt ein Muster, das über ein Durchgangsloch in der Masseebene geerdet ist.

[0124] Diese Erdung wird Schutzmuster genannt, und durch dieses Schutzmuster werden zum Beispiel die Leiter **221pa** und **223pa** voneinander hinsichtlich ihrer magnetischen Felder getrennt, so daß eine Kopplung innerhalb der gleichen Signalebene ausgeschlossen wird.

[0125] Dieses Schutzmuster kann wie in der Fig. 15B gezeigt aufgebaut sein. Das heißt, daß das Schutzmuster zwischen den Signalleitungen **221pa**, **221na** für das gleiche Signal nicht vorhanden ist, zwischen **221na** und **223pa** vorhanden ist und auch zwischen **222na** und **221pa**, d.h. zwischen benachbarten Signalen. Das Schutzmuster ist daher so angeordnet, daß es zwischen dem p-Kanal und dem n-Kanal für das gleiche Signal nicht vorhanden ist, jedoch zwischen benachbarten Signalen in der gleichen Ebene vorhanden ist. Mit dieser Anordnung ist die elektromagnetische Kopplung zwischen den Leitungen für den p-Kanal und den n-Kanal des gleichen Signals stark, und Störungen der Impedanz werden klein.

[0126] Außerdem sind im Gegensatz zur Fig. 15A diese Leitungen zwischen vier Signalleitungen an den Abständen zum Erzeugen von Nebensprechen elektromagnetisch gekoppelt, und da das Nebensprechen in jeder Kombination erzeugt wird, werden die gewünschten Signale induziert.

[0127] Bei den Leiterplatten der Fig. 15A und Fig. 15B für das erfindungsgemäße Bussystem vom Abstandkopplungstyp wird das Signal aufgrund des Übersprechmechanismusses in dem Bereich induziert, in dem sich die Verteilungsleiter überschneiden. In dem beschriebenen Abstand hängt die Impulsbreite des induzierten Signals von der parallelen Leitungslänge der Verteilungsleiter ab. Bei den erfindungsgemäßen Ausführungsformen beträgt die parallele Leitungslänge etwa 2 bis 5 cm. Diese parallele Leitungslänge wird in Abhängigkeit von der Impulsbreitenempfindlichkeit des Differentialkomparators festgelegt, der die LSI-Eingangsschaltung ist. Wenn die Verarbeitungsgenauigkeit für die LSI in der Zukunft feiner wird als 0,35 µm, verbessert sich die Impulsbreitenempfindlichkeit des Differentialkomparators, und die parallele Leitungslänge kann verkürzt werden.

[0128] In den Fig. 15A und Fig. 15B ist der Kreuzungswinkel in den Bereichen, in denen sich die Verteilungsleiter, zum Beispiel die Verteilungsleiter **221pa** und **224nb** oder **221na** und **223pb**, abgestuft zwischen den Signalebenen kreuzen, in allen Fällen ein rechter Winkel. Aufgrund dieser abgestuften Kreuzung unter einem rechten Winkel ist die Leitungslänge zur Abstandskopplung zwischen den Verteilungsleitern minimal. Das hier durch den Übersprechmechanismus erzeugte Signal wird somit sehr klein, seine Pulsbreite ist kleiner als die Empfindlichkeit des Differentialkomparators, so daß es vom Differentialkomparator ignoriert wird.

[0129] Das in den Fig. 15A und Fig. 15B gezeigte Leitungsmuster für die Verteilungsleiter der gedruckten Leiterplatte des erfindungsgemäßen Bussystems mit Abstandskopplung ergibt somit eine Verdrahtung, das eine gestufte Trennung der zu koppelnden Verteilungsleiter und eine gestufte Trennung der nicht zu koppelnden Leiter umfaßt.

[0130] Bei der in der vierten Ausführungsform der vorliegenden Erfindung gezeigten sogenannten Differentialschaltungsmethode erfolgt der Datentransfer derart, daß differential ein 1-Bit-Signal auf ein Paar von Verteilungsleitern ausgegeben wird, das von einem Differentialkomparator demoduliert wird. Diese Differentialschaltungsmethode kann auch auf die zweite und die dritte Ausführungsform der vorliegenden Erfindung angewendet werden. In diesen Fällen lassen sich dann leicht durch das Vorsehen von Abständen in abgestuften Trennungen unter einem rechten Winkel kreuzende oder parallel verlaufende Muster auf der gedruckten Leiterplatte ausbilden.

[0131] Anhand der Fig. 16 bis Fig. 18 wird eine Informationsverarbeitungseinheit beschrieben, die mit dem erfindungsgemäßen Bussystem mit Abstandskopplung versehen ist. Das Bezugszeichen **1** bezeichnet dabei LSI's, die mit dem erfindungsgemäßen Bussystem mit Abstandskopplung verbunden sind, **2** Kabel, die das Bussystem bilden, **20** Leiter einer gedruckten Leiterplatte, die das Bussystem bilden, oder auf der gedruckten Leiterplatte, **3** (eine Gruppe von) Abschlußwiderstände(n), **60** einen Netzwerkrouter oder Verarbeitungs-LSI oder eine Gruppe von Schaltungen auf der Empfangsseite ei-

nes elektronischen Schaltsystems, **61** einen Netzwerkrouter oder eine Verarbeitungs-LSI oder eine Gruppe von Schaltungen auf der Sendeseite, **7** einen Netzwerkrouter oder eine Verarbeitungs-LSI oder eine Gruppe von Interface-Schaltungen auf der Netzwerkseite eines elektronischen Schaltsystems, **8** eine CPU, die einen Multiprozessor bildet, **90** einen Cache-Speicher oder lokalen Speicher und dessen Controller, **91** ein Speichermodul, das den Hauptspeicher bildet, **92** ein LSI oder eine Gruppe von Schaltungen für ein LAN-Interface, **93** ein LSI oder eine Gruppe von Schaltungen für einen Plattencontroller, und **94** ein HDD.

[0132] Die Fig. 16 und Fig. 17 zeigen den internen Aufbau des Netzwerkrouters oder elektronischen Schaltsystems.

[0133] Wie in der Fig. 16 gezeigt, umfaßt der interne Aufbau des Netzwerkrouters oder des elektronischen Schaltsystems eine Rückseite mit einem Kabel für das Bussystem mit Abstandskopplung. In der Fig. 16 umfaßt das erfindungsgemäße Bussystem mit Abstandskopplung ein LSI **1**, ein Kabel **2**, das das Bussystem bilden, und (eine Gruppe von) Abschlußwiderstände(n) **3**. Eine Anzahl von LSIs **1** (in der Fig. 16 vier) sind mit dem Kabel **2** verbunden, das das Bussystem bildet, wobei jedes LSI **1** auf einer eigenen gedruckten Leiterplatte angeordnet ist. Diese gedruckte Leiterplatte ist auf der Empfangsseite des Netzwerkrouters oder elektronischen Schaltsystems mit einem Verarbeitungs-LSI oder Schaltungen **60** versehen, auf der Sendeseite des Netzwerkrouters oder elektronischen Schaltsystems mit einem Verarbeitungs-LSI oder Schaltungen **61**, und auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems mit einem Interface-LSI oder Interface-Schaltungen **7**.

[0134] Die linke Seite des Interface-LSI oder der Interface-Schaltungen **7** auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems ist mit öffentlichen Telefonleitungen oder Glasfaserkabeln oder metallischen Leitungen (wie Koaxialkabel und verdrillte Leitungen) von digitalen Kanälen (etwa private Leitungen oder Blockrelayschalter) auf der Außenseite (d.h. LAN, WAN oder ISDN für den Netzwerkrouter zum Beispiel) verbunden, um zwischen den Netzwerken und Leitungen eine Paketverarbeitung auszuführen. Bei einem elektronischen Schaltsystem ist die linke Seite mit Glasfaserkabeln oder metallischen Kabeln wie Koaxialkabeln oder verdrillten Kabeln von Teilnehmerleitungen verbunden, mit Leitungen, die innerhalb eines Fernsprechamts zu anderen Schaltsystemen führen, oder mit der Hauptleitung zu einem zentralen Fernsprechamt, um zwischen den Leitungen eine Paketverarbeitung auszuführen und dadurch ein Schalten zwischen einer Anzahl von Ebenen wie für Teilnehmerleitungen und Hauptleitungen auszuführen.

[0135] Es wird nun die Arbeitsweise genauer beschrieben. Das von dem Interface-LSI oder der Interface-Schaltung **7** auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems erhaltene Paket wird durch die Verarbeitungs-LSI oder Schaltungen **60** auf der Empfangsseite des Netzwerkrouters oder elektronischen Schaltsystems in den Kopfteil und den Datenteil des Pakets aufgeteilt. Nachdem die im Kopfteil enthaltene Adresse analysiert wurde, wird der Zielort für das Paket festgelegt.

[0136] Wenn der Zielort eine Leitung oder ein Netzwerk ist, das mit dem Interface-LSI oder der Interface-Schaltung **7** auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems verbunden ist, wird das Paket durch die Verarbeitungs-LSI oder die Schaltungen **60** auf der Empfangsseite des Netzwerkrouters oder elektronischen Schaltsystems zu dem Verarbeitungs-LSI oder den Schaltungen **61** auf der Sendeseite des Netzwerkrouters oder elektronischen Schaltsystems geliefert. Hier wird der Kopfteil durch einen neuen Kopfteil ersetzt und dann das Paket zu dem Interface-LSI oder der Interface-Schaltung **7** auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems geliefert, das oder die mit der relevanten Leitung oder dem relevanten Netzwerk verbunden ist, und dort abgesendet.

[0137] Wenn der Zielort eine Leitung oder ein Netzwerk ist, das mit dem Interface-LSI oder der Interface-Schaltung **7** auf der Netzwerkseite des Netzwerkrouters oder elektronischen Schaltsystems auf einer anderen Leiterplatte verbunden ist, wird das Paket zum LSI **1** geliefert. Von diesem LSI **1** wird es über das Kabel **2**, das das Bussystem bildet, zum LSI **1** auf der anderen Leiterplatte geliefert. Das vom LSI **1** auf das Kabel **2** des Bussystems ausgegebene Paket wird mit einer Adresse versehen, die einer neuen Adresse entspricht. Das LSI **1** auf der anderen gedruckten Leiterplatte, zu dem diese Adresse gehört, gibt das erhaltene Paket zu dem Verarbeitungs-LSI oder den Schaltungen **61** auf der Sendeseite des Netzwerkrouters oder elektronischen Schaltsystems auf der gleichen gedruckten Leiterplatte. Nachdem der Kopfteil durch einen neuen Kopfteil ersetzt wurde, wird das Paket zu dem Interface-LSI oder der Interface-Schaltung **7** des Netzwerkrouters oder elektronischen Schaltsystems geliefert, der oder das mit der relevanten Leitung oder dem relevanten Netzwerk verbunden ist, und dort abgesendet.

[0138] In der Fig. 16 ermöglicht das Kabel **2** für das Bussystem eine Taktzufuhr mit einem sehr geringen Taktversatz, wobei das Bussystem mit Abstandskopplung verwendet wird, das bei der dritten Ausführungsform der vorliegenden Erfindung gezeigt wurde. Durch Anwendung des Bussystems mit Abstandskopplung, das bei der ersten oder vierten Ausführungsform der vorliegenden Erfindung gezeigt wurde,

werden die Adresse für das angegebene relevante LSI **1** und das zu befördernde Paket durch das Kabel **2** geleitet. Das Kabel **2** umfaßt Übertragungsleitungen für das Taktsignal, das Datenpaket und die Adresse.

[0139] In der Fig. 16 stellt das Kabel **2**, das das Bussystem bildet, die sogenannte Rückseite dar. Mit "Rückseite" ist ein Rückseitenbus gemeint, der eine bidirektionale Datenübertragung ausführen kann und der als ein flexibles Kabel ausgebildet ist. Das Kabel **2** kann zum Beispiel eine flexible gedruckte Schaltung (FPC) sein.

[0140] Anhand der Fig. 17 wird nun der interne Aufbau des Netzwerkrouters oder elektronischen Schaltsystems mit einer Rückseite mit einer gedruckten Leiterplatte mit dem Bussystem mit Abstandskopplung beschrieben. Die Beschreibung wird dabei nicht wiederholt, soweit sie sich mit der der Fig. 16 deckt.

[0141] In der Fig. 17 ist das LSI **1** mechanisch und elektrisch mit den Verteilungsleitern einer gedruckten Leiterplatte verbunden, die das Bussystem bildet. Auf dieser gedruckten Leiterplatte **20** sind die mit dem LSI **1** verbundenen Verteilungsleiter durch Abschlußwiderstände **3** in der Nähe des LSI **1** abgeschlossen, wodurch sich das Bussystem mit Abstandskopplung ergibt. Die Führung der Leiter auf der gedruckten Leiterplatte, die das Bussystem bildet, und die gedruckte Leiterplatte **20** ermöglichen durch die Anwendung des Bussystems mit Abstandskopplung nach der dritten Ausführungsform der vorliegenden Erfindung eine Taktzuführung mit sehr kleinem Taktversatz. Die das relevante LSI **1** angebende Adresse und das zu befördernde Paket werden gemäß der zweiten Ausführungsform der vorliegenden Erfindung durch das Bussystem vom Abstandkopplungstyp geleitet.

[0142] Durch die Anwendung der zweiten Ausführungsform des erfindungsgemäßen Bussystems vom Abstandkopplungstyp erreicht das von dem einen LSI **1** zu den anderen LSIs **1** übertragene Paket diese andere LSIs **1** gleichzeitig. Durch diese gleichzeitige Ankunft kann das LSI mit dem Recht, als nächstes ein Paket auszugeben, d.h. mit dem sogenannten Buszugriffsrecht, leicht das Ende des Transferzyklusses des vorherigen LSI **1** erkennen. Dadurch wird die Zeit zum Umschalten zwischen den LSI **1** für die Ausgabe von Paketen kleiner, und der Datenübertragungswirkungsgrad steigt an.

[0143] Die Fig. 18 zeigt den internen Aufbau eines Computers, der mit dem Bussystem vom Abstandkopplungstyp versehen ist.

[0144] In der Fig. 18 ist das LSI **1** mechanisch und elektrisch mit den Verteilungsleitern einer gedruckten Leiterplatte verbunden, die das Bussystem bildet. Auf dieser gedruckten Leiterplatte **20** sind die mit dem LSI **1** verbundenen Verteilungsleiter durch Abschlußwiderstände **3** in der Nähe des LSI **1** abgeschlossen, wodurch sich das Bussystem vom Abstandkopplungstyp ergibt. Die Führung der Leiter auf der gedruckten Leiterplatte, die das Bussystem bildet, und die gedruckte Leiterplatte **20** ermöglichen durch die Anwendung des Bussystems mit Abstandskopplung nach der dritten Ausführungsform der vorliegenden Erfindung eine Taktzuführung mit sehr kleinem Taktversatz. Die das relevante LSI **1** angebende Adresse und das zu befördernde Paket werden gemäß der zweiten Ausführungsform der vorliegenden Erfindung durch das Bussystem vom Abstandkopplungstyp geleitet.

[0145] Bei den mit den LSIs **1** versehenen Leiterplatten sind die beiden oberen Leiterplatten Prozessorelemente, die einen Multiprozessor darstellen, von denen der eine eine mit einem Speichermodul versehene Speicherkarte ist und der untere eine Ein/Ausgabekarte mit einem Netzwerkinterface für ein LAN oder dergleichen und einen Plattencontroller zum Verbinden einer HDD über SCSI oder einen Glasfaserkanal.

[0146] Jedes Prozessorelement ist mit einer CPU **8**, einem LSI **1** und einem Cache-Speicher **90** versehen, die mit einem CPU-Bus verbunden sind. Auf dem Prozessorelement arbeitet das LSI **1** als Cache-Controller, das den Cache-Speicher **90** steuert.

[0147] Die Speicherkarte ist mit dem LSI **1** und dem Speichermodul **91** versehen, das den Hauptspeicher bildet. Das LSI **1** arbeitet als Speichercontroller und steuert die Lese- und Schreibvorgänge im Speichermodul **91**, das den Hauptspeicher bildet.

[0148] Die Ein/Ausgabekarte ist mit dem LSI **1**, dem LSI **9**, das ein LAN-Interface ist, und dem Plattencontroller-LSI oder den Plattencontroller-Schaltungen **93** versehen. Die LSI **1**, LSI **9** des LAN-Interfaces und das Plattencontroller-LSI oder die Plattencontroller-Schaltungen **93** sind mit einem Ein/Ausgabebus verbunden. Das Plattencontroller-LSI oder die Plattencontroller-Schaltungen **93** verbinden die HDD **94** über SCSI oder einen Glasfaserkanal.

[0149] Der Bus der Verteilungsleiter der gedruckten Leiterplatte, der das Bussystem bildet, und diese gedruckte Leiterplatte **20** ermöglichen eine Taktzuführung zu den Prozessorelementen, der Speicherkarte mit dem Hauptspeicher und der Ein/Ausgabekarte mit einem sehr kleinen Taktversatz. Die das relevante LSI **1** angebende Adresse und das zu befördernde Paket werden unter Verwendung des Bussystems vom Abstandkopplungstyp nach der zweiten Ausführungsform der vorliegenden Erfindung weitergegeben.

[0150] Das erfindungsgemäße Bussystem vom Ab-

standkopplungstyp nach der zweiten Ausführungsform ermöglicht Signalleitungen zur Informationsübertragung, etwa von kohärenten Informationen aus dem Cache-Speicher, die gleichzeitig an den Prozessorelementen, der Speicherkarte und der Ein/Ausgabekarte ankommen müssen.

Industrielle Anwendbarkeit

[0151] Die vorliegende Erfindung kann bei jeder Informationsverarbeitungseinheit angewendet werden. Sie wird vorzugsweise zum Erstellen eines Bussystems dafür verwendet.

Patentansprüche

1. Bussystem vom Abstandkopplungstyp für wenigstens drei Module, die jeweils mit wenigstens einer Sende/Empfangs-Schaltung zum Senden und Empfangen eines Signals versehen sind, mit
wenigstens drei Signalleitungen, die jeweils an die wenigstens drei Module angeschlossen sind; und mit Abschlußwiderständen, die an die anderen Enden der jeweiligen Signalleitungen angeschlossen sind, wobei jeder Abschlußwiderstand im wesentlichen den gleichen Wert aufweist wie die charakteristische Impedanz der Signalleitung;
wobei die wenigstens drei Signalleitungen entsprechend allen Kombinationen von zwei verschiedenen Modulen aus den wenigstens drei Modulen parallel zueinander angeordnete Bereiche mit einem vorbestimmten Abstand aufweisen.

2. System nach Anspruch 1, wobei die wenigstens drei Signalleitungen in einem im allgemeinen netzartigen Muster angeordnet sind, wobei sie einander in abgestufter Trennung kreuzen.

3. System nach Anspruch 2, wobei die Signalleitungen in den Kreuzungsbereichen in abgestufter Trennung parallel angeordnet sind.

4. System nach einem der vorstehenden Ansprüche, wobei
die wenigstens drei Module in einer Linie angeordnet sind,
die diesen Modulen entsprechenden Abschlußwiderstände parallel zu dieser Linie von Modulen in einem Abstand von den Modulen angebracht sind, und wobei
jede Signalleitung in Mäanderform zwischen jedem Modul und dem zugehörigen Abschlußwiderstand angeordnet ist.

5. System nach Anspruch 2, wobei die Signalleitungen so angeordnet sind, daß sie sich in einigen Bereichen der abgestuften Trennung gegenseitig in einem rechten Winkel kreuzen.

6. System nach Anspruch 1, wobei
jedes Modul und sein zugehöriger Abschlußwiderstand an den beiden Enden der Signalleitung aneinander angrenzend angeordnet sind, und wobei
jede der wenigstens drei Signalleitungen in einer Schleifen- oder Faltungsstruktur von dem jeweiligen Modul zu dem zugehörigen Abschlußwiderstand angeordnet ist.

7. System nach Anspruch 6, wobei
die wenigstens drei Module generell in einer Linie angebracht sind, und
die Signalleitung jedes Moduls Bereiche aufweist, die parallel und benachbart zu den übrigen Signalleitungen sukzessive im Verlauf der Verdrahtung in der Schleifen- oder Faltungsstruktur von ihrer eigenen Sende/Empfangsschaltung zu dem zugehörigen Abschlußwiderstand angeordnet ist.

8. System nach Anspruch 6 oder 7, wobei
die Länge jeder Signalleitung in der Schleifen- oder Faltungsstruktur generell für jedes der Module gleich ist, und wobei
die Länge des Pfads von der Sende/Empfangsschaltung eines Moduls durch die parallel und benachbart angeordneten Bereiche zu der Sende/Empfangsschaltung eines anderen Moduls generell für alle Signalleitungen gleich ist.

9. System nach Anspruch 1, wobei
eine der wenigstens drei Signalleitungen eine Basissignalleitung ist, und die anderen Signalleitungen der Module sukzessive parallel zu der Basissignalleitung mit einem vorbestimmten Abstand angeordnet sind, um Stichleitungen zu bilden, und wobei
die Länge des Pfads von dem Modul mit der Basissignalleitung durch den parallelen Bereich und eine andere, die Stichleitung bildende Signalleitung zu dem anderen Modul generell genauso lang ist wie diejenigen der anderen Module.

10. System nach einem der Ansprüche 1, 6 und 9, wobei
die an die Sende/Empfangsschaltung angeschlossene Signalleitung zwei Verteilungsleiter aufweist,
abhängig von dem Logikwert am Eingang der Sende/Empfangsschaltung die Sendeschaltung der Sende/Empfangsschaltung einen Äquivalenzwert an eine der zwei Verteilungsleitungen und einen invertierten Wert an die andere der zwei Verteilungsleitungen ausgibt, und wobei
die Empfangsschaltung der Sende/Empfangsschaltung die Form einer Differentialschaltung hat, die als Eingänge den Äquivalenzwert von dem einen der zwei Verteilungsleiter und den invertierten Wert von dem anderen aufnimmt und nach Demodulation den Logikwert ausgibt.

Es folgen 17 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

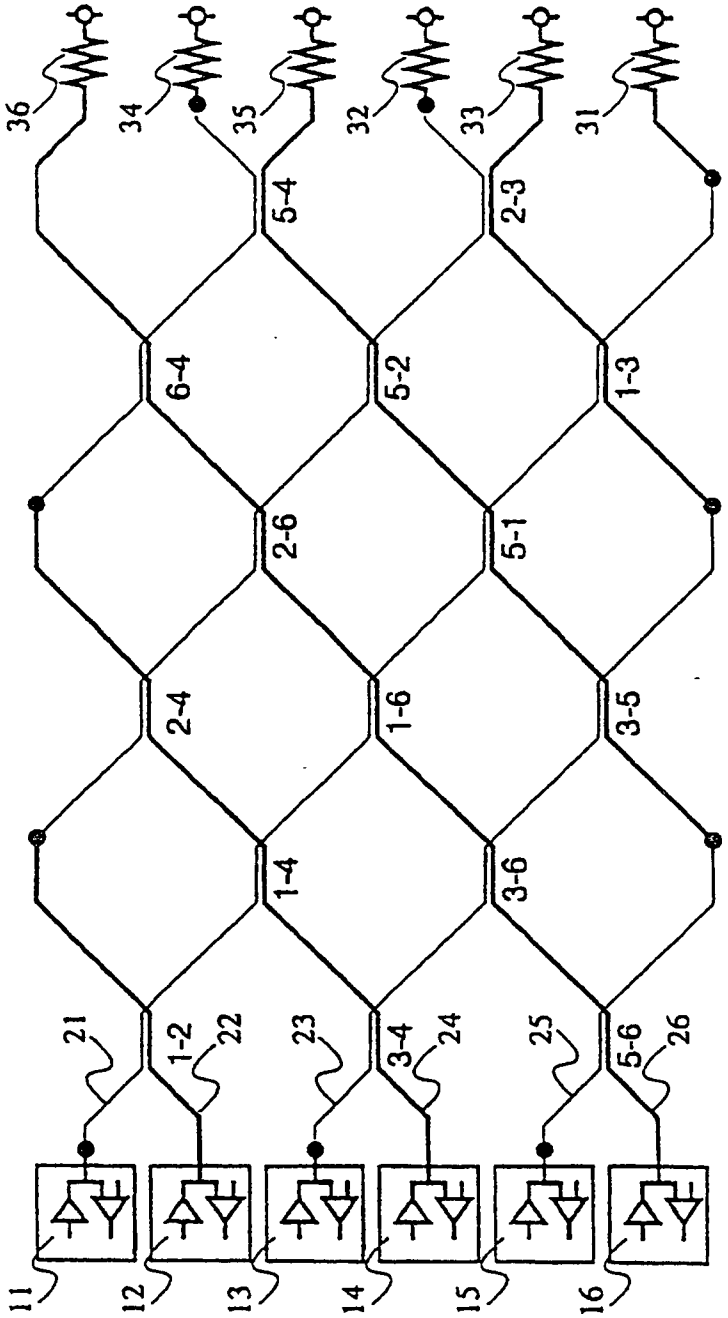


FIG. 2

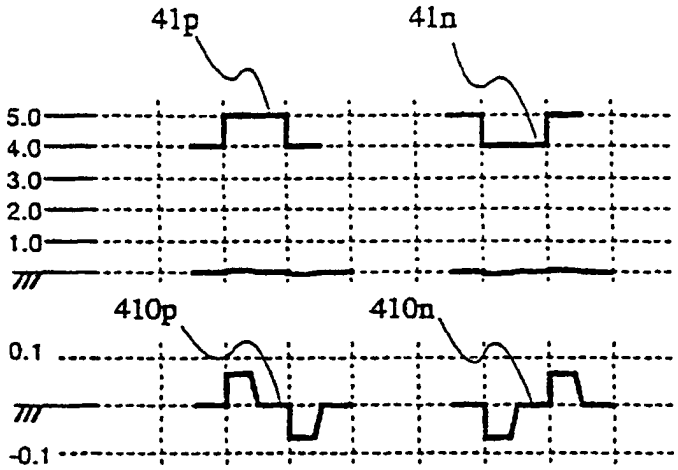


FIG. 3

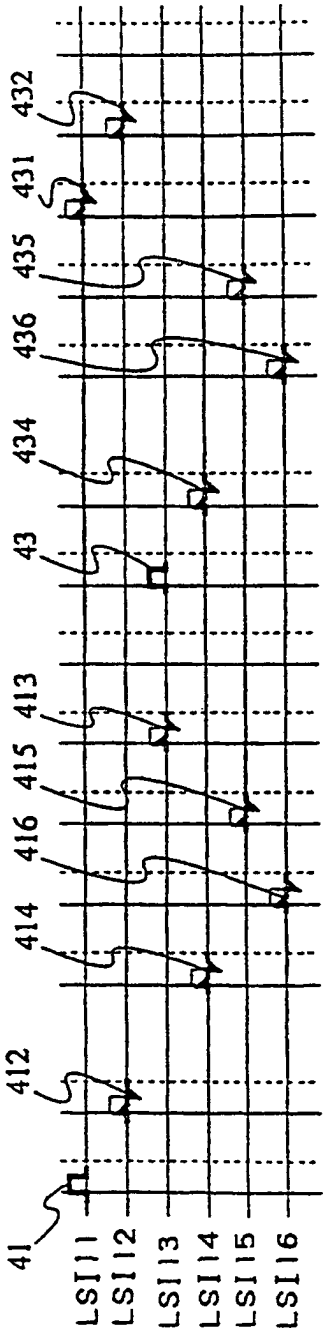

41
412
414
416
415
413
43
434
436
435
431
432
LSI11
LSI12
LSI13
LSI14
LSI15
LSI16

FIG. 4

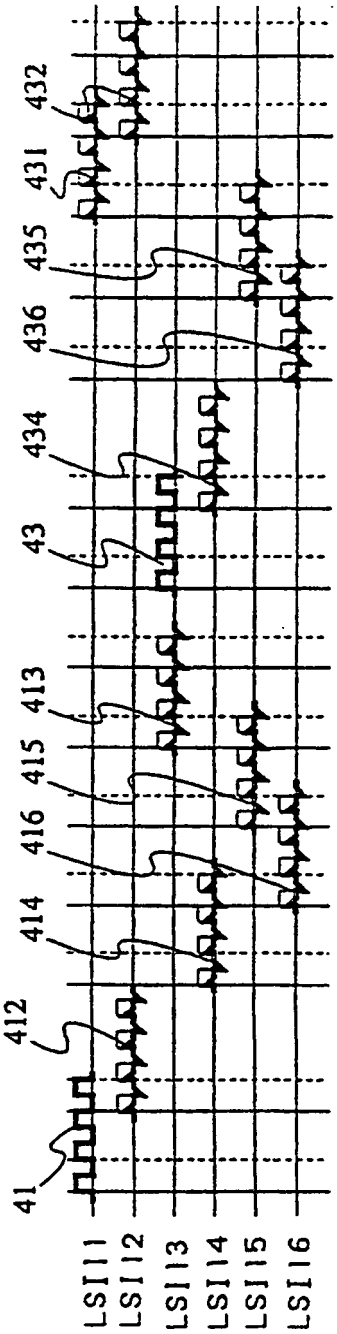
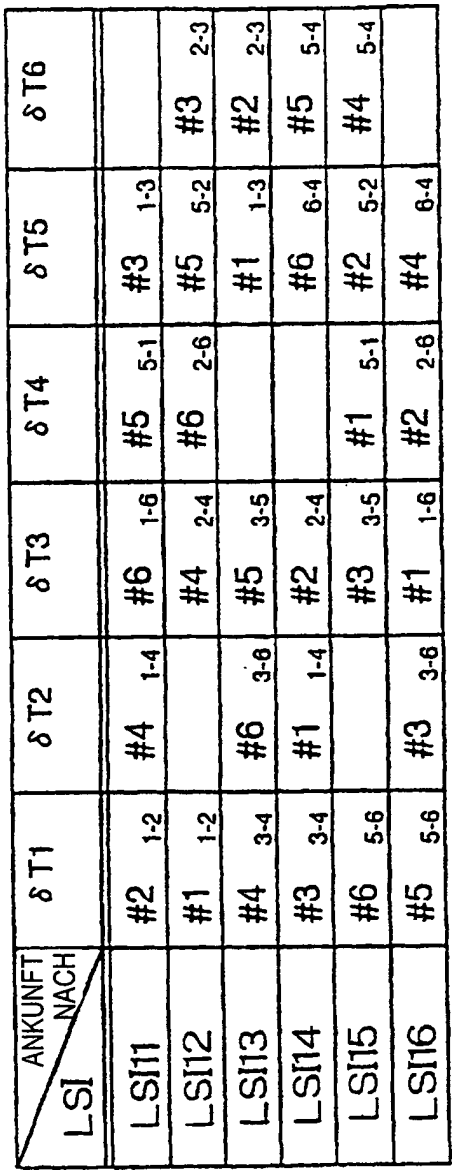

41
412
414
416
415
413
43
434
436
435
431
432
LSI11
LSI12
LSI13
LSI14
LSI15
LSI16

FIG. 5



LSI / ANKUNFT NACH	δ T1	δ T2	δ T3	δ T4	δ T5	δ T6
LSI11	#2 1-2	#4 1-4	#6 1-6	#5 5-1	#3 1-3	
LSI12	#1 1-2		#4 2-4	#6 2-6	#5 5-2	#3 2-3
LSI13	#4 3-4	#6 3-6	#5 3-5		#1 1-3	#2 2-3
LSI14	#3 3-4	#1 1-4	#2 2-4		#6 6-4	#5 5-4
LSI15	#6 5-6		#3 3-5	#1 5-1	#2 5-2	#4 5-4
LSI16	#5 5-6	#3 3-6	#1 1-6	#2 2-6	#4 6-4	

FIG. 6

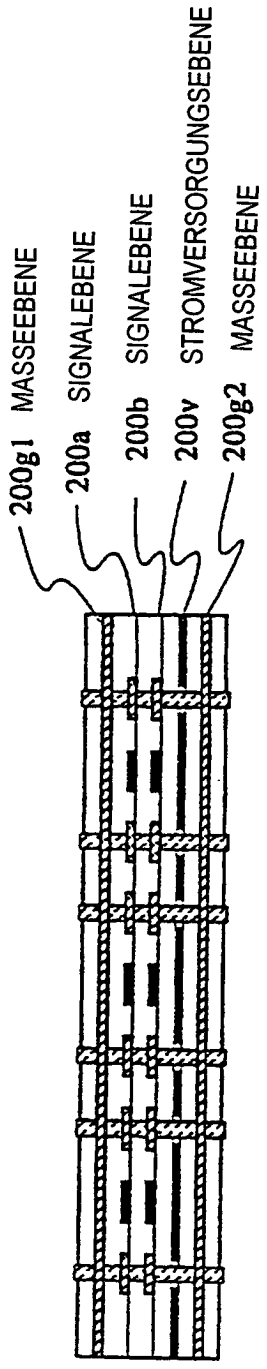

200g1 MASSEEBENE
200a SIGNALEBENE
200b SIGNALEBENE
200v STROMVERSORGUNGSEBENE
200g2 MASSEEBENE

FIG. 7

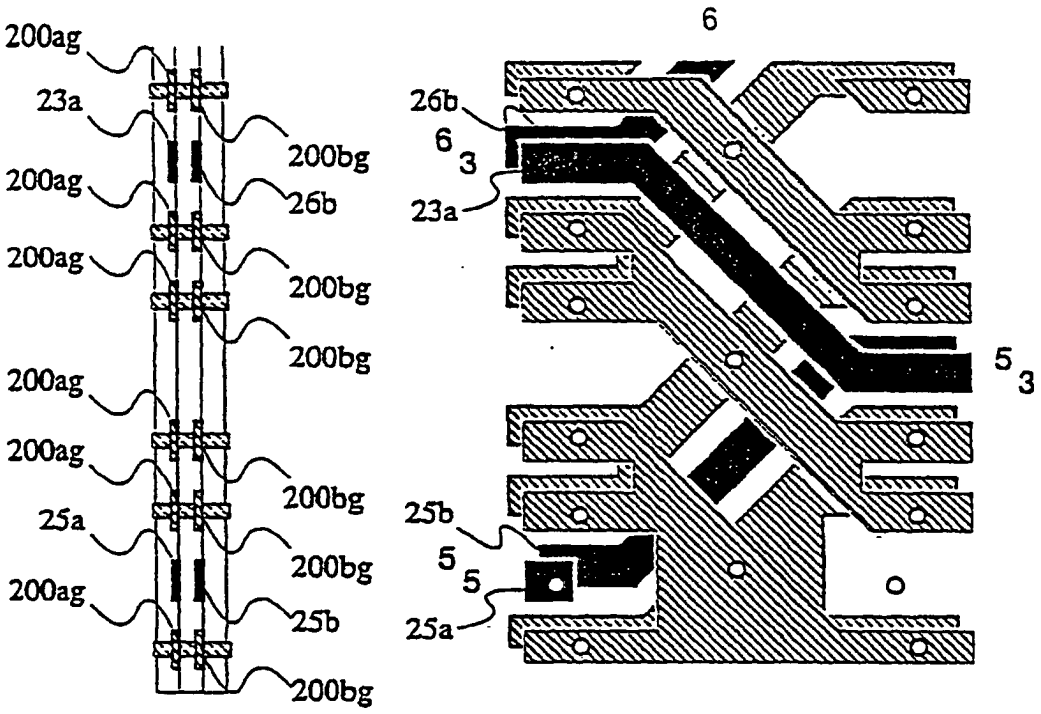

200ag
23a
200bg
200ag
26b
200ag
200bg
200bg
200ag
200ag
200bg
25a
200bg
200ag
25b
200bg
6
26b
6 3
23a
5 3
25b
5 5
25a

FIG. 8

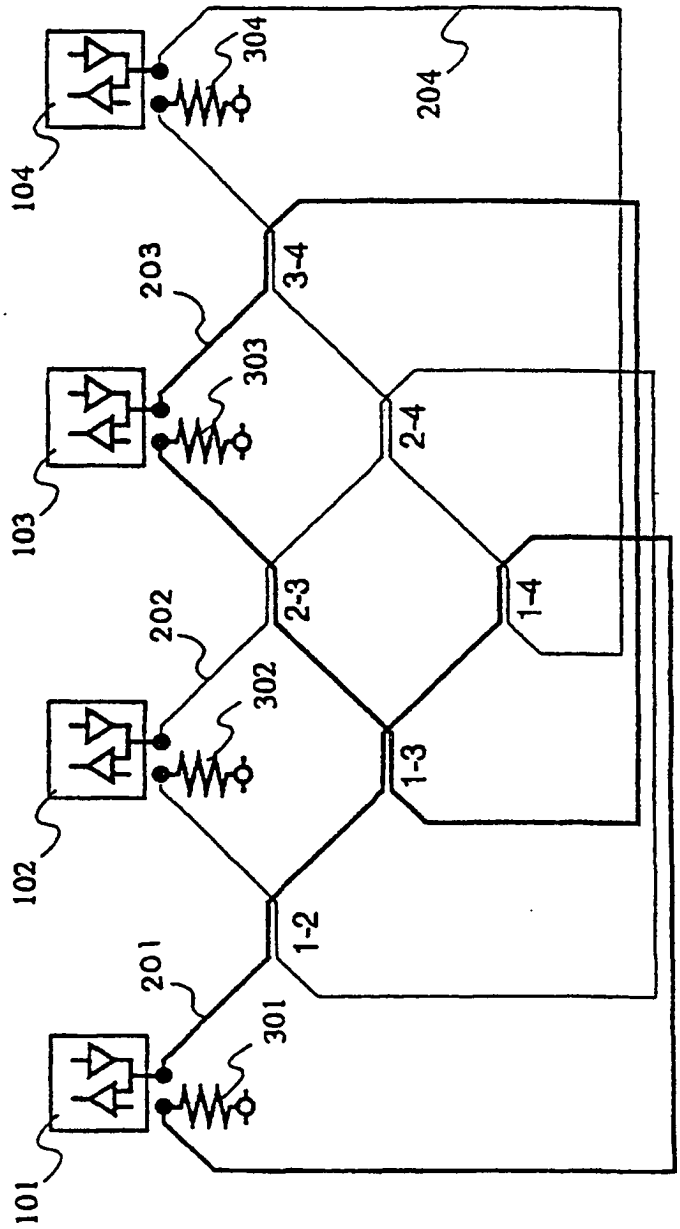


FIG. 9

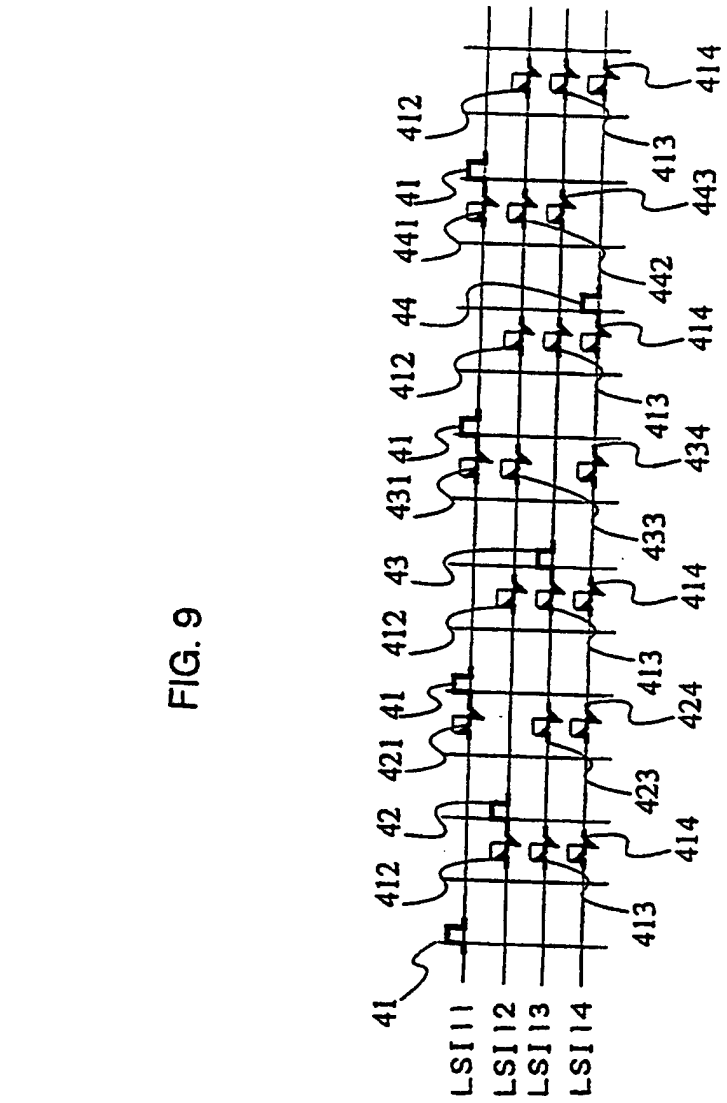

LSI11
LSI12
LSI13
LSI14
41
412
42
421
41
412
43
431
41
412
44
441
41
412
414
413
423
414
424
413
433
414
434
413
442
414
443
413
414

FIG. 10

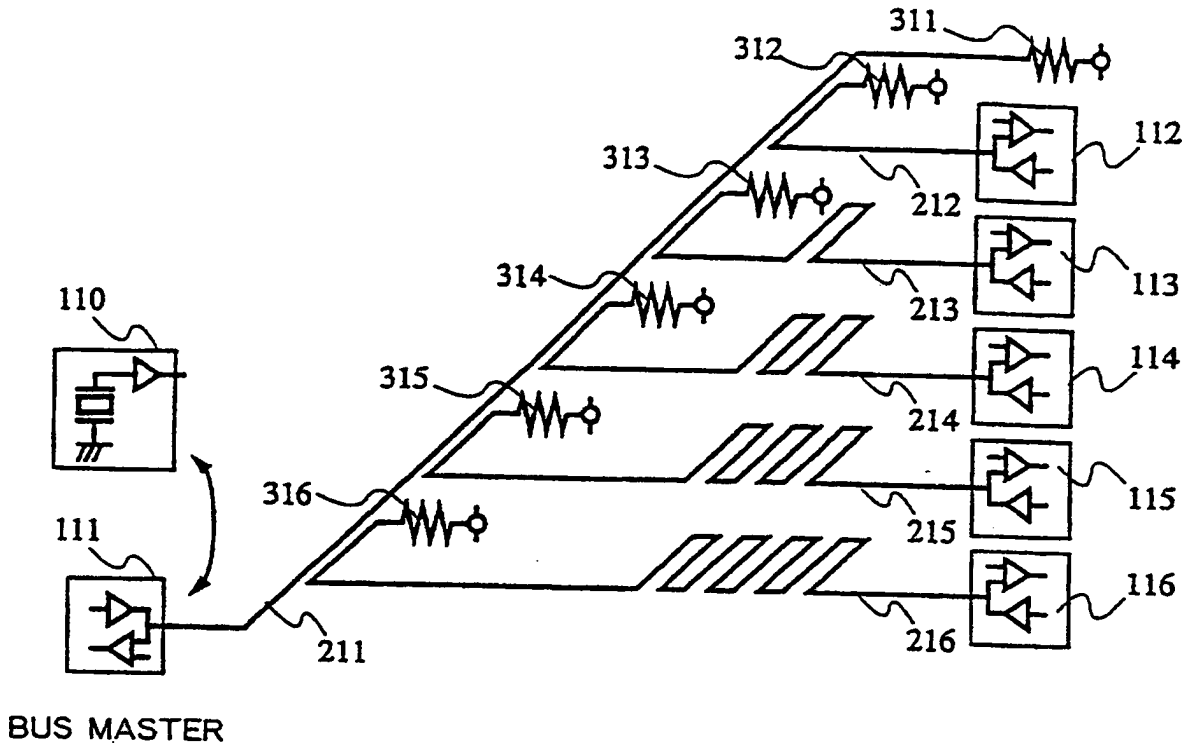

311
312
313
314
315
316
110
111
112
113
114
115
116
211
212
213
214
215
216
BUS MASTER

FIG. 11

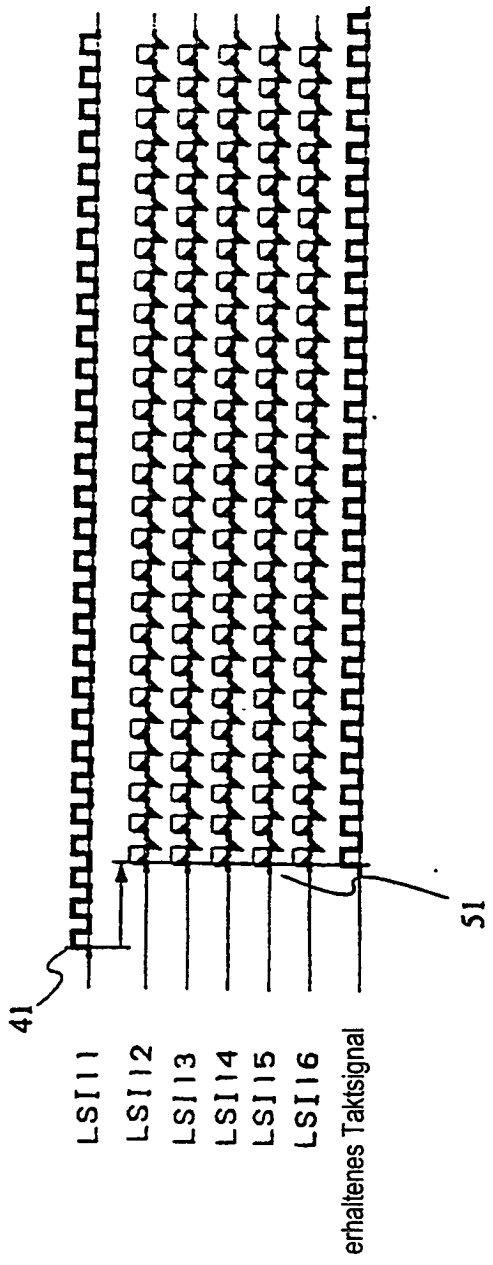

41
LSI11
LSI12
LSI13
LSI14
LSI15
LSI16
erhaltenes Taktsignal
51

FIG. 12

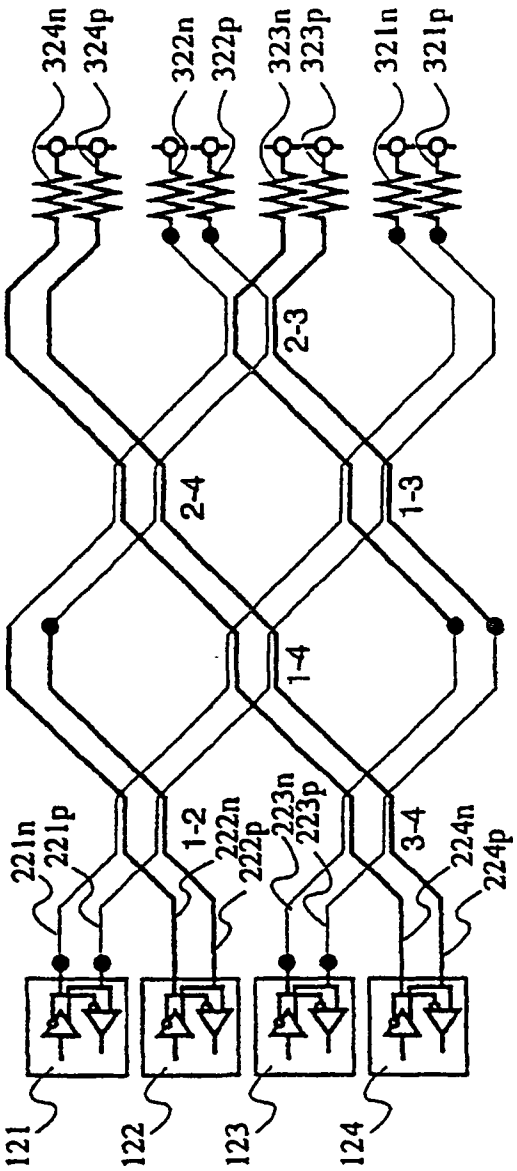

324n
324p
322n
322p
323n
323p
321n
321p
2-3
2-4
1-3
1-4
221n
221p
1-2
222n
222p
223n
223p
3-4
224n
224p
121
122
123
124

FIG. 13

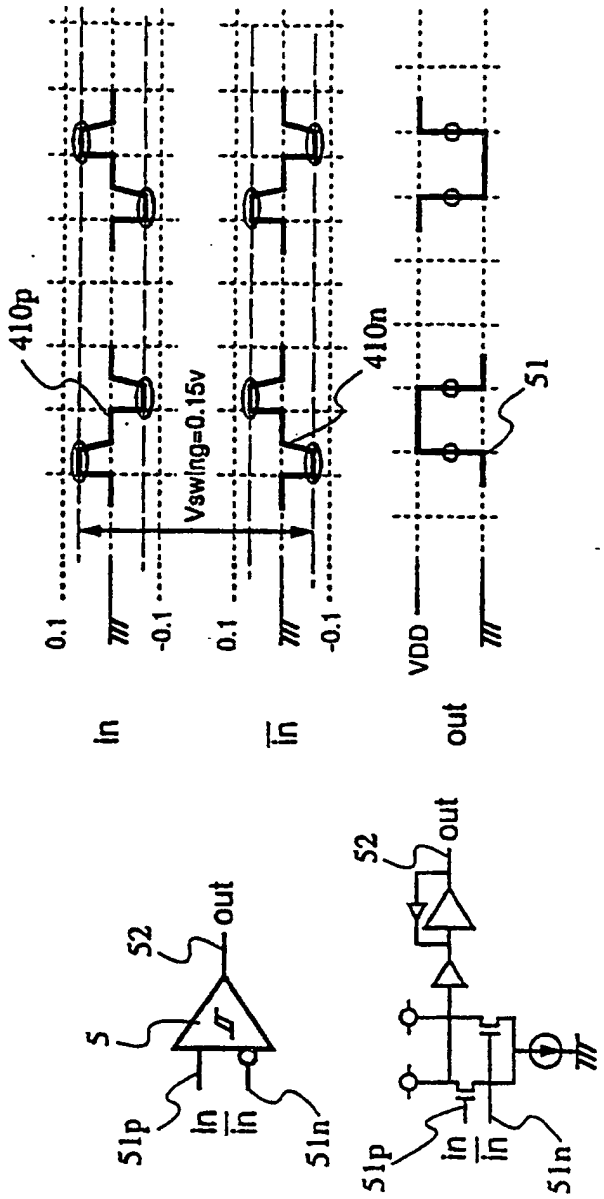

410p
410n
51
Vswing=0.15v
0.1
-0.1
0.1
-0.1
VDD
in
$\overline{in}$
out
52
out
5
51p
in
$\overline{in}$
51n
52
out
51p
in
$\overline{in}$
51n

FIG. 14

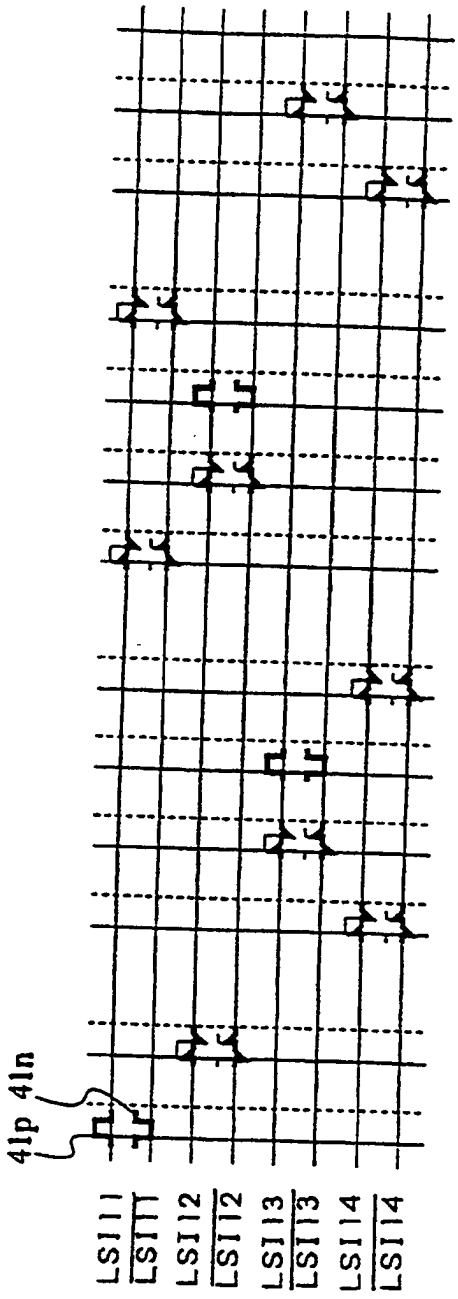


FIG. 15A

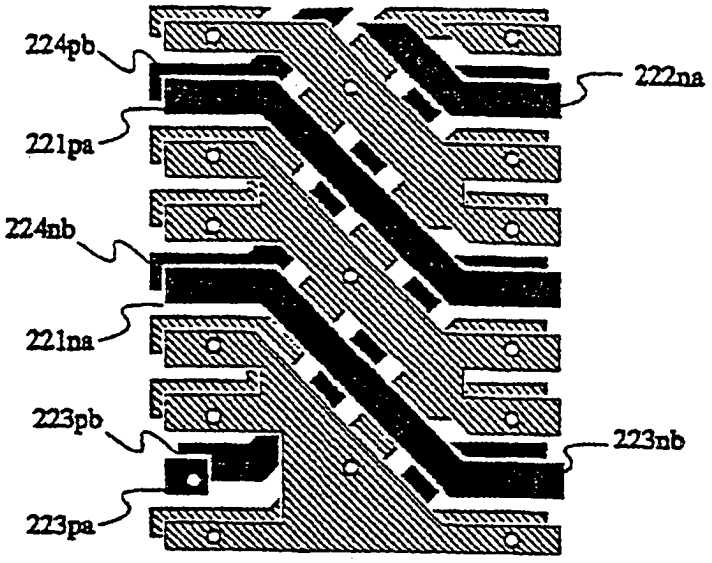


FIG. 15B

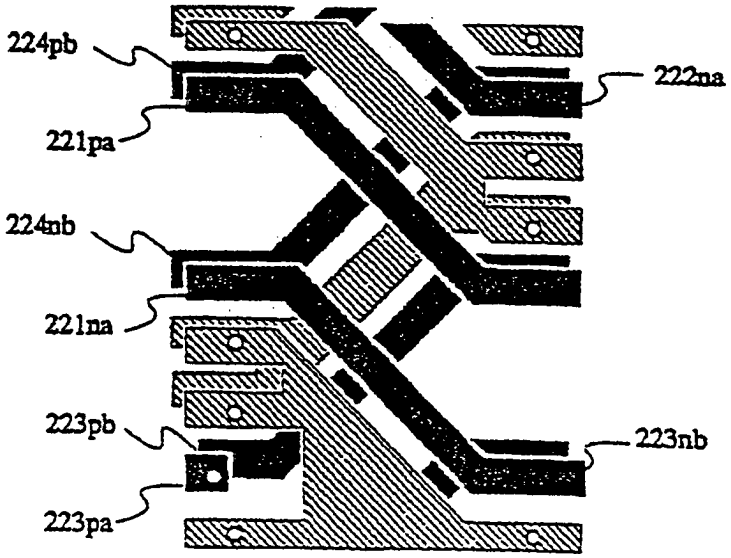


FIG. 16

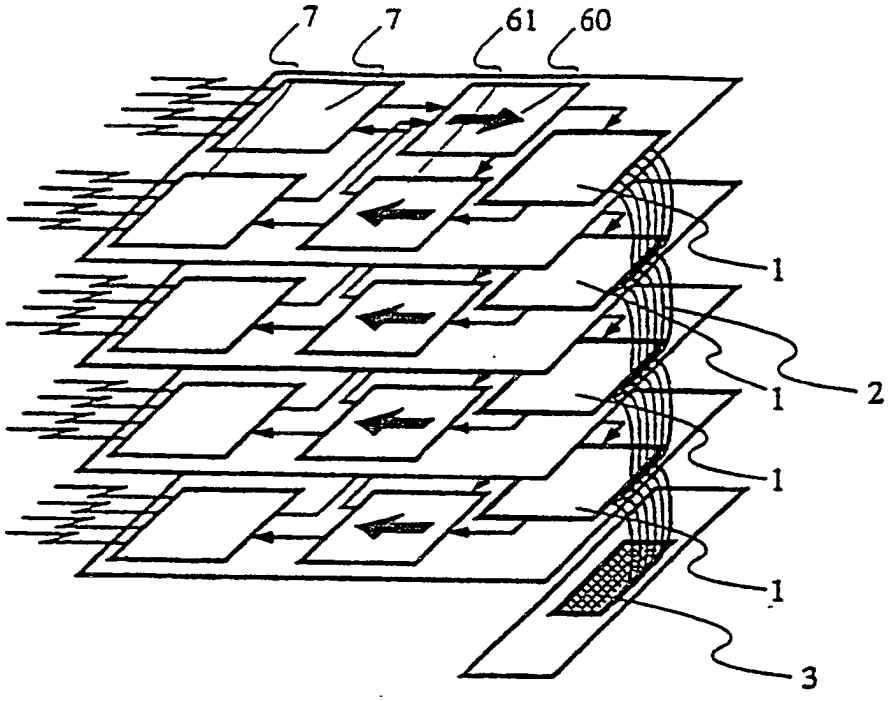


FIG. 17

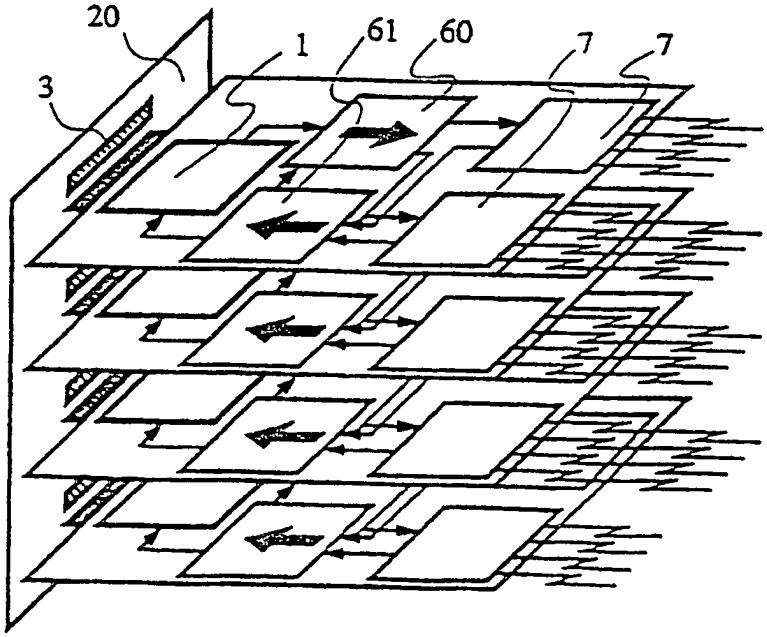


FIG.18

