



- (51) 국제특허분류:
H03L 7/089 (2006.01) H03L 7/093 (2006.01)
H03L 7/099 (2006.01)
- (21) 국제출원번호: PCT/KR2016/011470
- (22) 국제출원일: 2016년 10월 13일 (13.10.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0143939 2015년 10월 15일 (15.10.2015) KR
- (71) 출원인: 한양대학교 산학협력단 (INDUSTRY-UNIVERSITY COOPERATION FOUNDATION HANYANG UNIVERSITY) [KR/KR]; 04763 서울시 성동구 왕십리로 222 (행당동, 한양대학교내), Seoul (KR).
- (72) 발명자: 유창식 (YOO, Chang Sik); 05508 서울시 송파구 올림픽로 399, 8동 806호 (신천동, 진주아파트), Seoul (KR). 임백진 (LIM, Baek Jin); 22760 인천시 서구 크리스탈로 74 번길 26, 1602(경서동, 청라더샵레이크파크), Incheon (KR).
- (74) 대리인: 송인호 (SONG, In-Ho); 06254 서울시 강남구 강남대로 62길 38(역삼동, 동림빌딩 5층), Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

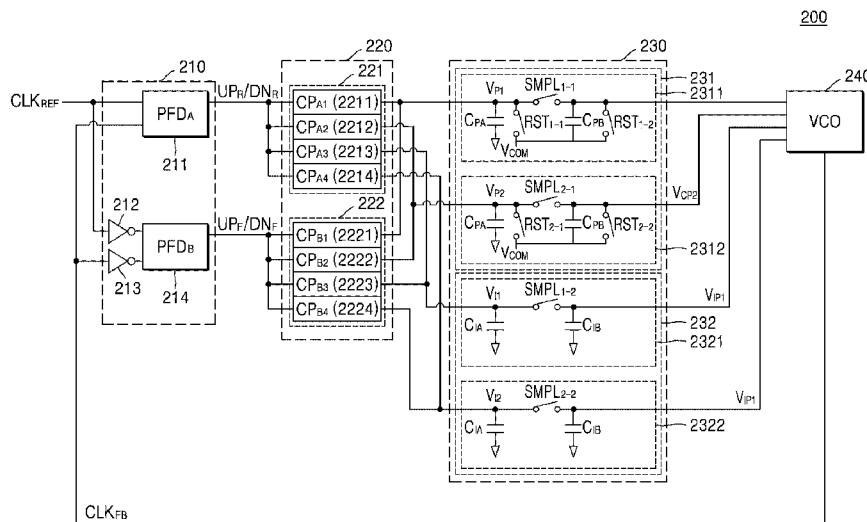
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: PHASE-LOCKED LOOP WITH HIGH BANDWIDTH USING RISING EDGE AND FALLING EDGE OF SIGNAL

(54) 발명의 명칭: 신호의 상승 에지와 하강 에지를 이용하여 높은 대역폭을 가지는 위상 동기 루프



(57) Abstract: Disclosed is a phase-locked loop having a high bandwidth using the rising edge and falling edge of a signal. The disclosed phase-locked loop controls the frequency of a voltage controlled oscillator by comparing both a phase difference between the rising edges of a reference signal and a feedback signal, and a phase difference between the falling edges thereof.

(57) 요약서: 신호의 상승 에지와 하강 에지를 이용하여 높은 대역폭을 가지는 위상 동기 루프가 개시된다. 개시된 위상 동기 루프는 기준 신호와 피드백 신호의 상승 에지 사이의 위상차와 하강 에지 사이의 위상차를 모두 비교하여 전압 제어 발진기의 주파수를 제어한다.

명세서

발명의 명칭: 신호의 상승 에지와 하강 에지를 이용하여 높은 대역폭을 가지는 위상 동기 루프

기술분야

- [1] 본 발명의 실시예들은 기준 신호와 피드백 신호의 상승 에지 및 하강 에지를 이용하여 높은 대역폭을 가지는 위상 동기 루프에 관한 것이다.

배경기술

- [2] 위상 동기 루프(Phase Locked Loop, PLL)는 외부로부터 입력되는 기준 신호(클럭 신호)에 응답하여 원하는 주파수 및 위상을 갖는 출력 신호를 발생시키는 주파수 변환형 회로로서, 주파수 합성 회로나 클럭 복원 회로 등에 많이 사용되고 있다.
- [3] 도 1은 종래의 위상 동기 루프의 한 예로써, 전하 펌프형 위상 동기 루프의 개략적인 구성을 도시한 도면이다.
- [4] 도 1을 참조하면, 종래의 전하 펌프형 위상 동기 루프(100)는 위상 주파수 검출기(Phase Frequency Detector, PFD)(110), 전하 펌프(Charge Pump, CP)(120), 루프 필터(loop Filter)(130) 및 전압 제어 발진기(Voltage Control Oscillator)(140)를 포함한다.
- [5] 위상 주파수 검출기(110)는 기준 신호 및 피드백 신호를 비교하여 위상차 신호를 출력한다. 전하 펌프(120)는 위상 비교 신호의 펄스폭에 비례하여 전하를 공급하고, 루프 필터(130)는 축적된 전하량의 변화로 전압을 가변한다. 전압 제어 발진기(140)는 가변된 전압 즉, 제어 전압에 기초하여 특정 주파수를 출력한다. 전압 제어 발진기(150)에서 출력된 신호는 피드백되어 위상 주파수 검출기(110)로 입력된다. 일반적으로 위상 주파수 검출기(120)는 기준 신호와 피드백 신호의 상승 에지 또는 하강 에지 중 하나만을 비교하여 그 위상 차에 비례하는 신호를 출력한다.
- [6] 또한, 위상 동기 루프(100)는 분주기(미도시)를 추가적으로 설치할 수 있다. 분주기(미도시)는 피드백 경로에 위치하며, 전압 제어 발진기(150)에서 출력된 출력 신호의 주파수를 분주한다.
- [7] 종래의 위상 동기 루프에서, 위상 및 주파수 검출 속도를 향상시키기 위해서는 위상 동기 루프의 대역폭을 넓혀야 한다. 하지만, 위상 동기 루프에서 위상 차를 기준 신호와 피드백 신호의 상승 에지 또는 하강 에지 에서 검출하는 일종의 표본화 동작으로 인해 위상 동기 루프의 안정성 (stability)을 보장하기 위해서는 위상 동기 루프의 대역폭이 통상적으로 기준 신호 주파수의 1/10 이하로 제한된다.

발명의 상세한 설명

기술적 과제

- [8] 상기한 바와 같이 종래 기술에 의하면 위상 동기 루프의 대역폭이 기준 신호의 주파수의 1/10 이하로 제한되는데, 본 발명에서는 기준 신호와 피드백 신호의 상승 에지 및 하강 에지를 모두 비교하여 기준 신호의 주파수의 1/10 이상의 대역폭을 갖더라도 안정성을 확보할 수 있는 위상 동기 루프를 제안하고자 한다.
- [9] 본 발명의 다른 목적들은 하기의 실시예를 통해 당업자에 의해 도출될 수 있을 것이다.

과제 해결 수단

- [10] 상기한 목적을 달성하기 위해 본 발명의 바람직한 일 실시예에 따르면, 기준 신호와 피드백 신호의 상승 에지 사이의 위상차와 하강 에지 사이의 위상차를 모두 비교하여 전압 제어 발진기의 주파수를 제어하는 것을 특징으로 하는 위상 동기 루프가 제공된다.
- [11] 상기 위상 동기 루프는, 기준 신호 및 피드백 신호의 상승 에지의 차이인 상승 에지 위상차 신호와, 상기 기준 신호 및 상기 피드백 신호의 하강 에지의 차이인 하강 에지 위상차 신호를 생성하는 위상 주파수 검출부; 상기 상승 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하고, 상기 하강 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하는 전하 펌프부; 상기 공급된 전하에 기초하여 전압을 가변하는 루프 필터부; 및 상기 가변된 전압에 기초하여 특정 주파수를 출력하는 전압 제어 발진기;를 포함하는 것을 특징으로 하는 위상 고정 루프가 제공된다.
- [12] 또한, 상기 위상 동기 루프는 분주기(미도시)를 추가적으로 설치할 수 있다. 분주기(미도시)는 피드백 경로에 위치하며, 전압 제어 발진기에서 출력된 출력 신호의 주파수를 분주한다.
- [13] 상기 위상 주파수 검출부는 상기 기준 신호의 한 주기 클럭 내에서 상기 상승 에지 위상차 신호 및 상기 하강 에지 위상차 신호를 출력할 수 있다.
- [14] 상기 위상 주파수 검출부는, 상기 기준 신호 및 피드백 신호를 입력받아, 상승 에지 업 신호 및 상승 에지 다운 신호가 포함된 상기 상승 에지 위상차 신호를 출력하는 위상 주파수 검출기 A; 상기 기준 신호를 입력받아 NOT 연산을 수행하는 부정 회로 A; 상기 피드백 신호를 입력받아 NOT 연산을 수행하는 부정 회로 B; 및 상기 부정 회로 A의 출력값 및 상기 부정 회로 B의 출력값을 입력받아, 하강 에지 업 신호 및 하강 에지 다운 신호가 포함된 상기 하강 에지 위상차 신호를 출력하는 위상 주파수 검출기 B;를 포함할 수 있다.
- [15] 상기 상승 에지 업 신호는 상기 기준 신호의 상승 에지가 상기 피드백 신호의 상승 에지에 비해 앞서는 경우, 상기 기준 신호의 상승 에지와 상기 피드백 신호의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호이고, 상기 상승 에지 다운 신호는 상기 기준 신호의 상승 에지가 상기 피드백 신호의 상승 에지에 비해 뒤처지는 경우, 상기 기준 신호의 상승 에지와 상기 피드백 신호의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호일 수 있다.

- [16] 상기 하강 에지 업 신호는 상기 기준 신호의 하강 에지가 상기 피드백 신호의 하강 에지에 비해 앞서는 경우, 상기 기준 신호의 하강 에지와 상기 피드백 신호의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호이고, 상기 하강 에지 다운 신호는 상기 기준 신호의 하강 에지가 상기 피드백 신호의 하강 에지에 비해 뒤쳐지는 경우, 상기 기준 신호의 하강 에지와 상기 피드백 신호의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호일 수 있다.
- [17] 상기 전하 펌프부는, 상기 상승 에지 업 신호와 상승 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 A; 및 상기 상승 에지 업 신호와 상승 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 B;를 포함하고, 상기 루프 필터부는 비례 신호 경로; 및 적분 신호 경로;를 포함할 수 있다.
- [18] 상기 전하 펌프 A는, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호의 상기 비례 신호 경로에 대해 전하를 공급하는 전하 펌프 A1 및 전하 펌프 A2;와, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 A3 및 전하 펌프 A4; 및 상기 상승 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 A4;를 포함하고, 상기 전하 펌프 B는, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호의 상기 비례 신호 경로에 대해 전하를 공급하는 전하 펌프 B1 및 전하 펌프 B2;와, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 B3; 및 전하 펌프 B4;를 포함할 수 있다.
- [19] 상기 비례 신호 경로는 동일한 구조를 가지는 비례 신호 회로 A; 및 비례 신호 회로 B;를 포함하고, 상기 적분 신호 경로는 동일한 구조를 가지는 적분 신호 회로 A; 및 적분 신호 회로 B;를 포함하고, 상기 비례 신호 회로 A는 상기 전하 펌프 A1 및 상기 전하 펌프 B1와 연결되고, 상기 비례 신호 회로 B는 상기 전하 펌프 A2 및 상기 전하 펌프 B2와 연결되고, 상기 적분 신호 회로 A는 상기 전하 펌프 A3 및 상기 전하 펌프 B3와 연결되고, 상기 적분 신호 회로 B는 상기 전하 펌프 A4 및 상기 전하 펌프 B4와 연결될 수 있다.
- [20] 상기 비례 신호 회로 A 및 상기 비례 신호 회로 B 각각은, 상기 전하 펌프부의 출력단과 연결되는 캐패시터 A, 상기 캐패시터 A와 병렬 연결된 캐패시터 B, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 일단 사이에 위치하는 스위치 A, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 타단 사이에 위치하는 스위치 B, 상기 캐패시터 B의 타단과 상기 전압 제어 출력기의 입력단 사이에 위치하는 스위치 C를 포함할 수 있다.
- [21] 상기 스위치 B와 상기 스위치 C는 동일하게 온/오프되고, 상기 스위치 A가 기설정된 시간 동안 온된 이후 상기 스위치 B 및 상기 스위치 C가 기설정된 시간 동안 온될 수 있다.
- [22] 상기 적분 신호 회로 A 및 상기 적분 신호 회로 B 각각은, 상기 전하 펌프부의 출력단과 연결되는 캐패시터 C, 상기 캐패시터 C와 병렬 연결된 캐패시터 D, 상기 캐패시터 C의 일단과 상기 캐패시터 D의 일단 사이에 위치하는 스위치 D를

포함할 수 있다.

- [23] 상기 비례 신호 회로 A 내의 스위치 A와 상기 적분 신호 회로 A 내의 스위치 D는 동시에 온/오프되고, 상기 비례 신호 회로 B 내의 스위치 A와 상기 적분 신호 회로 B 내의 스위치 D는 동시에 온/오프될 수 있다.
- [24] 또한, 본 발명의 다른 실시예에 따르면, 기준 신호 및 피드백 신호의 상승 에지의 차이인 상승 에지 위상차 신호와, 상기 기준 신호 및 상기 피드백 신호의 하강 에지의 차이인 하강 에지 위상차 신호를 생성하는 위상 주파수 검출부; 상기 상승 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하고, 상기 하강 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하는 전하 펌프부; 다수의 캐패시터 및 다수의 스위치로 구성되며, 상기 공급된 전하에 기초하여 전압을 가변하는 루프 필터부; 상기 가변된 전압을 제어 전압으로 하여 특정 주파수를 출력하는 전압 제어 발진기; 및 상기 전압 제어 발진기의 출력 신호를 분주하여 상기 피드백 신호를 출력하는 분주기;를 포함하되, 상기 루프 필터부는 상기 다수의 스위치의 온/오프를 제어하여 상기 제어 전압이, 상기 기준 신호의 상승 에지 이후의 제1 시점 및 상기 기준 신호의 하강 에지 이후의 제2 시점에 각각 샘플링되도록 제어할 수 있다.

발명의 효과

- [25] 본 발명에 따른 위상 동기 루프는 기준 신호와 피드백 신호의 상승 에지 및 하강 에지를 이용하여 높은 대역폭을 가질 수 있는 장점이 있다.

도면의 간단한 설명

- [26] 도 1은 종래의 위상 동기 루프의 개략적인 구성을 도시한 도면이다.
- [27] 도 2는 본 발명의 일 실시예에 따른 위상 동기 루프의 개략적인 구성을 도시한 도면이다.
- [28] 도 3은 본 발명의 일 실시예에 따른 위상 동기 루프의 락(lock) 상태에서의 기준 신호와 피드백 신호의 듀티가 다른 상태의 클록도를 도시한 도면이다.
- [29] 도 4는 본 발명의 일 실시예에 따른 위상 동기 루프의 언락(unlock) 상태에서의 기준 신호와 피드백 신호의 듀티가 다른 상태의 클록도를 도시한 도면이다.
- [30] 도 5는 본 발명의 일 실시예에 따른 루프 필터부 내의 스위치의 제어 신호를 생성하는 회로도들을 도시한 도면이다.

발명의 실시를 위한 형태

- [31] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- [32] "제1", "제2" 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만,

상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다. "및/또는"이라는 용어는 복수의 관련된 기재된 항목들의 조합 또는 복수의 관련된 기재된 항목들 중의 어느 항목을 포함한다.

[33] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.

[34] 이하에서, 본 발명에 따른 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다.

[35]

[36] 도 2는 본 발명의 일 실시예에 따른 위상 동기 루프의 개략적인 구성을 도시한 도면이고, 도 3은 본 발명의 일 실시예에 따른 위상 동기 루프의 락(lock) 상태에서의 기준 신호와 피드백 신호의 듀티가 다른 상태의 클록도를 도시한 도면이고, 도 4는 본 발명의 일 실시예에 따른 위상 동기 루프의 언락(unlock) 상태에서의 기준 신호와 피드백 신호의 듀티가 다른 상태의 클록도를 도시한 도면이다.

[37] 한편, 기준 신호와 피드백 신호의 듀티가 동일한 경우는 기준 신호와 피드백 신호의 듀티가 다른 경우에 포함되는 것이므로, 이하에서는 기준 신호와 피드백 신호의 듀티가 다른 상태를 기준으로 설명하기로 한다.

[38] 먼저, 도 2를 참조하면, 본 발명의 일 실시예에 따른 위상 동기 루프(200)는 위상 주파수 검출부(PFD)(210), 전하 펌프부(220), 루프 필터부(230) 및 전압 제어 발진기(VCO)(240)를 포함한다.

[39] 위상 주파수 검출부(210)는 기준 신호(CLK_{REF}) 및 피드백 신호(CLK_{FB})를 비교하여 위상차 신호를 생성한다.

[40] 이 때, 도 2에 도시된 바와 같이 피드백 신호는 전압 제어 발진기(240)에서 출력되는 신호일 수 있다. 한편, 또 다른 일례에 따르면, 위상 동기 루프(200)는 피드백 경로에 위치하며 전압 제어 발진기(240)에서 출력되는 신호를 분주하는 분주기(미도시)를 추가적으로 구비할 수 있으며, 피드백 신호는 분주기(미도시)의 출력 신호일 수도 있다.

[41] 보다 상세하게 살펴보면, 위상 주파수 검출부(210)는 기준 신호(CLK_{REF}) 및 피드백 신호(CLK_{FB})의 상승 에지의 차이인 상승 에지 위상차 신호(UP_R/DN_R)와, 기준 신호(CLK_{REF}) 및 피드백 신호(CLK_{FB})의 하강 에지의 차이인 하강 에지 위상차 신호(UP_F/DN_F)를 생성한다.

- [42] 이를 위해, 위상 주파수 검출부(210)는 기준 신호(CLK_{REF})의 한 주기 클럭 내에서 상승 에지 위상차 신호(UP_R/DN_R) 및 하강 에지 위상차 신호(UP_F/DN_F)를 출력하며, 이와 같은 동작을 위해, 2개의 위상 주파수 검출기를 포함한다.
- [43] 세부적으로, 위상 주파수 검출부(210)는 위상 주파수 검출기 A(211), 부정 회로 A(212), 부정 회로 B(213) 및 위상 주파수 검출기 B(214)를 포함한다.
- [44] 위상 주파수 검출기 A(211)는 기준 신호(CLK_{REF}) 및 피드백 신호(CLK_{FB})를 입력받아 상승 에지 위상차 신호(UP_R/DN_R)를 출력한다.
- [45] 부정 회로(NOT circuit) A(212)는 기준 신호(CLK_{REF})를 입력받아 NOT 연산을 수행하며, 부정 회로 B(213)는 피드백 신호(CLK_{FB})를 입력받아 NOT 연산을 수행한다. 그리고, 위상 주파수 검출기 B(214)는 부정 회로 A(212)의 출력값 및 부정 회로 B(213)의 출력값을 입력받아 하강 에지 위상차 신호(UP_F/DN_F)를 출력한다. 즉, 위상 주파수 검출기 B(214)는 반전된 기준 신호(CLK_{REF}) 및 반전된 피드백 신호(CLK_{FB})를 입력받아 반전된 하강 에지 위상차 신호(UP_F/DN_F)를 출력한다.
- [46] 여기서, 상승 에지 위상차 신호(UP_R/DN_R)는 상승 에지 업 신호(UP_R) 및 상승 에지 다운 신호(DN_R)를 포함하고, 하강 에지 위상차 신호(UP_F/DN_F)는 하강 에지 업 신호(UP_F) 및 하강 에지 다운 신호(DN_F)를 포함한다.
- [47] 이하, 도 3을 참조하여 각 신호들을 상세하게 설명한다.
- [48] 먼저, 상승 에지 업 신호(UP_R)는 기준 신호(CLK_{REF})의 상승 에지가 피드백 신호(CLK_{FB})의 상승 에지에 비해 앞서는 경우, 기준 신호(CLK_{REF})의 상승 에지와 피드백 신호(CLK_{FB})의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호이고, 상승 에지 다운 신호(DN_R)는 기준 신호(CLK_{REF})의 상승 에지가 피드백 신호(CLK_{FB})의 상승 에지에 비해 뒤쳐지는 경우, 기준 신호(CLK_{REF})의 상승 에지와 피드백 신호(CLK_{FB})의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호이다.
- [49] 다음으로, 상기 하강 에지 업 신호(UP_F)는 기준 신호(CLK_{REF})의 하강 에지가 피드백 신호(CLK_{FB})의 하강 에지에 비해 앞서는 경우, 기준 신호(CLK_{REF})의 하강 에지와 피드백 신호(CLK_{FB})의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호이고, 하강 에지 다운 신호(DN_F)는 기준 신호(CLK_{REF})의 하강 에지가 피드백 신호(CLK_{FB})의 하강 에지에 비해 뒤쳐지는 경우, 기준 신호(CLK_{REF})의 하강 에지와 피드백 신호(CLK_{FB})의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호이다.
- [50] 전하 펌프부(220)는 상승 에지 위상차 신호(UP_R/DN_R)의 펄스폭에 비례하여 전하를 공급하고, 하강 에지 위상차 신호(UP_F/DN_F)의 펄스폭에 비례하여 전하를 공급한다. 즉, 전하 펌프부(220)는 상승 에지 위상차 신호(UP_R/DN_R)를 이용하여 전하를 공급하는 전하 펌프 A(221) 및 하강 에지 위상차 신호(UP_F/DN_F)를 이용하여 전하를 공급하는 전하 펌프 B(222)를 포함한다.
- [51] 그리고, 루프 필터부(230)는 전하 펌프부(220)에서 공급된 전하에 기초하여

전압을 가변한다. 여기서, 루프 필터부(230)는 다수의 캐패시터 및 다수의 스위치를 포함하는 스위치 캐패시터(switch capacitor)의 구조로서, 비례 신호 경로(231) 및 적분 신호 경로(232)를 포함한다.

- [52] 이하, 도 2 내지 도 4를 참조하여 전하 펌프부(220) 및 루프 필터부(230)의 구조에 대해 상세하게 설명한다.
- [53] 전하 펌프 A(221)는, 상승 에지 업 신호(UP_R) 및 상승 에지 다운 신호(DN_R)의 비례 신호 경로(231)에 대해 전하를 공급하는 전하 펌프 A1(2211) 및 전하 펌프 A2(2212), 상승 에지 업 신호(UP_R) 및 상승 에지 다운 신호(DN_R)의 적분 신호 경로(232)에 대해 전하를 공급하는 전하 펌프 A3(2213) 및 전하 펌프 A4(2214)를 포함할 수 있다.
- [54] 그리고, 전하 펌프 B(222)는, 하강 에지 업 신호(UP_F) 및 하강 에지 다운 신호(DN_F)의 비례 신호 경로(231)에 대해 전하를 공급하는 전하 펌프 B1(2221) 및 전하 펌프 B2(2222)와, 하강 에지 업 신호(UP_R) 및 하강 에지 다운 신호(DN_F)의 적분 신호 경로(232)에 대해 전하를 공급하는 전하 펌프 B3(2223) 및 전하 펌프 B4(2224)를 포함할 수 있다.
- [55] 또한, 비례 신호 경로(231)는 동일한 구조를 가지는 비례 신호 회로 A(2311) 및 비례 신호 회로 B(2312)를 포함하고, 적분 신호 경로(232)는 동일한 구조를 가지는 적분 신호 회로 A(2321) 및 적분 신호 회로 B(2322)를 포함할 수 있다. 이 때, 비례 신호 회로 A(2311)는 전하 펌프 A1(2211) 및 전하 펌프 B1(2221)와 연결되고, 비례 신호 회로 B(2312)는 전하 펌프 A2(2212) 및 전하 펌프 B2(2222)와 연결되고, 적분 신호 회로 A(2321)는 전하 펌프 A3(2213) 및 전하 펌프 B3(2223)와 연결되고, 적분 신호 회로 B(2322)는 전하 펌프 A4(2214) 및 전하 펌프 B4(2224)와 연결될 수 있다.
- [56] 그리고, 비례 신호 회로 A(2311) 및 비례 신호 회로 B(2312) 각각은, 전하 펌프부(220)의 출력단과 연결되는 캐패시터 A(C_{PA}), 캐패시터 A(C_{PA})와 병렬 연결된 캐패시터 B(C_{PB}), 캐패시터 A(C_{PA})의 일단과 캐패시터 B(C_{PB})의 일단 사이에 위치하는 스위치 A($SMPL_{1-1}$, $SMPL_{2-1}$), 캐패시터 A(C_{PA})의 일단과 캐패시터 B(C_{PB})의 타단 사이에 위치하는 스위치 B(RST_{1-1} , RST_{2-1}), 캐패시터 B(C_{PB})의 타단과 전압 제어 출력기(240)의 입력단 사이에 위치하는 스위치 C(RST_{1-2} , RST_{1-2})를 포함할 수 있다.
- [57] 이 때, 도 3 및 도 4를 참조하면, 스위치 B(RST_{1-1} , RST_{2-1})와 스위치 C(RST_{1-2} , RST_{2-2})는 동일하게 온/오프되고, 스위치 A($SMPL_1$, $SMPL_2$)가 기설정된 시간(τ) 동안 온된 이후 스위치 B(RST_{1-1} , RST_{2-1}) 및 스위치 C(RST_{1-2} , RST_{2-2})가 기설정된 시간(τ) 동안 온될 수 있다.
- [58] 또한, 적분 신호 회로 A(2321) 및 적분 신호 회로 B(2322) 각각은, 전하 펌프부(220)의 출력단과 연결되는 캐패시터 C(C_{IA}), 캐패시터 C(C_{IA})와 병렬 연결된 캐패시터 D(C_{ID}), 캐패시터 C(C_{IA})의 일단과 캐패시터 D(C_{ID})의 일단 사이에 위치하는 스위치 D($SMPL_{1-2}$, $SMPL_{2-2}$)를 포함할 수 있다.

- [59] 여기서, 도 3 및 도 4를 참조하면, 비례 신호 회로 A(2311) 내의 스위치 A(SMPL₁₋₁)와 적분 신호 회로 A(2321) 내의 스위치 D(SMPL₁₋₂)는 동시에 온/오프되고, 비례 신호 회로 B(2312) 내의 스위치 A(SMPL₂₋₁)와 적분 신호 회로 B(2322) 내의 스위치 D(SMPL₂₋₂)는 동시에 온/오프될 수 있다.
- [60] 전압 제어 발진기(240)은 루프 필터부(230)를 통해 출력된 가변된 전압을 제어 전압으로 하여 특정 주파수를 출력한다. 이 때, 비례 신호 회로 A(2311)의 출력단, 비례 신호 회로 B(2312)의 출력단, 적분 신호 회로 A(2321)의 출력단 및 적분 신호 회로 B(2322)의 출력단이 전압 제어 발진기(240)의 입력단으로 연결된다.
- [61] 요컨대, 본 발명은 2개의 위상 주파수 검출기(211, 212)를 사용함으로써, 기준 신호의 한 주기 내에서 기준 신호와 피드백 신호의 상승 에지 위상차 정보 신호 및 기준 신호와 피드백 신호의 하강 에지 위상차 정보 신호를 모두 사용할 수 있으며, 이를 통해 위상 동기 루프의 대역폭을 종래 대비 2배(일례로, 1/10 → 1/5)로 확장할 수 있는 장점이 있다.
- [62] 또한, 본 발명은 상기에서 설명한 동작, 특히 루프 필터부(230)의 동작 제어를 통해, 전압 제어 발진기(240)의 제어 전압(V_{CP1} , V_{CP2} , V_{CI1} , V_{CI2})이 기준 신호(CLK_{REF})의 상승 에지 이후의 제1 시점 및 기준 신호(CLK_{REF})의 하강 에지 이후의 제2 시점에 각각 샘플링되도록 제어할 수 있다. 이에 따라, 도 3에 도시된 바와 같이 기준 신호(CLK_{REF})과 피드백 신호(CLK_{FB})의 듀티가 동일하거나 서로 다르다 하더라도 위상 동기 루프(200)가 락(lock)한 상태에서 전압 제어 발진기(240)의 제어 전압에 잡음 또는 리플이 발생하지 않는 장점이 있다.
- [63] 여기서, 도 3 및 도 4를 참조하면, 제1 시점은 비례 신호 회로 A(2311)의 출력단 및 적분 신호 회로 A(2321)의 출력단이 샘플링되는 시점으로서, 비례 신호 회로 A(2311)의 스위치 A(SMPL₁₋₁)의 온되는 시점 및 적분 신호 회로 A(2321)의 스위치 D(SMPL₁₋₂)의 온되는 시점이 제1 시점이 될 수 있다. 또한, 제2 시점은 비례 신호 회로 B(2312)의 출력단 및 적분 신호 회로 B(2322)의 출력단이 샘플링되는 시점으로서, 비례 신호 회로 B(2312)의 스위치 A(SMPL₂₋₁)의 온되는 시점 및 적분 신호 회로 B(2322)의 스위치 D(SMPL₂₋₂)의 온되는 시점이 제2 시점이 될 수 있다.
- [64] 정리하면, 위상 동기 루프가 락된 상태에서 피드백 신호와 기준 신호는 두 신호의 상승 에지 간의 위상 차와 하강 에지 간의 위상 차가 그 절대적인 크기는 동일하고 부호는 반대인 상태가 된다. 따라서, 상승 에지 업 신호(UP_R)의 펄스폭과 하강 에지 다운 신호(DN_F)의 펄스폭이 동일하거나 상승 에지 다운 신호(DN_R)의 펄스폭과 하강 에지 업 신호(UP_F)의 펄스폭이 동일하여, 상승 에지에 의해 구동하는 전하 펌프와 하강 에지에 의해 구동하는 전하 펌프의 전하량이 루프 필터부(230)의 캐패시터 A(C_{PA}) 및 C(C_{LA})에 충전/방전하는 전하량과 동일하게 되어, 락 상태에서 전압 제어 발진기(240)의 제어 전압의 리플이 발생되지 않는 장점이 있다.
- [65] 한편, 도 5는 본 발명의 일 실시예에 따른 루프 필터부(230) 내의 스위치의 제어

신호를 생성하는 회로도를 도시한 도면이다. 도 5를 참조하면, 두개의 위상 주파수 검출기(221, 224)의 출력 신호인 상승 에지 업 신호(UP_R)/상승 에지 다운 신호(DN_R) 및 하강 에지 업 신호(UP_F)/하강 에지 다운 신호(DN_F)를 이용하여 스위치들의 제어 신호를 생성할 수 있다.

[66]

[67] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

청구범위

- [청구항 1] 기준 신호와 피드백 신호의 상승 에지 사이의 위상차와 하강 에지 사이의 위상차를 모두 비교하여 전압 제어 발진기의 주파수를 제어하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 2] 제1항에 있어서,
상기 위상 동기 루프는,
기준 신호 및 피드백 신호의 상승 에지의 차이인 상승 에지 위상차 신호와, 상기 기준 신호 및 상기 피드백 신호의 하강 에지의 차이인 하강 에지 위상차 신호를 생성하는 위상 주파수 검출부;
상기 상승 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하고, 상기 하강 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하는 전하 펌프부;
상기 공급된 전하에 기초하여 전압을 가변하는 루프 필터부;
상기 가변된 전압에 기초하여 특정 주파수를 출력하는 전압 제어 발진기;를 포함하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 3] 제2항에 있어서,
상기 위상 주파수 검출부는 상기 기준 신호의 한 주기 내에서 상기 상승 에지 위상차 신호 및 상기 하강 에지 위상차 신호를 출력하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 4] 제2항에 있어서,
상기 위상 주파수 검출부는,
상기 기준 신호 및 피드백 신호를 입력받아, 상승 에지 업 신호 및 상승 에지 다운 신호가 포함된 상기 상승 에지 위상차 신호를 출력하는 위상 주파수 검출기 A;
상기 기준 신호를 입력받아 NOT 연산을 수행하는 부정 회로 A;
상기 피드백 신호를 입력받아 NOT 연산을 수행하는 부정 회로 B; 및
상기 부정 회로 A의 출력값 및 상기 부정 회로 B의 출력값을 입력받아, 하강 에지 업 신호 및 하강 에지 다운 신호가 포함된 상기 하강 에지 위상차 신호를 출력하는 위상 주파수 검출기 B;를 포함하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 5] 제4항에 있어서,
상기 상승 에지 업 신호는 상기 기준 신호의 상승 에지가 상기 피드백 신호의 상승 에지에 비해 앞서는 경우, 상기 기준 신호의 상승 에지와 상기 피드백 신호의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호이고,
상기 상승 에지 다운 신호는 상기 기준 신호의 상승 에지가 상기 피드백 신호의 상승 에지에 비해 뒤처지는 경우, 상기 기준 신호의 상승 에지와

상기 피드백 신호의 상승 에지 사이의 간격 사이에서 하이값을 가지는 신호인 것을 특징으로 하는 위상 동기 루프.

[청구항 6]

제4항에 있어서,

상기 하강 에지 업 신호는 상기 기준 신호의 하강 에지가 상기 피드백 신호의 하강 에지에 비해 앞서는 경우, 상기 기준 신호의 하강 에지와 상기 피드백 신호의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호이고,

상기 하강 에지 다운 신호는 상기 기준 신호의 하강 에지가 상기 피드백 신호의 하강 에지에 비해 뒤쳐지는 경우, 상기 기준 신호의 하강 에지와 상기 피드백 신호의 하강 에지 사이의 간격 사이에서 하이값을 가지는 신호인 것을 특징으로 하는 위상 동기 루프.

[청구항 7]

제4항에 있어서,

상기 전하 펌프부는, 상기 상승 에지 업 신호 및 상승 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 A; 및 상기 상승 에지 업 신호 및 상승 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 B;를 포함하고,

상기 루프 필터부는 비례 신호 경로; 및 적분 신호 경로;를 포함하는 것을 특징으로 하는 위상 동기 루프.

[청구항 8]

제7항에 있어서,

상기 전하 펌프 A는, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호의 상기 비례 신호 경로에 대해 전하를 공급하는 전하 펌프 A1 및 전하 펌프 A2;와, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 A3 및 전하 펌프 A4; 및 상기 상승 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 A4;를 포함하고,

상기 전하 펌프 B는, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호의 상기 비례 신호 경로에 대해 전하를 공급하는 전하 펌프 B1 및 전하 펌프 B2;와, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호의 상기 적분 신호 경로에 대해 전하를 공급하는 전하 펌프 B3; 및 전하 펌프 B4;를 포함하는 것을 특징으로 하는 위상 동기 루프.

[청구항 9]

제8항에 있어서,

상기 비례 신호 경로는 동일한 구조를 가지는 비례 신호 회로 A; 및 비례 신호 회로 B;를 포함하고, 상기 적분 신호 경로는 동일한 구조를 가지는 적분 신호 회로 A; 및 적분 신호 회로 B;를 포함하고,

상기 비례 신호 회로 A는 상기 전하 펌프 A1 및 상기 전하 펌프 B1와 연결되고, 상기 비례 신호 회로 B는 상기 전하 펌프 A2 및 상기 전하 펌프 B2와 연결되고, 상기 적분 신호 회로 A는 상기 전하 펌프 A3 및 상기 전하 펌프 B3와 연결되고, 상기 적분 신호 회로 B는 상기 전하 펌프 A4 및 상기

- 전하 펌프 B4와 연결되는 것을 특징으로 하는 위상 동기 루프.
- [청구항 10] 제9항에 있어서,
 상기 비례 신호 회로 A 및 상기 비례 신호 회로 B 각각은,
 상기 전하 펌프부의 출력단과 연결되는 캐패시터 A, 상기 캐패시터 A와 병렬 연결된 캐패시터 B, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 일단 사이에 위치하는 스위치 A, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 타단 사이에 위치하는 스위치 B, 상기 캐패시터 B의 타단과 상기 전압 제어 출력기의 입력단 사이에 위치하는 스위치 C를 포함하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 11] 제10항에 있어서,
 상기 스위치 B와 상기 스위치 C는 동일하게 온/오프되고, 상기 스위치 A가 기설정된 시간 동안 온된 이후 상기 스위치 B 및 상기 스위치 C가 기설정된 시간 동안 온되는 것을 특징으로 하는 위상 동기 루프.
- [청구항 12] 제11항에 있어서,
 상기 적분 신호 회로 A 및 상기 적분 신호 회로 B 각각은,
 상기 전하 펌프부의 출력단과 연결되는 캐패시터 C, 상기 캐패시터 C와 병렬 연결된 캐패시터 D, 상기 캐패시터 C의 일단과 상기 캐패시터 D의 일단 사이에 위치하는 스위치 D를 포함하는 것을 특징으로 하는 위상 동기 루프.
- [청구항 13] 제12항에 있어서,
 상기 비례 신호 회로 A 내의 스위치 A와 상기 적분 신호 회로 A 내의 스위치 D는 동시에 온/오프되고,
 상기 비례 신호 회로 B 내의 스위치 A와 상기 적분 신호 회로 B 내의 스위치 D는 동시에 온/오프되는 것을 특징으로 하는 위상 동기 루프.
- [청구항 14] 기준 신호 및 피드백 신호의 상승 에지의 차이인 상승 에지 위상차 신호와, 상기 기준 신호 및 상기 피드백 신호의 하강 에지의 차이인 하강 에지 위상차 신호를 생성하는 위상 주파수 검출부;
 상기 상승 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하고, 상기 하강 에지 위상차 신호의 펄스폭에 비례하여 전하를 공급하는 전하 펌프부;
 다수의 캐패시터 및 다수의 스위치로 구성되며, 상기 공급된 전하에 기초하여 전압을 가변하는 루프 필터부;
 상기 가변된 전압을 제어 전압으로 하여 특정 주파수를 출력하는 전압 제어 발진기; 및
 상기 전압 제어 발진기의 출력 신호를 분주하여 상기 피드백 신호를 출력하는 분주기;를 포함하되,
 상기 루프 필터부는 상기 다수의 스위치의 온/오프를 제어하여 상기 제어 전압이, 상기 기준 신호의 상승 에지 이후의 제1 시점 및 상기 기준 신호의

하강 에지 이후의 제2 시점에 각각 샘플링되도록 제어하는 것을 특징으로 하는 위상 동기 루프.

[청구항 15] 제14항에 있어서,
상기 루프 필터부는 비례 신호 회로 A 및 비례 신호 회로 B로 구성된 비례 신호 경로 및 적분 신호 회로 A 및 적분 신호 회로 B로 구성된 적분 신호 경로를 포함하고,
상기 비례 신호 회로 A의 출력단, 상기 비례 신호 회로 B의 출력단, 상기 적분 신호 회로 A의 출력단 및 상기 적분 신호 회로 B의 출력단이 상기 전압 제어 발진기의 입력단으로 연결되며,
상기 제1 시점은 상기 비례 신호 회로 A의 출력단 및 상기 적분 신호 회로 A의 출력단이 샘플링되는 시점이고, 상기 제2 시점은 상기 비례 신호 회로 B의 출력단 및 상기 비례 신호 회로 B의 출력단이 샘플링되는 시점인 것을 특징으로 하는 위상 동기 루프.

[청구항 16] 제15항에 있어서,
상기 비례 신호 회로 A 및 상기 비례 신호 회로 B 각각은,
상기 전하 펌프부의 출력단과 연결되는 캐패시터 A, 상기 캐패시터 A와 병렬 연결된 캐패시터 B, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 일단 사이에 위치하는 스위치 A, 상기 캐패시터 A의 일단과 상기 캐패시터 B의 타단 사이에 위치하는 스위치 B, 상기 캐패시터 B의 타단과 상기 전압 제어 출력기의 입력단 사이에 위치하는 스위치 C를 포함하는 것을 특징으로 하는 위상 동기 루프.

[청구항 17] 제16항에 있어서,
상기 적분 신호 회로 A 및 상기 적분 신호 회로 B 각각은,
상기 전하 펌프부의 출력단과 연결되는 캐패시터 C, 상기 캐패시터 C와 병렬 연결된 캐패시터 D, 상기 캐패시터 C의 일단과 상기 캐패시터 D의 일단 사이에 위치하는 스위치 D를 포함하는 것을 특징으로 하는 위상 동기 루프.

[청구항 18] 제17항에 있어서,
상기 비례 신호 회로 A 및 상기 비례 신호 회로 B 각각에서, 상기 스위치 B와 상기 스위치 C는 동일하게 온/오프되고, 상기 스위치 A가 기설정된 시간 동안 온된 이후 상기 스위치 B 및 상기 스위치 C가 기설정된 시간 동안 온되며,
상기 비례 신호 회로 A 내의 스위치 A와 상기 적분 신호 회로 A 내의 스위치 D는 동시에 온/오프되고, 상기 비례 신호 회로 B 내의 스위치 A와 상기 적분 신호 회로 B 내의 스위치 D는 동시에 온/오프되는 것을 특징으로 하는 위상 동기 루프.

[청구항 19] 제18항에 있어서,
상기 비례 신호 회로 A 내의 스위치 A 및 상기 적분 신호 회로 A 내의

스위치 D가 온되는 시점이 상기 제1 시점이고, 상기 비례 신호 회로 B 내의 스위치 A 및 상기 적분 신호 회로 B 내의 스위치 D가 온되는 시점이 상기 제2 시점인 것을 특징으로 하는 위상 동기 루프.

[청구항 20]

제18항에 있어서,

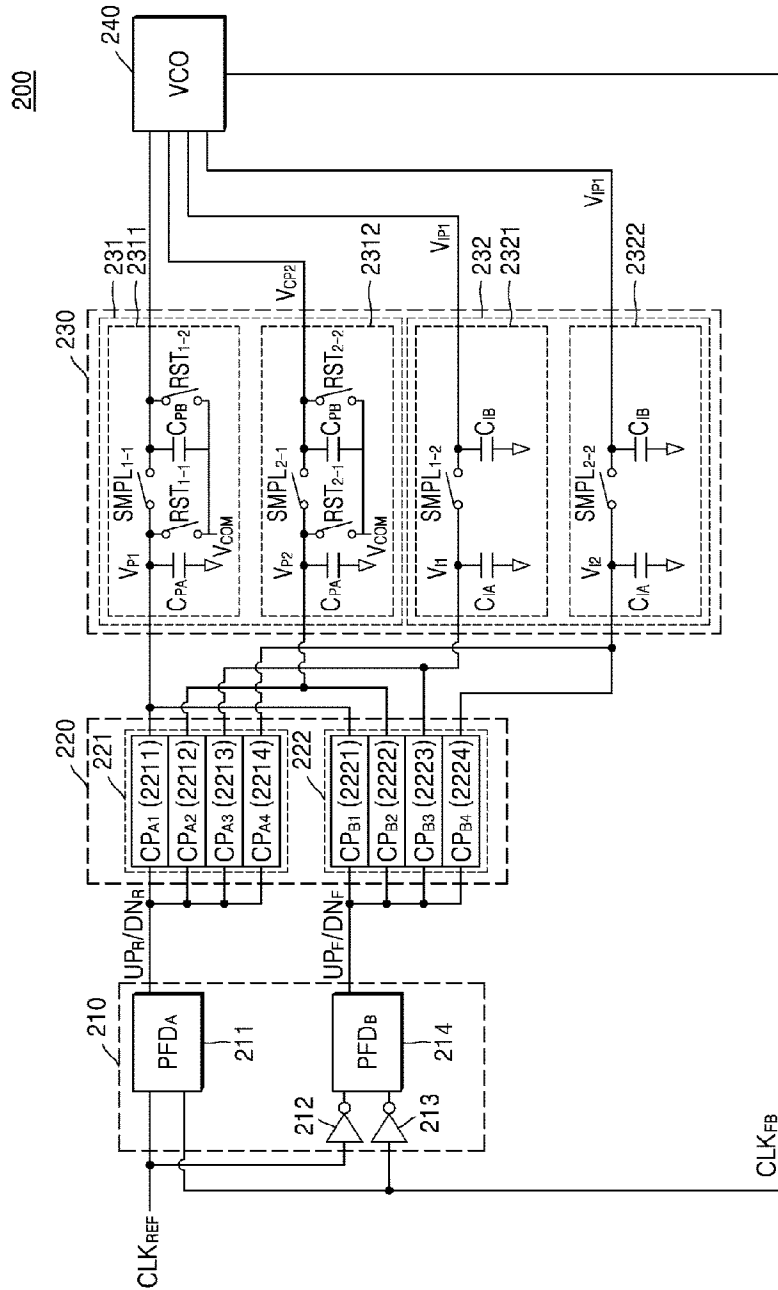
상기 전하 펌프부는, 상승 에지 업 신호 및 상승 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 A; 및 하강 에지 업 신호 및 하강 에지 다운 신호를 이용하여 전하를 공급하는 전하 펌프 B;를 포함하고, 상기 전하 펌프 A는, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호에 대응되는 상기 비례 신호 회로 A에 대해 전하를 공급하는 전하 펌프 A1 및 전하 펌프 A2;와, 상기 상승 에지 업 신호 및 상기 상승 에지 다운 신호에 대응되는 상기 적분 신호 회로 A에 대해 전하를 공급하는 전하 펌프 A3 및 전하 펌프 A4;를 포함하고, 상기 전하 펌프 B는, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호에 대응되는 상기 비례 신호 회로 A에 대해 전하를 공급하는 전하 펌프 B1 및 전하 펌프 B2;와, 상기 하강 에지 업 신호 및 상기 하강 에지 다운 신호에 대응되는 상기 적분 신호 회로 A에 대해 전하를 공급하는 전하 펌프 B3 및 전하 펌프 B4;를 포함하는 것을 특징으로 하는 위상 동기 루프.

[청구항 21]

제14항에 있어서,

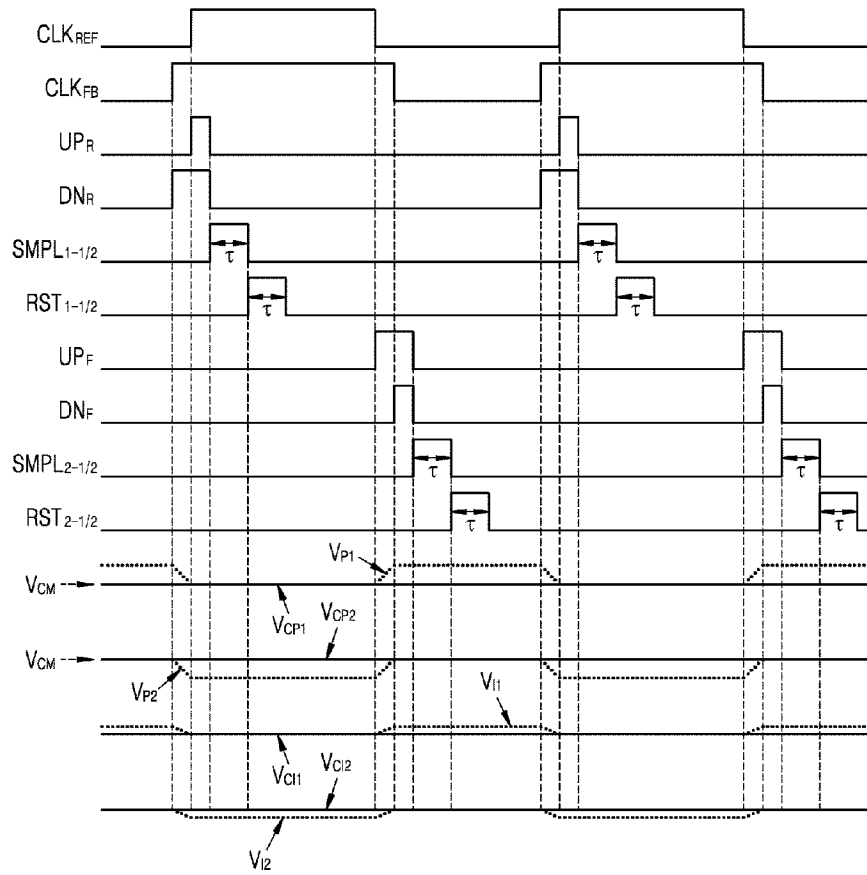
상기 위상 주파수 검출부는,
상기 기준 신호 및 피드백 신호를 입력받아, 상기 상승 에지 위상차 신호를 출력하는 위상 주파수 검출기 A;
상기 기준 신호를 입력받아 NOT 연산을 수행하는 부정 회로 A;
상기 피드백 신호를 입력받아 NOT 연산을 수행하는 부정 회로 B; 및
상기 부정 회로 A의 출력값 및 상기 부정 회로 B의 출력값을 입력받아, 상기 하강 에지 위상차 신호를 출력하는 위상 주파수 검출기 B;를 포함하는 것을 특징으로 하는 위상 동기 루프.

100



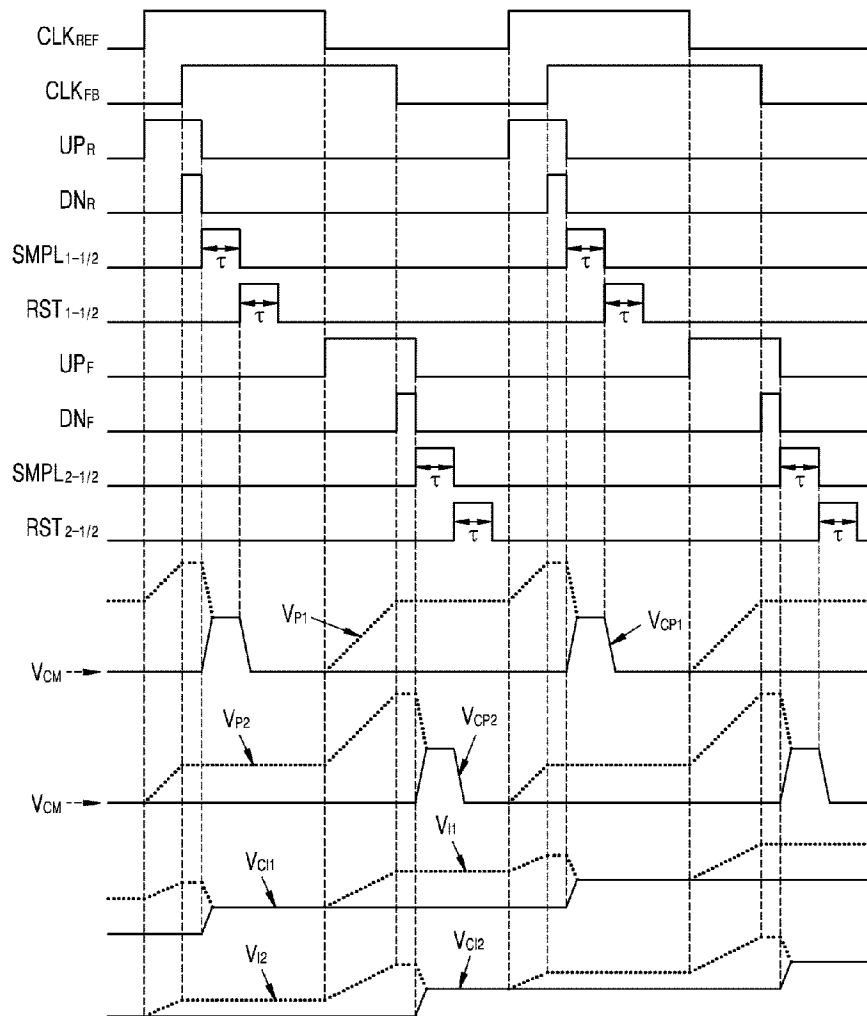
[도3]

Unequal duty cycle - locked condition

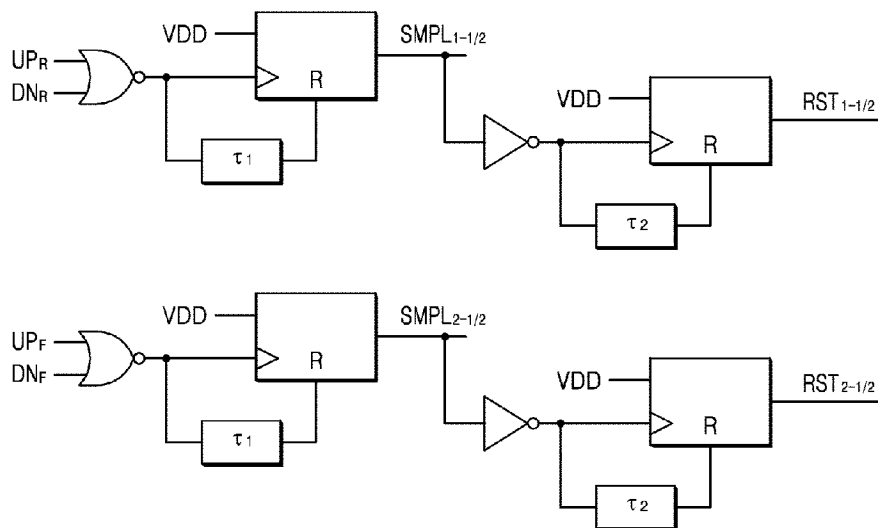


[도4]

Unequal duty cycle - unlocked condition



[도5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/011470**A. CLASSIFICATION OF SUBJECT MATTER****H03L 7/089(2006.01)i, H03L 7/099(2006.01)i, H03L 7/093(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L 7/089; H03L 7/183; H03L 7/00; H03L 7/197; G11C 11/407; H03K 5/14; H03L 7/093; H04B 1/06; H04B 1/18; H03L 7/099

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: phase, synchronization, feedback, voltage, control, falling, rising, pump, frequency

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2011-0078477 A (DONGBU HITEK. CO., LTD.) 07 July 2011 See paragraphs [0007]-[0035], claims 1-3 and figures 1-4.	1-3
Y		4-21
Y	KR 10-2010-0137838 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 31 December 2010 See paragraphs [0011]-[0046] and figures 3-6.	4-13,21
Y	WO 03-061130 A1 (CIRRUS LOGIC, INC.) 24 July 2003 See paragraphs [0036]-[0050], claims 1-10 and figures 2-6.	7-21
A	US 2007-0082635 A1 (GEHRING, Mark R. et al.) 12 April 2007 See abstract, paragraphs [0017]-[0057] and figures 1A-3.	1-21
A	JP 2007-116488 A (OKI ELECTRIC INDUSTRY CO., LTD. et al.) 10 May 2007 See abstract, paragraphs [0020]-[0048] and figures 2-4.	1-21



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

09 JANUARY 2017 (09.01.2017)

Date of mailing of the international search report

10 JANUARY 2017 (10.01.2017)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/011470

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2011-0078477 A	07/07/2011	NONE	
KR 10-2010-0137838 A	31/12/2010	KR 10-1193344 B1 US 2010-0321120 A1 US 7973606 B2	26/10/2012 23/12/2010 05/07/2011
WO 03-061130 A1	24/07/2003	AT 428224 T AU 2003-207487 A1 EP 1466410 A1 EP 1466410 A4 EP 1466410 B1 EP 1858164 A1 JP 04349910 B2 JP 2005-532710 A US 2003-0128074 A1 US 2004-0095196 A1 US 6690240 B2 US 6828864 B2	15/04/2009 30/07/2003 13/10/2004 23/03/2005 08/04/2009 21/11/2007 21/10/2009 27/10/2005 10/07/2003 20/05/2004 10/02/2004 07/12/2004
US 2007-0082635 A1	12/04/2007	EP 1929632 A2 JP 2009-510834 A KR 10-1358289 B1 KR 10-2008-0072632 A TW 1395409 B US 8112054 B2 WO 2007-037991 A2 WO 2007-037991 A3	11/06/2008 12/03/2009 06/02/2014 06/08/2008 01/05/2013 07/02/2012 05/04/2007 18/10/2007
JP 2007-116488 A	10/05/2007	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H03L 7/089(2006.01)i, H03L 7/099(2006.01)i, H03L 7/093(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H03L 7/089; H03L 7/183; H03L 7/00; H03L 7/197; G11C 11/407; H03K 5/14; H03L 7/093; H04B 1/06; H04B 1/18; H03L 7/099

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 위상, 동기, 피드백, 전압, 제어, 하강, 상승, 펄프, 주파수

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2011-0078477 A (주식회사 동부하이텍) 2011.07.07 단락 [0007]-[0035], 청구항 1-3 및 도면 1-4 참조.	1-3
Y		4-21
Y	KR 10-2010-0137838 A (삼성전기주식회사) 2010.12.31 단락 [0011]-[0046] 및 도면 3-6 참조.	4-13, 21
Y	WO 03-061130 A1 (CIRRUS LOGIC, INC.) 2003.07.24 단락 [0036]-[0050], 청구항 1-10 및 도면 2-6 참조.	7-21
A	US 2007-0082635 A1 (MARK R. GEHRING 등) 2007.04.12 요약, 단락 [0017]-[0057] 및 도면 1A-3 참조.	1-21
A	JP 2007-116488 A (OKI ELECTRIC INDUSTRY CO., LTD. 등) 2007.05.10 요약, 단락 [0020]-[0048] 및 도면 2-4 참조.	1-21

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2017년 01월 09일 (09.01.2017)

국제조사보고서 발송일

2017년 01월 10일 (10.01.2017)

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

이은규

전화번호 +82-42-481-3580



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2011-0078477 A	2011/07/07	없음	
KR 10-2010-0137838 A	2010/12/31	KR 10-1193344 B1 US 2010-0321120 A1 US 7973606 B2	2012/10/26 2010/12/23 2011/07/05
WO 03-061130 A1	2003/07/24	AT 428224 T AU 2003-207487 A1 EP 1466410 A1 EP 1466410 A4 EP 1466410 B1 EP 1858164 A1 JP 04349910 B2 JP 2005-532710 A US 2003-0128074 A1 US 2004-0095196 A1 US 6690240 B2 US 6828864 B2	2009/04/15 2003/07/30 2004/10/13 2005/03/23 2009/04/08 2007/11/21 2009/10/21 2005/10/27 2003/07/10 2004/05/20 2004/02/10 2004/12/07
US 2007-0082635 A1	2007/04/12	EP 1929632 A2 JP 2009-510834 A KR 10-1358289 B1 KR 10-2008-0072632 A TW I395409 B US 8112054 B2 WO 2007-037991 A2 WO 2007-037991 A3	2008/06/11 2009/03/12 2014/02/06 2008/08/06 2013/05/01 2012/02/07 2007/04/05 2007/10/18
JP 2007-116488 A	2007/05/10	없음	