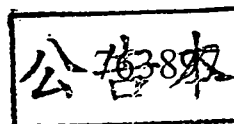


此處由本局於收
文時黏貼條碼



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95143246

※申請日期：95 年 11 月 22 日

※IPC 分類：

H 05 K 1/02
H 05 K 3/46 (2006.01)
H 04 N 5/66 (2006.01)

一、發明名稱：

(中) 顯示模組及使用顯示模組之電子裝置

(英) Display module and electronic device using the same

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 黑川義元

(英) KUROKAWA, YOSHIYUKI

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/12/02 ; 2005-350046 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：顯示模組及使用顯示模組之電子裝置

本發明提供一種顯示模組，其包括：一堆疊式印刷電路板；以及一安裝於該此堆疊式印刷電路板上之一控制電路。此堆疊式印刷電路板包括：至少一第一印刷佈線板；一第二印刷佈線板；以及設置在該此第一印刷佈線板與此第二印刷佈線板間之一撓性絕緣基板。此撓性絕緣基板包括至少一第一連接部份與一第二連接部份。一顯示面板被電性連接至此第一連接部份與此第二連接部份之一。此控制電路包括一記憶體。此控制電路依據儲存於此記憶體中之一資料，將一電氣信號供應至此第一連接部份與此第二連接部份之一。

六、英文發明摘要

發明之名稱：**DISPLAY MODULE AND ELECTRONIC DEVICE USING THE SAM.**

A display module is provided, which comprises a stacked printed circuit board, and a control circuit mounted on the stacked printed circuit board. The stacked printed circuit board includes at least a first printed wiring board, a second printed wiring board, and a flexible insulating substrate interposed between the first printed wiring board and the second printed wiring board. The flexible insulating substrate includes at least a first connecting portion and a second connecting portion. A display panel is electrically connected to one of the first connecting portion and the second connecting portion. The control circuit includes a memory. The control circuit supplies an electrical signal to the one of the first connecting portion and the second connecting portion in accordance with a data stored in the memory.

七、指定代表圖：

(一)、本案指定代表圖為：第(1)圖

(二)、本代表圖之元件符號簡單說明：

- 101：顯示面板
- 102：堆疊式印刷電路板
- 103：顯示部份
- 104：連接端子
- 106：第一連接邊緣
- 107：第二連接邊緣
- 109：控制器
- 111：電源電路
- 112：中央處理單元
- 113：第三連接邊緣
- 114：連接器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(1)

九、發明說明

【發明所屬之技術領域】

本發明一般有關於一種顯示模組，與使用此顯示模組之電子裝置。本發明更尤其有關於一種具有顯示面板之顯示模組，此面板所包括之薄膜電晶體（TFT）使用半導體薄膜作為主動層，以及有關於一種使用此種顯示模組之電子裝置。

【先前技術】

進年來，正在積極進行有關於顯示面板之研究與發展，此面板所包括之薄膜電晶體（TFT）具有多晶矽薄膜作為主動層，其作為在像素部份或主動矩陣式顯示面板中之切換元件，其中，此用於驅動像素之此等電路形成於此像素部份之周圍中。

此具有以上說明之多晶矽薄膜之顯示面板最大優點如同以下說明：其為薄；其為薄、重量輕、且具有低功率消耗。運用此等優點，使用此具有多晶矽薄膜之顯示面板作為在一電子裝置中之顯示面板，其例如為可攜式資訊處理裝置，而典型地為筆記型個人電腦或手持式遊樂器。

在安裝此種顯示面板之電子裝置中，通常安裝一印刷佈線板（PWB），其包括：複數個大型積體電路（LSI）晶片、電容器元件、電阻器元件、線圈元件、以及電力供應元件等（參考專利文件 1：日本公開專利申請案號 2004-252339）。通常，一印刷佈線板經由一撓性印刷佈

(2)

線板（以下稱爲 FPC）而連接至一顯示面板。在以下，將此由一顯示面板、一 FPC、以及一印刷佈線板所構成之一物件組合在一起所構成之物件稱爲一顯示模組。作爲此種顯示模組之例子爲：液晶顯示面板（參考專利文件 1）、或自行發光顯示面板（參考專利文件 1：日本公開專利申請案號 2004-354684）。

此外，有人建議一種其中將印刷佈線板與 FPC 組合之堆疊式印刷電路板（參考專利文件 1：日本公開專利申請案號 2003-17852）。此爲一種印刷電路板，其中一 FPC 與一印刷佈線板形成一整合組件，此對應於正常 FPC 之部份形成於一撓性絕緣基板上，以及此對應於正常印刷佈線板之部份成於一絕緣硬基板上。此堆疊式印刷電路板所具有撓性絕緣基板，其內層具有可彎曲性。此堆疊式印刷電路板是由下列所構成：FPC，在其上形成預先確定之佈線電路；以及佈線板，其藉由在絕緣硬基板之外層上形成電路製成，而將 FPC 夾於其間。將此堆疊式印刷電路板切割且處理成預先確定之輪廓形狀。

【發明內容】

在第 3 圖中顯示一顯示模組之第一傳統例。在此顯示模組中，此顯示面板 301 與印刷佈線板藉由 FPC 302 而彼此連接。此顯示面板 301 爲一液晶面板、其藉由將一液晶層設置於一對基板間而形成，一電致發光（EL）面板、其中配置有機 EL 元件等，且具有顯示部份 304。控制器 307

(3)

、記憶體 308、電力供應電路 309、以及中央處理單元 310 等包括於此印刷佈線板 303 中。此顯示面板 301 與 FPC 302 藉由熱固化樹脂 311 而彼此連接。此印刷佈線板 303 經由一連接器 312 而連接至 FPC 302。將印刷佈線板 303 之第一接腳或第一插頭或此 FPC 302 之第二接腳或第二插頭之至少之一插入於連接器 312 中。

此顯示模組之第二傳統例使用在第 4 圖中所示之堆疊式印刷電路板。在此第 4 圖中之堆疊式印刷電路板 401 藉由以下方式設置 FPC 402 而形成結構：藉由在玻璃環氧樹脂之樹脂上印刷佈線電路所形成印刷佈線板間之一聚亞醯胺薄膜上印刷佈線電路而設置。控制器 307、記憶體 308、電力供應電路 309、以及中央處理單元 310 等包括於此堆疊式印刷佈線板 401 中。此顯示面板 301 具有顯示部份 304。此顯示面板 301 與 FPC 402 藉由熱固化樹脂 311 而彼此連接。此外，此顯示面板 301 與此堆疊式印刷佈線板 401 藉由 FPC 402 而彼此連接。

然而，關於傳統之顯示模組，在其上安裝控制器等之印刷佈線板之佈線組態、FPC 之電路組態、以及連接器部份之接腳數目為固定，以致於每次產品規格改變時，須要作設計改變。此外，印刷佈線板與顯示面板之連接方向必須根據電子裝置例如蜂巢電話之模式而改變。

這即是，對於傳統之顯示模組而言，即使在設計中稍微改變，其須要從頭開始設計此印刷佈線板，這會佔用發展時間且導致製造成本增加。此種問題並無法僅藉由改善

(4)

其各此等部份而解決。

由於上述問題，本發明之目的為提供一種顯示模組，其所具有控制器可以改變此印刷佈線板中邏輯電路之功能與組態，且具有複數個連接端子用於連接此印刷佈線板與顯示面板，且能夠彈性響應於：信號處理功能、印刷佈線板之輸出方向、或具有此種顯示模組之電子裝置中之改變。

本發明之一特徵為一顯示模組，其包括：一堆疊式印刷電路板，與安裝於此堆疊式印刷電路板上之控制電路。此堆疊式印刷電路板包括：一第一印刷佈線板、一第二印刷佈線板、以及設置於此第一印刷佈線板與第二印刷佈線板間之撓性絕緣基板。此撓性絕緣基板包括：第一連接邊緣（亦稱為第一連接部份），以及第二連接邊緣（亦稱為第二連接部份）。此第一連接邊緣可以連接至第一顯示面板，且此第二連接邊緣可以連接至第二顯示面板。此控制電路包括一裝置，用於改變此供應至第一連接邊緣與第二連接邊緣之電氣信號。此控制電路包括一裝置，用於將電氣信號供應至第一連接邊緣與第二連接邊緣。

在上述之顯示模組中，此第一顯示面板之連接邊緣之連接端子（亦稱為端子）可以具有用於：連接至第一連接邊緣之連接端子（亦稱為端子）之結構。此外，此第二顯示面板之連接邊緣之連接端子（亦稱為端子）可以具有用於：連接至第二連接邊緣之連接端子（亦稱為端子）之結構。

(5)

本發明之一特徵爲一顯示模組，其包括：一堆疊式印刷電路板，與安裝於此堆疊式印刷電路板上之控制電路。此堆疊式印刷電路板包括：一第一印刷佈線板、一第二印刷佈線板、以及設置於此第一印刷佈線板與第二印刷佈線板間之撓性絕緣基板之至少之一。此撓性絕緣基板包括：一第一連接部份與一第二連接部份之至少之一。此第一顯示面板與此第二顯示面板之至少一個電性連接至第一連接部份與一第二連接部份之一。此控制電路包括一記憶體。此控制電路根據儲存在此記憶體中之資料，將此電氣信號供應至此第一連接部份與此第二連接部份之一。此儲存於此記憶體中之資料是關於：包括於此控制電路中一邏輯電路之功能與組態。

本發明之另一特徵爲一顯示模組，其包括：一堆疊式印刷電路板，與安裝於此堆疊式印刷電路板上之控制電路。此堆疊式印刷電路板包括：一第一印刷佈線板、一第二印刷佈線板、以及設置於此第一印刷佈線板與第二印刷佈線板間之撓性絕緣基板。此撓性絕緣基板包括： n ($n \geq 2$) 個連接邊緣，各此等 n 個連接邊緣可以連接至一顯示面板。此控制電路包括一裝置，用於改變此供應至連接此等連接邊緣之電氣信號，此等連接邊緣由 n 個連接邊緣連接至此顯示面板。此控制電路包括一裝置，用於將電氣信號僅供應至此等連接邊緣，其由 n 個連接邊緣連接至此顯示面板。

本發明之顯示模組可以藉由使用：此第一連接邊緣與

(6)

第二連接邊緣之一或兩者，而連接至此顯示面板。在此情形中，當僅使用此第一連接邊緣與第二連接邊緣之一時，可以提供一種裝置，其可以停止供應電氣信號至：未連接至此顯示面板之此連接邊緣。

本發明之顯示模組可以改變一邏輯電路之功能與組態，且包括一控制電路（以下稱為控制器），其由於此邏輯電路之功能與組態之改變，而改變此供應至連接邊緣之電氣信號。可以提供一資訊產生裝置，以產生關於功能與組態之資訊，其根據此第一輸入資訊與第二輸入資訊，以判斷此控制電路之一邏輯電路之功能與組態；此第一輸入資訊代表由此控制電路所提供電氣信號之規格，以及此第二輸入資訊代表此用於輸出電氣信號之輸出端子之設置資訊。此有關於功能與組態之資訊是儲存於：安裝於堆疊式印刷電路板上唯讀記憶體（以下稱為 ROM）中，或在此控制電路中之 ROM 中。

本發明為一種電子裝置，其包括一種具有上述結構之顯示模組。

根據本發明，此堆疊式印刷電路板可以共同使用於：在一顯示模組中具有不同規格之此等顯示面板，以及可以降低此顯示模組之發展成本或製造成本。此外，藉由提供用於堆疊式印刷電路板之複數個連接邊緣，且製成可以改變一邏輯電路之功能與組態之一控制器，而可以選擇在何處輸入信號，可以根據此殼體之尺寸與模式將此具有顯示面板之連接結構最適化。因此，此顯示模組可以精簡地置

(7)

入於一電子裝置中。此種效應在電子裝置設計中提供彈性，且使得可以提供具有高品質外觀之電子裝置。此外，藉由安裝此種顯示模組，而可以提供價廉且高性能表現之電子裝置。

【實施方式】

以下參考所附圖式說明本發明之實施模式。然而，本發明可以各種模式實施，且熟習此技術人士瞭解，此等模式與細節可以各種方式改變而不會偏離本發明之精神與範圍。因此，本發明並不可以被解釋為受限於此實施模式之以下說明。在用於說明此實施模式之所有此等圖式中，此相同之參考號碼使用於代表此等相同部份或具有相同功能之此等部份，且可以省略重複說明。

現在參考第 1、2、以及 11 圖說明本發明顯示面板之實施模式。第 1、2、以及 11 圖為本發明之顯示模式之組態圖。

第 1 圖顯示之顯示模組包括：一堆疊式印刷電路板 102，與一第一顯示面板 101。將一控制器 109、一記憶體 110、一電力供應電路 111、以及一中央處理單元（CPU）安裝於此堆疊式印刷電路板 102 上。此堆疊式印刷電路板 102 具有一結構，其中，一撓性絕緣基板設置在一第一印刷佈線板與一第二印刷佈線板之間。此撓性絕緣基板藉由將一佈線電路印刷在一聚亞醯胺薄膜、一芳族聚胺（aramid）薄膜、一玻璃環氧樹脂、一液晶聚合物等上

(8)

而形成。各此等第一印刷佈線板與第二印刷佈線板是藉由將佈線電路印刷在例如玻璃環氧樹脂樹脂之絕緣硬基板上而形成。此以上說明之撓性絕緣基板對應於通常顯示模組之 FPC。這即是，此堆疊式印刷電路板包括一 FPC。

在此等安裝於堆疊式印刷電路板 102 上之物件中，此控制器 109 產生用於驅動顯示面板 101 所須之一電氣信號，且從一輸入與輸出端子輸出信號。此記憶體使用作為用於影像顯示之一畫面記憶體、或用於 CPU 112 之工作區域。電力供應電路 111 將電源電壓供應至此控制器 109、記憶體 110、以及 CPU 112，且亦供應用於驅動顯示面板 101 所須之電源電壓。此 CPU 112 實施影像處理、以及使用者應用處理等。

在第 1 圖中，第一連接邊緣 106 與第二連接邊緣 107 從此堆疊式印刷電路板 102 在不同方向延伸，而作為與此顯示面板之連接部份。此外，此用於與另一印刷佈線板連接之第三連接邊緣 113、從此堆疊式印刷電路板 102 之另一側延伸。此第三連接邊緣 113 電性連接至連接器 114。

第 11 圖顯示此種堆疊式印刷電路板 102 之橫截面。此種堆疊式印刷電路板 102 具有一結構，其中，第一印刷佈線板 120 與第二印刷佈線板 121 將一撓性絕緣基板夾於其間。此撓性絕緣基板之第一連接邊緣 106 連接至第一顯示面板 101。此第一印刷佈線板 120、撓性絕緣基板、以及第二印刷佈線板 121 以黏著劑 122 彼此固定。此等印刷電路板經由導電材料 215 而彼此電性連接。此等組件例如

(9)

控制器 109 安裝於堆疊式印刷電路板 102 之表面上。藉由將複數個印刷佈線板堆疊以形成佈線，可以減少此用於導入佈線以形成電路所須之實質面積（堆疊式印刷電路板 102 之投影區域），而導致微形化。

在此第一連接邊緣 106 中，可以確保此用於具有第一顯示面板 101 之連接部份之空間自由。因此，由於此第一顯示面板 101 之彈性，可以在某種範圍（此第一連接邊緣 106 可以彎曲之範圍）中自由地設定：此堆疊式印刷電路板 102 與此第一顯示面板 101 間之空間或角度。應注意，此在第 11 圖中所顯示堆疊式印刷電路板之橫截面結構僅為一例，且可以適當地改變：此被堆疊佈線板之數目、佈線連接結構等。

在第 1 圖中，可以使用各種面板作為顯示面板 101，例如：一液晶面板、一電致發光（EL）面板、一電子墨水（對比媒體，其對比藉由所施加電壓而改變）面板、一使用電上色材料之顯示面板、一使用電子源元件（FED）之顯示面板、或一使用電漿放電之顯示面板（PDP）。

在第 1 圖中，此第一顯示面板 101 具有矩形顯示部份 103，其在垂直方向為長。因此，此第一顯示面板 101 之主體亦具有矩形形狀，且其在垂直方向為長，且此第一連接邊緣 106 之連接端子 104 是設置在其短側上。取決於顯示部份 103 之像素之數目、顯示顏色、以及顯示方法，而可以適當設定此在端子 104 中端子之數目與配置間距。例如，此所須連接端子之數目可以取決於：用於此顯示部份

(10)

之電力線數目或視訊信號線之數目而改變。

在另一方面，在第 2 圖中，此第二顯示面板 201 具有矩形顯示部份 203，其在水平方向為長，且一連接端子 204 設置在此面板之長側上。即使在此種情形中，可以使用第二連接邊緣 107，用於連接此堆疊式印刷電路板 102 與此第二顯示面板 201。此第二連接邊緣 107 具有連接端子 204。藉由使得此連接端子數目與此等端子之配置間距在此堆疊式印刷電路板之第一連接邊緣與第二連接邊緣之間變化，可以將相同之堆疊式印刷電路板 102 應用至具有不同規格之面板。

在此情形中，是由控制器 109 實施此輸出至此等從堆疊式印刷電路板 102 延伸之複數個連接端子之信號之切換。特定而言，此可以任意設定邏輯電路之功能與組態、以及輸入與輸出形式之半導體積體電路，構成此控制器 109。更特定而言，將一場可規劃閘陣列（FPGA）、一可規劃邏輯裝置（PLD）、或一複變可規劃邏輯裝置（CPLD）使用於一控制器 109。對於 FPGA、PLD、以及 CPLD，此有關於此邏輯電路之功能與組態之資訊是儲存於 ROM 中，此 ROM 是在一控制器中或為一外部 ROM。藉由改變在 ROM 中之資料，而可以改變此控制器之邏輯電路之功能與組態，且可以改變此控制器之輸入與輸出端子之功能與組態。因此，可以任意地改變此等電氣信號。

在此實施模式中，使用 ROM 57 作為記憶體媒體，而用於儲存有關此邏輯電路之功能與組態之資訊；然而，本

(11)

發明並不受限於此。使用以下之一作為記憶體媒體：靜態隨機存取記憶體（SRAM）、鐵電隨機存取記憶體（FeRAM）、可規劃唯讀記憶體（PROM）、電性可規劃唯讀記憶體（EPROM）、電性可拭除可規劃唯讀記憶體（EEPROM）、以及快閃記憶體。較佳使用 EPROM 或 EEPROM。

此儲存於 ROM 中之資料可以由軟體裝置（以下稱為軟體或邏輯綜合布局路由工具）。例如，此有關用於驅動此連接至一連接邊緣之顯示面板所須之電氣信號計時與邏輯電路之第一輸入資訊，是以硬體描述語言（以下稱為 HDL）撰寫；以及將此所撰寫有關輸入與輸出電氣信號之輸入與輸出端子布局資訊之第二輸入資訊、給予邏輯綜合布局路由（routing）工具，以致於可以產生儲存於 ROM 中之資料。然後，藉由儲存此資料，此所想要的邏輯電路可以由使用作為控制器 109 之 FPGA、PLD、或 CPLD 建構。請注意，此儲存於 ROM 中之資料是有關於此邏輯電路之功能與組態之資訊。

此控制器 109 可以由可以改變此邏輯電路之功能與組態之半導體裝置所構成，而無須受限於 FPGA、PLD、或 CPLD。以上所說明之半導體裝置藉由將控制器 109 中電路電性地短路、或將邏輯電路之佈線絕緣，而改變此邏輯電路之功能與組態，因此可以任意改變此用於驅動顯示面板所須之電氣信號。

在此處，此用於將邏輯電路之電路電性地短路、或將

(12)

邏輯電路之佈線絕緣之資料，可以由軟體裝置（以下稱為邏輯綜合短路絕緣工具）產生。例如，此有關用於驅動此連接至一連接邊緣之顯示面板所須之電氣信號計時與邏輯電路之第一輸入資訊，是以硬體描述語言（以下稱為 HDL）撰寫；以及撰寫有關輸入與輸出電氣信號之輸入與輸出端子布局資訊之第二輸入資訊，是給予邏輯綜合布局絕緣工具，以致於可以產生將此邏輯電路之電路電性地短路、或將邏輯電路之佈線絕緣之資料。

應注意可以對於控制器 109 使用：半導體裝置，其一部份包括類似功能，例如特殊應用積體電路（ASIC）；閘極陣列等，其一部份包括 FPGA、PLD、或 CPLD。

以此方式，本發明之顯示模組可以任意地改變：此供應至連接端子之電氣信號，而無須改變硬體例如控制器 109 之實體形狀或電性連接。

藉由使用以上說明之結構，此堆疊式印刷電路板可以共同使用於在一顯示模組中具有不同規格之顯示面板，以及可以降低此顯示模組之研發成本與製造成本。此外，藉由提供此用於堆疊式印刷電路板之複數個連接邊緣、且製成此可以改變邏輯電路之功能與組態之控制器，而可以選擇在何處輸出一信號，而此具有顯示面板之連接結構可以根據此殼體之尺寸與模式而最適化。

在此處，在第 1 圖結構之情形中。這即是，當此第一顯示面板僅連接至第一連接邊緣 106 時，此等用於驅動此第一顯示面板所須之電氣信號例如控制信號與影像信號，

(13)

是由第一連接邊緣 106 之連接端子供應至第一顯示面板 101。然後可以改變此邏輯電路之功能與組態，以致於並未將來自第二連接邊緣 107 電氣信號供應至第一顯示面板 101。

這即是，此有關用於驅動此第一顯示面板 101 所須之電氣信號之第一輸入資訊，是以硬體描述語言（以下稱為 HDL）撰寫；以及將此有關輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局路由工具，而產生儲存於 ROM 中之資料，以及可以將資料儲存於所產生之 ROM 中。在此時，此儲存於 ROM 中之資料為此資訊：並未從第二連接邊緣 107 之連接端子供應電氣信號。第二連接邊緣 107 成為並不須要，因此可以將其去除。

此外，在第 2 圖結構之情形中。這即是，當此第二顯示面板 201 連接至第二連接邊緣 107 時，此等用於驅動此第二顯示面板 201 所須之電氣信號例如控制信號與影像信號，是由第二連接邊緣 107 之連接端子供應。然後，此儲存於 ROM 中之資料為此資訊：並未從第一連接邊緣 106 之連接端子供應電氣信號。

這即是，此有關用於驅動此第二顯示面板 201 所須之電氣信號之第一輸入資訊，是以硬體描述語言（HDL）撰寫；以及此有關用於輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局加強（rooting）工具，而產生儲存於 ROM 中之資料，以及可以將資料儲存於 ROM 中。在此時，此儲存於 ROM 中之資料為此資訊

(14)

：並未從第一連接邊緣 106 之連接端子供應電氣信號。第一連接邊緣 106 成為並不須要，因此可以將其去除。

此外，當將第一顯示面板 101 與第二顯示面板 201 連接至各連接至第一連接邊緣 106 與第二連接邊緣 107 時，可以改變此邏輯電路之功能與組態，以致於此用於驅動第一顯示面板 101 與第二顯示面板 201 所須之電氣信號例如控制信號與影像信號，各由第一連接邊緣 106 與第二連接邊緣 107 之連接端子所供應。這即是，此儲存於 ROM 中之資料是藉由使用以下物件而產生：第一輸入資訊，關於此資訊將上述功能以 HDL 撰寫；第二輸入資訊，用於電氣信號之輸入與輸出；以及邏輯綜合布局加強工具，且可以將此資料儲存於 ROM 中。應注意在此情形中可以形成具有兩個螢幕顯示功能之顯示模組。

此外，可以使用一種結構，其中複數個不同之顯示面板，而不僅此第一顯示面板 101 可以連接至第一連接邊緣 106。這即是，可以使用此結構，其中，此第三顯示面板與此第四顯示面板各連接至第一連接邊緣 106。

在此處，各此等第三與第四面板所具有連接端子，其實體佈局與第一連接邊緣 106 之連接端子之實體佈局相同。此外，當此連接是以熱固化樹脂所製成時，可以將第一連接邊緣 106 之連接端子與此等顯示面板之連接端子電性連接。

此外，可以使用一種結構，其中複數個不同之顯示面板，而不僅此第二顯示面板 201、可以連接至第二連接邊

(15)

緣 107。這即是，可以使用此結構，其中，此第五顯示面板與此第六顯示面板各連接至第二連接邊緣 107。

在此處，各此等第五與第六面板所具有連接端子，其實體佈局與第二連接邊緣 107 之連接端子之實體佈局相同。此外，當此連接是以熱固化樹脂 211 所製成時，可以將第二連接邊緣之連接端子與此等顯示面板之各連接端子電性連接。此種情形可以藉由改變此控制器 109 之邏輯電路之功能與組態而處理。這即是，此有關用於驅動此等顯示面板所須之電氣信號之第一輸入資訊，是以硬體描述語言（HDL）撰寫；以及此有關輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局加強工具，而產生儲存於 ROM 中之資料，以及可以將此資料儲存於 ROM 中。

應注意，當此等具有不同規格之顯示面板連接至相同之連接邊緣時，則可以存在此種情形，不僅是電性規格例如如此用於驅動顯示面板所須之電氣信號之時序（timing）不同，而且此供應電氣信號之佈線數目亦不同。在此種情形中，此等連接端子可以根據此提供一顯示面板電氣信號之佈線數目，而設置在此連接邊緣中；此顯示面板在可以連接至此連接邊緣之此等顯示面板中須要最多佈線，且各電性連接至此控制器 109 之輸入與輸出端子。當使用此種結構、且此顯示面板須要最少佈線數目以供應用於驅動此連接至連接邊緣之顯示面板時，此連接至並不須要佈線之控制器 109 之輸入與輸出端子，則並未被使用。

(16)

而且，在以上說明之情形中，此有關用於驅動此連接至連接邊緣之此等顯示面板所須之電氣信號之第一輸入資訊，是以硬體描述語言（HDL）撰寫；以及此有關輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局加強工具，而產生儲存於 ROM 中之資料，以及可以將資料儲存於 ROM 中。

雖然，在此實施模式中說明在此撓性絕緣基板上具有兩個連接邊緣之堆疊式印刷電路板。此等連接邊緣之數目並不限於 2。這即是。此顯示模組在此撓性絕緣基板上可以具有 n ($n \geq 2$) 個連接邊緣，以致於可以製成可連接至各此等 n 個連接邊緣之顯示面板。在此情形中，此顯示面板連接至：此來自在包括於此顯示模組中之 n 個連接邊緣中之各一或更多個任意連接邊緣，且可以改變此邏輯電路之功能與組態，以致於將用於驅動此顯示面板所須之電氣信號、例如控制信號與影像信號提供給：僅連接至此顯示面板之此等連接邊緣之此等連接端子，以致於並不將電氣信號供應至其他連接邊緣之連接端子。應注意，此所連接顯示面板之規格並不限於一種。

這即是，此有關用於驅動此等連接至任意連接邊緣之顯示面板所須之電氣信號之第一輸入資訊，是以硬體描述語言（HDL）撰寫；以及此有關輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局加強工具，而產生儲存於 ROM 中之資料，以及可以將資料儲存於 ROM 中。

(17)

在此處，連接至 n 個連接邊緣之各此等顯示面板所具有連接端子之實體佈局與：其所連接各此等連接邊緣之連接端子之實體佈局相同。此外，當此連接是以熱固化樹脂所製成時，此顯示面板之此等連接端子與此連接邊緣之此等連接端子彼此電性連接。在此時，此並未連接顯示器之連接端子之連接端子並不須要，因此可以將其去除。

此外，通常，可以製成一顯示模組將具有 m 種規格之此等顯示面板連接至一連接邊緣。在此情形中，可以改變此邏輯電路之功能與組態，根據此等所連接之顯示面板之規格，將用於驅動此等顯示面板所須之電氣信號例如控制信號與影像信號提供至一連接邊緣。

這即是，此有關用於驅動此等顯示面板所須之電氣信號之第一輸入資訊，是以硬體描述語言（HDL）撰寫；以及此有關輸入與輸出電氣信號之輸入與輸出端子布局之第二輸入資訊給予邏輯綜合布局加強工具，而產生儲存於 ROM 中之資料，以及可以將資料儲存於 ROM 中。在此處，連接至此連接邊緣之各此等 m 個顯示面板所具有連接端子之實體佈局與：其所連接邊緣中之連接端子之實體佈局相同。此外，當此連接是以熱固化樹脂所製成時，此顯示面板之此等連接端子與此連接邊緣之此等連接端子彼此電性連接。

在具有以上說明結構之本發明之顯示模組中，可以共同使用一印刷佈線板，而用於具有不同規格之顯示面板，且可以降低此顯示模組之研發成本與製造成本。因此，可

(18)

以提供價廉且高性能表現之顯示模組。此外，藉由安裝此種顯示模組可以提供價廉且高性能表現之電子裝置。

「實施例 1」

在此實施例中，參考第 5 圖以說明此在實施模式中所說明本發明之顯示模組之電路組態。第 5 圖為電路圖，用於詳細說明有關於邏輯電路與控制器之輸入與輸出端子中之變化，其為本發明顯示模組之特徵部份。應注意在此實施模式中所說明與第 1 與 2 圖相同部份是以相同參考號碼表示，且將省略其重複說明。

在第 5 圖中，控制器 109 包括：邏輯電路 506、ROM 507、以及第 1 至第 26 輸入與輸出端子 511 至 536。此第一連接邊緣 106 連接至第一顯示面板 101。此第一連接邊緣 106 是由第一至第五連接端子 541 至 545 所構成。此第二連接邊緣 107 連接至第二顯示面板 201。此第二連接邊緣 107 是由第六至第十連接端子 546 至 550 所構成。第一至第四輸入與輸出端子 511 至 514 電性連接至安裝此顯示模組之電子裝置之系統 560。

特定而言，各此等第 1 至第 4 輸入與輸出端子 511 至 514 電性連接至一使用者介面或另一印刷佈線板。各此第 5 至第 10 輸入與輸出端子 515 至 520 電性連接至 CPU 112。各此等第 11 與 13 輸入與輸出端子 521 至 523 電性連接至記憶體 110。第 14 至 18 輸入與輸出端子 524 至 528 各電性連接至第 1 至第 5 連接端子 541 至 545。此第 19 至

(19)

23 輸入與輸出端子 529 至 533 各電性連接至第 6 至第 10 連接端子 546 至 550。

各此等第 24 至第 26 輸入與輸出端子 534 至 536 電性連接至 ROM 寫入器 570，其可以改變此儲存於 ROM 507 中之資料。此 ROM 寫入器可以包括於安裝此顯示模組之電子裝置中。以替代方式，可以使用一種結構，其中，各此等第 24 至第 26 輸入與輸出端子 534 至 536 電性連接至 ROM 寫入器僅有在以下情況中連接至外部 ROM 寫入器：當此儲存於 ROM 507 中之資料改變，以致於資料改變時。

應注意，使用 ROM 507 作為記憶體媒體，用於儲存在此實施模式中有關於邏輯電路之功能與組態之資訊；然而，本發明並不限於此。可以使用 SRAM、FeRAM、EPROM、EEPROM、以及快閃記憶體之一作為記憶體媒體。較佳使用 EPROM 或 EEPROM。

應注意，此在第 5 圖中所示在此控制器 109 中輸入與輸出端子之數目僅為一例，其取決於實際實施模式可以為任何數目。此特定數目可以在不偏離本說明書所揭示內容之範圍中由實施者適當地決定。

此控制器 109 之邏輯電路 506 之功能與組態是由儲存在 ROM 507 中之資料決定。藉由改變儲存於 ROM 507 中之資料，而可以改變控制器 109 之邏輯電路 506 之功能與組態。作為邏輯電路 506 之功能與組態，可以自由改變此由各第 1 至第 26 輸入與輸出端子 511 至 536、以及控制器

(20)

之邏輯電路所供應電氣信號之時序。因此，可以改變供應此電氣信號之輸入與輸出端子之位置。應注意，雖然此種情形為，此 ROM 507 是包括於第 5 圖中所示之控制器 109 中，此 ROM 可以安裝於與此控制器分開之堆疊式印刷電路板 102 上。此外，雖然在此實施例中所說明之情形之例為，此控制器 109 之邏輯電路 506 之功能與組態是在將資料儲存於 ROM 507 中之後改變，此控制器 109 可以由一種半導體裝置所構成，其可以藉由將此控制器 109 之邏輯電路 506 之電路電性短路或將其佈線絕緣，而改變此邏輯電路之功能與組態。例如，特殊應用積體電路（ASIC）或閘極陣列、其一部份包括 FPGA、PLD、或 CPLD 可以構成控制器 109。

在此具有上述結構之本實施例之顯示模組中，可以共同使用此堆疊式印刷電路板，而用於具有不同規格之顯示面板，以及可以降低此顯示模組之研發成本與製造成本。因此，可以提供價廉與高性能表現之顯示模組。此外，藉由安裝此種顯示模組，可以提供價廉與高性能表現之顯示模組。

「實施例 2」

在一實施模式中說明本發明顯示模組之電路組態之例，其與在實施例 1 中所說明者不同，現在參考第 6 圖說明。第 6 圖為電路圖，用於詳細說明有關一控制器之邏輯電路以及輸入與輸出端子之中之改變，此為本發明顯示模組

(21)

之一特徵部份。此外，各此等第 19 至第 23 輸入與輸出端子 529 至 533 並未電性連接至一連接端子。應注意，此在實施模式中所描述第 1 與 2 圖中、以及在實施例 1 中所描述第 5 圖相同之部份，可以由相同之參考號碼而表示，且省略其重複說明。

應注意，此儲存於 ROM 507 中之資料為一種資訊：此第 19 至第 23 輸入與輸出端子 529 至 533 並未電性連接至一連接端子。應注意，ROM 507 使用作為記憶體媒體，用於儲存在此實施模式中有關於邏輯電路之功能與組態之資訊；然而，本發明並不受限於此。可以使用 SRAM、FeRAM、EPROM、EEPROM、以及快閃記憶體之一作為記憶體媒體。較佳使用 EPROM 或 EEPROM。

在第 6 圖中，此第 14 個輸入與輸出端子 524 電性連接至第一連接端子 541 與第六連接端子 546。以相同方式，此等第 15 至 18 個輸入與輸出端子 525 至 528 各電性連接至：第 2 至第 5 連接端子 542 至 545，以及第 7 至第 10 連接端子 547 與 550。此在第 6 圖中顯示模組之電路組態與在實施例 1 中說明第 5 圖中所示電路組態以上述方式不同。

如同以上說明，此第一連接邊緣 106 之連接端子與第二連接邊緣 107 之連接端子，從相同之輸入與輸出端子接收共同之電氣信號，因而，可以減少在堆疊式印刷電路板上佈線之數目。因此，可以有效地降低此堆疊式印刷電路板之設計費用與製造成本。

(22)

應注意，在第 6 圖中所示控制器 109 之輸入與輸出端子之數目僅為一例，其可以取決於實際實施例模式而為任何數目。此特定數目可以在不偏離本說明書所揭示內容之範圍中由實施者適當地決定。

在此具有上述說明結構之此實施例之顯示模組中，可以共同使用堆疊式印刷電路板，而用於具有不同規格之此等顯示面板，且可以降低此顯示模組之研發成本與製造成本。因此，可以提供價廉與高性能表現之顯示模組。此外，藉由安裝此種顯示模組，可以提供價廉與高性能表現之電子裝置。

「實施例 3」

在此實施例中，在一實施模式中說明本發明顯示模組之電路組態之例，其與在實施例 1 與 2 中所說明者不同，現在參考第 7 圖說明。第 7 圖為電路圖，用於詳細說明有關一控制器之邏輯電路以及輸入與輸出端子之中之改變，此為本發明顯示模組之一特徵部份。應注意，此以實施模式所描述第 1 與 2 圖中、在實施例 1 中所描述第 5 圖、以及在實施例 2 中所描述第 6 圖相同之部份，可以由相同之參考號碼而表示，且將其重複說明省略。

在第 7 圖中，此第 14 至 16 輸入與輸出端子 524 至 526 各電性連接至第 1 至第 3 連接端子 541 至 543。此第 19 至 21 輸入與輸出端子 529 至 531 各電性連接至第 6 至第 8 連接端子 546 至 548。此第 17 輸入與輸出端子 527 電

(23)

性連接至第 4 連接端子 544 與第 9 連接端子 549。此第 18 輸入與輸出端子 528 電性連接至第 5 連接端子 545 與第 10 連接端子 550。此外，此第 22 輸入與輸出端子 532 與第 23 輸入與輸出端子 533 並未電性連接至一連接端子。以上述方式，此在第 7 圖中顯示模組之電路組態、在實施例 1 中所描述在第 5 圖中所顯示電路組態、以及在實施例 2 中所描述在第 6 圖中所顯示電路組態，以上述方式而並不相同。

應注意，此在 ROM 507 中所儲存資料為一資訊，其說明此等第 22 輸入與輸出端子 532 與第 23 輸入與輸出端子 533 並未電性連接至一連接端子。應注意，ROM 507 使用作為記憶體媒體，用於儲存在此實施模式中有關於邏輯電路之功能與組態之資訊；然而，本發明並不受限於此。可以使用 SRAM、FeRAM、EPROM、EEPROM、以及快閃記憶體之一作為記憶體媒體。較佳使用 EPROM 或 EEPROM。

如同以上說明，此第一連接邊緣 106 之連接端子與第二連接邊緣 107 之連接端子，從一些輸入與輸出端子接收共同之電氣信號，因而，可以減少在堆疊式印刷電路板上佈線之數目。可以共同使用此堆疊式印刷電路板，即使當此從連接邊緣之連接端子供應至顯示面板之此等電氣信號之一部份，對於此連接至第一連接邊緣 106 之第一顯示面板、與此連接至第二連接邊緣 107 之第二顯示面板為共同。因此，可以有效地降低此堆疊式印刷電路板設計費用與

(24)

製造成本。

應注意，在第 7 圖中所示控制器 109 之輸入與輸出端子之數目僅為一例，其可以取決於實際實施例模式而為任何數目。此特定數目可以在不偏離本說明書所揭示內容之範圍中由實施者適當地決定。

在此具有以上說明結構之此實施例之顯示模組中，可以共同使用堆疊式印刷電路板，而用於具有不同規格之此等顯示面板，且可以降低此顯示模組之研發成本與製造成本。因此，可以提供價廉與高性能表現之顯示模組。此外，藉由安裝此種顯示模組，可以提供價廉與高性能表現之電子裝置。

「實施例 4」

在此實施例中，將說明液晶顯示面板之一結構，其可以應用至構成本發明顯示模組之一顯示面板，而在實施模式與實施例 1 至 3 中說明。

第 8 圖顯示此構成本發明顯示模組之液晶顯示面板之橫截面。

此液晶顯示面板包括：像素部份 705，與驅動電路部份 708。此像素部份 705 對應於第 1 圖中之顯示部份 103，以及此第 2 圖中顯示部份 203 是以實施模式說明。此驅動器電路部份 708 對應於源極驅動器與閘極驅動器。此源極驅動器將視訊信號輸入至像素部份，以及此閘極驅動器將掃描信號輸入至像素部份。在此像素部份 705 與驅動電

(25)

路部份 708 中，一底部薄膜 802 形成於絕緣基板 801 上。作為絕緣基板 801，一絕緣基板藉由以一絕源薄膜覆蓋以下任何基板之表面而形成：單晶體半導體基板、石英基板、玻璃基板、塑膠基板、不銹鋼基板、或 SOI 基板等。通常，存在此種關切為，此種由綜合樹脂所形成之基板相較於其他基板具有低的抗熱溫度。然而，可以藉由在使用具有高抗熱能力之基板之製造步驟之後將其置換，而使用由綜合樹脂所形成之基板。

此作為切換元件之電晶體形成於像素部份 705 中底部薄膜 802 上。在本實施例中，使用薄膜電晶體（TFT）作為切換元件，且其稱為切換 TFT 803。TFT 可以藉由各種方法以各種結構製成。例如，可以使用一種結構，其中，使用結晶體半導體薄膜作為主動層。不用說，此主動層之結晶體狀態除了結晶體狀態之外，可以為非晶體狀態或微晶體狀態之任一者。

一閘極電極形成於晶體半導體薄膜上，而在其間具有閘極絕緣薄膜。較佳使用無機材料用於閘極絕緣薄膜，以及可以使用矽氮化物或矽氧化物。此閘極電極使用一種導電材料製成，其包括：鎢、鉭、鋁、鈦、銀、金、鉬等。藉由使用閘極電極，可以將雜質元件加至此主動層。藉由以此種方式加入此種使用閘極電極之雜質元素，則無須形成此用於雜質元素加入之遮罩。此閘極電極具有單層結構或堆疊層結構。藉由控制雜質之濃度，一雜質區可以為一高濃度雜質區或一低濃度雜質區。一具有低濃度雜質區之

(26)

TFT 稱為輕度摻雜汲極 (LDD) 結構。應注意，可以形成低濃度雜質區以覆蓋閘極電極，且此種 TFT 結構稱為閘極重疊 LDD (GOLD) 結構。在第 8 圖中顯示此具有 GOLD 結構之切換 TFT 803，可以藉由使用此用於雜質區之磷 (P) 或類似者將切換 TFT 803 之導電型式製成為 n-型。當將切換 TFT 803 之導電型式製成為 p-型時，可以加入硼 (B) 或類似者。

在此之後，形成覆蓋閘極電極或類似者之保護薄膜。可以藉由將氫元素混入此保護薄膜中，而可以將結晶體半導體薄膜之微弱鍵切斷。此外，可以形成層間絕緣薄膜 805，以增加平坦度。此層間絕緣薄膜 805 可以使用有機材料、無機材料、或其堆疊層結構而形成。作為無機材料可以使用：矽氮化物或矽氧化物。作為有機材料可以使用：聚亞醯胺、亞克力、聚亞醯胺、聚亞醯胺 醯胺、抗蝕劑、或環苯丁烯、矽氧烷、聚硅氮烷。矽氧烷具有藉由矽 (Si) 與氧 (O) 之鍵所形成之骨架結構。其中使用包含至少一個氫之有機族 (例如，烷基族或芳香碳水化合物) 作為替代物。以替代方式，可以使用氟族作為替代物。此外，替代地，可以使用此包含至少一氫與氟族之有機族作為替代物。使用此包含具有矽 (Si) 與氮 (N) 鍵聚合物材料之液晶材料作為開始材料，以形成聚硅氮烷。當使用無機材料用於形成層間絕緣薄膜 805 時，其表面沿著不平坦之底部而變得不平坦。當使用有機材料用於形成層間絕緣薄膜 805 時，其表面變得平坦。例如，當對於層間絕緣

(27)

薄膜 805 須要平坦時，可以使用有機材料。然而，應注意，即使當使用無機材料用於形成層間絕緣薄膜 805 時，藉由形成厚的膜而可以達成表面平坦。

然後，在層間絕緣薄膜 805、保護薄膜、以及閘極絕緣薄膜中形成孔，以及形成連接至雜質區之佈線。可以此種方式形成切換 TFT 803。應注意，本發明並不限於此種切換 TFT 803 之結構。

一導電層形成於設置在層間絕緣薄膜 805 與其類似者中之孔中，因此形成源極電極或汲極電極。

一電容器元件 804 可以與此種切換 TFT 803 同時形成。在此實施例中，此電容器元件 804 是由包括導電薄膜之堆疊體所形成；此導電薄膜是與閘極電極、保護薄膜、層間絕緣薄膜 805、以及像素電極 806 同時形成。

可以藉由使用結晶體半導體薄膜，在一基板上形成：像素部份與驅動器電路部份。在此種情形中，同時形成此在像素部份中之電晶體與在驅動器電路部份 708 中之電晶體。此等使用於驅動器電路部份 708 之電晶體構成 CMOS 電路；因此，其稱為 CMOS 電路 854。各此構成 CMOS 電路 854 之 TFT 可以具有類似於切換 TFT 803 之結構。不用說，此構成 CMOS 電路 854 之電晶體並無須具有類似於切換 TFT 803 之結構，以及可以例如使用此 LDD 結構而非 GOLD 結構。

形成對準薄膜 808 以覆蓋像素電極 806。此對準薄膜 808 會受到經歷磨擦處理。在一些情形中，取決於液晶之

(28)

模式，並無須實施此種磨擦處理。例如，在此 VA 模式之情形中並無須實施此種處理。

其次，提供相對基板 820。濾色片 822 與黑色矩陣 (BM) 824 可以設置在相對基板 820 中，其為在與液晶接觸之側上。此濾色片與類似者可以藉由已知方法形成。然而，此將預先確定材料滴下之滴粒釋出法 (其代表為噴墨法) 可以去除：材料之浪費與微影術方法之曝光步驟。應注意，此濾色片與類似者可以設置在此未設置切換 TFT 803 之區域中。這即是說，可以設置濾色片與類似者，以面向此為開放區域之光線透射區域。此外，應注意，此濾色片與類似者可以由下列材料所形成：此種材料，其在當液晶顯示裝置實施全-顏色顯示時，會顯示紅 (R) 色、綠 (G) 色、以及藍 (B) 色；以及此種材料，其在單色顯示之情形中顯示至少一種顏色。

應注意，此 RGB 二極體 (LED) 與類似者配置於背光中。在一些情形中，當使用連續添加顏色混合方法 (場序列方法) 時、其中顏色顯示藉由時間分割方式而實施。設置此黑色矩陣 824 以減少：由於切換 TFT 803 與 CMOS 電路 854 之佈線所造成外部光線之反射。因此，設置黑色矩陣 824 以重疊切換 TFT 803 與 CMOS 電路 854。應注意，可以設置黑色矩陣 824 以重疊電容器元件 804。因此，可以避免由構成此電容器元件 804 之金屬薄膜之反射。

然後，設置一相對電極 823 與對準薄膜 826。此對準薄膜 826 會經歷受到磨擦處理。

(29)

應注意，此包括於 TFT、閘極電極、像素電極 806、以及相對電極 823 中之佈線之材料可以由：銦錫氧化物（ITO）與銦鋅氧化物（IZO）選出，其中，鋅氧化物（ZnO）混入於銦氧化物中，此為一種導電材料，其中，將二氧化矽（SiO₂）混入於銦氧化物、有機銦、有機錫、或類似者中。以替代方式，此包括於 TFT、閘極電極、像素電極 806、以及相對電極 823 中之佈線之材料可以由下列金屬選出：鎢（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鎳（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、或銅（Cu）、銅之合金、以及其金屬氮化物。

藉由使用密封材料 828，將相對基板 820 裝附於此絕緣基板 801。此密封材料 828 可以藉由使用一配置器或類似者、繪製於絕緣基板 801 或相對基板 820 上。此外，間隔件 825 可以設置於像素部份 705 與驅動器電路部份 708 之一部份中，以便保持在絕緣基板 801 與相對基板 820 間之空間。此間隔件 825 所具有之形狀例如為：柱體形狀或球體形狀。

將液晶 811 注入於：以此方式彼此裝附之絕緣基板 801 與相對基板 820 之間。較佳將此液晶注入於真空中。此液晶 811 可以藉由注入法以外之方法形成。例如，可以將液晶 811 滴下且然後可以裝附相對基板 820。當使用大基板而對其無法容易地應用注入法時，較佳使用此種滴入方法。

(30)

液晶 811 包括液晶分子，其傾斜是由像素電極 806 與相對電極 823 控制。特定而言，此液晶分子之傾斜是由：施加至像素電極 806 與相對電極 823 之電壓所控制。此種控制可以使用在驅動器電路部份 708 中所設置之控制電路實施。應注意，此控制電路並無須形成在絕緣基板 801 上，且可以使用此經由連接端子 810 所連接之一電路。此連接端子 810 電性連接至：在第一連接邊緣 106 與第二連接邊緣 107 中所設置之此等連接端子，如同在此實施模式與實施例 1 至 3 中說明。在此時，可以使用此包含導電粒子之非均向性導電薄膜，用於連接至此連接端子 810。此相對電極 823 電性連接至此連接端子 810 之一部份。因此，相對電極 823 之電位可以共用。例如，一突起 837 可以使用於導電。

其次，說明一背光單元 852 之結構。此背光單元 852 包括：一冷陰極管；一熱陰極管；一二極體；一無機 EL 或一有機 EL 以作為發射螢光之光源 831；一燈反射器 832，將此螢光有效地導引至光導板 835，藉由此光導板將光線全部反射且導致整個表面；一擴散板 836，用於減少亮度中之變化；以及一反射板 834，用於重新使用此由光導板 835 下所洩露之光線。

此用於控制光源 831 亮度之控制電路連接至背光單元 852。可以藉由從此控制電路所供應之信號，以控制光源 831 之亮度。

偏光板 816 是設置在絕緣基板 801 與背光單元 852 之

(31)

間，且偏光板 821 是設置在相對基板 820 之上。偏光板 816 與 821 具有延遲薄膜，且各裝附於絕緣基板 801 與相對基板 820。

藉由將此種液晶顯示面板應用至本發明，可以提供具有高性能表現顯示面板之高性能表現顯示模組。此外，可以提供此包括高性能表現顯示模組之電子裝置。

「實施例 5」

在此實施例中，將說明一種自行發光顯示面板結構，其可應用至此構成本發明顯示模組之顯示面板，如同在實施模式與實施例 1 至 3 中說明。應注意，此與在實施例 4 中之第 8 圖中說明相同部份，是由相同之參考號碼表示，且將此重複說明省略。

第 9 圖顯示此構成本發明顯示模組之自行發光顯示面板之橫截面。

此自行發光顯示面板可以主要分割成：一像素部分 705，以及一驅動器電路部份 708。此設置在像素部分 705 中之薄膜電晶體使用作為：切換元件或驅動元件。此設置在驅動器電路部份 708 中之薄膜電晶體使用作為：CMOS 電路 854。此 CMOS 電路 854 是由 P-通道 TFT 與 N-通道 TFT 所構成。切換 TFT 803 可以由設置在驅動器電路部份 708 中之 CMOS 電路 854 所控制。

形成此第一電極 906，其連接至 TFT 之源極電極或汲極電極作為驅動元件。使用此具有光線透射性質之材料以

(32)

形成第一電極 906。作為光線透射性質之材料可以有：銦錫氧化物（ITO）、鋅氧化物（ZnO）、與銦鋅氧化物（IZO）、以銻添加之鋅氧化物（GZO）、或類似者。此外，亦可以使用：鹼金屬例如鋰（Li）或銫（Cs）；鹼土金屬例如鎂（Mg）、鈣（Ca）或銦（Sr）；包含此等金屬（Mg：Ag，Al：Li，Mg：In，或類似者）之合金、以及此等混合物（氟化鈣，氮化鈣）。此外，可以使用具有非光線透射性質之材料像是稀土金屬例如：鐿（Yb）或鉕（Er），而用於第一電極 906。因此此光線透射性質可以藉由使得此薄膜厚度非常薄而獲得。

形成絕緣層 910 以覆蓋此第一電極 906 之邊緣。可以類似方式對層間絕緣薄膜 805 形成絕緣層 910。在絕緣層 910 中形成一孔，以致於絕緣層 910 覆蓋此第一電極 906 之邊緣。此孔之一側面可以變小，以致於可以防止在稍後所形成層之破裂。當將非-光敏感樹脂或光敏感樹脂使用於例如絕緣層 910 時，可以藉由曝光情況而使得孔之一側面變小。

在此之後，在此絕緣層 910 之孔上形成一電致發光層 907。此電致發光層 907 包括具有各別功能之此等層，特定而言：一電洞注入層、一電洞傳輸層、一光線發射層、一電子傳輸層、以及一電子注入層。然而，各層間之邊界並無須清楚，且其一些部份可以混合。

此形成光線發射層之材料之特例為，當須要以紅色為主之顏色之光線發射時，可以使用：

(33)

4-二氰基亞甲基-2-異丙基-6-[2-(1,1,7,7-四甲基久洛尼定-9-yl)-乙烯基]-4H-吡喃 (縮寫為: DCJTI) ;

4-二氰基亞甲基-2-甲基-6-[2-(1,1,7,7-四甲基久洛尼定-9-yl)-乙烯基]-4H-吡喃 (縮寫為: DCJT) ;

4-二氰基亞甲基-2-特-丁基-6-[2-(1,1,7,7-四甲基久洛尼定-9-yl)-乙烯基]-4H-吡喃 (縮寫為: DCJTB) ;

periflanthene ;

2,5-二氰基-1,4-雙[2-(10-甲氧基-1,1,7,7-四甲基久洛尼定-9-yl)-乙烯基]苯, 雙[2,3-雙(4-氟基萘基)對二氮萘並]銥(乙醯丙酮)(縮寫為 Ir[Fdpq]₂acac) ; 以及類似者用於光線發射層。然而, 此材料並不受限於此, 且可以使用一種基板, 其顯示具有在 600 至 700nm 尖峰發射光譜之光線發射。

當須要以綠色為主之顏色之光線發射時, 可以使用: N,N'-雙甲基 quinacridon (縮寫為: DMQd), 氧雜萘鄰酮 6, 氧雜萘鄰酮 545T, 三(8-quinolinolato)鋁(縮寫為: Alq₃), 或類似者用於光線發射層。然而, 此材料並不受限於此, 且可以使用一種基板, 其顯示具有在 500 至 600nm 尖峰發射光譜之光線發射。

當須要以藍色為主之顏色之光線發射時, 可以使用:

9,10-雙(2-萘基)-特-丁基蒽	(縮寫為: t-BuDNA);
9,9'-biantryl,9,10-二苯基蒽	(縮寫為: DPA);
9,10-雙(2-萘基)蒽	(縮寫為: DNA);
雙(2-甲基-8-quinolinolato)-4-苯基酚鹽-鎂	(縮寫為: BGaq);

(34)

雙(2-甲基-8-quinolinolato)-4-苯基酚鹽-鋁 (縮寫爲：BALq)；

以及類似者用於光線發射層。然而，此材料並不受限於此，且可以使用一種基板，其顯示具有在 400 至 500nm 尖峰發射光譜之光線發射。

當須要以白色爲主之顏色之光線發射時，可以使用：TPD（芳香二胺），3-（4-特-丁基苯基）-4-苯基-5-（4-雙四鹵代苯）-1,2,4-三氮雜茂（縮寫爲：TAZ），三（8-quinolinolato）鋁（縮寫爲：Alq₃），以 Nile 紅色摻雜之 Alq₃，其爲紅光發射色素，且 Alq₃ 以可以藉由氣相沉積法或類似者而堆疊。

在此之後，形成第二電極 908。可以類似方式對於第一電極 906 形成第二電極 908。以此方式可以形成一光線發射元件 909，其包括：一第一電極 906、一電致發光層 907、以及一第二電極 908。

在此時，由於第一電極 906 與第二電極 908 各具有光線透射性質，光線可以由電致發光層 907 在兩個方向中發射。此可以在兩個方向中發射光線之自行發光顯示面板可以稱爲：雙發射式自行發光顯示面板。

在此之後，以密封材料 828 將絕緣基板 801 與相對基板 820 彼此裝附。在此實施例中，此密封材料 828 設置在驅動器電路部份 708 之一部份上，以致於可以減少此框之尺寸。不用說，此密封材料 828 配置並不受限於此，且此密封材料 828 可以設置在驅動器電路部份 708 之外。

此藉由將絕緣基板 801 與相對基板 820 裝附所形成之

(35)

空間以例如氮之惰性氣體裝載。以替代方式，此空間可以具有光線透射性質之高度吸濕樹脂材料裝載。因此，可以防止此會造成光線發射元件 909 劣化之濕氣與氧氣進入。此外，可以設置間隔件，以便在絕緣基板 801 與相對基板 820 間保持距離，且此間隔件可以具有吸濕性質。此間隔件具有球體形狀或柱形形狀。

可以對於相對基板 820 提供濾色片與黑色矩陣。藉由使用濾色片，即使當使用單色發光層例如白色發光層時，亦可以有全色顯示器。當使用此等用於 RGB 之發光層時，藉由濾色片可以控制所發射光線之波長。此外，藉由使用黑色矩陣，可以減少由佈線或類似者所造成外部光線之反射。

可以在絕緣基板 801 之外表面上設置一延遲板 925、一第一偏光板 926、以及一第二偏光板 927。在相對基板 820 之外表面上設置一延遲板 915、一第一偏光板 916、以及一第二偏光板 917。這即是，在絕緣基板 801 與相對基板 820 之各外表面上設置具有偏光板與波板之圓形偏光板。此圓形偏光板可以防止由此等電極所造成外部光線反射。

雖然，在此實施例中顯示一模式，其中此驅動器電路部份形成於絕緣基板 801 上，而由一矽晶圓所形成之 IC 電路可以使用於此驅動器電路部份。在此情形中，可以將來自此 IC 電路之視訊信號或類似者經由連接端子等而輸入至切換 TFT 803。

(36)

應注意，雖然在此實施例中使用主動式自行發光顯示面板用於說明，亦可以使用被動式自行發光顯示面板。

藉由將上述此種自行發光顯示面板應用至本發明，可以提供具有高性能表現顯示面板之高性能表現顯示模組。此外，可以提供包括高性能表現顯示模組之電子裝置。

「實施例 6」

在此實施例中，參考第 10A 至 10G 圖說明此使用本發明之顯示模組所製成電子裝置之例。

使用本發明所製成之此等電子裝置有：攝影機，例如視訊攝影機與數位攝影機；眼鏡式顯示器（頭部安裝顯示器）；導航系統；音訊再生裝置（汽車音響、音響組件等）；筆記型個人電腦；遊樂器；可攜式資訊終端機（行動電腦、行動電話、行動遊樂器、電子書等）；具有記錄媒體之影像再生裝置（特定而言，用於再生記錄媒體例如數位多功能碟（DVD）之裝置，且其具有用於顯示此再生影像之顯示器）等。第 10A 至 10G 圖中顯示此等電子裝置之特殊例子。

第 10A 圖為一顯示裝置，其包括：一殼體 1001、一支撐底部 1002、以及一顯示部份 1003。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1003。藉由使用本發明而可以製成價廉且高性能表現之顯示器。

第 10B 圖為一視訊攝影機，其包括：一主體 1011、一顯示部份 1012、一音訊輸入部份 1013、一操作開關

(37)

1014、一電池 1015、以及一影像接收部份 1016 等。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1012。藉由使用本發明而可以製成價廉且高性能表現之視訊攝影機。

第 10C 圖為一膝上型個人電腦，其包括：一主體 1021、一殼體 1022、一顯示部份 1023、以及一鍵盤 1024 等。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1023。藉由使用本發明而可以製成價廉且高性能表現之個人電腦。

第 10D 圖為一可攜式資訊終端機，其包括：一主體 1031、一點選筆 1032、一顯示部份 1033、一操作按鈕 1034、以及一外部界面 1035 等。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1033。藉由使用本發明而可以製成價廉且高性能表現之個人電腦。

第 10E 圖為一音訊再生裝置。特定而言，此為一車內音訊系統，其包括：一主體 1041、一顯示部份 1042、操作開關 1043 與 1044 等。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1042。在此處雖然以車內音訊系統作為例子，本發明可以應用至可攜式音訊系統，或用於家庭使用之音訊系統。藉由使用本發明而可以製成價廉且高性能表現之音訊再生裝置。

第 10F 圖為一數位攝影機，其包括：一主體 1051、一顯示部份 A 1052、一目鏡 1053、一操作開關 1054、一顯示部份 B 1055、以及一電池 1056 等。可以將使用本發

(38)

明之顯示模組之顯示部份應用至各此等顯示部份 A 1052 與 B 1055。藉由使用本發明而可以製成價廉且高性能表現之數位攝影機。

第 10G 圖為一行動電話，其包括：一主體 1061、一音訊輸出部份 1062、一音訊輸入部份 1063、一顯示部份 1064、一操作開關 1065、以及一天線 1066 等。可以將使用本發明之顯示模組之顯示部份應用至顯示部份 1064。藉由使用本發明而可以製成價廉且高性能表現之行動電話。

使用於此等電子裝置之中之半導體裝置與顯示面板可以使用抗熱塑膠基板與玻璃基板。因此，可以使得此等電子裝置甚至更輕。

本發明並不限於上述電子裝置，且可以使用在實施模式與實施例 1 至 5 中所說明之顯示模組以製成各種電子裝置。以此方式，可以製成價廉且高性能表現之此等電子裝置。

本申請案是根據在 2005 年 12 月 2 日在日本專利局所提出申請之日本專利申請案號 2005-350046，其整個內容在此併入參考。

【圖式簡單說明】

第 1 圖為本發明之顯示模組之第一組態圖；

第 2 圖為本發明之顯示模組之第二組態圖；

第 3 圖顯示傳統顯示模組之第一例；

第 4 圖顯示傳統顯示模組之第二例；

(39)

第 5 圖爲本發明之顯示模組之第一電路組態；

第 6 圖爲本發明之顯示模組之第二電路組態；

第 7 圖爲本發明之顯示模組之第三電路組態；

第 8 圖顯示構成本發明顯示模組之液晶顯示面板；

第 9 圖顯示構成本發明顯示模組之自行發光顯示面板

第 10A 至 10G 圖顯示本發明之電子裝置；以及

第 11 圖顯示本發明顯示模組之結構。

【主要元件符號說明】

101：顯示面板

102：堆疊式印刷電路板

103：顯示部份

104：連接端子

106：第一連接邊緣

107：第二連接邊緣

109：控制器

110：記憶體

111：電源電路

112：中央處理單元

113：第三連接邊緣

114：連接器

120：第一印刷佈線板

121：第二印刷佈線板

(40)

- 122 : 黏著劑
- 201 : 顯示面板
- 203 : 顯示部份
- 204 : 連接端子
- 211 : 樹脂
- 215 : 導電材料
- 220 : 相對基板
- 301 : 顯示面板
- 302 : 撓性印刷電路板
- 303 : 印刷佈線板
- 304 : 顯示部份
- 307 : 控制器
- 308 : 記憶體
- 309 : 電源電路
- 310 : 中央處理單元
- 311 : 樹脂
- 312 : 控制器
- 401 : 堆疊式印刷電路板
- 402 : 撓性印刷電路板
- 506 : 邏輯電路
- 507 : 唯讀記憶體
- 511-536 : 輸入與輸出端子
- 541-550 : 連接端子
- 705 : 像素部份

(41)

708 : 驅 動 器 電 路 部 份

801 : 絕 緣 基 板

802 : 底 部 薄 膜

803 : 切 換 薄 膜 電 晶 體

804 : 電 容 器 元 件

805 : 層 間 絕 緣 薄 膜

806 : 像 素 電 極

808 : 對 準 薄 膜

810 : 連 接 材 料

811 : 液 晶

816 : 偏 光 板

820 : 相 對 基 板

821 : 偏 光 板

822 : 濾 色 片

823 : 相 對 電 極

824 : 黑 色 矩 陣

825 : 間 隔 件

826 : 對 準 薄 膜

828 : 密 封 材 料

831 : 光 源

832 : 光 源

834 : 燈 反 射 器

835 : 光 導 板

836 : 擴 散 板

(42)

837 : 突起

852 : 背光單元

854 : CMOS 電路

906 : 電極

907 : 電致發光層

908 : 電極

909 : 發光元件

910 : 絕緣層

915 : 阻障板

916 : 偏光板

917 : 偏光板

925 : 阻障板

926 : 偏光板

927 : 偏光板

第095143246號專利申請案中文申請專利範圍修正本

民國 101 年 6 月 27 日修正

十、申請專利範圍

1. 一種顯示模組，包括：

一堆疊式印刷電路板；以及

一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一顯示面板電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，以及

該控制電路依據儲存於該記憶體中之一資料，將電氣信號供應至該第一連接部份與該第二連接部份之一。

2. 如申請專利範圍第 1 項之顯示模組，其中

該儲存於該記憶體中之該資料是：有關於包含於該控制電路中一邏輯電路之功能與組態之資訊。

3. 如申請專利範圍第 1 項之顯示模組，其中

將一第一資訊與一第二資訊輸入至一軟體，其中，該軟體將一第三資訊輸出至該記憶體，其中，該第一資訊是有關於用於驅動該顯示面板所須之一電氣信號，其中，該

第二資訊是有關於電性連接至該顯示面板之輸入與輸出端子之一佈局，以及其中，該第三資訊是有關於包含於該控制電路中的邏輯電路之功能與組態。

4. 如申請專利範圍第 1 項之顯示模組，其中該顯示面板之端子電性連接至該第一連接部份與該第二連接部份之一。

5. 如申請專利範圍第 1 項之顯示模組，其中該控制電路包含一場可規劃閘陣列、一可規劃邏輯裝置、以及一複合可規劃邏輯裝置之一。

6. 如申請專利範圍第 1 項之顯示模組，其中該記憶體為一電性可拭除可程式化唯讀記憶體（EEPROM）。

7. 如申請專利範圍第 1 項之顯示模組，其中該顯示面板包括一薄膜電晶體。

8. 如申請專利範圍第 1 項之顯示模組，其中該顯示面板包括一液晶與一發光元件之至少一者。

9. 如申請專利範圍第 1 項之顯示模組，更包括一中央處理單元（CPU）。

10. 一種包含顯示模組的電子裝置，該顯示模組包括：一堆疊式印刷電路板；以及一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二

10/年6月7日修(更)正替換頁

印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一顯示面板電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，以及

該控制電路依據儲存於該記憶體中之一資料，將電氣信號供應至該第一連接部份與該第二連接部份之一。

11. 一種顯示模組，包括：

一堆疊式印刷電路板；以及

一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一第一顯示面板與一第二顯示面板之至少之一電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，以及

該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一。

12. 如申請專利範圍第 11 項之顯示模組，其中

該儲存於該記憶體中之該資料是：有關於包含於該控

制電路中一邏輯電路之功能與組態之資訊。

13. 如申請專利範圍第 11 項之顯示模組，其中

將一第一資訊與一第二資訊輸入至一軟體，其中，該軟體將一第三資訊輸出至該記憶體，其中，該第一資訊是有關於用於驅動該第一顯示面板與該第二顯示面板之一所須之一電氣信號，其中，該第二資訊是有關於電性連接至該第一顯示面板與該第二顯示面板之一之此等輸入與輸出端子之一佈局，以及其中，該第三資訊是有關於包含於該控制電路中的邏輯電路之功能與組態。

14. 如申請專利範圍第 11 項之顯示模組，其中

每一該第一顯示面板與該第二顯示面板之端子電性連接至該第一連接部份與該第二連接部份之一。

15. 如申請專利範圍第 11 項之顯示模組，其中

該控制電路包含一場可規劃閘陣列、一可規劃邏輯裝置、以及一複合可規劃邏輯裝置之一。

16. 如申請專利範圍第 11 項之顯示模組，其中

該記憶體為一電性可拭除可程式化唯讀記憶體（EEPROM）。

17. 如申請專利範圍第 11 項之顯示模組，其中

各該第一顯示面板與該第二顯示面板包括一薄膜電晶體。

18. 如申請專利範圍第 11 項之顯示模組，其中

各該第一顯示面板與該第二顯示面板包括：一液晶與一發光元件之至少一者。

19. 如申請專利範圍第 11 項之顯示模組，更包括
一中央處理單元（CPU）。

20. 一種包含顯示模組的電子裝置，該顯示模組包括：
一堆疊式印刷電路板；以及一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一第一顯示面板與一第二顯示面板之至少之一電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，以及

該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一。

21. 一種顯示模組，包括：

一堆疊式印刷電路板；以及

一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連

接部份，

一顯示面板，電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，

該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一，以及

該控制電路依據儲存於該記憶體中之資料，而改變供應至該第一連接部份與該第二連接部份之一電氣信號。

22. 如申請專利範圍第 21 項之顯示模組，其中

該儲存於該記憶體中之該資料是有關於：包含於該控制電路中一邏輯電路之功能與組態之資訊。

23. 如申請專利範圍第 21 項之顯示模組，其中

將一第一資訊與一第二資訊輸入至一軟體，其中，該軟體將一第三資訊輸出至該記憶體，其中，該第一資訊是有關於用於驅動該顯示面板所須之一電氣信號，其中，該第二資訊是有關於電性連接至該顯示面板之一之輸入與輸出端子之一佈局，以及其中，該第三資訊是有關於包含於該控制電路中的邏輯電路之功能與組態。

24. 如申請專利範圍第 21 項之顯示模組，其中

該顯示面板之端子電性連接至該第一連接部份與該第二連接部份之一。

25. 如申請專利範圍第 21 項之顯示模組，其中

該控制電路包含一場可規劃閘陣列、一可規劃邏輯裝

置、以及一複合可規劃邏輯裝置之一。

26. 如申請專利範圍第 21 項之顯示模組，其中該記憶體為一電性可拭除可程式化唯讀記憶體（EEPROM）。

27. 如申請專利範圍第 21 項之顯示模組，其中該顯示面板包括一薄膜電晶體。

28. 如申請專利範圍第 21 項之顯示模組，其中該顯示面板包括：一液晶與一發光元件之至少之一。

29. 如申請專利範圍第 21 項之顯示模組，更包括一中央處理單元（CPU）。

30. 一種包含顯示模組的電子裝置，該顯示模組包括：一堆疊式印刷電路板；以及一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一顯示面板，電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，

該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一，以

及

該控制電路依據儲存於該記憶體中之資料，而改變供應至該第一連接部份與該第二連接部份之一電氣信號。

31. 一種顯示模組，包括：

一堆疊式印刷電路板；以及

一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

一第一顯示面板與一第二顯示面板之至少之一電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，

該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一，以及

該控制電路依據儲存於該記憶體中之資料，而改變供應至該第一連接部份與該第二連接部份之一電氣信號。

32. 如申請專利範圍第31項之顯示模組，其中

該儲存於該記憶體中之資料是：有關於包含於該控制電路中一邏輯電路之功能與組態之資訊。

33. 如申請專利範圍第31項之顯示模組，其中

將一第一資訊與一第二資訊輸入至一軟體，其中，該軟體將一第三資訊輸出至該記憶體，其中，該第一資訊是有關於用於驅動該第一顯示面板與該第二顯示面板之一所須之一電氣信號，其中，該第二資訊是有關於電性連接至該第一顯示面板與該第二顯示面板之一之輸入與輸出端子之一佈局，以及其中，該第三資訊是有關於包含於該控制電路中的邏輯電路之功能與組態。

34.如申請專利範圍第 31 項之顯示模組，其中

每一該第一顯示面板與該第二顯示面板之端子電性連接至該第一連接部份與該第二連接部份之一。

35.如申請專利範圍第 31 項之顯示模組，其中

該控制電路包含一場可規劃閘陣列、一可規劃邏輯裝置、以及一複合可規劃邏輯裝置之一。

36. 如申請專利範圍第 31 項之顯示模組，其中

該記憶體為一電性可拭除可程式化唯讀記憶體（EEPROM）。

37. 如申請專利範圍第 31 項之顯示模組，其中

各該第一顯示面板與該第二顯示面板包括一薄膜電晶體。

38. 如申請專利範圍第 31 項之顯示模組，其中

各該第一顯示面板與該第二顯示面板包括：一液晶與一發光元件之至少之一。

39. 如申請專利範圍第 31 項之顯示模組，更包括

一中央處理單元（CPU）。

40. 一種包含顯示模組的電子裝置，該顯示模組包括：
一 堆疊式印刷電路板；以及一安裝於該堆疊式印刷電路板上之控制電路，

其中：

該堆疊式印刷電路板包括至少一第一印刷佈線板、一第二印刷佈線板、以及設置在該第一印刷佈線板與該第二印刷佈線板間之一撓性絕緣基板，

該撓性絕緣基板包括至少一第一連接部份與一第二連接部份，

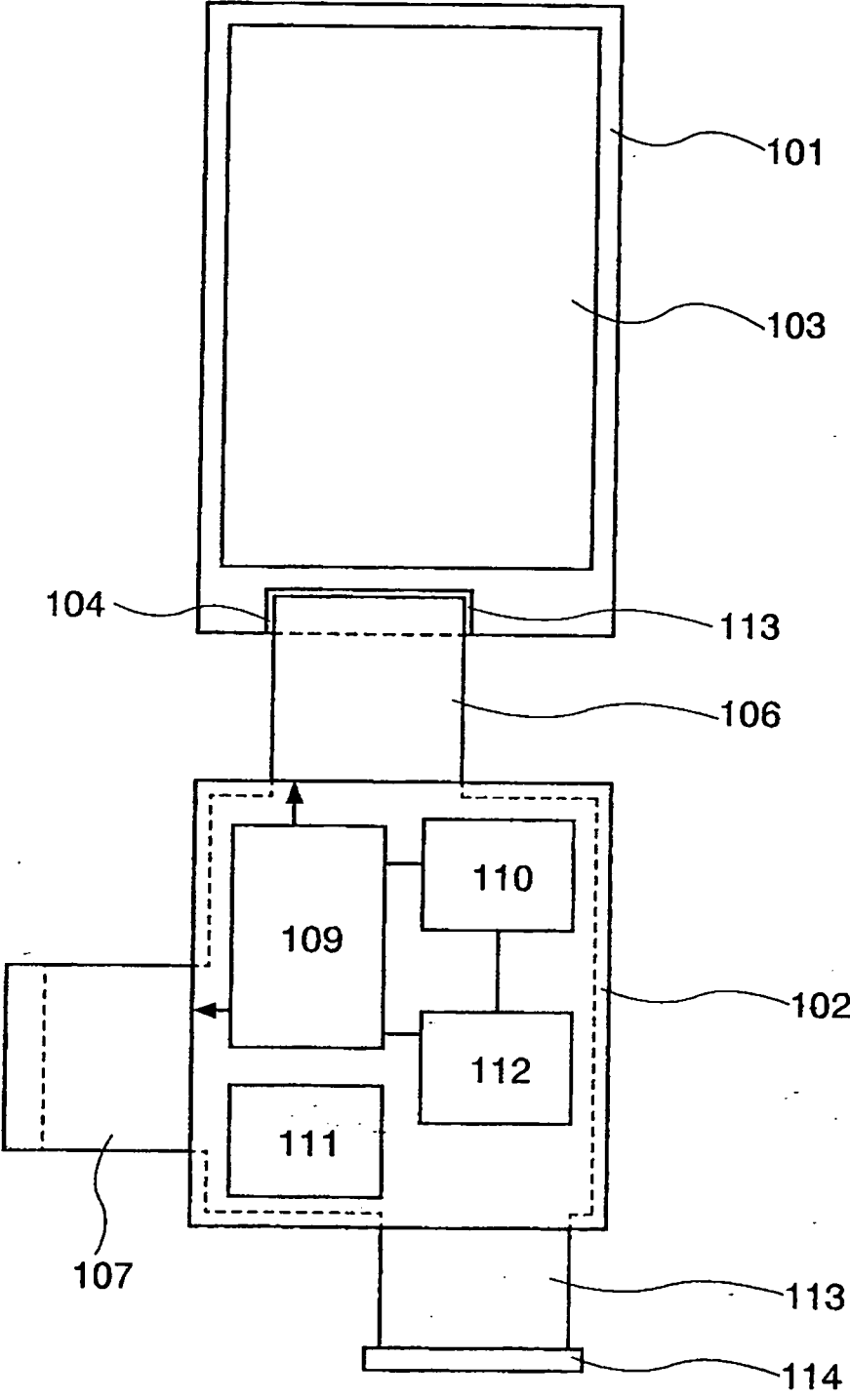
一第一顯示面板與一第二顯示面板之至少之一電性連接至該第一連接部份與該第二連接部份之一，

該控制電路包括一記憶體，

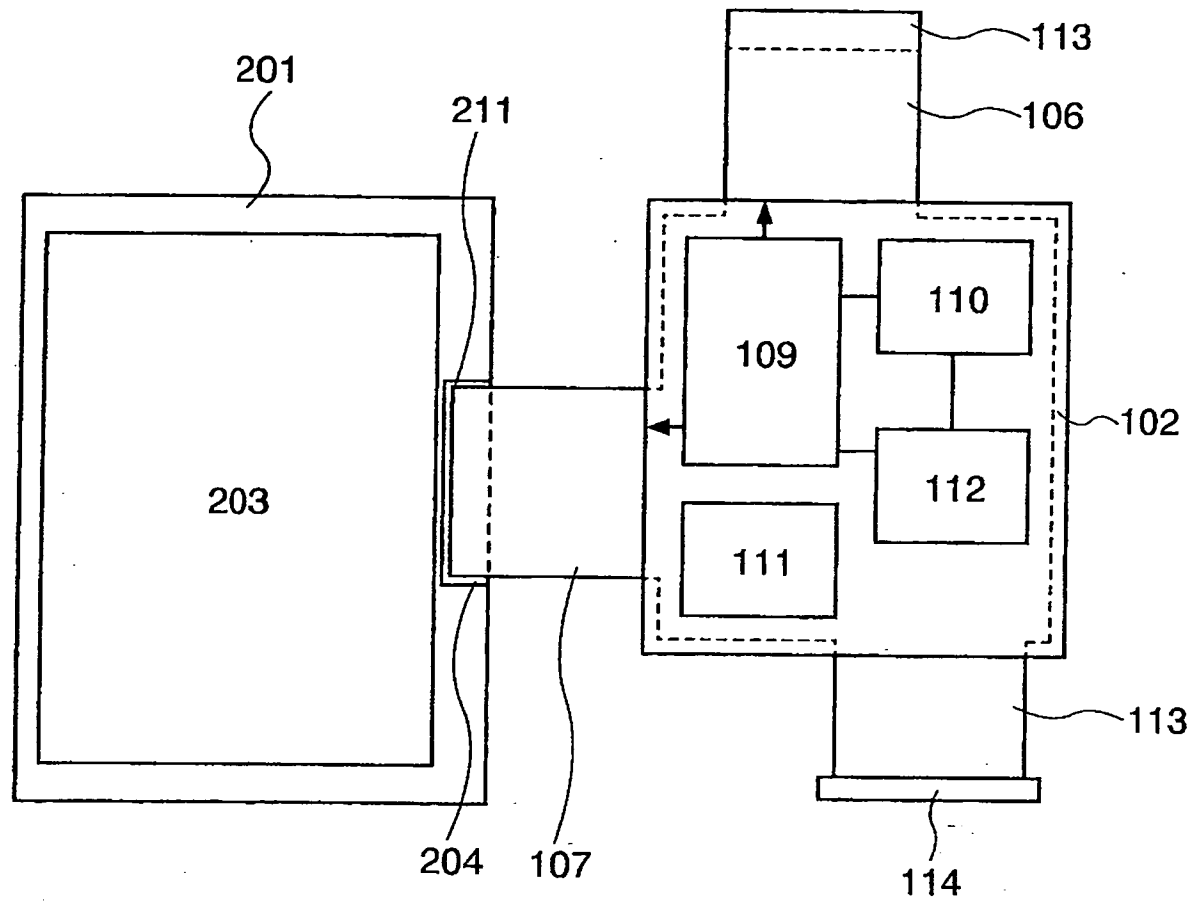
該控制電路依據儲存於該記憶體中之一資料，將一電氣信號供應至該第一連接部份與該第二連接部份之一，以及

該控制電路依據儲存於該記憶體中之資料，而改變供應至該第一連接部份與該第二連接部份之一電氣信號。

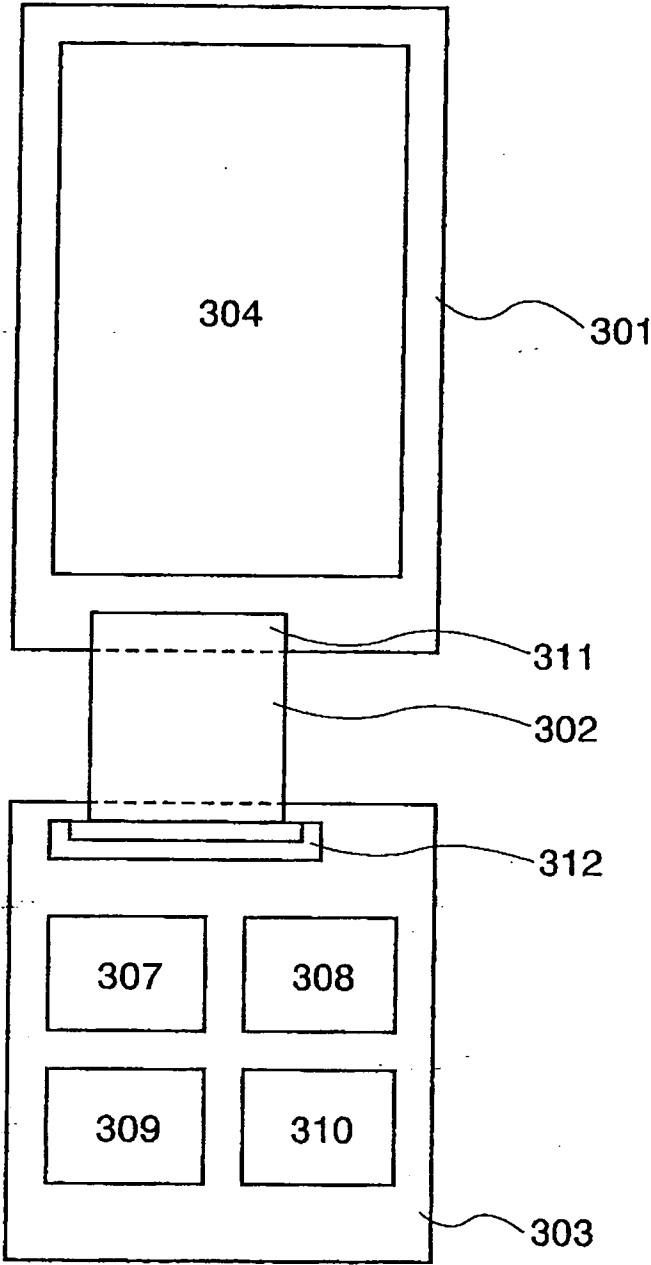
第1圖



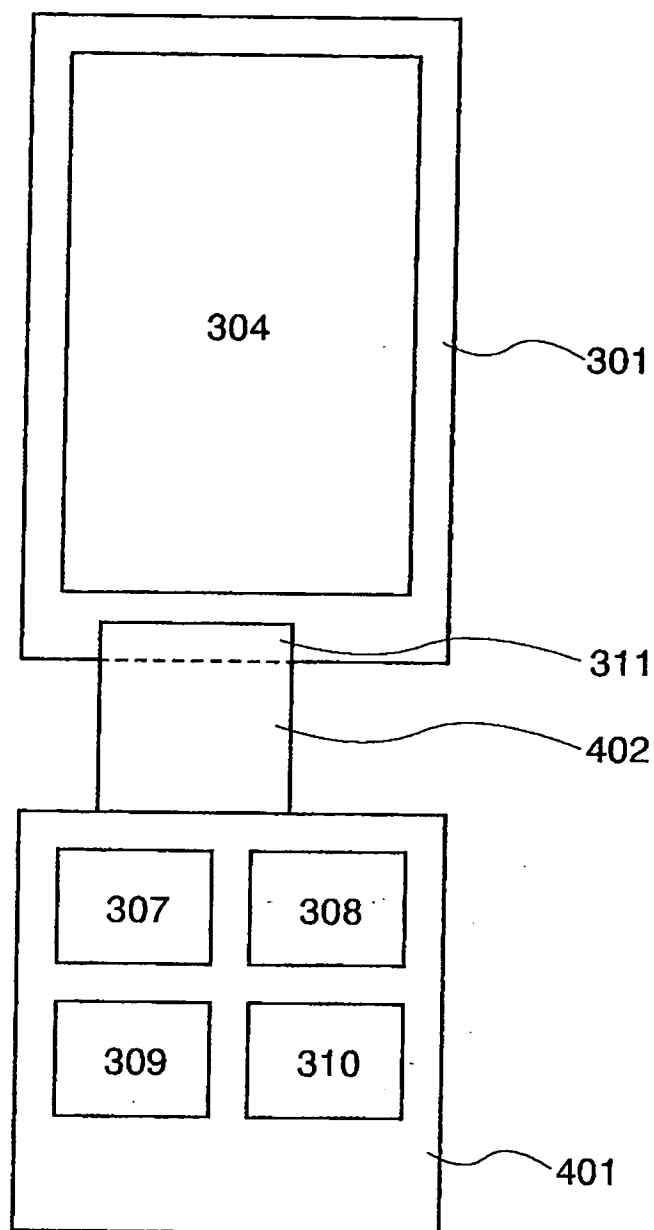
第2圖



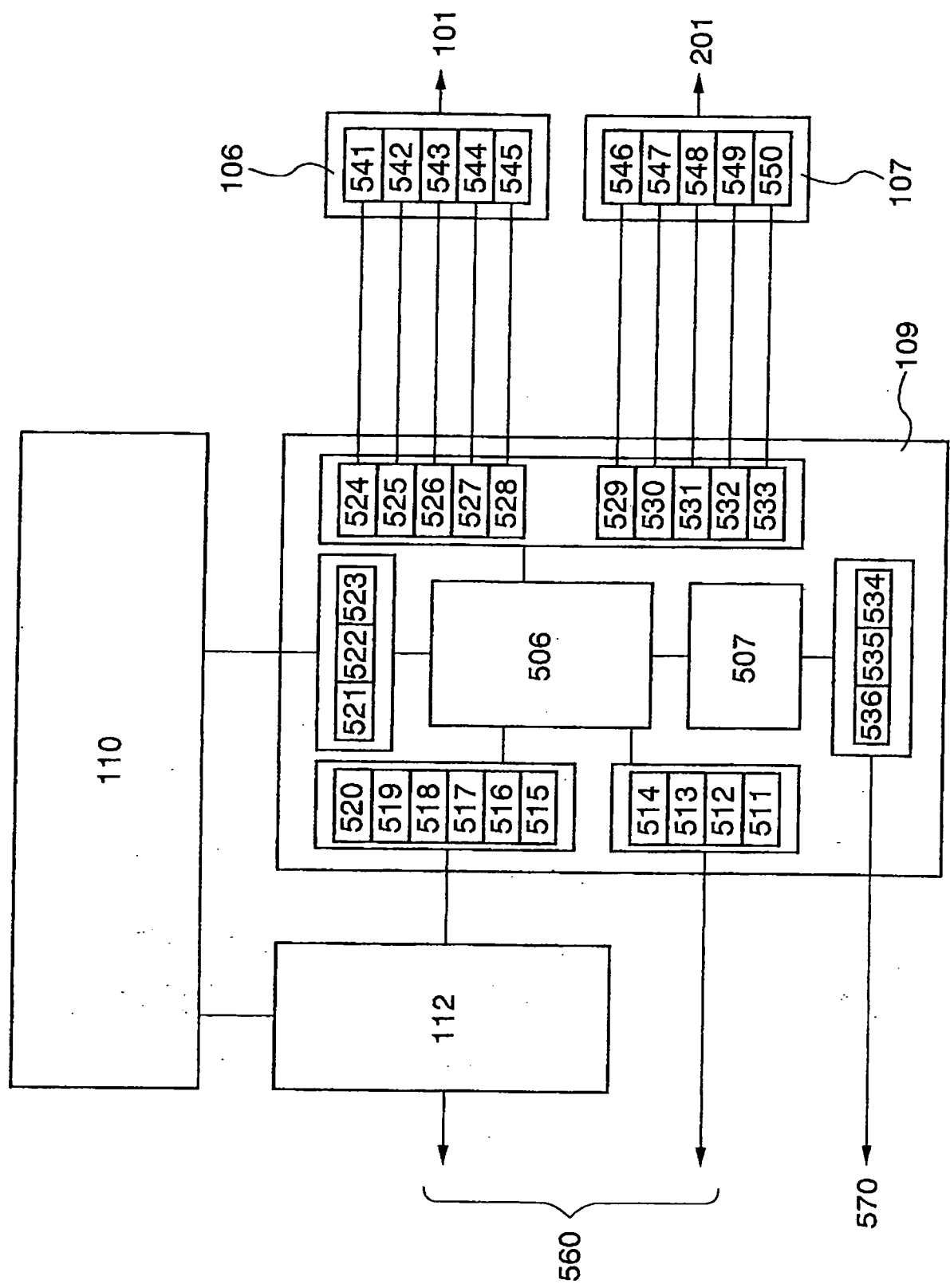
第3圖



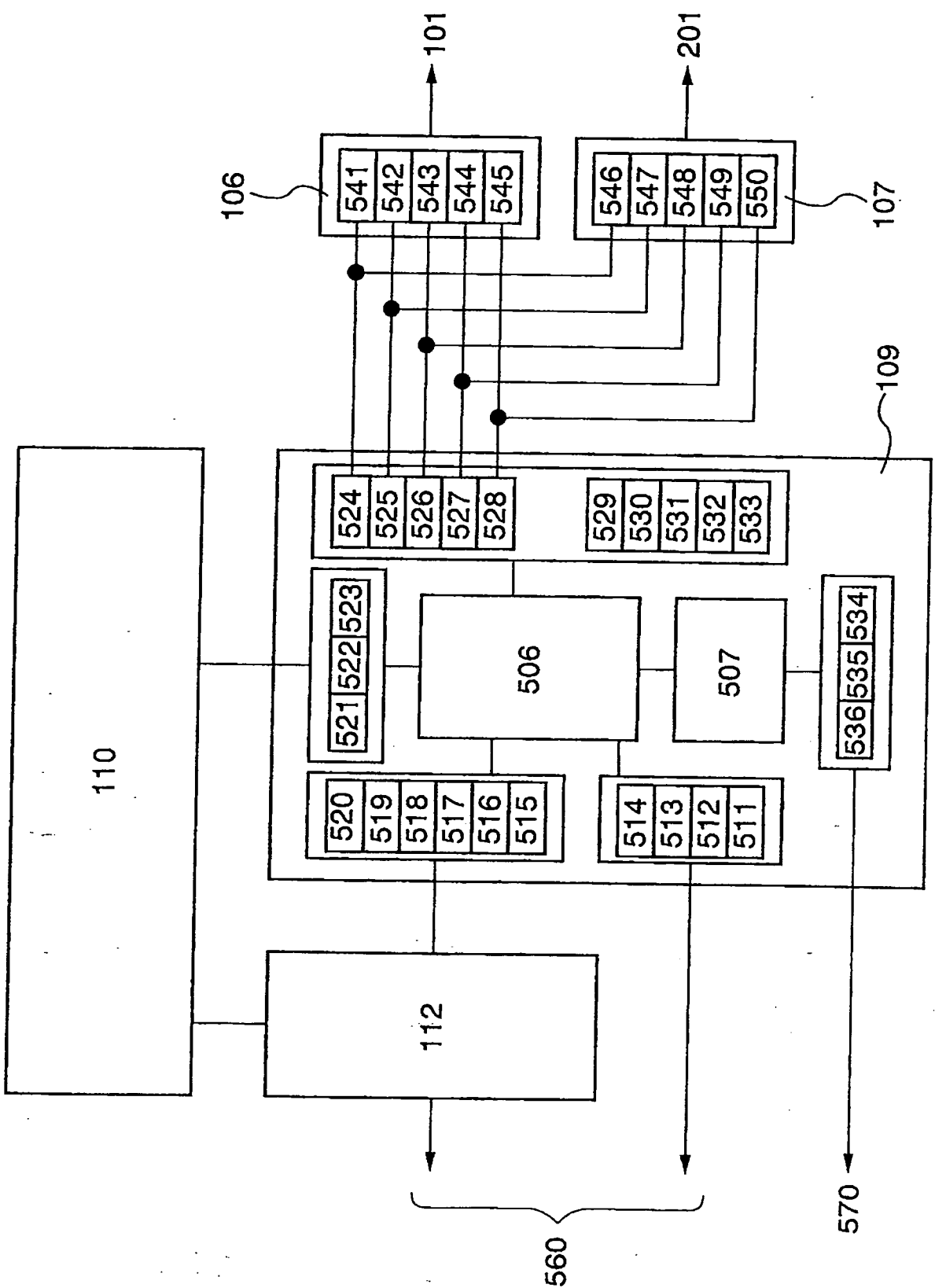
第4圖



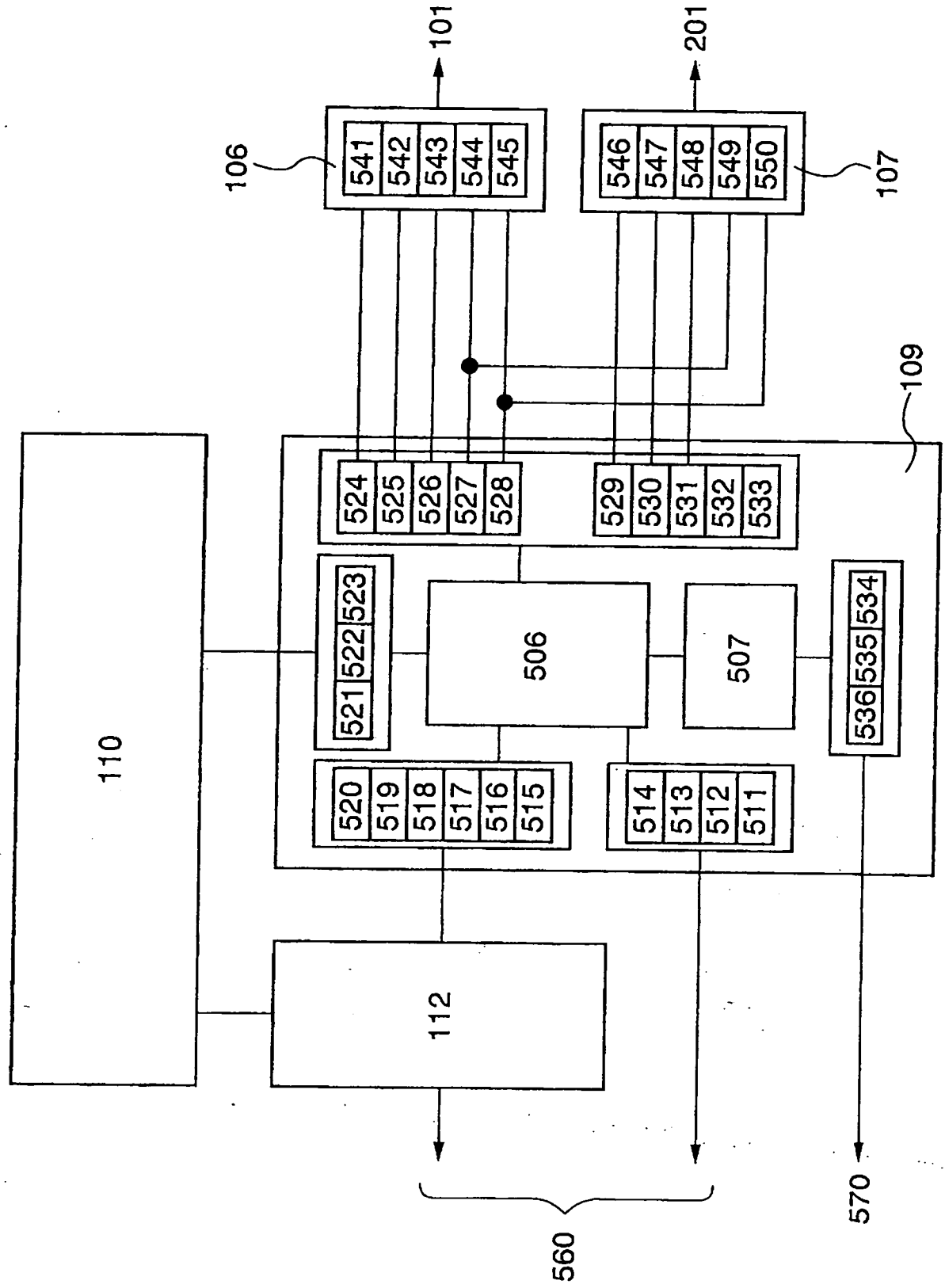
第5圖



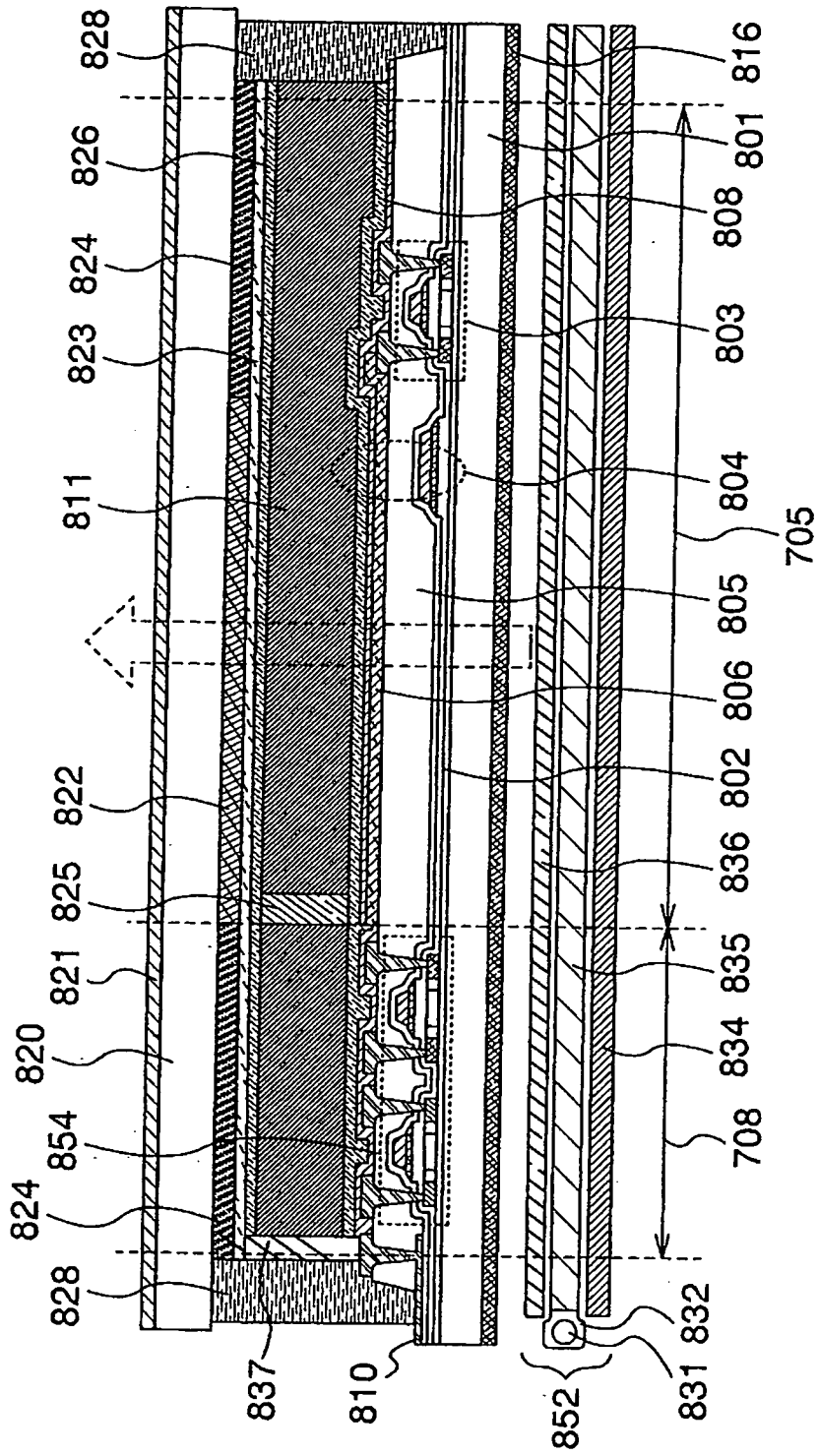
第6圖



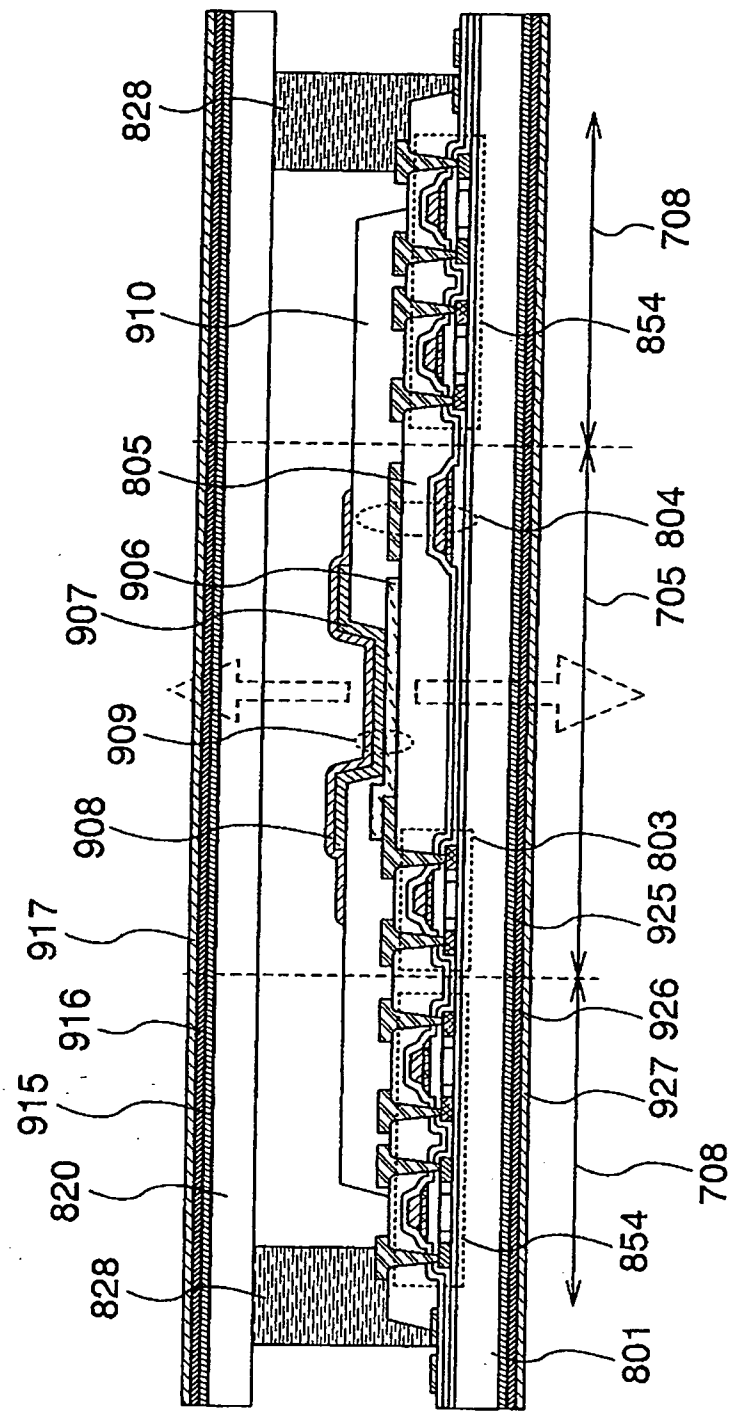
第7圖



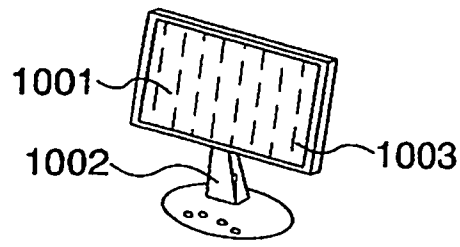
第8圖



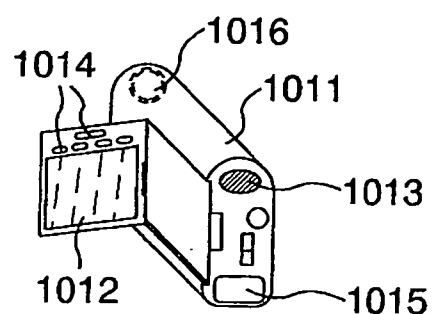
第9圖



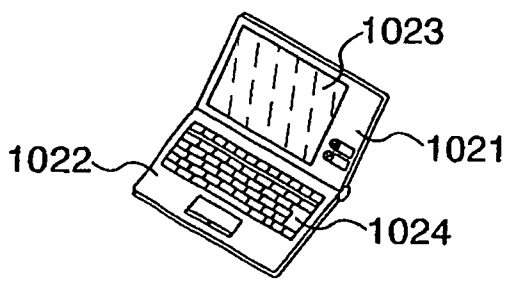
第10A圖



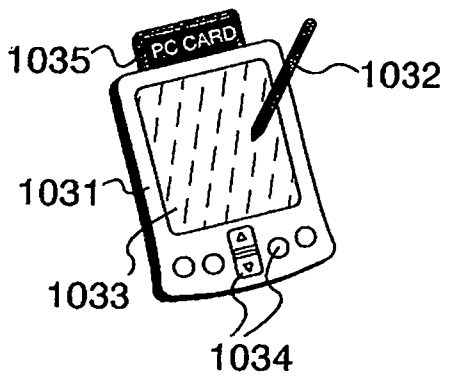
第10B圖



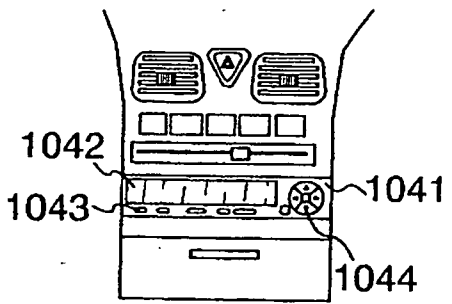
第10C圖



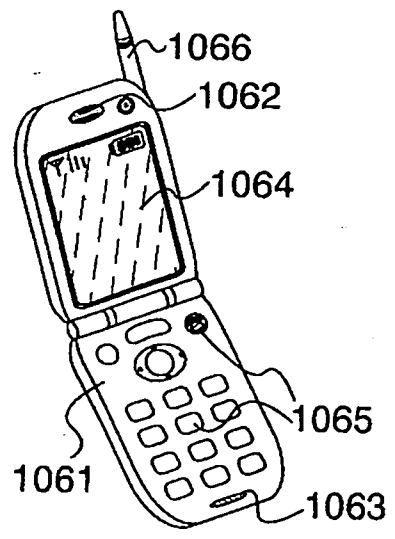
第10D圖



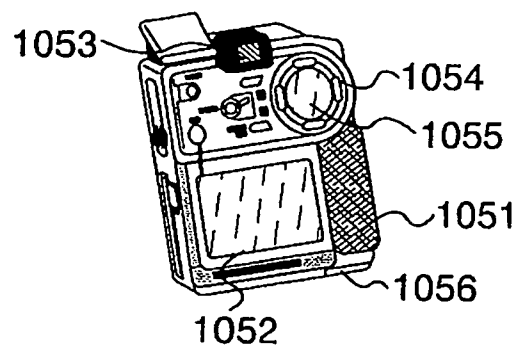
第10E圖



第10G圖



第10F圖



第11圖

