ROYAUME DE BELGIQUE

MINISTERE DES AFFAIRES ECONOMIQUES

BREVET D'INVENTION

NUMERO DE PUBLICATION : 1000206A6

NUMERO DE DEPOT : 8701451

Classif. Internat.: H04L

Date de délivrance : 23 Août 1988

Le Ministre des Affaires Economiques,

Vu la Convention de Paris du 20 Mars 1883 pour la Protection de la propriété industrielle;

Vu la loi du 28 Mars 1984 sur les brevets d' invention, notamment l' article 22;

Vu l' arrêté royal du 2 Décembre 1986 relatif à la demande, à la délivrance et au maintien en vigueur des brevets d' invention, notamment l' article 28;

Vu le procès verbal dressé le 17 Décembre 1987 à 14h45 à l' Office de la Propriété Industrielle

ARRETE:

ARTICLE 1.- Il est délivré à : GTE COMMUNICATION SYSTEMS CORPORATION 2500 West Utopia Road, Phoenix Arizona 85027(ETATS-UNIS D'AMERIQUE)

représenté(e)(s) par : DONNE Eddy, BUREAU M.F.J. BOCKSTAEL, Arenbergstraat, 13 - 2000 ANTWERPEN.

un brevet d' invention d' une durée de 6 ans, sous réserve du paiement des taxes annuelles, pour : PROCEDE POUR L'ECHANGE DE TRANCHES DE TEMPS A MULTIPLETS DE ZEROS.

INVENTEUR(S) : Gorshe Steve, 14487 North 58th Avenue, Glendale Arizona 85306 (US)

Priorité(s) 22.12.86 US USA 944090

ARTICLE 2.- Ce brevet est délivré sans examen préalable de la brevetabilité de l' invention, sans garantie du mérite de l' invention ou de l' exactitude de la description de celle-ci et aux risques et périls du(des) demandeur(s).

Bruxelles, le 23 Août 1988
PAR DELEGATION SPECIALE :

WUYTS L.
Directeur.

08701451 A6

Procédé pour l'échange de tranches de temps à multiplets de zéros.

Fondement de l'invention

La présente invention concerne le transfert de données entre des systèmes de commutation et de transmission et, plus particulièrement, une structure de lignes pour l'échange de tranches de temps à multiplets de zéros répondant aux conditions requises pour la suppression des zéros de lignes T1.

Les installations de lignes de transmission T1 fonctionnent à 1,544M bit par seconde. Dans les installations de transmission de lignes T1, on utilise un schéma de signalisation d'inversion alternative de marques (AMI). Ce signal AMI ne contient pas plus de 15 positions de bits zéros consécutifs dans un train de bits T1 particulier. Cette condition selon laquelle on ne doit pas avoir plus de 15 bits zéros dans une chaîne binaire résulte de la mise en service de répéteurs dans des systèmes de lignes de transmission T1. Les répéteurs habituellement utilisés ne peuvent fonctionner dans les normes de cette spécification si plus de 15 zéros consécutifs sont transmis. La synchronisation des répéteurs ne peut être garantie pour des trains de bits comportant plus de 15 zéros consécutifs.

Une technique adoptée pour la suppression de bits 0 de lignes T1 est une substitution bipolaire avec 8 zéros (B8ZS). La technique B8ZS fait

appel à deux configurations spéciales de codage contenant des violations bipolaires qui sont substituées aux chaînes binaires de 8 zéros dans le train de signaux d'entrée. Lors de la détection de violations bipolaires avec l'une ou l'autre des deux configurations spéciales, le récepteur place 8 bits de zéros dans les positions correspondantes dans le train de bits de sortie.

Un inconvénient technique de la technique B8ZS réside dans le fait qu'elle viole la norme de signalisation AMI sur les lignes T1. Etant donné que des violations bipolaires indiquent normalement des erreurs de transmission, l'introduction délibérée de ces erreurs de transmission par la signalisation B8ZS réduit l'efficacité de la détermination d'erreurs réelles qui sont détectées par le schéma de signalisation AMI. Un autre inconvénient de la technique B8ZS réside dans le fait qu'elle détecte des chaînes binaires de 8 zéros et qu'elle substitue les configurations spéciales de violations plus fréquemment que ne l'exige la mise en service spécifiée des lignes T1. Outre ces inconvénients, les configurations B8ZS ne se propageront pas à travers les installations T1 protégées ou les installations DS1 dérivant de multiplexeurs normalisés.

On se heurte à de sérieux inconvénients économiques pour l'introduction de la technique B8ZS dans le réseau de transmission de l'Amérique du Nord. Cette introduction nécessiterait un remplacement global des multiplexeurs existants, des commutateurs automatiques de protection, des dispositifs électroniques de montage croisé (DACS), un matériel de connexion de commutateurs numériques et tout autre élément du réseau avec contrôle et élimination

des violations (VMR). Une telle introduction de la technique B8ZS implique d'importants investissements déraisonnables pour modifier le matériel du réseau.

Sommaire de l'invention

Un système de transmission de données comprend un premier et un second système de commutation numériques. Ces systèmes de commutation sont raccordés via des installations de lignes supports T pour la transmission bidirectionnelle de données. Chacun des systèmes de commutation implique une méthode pour l'échange de tranches de temps à multiplets de zéros (ZBTSI).

En premier lieu, la méthode d'échange de tranches de temps à multiplets de zéros examine un octet (quantité : 8 bits) d'un groupe de séquences de données. Ensuite, selon cette méthode, on vérifie cet octet afin de déterminer s'il est un octet ne comportant que des zéros. Un octet ne comportant que des zéros est un octet dans lequel 8 bits de zéros en constituent la teneur.

Si un octet ne comportant que des zéros est détecté, l'adresse de cet octet est placée dans le contenu de cette position d'octet ne comportant que des zéros. On procède à un autre essai afin de déterminer si l'octet détecté ne comportant que des zéros est un premier octet ne comportant que des zéros choisi parmi le groupe de séquences. Si cet octet est un premier octet détecté ne comportant que des zéros parmi le groupe de séquences, un bit indicateur de premier octet ne comportant que des zéros est positionné dans le contenu de l'octet actuel ne comportant que des zéros. Enfin, chacune des étapes mentionnées ci-dessus est répétée jusqu'à ce que chacun des octets du groupe de séquences de données ait été examiné pour une teneur

en zéros.

Brève description des dessins

La figure 1 est un tracé de structure spécifique de données de séquences T1.

la figure 2 est un schéma bloc de systèmes de télécommunications interconnectés ;

les figures 3A et 3B illustrent un train de données à 96 canaux respectivement avant et après l'application du procédé d'échange de tranches de temps à multiplets de zéros ;

la figure 4 est un schéma logique du procédé d'encodage.

Description de la forme de réalisation préférée

La configuration de la structure de lignes T1 est basée sur la structure normalisée de signaux numériques DS1 à 1,544M bit par seconde. Cette configuration est illustrée en figure 1. La séquence DS1 contient 193 bits d'informations. Ces informations sont organisées en un seul bit de synchronisation ou de données de mise en séquence plus 192 bits de données de charge utile. Les 192 bits de données de charge utile sont organisés en 24 canaux, chaque canal contenant 8 bits et pouvant être appelé "octet".

Dans la signalisation DS1, le bit de poids faible, PCM 7, de chaque octet de chaque sixième séquence est habituellement utilisé comme bit de signalisation volé ou dérobé pour indiquer les états de signalisation des canaux actifs. Ces bits de signalisation sont transmis à raison de 24 bits par 6 séquences ou de 4 bits par séquence.

Chaque canal (octet) est constitué de 8 bits, PCMO-PCM7. PCMO est un bit de signe. Les bits PCM1-PCM7 donnent l'amplitude de l'échantillon vocal. Le bit PCM1 peut également être

utilisé pour acheminer des indications d'alarme. Le bit PCM7 est utilisé pour acheminer des informations de supervision au cours des séquences 6 et 12.

Vingt-quatre canaux sont organisés ensemble avec un bit S pour former une séquence. Chaque échantillon vocal de la séquence est associé à un canal de conversation (ou de données). Les canaux sont numérotés de 0 à 23. Le bit S achemine une configuration périodique qui, lorsqu'elle est détectée, est utilisée pour identifier le début de chaque séquence de données. Douze séquences de données sont organisées pour former une "superséquence". Au cours des séquences 6 et 12 de la superséquence, le bit PCM7 est utilisé pour acheminer des informations de supervision associées à chacun des 24 canaux. La configuration périodique de données, qui est acheminée par le bit S, permet également d'identifier les séquences individuelles d'une superséquence.

La configuration acheminée par le bit S est la suivante (le premier bit est associé à la séquence 0) : "100011011100". On peut constater qu'au cours des séquences impaires, le bit S forme une configuration alternée de "1" et de "0", c'est-à-dire "101010". Cette configuration alternée est appelée "configuration TS" et elle est utilisée pour identifier la position de départ des séquences. Au cours des séquences paires, le bit S achemine la configuration "001110" dans laquelle le premier "1" indique le début de la séquence 6. Cette configuration est appelée "configuration FS" et elle est utilisée pour identifier la position occupée à l'intérieur d'une superséquence.

L'examen de bits FS est un procédé analogue à celui des bits TS, avec cette exception que l'on ne procède à aucune vérification pour les bits FS apparaissant au cours des séquences 2 et 8.

En figure 2, le système 1 est raccordé au système 2. Le système 1 qui peut être un système de commutation de télécommunications ou un ensemble de canaux, est raccordé à un multiplexeur 3. Cette connexion est effectuée par une ligne de transmission faisant appel à une transmission T1 ou DS1. La vitesse de transmission d'une ligne de transmission T1 ou DS1 est de 1,544 mégabit par seconde. De même, comme le montre cette figure, le système 2 est raccordé, via une autre ligne de transmission DS1, à un multiplexeur 4. Les multiplexeurs 3 et 4 peuvent être raccordés via une ligne de transmission à grande vitesse telle qu'une ligne de transmission DS3. La ligne de transmission DS3 transmet des données à peu près à raison de 45 mégabits par seconde.

La superséquence normalisée du type représenté en figure 1 contient 12 séquences d'informations. Pour cette méthode, on suppose que l'on emploiera une superséquence étendue. Cette superséquence étendue comprend 24 séquences d'informations.

Afin d'obtenir des multiplexeurs tels que les multiplexeurs 3 et 4, ainsi que des répéteurs comportant la densité correcte de données de "uns" ("1" logique) sur la ligne de transmission, il convient que la condition ci-après soit remplie. Au maximum, 15 bits consécutifs de zéros peuvent apparaître dans une chaîne de données transmise.

Le procédé d'échange de tranches de temps

à multiplets de zéros de la présente invention (ZBTSI) permet d'indiquer, pour chaque groupe de quatre séquences (ou 96 octets), les violations de l'une ou l'autre des conditions mentionnées ci-dessus. Par exemple, si le système 1 transmettait des informations au système 2, la logique du système 1 structurerait un groupe particulier de quatre séquences de la manière décrite par ce procédé. Ce groupe de quatre séquences de données serait transmis au système 2 via des multiplexeurs 3 et 4. Etant donné que les multiplexeurs 3 et 4 et n'importe quel circuit intermédiaire de répéteur (non représenté) sont des équipements normalisés disponibles dans le commerce, le procédé ZBTSI fournirait la densité appropriée de "un" en inhibant la production de tout octet de zéros violant la règle des zéros consécutifs sans modifier tout équipement de transmission déjà en place. Les données nouvellement structurées seraient transparentes pour tous les multiplexeurs et répéteurs, étant donné qu'elles auraient la densité appropriée de "uns". A la réception des quatre séquences d'informations, le système 2 tamponnerait les 96 octets et selon cette méthode, il reconstruirait n'importe quel octet ne comportant que des zéros.

Un octet ne comportant que des zéros viole la règle mentionnée ci-dessus et est appelé "octet ne comportant que des zéros" (AZO). La superséquence étendue est constituée de 24 séquences. A l'intérieur de cette superséquence, les bits de mise en séquence (TS ou FS) des séquences 4,8, 12, 16 et 24 fournissent la configuration de mise en séquence. Les bits de mise en séquence des séquences 2, 6, 10, 14, 18 et 22 fournissent les bits de code CRC6. Les bits de mise en séquence

des séquences 1, 5, 9, 13, 17 et 21 sont utilisés pour fournir les indications de traitement d'échange de tranches de temps à multiplets de zéros conformément à cette méthode.

Ces bits indicateurs de traitement (bits de mise en séquence) sont positionnés à un 1 logique si aucun traitement d'échange de tranches de temps à multiplets de zéros n'est requis au cours de l'intervalle de quatre séquences.. En revanche, ces bits indicateurs de traitement sont positionnés à un 0 logique si cette méthode a été utilisée pour modifier l'une ou l'autre donnée AZO avant la transmission via le système.

Ce procédé d'échange de tranches de temps à multiplets de zéros ne nécessite qu'une temporisation de 2 octets dans le système d'encodage et une temporisation de 96 octets dans le système de décodage. Un octet supplémentaire de temporisation de "uns" est ajouté aux deux systèmes afin d'examiner des octets adjacents. Afin qu'un emplacement d'octet donné soit marqué par ce procédé comme AZO, cet octet doit avoir été un octet de zéros. Le tamponnement au décodeur constitue un procédé dans lequel une détection et une correction d'erreurs ont lieu plus aisément qu'un tamponnage du type effectué à l'encodeur.

Dans les figures 3A et 3B, on représente des chaînes de données d'essai. La figure 3A illustre un groupe de quatre séquences d'octets transmis initialement sans utiliser le procédé d'échange de tranches de temps à multiplets de zéros. Cette chaîne initiale de données comprend plusieurs octets qui sont des AZO. Ces octets portent les numéros 1, 2, 3, 25, 60, 61, 62, 72, 73 et 84. Les numéros d'octets sont indiqués et

leurs contenus respectifs sont indiqués en dessous (entre les signes ##).

La figure 3B illustre la chaîne de données à 4 séquences obtenue suite à l'application du procédé ZBTSI au train initial de données de la figure 3A.

En figure 3B, plusieurs notations et marquages sont indiqués en dessous de la ligne représentant les bits de données. Ces marquages ont les significations suivantes. Le premier groupe de marquages comprend un numéro suivi d'un Y ou d'un N indiquant le contenu d'un octet particulier. La partie numérique de cet élément indicateur est l'adresse qui est renfermée dans le contenu de l'octet auquel est attribué l'élément indicateur. Cette adresse est contenue dans les bits PCM7 à PCM1. Le huitième bit ou PCMO indique l'élément indicateur du dernier bit ne comportant que des zéros pour le groupe de 4 séquences.

La lettre Y ou N indique si le dernier bit ne comportant que des zéros est positionné ou non. Un Y indique que le bit est positionné avec un 1 logique et un N indique qu'il est remis à zéro avec un 0 logique.

L'autre élément indicateur de la figure 3B est constitué d'un OV suivi de deux désignations numériques. OV indique un décalage sur chacun des octets dans l'intervalle des deux chiffres qui suivent OV. Par exemple, en figure 3B, OV 4-24 indique que les octets 4 à 24 sont décalés vers le bas ou vers la gauche d'une position d'octet. En outre, le bit de mise en séquence F5 est entouré d'un cercle, indiquant ainsi qu'il y a des octets ne comportant que des zéros dans le groupe de 4 séquences et que ce bit de mise en séquence est

positionné pour indiquer qu'il en est ainsi.

Le procédé ZBTSI est représenté en figure 4. Lorsque le système de transmission comporte la chaîne de quatre séquences de données comme représenté en figure 3A, la logique du système effectue alors le procédé ZBTSI en passant à la case 402. Dans la case 402, l'octet suivant de données est examiné. Dans ce cas, le procédé démarre avec l'octet n° 1. Ensuite, intervient la case 404. Dans la case 404, il est déterminé si l'octet est un octet ne comportant que des zéros.(AZO). Si cet octet ne comporte pas uniquement des zéros, le parcours N est alors suivi et la case 402 intervient pour examiner l'octet suivant. Si cet octet est un octet ne comportant que des zéros, comme c'est le cas pour l'octet 1, le traitement se poursuit et la case 406 intervient via le parcours Y venant de la case 404.

Dans la case 406, il est déterminé si l'octet suivant est un octet ne comportant que des zéros (AZO). Par exemple, étant donné que l'octet n° 2 est un octet ne comportant que des zéros, il sera répondu à cette question par l'affirmative et le contrôle serait transféré à la case 408 via le parcours Y. Dans la case 408, l'adresse de cet octet ne comportant que des zéros (octet n° 1) est placée dans le contenu de ce dernier (octet n° 1) , ce qui signifie que l'adresse du premier octet ne comportant que des zéros que l'on rencontre (octet 1) sera placée dans le contenu de l'octet 1. Etant donné que toutes les adresses d'octets 1 à 96 comportent au moins un 1 logique, le contenu de ces octets comportant leur adresse propre ne sera pas un octet ne comportant que

des zéros. En conséquence, l'octet 1 contiendra l'adresse 1 en bits PCM 1 à 7 et il ne violera pas les règles de transmission AMI.

Si l'octet suivant n'est pas un octet ne comportant que des zéros, la case 406 transférera le contrôle à la case 410 via le parcours N. La case 410 élimine l'octet ne comportant que des zéros et elle décale tous les octets restants vers le bas ou vers la gauche d'une position d'octet. La case 412 positionne alors un indicateur interne pour un dernier octet ne comportant que des zéros dans une chaîne et il sauvegarde l'adresse correspondante de cet octet ne comportant que des zéros. La case 412 transférera alors le contrôle à la case 414.

Lorsque le bloc 408 a placé l'adresse d'un AZO dans le contenu de l'AZO particulier, il transférera le contrôle à la case 414. Cette case 414 détermine si cet octet particulier est le premier AZO dans la chaîne de données à quatre séquences. S'il est répondu à cette question par l'affirmative, la case 414 transfère le contrôle à la case 416 via le parcours Y. La case 416 place l'adresse de cet AZO dans le contenu de celui-ci et il positionne également l'indicateur FAZOI.

L'indicateur FAZOI est l'indicateur du premier octet ne comportant que des zéros. L'indicateur FAZOI est placé dans le bit PCMO. La localisation de ce bit indique que l'octet particulier pour lequel l'indicateur est positionné, est le premier octet ne comportant que des zéros du groupe de quatre séquences et que le système de décodage peut l'iden-

tifier comme dernier AZO à traiter dans le groupe de quatre séquences.

La case 416 transfère le contrôle à la case 418. Si la case 414 détermine que cet AZO n'était pas le premier octet ne comportant que des zéros parmi le groupe de quatre séquences, le contrôle est transféré à la case 418 via le parcours N.

La case 418 détermine si l'indicateur interne du dernier octet ne comportant que des zéros est positionné. Si cet indicateur interne est positionné, le contrôle est transféré de la case 418 à la case 420 via le parcours Y. La case 420 place l'adresse de l'octet précédent ne comportant que des zéros dans le contenu de ce dernier. Par exemple, étant donné qu'en figure 3B, l'octet n° 3 est le dernier octet ne comportant que des zéros parmi la série de tous les octets ne comportant que des zéros (1, 2 et 3), l'adresse de l'octet 3 est placée dans le contenu de l'octet n° 25. Il est à noter que le contenu de l'octet 25 apparaît alors dans la position d'octet 24 étant donné que l'octet n° 3 a été éliminé et que tous les autres octets suivants ont été décalés vers le bas d'une position d'octet. La case 420 transfère alors le contrôle à la case 422.

Si l'indicateur interne du dernier octet ne comportant que des zéros n'est pas positionné, la case 418 transfère le contrôle à la case 422. La case 422 détermine si tous les octets du groupe de 4 séquences ont été examinés. Si tous les octets n'ont pas été examinés, le parcours N est suivi à partir de la case 422 et le contrôle est transféré à la case 402 où l'octet suivant est examiné. Si le dernier octet du groupe de 4 séquences a été

examiné, le contrôle passe de la case 422 à la case 424. Ensuite, la case 424 transmet les données et met ensuite un terme au processus d'échange de tranches de temps à multiplets de zéros.

Cette méthode peut être mise en oeuvre à l'intervention d'une microprogrammation contenue dans un processeur à signaux numériques. On peut utiliser un processeur à signaux numériques "Fujitsu", n° MB-8764-DSP.

Bien que l'on ait illustré la forme de réalisation préférée de l'invention, et que cette forme de réalisation ait été décrite en détail, l'homme de métier comprendra aisément que diverses modifications peuvent y être apportées sans se départir de l'esprit de l'invention ou du cadre des revendications ci-après.

REVENDICATIONS

1. Système de transmission de données comportant un premier et un second système de commutation numériques raccordés via des installations de lignes supports T pour la transmission bidirectionnelle de données, chacun de ces systèmes de commutation faisant intervenir un procédé d'échange de tranches de temps à multiplets de zéros (ZBTSI), ce procédé ZBTSI comprenant les étapes consistant à :

examiner un octet (8 bits) d'un groupe de séquences de données ;

soumettre cet octet à un premier essai en vue de déterminer s'il s'agit d'un octet ne comportant que des zéros, ce dernier étant un octet contenant 8 bits de zéros ;

placer tout d'abord une adresse correspondante de cet octet détecté ne comportant que des zéros dans un contenu de cette position d'octet ne comportant que des zéros ;

soumettre cet octet détecté ne comportant que des zéros à un second essai en vue de déterminer un état de premier octet ne comportant que des zéros parmi le groupe de séquences ;

positionner tout d'abord un indicateur de premier octet ne comportant que des zéros dans le premier octet détecté ne comportant que des zéros afin d'indiquer le premier octet ne comportant que des zéros parmi le groupe de séquences, ce positionnement étant effectué en réponse au premier octet détecté ne comportant que des zéros ; et

répéter les étapes consistant à examiner, effectuer un premier essai, effectuer un premier placement, effectuer un second essai et effectuer

un premier positionnement pour chacun des octets de ce groupe de séquences.

2. Procédé ZBTSI selon la revendication 1, **caractérisé en ce qu'**il comprend, en outre, l'étape consistant à soumettre un octet suivant à un troisième essai en vue de déterminer un état d'octet ne comportant que des zéros, ce troisième essai étant effectué en réponse à la détection de cet octet ne comportant que des zéros suite à l'étape consistant à effectuer un premier essai.

3. Procédé ZBTSI selon la revendication 2, l'étape du troisième essai consistant à :

éliminer, du groupe de séquences, l'octet suivant ne comportant que des zéros ; et

décaler tous les octets restants du groupe de séquences dans la direction de cet octet éliminé ne comportant que des zéros, tout en maintenant une position relative de ces octets restants entre eux.

4. Procédé ZBTSI selon la revendication 3, l'étape du troisième essai consistant, en outre, à :

effectuer un deuxième positionnement d'un indicateur interne indiquant que l'octet éliminé ne comportant que des zéros est un dernier octet ne comportant que des zéros choisi parmi un groupe faisant partie du groupe de séquences ;

sauvegarder une adresse correspondant à cet octet éliminé ne comportant que des zéros ; et

procéder au deuxième essai.

5. Procédé ZBTSI selon la revendication 4, **caractérisé en ce qu'**il comprend, en outre, l'étape consistant à effectuer un quatrième essai

en vue de déterminer si l'indicateur du dernier octet ne comportant que des zéros est positionné.

6. Procédé ZBTSI selon la revendication 5, l'étape du quatrième essai consistant à effectuer un deuxième placement de l'adresse sauvegardée de l'octet éliminé ne comportant que des zéros dans le contenu d'un octet actuel ne comportant que des zéros, cette étape de second placement étant effectuée en réponse à une détection de l'état positionné de l'indicateur du dernier octet ne comportant que des zéros.

7. Procédé ZBTSI selon la revendication 6, **caractérisé en ce qu'il** comprend, en outre, l'étape consistant à transmettre les données contenues dans le groupe de séquences.

8. Procédé ZBTSI selon la revendication 7, l'étape du premier positionnement consistant à effectuer un troisième placement d'une adresse d'un octet actuel ne comportant que des zéros dans le contenu de ce dernier, cette étape de troisième placement étant effectuée en réponse à une détection de l'état du premier octet ne comportant que des zéros.

9. Procédé ZBTSI selon la revendication 8, **caractérisé en ce qu'il** comprend, en outre, l'étape consistant à effectuer un troisième positionnement d'un indicateur de bits de mise en séquence en réponse à une détection d'au moins un octet ne comportant que des zéros.

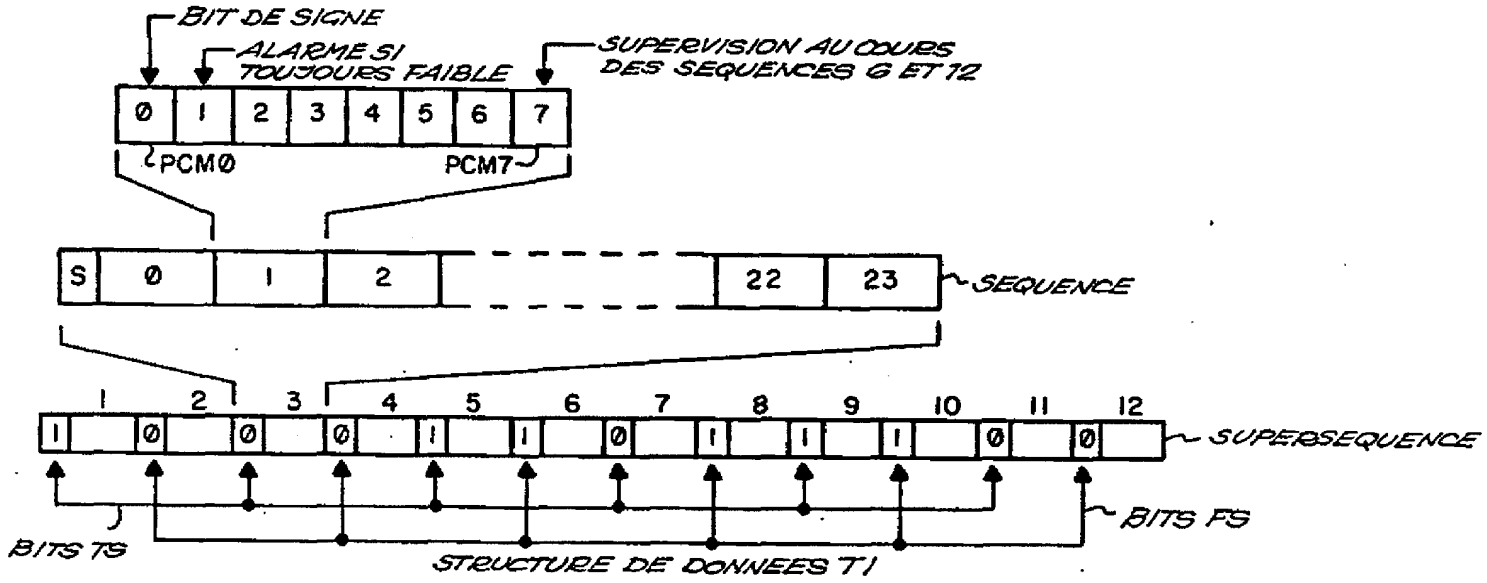


FIG. 1

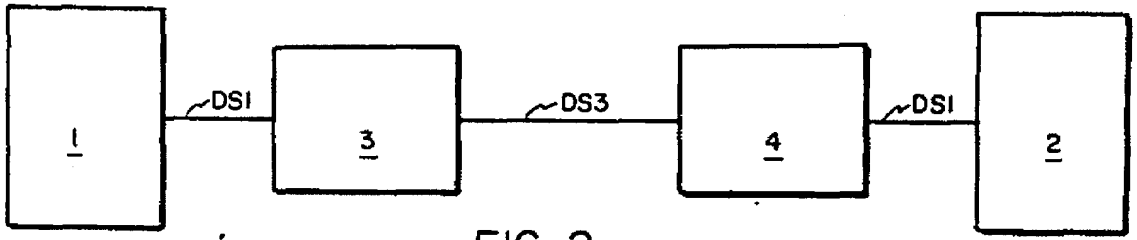


FIG. 2

08701451

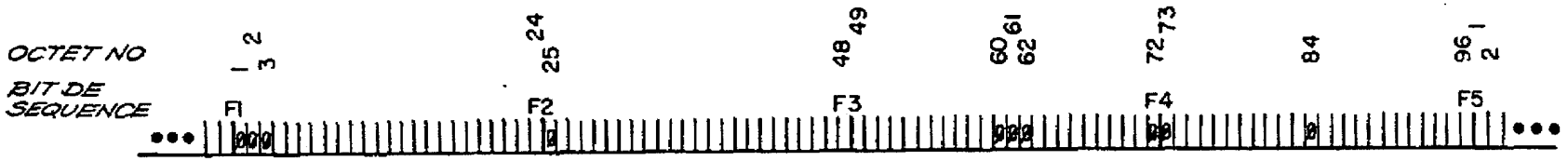


FIG. 3A

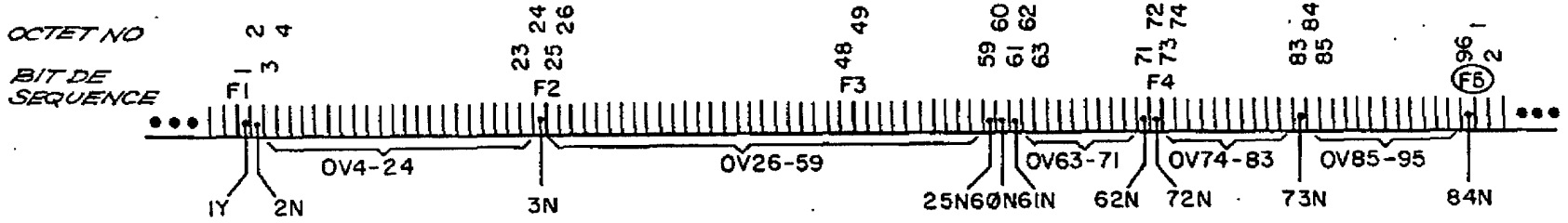


FIG. 3B

08701451

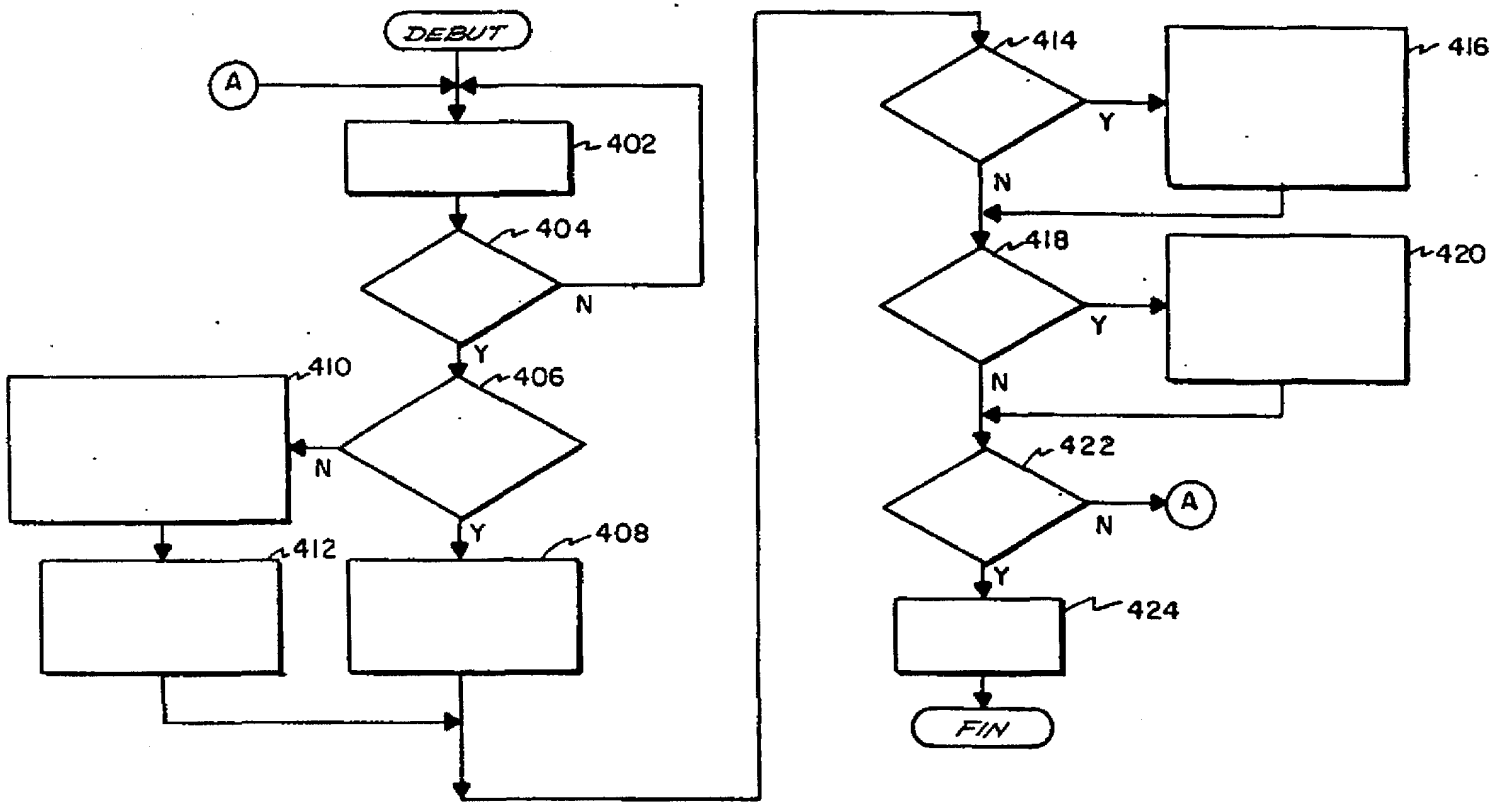


FIG. 4

08701451