

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6865202号
(P6865202)

(45) 発行日 令和3年4月28日(2021.4.28)

(24) 登録日 令和3年4月7日(2021.4.7)

(51) Int.Cl.		F I			
HO4L	12/28	(2006.01)	HO4L	12/28	200A
B6OR	16/023	(2006.01)	HO4L	12/28	100A
G06F	13/38	(2006.01)	B6OR	16/023	P
G06F	13/14	(2006.01)	G06F	13/38	340A
			G06F	13/14	320A

請求項の数 5 (全 21 頁)

(21) 出願番号 特願2018-196432 (P2018-196432)
 (22) 出願日 平成30年10月18日(2018.10.18)
 (65) 公開番号 特開2020-65189 (P2020-65189A)
 (43) 公開日 令和2年4月23日(2020.4.23)
 審査請求日 令和1年11月19日(2019.11.19)

(73) 特許権者 000006895
 矢崎総業株式会社
 東京都港区三田1丁目4番28号
 (74) 代理人 100134832
 弁理士 瀧野 文雄
 (74) 代理人 100165308
 弁理士 津田 俊明
 (74) 代理人 100115048
 弁理士 福田 康弘
 (72) 発明者 塩崎 朋弘
 静岡県裾野市御宿1500 矢崎総業株式
 会社内
 (72) 発明者 中村 吉秀
 静岡県裾野市御宿1500 矢崎総業株式
 会社内

最終頁に続く

(54) 【発明の名称】 通信システム

(57) 【特許請求の範囲】

【請求項1】

1または複数のマスター装置を備え、前記1つまたは複数のマスター装置の各々は、複数のスレーブ装置と通信可能に接続されている通信システムであって、

各々機能が異なり、別々の基板上に形成された複数種類の回路ブロックを備え、前記スレーブ装置及び前記マスター装置が、前記複数種類の回路ブロックを組み合わせで構成され、

前記通信システムは、前記スレーブ装置及び前記マスター装置にIDを書き込むための書込装置をさらに備え、

前記書込装置は、前記マスター装置のIDを送信した後、当該マスター装置に通信可能に接続された複数のスレーブ装置のIDを順次送信し、

前記マスター装置は、当該マスター装置に通信可能に接続された通信可能に接続された複数のスレーブ装置に電源を供給するための複数の出力スイッチと、前記書込装置から当該マスター装置のIDを受信して自身のIDとして設定する第1設定部と、自身のID設定後、当該マスター装置に通信可能に接続された通信可能に接続された複数のスレーブ装置のIDを前記書込装置から受信する毎に前記出力スイッチを順にオンするスイッチ制御部と、を有し、

前記スレーブ装置は、電源供給後に受信した前記IDを自身のIDとして設定する第2設定部を有することを特徴とする通信システム。

【請求項2】

前記スレーブ装置には、常時駆動可能な負荷と、アクセサリ時に駆動可能な負荷と、イグニッション時に駆動可能な負荷の3種類に分類される車両内に設置された負荷のうちのいずれか1つの種類の負荷が接続されていることを特徴とする請求項1に記載の通信システム。

【請求項3】

前記マスター装置は、車両内に複数設置され、

前記マスター装置のIDは、前記マスター装置の車両内での設置位置を示す設置情報を含むことを特徴とする請求項1または2に記載の通信システム。

【請求項4】

前記回路ブロックとしては、前記スレーブ装置又は前記マスター装置の制御を司る制御ブロックと、前記制御ブロックの入力ポートに接続され、当該入力ポートに入力信号を入力するための入力ブロックと、前記制御ブロックの出力ポートに接続され、出力信号に応じてオンオフする出力スイッチを有する出力ブロックと、を含むことを特徴とする請求項1から3のいずれか一項に記載の通信システム。

10

【請求項5】

前記回路ブロックとしては、前記制御ブロックに電源を供給するための電源ブロックと、通信インタフェースを有する通信ブロックと、をさらに含むことを特徴とする請求項4に記載の通信システム。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、通信システムに関する。

【背景技術】

【0002】

乗用車、貨物車等の車両には、ランプや、パワーウインドウなどの多種多様な負荷が搭載されている。そして、複数の負荷が接続されるスレーブ装置と、複数のスレーブ装置を制御するマスター装置と、の通信を用いて上記負荷を制御する技術が提案されている。

【0003】

上述したマスター装置や、スレーブ装置は、機能追加や設計変更が生じた場合、マスター装置、スレーブ装置全体を取り換える必要があり、コスト的に問題があった。

30

【0004】

また、特許文献1には、回路層に機能が異なるブロックを設け、回路層の上側にブロック同士を配線する配線層を設けた集積回路が提案されている。この集積回路も、回路層に機能追加が発生した場合、回路層全体を取り換える必要がある。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2010-136452号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0006】

本発明は、以上の背景に鑑みてなされたものであり、安価に機能追加や設計変更を行うことができる通信システムを提供することを目的としている。

【課題を解決するための手段】

【0007】

本発明の態様である通信システムは、複数のスレーブ装置と、前記複数のスレーブ装置と通信するマスター装置と、を備えた通信システムであって、各々機能が異なり、別々の基板上に形成された複数種類の回路ブロックを備え、前記スレーブ装置及び前記マスター装置が、前記複数種類の回路ブロックを組み合わせて構成されていることを特徴とする。

【0008】

50

また、前記回路ブロックとしては、前記スレーブ装置又は前記マスター装置の制御を司る制御ブロックと、前記制御ブロックの入力ポートに接続され、当該入力ポートに入力信号を入力するための入力ブロックと、前記制御ブロックの出力ポートに接続され、出力信号に応じてオンオフする出力スイッチを有する出力ブロックと、を含んでもよい。

【0009】

また、前記回路ブロックとしては、前記制御ブロックに電源を供給するための電源ブロックと、通信インタフェースを有する通信ブロックと、をさらに含んでもよい。

【0010】

また、前記スレーブ装置及び前記マスター装置にIDを書き込むための書込装置をさらに備え、前記書込装置は、前記マスター装置のIDを送信した後、前記複数のスレーブ装置のIDを順次送信し、前記マスター装置は、前記複数のスレーブ装置毎に設けられ、対応する前記スレーブ装置に電源を供給するための複数の出力スイッチと、前記書込装置から当該マスター装置のIDを受信して自身のIDとして設定する第1設定部と、自身のID設定後、前記書込装置から前記複数のスレーブ装置のIDを受信する毎に前記出力スイッチを順にオンするスイッチ制御部と、を有し、前記複数のスレーブ装置は、電源供給後に受信した前記IDを自身のIDとして設定する第2設定部を有してもよい。

10

【0011】

また、前記マスター装置は、車両内に設置され、前記複数のスレーブ装置は、複数の負荷に接続され、前記複数の負荷は、常時駆動可能な負荷と、アクセサリ時に駆動可能な負荷と、イグニッション時に駆動可能な負荷と、に分類され、1つの前記スレーブ装置には、同一種類の前記負荷が接続されていてもよい。

20

【0012】

また、前記マスター装置は、車両内に複数設置され、前記マスター装置のIDは、前記マスター装置の車両内での設置位置を示す設置情報を含んでもよい。

【発明の効果】

【0013】

以上説明したように態様によれば、前記スレーブ装置及び前記マスター装置が、前記複数種類の回路ブロックを組み合わせて構成されているので、機能変更や設計変更が発生した場合、回路ブロック単位で交換したり、追加することができ、コストダウンを図ることができる。

30

【図面の簡単な説明】

【0014】

【図1】本発明の通信システムとしての車載ネットワークを示すブロック図である。

【図2】図1に示す車載ネットワークを構成するブロックを示す図である。

【図3】図1に示す車載ネットワークを構成するブロックを示す図である。

【図4】図2及び図3に示すブロックを組み合わせて構成した図1に示す車載ネットワークの一例を示すブロック図である。

【図5】図3に示すマイコン制御ブロックのフラッシュROMの構成を示す図である。

【図6】図1に示す書込装置、マスター装置及びスレーブ装置の動作処理手順を示すフローチャートである。

40

【図7】図1に示す書込装置、マスター装置及びスレーブ装置の動作処理手順を示すフローチャートである。

【発明を実施するための形態】

【0015】

以下、本発明の一実施形態を、図1及び図2に基づいて説明する。図1は、本発明の通信システムとしての車載ネットワーク1を示すブロック図である。図2及び図3は、図1に示す車載ネットワークを構成するブロックを示す図である。図4は、図2及び図3に示すブロックを組み合わせて構成した図1に示す車載ネットワークの一例を示すブロック図である。

【0016】

50

図1に示す車載ネットワーク1は、車両4に搭載されている。車載ネットワーク1は、複数のマスター装置2と、複数のスレーブ装置3（図4のように、スレーブ装置301～303と記載することもある）と、を備えている。複数のマスター装置2は、車両4の各エリアに配置されている。本実施形態では、マスター装置2は、車両4のフロントの右側（FR-RH）と、フロントの左側（FR-LH）、フロントの中央（FR-CENTER）、リアの右側（RR-RH）、リアの左側（RR-LH）の5か所にそれぞれ配置されている。

【0017】

5つのマスター装置2は、通信ラインL1により互いに通信可能に接続されている。また、マスター装置2は、図示しないバッテリーに接続された+B電源線L2により互いに接続され、+B電源線L2を介して電源供給される。

10

【0018】

また、5つのマスター装置2は各々、自エリア内に配置された複数のスレーブ装置3と通信ラインL1により通信可能に接続されている。マスター装置2及びスレーブ装置3は1対複数で接続されている。マスター装置2は、複数のスレーブ装置3と通信を行うことにより、複数のスレーブ装置3の動作を制御する。スレーブ装置3は、自エリア内に配置されたランプ、シートモータ、ドアモータなどの複数の負荷5（図3）が接続され、マスター装置2との通信に応じて、負荷5の駆動を制御する。

【0019】

各エリアのスレーブ装置3は、常時駆動可能な負荷5に接続される+B用と、アクセサリ時に駆動可能な負荷5に接続されるACC用と、イグニッション時に駆動可能な負荷5に接続されるIG用と、に分けて設けられている。

20

【0020】

本実施形態では、上述したマスター装置2及びスレーブ装置3は各々、図2及び図3に示す電源ブロック6、通信ブロック7、制御ブロック8、9、入力ブロック10A、10B、出力ブロック11A、11Bを組み合わせる構成されている。各ブロック6～11A、11B（回路ブロック）は、各々別々の基板に設けられていて、これらを組み合わせる様々な形態の車載ネットワーク1を構成することができる。

【0021】

図2に示す電源ブロック6は、電源Vp（例えば12V）を変換して後述する制御ブロック8、9への電源供給が可能な5V電源を生成するブロックである。電源ブロック6の基板には、電源端子T61と、グランド端子T62と、電源回路63と、5V電源端子T64と、が設けられている。

30

【0022】

電源端子T61、グランド端子T62は、電源、グランドに接続される端子である。電源回路63は、電源端子T61に接続された電源Vpを変換して所定電圧（本実施形態では5V電源）を生成する回路である。5V電源端子T64は、電源回路63が生成した5V電源に接続される端子である。

【0023】

図2に示す通信ブロック7は、後述する制御ブロック8、9間で通信を行うためのブロックである。通信ブロック7の基板には、複数の通信端子T71、T72と、通信IF回路73と、電源端子T74と、グランド端子T75と、が設けられている。本実施形態では、通信ブロック7には、2種類のLIN用の通信端子T71、CAN用の通信端子T72が設けられている。通信IF回路73は、上記通信端子T71、T72から各種通信（本実施形態ではCAN、LIN）に対応した信号の入出力を可能とするインタフェース回路である。電源端子T74、グランド端子T75は、グランド、電源に接続される端子である。これら端子T74、T75に接続された電源Vp、グランドは、通信IF回路73に供給される。

40

【0024】

図3に示す制御ブロック8、9は、マスター装置2、スレーブ装置3の全体制御を司る

50

ブロックである。本実施形態では、制御ブロック 8、9 としては、マイコン 8 4 が実装されたマイコン制御ブロック 8 と、IC 9 4 が実装された IC 制御ブロック 9 と、の 2 種類がある。

【0025】

マイコン制御ブロック 8 の基板は、電源端子 T 8 1 と、グランド端子 T 8 2 と、5 V 電源端子 T 8 3 と、マイコン 8 4 と、複数の入力端子 T 8 5 と、複数の出力端子 T 8 6 と、複数の入力端子 T 8 7、通信端子 T 8 8、T 8 9 と、が設けられている。電源端子 T 8 1、グランド端子 T 8 2、5 V 電源端子 T 8 3 は、電源、グランド、5 V 電源に接続される端子である。マイコン 8 4 は、入力ポート P 1 1 ~ P 1 8、出力ポート P 2 1 ~ P 2 8、AD ポート P 3 1 ~ P 3 3 や、図示しない PWM 出力、タイマー、通信機能、RAM、CPU (Central Processing Unit) 8 4 A、フラッシュ ROM (Read Only Memory) 8 4 B などを内蔵している。

10

【0026】

CPU 8 4 A は、マスター装置 2、スレーブ装置 3 全体の制御を司り、処理プログラムに従って各種の処理を行う。フラッシュ ROM 8 4 B には、図 5 に示すように、後述する書込装置 1 4 による書き込み対象とならない書き込み対象外エリア A 1 と、後述する書込装置 1 4 による書き込み対象となる書き込み対象エリア A 2 と、が形成されている。

【0027】

書き込み対象外エリア A 1 には、基本制御エリア A 1 1 と、設定値エリア A 1 2 と、書き込み制御エリア A 1 3 と、が形成されている。基本制御エリア A 1 1 には、通信等機能の設定や基本動作プログラムが記憶されている。設定値エリア A 1 2 には、各種設定値が記憶される。書き込み制御エリア A 1 3 には、後述する書き込み対象エリア A 2 に書き込みをするためのプログラムが記憶される。

20

【0028】

書き込み対象エリア A 2 には、入力制御エリア A 2 1 と、アプリ制御エリア A 2 2 と、出力制御エリア A 2 3 と、ID エリア A 2 4 と、が形成されている。入力制御エリア A 2 1 には、入力ポート P 1 1 ~ P 1 8 からの入力信号をもとに入力判定するプログラムが記憶される。アプリ制御エリア A 2 2 は、入力判定結果を入力判定データとして通信にて送信するプログラム、また通信によって受信した入力判定データをもとに負荷動作判定するプログラムが記憶される。出力制御エリア A 2 3 は、負荷動作判定結果をもとに出力信号を出力ポート P 2 1 ~ P 2 8 から出力するプログラムが記憶される。ID エリア A 2 4 には、通信に必要な ID が記憶される。

30

【0029】

また、図 3 に示す複数の入力端子 T 8 5 は、本実施形態では 8 つ設けられ、マイコン 8 4 の入力ポート P 1 1 ~ P 1 8 に接続されている。複数の出力端子 T 8 6 は、本実施形態では 8 つ設けられ、マイコン 8 4 の出力ポート P 2 1 ~ P 2 8 に接続されている。複数の入力端子 T 8 7 は、本実施形態では 8 つ設けられ、マイコン 8 4 の AD ポート P 3 1 ~ P 3 8 に接続されている。通信端子 T 8 8、T 8 9 は、通信信号の入出力を行うための端子であり、本実施形態では LIN 用の通信端子 T 8 8 と、CAN 用の通信端子 T 8 9 と、の 2 種類が設けられている。

40

【0030】

IC 制御ブロック 9 は、スレーブ装置 3 の制御を司るブロックである。IC 制御ブロック 9 の基板には、電源端子 T 9 1 と、グランド端子 T 9 2 と、5 V 電源端子 T 9 3 と、IC 9 4 と、複数の入力端子 T 9 5 と、複数の出力端子 T 9 6 と、複数の入力端子 T 9 7 と、通信端子 T 9 8 と、が設けられている。

【0031】

電源端子 T 9 1、グランド端子 T 9 2、5 V 電源端子 T 9 3 は、電源、グランド、5 V 電源に接続される端子である。なお、後述する IC 9 4 に電源機能が内蔵されている場合は、5 V 電源端子 T 9 3 は必要ない。IC 9 4 は、入力ポート P 1 1 ~ P 1 8、出力ポート P 2 1 ~ P 2 8、AD ポート P 3 1 ~ P 3 8 や CPU 9 4 A を内蔵している。IC 9 4

50

は、周知のCPU94Aが内蔵され、通信機能及び電源機能の有無は使用するICによって異なる。従って、IC制御ブロック9単体で使用する場合や、IC制御ブロック9と通信ブロック7または電源ブロック6を組み合わせる使用する場合がある。IC94は、カスタムICまたは専用ICであり、IC内の制御仕様の書き込みはできない。

【0032】

また、複数の入力端子T95は、本実施形態では8つ設けられ、IC94の入力ポートP11~P18に接続されている。複数の出力端子T96は、IC94の出力ポートP21~P28に接続されている。入力端子T97は、IC94のADポートP31~P38に接続されている。通信信号T98は、通信信号の入出力を行うための端子であり、本実施形態ではLIN用の通信端子T98が設けられている。

10

【0033】

図2に示す入力ブロック10A、10Bは、制御ブロック8、9の入力ポートP11~P18に接続され、入力ポートP11~P18に入力信号を入力するためのブロックである。入力ブロック10A、10Bの基板には、電源端子T101と、グランド端子T102と、複数のローカルスイッチSWと、複数の出力端子T103と、が形成されている。電源端子T101、グランド端子T102は、電源、グランドに接続される端子である。複数のローカルスイッチSWは、ユーザにより負荷5を動作させるためのスイッチである。本実施形態ではローカルスイッチSWは、制御ブロック8、9の入力端子T85、T95の数より少ない4つ設けられている。

【0034】

出力端子T103は、ローカルスイッチSWのオンオフ状態を出力するための端子であり、ローカルスイッチSWと同じ数、設けられている。本実施形態では、入力ブロック10A、10Bとしては、ローカルスイッチSWがオンしたとき出力端子T103からLo(グランド)が出力されるブロック10Aと、Hi(電源)が出力されるブロック10Bと、の2種類を例示している。なお、これに限らずHiが出力される出力端子T103とLoが出力される出力端子T103とが混在していてもよい。

20

【0035】

出力ブロック11A、11Bは、制御ブロック8、9の出力ポートP21~P28に接続され、出力信号に応じてオンオフする半導体リレーCH1~CH4(出力スイッチ)が形成される。出力ブロック11A、11Bの基板には、電源端子T111と、グランド端子T112と、複数の半導体リレーCH1~CH4と、複数の入力端子T113と、複数の出力端子T114、T115と、を有している。電源端子T111、グランド端子T112は、電源、グランドに接続される端子である。複数の半導体リレーCH1~CH4は、例えば電流検出可能なIPDから構成されている。なお、複数の半導体リレーCH1~CH4としては、これに限ったものではなく、メカリレー又は汎用MOSFETと、シャント抵抗で構成してもよいし、センスMOSFETから構成してもよい。

30

【0036】

複数の入力端子T113は、半導体リレーCH1~CH4に対して1対1で設けられ、マイコン84やIC94からの出力信号が入力される。半導体リレーCH1~CH4は、入力された出力信号に応じてオンオフする。複数の出力端子T114は、半導体リレーCH1~CH4に対して1対1で設けられ、対応する半導体リレーCH1~CH4がオンされたときに電源又はグランドが出力される。出力端子T115は、半導体リレーCH1~CH4に対して1対1で設けられ、半導体リレーCH1~CH4に流れる電流が検出電流として出力される端子である。

40

【0037】

本実施形態では、出力ブロック11A、11Bとしては、半導体リレーCH1~CH4がオンしたとき出力端子T115から電源が出力されるブロック11Aと、グランドが出力されるブロック11Bと、の2種類を例示している。

【0038】

図4は、上述したブロックを組み合わせる構成した車載ネットワーク1の一例を示すブ

50

ロック図である。同図に示すように、マスター装置 2 は、電源ブロック 6 と、通信ブロック 7 と、マイコン制御ブロック 8 と、2 つの入力ブロック 10 A、10 B と、出力ブロック 11 A と、から構成されている。

【0039】

マスター装置 2 を構成する半導体リレー CH 1 ~ CH 3 は、+ B 電源線 L 3、ACC 電源線 L 4、IG 電源線 L 5 を介して + B 用、ACC 用、IG 用のスレーブ装置 301 ~ 303 に接続されている。半導体リレー CH 4 にはスレーブ装置 3 が接続されていない。半導体リレー CH 1 ~ CH 3 は、マイコン 84 からの出力信号に応じてオンして、+ B 電源線 L 2 からの電源を、+ B 電源線 L 3、ACC 電源線 L 4、IG 電源線 L 5 を介して対応するスレーブ装置 301 ~ 303 に供給する。

10

【0040】

+ B 用のスレーブ装置 301 は、電源ブロック 6 と、IC 制御ブロック 9 と、入力ブロック 10 A と、出力ブロック 11 A、11 B と、から構成されている。スレーブ装置 301 に用いられる IC 制御ブロック 9 には、通信機能が内蔵されており、通信ブロック 7 は必要ない。

【0041】

ACC 用のスレーブ装置 302 は、通信ブロック 7 と、IC 制御ブロック 9 と、入力ブロック 10 A と、出力ブロック 11 A と、から構成されている。IC 制御ブロック 9 には、電源機能が内蔵されており、電源ブロック 6 は必要ない。

【0042】

IG 用のスレーブ装置 303 は、IC 制御ブロック 9 と、入力ブロック 10 A と、出力ブロック 11 A と、から構成されている。IC 制御ブロック 9 には、電源機能、通信機能が内蔵されており、電源ブロック 6、通信ブロック 7 は必要ない。

20

【0043】

これらスレーブ装置 301 ~ 303 を構成する半導体リレー CH 1 ~ CH 4 は、負荷 5 に接続され、制御ブロック 8、9 からの出力信号に応じてオンして、負荷 5 に対して電源を供給する。

【0044】

次に、上記マスター装置 2 及びスレーブ装置 3 間で授受される信号のビットアサイン（割り当て）を下記の表 1 を参照して説明する。

30

【表 1】

ID						
設置情報			種類	送受信情報		スレーブ情報
bit7	bit6	bit5	bit4	bit3	bit2	bit1
フロント:01 リア:10 中央:11		右側:01 左側:10 中央:11		スレーブ:0 マスター:1	受信:0 送信:1	スレーブ:00 スレーブ:01 スレーブ:10 スレーブ:11

BYTE1						
入力判定データ						
bit7	bit6	bit5	bit4	bit3	bit2	bit1
出力ポートP28 ON:1 OFF:0	出力ポートP27 ON:1 OFF:0	出力ポートP26 ON:1 OFF:0	出力ポートP25 ON:1 OFF:0	出力ポートP24 ON:1 OFF:0	出力ポートP23 ON:1 OFF:0	出力ポートP22 ON:1 OFF:0
						出力ポートP21 ON:1 OFF:0

10

20

30

40

【0045】

上記の表 1 に示すように、先頭の bit 7 ~ bit 0 がマスター装置 2、スレーブ装置 3 の ID を表す。ID は、車両 4 に配置されている全てのマスター装置 2、スレーブ装置 3 に重複することなく割り振られる情報である。ID は、設置情報と、種別情報と、送受信情報と、スレーブ情報と、から構成されている。

【0046】

設置情報は、bit 7 ~ bit 4 が割り当てられている。bit 7 ~ bit 6 は、車両 4 の進行方向の設置位置を表し、スレーブ装置 3 の設置位置が車両 4 のフロント側であれ

50

ば「01」、リア側であれば「10」、進行方向中央であれば「11」となる。bit5～bit4は、車両4の左右方向の設置位置を表し、スレーブ装置3の設置位置が車両4の右側であれば「01」、左側であれば「10」、左右方向中央であれば「11」となる。

【0047】

種別情報は、bit3が割り当てられ、スレーブ装置3であれば「0」となり、マスター装置2であれば「1」となる。

【0048】

送受信情報は、bit2が割り当てられ、スレーブ装置3がマスター装置2への送信する際は「1」となり、スレーブ装置3がマスター装置2から受信する際は「0」となる。

【0049】

スレーブ情報は、bit1～bit0が割り当てられている。スレーブ情報は、同一のマスター装置2に接続されている複数のスレーブ装置3に重複することなく割り振られる情報である（異なるマスター装置2に接続されているスレーブ装置3間では重複してもよい）。なお、本実施形態では、スレーブ情報は2ビットで表されているが、マスター装置2に接続されるスレーブ装置3の数に応じてビット数を増やしてもよい。

【0050】

IDに続くbit7～bit0のBYTE1は、ID設定後は入力判定データを表す。各bit7～bit0はそれぞれ、複数の出力ポートP21～P28に割り当てられている。そして、各bitn（nは0～7の任意の整数）が「0」であればそのbitnに割り当てられた出力ポートP2（n+1）に接続された半導体リレーCH1～CH4のオフを表す。各bitnが「1」であればそのbitnに割り当てられた出力ポートP2（n+1）に接続された半導体リレーCH1～CH4のオンを表す。

【0051】

次に、上述した構成の車載ネットワーク1のID設定動作について図6及び図7のフローチャートを参照して説明する。なお、初期状態（ID未設定時）において、全てのマイコン制御ブロック8には、同じ初期ID（初期受信ID、初期送信ID）が設定されている。また、IC制御ブロック9は、図示しない外付けのスイッチの状態を確認してIDを認識するため、書込装置14でID設定する必要がない。

【0052】

書込装置14には、各エリアのマスター装置2のID、スレーブ装置3のIDが設定されている。また、書込装置14には、各スレーブ装置3がマイコン制御ブロック8で構成されているか、IC制御ブロック9で構成されているかが予め設定されている。

【0053】

まず、ユーザは、通信ラインL1に書込装置14（図1）を接続する。書込装置14には、IDを設定したいエリアの順番が設定されている。例えば、図1に示す例では、FR-RH RR-RH RR-LH FR-LH FR-CENTERの順、またはFR-CENTER FR-LH RR-LH RR-RH FR-RHの順に通信ラインL1の対する接続順に設定されている。

【0054】

書込装置14は、起動後、FR-RHエリアのID設定処理を実行する。ID設定処理において書込装置14は、ID付与要求信号を所定回数、送信する（ステップS101）。ID付与要求信号のビットアサインを下記の表2に示す。

10

20

30

40

【表 2】

ID		BYTE1 (ID設定要求)													
設置情報		送受信情報		スレープ情報		マスター									
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0	0	0	0	0	0	0	0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0	要求有り:1 要求無し:0

10

20

30

40

【 0 0 5 5 】

表 2 に示すように、ID 付与要求信号は、ID の bit 7 ~ bit 0 が「0」となり、続く BYTE 1 にて ID 設定の必要な装置を設定する。本実施形態では、BYTE 1 の b

50

bit 7がマスター装置2に割り当てられている。BYTE 1のbit 7には、マスター装置2のID設定を要求する場合は「1」が記憶され、ID設定を要求しない場合は「0」が記憶される。

【0056】

今、マスター装置2の出力ポートP21～P24に接続されるスレーブ装置3をスレーブ装置301～304とする。なお、図4に示す例ではスレーブ装置304については図示されていない。BYTE 1のbit 3～bit 0がマスター装置2の出力ポートP21～P24に接続されているスレーブ装置301～304に割り当てられている。BYTE 1のbit 3～bit 0には、スレーブ装置301～304のID設定を要求する場合は「1」が記憶され、ID設定を要求しない場合は「0」が記憶される。また、BYTE 1のbit 6～4は予備である。

10

【0057】

ステップS101において書込装置14は、まずマスター装置2のIDを設定するために、BYTE 1のbit 7のみが「1」となり、それ以外のbit 6～0を「0」としたID付与要求信号を送信する。

【0058】

その後、書込装置14は、所定時間T1経過するのを待って(ステップS102でY)、入力されたエリアのマスター装置2、スレーブ装置301～304のIDを示す設定信号を送信する(ステップS103)。上記設定信号のビットアサインを下記の表3に示す。

20

【表 3】

ID(マスターID)				BYTE1(スレーブ301 ID)			
設置情報		種類		設置情報		種類	
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0	1	0	1	0	1	0	0
				スレーブ情報			
		bit0		bit2		bit0	
		0		1		0	
				送受信情報			
		bit3		bit2		bit0	
		1		1		0	
				スレーブ情報			
		bit1		bit0		bit0	
		0		0		0	
				スレーブ情報			
		bit0		bit0		bit0	
		0		0		0	
				スレーブ情報			
		bit0		bit0		bit0	
		0		0		0	
				スレーブ情報			
		bit0		bit0		bit0	
		0		0		0	
				スレーブ情報			
		bit0		bit0		bit0	
		0		0		0	
				スレーブ情報			
		bit0		bit0		bit0	
		0		0		0	

【 0 0 5 9 】

設定番号は、IDのbit7～bit0にマスター装置2の送信用ID、受信用IDの

10

20

30

40

50

一方（実施形態では送信用ID）を設定し、その後のBYTE 1～BYTE 4にマスター装置2の出力ポートP 2 1～P 2 4に接続されるスレーブ装置3 0 1～3 0 4のIDを設定している。即ち、マスター装置2に接続されるスレーブ装置3が4つあれば、最初のID、4つのBYTE 1～4が順次、設定信号として送信される。なお、図3に示す例では、マスター装置2に接続されるスレーブ装置3 0 1～3 0 3は3つなので、表3とは異なり、スレーブ装置3 0 4に対応するBYTE 4には初期値「0」が設定される。

【0060】

表3に示す例では、IDのbit 7～bit 4にフロント、右側を示す「0101」が設定される。また、IDのbit 3にマスター装置2であることを示す「1」が記憶される。また、IDのbit 2に送信用IDであることを示す「1」が記憶される。また、bit 1～bit 0に「0」が記憶される。また、BYTE 1～4のbit 7～bit 0にフロント、右側を示す「0101」が記憶される。また、BYTE 1～4のbit 3にスレーブ装置3であることを示す「0」が記憶される。BYTE 1～4のbit 3のbit 2～bit 0にそれぞれ異なる値が記憶される。

10

【0061】

また、ユーザは、IDを設定したいエリア順にマスター装置2を起動させる。最初は、FR-RHエリアのマスター装置2が起動される。起動後、マスター装置2のCPU 8 4 A（以下、単にマスター装置2ということもある）は、図6に示す処理を実行し、まずパワーオンリセット、初期処理を実行する（ステップS 2 0 1、S 2 0 2）。

【0062】

20

その後、マスター装置2は、所定時間T 2以内にマスター装置2に割り当てられたバイトのbit 7が「1」、その他が「0」となるID設定要求信号を受信したか否かを判定する（ステップS 2 0 3）。ID設定要求を受信していなければ（ステップS 2 0 3でN）、マスター装置2は、通常処理を実行した後（ステップS 2 0 4）、処理を終了する。

【0063】

一方、マスター装置2は、ID設定要求信号を受信すると（ステップS 2 0 3でY）、次に設定信号を受信したか否かを判定する（ステップS 2 0 5）。

【0064】

上記設定信号を受信すると（ステップS 2 0 5でY）、マスター装置2は、設定信号のID部を自身のIDとして、フラッシュROM 8 4 B内に書き込む（ステップS 2 0 6）。このとき、マスター装置2は、IDのbit 2を反転させて、送信用ID、受信用IDの双方をフラッシュROM 8 4 Bに書き込む。これにより、マスター装置2のID認証が行われる。

30

【0065】

次に、マスター装置2は、BYTE 1～4をスレーブ装置3 0 1～3 0 4のIDとして、フラッシュROM 8 4 B内に書き込む（ステップS 2 0 7）。同様に、マスター装置2は、BYTEのbit 2を反転させて、送信用ID、受信用IDの双方をフラッシュROM 8 4 Bに書き込む。

【0066】

図3に示す例では、マスター装置2は、書込装置1 4からID、BYTE 1～4から構成される設定信号を受信し、BYTE 1～3を出力ポートP 2 1～P 2 3に接続されるスレーブ装置3 0 1～3 0 3のIDとして、フラッシュROM 8 4 Bに書き込む。BYTE 4は初期値なので書き込まない。

40

【0067】

その後、マスター装置2は、ID設定終了信号を送信する（ステップS 2 0 8）。書込装置1 4は、設定信号の送信後（ステップS 1 0 3）、所定時間T 3内にID設定終了信号を受信できなければ（図7のステップS 1 0 4でN）、処理を中止する（ステップS 1 0 5）。一方、書込装置1 4は、設定信号の送信後（ステップS 1 0 3）、所定時間T 3内にID設定終了信号を受信できれば（ステップS 1 0 4でY）、ID設定が必要なスレーブ装置3があるか否かを判定する（ステップS 1 0 5）。

50

【0068】

書込装置14には、上述したようにスレーブ装置3がマイコン制御ブロック8から構成されているか、IC制御ブロック9から構成されているかが予めユーザによって入力されている。書込装置14は、IDを設定したいエリアのスレーブ装置3のうちマイコン制御ブロック8から構成されているスレーブ装置3があれば、ステップS105でID設定が必要なスレーブ装置3があると判定する。

【0069】

図3に示すように全てのスレーブ装置301~303がIC制御ブロック9から構成されている場合、書込装置14は、ID設定が必要なスレーブ装置3がないと判定し(ステップS105でN)、直ちにステップS113に進む。

10

【0070】

一方、ID設定が必要なスレーブ装置3があると判定すると(ステップS105でY)、書込装置14は、マスター装置2の出力ポートP2n(nは任意の整数であり、初期状態では1に設定されている)に接続されたスレーブ装置30nのID設定が必要であるかを判定する(ステップS106)。書込装置14は、スレーブ装置30nがIC制御ブロック9で構成されたものであれば、IDの設定が必要ないと判定し(ステップS106でN)、ステップS111に進む。

【0071】

書込装置14は、スレーブ装置30nがマイコン制御ブロック8で構成されたものであれば、IDの設定が必要であると判定し(ステップS106でY)、ID設定要求信号を所定回数送信する(ステップS107)。ID設定要求信号は、上記表2のビットアサインに従って、BYTE1のスレーブ装置30nに対応するbitnのみを「1」とした信号である。所定時間T4経過後(ステップS108でY)、書込装置14は、IDエリアにスレーブ装置30nに対応するIDを設定し、BYTE1~BYTE4に「0」を設定した設定信号を送信する(ステップS109)。なお、スレーブ装置301に対する設定信号は下記の表4に示すようになる。

20

【表 4】

ID(マスターID)									
設置情報					スレーブ情報				
bit7	bit6	bit5	bit4	bit3	種類	bit2	bit1	bit0	
0	1	0	1	0	0	0	0	0	⇨
BYTE1									
設置情報					スレーブ情報				
bit7	bit6	bit5	bit4	bit3	種類	bit2	bit1	bit0	
0	0	0	0	0	0	0	0	0	⇨
BYTE2									
設置情報					スレーブ情報				
bit7	bit6	bit5	bit4	bit3	種類	bit2	bit1	bit0	
0	0	0	0	0	0	0	0	0	⇨
BYTE3									
設置情報					スレーブ情報				
bit7	bit6	bit5	bit4	bit3	種類	bit2	bit1	bit0	
0	0	0	0	0	0	0	0	0	⇨
BYTE4									
設置情報					スレーブ情報				
bit7	bit6	bit5	bit4	bit3	種類	bit2	bit1	bit0	
0	0	0	0	0	0	0	0	0	⇨

【 0 0 7 2 】

ID設定終了信号送信後(図6のステップS208)、マスター装置2は、ID設定要

10

20

30

40

50

求信号を受信できなければ（図7のステップS209でN）、全ての半導体リレーCH1～CH4をオフした後（ステップS210）、ステップS212に進む。

【0073】

マスター装置2は、ID設定要求信号を受信すると（ステップS209でY）、「1」となっているbit nに対応する半導体リレーCHnをオンした後（ステップS211）、ステップS212に進む。

【0074】

これにより、半導体リレーCHnに接続されたスレーブ装置30nに電源が供給され、スレーブ装置30nが起動する。起動後、スレーブ装置30nは、パワーオンリセット、初期化処理を実行した後（ステップS301、S302）、所定時間T5内にID設定要求信号を受信したか否かを判定する（ステップS303）。所定時間T5内にID設定要求を受信できなければ（ステップS303でN）、スレーブ装置30nは、通常処理を実行した後（ステップS304）、処理を終了する。

10

【0075】

一方、所定時間T5内にID設定要求を受信できれば（ステップS303でY）、スレーブ装置30nは、設定信号を受信できたか否かを判定する（ステップS305）。スレーブ装置30nは、設定信号を受信できれば（ステップS305でY）、設定信号のID部を自身のIDとしてフラッシュROM84Bに書き込む（ステップS306）。その後、スレーブ装置30nはID設定終了信号を送信した後（ステップS307）、処理を終了する。

20

【0076】

書込装置14は、設定信号送信後（ステップS109）、所定時間T6内にスレーブ装置30nからID設定終了信号を受信できなければ（ステップS110でN）、処理を終了する（ステップS105）。一方、書込装置14は、所定時間T6内にスレーブ装置30nからID設定終了信号を受信すると（ステップS110でY）、ステップS111に進む。

【0077】

ステップS111において、書込装置14は、ID設定が必要な全てのスレーブ装置3へのID設定が終了したか否かを判定する。書込装置14は、終了していないと判定すると（ステップS111でN）、nをインクリメントした後（ステップS112）、直ちにステップS106に戻る。

30

【0078】

一方、書込装置14は、終了していると判定すると（ステップS111でY）、ID設定完了信号を送信した後（ステップS113）、処理を終了する。マスター装置2は、ID設定完了信号を受信すると（ステップS212でY）、直ちに処理を終了する。一方、マスター装置2は、ID設定完了信号を受信していなければ（ステップS212でN）、ステップS209に戻る。

【0079】

書込装置14は、FR-RHエリアに対応した上述したステップS101～S113を実行した後、次のエリアに対応した上述したステップS101～S113を順次、実行する。ユーザは、これに応じてエリアに対応するスレーブ装置3を起動させる。これにより、マスター装置2及びスレーブ装置3にIDを設定することができる。

40

【0080】

上述した実施形態によれば、マスター装置2及び複数のスレーブ装置3が、複数種類のブロック6～11A、11Bを組み合わせられて構成されているので、機能変更や設計変更が発生した場合、ブロック6～11A、11B単位で交換したり、追加することができる。

【0081】

上述した実施形態によれば、ブロックとしては、スレーブ装置3又はマスター装置2の制御を司る制御ブロック8、9と、制御ブロック8、9の入力ポートP11～P18に接

50

続され、当該入力ポート P 1 1 ~ P 1 8 に入力信号を入力するための入力ブロック 1 0 A、1 0 B と、制御ブロック 8、9 の出力ポート P 2 1 ~ P 2 8 に接続され、出力信号に応じてオンオフする半導体リレー C H 1 ~ C H 4 を有する出力ブロック 1 1 A、1 1 B と、を含んでいる。

【 0 0 8 2 】

これにより、機能変更や設計変更が発生した場合、制御ブロック 8、9、入力ブロック 1 0 A、1 0 B、出力ブロック 1 1 A、1 1 B 単位で交換したり、追加することで、コストダウンを図ることができる。また、入力信号を入力するための素子や、半導体リレー C H 1 ~ C H 4 数を最小限に抑えることができる。

【 0 0 8 3 】

また、上述した実施形態によれば、ブロックとしては、制御ブロック 8、9 に電源を供給するための電源ブロック 6 と、通信インタフェースを有する通信ブロック 7 と、を含んでいる。これにより、電源機能や通信機能を有していない制御ブロック 8、9 も用いることができ、他製品で開発された設計資産を流用することができる。

【 0 0 8 4 】

また、上述した実施形態によれば、マスター装置 2 は、書込装置 1 4 から当該マスター装置 2 の I D を受信して自身の I D として設定する。また、マスター装置 2 は、自身の I D 設定後、書込装置 1 4 から複数のスレーブ装置 3 の I D を受信する毎に半導体リレー C H 1 ~ C H 4 を順にオンする。複数のスレーブ装置 3 は、電源供給後に受信した I D を自身の I D として設定する。これにより、スレーブ装置 3 を接続する（組み付ける）毎に I D を付与する必要がないため、I D の設定時間の短縮を図ると共に、誤設定を低減できる。

【 0 0 8 5 】

また、上述した実施形態によれば、マスター装置 2 は、車両 4 内に設置され、複数のスレーブ装置 3 は、複数の負荷 5 に接続されている。複数の負荷 5 は、常時駆動可能な負荷 5 と、アクセサリ時に駆動可能な負荷 5 と、イグニッション時に駆動可能な負荷 5 と、に分類されている。そして、1つのスレーブ装置 3 には、同一種類の負荷 5 が接続されている。これにより、スレーブ装置 3 に電源供給して、負荷 5 を駆動可能にするための半導体リレー C H 1 ~ C H 4 を利用して、I D の設定を行うことができる。

【 0 0 8 6 】

上述した実施形態によれば、マスター装置 2 は、車両 4 内に複数設置され、フラッシュ R O M 2 4 B に記憶された I D は、マスター装置 2 の車両 4 内での設置位置を示す設置情報を含む。これにより、車両 4 に設定されたスレーブ装置 3 に容易にそれぞれ別々の I D を付与することができる。

【 0 0 8 7 】

なお、上述した実施形態によれば、入力ブロック 1 0 A、1 0 B は、ローカルスイッチ S W から構成されていたが、これに限ったものではない。入力ブロック 1 0 A、1 0 B としては、制御ブロック 8、9 に入力信号を入力できるものであればよく、例えば、センサなどから構成されていてもよい。

【 0 0 8 8 】

また、上述した実施形態によれば、スレーブ装置 3 及びマスター装置 2 が、電源ブロック 6、通信ブロック 7、制御ブロック 8、9、入力ブロック 1 0 A、1 0 B、出力ブロック 1 1 A、1 1 B を組み合わせて構成されていたが、これに限ったものではない。制御ブロック 8、9 として、電源機能、通信機能を有するものを用いれば、制御ブロック 8、9、入力ブロック 1 0 A、1 0 B、出力ブロック 1 1 A、1 1 B のみを組み合わせて構成してもよい。

【 0 0 8 9 】

また、上述した実施形態によれば、書込装置 1 4 が、スレーブ装置 3 0 1 ~ 3 0 n の I D を送信していたが、これに限ったものではない。マスター装置 2 がスレーブ装置 3 0 1 ~ 3 0 n の I D を順次送信するようにしてもよい。

10

20

30

40

50

【0090】

なお、本発明は上記実施形態に限定されるものではない。即ち、本発明の骨子を逸脱しない範囲で種々変形して実施することができる。

【符号の説明】

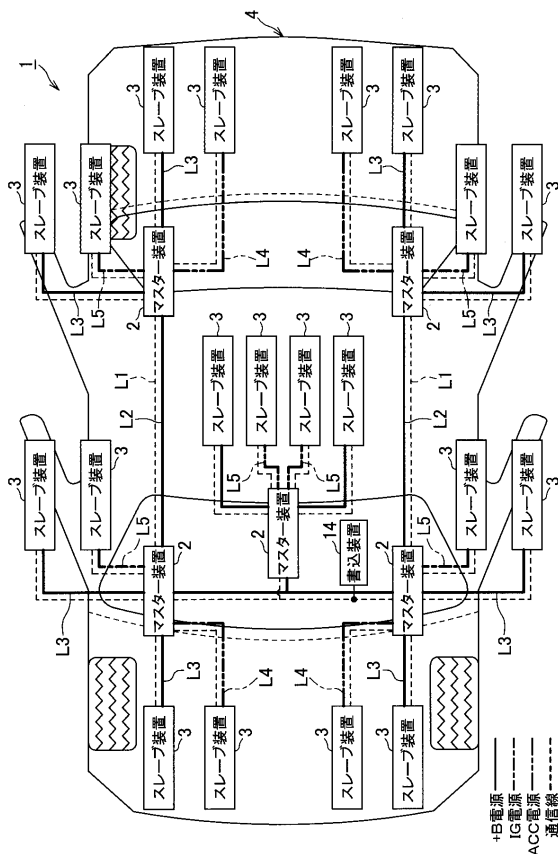
【0091】

- 1 車載ネットワーク（通信システム）
- 2 マスター装置
- 3、301～303 スレーブ装置
- 4 車両
- 5 負荷
- 6 電源ブロック（回路ブロック）
- 7 通信ブロック（回路ブロック）
- 8、9 制御ブロック（回路ブロック）
- 10A、10B 入力ブロック（回路ブロック）
- 11A、11B 出力ブロック（回路ブロック）
- 14 書込装置
- 84A CPU（第1設定部、スイッチ制御部、第2設定部）
- CH1～CH4 半導体リレー（出力スイッチ）
- P11～P18 入力ポート
- P21～P28 出力ポート

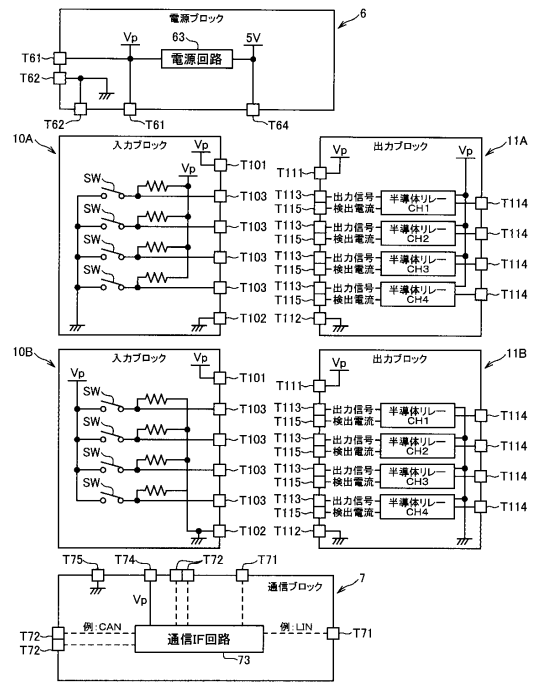
10

20

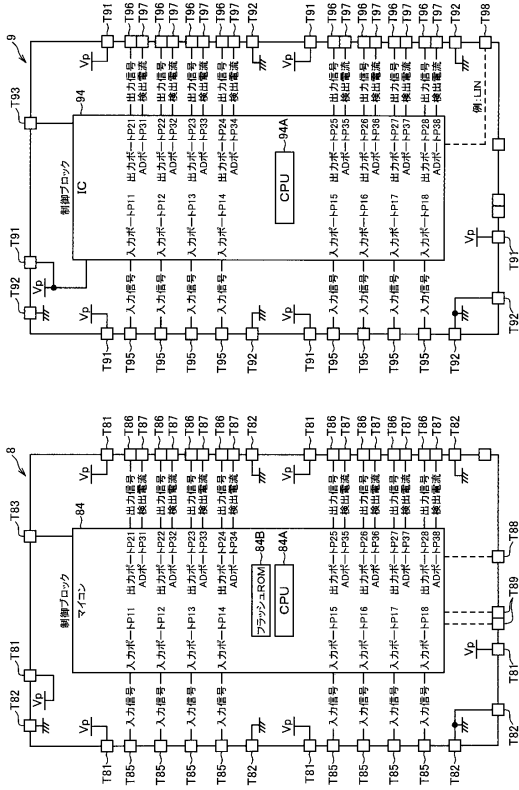
【図1】



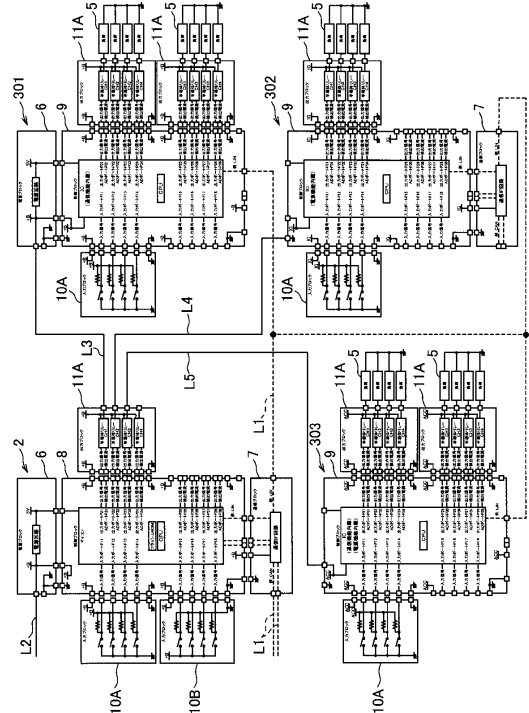
【図2】



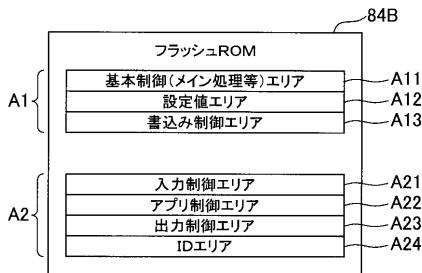
【図3】



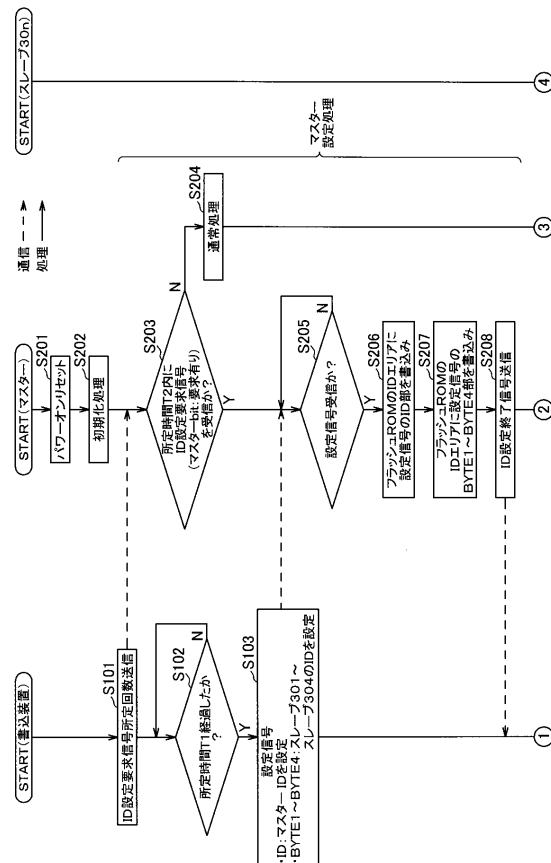
【図4】



【図5】



【図6】



フロントページの続き

審査官 野元 久道

(56)参考文献 特開2008-310389(JP,A)
国際公開第2012/018033(WO,A1)
特開2011-138468(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L	12/28
B60R	16/023
G06F	13/14
G06F	13/38
H04L	12/403