

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 6 月 9 日 (09.06.2016)



(10) 国际公布号
WO 2016/086446 A1

- (51) 国际专利分类号:
H01L 33/48 (2010.01) *H01L 33/50* (2010.01)
H01L 33/54 (2010.01)
- (21) 国际申请号: PCT/CN2014/093702
- (22) 国际申请日: 2014 年 12 月 12 日 (12.12.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410723053.6 2014 年 12 月 2 日 (02.12.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 周革革 (ZHOU, Gege); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD); 中国

广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: LIGHT-EMITTING DIODE AND MANUFACTURING METHOD FOR LIGHT-EMITTING DIODE

(54) 发明名称: 一种发光二极管以及发光二极管的制造方法

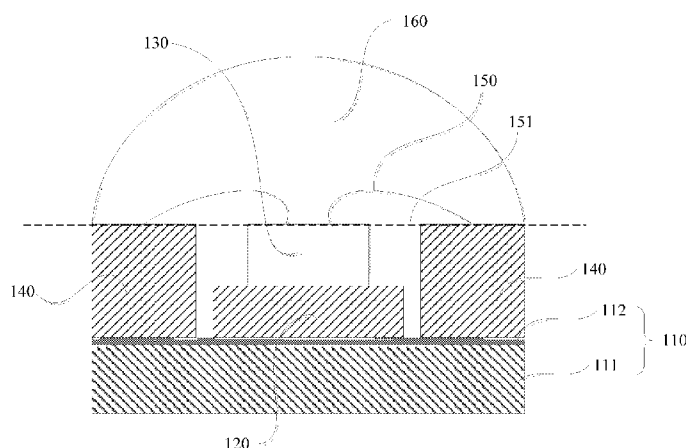


图 1 / Fig. 1

(57) Abstract: Disclosed are a light-emitting diode and a manufacturing method for the light-emitting diode. The method comprises: a bottom layer; a circuit layer formed on the bottom layer; a light-emitting chip formed on the circuit layer; an electrode pad formed on the bottom layer and electrically connected with the light-emitting chip, where a preset first gap is provided between the electrode pad and the circuit layer and the light-emitting chip, thus allowing a first groove to be formed between the electrode pad and the circuit layer and the light-emitting chip, also, the horizontal height of the electrode pad is equal to the horizontal height of the light-emitting chip; and, a packaging layer comprising a fluorescent powder, formed on the light-emitting chip and the electrode pad, and fills the first groove between the electrode pad and the circuit layer, thus forming a uniform dome shape.

(57) 摘要: 本发明公开了一种发光二极管以及发光二极管的制造方法。所述方法包括: 底层; 电路层, 形成于底层之上; 发光芯片, 形成于电路层之上; 电极垫, 形成于底层之上, 与发光芯片之间电连接, 电极垫与电路层和发光芯片之间具有预设的第一间隔, 使得电极垫与电路层和发光芯片之间形成第一沟槽, 并且, 电极垫的水平高度等于发光芯片的水平高度; 包含荧光粉的封装层, 形成于发光芯片以及电极垫之上, 并填充了电极垫与电路层之间的第一沟槽, 以形成均匀的圆顶状。

WO 2016/086446 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种发光二极管以及发光二极管的制造方法

本发明要求 2014 年 12 月 02 日递交的发明名称为“一种发光二极管以及发光二极管的制造方法”的申请号 201410723053.6 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本文中。

技术领域

本发明涉及发光源领域，尤其涉及一种发光二极管以及发光二极管的制造方法。

背景技术

由于与白炽灯、荧光灯等传统光源相比，发光二极管（LED, Light Emitting Diode）具有使用寿命长，低功耗以及高效率的特点，近年来，发光二极管的需求持续增加，并在整个照明市场上占据了主导地位。

为了使发光二极管能够产生白光，可以在二极管的封装层（例如，环氧树脂层）中涂布红色和绿色的荧光粉，当发光二极管中的蓝色芯片发出蓝光时，封装层中的红色和绿色荧光粉将在蓝光的刺激下分别产生红光和绿光。所产生的红光和绿光会和透过封装层的蓝光进行混合，从而产生白光。

但是，由于封装层的形状可能是不规则的，例如，有些地方厚些，有些地方薄些，所以，透过封装层的光的光程长度不一，造成所发出的白光不均匀。

发明内容

本发明实施例所要解决的技术问题在于，提供一种发光二极管以及发光二极管的制造方法，实现了形成均匀的封装层，使得透过封装层的光的光程长度一致，进而使得所发出的白光均匀。

本发明第一方面提供了一种发光二极管，包括： 底层；电路层，形成于所述底层之上；发光芯片，形成于所述电路层之上；电极垫，形成于所述底层之上，与所述发光芯片之间电连接，所述电极垫与所述电路层和所述发光芯片之间具有预设的第一间隔，使得所述电极垫与所述电路层和所述发光芯片之间

形成第一沟槽，并且，所述电极垫的水平高度等于所述发光芯片的水平高度；包含荧光粉的封装层，形成于所述发光芯片以及所述电极垫之上，并填充了所述电极垫与所述电路层之间的第一沟槽，以形成均匀的圆顶状。

可选地，所述电极垫的高度等于所述电路层的高度与所述发光芯片的高度之和。

可选地，所述底层向内凹陷形成容置槽，所述容置槽的侧壁和底部上设置所述电路层。

可选地，所述电路层与所述发光芯片之间具有预设的第二间隔，使得所述电路层与所述发光芯片之间形成第二沟槽。

可选地，所述底层包括导电底材以及形成与所述导电底材之上的绝缘层。

可选地，所述导电底材为铝、铝合金、镁、镁合金、钛、钛合金中的任意一种。

可选地，所述导电底材的厚度设置为 0.1 毫米。

可选地，所述封装层的材料为硅树脂或者环氧树脂。

可选地，所述电极垫和所述电路层的材料为金或铝或铜。

本发明第二方面提供了一种发光二极管的制造方法，包括：提供底层；使用镀覆法在所述底层之上形成电路层以及电极垫；在所述电路层上安装发光芯片，并使得所述电极垫的水平高度等于所述发光芯片的水平高度，其中，在所述电极垫与所述电路层和所述发光芯片之间预设第一间隔，使得所述电极垫与所述电路层和所述发光芯片之间形成第一沟槽；在所述发光芯片、所述电极垫以及所述电极垫与所述电路层之间的第一沟槽之上填充包含荧光粉的封装材料，以形成均匀圆顶状的封装层。

可选地，所述电极垫的高度等于所述电路层的高度与所述发光芯片的高度之和。

可选地，提供底层的步骤具体为：提供向内凹陷形成容置槽的底层；使用镀覆法在所述底层之上形成电路层具体为：使用镀覆法在所述底层的容置槽的侧壁以及底部形成所述电路层。

可选地，所述电路层与所述发光芯片之间具有预设的第二间隔，使得所述电路层与所述发光芯片之间形成第二沟槽。

可选地，提供底层的步骤具体为：提供导电底材；在所述导电底材上形成绝缘层。

可选地，所述导电底材为铝、铝合金、镁、镁合金、钛、钛合金中的任意一种。

可选地，所述导电底材的厚度设置为 0.1 毫米。

可选地，所述封装层的材料为硅树脂或者环氧树脂。

可选地，所述电极垫和所述电路层的材料为金或铝或铜。

可选地，所述使用镀覆法在所述底层之上形成电路层以及电极垫具体为：使用镀覆法在所述底层之上镀覆导体；对所述导体进行腐蚀以在所述底层之上形成电路层以及电极垫。

可选地，所述镀覆导体的高度为 35-300 微米之间。

通过实施本发明实施例，在电极垫与电路层之间形成第一沟槽，由于第一沟槽的存在，使得封装层的可铺展性下降，从而封装层为均匀的圆顶状，使得透过封装层的光的光程长度一致，进而使得所发出的白光均匀。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是本发明发光二极管一实施方式的结构示意图；

图 2 是本发明发光二极管另一实施方式的结构示意图；

图 3 是本发明发光二极管的底层的一实施方式的结构示意图；

图 4 是本发明发光二极管的制造方法一实施方式的流程图；

图 5 是本发明发光二极管的制造方法另一实施方式的流程图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是

全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

参阅图 1，图 1 是本发明发光二极管一实施方式的结构示意图。本实施方式的发光二极管包括：底层 110、电路层 120、发光芯片 130、电极垫 140、导电线 150 以及封装层 160。其中，底层 110 包括导电底材 111 以及绝缘层 112。电路层 120 设置在绝缘层 112 之上，发光芯片 130 形成于电路层 120 之上。电极垫 140 同样设置在绝缘层 112 之上，并且，电极垫 140 与电路层 120 和发光芯片 130 之间具有预设的第一间隔，使得电极垫 140 与电路层 120 和发光芯片 130 之间形成第一沟槽 151。并且，电极垫 140 的水平高度等于发光芯片 130 的水平高度。在一具体的实施方式中，电极垫 140 的高度等于电路层 120 的高度与发光芯片 130 的高度之和。导电线 150 将电极垫 140 和发光芯片 130 电连接起来。封装层 160 中混合有荧光粉，封装层 160 形成于发光芯片 130 以及电极垫 140 之上，并填充了电极垫 140 与电路层 120 之间的第一沟槽 151，以形成均匀的圆顶状。

导电底材 111 为金属底材，可以是铝 (Al)、铝合金 (Al 合金)、镁 (Mg)、镁合金 (Mg 合金)、钛 (Ti)、钛合金 (Ti 合金) 等等。导电底材 111 的大小和形状不限，可根据加工能力和实际需要而进行设定。在综合考虑加工的工艺、产品的可靠性以及产品的轻薄要求，可将导电底材 111 的厚度设置为 0.1 毫米。

绝缘层 112 可以采用阳极化法、等离子体电解质氧化 (PEO) 法、干氧化方法、接合法 (bonding process) 等形成在导电底材 111 之上。其中，绝缘层 112 设置在导电底材 111 中接近电路层 120 以及电极垫 140 的一面，也可以设置在导电底材 111 的整个表面。

在绝缘层 112 上镀覆导体，直到能够使发光芯片 130 被充分掩盖的厚度。然后对导体进行腐蚀，从而形成了电路层 120 以及电极垫 140。所以，此处，镀覆导体的高度可以随着发光芯片 130 的厚度而改变，例如，镀覆导体的高度可以为 35-300 微米之间。覆盖的导体可以是金 (Au)、铝 (Al) 或铜 (Cu) 等等。

导电线 150 为能够导电的金属丝，例如，金 (Au) 丝、铝 (Al) 丝或铜 (Cu) 丝等等。

封装层 160 为由含有荧光粉的透明树脂材料凝固而成。其中，透明树脂材料可以是硅树脂或者环氧树脂等等。当含有荧光粉的透明树脂材料被注射到发光芯片 130 以及电极垫 140 之上时，树脂材料沁入到电极垫 140 与电路层 120 之间的第一沟槽 151 中。并且，由于第一沟槽 151 的存在，使得被注入的树脂材料的可铺展性下降，进而使得被注入的树脂材料在硬化后形成均匀的圆顶状。所以，透过封装层 160 的光的光程长度一致，使得所发出的白光均匀。

参阅图 2，图 2 是本发明发光二极管另一实施方式的结构示意图。本实施方式的发光二极管包括：底层 110、电路层 120、发光芯片 130、电极垫 140、导电线 150 以及封装层 160。请一并参阅图 3，底层 110 包括导电底材 111 以及绝缘层 112，底层 110 向内凹陷形成容置槽。容置槽的侧壁 113 和底部 114 上设置电路层 120。电路层 120 设置在绝缘层 112 之上，发光芯片 130 形成于电路层 120 之上。电极垫 140 同样设置在绝缘层 112 之上，并且，电极垫 140 与电路层 120 和发光芯片 130 之间具有预设的第一间隔，使得电极垫 140 与电路层 120 和发光芯片 130 之间形成第一沟槽 151。并且，电极垫 140 的水平高度等于发光芯片 130 的水平高度。发光芯片 130 与电路层 120 之间具有预设的第二间隔，使得发光芯片 130 与电路层 120 之间形成第二沟槽 152。导电线 150 将电极垫 140 和发光芯片 130 电连接起来。封装层 160 中混合有荧光粉，封装层 160 形成于发光芯片 130 以及电极垫 140 之上，并填充了电极垫 140 与电路层 120 之间的第一沟槽 151 和发光芯片 130 与电路层 120 之间的第二沟槽 152，以形成均匀的圆顶状。

导电底材 111 为金属底材，可以是铝 (Al)、铝合金 (Al 合金)、镁 (Mg)、镁合金 (Mg 合金)、钛 (Ti)、钛合金 (Ti 合金) 等等。导电底材 111 的大小和形状不限，可根据加工能力和实际需要而进行设定。在综合考虑加工的工艺、产品的可靠性以及产品的轻薄要求，可将导电底材 111 的厚度设置为 0.1 毫米。通过刻蚀等方法使得导电底材 111，以在导电底材 111 上形成空腔。

绝缘层 112 可以采用阳极化法、等离子体电解质氧化 (PEO) 法、干氧化方法、接合法 (bonding process) 等形成在导电底材 111 之上。其中，绝缘层 112 设置在导电底材 111 中接近电路层 120 以及电极垫 140 的一面，也可以设置在导电底材 111 的整个表面。绝缘层 112 覆盖在导电底材 111 的空腔上，以

形成容置槽。

在绝缘层 112 上镀覆导体，直到能够使发光芯片 130 被充分掩盖的厚度。然后对导体进行腐蚀，从而形成了电路层 120 以及电极垫 140。所以，此处，镀覆导体的高度可以随着发光芯片 130 的厚度而改变，例如，镀覆导体的高度可以为 35-300 微米之间。覆盖的导体可以是金 (Au)、铝 (Al) 或铜 (Cu) 等等。

导电线 150 为能够导电的金属丝，例如，金 (Au) 丝、铝 (Al) 丝或铜 (Cu) 丝等等。

封装层 160 为由含有荧光粉的透明树脂材料凝固而成。其中，透明树脂材料可以是硅树脂或者环氧树脂等等。当含有荧光粉的透明树脂材料被注射到发光芯片 130 以及电极垫 140 之上时，树脂材料沁入到电极垫 140 与电路层 120 之间的第一沟槽 151 和发光芯片 130 与电路层 120 之间的第二沟槽 152 中。并且，由于第一沟槽 151 和第二沟槽 152 的存在，使得被注入的树脂材料的可铺展性下降，进而使得被注入的树脂材料在硬化后形成均匀的圆顶状。所以，透过封装层 160 的光的光程长度一致，使得所发出的白光均匀。

参阅图 4，图 4 是本发明发光二极管的制造方法一实施方式的流程图。本实施方式的发光二极管的制造方法包括：

410：提供底层。

首先，提供用于制造发光二极管的导电底材，其中，导电底材为金属底材，可以是铝 (Al)、铝合金 (Al 合金)、镁 (Mg)、镁合金 (Mg 合金)、钛 (Ti)、钛合金 (Ti 合金) 等等。导电底材的大小和形状不限，可根据加工能力和实际需要而进行设定。在综合考虑加工的工艺、产品的可靠性以及产品的轻薄要求，可将导电底材的厚度设置为 0.1 毫米。

然后，通过阳极化法、等离子体电解质氧化 (PEO) 法、干氧化方法、接合法 (bonding process) 等在导电底材之上形成绝缘层。其中，绝缘层可以设置在导电底材中接近电路层以及电极垫的一面，也可以设置在导电底材的整个表面。

420：使用镀覆法在底层之上形成电路层以及电极垫。

在绝缘层上镀覆导体，直到能够使发光芯片被充分掩盖的厚度。然后对导

体进行腐蚀，从而形成了电路层以及电极垫。所以，此处，镀覆导体的高度可以随着发光芯片的厚度而改变，例如，镀覆导体的高度可以为 35-300 微米之间。覆盖的导体可以是金（Au）、铝（Al）或铜（Cu）等等。

430: 在电路层上安装发光芯片，并使得电极垫的水平高度等于发光芯片的水平高度。在具体的实施方式中，使得电极垫的高度等于电路层的高度与发光芯片的高度之和。其中，在电极垫与电路层和发光芯片之间预设第一间隔，使得电极垫与电路层和发光芯片之间形成第一沟槽。再通过引线接合，使得发光芯片和电极垫之间通过导电线电连接。导电线为能够导电的金属丝，例如，金（Au）丝、铝（Al）丝或铜（Cu）丝等等。

440: 在发光芯片、电极垫以及电极垫与电路层之间的第一沟槽之上填充包含荧光粉的封装材料，以形成均匀圆顶状的封装层。

将含有荧光粉的透明树脂材料注射到发光芯片以及电极垫之上，并使得树脂材料沁入到电极垫与电路层之间的第一沟槽中。其中，透明树脂材料可以是硅树脂或者环氧树脂等等。由于第一沟槽的存在，使得被注入的树脂材料的可铺展性下降，进而使得被注入的树脂材料在硬化后形成均匀的圆顶状。所以，透过封装层的光的光程长度一致，使得所发出的白光均匀。

参阅图 5，图 5 是本发明发光二极管的制造方法另一实施方式的流程图。本实施方式的发光二极管的制造方法包括：

510: 提供向内凹陷形成容置槽的底层。

首先，提供用于制造发光二极管的导电底材，其中，导电底材为金属底材，可以是铝（Al）、铝合金（Al 合金）、镁（Mg）、镁合金（Mg 合金）、钛（Ti）、钛合金（Ti 合金）等等。导电底材的大小和形状不限，可根据加工能力和实际需要而进行设定。在综合考虑加工的工艺、产品的可靠性以及产品的轻薄要求，可将导电底材的厚度设置为 0.1 毫米。通过刻蚀等方法使得导电底材，以在导电底材上形成空腔。

然后，通过阳极化法、等离子体电解质氧化（PEO）法、干氧化方法、接合法（bonding process）等在导电底材之上形成绝缘层。其中，绝缘层可以设置在导电底材中接近电路层以及电极垫的一面，也可以设置在导电底材的整个表面。绝缘层覆盖在导电底材的空腔上，以形成容置槽。

520: 使用镀覆法在底层的容置槽的侧壁以及底部形成电路层。

在绝缘层上镀覆导体，直到能够使发光芯片被充分掩盖的厚度。然后对导体进行腐蚀，从而形成了电路层以及电极垫，其中，电路层形成于容置槽的侧壁以及底部。所以，此处，镀覆导体的高度可以随着发光芯片的厚度而改变，例如，镀覆导体的高度可以为 35-300 微米之间。覆盖的导体可以是金 (Au)、铝 (Al) 或铜 (Cu) 等等。

530: 在电路层上安装发光芯片，并使得电极垫的水平高度等于发光芯片的水平高度。在具体的实施方式中，使得电极垫的高度等于电路层的高度与发光芯片的高度之和。其中，在电极垫与电路层和发光芯片之间预设第一间隔，使得电极垫与电路层和发光芯片之间形成第一沟槽。电路层与发光芯片之间具有预设的第二间隔，使得电路层与发光芯片之间形成第二沟槽。再通过引线接合，使得发光芯片和电极垫之间通过导电线电连接。导电线为能够导电的金属丝，例如，金 (Au) 丝、铝 (Al) 丝或铜 (Cu) 丝等等。

540: 在发光芯片、电极垫以及电极垫与电路层之间的第一沟槽之上填充包含荧光粉的封装材料，以形成均匀圆顶状的封装层。

将含有荧光粉的透明树脂材料注射到发光芯片以及电极垫之上，并使得树脂材料沁入到电极垫与电路层之间的第一沟槽以及发光芯片与电路层之间的第二沟槽中。其中，透明树脂材料可以是硅树脂或者环氧树脂等等。由于第一沟槽和第二沟槽的存在，使得被注入的树脂材料的可铺展性下降，进而使得被注入的树脂材料在硬化后形成均匀的圆顶状。所以，透过封装层的光的光程长度一致，使得所发出的白光均匀。

通过实施本发明实施例，在电极垫与电路层之间形成第一沟槽，由于第一沟槽的存在，使得封装层的可铺展性下降，从而封装层为均匀的圆顶状，使得透过封装层的光的光程长度一致，进而使得所发出的白光均匀。

本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程，是可以通过计算机程序来指令相关的硬件来完成，所述的程序可存储于一计算机可读取存储介质中，该程序在执行时，可包括如上述各方法的实施例的流程。其中，所述的存储介质可为磁碟、光盘、只读存储记忆体 (Read-Only Memory, ROM) 或随机存储记忆体 (Random Access Memory, RAM) 等。

以上所揭露的仅为本发明一种较佳实施例而已,当然不能以此来限定本发明之权利范围,本领域普通技术人员可以理解实现上述实施例的全部或部分流程,并依本发明权利要求所作的等同变化,仍属于发明所涵盖的范围。

权 利 要 求

1、一种发光二极管，其特征在于，包括：

底层；

电路层，形成于所述底层之上；

发光芯片，形成于所述电路层之上；

电极垫，形成于所述底层之上，与所述发光芯片之间电连接，所述电极垫与所述电路层和所述发光芯片之间具有预设的第一间隔，使得所述电极垫与所述电路层和所述发光芯片之间形成第一沟槽，并且，所述电极垫的水平高度等于所述发光芯片的水平高度；

包含荧光粉的封装层，形成于所述发光芯片以及所述电极垫之上，并填充了所述电极垫与所述电路层之间的第一沟槽，以形成均匀的圆顶状。

2、根据权利要求 1 所述的发光二极管，其特征在于，所述电极垫的高度等于所述电路层的高度与所述发光芯片的高度之和。

3、根据权利要求 1 所述的发光二极管，其特征在于，所述底层向内凹陷形成容置槽，所述容置槽的侧壁和底部上设置所述电路层。

4、根据权利要求 3 所述的发光二极管，其特征在于，所述电路层与所述发光芯片之间具有预设的第二间隔，使得所述电路层与所述发光芯片之间形成第二沟槽。

5、根据权利要求 1 所述的发光二极管，其特征在于，所述底层包括导电底材以及形成与所述导电底材之上的绝缘层。

6、根据权利要求 5 所述的发光二极管，其特征在于，所述导电底材为铝、铝合金、镁、镁合金、钛、钛合金中的任意一种。

7、根据权利要求 5 所述的发光二极管，其特征在于，所述导电底材的厚度设置为 0.1 毫米。

8、根据权利要求 1 所述的发光二极管，其特征在于，所述封装层的材料为硅树脂或者环氧树脂。

9、根据权利要求 1 所述的发光二极管，其特征在于，所述电极垫和所述电路层的材料为金或铝或铜。

10、一种发光二极管的制造方法，其特征在于，包括：

提供底层；

使用镀覆法在所述底层之上形成电路层以及电极垫；

在所述电路层上安装发光芯片，并使得所述电极垫的水平高度等于所述发光芯片的水平高度，其中，在所述电极垫与所述电路层和所述发光芯片之间预设第一间隔，使得所述电极垫与所述电路层和所述发光芯片之间形成第一沟槽；

在所述发光芯片、所述电极垫以及所述电极垫与所述电路层之间的第一沟槽之上填充包含荧光粉的封装材料，以形成均匀圆顶状的封装层。

11、根据权利要求 10 所述的方法，其特征在于，所述电极垫的高度等于所述电路层的高度与所述发光芯片的高度之和。

12、根据权利要求 10 所述的方法，其特征在于，

提供底层的步骤具体为：提供向内凹陷形成容置槽的底层；

使用镀覆法在所述底层之上形成电路层具体为：使用镀覆法在所述底层的容置槽的侧壁以及底部形成所述电路层。

13、根据权利要求 12 所述的方法，其特征在于，所述电路层与所述发光芯片之间具有预设的第二间隔，使得所述电路层与所述发光芯片之间形成第二沟槽。

14、根据权利要求 10 所述的方法，其特征在于，提供底层的步骤具体为：

提供导电底材；

在所述导电底材上形成绝缘层。

15、根据权利要求 14 所述的方法，其特征在于，所述导电底材为铝、铝合金、镁、镁合金、钛、钛合金中的任意一种。

16、根据权利要求 14 所述的方法，其特征在于，所述导电底材的厚度设置为 0.1 毫米。

17、根据权利要求 10 所述的方法，其特征在于，所述封装层的材料为硅树脂或者环氧树脂。

18、根据权利要求 10 所述的方法，其特征在于，所述电极垫和所述电路层的材料为金或铝或铜。

19、根据权利要求 10 所述的方法，其特征在于，所述使用镀覆法在所述底层之上形成电路层以及电极垫具体为：

使用镀覆法在所述底层之上镀覆导体；

对所述导体进行腐蚀以在所述底层之上形成电路层以及电极垫。

20、根据权利要求 19 所述的方法，其特征在于，所述镀覆导体的高度为 35-300 微米之间。

— 1/3 —

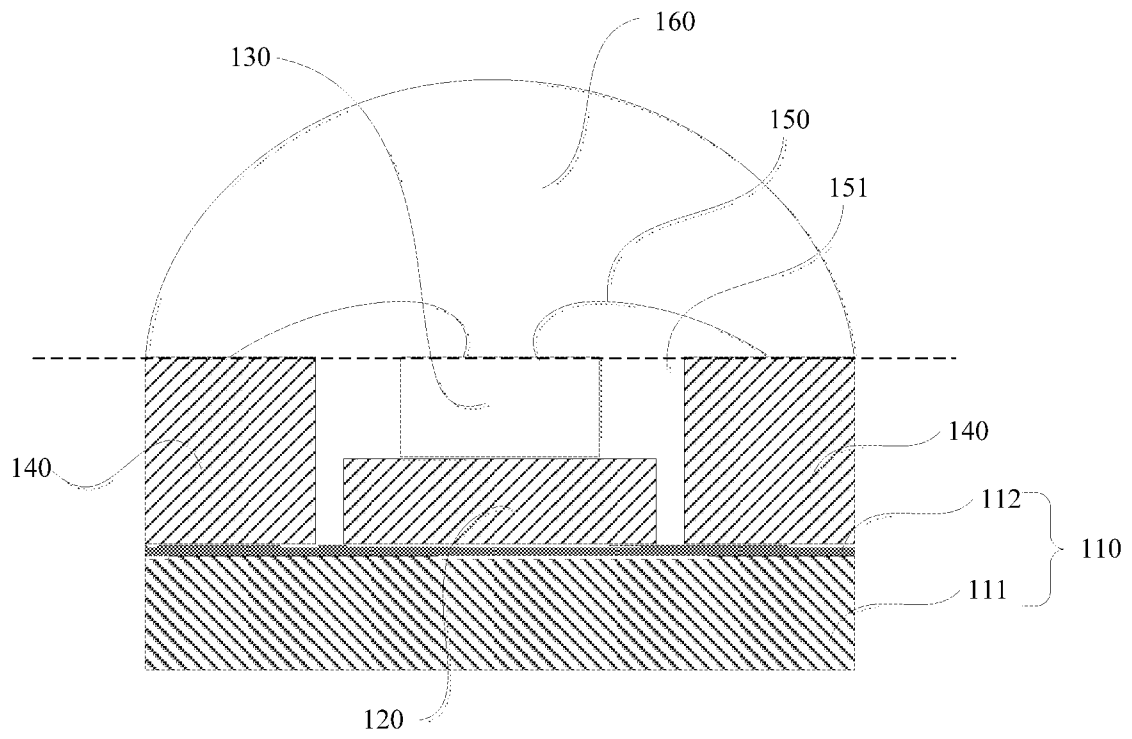


图 1

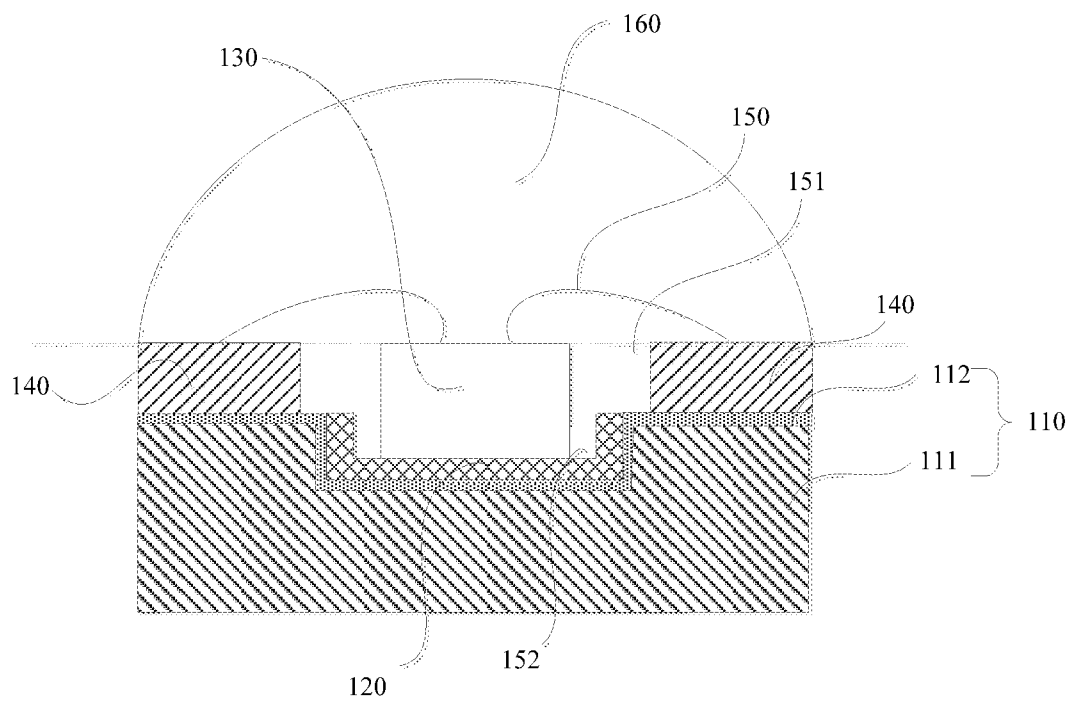


图 2

—2/3—

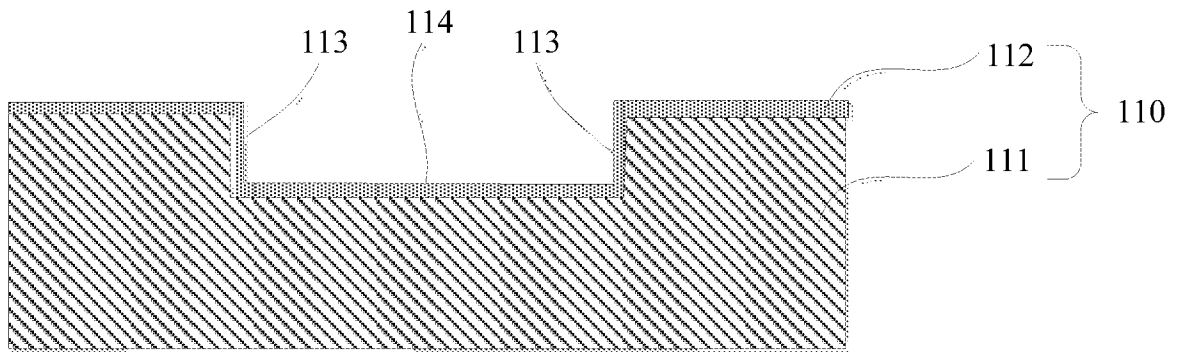


图 3

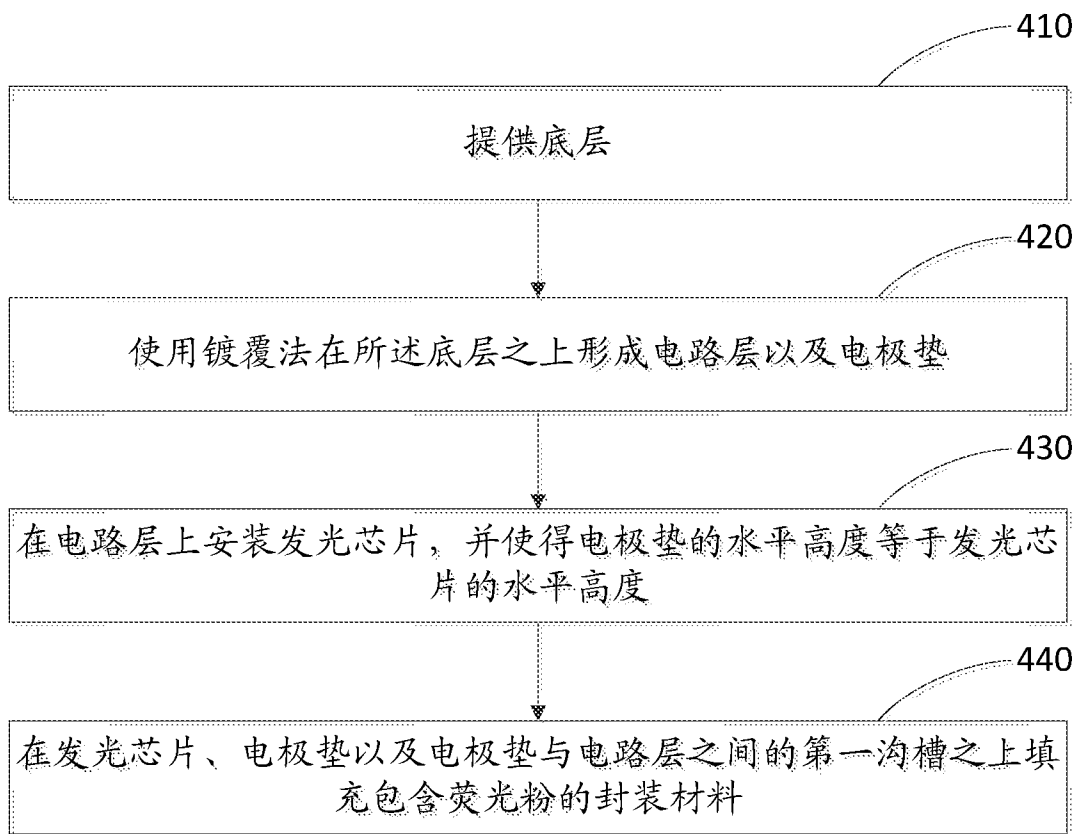


图 4

— 3/3 —

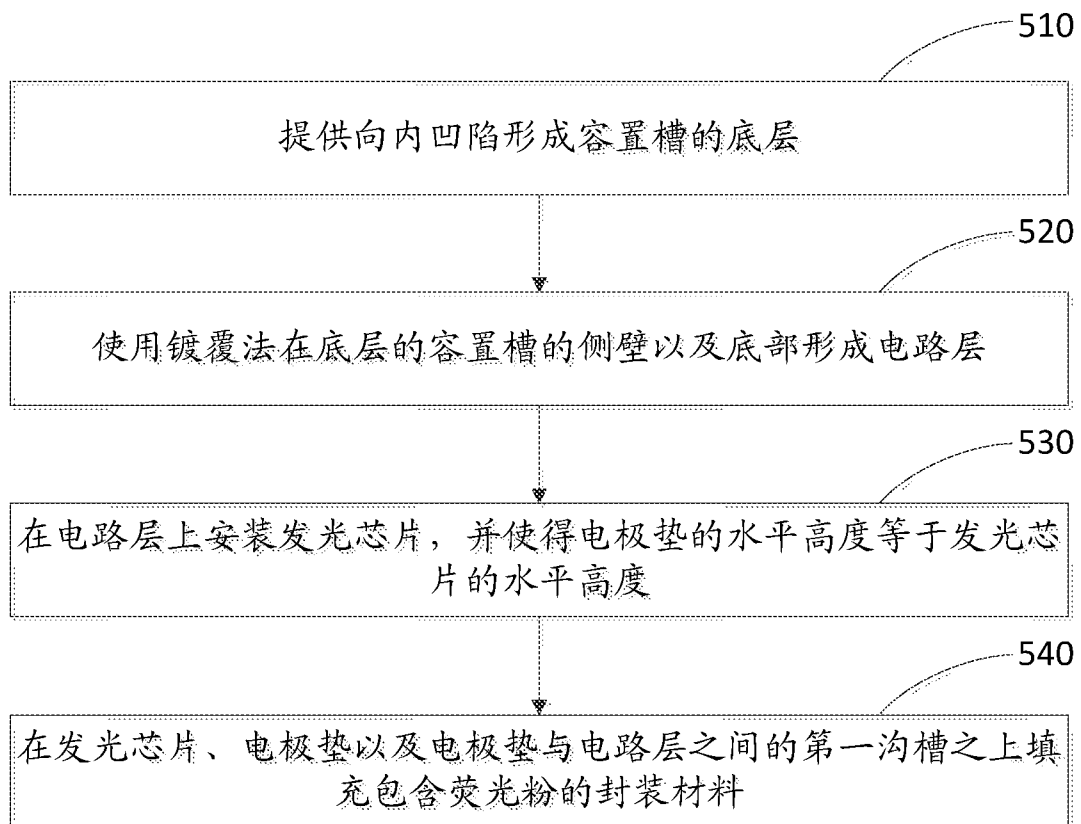


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/093702

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/48 (2010.01) i, H01L 33/54 (2010.01) i; H01L 33/50 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, EPOQUE, IEEE: electric, substrate, conductive, LED, package, circuit, layer, height, groove, electrode, pad, filling

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101692448 A (LI, Feng et al.) 07 April 2010 (07.04.2010) description, paragraphs [0017]-[0023], and figure 1	1, 5-9
A	CN 102185091 A (APT ELECTRONICS LTD.) 14 September 2011 (14.09.2011) the whole document	1-20
A	CN 103872211 A (LG INNOTEK CO., LTD.) 18 June 2014 (18.06.2014) the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 August 2015	Date of mailing of the international search report 19 August 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer GAO, Yingran Telephone No. (86-10) 62411596

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/093702

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101692448 A	07 April 2010	CN 101692448 B	24 October 2012
CN 102185091 A	14 September 2011	CN 102185091 B	19 June 2013
CN 103872211 A	18 June 2014	US 2014167095 A	19 June 2014
		KR 20140077478 A	24 June 2014
		EP 2744001 A3	10 December 2014
		EP 2744001 A2	18 June 2014
		JP 2014120788 A	30 June 2014

国际检索报告

国际申请号

PCT/CN2014/093702

A. 主题的分类 H01L 33/48(2010.01)i; H01L 33/54(2010.01)i; H01L 33/50(2010.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类														
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, VEN, IEEE: 导电衬底, 发光二极管, 封装, 电路层, 高度, 沟槽, 电极垫, 填充electric, substrate, LED, package, circuit, layer, height, groove, electrode, pad														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 101692448 A (李峰等) 2010年 4月 7日 (2010 - 04 - 07) 说明书【0017】-【0023】, 图1</td> <td>1, 5-9</td> </tr> <tr> <td>A</td> <td>CN 102185091 A (晶科电子广州有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103872211 A (LG伊诺特有限公司) 2014年 6月 18日 (2014 - 06 - 18) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 101692448 A (李峰等) 2010年 4月 7日 (2010 - 04 - 07) 说明书【0017】-【0023】, 图1	1, 5-9	A	CN 102185091 A (晶科电子广州有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文	1-20	A	CN 103872211 A (LG伊诺特有限公司) 2014年 6月 18日 (2014 - 06 - 18) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
X	CN 101692448 A (李峰等) 2010年 4月 7日 (2010 - 04 - 07) 说明书【0017】-【0023】, 图1	1, 5-9												
A	CN 102185091 A (晶科电子广州有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文	1-20												
A	CN 103872211 A (LG伊诺特有限公司) 2014年 6月 18日 (2014 - 06 - 18) 全文	1-20												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2015年 8月 13日		国际检索报告邮寄日期 2015年 8月 19日												
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 高莺然 电话号码 (86-10)62411596												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/093702

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101692448	A	2010年 4月 7日	CN	101692448	B	2012年 10月 24日
CN	102185091	A	2011年 9月 14日	CN	102185091	B	2013年 6月 19日
CN	103872211	A	2014年 6月 18日	US	2014167095	A1	2014年 6月 19日
				KR	20140077478	A	2014年 6月 24日
				EP	2744001	A3	2014年 12月 10日
				EP	2744001	A2	2014年 6月 18日
				JP	2014120778	A	2014年 6月 30日