



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0058120
(43) 공개일자 2021년05월24일

(51) 국제특허분류(Int. Cl.)
H01L 35/04 (2006.01) H01L 35/14 (2006.01)
H01L 35/32 (2021.01)
(52) CPC특허분류
H01L 35/04 (2013.01)
H01L 35/14 (2013.01)
(21) 출원번호 10-2019-0145175
(22) 출원일자 2019년11월13일
심사청구일자 2019년11월13일

(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
유정우
울산광역시 울주군 언양읍 유니스트길 50
오인선
울산광역시 울주군 언양읍 유니스트길 50
(뒷면에 계속)
(74) 대리인
김중선, 이형석

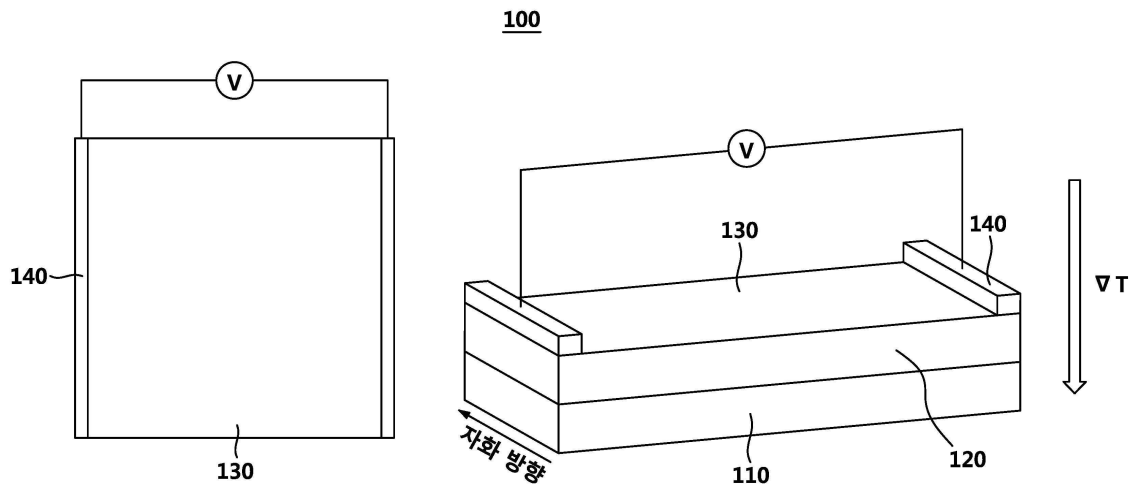
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 투명 스피널전소자 및 그 제조방법

(57) 요약

본 발명은 기관, 상기 기관 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성 절연체를 포함하는 자성절연막 및 상기 자성절연막 상에 증착되는 전극을 포함하고, 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것을 특징으로 하는, 투명 스피널전소자 및 그 제조방법에 관한 것이다. 본 발명에 의하면, 도포나 인쇄, 스퍼터 등과 같은 과정 없이 스피널 코팅을 통하여 표면 거칠기가 좋으며, 대면적화가 용이하여 생산성 및 작업성이 향상된 투명 스피널전소자를 얻을 수 있다. 또한, 본 발명의 투명 스피널전소자는 얇은 박막에 의해 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기 에너지를 생산할 수 있는 효과가 있다.

대표도 - 도1



(52) CPC특허분류

H01L 35/32 (2013.01)

H01L 35/34 (2021.01)

(72) 발명자

정현정

울산광역시 울주군 언양읍 유니스트길 50

박정민

울산광역시 울주군 언양읍 유니스트길 50

조준현

울산광역시 울주군 언양읍 유니스트길 50

최대성

울산광역시 울주군 언양읍 유니스트길 50

이재병

울산광역시 울주군 언양읍 유니스트길 50

이 발명을 지원한 국가연구개발사업

과제고유번호

1711099593

부처명

과학기술정보통신부

과제관리(전문)기관명

한국연구재단

연구사업명

나노·소재기술개발(R&D)

연구과제명

에너지 발전 및 저장소재의 전하수송 및 나노 상변태 분석기술 개발

기 여 율

1/2

과제수행기관명

울산과학기술원

연구기간

2019.02.01 ~ 2019.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호

1711086480

부처명

과학기술정보통신부

과제관리(전문)기관명

한국연구재단

연구사업명

개인기초연구(과기정통부)(R&D)

연구과제명

이종 접합계면 및 다층구조 에서의 스핀전하 결합 수송 연구와 소자 응용

기 여 율

1/2

과제수행기관명

울산과학기술원

연구기간

2019.03.01 ~ 2020.02.29

명세서

청구범위

청구항 1

기관;

상기 기관 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막; 및

상기 자성절연막 상에 증착되는 전극을 포함하고,

가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 2

제1항에 있어서,

상기 자성절연막에 열원에 의한 온도 구배가 이루어지면, 상기 자성절연막에서 상기 전극을 향하여 흐르는 스핀류(Spin Current)가 생성되고, 상기 전극에서 역스핀 홀 효과(Inverse Spin Hall Effect)에 의하여 상기 자화 방향과 수직인 방향으로 전류가 발생하는 것을 특징으로 하는, 투명 스핀열전소자.

청구항 3

제1항에 있어서,

상기 기관은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO₂), 퀴츠(Quartz), 알루미나, 사파이어 및 가돌리늄 갈륨 가넷(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 4

제1항에 있어서,

상기 자성절연체는 이트륨 철 가넷(Yttrium Iron Garnet; Y₃F₅O₁₂; YIG)인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 5

제1항에 있어서,

상기 자성절연막은 상기 기관 상에 스핀 코팅(Spin Coating)되어 형성되는 것을 특징으로 하는, 투명 스핀열전소자.

청구항 6

제1항에 있어서,

상기 자성절연막의 두께는 5 내지 30 nm의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 7

제1항에 있어서,

상기 전극은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$ (단, $0 < x < 1$))로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 8

제1항에 있어서,

상기 전극의 두께는 0.8 내지 5.0 nm의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자.

청구항 9

제1항에 있어서,

상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극이 교대로 직렬 배치되는 것을 특징으로 하는, 투명 스핀열전소자.

청구항 10

기판을 준비하는 단계;

상기 기판 상에 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 코팅하여 자성절연막을 생성하는 단계; 및

상기 자성절연막 상에 전극을 증착하는 단계를 포함하고,

가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 11

제10항에 있어서,

상기 기판은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO_2), 퀴츠(Quartz), 알루미늄, 사파이어 및 가돌리늄 갈륨 가넷(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 12

제10항에 있어서,

상기 자성절연체는 이트륨 철 가넷(Yttrium Iron Garnet; $\text{Y}_3\text{Fe}_5\text{O}_{12}$; YIG)인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 13

제10항에 있어서,

상기 자성절연막을 생성하는 단계는 스핀 코팅(Spin Coating)에 의하여 상기 자성절연체가 코팅되는 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 14

제10항에 있어서,

상기 자성절연막을 생성하는 단계에서 상기 코팅은 1 내지 6 회 반복되는 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 15

제10항에 있어서,

상기 자성절연막의 두께는 5 내지 30 nm의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 16

제10항에 있어서,

상기 전극은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$ (단, $0 < x < 1$))로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 17

제10항에 있어서,

상기 전극의 두께는 0.8 내지 5.0 nm의 범위 이내인 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

청구항 18

제10항에 있어서,

상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극이 교대로 직렬 배치되는 것을 특징으로 하는, 투명 스핀열전소자의 제조방법.

발명의 설명

기술 분야

본 발명은 투명 스핀열전소자 및 그 제조방법에 관한 것으로서, 구체적으로는 박막으로도 투명도가 향상되고, 대면적화가 용이하여 생산성 및 작업성이 향상된 투명 스핀열전소자 및 그 제조방법에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 화석연료 고갈, 개발도상국의 고도성장에 따른 급격한 에너지 수요 증가, 지구온난화로 인한 기후 변화 등 여러 에너지 환경의 변화로 열전 변환 소자에 대한 관심과 수요가 증가하고 있다.
- [0003] 이러한 열전 변환 소자의 급속한 성장에도 불구하고, 전 세계 에너지 수요량 대비 낮은 에너지 공급량을 보이는 주된 원인은 제한적인 발전 설비에만 국한될 수 밖에 없는 특성 때문이다. 이러한 한계점을 극복하기 위한 방안 중 하나는 투명 열전 소자인데 이는 설치 범위를 극대화 시킬 수 있는 장점이 있다.
- [0004] 기존의 열전 소자는 벌크형 소자가 일반적이었지만, 최근에는 스퍼터 등으로 제작하는 박막형 열전 소자의 개발이 진행되어 주목받고 있다. 지금까지의 박막형 열전 소자는 도포나 인쇄에 의해 제조되었다. 그러나 박막형 열전 소자는 박막 표면 및 이면 간에서의 온도차 생성 및 유지가 곤란하다는 문제가 있었다.
- [0005] 즉, 많은 발전 용도에서는 열전 재료를 갖는 박막면에 수직인 방향으로 온도 구배하여 열전 변환을 행하지만, 열전 반도체 박막의 막 두께가 얇아지면 얇아질수록 열 차단이 불충분해지는 점에서, 열전 반도체 박막의 표면과 이면의 사이의 온도차를 유지하는 것이 어려워지거나 온도차의 대부분이 열전 반도체 박막의 표면과 이면이 아니라 기판의 표면과 이면의 사이에 발생하므로 효율적인 발전을 할 수 없게 되는 단점이 존재하였다.
- [0006] 한편, 최근에는 자성재료에 온도 구배를 가했을 때 스핀류가 발생하는 스핀 제백 효과 (Spin Seebeck Effect)를 이용한 스핀 열전 소자에 대한 연구가 활발히 진행되고 있다. 스핀열전현상은 자성절연체에 수직인 방향으로 온도구배를 가했을 때 생성되는 '마그논(Magnon)'에 의한 스핀류(Spin Current)가 발생하는 것으로, 이 스핀류는 인접해 있는 전도층에 전달되어 역 스핀 홀 효과(Inverse Spin Hall Effect)에 의해 전하전류로 외부에 추출할 수 있다. 이로 인해 '스핀 열전 소자'의 구현이 가능하다.
- [0007] 스핀 제백 효과를 이용하면 열전대 모듈 구조를 사용한 종래형의 열전 변환 소자와 달리 복잡한 열전대 구조가 불필요하므로, 저비용으로 대면적화가 용이한 박막 열전 소자를 얻을 수 있다는 장점이 있다.
- [0008] 스핀 제백 효과를 이용한 열전 변환 소자는 전기 전도 부분과 열 전도 부분을 독립적으로 설계할 수 있는 점에서, 오히려 손실이 작아짐에 따라 전기 전도율이 크고 표면과 이면 사이의 온도차를 유지함에 따라 열전도율이 작은 구조를 달성하는 것이 가능하다.
- [0009] 또한 이트륨 철 가닛(Yttrium Iron Garnet)은 투과도가 90 % 이상인 투명한 자성절연체이므로, 이를 얇은 금속 박막과 적층하여 투과도가 40 % 이상인 투명한 열전소자로 구현이 가능하다.

선행기술문헌

특허문헌

- [0010] (특허문헌 0001) 한국등록특허 제10-1793462호
(특허문헌 0002) 한국등록특허 제10-1780943호

비특허문헌

- [0011] (비특허문헌 0001) Inseon Oh, "Solution-Processed Ferrimagnetic Insulator Thin Film for the Microelectronic Spin Seebeck Energy Conversion", ACS Appl. Mater. Interfaces 2018, 10, 34, 28608 - 28614

발명의 내용

해결하려는 과제

- [0012] 상술한 바와 같은 문제점을 해결하기 위하여, 본 발명은 도포나 인쇄, 스퍼터 등과 같은 과정 없이 스핀 코팅을 통하여 표면 거칠기가 좋으며, 대면적화가 용이하여 생산성 및 작업성이 향상된 투명 스핀열전소자 및 그 제조 방법을 제공하는 것을 목적으로 한다.

[0013] 또한, 본 발명은 복잡한 열전대 구조 대신에 스핀 제백 효과를 이용하여 저비용이며, 얇은 박막에 의해 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 투명 스핀열전소자 및 그 제조방법을 제공하는 것을 두번째 목적으로 한다.

과제의 해결 수단

[0014] 상기와 같은 목적을 달성하기 위하여 본 발명에 따른 투명 스핀열전소자는 기판, 상기 기판 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막 및 상기 자성절연막 상에 증착되는 전극을 포함한다.

[0015] 여기서, 상기 투명 스핀열전소자는 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내일 수 있다.

[0016] 여기서, 상기 자성절연막에 열원에 의한 온도 구배가 이루어지면, 상기 자성절연막에서 상기 전극을 향하여 흐르는 스핀류(Spin Current)가 생성되고, 상기 전극에서 역스핀 홀 효과(Inverse Spin Hall Effect)에 의하여 상기 자화 방향과 수직인 방향으로 전류가 발생할 수 있다.

[0017] 여기서, 상기 기판은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO₂), 퀴츠(Quartz), 알루미늄, 사파이어 및 가돌리늄 갈륨 가닛(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상일 수 있다.

[0018] 여기서, 상기 자성절연체는 이트륨 철 가닛(Yttrium Iron Garnet; Y₃F₅O₁₂; YIG)인 것이 바람직하다.

[0019] 여기서, 상기 자성절연막은 상기 기판 상에 스핀 코팅(Spin Coating)되어 형성될 수 있다.

[0020] 여기서, 상기 자성절연막의 두께는 5 내지 30 nm의 범위 이내일 수 있다.

[0021] 여기서, 상기 전극은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드(Bi_xSe_{1-x}(단, 0<x<1))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수 있다.

[0022] 여기서, 상기 전극의 두께는 0.8 내지 5.0 nm의 범위 이내일 수 있다.

[0023] 여기서, 상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극이 교대로 직렬 배치될 수 있다.

[0024] 한편, 본 발명에 따른 투명 스핀열전소자의 제조방법은 기판을 준비하는 단계, 상기 기판 상에 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 코팅하여 자성절연막을 생성하는 단계 및 상기 자성절연막 상에 전극을 증착하는 단계를 포함한다.

[0025] 여기서, 상기 투명 스핀열전소자의 제조방법에 따라 제조되는 투명 스핀열전소자는 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내일 수 있다.

[0026] 여기서, 상기 기판은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO₂), 퀴츠(Quartz), 알루미늄, 사파이어 및 가돌리늄 갈륨 가닛(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상일 수 있다.

[0027] 여기서, 상기 자성절연체는 이트륨 철 가닛(Yttrium Iron Garnet; Y₃F₅O₁₂; YIG)인 것이 바람직하다.

[0028] 여기서, 상기 자성절연막을 생성하는 단계는 스핀 코팅(Spin Coating)에 의하여 상기 자성절연체가 코팅될 수 있다.

[0029] 여기서, 상기 자성절연막을 생성하는 단계에서 상기 코팅은 1 내지 6 회 반복될 수 있다.

[0030] 여기서서, 상기 자성절연막의 두께는 5 내지 30 nm의 범위 이내일 수 있다.

[0031] 여기서, 상기 전극은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드(Bi_xSe_{1-x}(단, 0<x<1))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수

있다.

[0032] 여기서, 상기 전극의 두께는 0.8 내지 5.0 nm의 범위 이내일 수 있다.

[0033] 여기서, 상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극이 교대로 직렬 배치될 수 있다.

발명의 효과

[0034] 상술한 바에 따른 본 발명의 투명 스핀열전소자 및 그 제조방법은 도포나 인쇄, 스퍼터 등과 같은 과정 없이 스핀 코팅을 통하여 표면 거칠기가 좋으며, 대면적화가 용이하여 생산성 및 작업성이 향상된 효과가 있다.

[0035] 또한, 본 발명의 투명 스핀열전소자 및 그 제조방법은 복잡한 열전대 구조 대신에 스핀 제백 효과를 이용하여 저비용이며, 얇은 박막에 의해 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 효과가 있다.

도면의 간단한 설명

[0036] 도 1은 본 발명의 일 실시예에 따른 투명 스핀열전소자의 구조를 평면도 및 사시도로 도시한 것이다.

도 2는 본 발명의 일 실시예에 따른 투명 스핀열전소자의 구조를 평면도 및 사시도로 도시한 것이다.

도 3은 본 발명의 투명 스핀열전소자의 제조방법의 각 단계별 순서도를 도시한 것이다.

도 4a 및 도 4b는 본 발명의 투명 스핀열전소자의 제조방법을 각 단계별로 구체화하여 도시한 것이다.

도 5는 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 자성절연막의 가시광선 영역에서의 투과도를 측정하여 도시한 것이다.

도 6은 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 펠렛 형태의 자성절연체의 실제 모습을 도시한 것이다.

도 7은 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 자성절연막의 표면 거칠기를 AFM 이미지로 도시한 것이다.

도 8은 본 발명의 일 실시예에 따른 투명 스핀열전소자와 본 발명의 비교예에 따른 투명 스핀열전소자의 가시광선 영역에서의 투과도를 측정하여 도시한 것이다.

도 9은 본 발명의 일 실시예에 따른 투명 스핀열전소자와 본 발명의 비교예에 따른 투명 스핀열전소자의 온도구배에 따른 열기전력을 측정하여 도시한 것이다.

도 10는 본 발명의 일 실시예에 따른 투명 스핀열전소자의 외부에 로드(Road) 저항을 연결하는 경우 로드 저항에 따른 전력을 측정하여 도시한 것이다.

도 11은 본 발명의 일 실시예에 따른 투명 스핀열전소자의 스핀 전압을 측정하여 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0037] 본 출원에서 사용하는 용어는 단지 특정한 예시를 설명하기 위하여 사용되는 것이다. 때문에 가령 단수의 표현은 문맥상 명백하게 단수여야만 하는 것이 아닌 한, 복수의 표현을 포함한다. 덧붙여, 본 출원에서 사용되는 “포함하다” 또는 “구비하다” 등의 용어는 명세서 상에 기재된 특징, 단계, 기능, 구성요소 또는 이들을 조합한 것이 존재함을 명확히 지칭하기 위하여 사용되는 것이지, 다른 특징들이나 단계, 기능, 구성요소 또는 이들을 조합한 것의 존재를 예비적으로 배제하고자 사용되는 것이 아님에 유의해야 한다.

[0038] 한편, 다르게 정의되지 않는 한, 본 명세서에서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진 것으로 보아야 한다. 따라서, 본 명세서에서 명확하게 정의하지 않는 한, 특정 용어가 과도하게 이상적이거나 형식적인 의미로 해석되어서는 안 된다.

[0039] 본 명세서에서 “스핀열전소자”라 함은 자성재료에 온도 구배를 가했을 때 스핀류가 발생하는 스핀 제백 효과(Spin Seebeck Effect)를 이용한 열전소자로서, 자성절연체에 수직한 방향으로 온도구배를 가했을 때 생성되는 마그논(Magnon)에 의한 스핀류(Spin Current)가 발생하면, 이 스핀류는 인접해 있는 전도층에 전달되어 역 스핀홀 효과(Inverse Spin Hall Effect)에 의해 전하 전류로 외부에 추출할 수 있고, 이러한 현상을 스핀 열전 현상

이라고 한다.

[0041] <투명 스핀열전소자>

[0042] 본 발명자들은 상술한 과제를 해결하기 위하여 연구한 결과, 하기와 같은 발명을 안출하기에 이르렀다. 본 명세서에는 기관, 상기 기관 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막 및 상기 자성절연막 상에 증착되는 전극을 포함하는 투명 스핀열전소자를 개시한다.

[0043] 본 발명의 투명 스핀열전소자는 스핀 제백 상수가 300 내지 15,000 nV/K의 범위 이내일 수 있다.

[0044] 또한, 본 발명의 투명 스핀열전소자는 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것이 바람직하고, 상기 투과도가 60 내지 95 %의 범위 이내인 것이 더욱 바람직하다. 가령, 투명 스핀열전소자의 가시광선 영역에서의 투과도가 40 % 미만인 경우 투명 스핀열전소자의 투명한 특성이 저해되는 문제가 발생할 수 있고, 반대로 투명 스핀열전소자의 가시광선 영역에서의 투과도가 95 %를 초과하는 경우 이는 투명 스핀열전소자의 자성절연막이 충분히 생성되지 않은 것을 의미하므로, 소자로서의 기능이 제한되는 문제가 발생할 수 있다.

[0045] 도 1은 본 발명의 일 실시예에 따른 투명 스핀열전소자의 구조를 평면도 및 사시도로 도시한 것이다.

[0046] 도 1을 참조하면, 본 발명의 투명 스핀열전소자(100)는 기관(110), 상기 기관(110) 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막(120) 및 상기 자성절연막(120) 상에 증착되는 전극(130)을 포함하는 것을 확인할 수 있다.

[0047] 또한, 본 발명의 투명 스핀열전소자에서 자성절연막(120)과 상기 자성절연막(120) 상에 증착되는 전극(130)의 접촉 면적을 넓히는 경우 상기 자성절연막(120)에서 생성되는 스핀류에서 전하 전류로 변환되는 비율이 커질뿐만 아니라, 상기 전극(130)의 너비(Width)가 넓어짐에 따라 저항이 작아므로 결국 전류의 손실이 적어진다는 장점이 있다.

[0048] 도 2는 본 발명의 일 실시예에 따른 투명 스핀열전소자의 구조를 평면도 및 사시도로 도시한 것이다.

[0049] 도 2를 참조하면, 본 발명의 투명 스핀열전소자(101)는 기관(110), 상기 기관(110) 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막(120) 및 상기 자성절연막(120) 상에 증착되는 전극을 포함하고, 상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)이 교대로 직렬 배치되는 것을 확인할 수 있다. 또한, 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)을 쌍으로 직렬 배치하면 생성 전압의 크기가 상기 전극의 길이(Length)에 비례하여 증가되므로 많은 양의 전압을 얻을 수 있는 효과가 있다. 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)은 각각 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$, (단, $0 < x < 1$))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속과 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속인 것이 바람직하다.

[0050] 또한, 본 발명의 투명 스핀열전소자에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)의 길이가 길어질수록 저항이 커지므로 이에 따라 발생하는 전위차도 더욱 커지게 되어 다량의 전압을 얻을 수 있다는 장점이 있다.

[0051] 다만, 본 발명의 투명 스핀열전소자에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132) 간의 이격 거리는 100 nm 이상인 것이 바람직하다. 이는 상기 두 개의 전극(131, 132) 간의 이격 거리가 100 nm 미만인 경우 상기 두 개의 전극(131, 132)에서 스핀열전현상의 결과로 생성된 전류가 서로 영향을 미치기 때문에 소자의 성능이 저하되는 문제점이 발생할 수 있다.

[0052] 본 발명의 투명 스핀열전소자는 상기 자성절연막(120)에 열원에 의한 온도 구배가 이루어지면, 상기 자성절연막(120)에서 스핀 제백 효과에 의하여 상기 전극(130)을 향하여 흐르는 스핀류(Spin Current)가 생성되고, 상기 전극(130)에서 역스핀 홀 효과(Inverse Spin Hall Effect)에 의하여 상기 자화 방향과 수직인 방향으로 전류가 발생할 수 있다. 이 때 발생된 전류는 단자(140) 사이에 전위차를 발생시키므로, 상기 전위차를 상기 단자(140)로부터 열기전력으로서 취출할 수 있다.

- [0053] 한편, 본 발명의 투명 스핀열전소자에서 상기 기관(110)은 상기 자성절연막(120) 및 상기 전극(130)을 지지할 수 있는 것이라면, 투명한 기관 및 불투명한 기관 모두 이용이 가능하다. 다만, 본 발명의 투명 스핀열전소자의 우수한 성능을 위하여 표면 거칠기를 나타내는 지표인 RMS 값이 1.5 nm 이하의 표면을 갖고, 후술하는 본 발명의 투명 스핀열전소자의 제조방법에서 3차 어닐링하는 단계의 온도 범위인 700 내지 900 °C의 열처리를 견딜 수 있는 기관인 것이 바람직하다.
- [0054] 예를 들어, 상기 기관(110)은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO₂), 퀴츠(Quartz), 알루미늄, 사파이어 및 가돌리늄 갈륨 가닛(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상일 수 있다.
- [0055] 한편, 본 발명의 투명 스핀열전소자에서 상기 자성절연막(120)은 상기 자성절연막(120)의 면에 평행한 자화 방향을 갖고, 상기 자화 방향으로 자발 자화(Spontaneous Magnetization)하는 보자력을 가질 수 있다.
- [0056] 또한, 상기 자성절연막(120)은 효율적인 열전 효과를 발휘해야 하는 관점에서 자성절연체를 포함하는 것이 바람직하다. 보다 구체적으로 본 발명의 투명 스핀열전소자에서 상기 자성절연막(120)에 포함되는 상기 자성절연체는 이트륨 철 가닛(Yttrium Iron Garnet; Y₃Fe₅O₁₂; YIG)인 것이 바람직하다.
- [0057] 본 발명의 투명 스핀열전소자에서 상기 자성절연막(120)을 형성하는 방법으로 스퍼터, 유기 금속 분해법, 졸겔법, 에어로졸 디포지션법, 스핀 코팅(Spin Coating)법 등이 있으나, 보다 구체적으로 투과도가 높은 자성절연막을 생성한다는 관점에서 스핀 코팅법이 더욱 바람직하다. 즉, 본 발명의 투명 스핀열전소자에서 상기 자성절연막(120)은 상기 기관(110) 상에 스핀 코팅(Spin Coating)되어 형성될 수 있다.
- [0058] 또한, 상기 자성절연막(120)의 두께는 5 내지 30 nm의 범위 이내인 것이 바람직하고, 보다 구체적으로 10 내지 20 nm인 것이 더욱 바람직하다. 가령, 상기 자성절연막(120)의 두께가 5 nm미만인 경우 상기 자성절연막(120)이 충분히 생성되지 않아 소자의 기능이 제한되는 문제가 발생할 수 있고, 반대로 상기 자성절연막(120)의 두께가 30 nm를 초과하는 경우 상기 자성절연막(120)의 표면 거칠기가 증가하여 스핀 주입을 감소시키고 그 결과 스핀 열전 현상이 감소됨에 따라 전류 생성이 저하되는 문제가 발생할 수 있다.
- [0059] 즉, 본 발명의 투명 스핀열전소자에서 상기 자성절연막(120)에 포함되는 상기 자성절연체인 이트륨 철 가닛의 두께가 5 내지 30 nm의 범위 이내인 특성을 만족함으로써, 본 발명의 투명 스핀열전소자의 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 효과가 있다. 이와 관련하여 구체적인 내용은 하기 {실시에 및 평가}에서 상세하게 설명한다.
- [0060] 또한, 상기 자성절연막(120)은 가시광선 영역(380 내지 770 nm)에서 투과도가 90 내지 99 %의 범위 이내인 것이 바람직하고, 상기 투과도가 95 내지 99 %의 범위 이내인 것이 더욱 바람직하다. 가령, 자성절연막(120)의 가시광선 영역에서의 투과도가 90 % 미만인 경우 투명 스핀열전소자의 투명한 특성이 저해되는 문제가 발생할 수 있고, 반대로 자성절연막(120)의 가시광선 영역에서의 투과도가 99 %를 초과하는 경우 이는 투명 스핀열전소자의 자성절연막이 충분히 생성되지 않은 것을 의미하므로, 소자로서의 기능이 제한되는 문제가 발생할 수 있다.
- [0061] 한편, 본 발명의 투명 스핀열전소자에서 상기 전극(130)은 역스핀 홀 효과에 의하여 열기전력을 추출하기 위해 스핀 궤도 상화작용을 갖는 금속인 것이 바람직하다. 예를 들어, 상기 전극(130)은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드(Bi_xSe_{1-x}, 단, 0<x<1))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수 있다.
- [0062] 또한, 본 발명의 투명 스핀열전소자에서 상기 전극(130)을 형성하는 방법으로 스퍼터, 증착(Evaporation), 도금법, 스크린 인쇄법 등이 있으나, 보다 구체적으로 높은 스핀 제백 상수를 확보하기 위한 관점에서 증착(Evaporation)을 하는 것이 더욱 바람직하다.
- [0063] 또한, 상기 전극(130)의 두께는 높은 스핀 제백 상수를 확보하기 위한 관점에서 0.8 내지 5.0 nm의 범위 이내인 것이 바람직하다. 가령, 상기 전극(130)의 두께가 0.8 nm미만인 경우 전극이 불균일하게 도포되어 저항이 Gohm 단위로 높게 측정됨에 따라 발생된 전류가 흐를 수 없는 문제가 발생할 수 있고, 반대로 상기 전극(130)의 두께가 5.0 nm를 초과하는 경우 투명 스핀 열전 소자의 투명도와 스핀 열전 값인 스핀 제백 상수가 급격히 감소하는 문제가 발생할 수 있다. 이와 관련하여 구체적인 내용은 하기 {실시에 및 평가}에서 상세하게 설명한다.
- [0064] 또한, 본 발명의 투명 스핀열전소자에서 상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131,

132)이 교대로 직렬 배치되는 것이 바람직하다. 또한, 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)을 쌍으로 직렬 배치하면 생성 전압의 크기가 상기 전극의 길이(Length)에 비례하여 증가되므로 많은 양의 전압을 얻을 수 있는 효과가 있다.

[0065] 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)은 각각 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$ (단, $0 < x < 1$))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속과 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속인 것이 바람직하다.

[0066] 또한, 본 발명의 투명 스핀열전소자에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)의 길이가 길어질수록 저항이 커지므로 이에 따라 발생하는 전위차도 더욱 커지게 되어 다량의 전압을 얻을 수 있다는 장점이 있다.

[0067] 다만, 본 발명의 투명 스핀열전소자에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132) 간의 이격 거리는 100 nm 이상인 것이 바람직하다. 이는 상기 두 개의 전극(131, 132) 간의 이격 거리가 100 nm 미만인 경우 상기 두 개의 전극(131, 132)에서 스핀열전현상의 결과로 생성된 전류가 서로 영향을 미치기 때문에 소자의 성능이 저하되는 문제점이 발생할 수 있다. 즉, 본 발명의 투명 스핀열전소자의 누설 전류를 방지하기 위하여 상기 두 개의 전극(131, 132) 간의 이격 거리는 100 nm 이상인 것이 바람직하다.

[0068] 한편, 본 발명의 투명 스핀열전소자는 상기 전극(130) 상에 열기전력을 취출하기 위한 열기전력의 출력부에 해당하는 단자(140)를 더 포함할 수 있다. 상기 단자(140)는 단자 간의 전위차를 열기전력으로서 취출할 수 있는 것이면, 구조, 형상, 위치는 특별히 문제되지 않는다. 다만, 전위차가 가능한 한 커지도록 하기 위해서 도 1에 도시한 바와 같이, 상기 단자(140)를 상기 전극(130) 상에 자성절연막(120)의 자화 방향에 수직인 방향으로 양 단 2 군데에 설치하는 것이 바람직하다.

[0069] 또한, 상기 단자(140)는 역스핀 홀 효과에 의하여 열기전력을 취출하기 위해 스핀홀각이 전극(130)에 비하여 상대적으로 작은 금속인 것이 바람직하다. 예를 들어, 상기 단자(140)는 금(Au), 은(Ag), 알루미늄(Al) 및 구리(Cu)로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수 있다.

[0071] <투명 스핀열전소자의 제조방법>

[0072] 한편, 본 명세서는 기판을 준비하는 단계, 상기 기판 상에 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 코팅하여 자성절연막을 생성하는 단계 및 상기 자성절연막 상에 전극을 증착하는 단계를 포함하는, 투명 스핀열전소자의 제조방법을 추가로 개시한다.

[0073] 본 발명의 투명 스핀열전소자의 제조방법에 따라 제조되는 본 발명의 투명 스핀열전소자는 스핀 제백 상수가 300 내지 15,000 nV/K의 범위 이내일 수 있다.

[0074] 또한, 본 발명의 투명 스핀열전소자의 제조방법에 따라 제조되는 본 발명의 투명스핀열전소자는 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것이 바람직하고, 상기 투과도가 60 내지 95 %의 범위 이내인 것이 더욱 바람직하다. 가령, 투명 스핀열전소자의 가시광선 영역에서의 투과도가 40 % 미만인 경우 투명 스핀열전소자의 투명한 특성이 저해되는 문제가 발생할 수 있고, 반대로 투명 스핀열전소자의 가시광선 영역에서의 투과도가 95 %를 초과하는 경우 이는 투명 스핀열전소자의 자성절연막이 충분히 생성되지 않은 것을 의미하므로, 소자로서의 기능이 제한되는 문제가 발생할 수 있다.

[0075] 이하에서는 본 발명의 투명 스핀열전소자의 제조방법과 관련하여, 각 단계별로 세분화하여 서술하고자 한다.

[0076] 도 3은 본 발명의 투명 스핀열전소자의 제조방법의 각 단계별 순서도를 도시한 것이다.

[0077] 도 3을 참조하면, 본 발명의 투명 스핀열전소자의 제조방법은 기판을 준비하는 단계(S100), 상기 기판 상에 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 코팅하여 자성절연막을 생성하는 단계(S200) 및 상기 자성절연막 상에 전극을 증착하는 단계(S300)를 포함하는 것을 확인할 수 있다.

[0078] 도 4a 및 도 4b는 본 발명의 투명 스핀열전소자의 제조방법을 각 단계별로 구체화하여 도시한 것이다.

[0079] 도 4a 및 도 4b를 참조하면, 본 발명의 투명 스핀열전소자의 제조방법은 기판을 준비하는 단계, 상기 기판 상에 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 코팅하여 자성절연막을 생성하는

단계 및 상기 자성절연막 상에 전극을 증착하는 단계를 포함하고, 나아가 상기 자성절연막을 생성하는 단계 이전에, 상기 자성절연체를 0.3 내지 1 M의 범위 이내인 묽은 용액 상태로 제조하는 단계, 상기 자성절연막을 생성하는 단계 이전에, 상기 기판을 500 내지 700 °C에서 승온하여 1 내지 3 시간동안 1차 어닐링(Annealing)하는 단계, 상기 자성절연막을 생성하는 단계 이후에, 상기 기판 상에 생성된 상기 자성절연막을 120 내지 180 °C에서 승온하여 1 내지 10 분동안 2차 어닐링하는 단계 또는 상기 2차 어닐링하는 단계 이후에, 상기 기판 상에 생성된 상기 자성절연막을 700 내지 900 °C에서 승온하여 1 내지 3 시간동안 3차 어닐링하는 단계를 더 포함하는 것을 확인할 수 있다.

[0080] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 기판은 투명 재질로서 상기 자성절연막 및 상기 전극을 지지할 수 있는 것이 바람직하다. 예를 들어, 상기 기판은 상기 자성절연막 및 상기 전극을 지지할 수 있는 것이라면, 투명한 기판 및 불투명한 기판 모두 이용이 가능하다. 다만, 본 발명의 투명 스핀열전소자의 우수한 성능을 위하여 표면 거칠기를 나타내는 지표인 RMS 값이 1.5 nm 이하의 표면을 갖고, 후술하는 본 발명의 투명 스핀열전소자의 제조방법에서 3차 어닐링하는 단계의 온도 범위인 700 내지 900 °C의 열처리를 견딜 수 있는 기판인 것이 바람직하다.

[0081] 예를 들어, 상기 기판은 규소(Silicon; Si), 산화 규소(Oxidized Silicon; SiO₂), 퀴츠(Quartz), 알루미늄, 사파이어 및 가돌리늄 갈륨 가닛(Gadolinium Gallium Garnet; GGG)으로 이루어진 군으로부터 선택되는 어느 하나 이상일 수 있다.

[0082] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막은 상기 자성절연막의 면에 평행한 자화 방향을 갖고, 상기 자화 방향으로 자발 자화(Spontaneous Magnetization)하는 보자력을 가질 수 있다.

[0083] 또한, 상기 자성절연막은 효율적인 열전 효과를 발휘해야 하는 관점에서 자성절연체를 포함하는 것이 바람직하다. 보다 구체적으로 본 발명의 투명 스핀열전소자에서 상기 자성절연막에 포함되는 상기 자성절연체는 이트륨 철 가닛(Yttrium Iron Garnet; Y₃FeO₁₂; YIG)인 것이 바람직하다.

[0084] 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 형성하는 방법으로 높은 투과도와 낮은 표면 거칠기를 생성할 수 있는 스퍼터, 유기 금속 분해법, 졸겔법, 에어로졸 디포지션법, 스핀 코팅(Spin Coating)법 등이 있으나, 보다 구체적으로 공정 과정의 단축을 도모하고 비교적 간단한 스핀 코팅 장비와 열처리 장비로 자성절연막의 우수한 품질을 확보하고 대면적화가 가능하다는 관점에서 스핀 코팅법이 더욱 바람직하다. 즉, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막은 상기 기판 상에 스핀 코팅(Spin Coating)되어 형성될 수 있다.

[0085] 또한, 상기 자성절연막을 생성하는 단계에서 상기 코팅은 1 내지 6 회 반복되는 것이 바람직하다. 가령 상기 코팅이 이루어지지 않은 경우 자성절연막(120)이 충분히 생성되지 않아 소자의 기능이 제한되는 문제가 발생할 수 있고, 반대로 상기 코팅이 6 회를 초과하는 경우 상기 자성절연막(120)의 표면 거칠기가 증가하여 스핀 주입을 감소시키고 그 결과 스핀 열전 현상이 감소됨에 따라 전류 생성이 저하되는 문제가 발생할 수 있다.

[0086] 즉, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 생성하는 단계는 1 내지 6 회 반복되는 스핀 코팅에 의하여 상기 자성절연체가 코팅됨으로써, 본 발명의 투명 스핀열전소자의 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 효과가 있다.

[0087] 상기 스핀 코팅은 3000 내지 5000 rpm의 범위 이내에서 약 40초 동안 진행하는 것이 바람직하고, 보다 구체적으로 4000 rpm인 것이 바람직하다. 이로써 상기 기판 상에 매끄러운 표면을 갖는 자성절연막을 생성할 수 있다.

[0088] 또한, 상기 자성절연막의 두께는 5 내지 30 nm의 범위 이내인 것이 바람직하고, 보다 구체적으로 10 내지 20 nm인 것이 더욱 바람직하다. 가령, 상기 자성절연막(120)의 두께가 5 nm미만인 경우 상기 자성절연막(120)이 충분히 생성되지 않아 소자의 기능이 제한되는 문제가 발생할 수 있고, 반대로 상기 자성절연막(120)의 두께가 30 nm를 초과하는 경우 상기 자성절연막(120)의 표면 거칠기가 증가하여 스핀 주입을 감소시키고 그 결과 스핀 열전 현상이 감소됨에 따라 전류 생성이 저하되는 문제가 발생할 수 있다.

[0089] 즉, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막에 포함되는 상기 자성절연체인 이트륨 철 가닛의 두께가 5 내지 30 nm의 범위 이내인 특성을 만족함으로써, 본 발명의 투명 스핀열전소자의 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 효과가 있다. 이와 관련하여 구체적인 내용은 하기 {실시예 및 평가}에서 상세하게 설명한다.

[0090] 또한, 상기 자성절연막은 가시광선 영역(380 내지 770 nm)에서 투과도가 90 내지 99 %의 범위 이내인 것이 바람

직하고, 상기 투과도가 95 내지 99 %의 범위 이내인 것이 더욱 바람직하다. 가령, 자성절연막의 가시광선 영역에서의 투과도가 90 % 미만인 경우 투명 스핀열전소자의 투명한 특성이 저해되는 문제가 발생할 수 있고, 반대로 자성절연막의 가시광선 영역에서의 투과도가 99 %를 초과하는 경우 이는 투명 스핀열전소자의 자성절연막이 충분히 생성되지 않은 것을 의미하므로, 소자로서의 기능이 제한되는 문제가 발생할 수 있다.

[0091] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 생성하는 단계 이전에, 상기 자성절연체를 0.3 내지 1 M의 범위 이내인 묽은 용액 상태로 제조하는 단계를 더 포함할 수 있다. 이는 상기 묽은 용액 상태의 자성절연체를 상기 기판 상에 코팅하여 상기 자성절연막에 해당하는 박막을 제조하기 위함이다. 또한, 상기 0.3 내지 1 M의 범위 이내인 묽은 용액 상태의 자성절연체를 코팅함으로써 표면 거칠기가 1 nm 이하의 매끄러운 자성절연막을 얻을 수 있는 장점이 있다.

[0092] 또한, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 생성하는 단계 이전에, 상기 기판을 공기 중 또는 산소 분위기에서 500 내지 700 °C에서 승온하여 1 내지 3 시간동안 1차 어닐링(Annealing)하는 단계를 더 포함할 수 있다. 이는 상기 기판의 표면 전체를 친수성(Hydrophilic)으로 만들어 상기 묽은 용액 상태의 자성절연체의 코팅 효율을 높이기 위함이다.

[0093] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 생성하는 단계 이후에, 상기 기판 상에 생성된 상기 자성절연막을 120 내지 180 °C에서 승온하여 1 내지 10 분동안 2차 어닐링하는 단계를 더 포함할 수 있다. 이는 상기 자성절연막을 생성하는 단계에서 남은 용매(Solvent)를 제거하기 위함이다.

[0094] 또한, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 2차 어닐링하는 단계 이후에, 상기 기판 상에 생성된 상기 자성절연막을 700 내지 900 °C에서 승온하여 1 내지 3 시간동안 3차 어닐링하는 단계를 더 포함할 수 있다. 이는 상기 기판 상에 코팅된 자성절연체를 포함하는 상기 자성절연막을 결정화시키기 위함이다.

[0095] 또한, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 3차 어닐링하는 단계 이후에, 상기 기판 상에 생성된 상기 자성절연막을 아세톤(Acetone), 에탄올(Ethanol) 및 증류수(DI Water)로 이루어진 군으로부터 선택되는 어느 하나 이상의 용액으로 세척하는 단계를 더 포함할 수 있다. 이는 고진공 분위기 하에서 이루어지는 상기 전극의 증착 과정에서 상기 자성절연막 상에 상기 전극의 증착이 잘 되도록 하기 위함이다.

[0096] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 전극은 역스핀 홀 효과에 의하여 열기전력을 취출하기 위해 스핀 궤도 상화작용을 갖는 금속인 것이 바람직하다. 예를 들어, 상기 전극은 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$ (단, $0 < x < 1$))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속이거나, 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수 있다.

[0097] 또한, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 전극을 형성하는 방법으로 스퍼터, 증착(Evaporation), 도금법, 스크린 인쇄법 등이 있으나, 보다 구체적으로 높은 스핀 제백 상수를 확보하기 위한 관점에서 증착(Evaporation)을 하는 것이 더욱 바람직하다.

[0098] 또한, 상기 전극의 두께는 높은 스핀 제백 상수를 확보하기 위한 관점에서 0.8 내지 5.0 nm의 범위 이내인 것이 바람직하다. 가령, 상기 전극의 두께가 0.8 nm미만인 경우 전극이 불균일하게 도포되어 저항이 Gohm 단위로 측정됨에 따라 발생된 전류가 흐를 수 없는 문제가 발생할 수 있고, 반대로 상기 전극의 두께가 5.0 nm를 초과하는 경우 투명 스핀 열전 소자의 투명도와 스핀 열전 값인 스핀 제백 상수가 급격히 감소하는 문제가 발생할 수 있다. 이와 관련하여 구체적인 내용은 하기 {실시에 및 평가}에서 상세하게 설명한다.

[0099] 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 전극은 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)이 교대로 직렬 배치되는 것이 바람직하다. 또한, 상기 서로 반대 부호를 가지는 두 개의 전극(131, 132)을 쌍으로 직렬 배치하면 생성 전압의 크기가 상기 전극의 길이(Length)에 비례하여 증가되므로 많은 양의 전압을 얻을 수 있는 효과가 있다.

[0100] 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)은 각각 백금(Pt), 금(Au), 팔라듐(Pd), 텅스텐(W), 로듐(Rh), 이리듐(Ir) 및 비스무트 셀레나이드($\text{Bi}_x\text{Se}_{1-x}$ (단, $0 < x < 1$))으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속과 크롬(Cr), 나이오븀(Nb), 바나듐(V), 몰리브덴(Mo) 및 탄탈럼(Ta)으로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속인 것이 바람직하다.

[0101] 또한, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132)의 길이가 길어질수록 저항이 커지므로 이에 따라 발생하는 전위차도 더욱 커지게 되어 다량의 전압

을 얻을 수 있다는 장점이 있다.

[0102] 다만, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극(131, 132) 간의 이격 거리는 100 nm 이상인 것이 바람직하다. 이는 상기 두 개의 전극(131, 132) 간의 이격 거리가 100 nm 미만인 경우 상기 두 개의 전극(131, 132)에서 스핀열전현상의 결과로 생성된 전류가 서로 영향을 미치기 때문에 소자의 성능이 저하되는 문제점이 발생할 수 있다. 즉, 본 발명의 투명 스핀열전소자의 누설 전류를 방지하기 위하여 상기 두 개의 전극(131, 132) 간의 이격 거리는 100 nm 이상인 것이 바람직하다. 한편, 본 발명의 투명 스핀열전소자의 제조방법에서 상기 전극 상에 열기전력을 추출하기 위한 열기전력의 출력부에 해당하는 단자를 증착하는 단계를 더 포함할 수 있다. 상기 단자는 단자 간의 전위차를 열기전력으로서 추출할 수 있는 것이면, 구조, 형상, 위치는 특별히 문제되지 않는다. 다만, 전위차가 가능한 한 커지도록 하기 위해서 도 1에 도시한 바와 같이, 상기 단자를 상기 전극 상에 자성절연막의 자화 방향에 수직인 방향으로 양단 2 군데에 설치하는 것이 바람직하다.

[0103] 또한, 상기 단자는 역스핀 홀 효과에 의하여 열기전력을 추출하기 위해 스핀홀각이 전극에 비하여 상대적으로 작은 금속인 것이 바람직하다. 예를 들어, 상기 단자(140)는 금(Au), 은(Ag), 알루미늄(Al) 및 구리(Cu)로 이루어진 군으로부터 선택되는 어느 하나 이상의 금속일 수 있다.

[0104] 이하, 첨부한 도면 및 실시예들을 참조하여 본 명세서가 청구하는 바에 대하여 더욱 자세히 설명한다. 다만, 본 명세서에서 제시하고 있는 도면 내지 실시예 등은 통상의 기술자에게 의하여 다양한 방식으로 변형되어 여러 가지 형태를 가질 수 있는 바, 본 명세서의 기재사항은 본 발명을 특정 개시 형태에 한정되는 것이 아니고 본 발명의 사상 및 기술 범위에 포함되는 모든 균등물 내지 대체물을 포함하고 있는 것으로 보아야 한다. 또한, 첨부된 도면은 본 발명을 통상의 기술자로 하여금 더욱 정확하게 이해할 수 있도록 돕기 위하여 제시되는 것으로서 실제보다 과장되거나 축소되어 도시될 수 있다.

[0106] {실시예 및 평가}

[0107] 실시예 1. 기판 상에 스핀 코팅을 1 회 실시하여 코팅된 자성절연막

[0108] 본 발명의 기판인 퀴즈(Quartz) 및 상기 기판 상에 코팅되며, 열원에 의한 온도 구배가 이루어지고 일정한 자화 방향을 갖는 자성절연체를 포함하는 자성절연막을 제조하기 위하여 물과 구연산(Citric Acid)이 혼합된 용액에 전구체(Precursor)인 질산이트륨(Yttrium Nitrate)과 질산철(Iron Nitrate)을 3 : 5의 비로 넣고 용해시킨 후, 약 80 °C에서 약 24 시간동안 교반(Stirring)하여 pH가 1이고 1 M의 합성된 묽은 용액을 형성하였다. 기판의 표면 전체를 친수성(Hydrophilic)으로 만들기 위해 공기 중에서 약 600 °C에서 약 2 시간동안 1차 어닐링하였다. 이후 1차 어닐링된 기판 상에 상기 1 M의 합성된 묽은 용액을 약 4000 rpm으로 약 40 초동안 1 회에 한하여 스핀 코팅하고, 남아있는 용매를 제거하기 위해 약 150 °C에서 3 내지 5 분동안 2차 어닐링하였다. 이후 상기 기판 상에 코팅된 자성절연체를 포함하는 상기 자성절연막을 결정화하기 위해 상기 기판 상에 생성된 상기 자성절연막을 800 °C에서 승온하여 약 2 시간동안 3차 어닐링하여 본 발명의 기판 및 상기 기판 상에 코팅된 자성절연체를 포함하고 두께는 5 nm인 자성절연막(이하, '실시예 1'이라 한다)을 얻을 수 있었다.

[0110] 실시예 2. 기판 상에 스핀 코팅을 2 회 실시하여 코팅된 자성절연막

[0111] 1차 어닐링된 기판 상에 상기 1 M의 합성된 묽은 용액을 2 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 본 발명의 기판 및 상기 기판 상에 코팅된 자성절연체를 포함하고 두께는 10 nm인 자성절연막(이하, '실시예 2'이라 한다)을 얻을 수 있었다.

[0113] 실시예 3. 기판 상에 스핀 코팅을 3 회 실시하여 코팅된 자성절연막

[0114] 1차 어닐링된 기판 상에 상기 1 M의 합성된 묽은 용액을 3 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 본 발명의 기판 및 상기 기판 상에 코팅된 자성절연체를 포함하고 두께는 15 nm인 자성절연막(이하, '실시예 3'이라 한다)을 얻을 수 있었다.

- [0116] 실시예 4. 기관 상에 스핀 코팅을 4 회 실시하여 코팅된 자성절연막
- [0117] 1차 어닐링된 기관 상에 상기 1 M의 합성된 묽은 용액을 4 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 본 발명의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하고 두께는 20 nm인 자성절연막(이하, '실시예 4'이라 한다)을 얻을 수 있었다.
- [0119] 실시예 5. 기관 상에 스핀 코팅을 5 회 실시하여 코팅된 자성절연막
- [0120] 1차 어닐링된 기관 상에 상기 1 M의 합성된 묽은 용액을 5 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 본 발명의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하고 두께는 25 nm인 자성절연막(이하, '실시예 5'이라 한다)을 얻을 수 있었다.
- [0122] 실시예 6. 기관 상에 스핀 코팅을 6회 실시하여 코팅된 자성절연막
- [0123] 1차 어닐링된 기관 상에 상기 1 M의 합성된 묽은 용액을 6 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하고 두께는 30 nm인 자성절연막(이하, '실시예 6'이라 한다)을 얻을 수 있었다.
- [0125] 비교예 1. 기관 상에 졸겔법을 통하여 제작된 펠렛 형태의 자성절연체
- [0126] 물과 구연산(Citric Acid)이 혼합된 용액에 전구체(Precursor)인 질산이트륨(Yttrium Nitrate)과 질산철(iron Nitrate)을 3 : 5의 비로 넣고 용해시킨 후, 약 80 °C에서 약 24 시간동안 교반(Stirring)하여 pH가 1이고 1 M의 합성된 졸(sol) 상태의 용액을 형성하였다. 이후 상기 1 M의 합성된 졸 상태의 용액을 약 280 °C의 핫플레이트 상에서 완전 건조시켜 겔(Gel) 상태의 파우더를 제조하고, 그라인딩 후 칼시네이션(Calcination) 공정을 통해 850 °C에서 2시간동안 어닐링하였다. 이후 어닐링된 파우더를 1.5 t의 압력으로 프레스하여 펠렛을 제조하고, 기관인 쿼츠 상에 상기 펠렛을 분위기 파우더와 교대로 적층하고 신터링(Sintering) 공정을 통해 1400 °C에서 2시간동안 어닐링하여 기관 및 기관 상에 적층된 펠렛 형태의 자성절연체(이하, '비교예 1'이라 한다)를 얻을 수 있었다.
- [0128] 비교예 2. 기관 상에 스핀 코팅을 7회 실시하여 코팅된 자성절연막
- [0129] 1차 어닐링된 기관 상에 상기 1 M의 합성된 묽은 용액을 7 회에 한하여 스핀 코팅한 점을 제외하고는, 상기 실시예 1과 동일한 방법으로 제조하여 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하고 두께는 35 nm인 자성절연막(이하, '비교예 2'이라 한다)을 얻을 수 있었다.
- [0131] 평가 1. 스핀 코팅 횟수에 따른 자성절연막(체)의 투과도 측정
- [0132] 이하는 상술한 실시예 1 내지 6과 비교예 1의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막과 관련하여, 자성절연막의 투과도를 측정하여 그 특성을 비교 및 평가한 것이다.
- [0133] 도 5는 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 자성절연막의 가시광선 영역에서의 투과도를 측정하여 도시한 것이다.
- [0134] 도 5를 참조하면, 실시예 1 내지 6의 자성절연막의 경우 가시광선 영역(380 내지 770 nm)에서 95 내지 99 %의 범위 이내의 투과도를 나타내지만, 비교예 1의 자성절연막의 경우 가시광선 영역에서 1 % 미만의 투과도를 나타내는 것을 확인할 수 있다. 실시예 1 내지 6와 같이 스핀 코팅 횟수가 1 내지 6회 반복하더라도, 본 발명의 자성절연막의 두께는 5 내지 30 nm의 범위 이내로 형성되고 이는 본 발명의 투명 스핀열전소자가 가시광선 영역에서 95 % 이상의 높은 투과도를 나타내는 것을 추정할 수 있다.
- [0136] 평가 2. 스핀 코팅법과 졸겔법에 의해 제조된 자성절연막(체)의 투과도 측정

- [0137] 이하는 상술한 실시예 2의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막과 비교예 1의 기관 및 상기 기관 상에 적층된 펠렛 형태의 자성절연체와 관련하여, 스핀 코팅법과 졸겔법에 의해 제조된 각각의 자성절연막과 자성절연체의 투과도를 비교 및 평가한 것이다.
- [0138] 도 6은 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 펠렛 형태의 자성절연체의 실제 모습을 도시한 것이다.
- [0139] 도 6을 참조하면, 육안으로 관찰하는 경우 실시예 2의 자성절연막은 투명한 얇은 박막 형태인 반면에, 비교예 1의 펠렛 형태의 자성절연체는 불투명한 펠렛 형태인 것을 확인할 수 있다. 실시예 2와 같이 스핀 코팅법에 의하여 코팅된 본 발명의 자성절연막의 경우 투명한 얇은 박막 형태로서, 본 발명의 투명 스핀열전소자가 높은 투과도를 나타내는 것을 추정할 수 있는 반면에, 비교예 1와 같이 졸겔법에 의하여 적층된 펠렛 형태의 자성절연체의 경우 투명한 스핀열전소자의 구현 자체가 불가능하다는 것을 확인할 수 있다.
- [0141] 평가 3. 스핀 코팅 횟수에 따른 자성절연막의 표면 거칠기 측정
- [0142] 이하는 상술한 실시예 2와 비교예 2의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막과 관련하여, 자성절연막의 표면 거칠기를 측정하여 비교 및 평가한 것이다.
- [0143] 도 7은 본 발명의 일 실시예에 따른 자성절연막과 본 발명의 비교예에 따른 자성절연막의 표면 거칠기를 AFM 이미지로 도시한 것이다.
- [0144] 도 7을 참조하면, 실시예 2의 자성절연막의 경우 RMS 값이 0.159 nm로 표면 거칠기 값이 낮은 반면에 비교예 2의 자성절연막의 경우 RMS 값이 1.622 nm로 표면 거칠기 값이 높게 나타난 것을 확인할 수 있다.
- [0145] 본 발명의 투명 스핀열전소자의 제조방법에서 상기 자성절연막을 생성하는 단계는 스핀 코팅(Spin Coating)에 의하여 상기 자성절연체가 기관 상에 코팅되는데, 이 때 상기 코팅 횟수가 1 내지 6 회 반복됨에 따라 본 발명의 투명 스핀열전소자에서 상기 자성절연막의 두께는 5 내지 30 nm로 형성된다. 상기 자성절연막의 두께가 5 내지 30 nm로 형성됨에 따라 표면 거칠기를 나타내는 RMS 값은 1.5 이하로 측정되고, 이에 따라 본 발명의 투명 스핀열전소자에서 상기 자성절연막과 전극 사이의 계면에 스핀주입이 증가하여, 스핀 열전 현상이 원활하게 이루어지고 높은 전류를 발생시킬 수 있는 효과가 있다.
- [0146] 반면에, 비교예 2와 같이 상기 자성절연막의 두께가 30 nm를 초과하는 값인 35 nm로 형성됨에 따라 표면 거칠기를 나타내는 RMS 값은 1.5를 초과하는 값인 1.622로 측정되고, 이에 따라 투명 스핀열전소자에서 상기 자성절연막과 전극 사이의 계면에 스핀주입이 감소하여, 스핀 열전 현상이 원활하게 이루어지지 못하고 전류 발생이 감소되는 문제가 있다.
- [0148] 제조예 1. 백금(Pt) 전극의 두께가 0.8 nm인 본 발명의 투명 스핀열전소자
- [0149] 상기 실시예 2의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막을 각각 아세톤(Acetone), 에탄올(Ethanol) 및 증류수(DI Water)로 차례대로 세척후 고진공(약 7.0×10^{-7} Torr 이하)에서 0.8 nm 두께의 백금(Pt) 전극을 증착시키고, 열기전력을 취출하기 위한 열기전력의 출력부에 해당하는 금(Au) 단자를 증착하여, 본 발명의 투명 스핀열전소자(이하, '제조예 1'이라 한다)를 얻을 수 있었다.
- [0151] 제조예 2. 백금(Pt) 전극의 두께가 1.0 nm인 본 발명의 투명 스핀열전소자
- [0152] 상기 백금(Pt) 전극의 두께가 1.0 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 본 발명의 투명 스핀열전소자(이하, '제조예 2'이라 한다)를 얻을 수 있었다.
- [0154] 제조예 3. 백금(Pt) 전극의 두께가 1.5 nm인 본 발명의 투명 스핀열전소자
- [0155] 상기 백금(Pt) 전극의 두께가 1.5 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 본 발명의 투명 스핀열전소자(이하, '제조예 3'이라 한다)를 얻을 수 있었다.

- [0157] 제조예 4. 백금(Pt) 전극의 두께가 2.0 nm인 본 발명의 투명 스피널전소자
- [0158] 상기 백금(Pt) 전극의 두께가 2.0 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 본 발명의 투명 스피널전소자(이하, '제조예 4'이라 한다)를 얻을 수 있었다.
- [0160] 제조예 5. 백금(Pt) 전극의 두께가 2.5 nm인 본 발명의 투명 스피널전소자
- [0161] 상기 백금(Pt) 전극의 두께가 2.5 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 본 발명의 투명 스피널전소자(이하, '제조예 5'이라 한다)를 얻을 수 있었다.
- [0163] 제조예 6. 백금(Pt) 전극의 두께가 5.0 nm인 본 발명의 투명 스피널전소자
- [0164] 상기 백금(Pt) 전극의 두께가 5.0 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 본 발명의 투명 스피널전소자(이하, '제조예 6'이라 한다)를 얻을 수 있었다.
- [0166] 제조예 7. 서로 반대 부호의 스피널홀각을 가지는 두 개의 전극을 포함하는 본 발명의 투명 스피널전소자
- [0167] 상기 실시예 2의 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막을 각각 아세톤(Acetone), 에탄올(Ethanol) 및 증류수(DI Water)로 차례대로 세척후 고진공(약 7.0×10^{-7} Torr 이하)에서 길이가 5 mm, 너비가 100 μm 인 5 nm 두께의 막대 모양의 백금(Pt) 전극 및 길이가 5 mm, 너비가 100 μm 인 5 nm 두께의 막대 모양의 크롬(Cr) 전극을 상호 전극 간의 이격 거리는 100 nm로 하여 교대로 직렬 배치하여 증착시키고, 열기전력을 추출하기 위한 열기전력의 출력부에 해당하는 금(Au) 단자를 증착하여, 본 발명의 투명 스피널전소자(이하, '제조예 7'이라 한다)를 얻을 수 있었다.
- [0169] 비교제조예 1. 백금(Pt) 전극의 두께가 8.0 nm인 투명 스피널전소자
- [0170] 상기 백금(Pt) 전극의 두께가 8.0 nm인 점을 제외하고는, 상기 제조예 1과 동일한 방법으로 제조하여 투명 스피널전소자(이하, '비교제조예 1'이라 한다)를 얻을 수 있었다.
- [0172] 평가4. 전극의 두께에 따른 투명 스피널전소자의 투과도 측정
- [0173] 이하는 상술한 제조예 1 내지 6과 비교제조예 1의 투명 스피널전소자와 관련하여, 투명 스피널전소자의 투과도를 측정하여 그 특성을 비교 및 평가한 것이다.
- [0174] 도 8은 본 발명의 일 실시예에 따른 투명 스피널전소자와 본 발명의 비교예에 따른 투명 스피널전소자의 가시광선 영역에서의 투과도를 측정하여 도시한 것이다.
- [0175] 도 8a를 참조하면, 제조예 1 내지 6의 투명 스피널전소자의 경우 가시광선 영역(380 내지 770 nm)에서 투과도가 40 내지 95 %의 범위 이내인 것을 나타내는 반면에, 비교제조예 1의 투명 스피널전소자의 경우 가시광선 영역에서 30 % 미만의 투과도를 나타내는 것을 확인할 수 있다.
- [0176] 또한, 도 8b를 참조하면 마찬가지로 제조예 1 내지 6의 투명 스피널전소자의 경우 700 nm 영역에서 투과도가 40 내지 95 %의 범위 이내인 것을 나타내는 반면에, 비교제조예 1의 투명 스피널전소자의 경우 700 nm 영역에서 30 % 미만의 투과도를 나타내는 것을 확인할 수 있다.
- [0177] 이는 제조예 1 내지 6와 같이 전극의 두께가 0.8 내지 5.0 nm의 범위 이내인 경우 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막의 높은 투과도 특성이 투명 스피널전소자에서도 상당 부분 유지되는 것을 의미한다. 그러나 비교제조예 1과 같이 전극의 두께가 5.0 nm를 초과하는 수치인 8.0 nm인 경우 기관 및 상기 기관 상에 코팅된 자성절연체를 포함하는 자성절연막의 높은 투과도 특성이 투명 스피널전소자에서는 유지되지 못하고 비교적 낮은 투과도를 나타내었다.

[0179] 평가 5. 전극의 두께에 따른 투명 스핀열전소자의 스핀 제백 상수의 측정

[0180] 이하는 상술한 제조예 1 내지 6과 비교제조예 1의 투명 스핀열전소자와 관련하여, 투명 스핀열전소자의 스핀 제백 상수를 측정하여 그 특성을 비교 및 평가한 것이다.

[0181] 도 9는 본 발명의 일 실시예에 따른 투명 스핀열전소자와 본 발명의 비교예에 따른 투명 스핀열전소자의 온도 구배에 따른 열기전력을 측정하여 도시한 것이다.

[0182] 상기 투명 스핀열전소자의 온도 구배에 따른 열기전력으로부터 본 발명의 일 실시예에 따른 투명 스핀열전소자와 본 발명의 비교예에 따른 투명 스핀열전소자의 스핀 제백 상수를 측정하여 하기 표 1에 나타내었다.

표 1

	제조예 1	제조예 2	제조예 3	제조예 4	제조예 5	제조예 6	비교 제조예 1
Pt 전극 두께 (nm)	0.8	1.0	1.5	2.0	2.5	5.0	8.0
스핀 제백 상수 (nV/K)	13,334.1	8,616.7	6,373.3	4,234.5	1,863.6	321.2	120.7

[0184] 도 9를 참조하면, 투명 스핀열전소자에서 열원에 의한 온도 구배가 커질수록 추출되는 열기전력도 증가하는 것은 물론, 전극의 두께가 가장 얇은 제조예 1의 추출되는 열기전력이 제일 크고, 전극의 두께가 가장 두꺼운 비교제조예 1의 추출되는 열기전력이 제일 작은 것을 확인할 수 있다. 참고로, 도 9에서 LSSE(Longitudinal Spin Seeback Effect)는 수직방향의 스핀 제백 효과를 의미한다.

[0185] 상기 표 1을 참조하면, 제조예 1 내지 6과 비교제조예 1의 투명 스핀열전소자의 스핀 제백 상수는 차례대로 13,334.1 nV/K, 8,616.7 nV/K, 6,373.3 nV/K, 4,234.5 nV/K, 1,863.6 nV/K, 321.2 nV/K 및 120.7 nV/K인 것을 확인할 수 있다. 이는 제조예 1 내지 6에 따른 본 발명의 투명 스핀열전소자의 스핀 제백 상수는 300 내지 15,000 nV/K의 범위 이내의 값을 가지는 것을 의미한다. 따라서 제조예 1내지 6에 따른 투명 스핀열전소자의 스핀 제백 상수가 비교제조예 1의 투명 스핀열전소자의 스핀 제백 상수보다 상대적으로 더 높으므로, 이는 추출되는 열기전력이 더 크다는 것을 의미한다.

[0186] 즉, 투명 스핀열전소자에서 전극의 두께가 얇을수록 스핀 제백 상수의 값이 커지고, 이는 추출되는 열기전력이 크다는 것을 의미한다. 투명 스핀열전소자에서 전극의 두께가 얇을수록 스핀 제백 상수의 값이 커지는 것은 상기 전극에서 역스핀 홀 효과에 의하여 자화 방향과 수직인 방향으로 발생하는 전류의 양이 크기 때문인 것으로 추정할 수 있다.

[0188] 평가 6. 투명 스핀열전소자의 외부에 로드(Road) 저항을 연결하는 경우

[0189] 도 10은 본 발명의 일 실시예에 따른 투명 스핀열전소자의 외부에 로드(Road) 저항을 연결하는 경우 로드 저항에 따른 전력을 측정하여 도시한 것이다.

[0190] 도 10을 참조하면, 제조예 2의 투명 스핀열전소자의 외부에 로드 저항을 연결하는 경우 로드 저항이 Pt 전극과 같은 저항 값인 500 Ω 일 때 전력이 가장 큰 값을 가지는 것을 확인할 수 있다. 따라서 투명 스핀열전소자의 외부에 로드 저항을 연결하는 경우 투명 스핀열전소자의 전극과 같은 저항 값을 가지는 로드 저항을 연결해야 가장 큰 전력을 얻을 수 있다.

[0192] 평가 7. 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극을 포함하는 본 발명의 투명 스핀열전소자의 특성

[0193] 이하는 상술한 제조예 7의 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극을 포함하는 투명 스핀열전소자와 관련하여, 상기 투명 스핀열전소자의 각 전극에서의 스핀 전압과 전체 스핀 전압을 측정하여 그 특성을 비교 및 평가한 것이다.

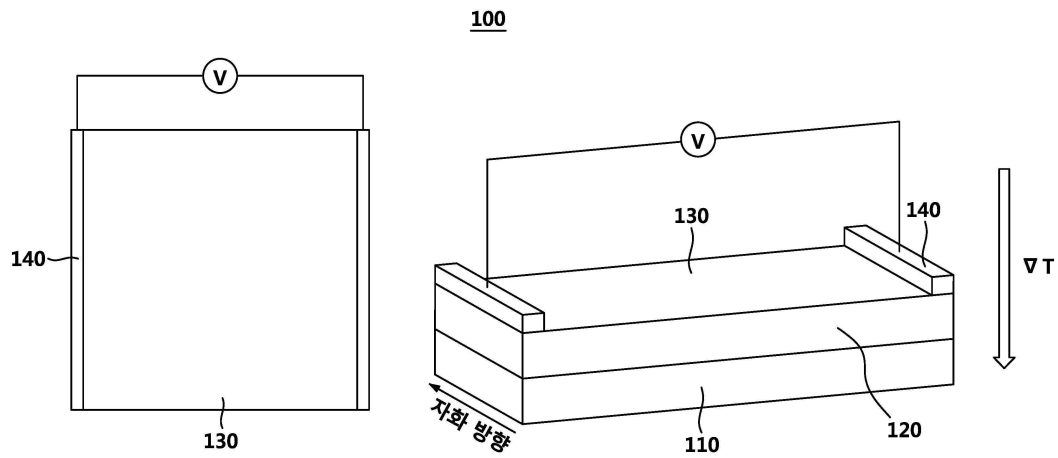
- [0194] 제조예 7의 투명 스핀 열전소자는 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극 간의 이격 거리가 100 nm 인데, 이는 각 전극에서 스핀열전현상의 결과로 생성된 전류가 서로 영향을 미쳐 소자의 성능이 저하되는 것을 방지하기 위함이다.
- [0195] 도 11은 본 발명의 일 실시예에 따른 투명 스핀열전소자의 스핀 전압을 측정하여 도시한 것이다.
- [0196] 도 11a를 참조하면, (+) 부호의 스핀홀각을 가지는 백금(Pt) 전극과 (-) 부호의 스핀홀각을 가지는 크롬(Cr) 전극이 서로 반대 부호의 스핀홀각을 가짐에 따라 발생하는 스핀 전압의 부호 또한 반대인 것을 확인할 수 있다.
- [0197] 또한, 도 11b를 참조하면, 제조예 7의 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극을 포함하는 투명 스핀 열전소자에서 (+) 부호의 스핀홀각을 가지는 백금(Pt) 전극과 (-) 부호의 스핀홀각을 가지는 크롬(Cr) 전극에서 생성되는 스핀 전압을 합한 전압이 상기 투명 스핀열전소자의 스핀 전압으로 측정되는 것을 확인할 수 있다.
- [0198] 또한, 상기 투명 스핀열전소자에서 상기 서로 반대 부호의 스핀홀각을 가지는 두 개의 전극의 길이가 길어질수록 저항이 커지므로 이에 따라 발생하는 전위차도 더욱 커지게 되어 다량의 전압을 얻을 수 있다는 장점이 있다.
- [0199] 상술한 바에 따른 본 발명의 투명 스핀열전소자 및 그 제조방법은 도포나 인쇄, 스핀터 등과 같은 과정 없이 스핀 코팅을 통하여 표면 거칠기가 좋으며, 대면적화가 용이하여 생산성 및 작업성이 향상된 효과가 있다.
- [0200] 또한, 본 발명의 투명 스핀열전소자 및 그 제조방법은 복잡한 열전대 구조 대신에 스핀 제백 효과를 이용하여 저비용이며, 얇은 박막에 의해 높은 투과도를 확보하여 온도구배가 생성되는 다양한 곳에 부착하여 전기에너지를 얻을 수 있는 효과가 있다.
- [0201] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다.
- [0202] 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

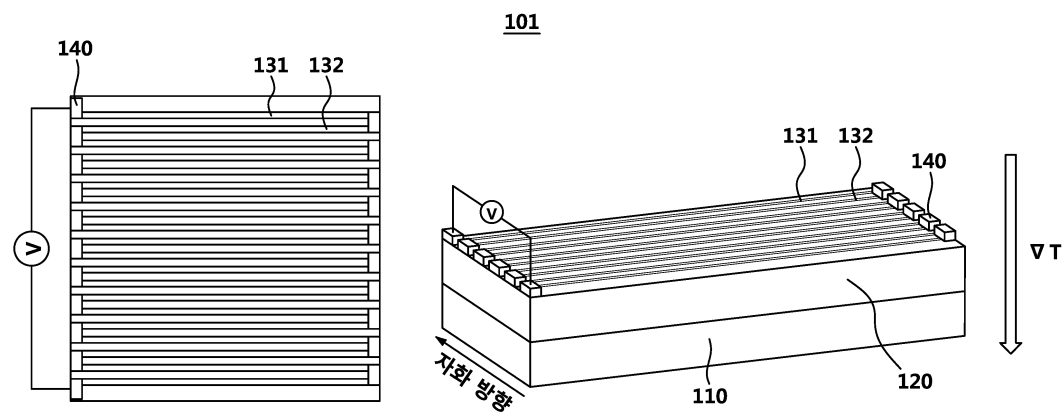
- [0205] 100 : 투명 스핀열전소자
 101 : 전극이 두 개인 투명 스핀열전소자
 110 : 기판
 120 : 자성절연막
 130 : 전극
 131 : (+) 전극
 132 : (-) 전극
 140 : 단자

도면

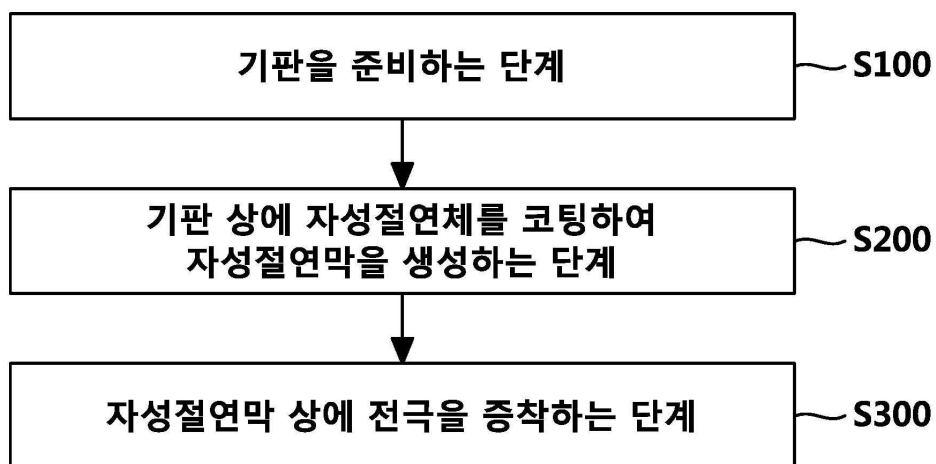
도면1



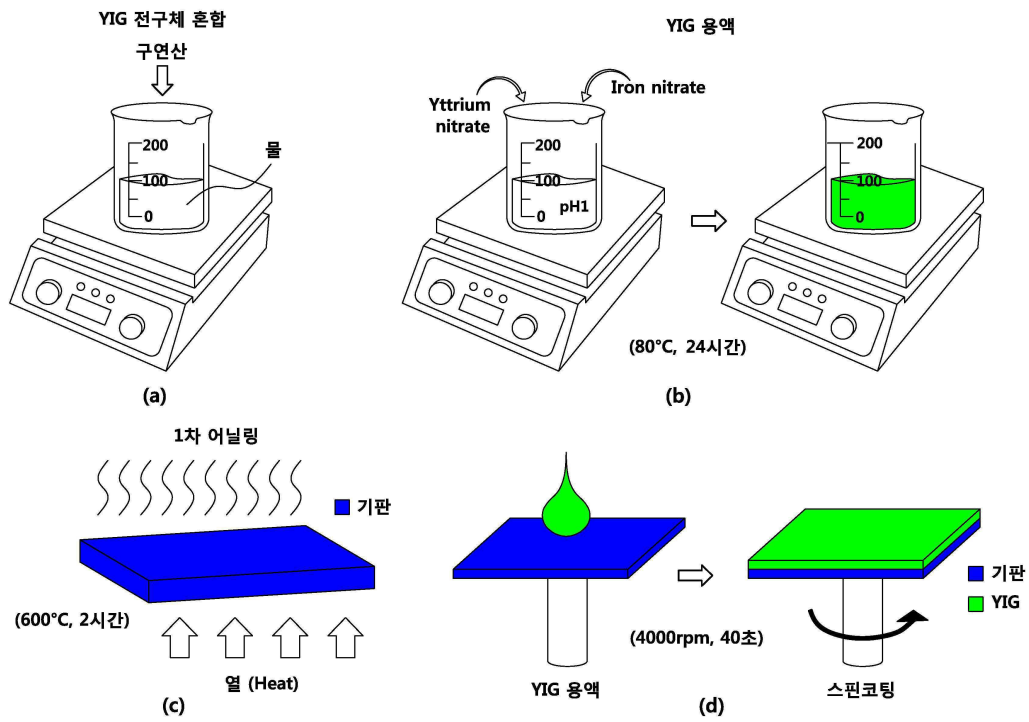
도면2



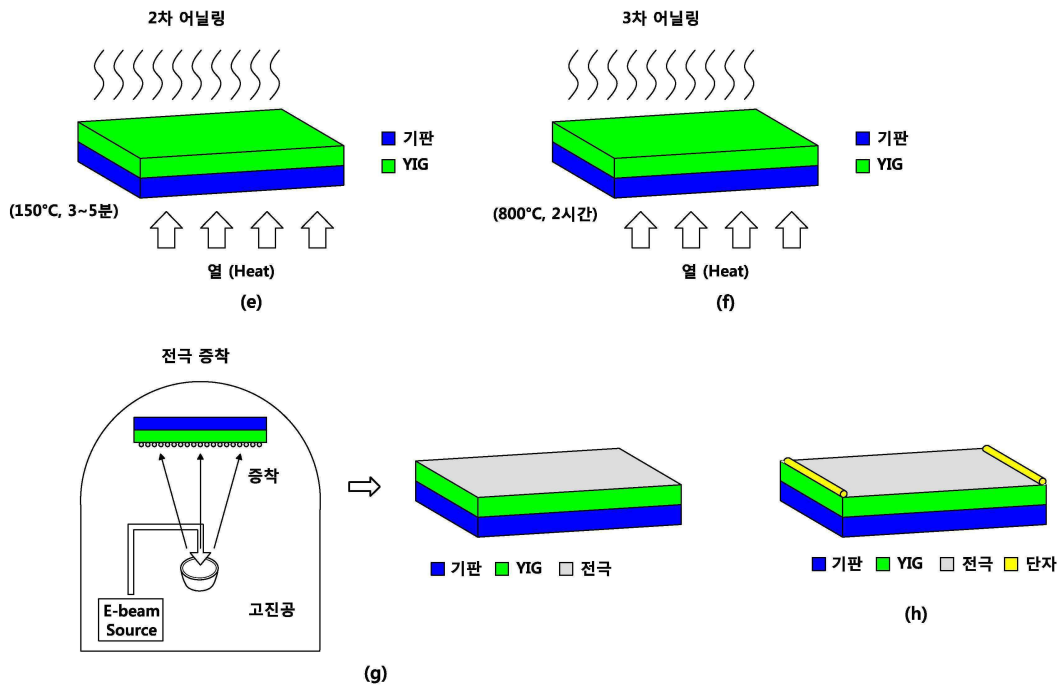
도면3



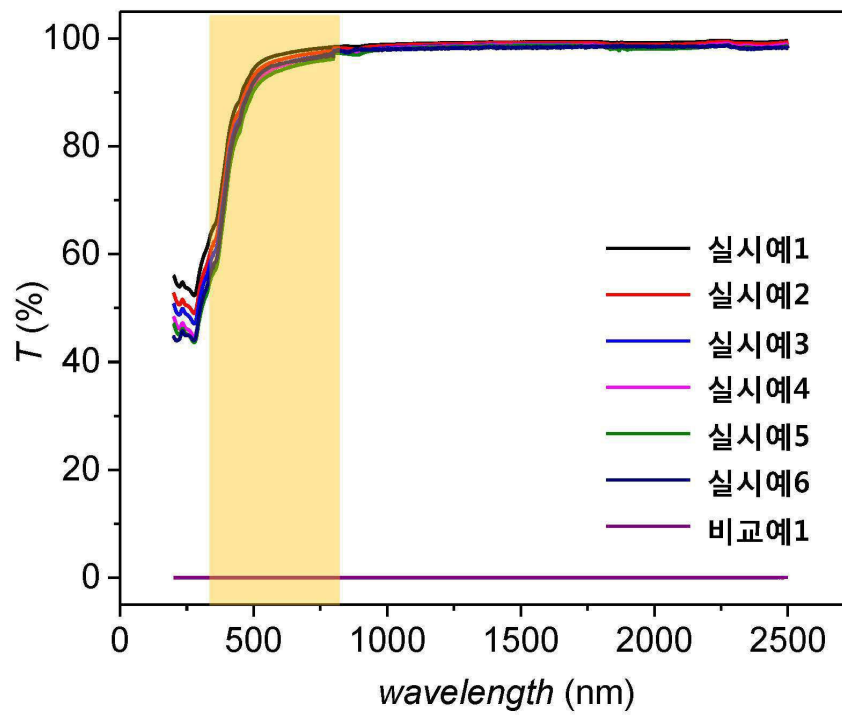
도면4a



도면4b



도면5



도면6

실시예2



(a)

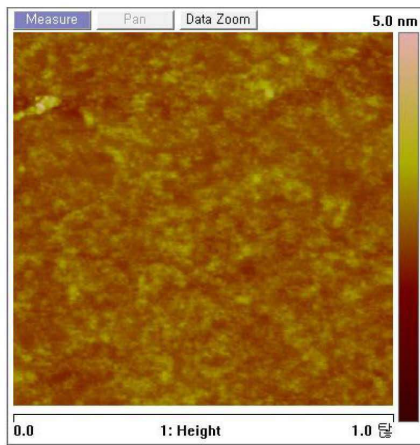
비교예1



(b)

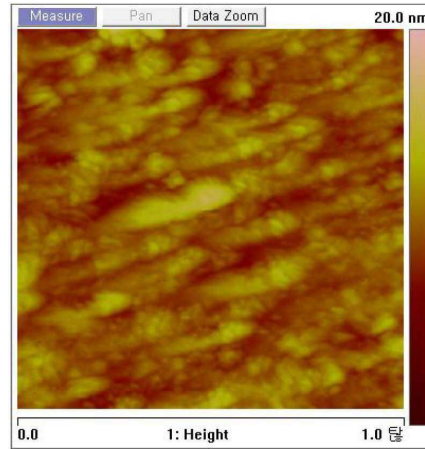
도면7

실시예2 (RMS 0.159 nm)



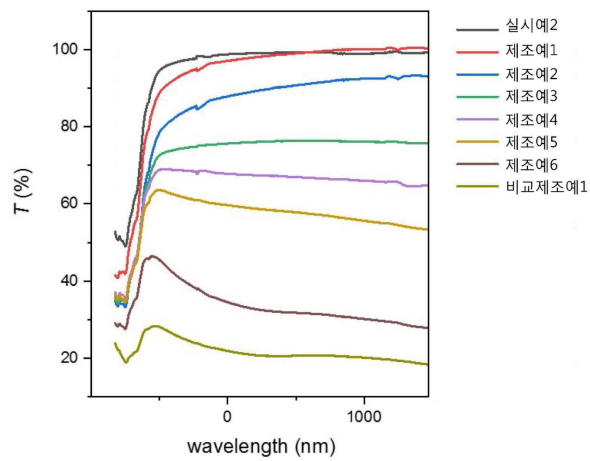
(a)

비교예2 (RMS 1.622 nm)

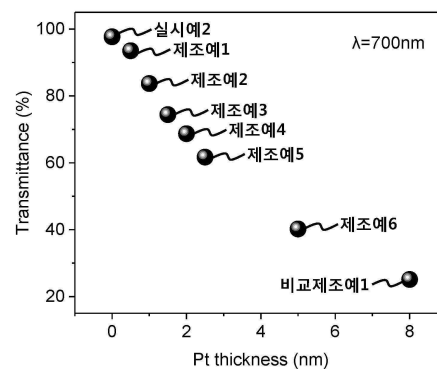


(b)

도면8

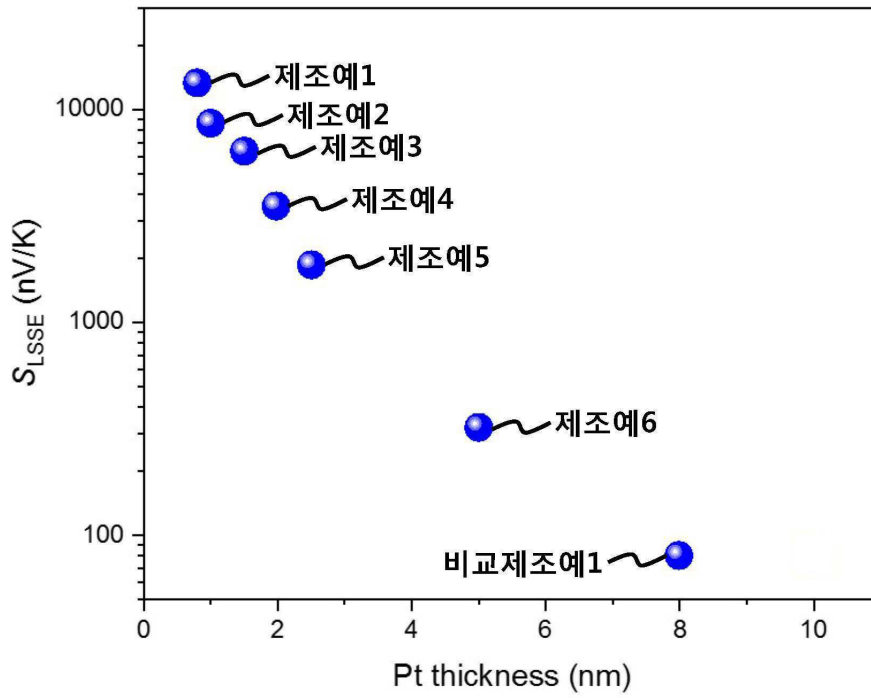


(a)

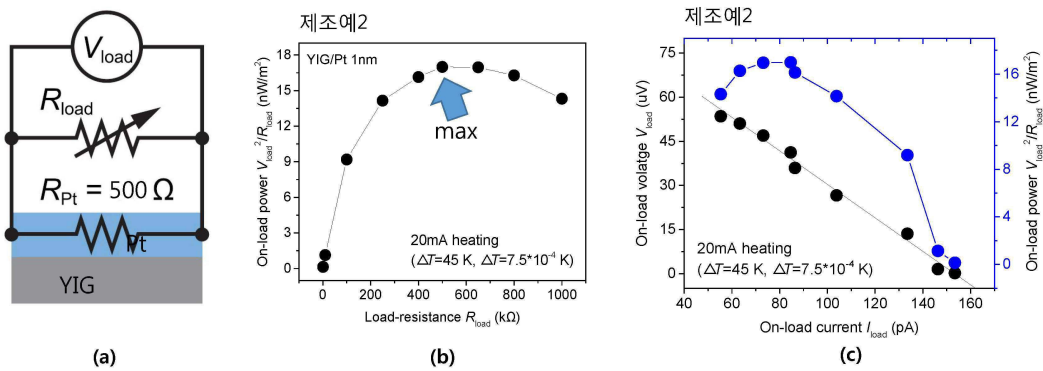


(b)

도면9



도면10



도면11

