



(21) 申請案號：113135976 (22) 申請日：中華民國 113 (2024) 年 09 月 23 日
(51) Int. Cl. : *H01L21/673 (2006.01)* *H01L21/683 (2006.01)*
(30) 優先權：2023/12/20 世界智慧財產權組織 PCT/JP2023/045783
(71) 申請人：日商日本碍子股份有限公司 (日本) NGK INSULATORS, LTD. (JP)
日本
(72) 發明人：石川征樹 ISHIKAWA, MASAKI (JP)；久野達也 KUNO, TATSUYA (JP)；宇佐美
太郎 USAMI, TARO (JP)；平田夏樹 HIRATA, NATSUKI (JP)；山本直輝
YAMAMOTO, NAOKI (JP)；小木曾裕佑 OGISO, YUSUKE (JP)；中山誠士
NAKAYAMA, SEIJI (JP)
(74) 代理人：洪澄文；洪茂
申請實體審查：無 申請專利範圍項數：8 項 圖式數：6 共 41 頁

(54) 名稱

半導體製造裝置用部件

(57) 摘要

本發明的課題在於，提供即便不使用黏接劑也能夠將插塞以高定位精度植入於插塞配置孔的半導體製造裝置用部件。半導體製造裝置用部件包括：陶瓷基板，其具有供晶圓載放的上表面及下表面；插塞配置孔，其沿上下方向貫穿所述陶瓷基板，且具有上部開口的面積比下部開口的面積大的錐狀的內周面；陶瓷插塞，其具有緻密的外周面及貫穿該插塞的氣體流路，該插塞的緻密的外周面以直接嵌合的方式植入於所述插塞配置孔的內周面；導電性的基板，其借助接合層而被接合於所述陶瓷基板的下表面；氣體供給路，其通過所述基板及所述接合層，用於向所述陶瓷插塞的氣體流路供給氣體。

指定代表圖：

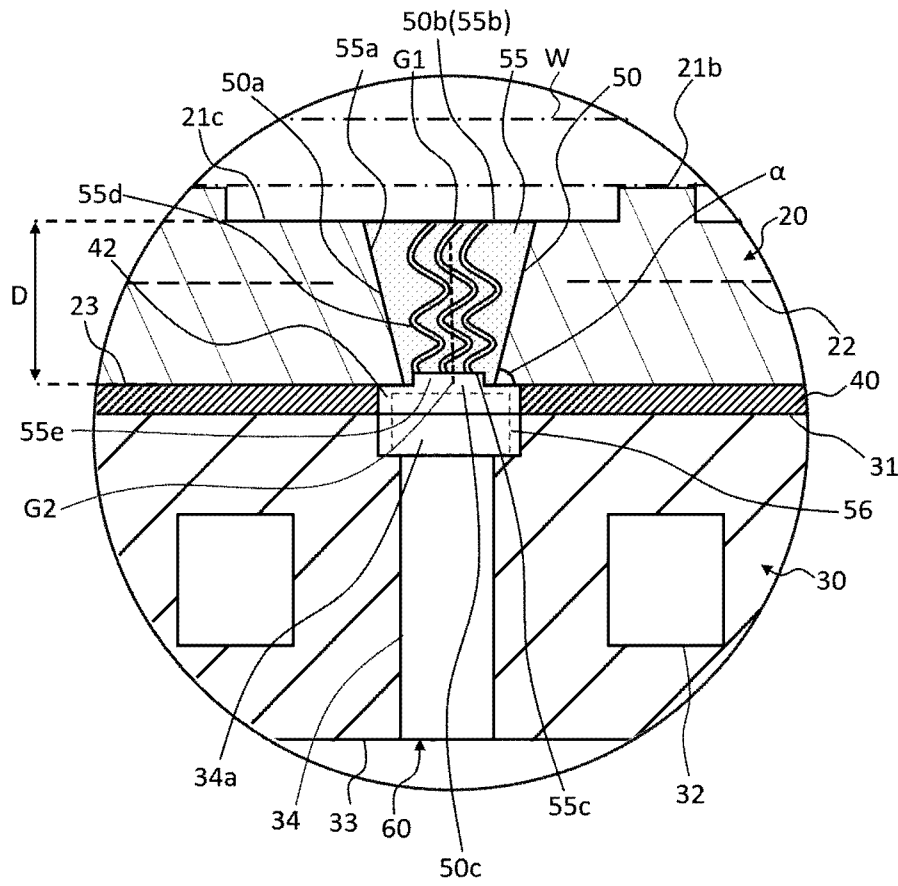


圖2

符號簡單說明：

- 20:陶瓷基板
- 21b:小突起
- 21c:基準面
- 22:電極
- 23:下表面
- 30:基板
- 31:上表面
- 32:冷媒流路
- 33:下表面
- 34:氣體孔
- 34a:大徑部
- 40:接合層
- 42:貫通孔
- 50:插塞配置孔
- 50a:內周面
- 50b:上部開口
- 50c:下部開口
- 55:插塞
- 55a:外周面
- 55b:上表面
- 55c:下表面
- 55d:氣體流路
- 55e:凹部
- 56:電傳導體
- 60:氣體供給路
- D:距離
- G1,G2:重心
- W:晶圓
- α :傾斜角

【發明摘要】

【中文發明名稱】 半導體製造裝置用部件

【中文】

本發明的課題在於，提供即便不使用黏接劑也能夠將插塞以高精度定位植入於插塞配置孔的半導體製造裝置用部件。半導體製造裝置用部件包括：陶瓷基板，其具有供晶圓載放的上表面及下表面；插塞配置孔，其沿上下方向貫穿所述陶瓷基板，且具有上部開口的面積比下部開口的面積大的錐狀的內周面；陶瓷插塞，其具有緻密的外周面及貫穿該插塞的氣體流路，該插塞的緻密的外周面以直接嵌合的方式植入於所述插塞配置孔的內周面；導電性的基板，其借助接合層而被接合於所述陶瓷基板的下表面；氣體供給路，其通過所述基板及所述接合層，用於向所述陶瓷插塞的氣體流路供給氣體。

【指定代表圖】 圖2

【代表圖之符號簡單說明】

20:陶瓷基板

21b:小突起

21c:基準面

22:電極

23:下表面

30:基板

P240275700TWF

第1頁，共3頁(發明摘要)

31: 上表面
32: 冷媒流路
33: 下表面
34: 氣體孔
34a: 大徑部
40: 接合層
42: 貫通孔
50: 插塞配置孔
50a: 內周面
50b: 上部開口
50c: 下部開口
55: 插塞
55a: 外周面
55b: 上表面
55c: 下表面
55d: 氣體流路
55e: 凹部
56: 電傳導體
60: 氣體供給路
D: 距離
G1, G2: 重心
W: 晶圓

α : 傾斜角

【發明說明書】

【中文發明名稱】 半導體製造裝置用部件

【技術領域】

【0001】 本發明關於半導體製造裝置用部件。

【先前技術】

【0002】 以往，已知有用於晶圓的保持、溫度控制、輸送等的半導體製造裝置用部件。此種半導體製造裝置用部件也被稱為晶圓載放台、靜電吸座吸座、基座等，通常具有對內置的電極施加靜電吸附用電力並將晶圓利用靜電力吸附的功能，還已知其具有經由使氣體流通於晶圓載放面與作為吸附物件物的晶圓之間來控制晶圓溫度的功能。

【0003】 作為半導體製造裝置用部件，例如已知有如下半導體製造裝置用部件，此半導體製造裝置用部件包括：陶瓷基板，其具有供晶圓載放的上表面；氣體通過部，其沿上下方向貫穿陶瓷基板；以及導電性的基板，其被接合於陶瓷基板的下表面。

【0004】 上述半導體製造裝置用部件中，有時與晶圓產生較大的電位差，且有時經由氣體通過部而在晶圓與基板之間發生放電（絕緣擊穿）。因此，對在氣體通過部配置插塞以抑制放電的技術進行了各種探討。插塞大多由多孔質部件構成。在沒有插塞的情況下，氣體分子因例如RF電壓的施加而發生電離，其所產生的電子加

速而撞擊其他氣體分子，由此發生輝光放電甚至電弧放電，不過，如果存在插塞，則電子在撞擊其他氣體分子之前先碰到插塞，因此，放電得以抑制。

【0005】 專利文獻1中提出一種插塞，其具有邊彎曲邊沿厚度方向貫穿緻密質主體部的氣體流路部。另外，還提出了：將氣體流路部的全長中的至少一部分區間設為絕緣性且通氣性的多孔質。專利文獻1中記載了：經由有機矽樹脂、環氧樹脂、丙烯酸樹脂等絕緣樹脂的黏接材料而將插塞固定於插塞插入孔。

【0006】 專利文獻2中公開一種靜電吸座，其特徵在於，包括：陶瓷電介體基板，其具有供吸附物件物載放的第一主面和與所述第一主面相反一側的第二主面；基板，其對所述陶瓷電介體基板進行支撐，且具有氣體導入路；以及第一多孔質部，其設置於所述基板與所述陶瓷電介體基板的所述第一主面之間，且設置於與所述氣體導入路對置的位置，所述陶瓷電介體基板具有位於所述第一主面與所述第一多孔質部之間的第一孔部，所述第一多孔質部包括具有複數個孔的多孔部和比所述多孔部緻密的第一緻密部，且構成為：在投影到與從所述基板朝向所述陶瓷電介體基板的第一方向垂直的平面時，所述第一緻密部和所述第一孔部重疊，所述多孔部和第一孔部不重疊。根據專利文獻2，在第一多孔質部與陶瓷電介體基板之間設置有黏接部件，作為黏接部件，記載有有機矽黏接劑。

【0007】 專利文獻3中記載一種靜電吸座，其特徵在於，包括：陶瓷電介體基板，其具有供吸附物件物載放的第一主面和與所

述第一主面相反一側的第二主面；基板，其對所述陶瓷電介體基板進行支撐，且具有氣體導入路；以及第一多孔質部，其設置於所述基板與所述陶瓷電介體基板的所述第一主面之間，且設置於與所述氣體導入路對置的位置，所述第一多孔質部包括具有複數個孔的複數個疏部分和密度比所述疏部分的密度高的密部分，所述複數個疏部分分別沿從所述基板朝向所述陶瓷電介體基板的第一方向延伸，所述密部分位於所述複數個疏部分彼此之間，所述疏部分具有設置於所述孔與所述孔之間的壁部，在與所述第一方向大致正交的第二方向上，所述壁部的尺寸的最小值小於所述密部分的尺寸的最小值。專利文獻3中還記載了：將第一多孔質部和陶瓷電介體基板這兩者燒結而實現一體化的情形與在兩者之間設置黏接劑的情形相比，能夠使靜電吸座的強度提高，另外，不會因黏接劑的腐蝕、老化等而發生靜電吸座的劣化。

【0008】 專利文獻4中記載了以提供能夠減少異常放電的發生且能夠以高精度控制物件物的溫度的保持裝置為課題的發明。具體而言，記載一種保持裝置，包括：陶瓷基板，其具有保持對象物的第一表面和位於所述第一表面的相反側的第二表面；基底部件，其配置於所述陶瓷基板的所述第二表面側，且具有位於所述陶瓷基板的相反側的第三表面；以及接合材料，其配置於所述陶瓷基板與所述基底部件之間，（1）在所述陶瓷基板及所述基底部件形成有以流體能夠移動的方式使設置於所述第一表面的流出孔和設置於所述第三表面的流入孔之間連通的流路，或者，（2）在所述陶瓷基

板形成有以流體能夠移動的方式使設置於所述第一表面的流出孔和設置於所述第二表面的流入孔之間連通的流路，在所述流路設置有多孔陶瓷區域，所述多孔陶瓷區域包括：疏區域、以及空隙率比所述疏區域低且配置成比所述疏區域靠所述第一表面側的密區域。專利文獻4中記載了：多孔陶瓷區域可以如下形成，即，製作空隙率在軸向上不同的圓筒形狀的多孔體M，在陶瓷基板的製造步驟中，嵌入於在規定的連接部分設置的大徑部分。

【0009】 專利文獻5中，在晶圓載放台中設置有：絕緣性的第一多孔質部，其配置於陶瓷板的貫通孔內；以及絕緣性的第二多孔質部，其以與第一多孔質部對置的方式嵌入於基板中的設置於陶瓷板側的凹部。被供給到氣體導入路的氣體通過第二多孔質部及第一多孔質部而流入到晶圓載放面與晶圓之間的空間，用於物件物的冷卻。且記載了：經由存在第一多孔質部及第二多孔質部，能夠確保從氣體導入通路至晶圓載放面為止的氣體流量，且抑制處理晶圓時因電漿而發生放電（電弧放電）。專利文獻5中還記載了：將第一多孔質部和陶瓷電介體基板這兩者燒結而實現一體化的情形與在兩者之間設置黏接劑的情形相比，能夠使靜電吸座的強度提高，另外，不會因黏接劑的腐蝕、老化等而發生靜電吸座的劣化。

[先行技術文獻]

[專利文獻]

【0010】

[專利文獻1]日本專利特開2022-119338號公報

[專利文獻2]日本專利特開2022-31333號公報

[專利文獻3]日本專利特開2019-165194號公報

[專利文獻4]日本專利特開2022-176701號公報

[專利文獻5]日本專利特開2020-72262號公報

【發明內容】

【0011】 像這樣，針對半導體製造裝置用部件，提出了改善配置於沿上下方向貫穿陶瓷基板的氣體通過部的插塞附近的結構以抑制在晶圓與基板之間發生的放電的各種技術。另外，還已知：在將插塞固定於氣體通過部時，經由不使用黏接劑來防止由黏接劑的腐蝕、老化等帶來的劣化。然而，存在如下問題：由於不使用黏接劑，所以，插塞的固定強度容易降低，將插塞植入於插塞配置孔時的插塞的高度方向上的定位精度降低。因此，用於以不使用黏接劑的方式將插塞以高定位精度植入於插塞配置孔的技術尚有改良的餘地。

【0012】 鑒於上述情況，關於本發明，在一個實施方式中，其課題在於，提供即便不使用黏接劑也能夠將插塞以高定位精度植入於插塞配置孔的半導體製造裝置用部件。

【0013】 本發明的發明人為了解決上述課題而進行了潛心研究，創作了以下例示的本發明。

【0014】 [方案1]

一種半導體製造裝置用部件，包括：

陶瓷基板，具有供晶圓載放的上表面及下表面；

插塞配置孔，沿上下方向貫穿所述陶瓷基板，且具有上部開口的面積比下部開口的面積大的錐狀的內周面；

陶瓷插塞，具有緻密的外周面及貫穿該插塞的氣體流路，該插塞的緻密的外周面以直接嵌合的方式植入於所述插塞配置孔的內周面；

導電性的基板，借助接合層而被接合於所述陶瓷基板的下表面；以及

氣體供給路，通過所述基板及所述接合層，用於向所述陶瓷插塞的氣體流路供給氣體。

[方案2]

根據方案1所述的半導體製造裝置用部件，其中：

所述插塞配置孔的所述內周面相對於所述下部開口的傾斜角為 70° 以上 87° 以下。

[方案3]

根據方案1或2所述的半導體製造裝置用部件，其中：

與所述陶瓷插塞的緻密的外周面嵌合的所述插塞配置孔的內周面是緻密的。

[方案4]

根據方案1~3中的任一項所述的半導體製造裝置用部件，其中：

構成所述陶瓷插塞的材料和構成所述陶瓷基板的材料均含有從

氧化鋁及氮化鋁中選擇的一種以上。

[方案5]

根據方案1~4中的任一項所述的半導體製造裝置用部件，其中：

所述陶瓷插塞的緻密的外周面的氣孔率為1%以下。

[方案6]

根據方案1~5中的任一項所述的半導體製造裝置用部件，其中：

所述陶瓷插塞具有圓錐台狀的外形。

[方案7]

根據方案1~6中的任一項所述的半導體製造裝置用部件，其中：

所述陶瓷基板的上部開口至下部開口的厚度為1mm以上。

[方案8]

根據方案1~7中的任一項所述的半導體製造裝置用部件，其中：

按照本說明書中記載的衝壓落料試驗方法從所述插塞配置孔的下部開口朝向上部開口自所述插塞配置孔將所述陶瓷插塞衝落時的衝壓落料強度為 $1\text{N}/\text{mm}^2$ 以上。

[發明功效]

【0015】 根據本發明的一實施方式的半導體製造裝置用部件包括具有上部開口的面積比下部開口的面積大的錐狀的內周面的

插塞配置孔。由於該插塞配置孔發揮出止擋件的作用，所以，將插塞植入於插塞配置孔時，插塞容易停止在插塞配置孔的規定的高度位置。亦即，該半導體製造裝置用部件發揮出：能夠將插塞以高定位精度植入於插塞配置孔的效果。另外，經由插塞配置孔具有上述結構，使得插塞難以向下方脫離，而比較容易向上方脫離。因此，還容易更換插塞。此外，由於沿面距離變長，還能得到抑制放電的效果。

【0016】 另外，在適當設定插塞配置孔的內周面的傾斜角的基礎上，經由使用具有能夠嵌合於該插塞配置孔的外周面的插塞，能夠防止插塞過度容易向上方脫離。

【圖式簡單說明】

【0017】

圖1是根據本發明一實施方式的半導體製造裝置用部件的示意性的縱剖面圖。

圖2是圖1的局部放大圖。

圖3是根據一實施方式的陶瓷基板的示意性的俯視圖。

圖4是根據本發明另一實施方式的半導體製造裝置用部件的示意性的縱剖面圖。

圖5是用於衝壓落料試驗的壓縮試驗機的示意性的縱剖面圖。

圖6是根據本發明一實施方式的半導體製造裝置用部件的製造步驟圖。

【實施方式】

【0018】 接下來，參照附圖，對本發明的實施方式詳細地進行說明。本發明並不限定於以下的實施方式，應當理解為可以在不脫離本發明的主旨的範圍內基於本領域技術人員的通常知識而適當加以設計的變更、改良等。另外，本說明書中，「上」「下」方便地表示以半導體製造裝置用部件的基板為下側而置於水平面上時的相對的位置關係，並非表示絕對的位置關係。因此，根據半導體製造裝置用部件的朝向，「上」「下」變為「下」「上」、「左」「右」或者「前」「後」。

【0019】 < 1. 半導體製造裝置用部件的構成 >

參照圖1及圖2，根據本發明一實施方式的半導體製造裝置用部件10包括：

陶瓷基板20，具有供晶圓載放的上表面21及與上表面21相反一側的下表面23；

插塞配置孔50，沿上下方向貫穿陶瓷基板20，且具有上部開口50b的面積比下部開口50c的面積大的錐狀的內周面50a；

陶瓷插塞55，具有緻密的外周面及貫穿此插塞的氣體流路，此插塞55的緻密的外周面55a以直接嵌合的方式植入於插塞配置孔50的內周面50a；

導電性的基板30，借助接合層40而被接合於陶瓷基板20的下表面23；以及

氣體供給路60，通過基板30及接合層40，用於向陶瓷插塞55的氣體流路55d供給氣體。

【0020】 陶瓷基板20可以為例如氧化鋁燒結體、氮化鋁燒結體等陶瓷製的圓板（例如直徑300~400mm）。陶瓷基板20的厚度沒有限定，從提高插塞55的固定強度的觀點出發，從上部開口50b至下部開口50c為止的厚度優選為1mm以上。另外，從減少陶瓷基板20的熱傳遞、製造成本的觀點出發，此厚度優選為5mm以下，更優選為3mm以下，進一步優選為2mm以下。因此，關於從上部開口50b至下部開口50c為止的厚度，例如，厚度優選為1~5mm，更優選為1~3mm，進一步優選為1~2mm。此處，從上部開口50b至下部開口50c為止的厚度是指：從上部開口50b的重心G1至下部開口50c的重心G2為止的距離D。上部開口50b的高度與後述的陶瓷基板20的上表面21的基準面21c的高度相等。下部開口50c的高度與陶瓷基板20的下表面23的高度相等。

【0021】 陶瓷基板20的上表面21具有供晶圓W載放的晶圓載放面。陶瓷基板20內置有電極22。如圖3所示，在陶瓷基板20的上表面21沿著外緣而形成有環狀的密封帶21a，在密封帶21a的內側的整面形成有複數個小突起21b。小突起21b的形狀沒有限定，例如可以為圓柱、稜柱等。密封帶21a及小突起21b優選為相同高度，其高度為例如5~100 μ m，典型地可以為10~30 μ m。電極22為被用作靜電電極的平面狀電極，借助未圖示的供電部件而與外部的直流電源連接。在供電部件的途中可以配置有低通濾波器。供電部件

與接合層40及基板30電絕緣。當對此電極22施加直流電壓時，晶圓W利用靜電吸力而被吸附固定於晶圓載放面（具體地為密封帶21a的上表面及小突起21b的上表面），當將直流電壓的施加解除時，晶圓W在晶圓載放面的吸附固定得以解除。應予說明，將陶瓷基板20的上表面21的未設置密封帶21a或小突起21b的部分稱為基準面21c。

【0022】 作為電極22，代替靜電電極，或者，除了靜電電極以外，可以內置有加熱器電極（電阻發熱體）。這種情況下，在加熱器電極連接加熱器電源。陶瓷基板20可以內置有一層電極，也可以空開間隔而內置有兩層以上電極。

【0023】 導電性的基板30為電傳導率及熱傳導率良好的圓板（直徑與陶瓷基板20相同或比其大的圓板）。在基板30的內部可以形成有供冷媒迴圈的冷媒流路32。流通於冷媒流路32的冷媒優選為液體，且優選為電絕緣性。作為電絕緣性的液體，例如可以舉出氟系非活性液體等。例如可以俯視觀察下在基板30的整體從一端（入口）至另一端（出口）以一筆劃的要領形成冷媒流路32。在冷媒流路32的一端及另一端分別連接有未圖示的外部冷媒裝置的供給口及回收口。從外部冷媒裝置的供給口供給到冷媒流路32的一端的冷媒從冷媒流路32通過後，自冷媒流路32的另一端返回到外部冷媒裝置的回收口，經溫度調整後，再次從供給口被供給到冷媒流路32的一端。基板30與高頻（RF）電源連接，還可以用作RF電極。

【0024】 作為基板30的材料，例如可以舉出金屬材料、金屬

與陶瓷的複合材料等。作為金屬材料，可以舉出：Al、Ti、Mo、W或其合金等。作為金屬與陶瓷的複合材料，可以舉出：金屬基複合材料（MMC）、陶瓷基複合材料（CMC）等。作為此複合材料的具體例，可以舉出：包含Si、SiC及Ti的材料（也稱為SiSiCTi）、使Al以及／或Si含浸於SiC多孔質體得到的材料、Al₂O₃與TiC的複合材料等。將使Al含浸於SiC多孔質體得到的材料稱為AlSiC，將使Si含浸於SiC多孔質體得到的材料稱為SiSiC。作為基板30的材料，優選選擇熱膨脹係數與陶瓷基板20的材料接近的材料。例如，在陶瓷基板20由氧化鋁製成的情況下，基板優選由SiSiCTi或AlSiC製成。

【0025】 如圖2所示，基板30的上表面31借助接合層40而接合於陶瓷基板20的下表面23。接合層40利用例如熱壓接合（Thermal compression bonding, TCB）形成。TCB是指：將金屬接合材料夾入於待接合的兩個部件之間，以加熱到金屬接合材料的固相線溫度以下的溫度的狀態對兩個部件進行加壓接合的公知方法。接合層40可以由使用了例如Al—Mg系接合材料或Al—Si—Mg系接合材料的金屬接合層構成。接合層40可以為由焊錫或金屬焊料形成的層。另外，可以由樹脂黏接層代替金屬接合層來構成接合層40。作為樹脂黏接層的材料，例如可以舉出：有機矽樹脂系黏接劑、環氧樹脂系黏接劑及丙烯酸樹脂系黏接劑。為了提高樹脂黏接層的厚度均勻性，可以在基板30的上表面31與陶瓷基板20的下表面23之間配置未圖示的間隔件。

【0026】 接合層40具有貫通孔42。貫通孔42設置於與氣體孔34的大徑部34a對置的位置。貫通孔42與大徑部34a同軸設置，貫通孔42的直徑可以與大徑部34a的直徑一致。本說明書中，所謂「一致」，除了完全一致的情形以外，還包括實質上一致的情形（例如落入公差範圍內的情形等）（以下相同）。本實施方式中，氣體孔34及貫通孔42相當於通過基板30及接合層40而用於向陶瓷插塞55的氣體流路55d供給氣體的氣體供給路60。

【0027】 插塞配置孔50為如圖1及圖2所示沿上下方向貫穿陶瓷基板20的孔。插塞配置孔50為從陶瓷基板20的下表面23至上表面21的基準面21c為止的氣體通路。插塞配置孔50的水平方向上的開口徑（在插塞配置孔的剖面並非圓形的情況下，是指當量圓直徑）沒有限定，例如，無論在何種高度位置，均可以設為1~5mm的範圍內，典型地可以設為3~4mm的範圍內。插塞配置孔50自上而下進行縮徑，可以具有上部開口50b的面積比下部開口50c的面積大的錐狀的內周面50a。經由插塞配置孔50具有像這樣的錐狀的內周面50a，在將插塞55植入於插塞配置孔50時，插塞55容易停止在插塞配置孔50的規定的高度位置，因此，能得到能夠將插塞以高定位精度植入於插塞配置孔的效果。另外，插塞難以向下方脫離，而比較容易向上方脫離，因此，能得到容易更換插塞的效果。此外，由於沿面距離變長，所以，還能得到抑制放電的效果。插塞配置孔50可以具有例如圓錐台狀或稜錐台狀的空間。

【0028】 從提高插塞55的固定強度的觀點及抑制插塞55的

體積過大而確保在周圍配置電極的空間的觀點出發，插塞配置孔50的內周面50a相對於下部開口50c的傾斜角 α 優選為70°以上，更優選為75°以上。另外，從使將插塞55朝向下方壓入於插塞配置孔50時的插塞的高度方向上的定位精度提高的觀點、容易更換插塞55的觀點及使沿面距離變長而抑制放電的觀點出發，此傾斜角 α 優選為87°以下，更優選為85°以下。因此，此傾斜角 α 例如優選為70°~87°，更優選為75°~85°。

【0029】 如圖3所示，根據本實施方式的半導體製造裝置用部件中，插塞配置孔50設置有複數個（此處為六個）。在插塞配置孔50植入有陶瓷插塞55。陶瓷插塞55具有貫穿陶瓷插塞55內部的氣體流路55d。一個實施方式中，氣體流路55d在此插塞55的下表面55c具有一個開口，並在上表面55b具有另一個開口，沿上下方向貫穿此插塞55的內部。另一實施方式中，氣體流路55d在此插塞55的下表面55c具有一個開口，並在外周面55a具有另一個開口，貫穿此插塞55的內部。陶瓷插塞55的外周面55a和插塞配置孔50的內周面50a不借助黏接劑而直接嵌合。經由兩者直接嵌合，不會因由黏接劑的腐蝕或老化等帶來的劣化而在陶瓷插塞55與插塞配置孔50之間產生空隙。因此，能得到能夠抑制由黏接劑的劣化所引起的放電或陶瓷插塞55的脫落的優點。另外，插塞55植入於插塞配置孔50的陶瓷基板20的固有頻率可以為1000kHz以上。這種情況下，固有頻率處於高頻側，因此，還具有能夠防止由處於低頻側的輸送振動等振動導致的插塞脫落的優點。

【0030】 如圖1及圖2所示，在觀察將陶瓷基板20沿厚度方向切斷而得到的縱剖面的情況下，從使陶瓷插塞55的固定強度提高的觀點出發，與插塞配置孔50的內周面50a優選與陶瓷插塞55的外周面55a以平行的位置關係接觸。換言之，陶瓷插塞55的外周面55a與插塞配置孔50的內周面50a具有相同的傾斜角。因此，優選的實施方式中，陶瓷插塞具有與插塞配置孔相同形狀（例：圓錐台狀或稜錐台狀）的外形。由此，能夠使與插塞配置孔50的內周面50a與陶瓷插塞55的外周面55a接觸的面積增大，從而能夠得到高固定強度。

【0031】 作為進行直接嵌合的方法，可以舉出經由將陶瓷插塞55壓入於插塞配置孔50而植入的方法。這種情況下，為了得到所期望的固定強度，優選壓入前的陶瓷插塞55的任一高度位置處的水平方向上的剖面徑均比位於與其相同的高度位置的插塞配置孔50的水平方向上的剖面徑稍（例如按當量圓直徑計為 $5\sim 20\ \mu\text{m}$ 左右）大。另外，作為進行直接嵌合的方法，還可以舉出將在陶瓷插塞55的外周面55a設置的外螺紋部螺合於在插塞配置孔50的內周面50a設置的內螺紋部的方法。此外，可以將作為陶瓷插塞55的前驅體的糊料狀的陶瓷混合物注入於陶瓷基板20的插塞配置孔50並進行燒成而形成陶瓷插塞55。

【0032】 陶瓷插塞55優選具有緻密的外周面55a。如果陶瓷插塞55具有緻密的外周面55a，則使其與插塞配置孔50的內周面50a直接嵌合的情況下，經由摩擦力充分發揮作用，能夠提高陶瓷

插塞55的固定強度。緻密的外周面55a是指：外周面55a的氣孔率為5%以下。外周面55a的氣孔率優選為1%以下，更優選為0.5%以下。

外周面55a的氣孔率利用以下方法進行測定。以陶瓷插塞55的與外周面55a垂直的剖面露出的方式將陶瓷插塞55切斷。接下來，使用掃描型電子顯微鏡（SEM）以3000倍的倍率按 $2200 \mu\text{m}^2$ 左右觀察此剖面中的自外周面55a起算為厚度 $100 \mu\text{m}$ 的部分，求出在此厚度部分確認到的氣孔的面積率。具體而言，對SEM圖像進行圖像解析，根據圖像中的畫素的亮度資料的亮度分佈，以判別分析法（大津二值化）確定閾值。之後，基於所確定的閾值，將圖像中的各畫素二值化為物體部分和氣孔部分，計算出物體部分的面積和氣孔部分的面積。然後，求出氣孔部分的面積相對於整個面積（物體部分和氣孔部分的合計面積）的比例。針對同一陶瓷插塞55，在五處進行同樣的測定，將五處的平均值設為此陶瓷插塞55的外周面55a的氣孔率。

【0033】 另外，在使陶瓷插塞55的外周面55a和插塞配置孔50的內周面50a直接嵌合的情況下，從提高陶瓷插塞55的基於摩擦的固定強度的觀點出發，優選插塞配置孔50的內周面50a也是緻密的。緻密的內周面50a是指：內周面50a的氣孔率為5%以下。因此，內周面50a的氣孔率優選為1%以下，更優選為0.5%以下。

內周面50a為陶瓷基板20的一部分部位，因此，本說明書中，將陶瓷基板20的氣孔率的值視為內周面50a的氣孔率。陶瓷基板20

的氣孔率定義為按照JIS R1634：1998測定得到的開口氣孔率，將從陶瓷基板20無偏倚地採集的五處樣品的開口氣孔率的平均值設為測定值。

【0034】 陶瓷插塞55的上表面55b的高度位置沒有限定。因此，可以為與陶瓷基板20的基準面21c相同的高度，也可以為與其不同的高度。不過，陶瓷插塞55的上表面55b的高度位置優選為與基準面21c相同的高度。使陶瓷插塞55的上表面比基準面21c低的情況下，為了抑制放電的發生，優選配置於低0.5mm以下（優選為0.2mm以下，更優選為0.1mm以下）的範圍的位置。使陶瓷插塞55的上表面比基準面21c高的情況下，使其比小突起21b的上表面低，只要不妨礙氣體從陶瓷插塞55流出就沒有特別限制。

【0035】 陶瓷插塞55的下表面55c的高度位置沒有特別限制。因此，可以為與陶瓷基板20的下表面23相同的高度，也可以為與其不同的高度。例如，陶瓷插塞55的下表面55c可以比陶瓷基板20的下表面23向下方突出，陶瓷插塞55的下表面55c也可以位於比陶瓷基板20的下表面23靠上方的位置。不過，根據使氣體從插塞下表面導入的理由，優選在陶瓷插塞55的下表面55c與接合層40之間設置與氣體孔34連通的氣體導入空間。氣體導入空間可以經由例如在陶瓷插塞的下表面55c設置的凹部55e來形成。

【0036】 作為構成陶瓷插塞55的材料，可以採用陶瓷，例如可以含有從氧化鋁及氮化鋁、石英、氧化鋯等中選擇的一種以上。除雜質以外，也可以由從氧化鋁及氮化鋁中選擇的一種構成，或者

將從氧化鋁及氮化鋁中選擇的二種組合構成。例如，還可以在上下方向上將材質不同的複數個插塞層疊配置。這種情況下，上側的插塞採用體積電阻率比下側的插塞高的陶瓷，使下側的插塞與基板或者電傳導體接觸，能夠發揮出使下側的插塞的電位下降、抑制空間較大且容易發生放電的下部側的放電的效果。具體而言，可以使上側的插塞由氧化鋁製成，使下側的插塞由SiC製成，並依次配置於插塞配置孔之中。

【0037】 從維持陶瓷插塞55的固定強度的觀點出發，優選陶瓷插塞55與陶瓷基板20之間的熱膨脹率差較小。因此，構成陶瓷插塞55的材料和構成陶瓷基板20的材料優選均含有從氧化鋁及氮化鋁中選擇的一種以上，更優選材料組成相同。

【0038】 本說明書中，陶瓷插塞55的固定強度按照以下的衝壓落料試驗方法進行測定。圖5中示出用於衝壓落料試驗的壓縮試驗機70的示意性的縱剖面圖。壓縮試驗機70包括：台座71、蓋板72、以及能夠以規定的速度進行上下移動的衝壓落料銷73（前端的直徑為3mm的圓柱狀）。台座71具有：試驗片74的載放面71a、以及用於使自試驗片74被衝落的陶瓷插塞55落下的貫通孔71b。蓋板72具有供於使衝壓落料銷73沿上下方向穿插的穿插孔72a。台座71的材質為金屬。蓋板72的材質為金屬。衝壓落料銷73的材質為金屬。

【0039】 接下來，對衝壓落料試驗方法進行說明。首先，將在插塞配置孔50植入有陶瓷插塞55的陶瓷基板20的試驗片74以插塞配置孔50的下部開口50c為上側、上部開口50b為下側的方式載

放於台座71的載放面71a，以蓋板72自上方夾持進行固定。另外，台座71的貫通孔71b、試驗片74的插塞配置孔50及蓋板72的穿插孔72a同軸配置。接下來，使衝壓落料銷73自蓋板72之上以 $1\text{ mm}/\text{min}$ 的速度向下方移動，從插塞配置孔50的下部開口50c朝向上部開口50b而將陶瓷插塞55自試驗片74衝落。連續地測量對試驗片74進行衝壓落料時的載荷，將所測量的最大壓力設為衝壓落料強度。本說明書中，將此衝壓落料強度設為陶瓷插塞55的固定強度。

【0040】 本發明的一個實施方式中，衝壓落料強度為 $1\text{ N}/\text{mm}^2$ 以上。衝壓落料強度優選為 $5\text{ N}/\text{mm}^2$ 以上，更優選為 $20\text{ N}/\text{mm}^2$ 以上。衝壓落料強度的上限沒有特別限制，從設為在更換插塞時不會使陶瓷板破損而容易將插塞衝落的強度的觀點出發，優選為例如 $300\text{ N}/\text{mm}^2$ 以下，更優選為 $100\text{ N}/\text{mm}^2$ 以下，進一步優選為 $50\text{ N}/\text{mm}^2$ 以下。因此，衝壓落料強度優選為例如 $1\sim 300\text{ N}/\text{mm}^2$ ，更優選為 $5\sim 100\text{ N}/\text{mm}^2$ ，進一步優選為 $20\sim 50\text{ N}/\text{mm}^2$ 。

【0041】 陶瓷插塞55具有貫穿其內部的氣體流路55d。在一實施方式中，氣體流路55d具有如下結構：從陶瓷插塞55的下表面55c流入的氣體流通於氣體流路55d，並從陶瓷插塞55的上表面55b流出。例如，可以經由在不容許氣體流動的緻密質之中形成沿上下方向貫穿的一條或二條以上的氣體流路來形成氣體流路55d。這種情況下，從陶瓷插塞55的下表面55c流入的氣體流通於此氣體流路55d，並從陶瓷插塞55的上表面55b流出。氣體流路可以由直線、曲線及兩者的組合中的任一者構成，不過，從抑制放電的觀點出發，

優選採用流路長度比陶瓷插塞55的上下方向上的長度長這樣的形狀、例如螺旋狀、鋸齒狀這樣的彎曲形狀。陶瓷插塞55為緻密質是指：陶瓷插塞55的氣孔率為5%以下。陶瓷插塞55的氣孔率優選為1%以下，更優選為0.5%以下。

陶瓷插塞55的氣孔率利用以下方法進行測定。以通過陶瓷插塞55的沿上下方向延伸的中心軸的剖面露出的方式將陶瓷插塞55切斷。接下來，使用掃描型電子顯微鏡（SEM）以3000倍的倍率按 $2200 \mu\text{m}^2$ 左右觀察此剖面中的除氣體流路55d以外的部分，求出在此部分確認到的氣孔的面積率。具體而言，對SEM圖像進行圖像解析，根據圖像中的畫素的亮度資料的亮度分佈，以判別分析法（大津二值化）確定閾值。之後，基於所確定的閾值，將圖像中的各畫素二值化為物體部分和氣孔部分，計算出物體部分的面積和氣孔部分的面積。然後，求出氣孔部分的面積相對於整個面積（物體部分和氣孔部分的合計面積）的比例。針對同一陶瓷插塞55，在五處進行同樣的測定，將五處的平均值設為此陶瓷插塞55的氣孔率。

【0042】 作為製造緻密質中具有氣體流路的上述陶瓷插塞55的方法，例如可以舉出：將利用像3D印表機這樣的附加製造技術而成型的成型體燒成的方法、將使用利用脫蠟製法製作的模型進行模鑄成型得到的成型體燒成的方法。關於模鑄成型，在例如日本專利第7144603號公報中有所公開。

【0043】 另外，可以在陶瓷插塞55之中設置多孔質部而將其設為氣體流路55d。在氣體流路55d為多孔質的情況下，從陶瓷插塞

55的下表面55c流入的氣體流通於由連續的大量細孔形成的氣體流路55d，從陶瓷插塞55的上表面55b流出。多孔質記憶體在的三維（例如三維網狀）連續的氣孔成為氣體流路，因此，與氣體流路55d為空洞的情形相比，氣體流路55d內的實質上的流路長度變長，能得到不易發生放電的效果。多孔質的氣體流路可以形成於緻密的外周面的內周側。也可以在多孔質的氣體流路之中進一步形成一條或二條以上的氣體流路。

【0044】 因此，氣體流路55d具有空洞的情形和多孔質的情形。氣體流路55d優選至少一部分為多孔質。氣體流路55d為空洞是指：氣孔率為100%。氣體流路55d為多孔質是指：氣體流路55d的氣孔率超過5%且小於100%。為了使通氣阻力變小，氣體流路55d的氣孔率優選較大。因此，氣體流路55d的氣孔率優選為10%以上，更優選為40%以上。另一方面，為了使陶瓷插塞55的流路長度變長或確保結構強度，氣體流路55d的氣孔率優選為50%以下，因此，氣體流路55d的氣孔率優選為例如10%以上50%以下，更優選為40%以上50%以下。

氣體流路55d的氣孔率利用例如水銀壓入法（JIS R1655：2003）進行測定。

【0045】 陶瓷插塞及陶瓷基材的氣孔率可以經由調整例如利用燒成製造作為構成其材料的陶瓷之前的原料組合物中的造孔材料的含量來進行控制。例如，為了使陶瓷插塞的外周面緻密化，可以將此外周面附近的造孔材料的量局部減少或不使用。另外，為了

使插塞配置孔的內周面緻密化，可以將此內周面附近的造孔材料的量局部減少或不使用。

【0046】 參照圖2，通過基板30及接合層40而用於向陶瓷插塞55的氣體流路55d供給氣體的氣體供給路60例如具有沿上下方向貫穿接合層40的貫通孔42、以及與貫通孔42連通且從上表面31至下表面33貫穿基板30的氣體孔34。本實施方式中，在基板30的上表面31可以進一步具有設置於與貫通孔42對置的位置的大徑部34a。經由具有貫通孔42進一步具有大徑部34a，在插塞配置孔50中配置陶瓷插塞55時，即便插塞配置孔50以及／或陶瓷插塞55存在製造誤差，由於產生容許陶瓷插塞55進入的空間，所以能夠吸收此製造誤差。作為另一方法，氣體孔34可以為筆直形狀的孔，且其孔徑比插塞配置孔50的下部開口的直徑大。

【0047】 另外，可以在貫通孔42及大徑部34a中的一者或兩者配置電傳導體56。經由配置有電傳導體56，能夠進一步抑制放電。電傳導體56只要構成為通過氣體供給路60的氣體的流動不會被截斷即可，氣體無法通過電傳導體56的內部也可以。另外，電傳導體56可以具有氣體能夠通過內部的結構。這種情況下，氣體供給路60的氣體能夠通過電傳導體56的內部而流通到插塞配置孔50。作為氣體能夠通過內部的部件，例如可以舉出：導電性的網、導電性纖維的塊狀體及導電性多孔質體、導電性的彈性體。

【0048】 作為構成電傳導體56的材料，例如可以舉出金屬、碳、導電性陶瓷等無機材料。因此，一個實施方式中，電傳導體56

含有金屬、碳、導電性陶瓷、或它們中的二種以上的複合材料。還可以舉出金屬與陶瓷的複合材料。作為金屬，可以舉出：從Au、Ag、Al、Ti及Mo中選擇的金屬單質或含有其中的一種或二種以上的合金、SUS316L等不銹鋼、Hastelloy等高耐腐蝕性的Ni合金、鋼等。作為碳，可以舉出類金剛石碳（DLC）。另外，可以將上述無機材料的表面以類金剛石碳（DLC）塗覆。作為導電性陶瓷，可以舉出SiC、SiSiC等。

【0049】 電傳導體56為導電性的網的情況下，網眼可以為0.062mm（250mesh）～0.154mm（100mesh）。電傳導體56為導電性纖維的塊狀體的情況下，可以舉出：鋼絲球、碳氈、使Ti纖維、Al粉末燒結得到的多孔金屬等。

【0050】 電傳導體56優選由多孔體、彈性體等具有伸縮性的部件構成。電傳導體56優選與插塞55和基板30這兩者接觸。這種情況下，期望插塞55的下表面55c的至少一部分由導電性的膜被覆且此膜與電傳導體56接觸。作為構成導電性的膜的材料，例如可以舉出金屬、碳、導電性陶瓷等。還可以舉出金屬與陶瓷的複合材料。經由多孔體的材質為例如Ti、SUS等的纖維狀或多孔質，能夠抑制通氣阻力的上升且提高抑制放電的效果。另外，經由為多孔質、彈性體，能夠容易維持與插塞55及基板30的接觸。多孔質是指：電傳導體56的氣孔率超過5%。為了使通氣阻力變小，電傳導體56的氣孔率優選較大。電傳導體56的氣孔率更優選為40%以上。另一方面，為了提高放電抑制效果，電傳導體56的氣孔率優選為50%以

下。因此，電傳導體56的氣孔率優選為例如超過5%且為50%以下，更優選為40%以上50%以下。

電傳導體56的氣孔率利用例如水銀壓入法(JIS R1655:2003)的方法進行測定。

【0051】 氣體供給路60的構成沒有特別限制。例如，可以像圖4所示的根據本發明另一實施方式的半導體製造裝置用部件10那樣，在基板30設置俯視觀察下通路與基板30呈同心圓狀延伸的一個或二個以上的環部64a、將從基板30的下表面33導入的氣體向環部64a供給的一個或二個以上的氣體導入部64b、以及從環部64a向各插塞55分配氣體的分配部64c。本實施方式中，分配部64c的上端與接合層40的貫通孔42連通。圖4中對與圖1所示的實施方式相同的構成元件標注相同的符號。氣體導入部64b的數量比分配部64c的數量少，可以為例如一個。據此，能夠使與基板30相連的氣體配管的數量比插塞55的數量少。還可以設置未圖示的其他輔助通路。

【0052】 另外，可以設置貫穿半導體製造裝置用部件10的升降銷孔。升降銷孔是：供使晶圓W相對於陶瓷基板20的上表面21而上下移動的升降銷穿插的孔。升降銷孔在將晶圓W以例如三個升降銷支撐的情況下設置於三處。

【0053】 <2. 半導體製造裝置用部件的使用方法>

接下來，對這樣構成的半導體製造裝置用部件10的使用方法例示性地進行說明。首先，在半導體製造裝置用部件10設置於未圖示的腔室內的狀態下，將晶圓W載放於陶瓷基板20的上表面21。然

後，將腔室內利用真空泵減壓，調整為規定的真空度，對陶瓷基板20的電極22施加電壓而使其產生靜電吸附力，將晶圓W吸附固定於晶圓載放面(具體地為密封帶21a的上表面、小突起21b的上表面)。

【0054】 接下來，將腔室內設為規定壓力(例如數十~數百Pa)的反應氣體氣氛，此狀態下，對在腔室內的頂部設置的未圖示的上部電極與半導體製造裝置用部件10的基板30之間施加RF電壓等高頻電壓，使其產生電漿。晶圓W的表面經由所產生的電漿而被處理。在基板30的冷媒流路32中迴圈有冷媒。從未圖示的氣瓶向氣體供給路60導入背側氣體。作為背側氣體，可以使用熱傳導氣體(例如He氣體等)。背側氣體通過氣體供給路60而被供給到複數個插塞配置孔50，且向晶圓W的背面與晶圓載放面的基準面21c之間的空間供給並被封入。經由此背側氣體的存在，從而效率良好地進行晶圓W與陶瓷基板20的熱傳導。

【0055】 另外，經由在插塞配置孔50中設置有陶瓷插塞55，能夠抑制在插塞配置孔50內發生放電。沒有陶瓷插塞55的情況下，氣體分子因RF電壓的施加而電離，隨之產生的電子加速而撞擊其他氣體分子，由此發生輝光放電甚至電弧放電，不過，如果存在陶瓷插塞55，則電子在撞擊其他氣體分子之前碰到陶瓷插塞55，因此，放電得以抑制。

【0056】 <3.半導體製造裝置用部件的製造方法>

接下來，基於圖6，對半導體製造裝置用部件10的製造方法例示性地進行說明。圖6是根據本發明一實施方式的半導體製造裝置

用部件10的製造步驟圖。首先，準備出陶瓷基板20、基板30及金屬接合材料90（圖6A）。

陶瓷基板20內置有電極22，且包括插塞配置孔50。陶瓷基板20可以經由對陶瓷成型體進行熱壓燒成來製造。關於陶瓷成型體，可以將多塊流延成型體層疊來製作，也可以利用模鑄法來製作，還可以将陶瓷粉末壓實來製作。接下來，在陶瓷基板20形成插塞配置孔50。插塞配置孔50形成為：以避開電極22的方式沿上下方向貫穿陶瓷基板20。

基板30包括冷媒流路32及氣體孔34。氣體孔34具有與上表面31對置的大徑部34a。包括冷媒流路32的基板30可以經由例如將以機械加工形成有與冷媒流路32對應的溝或孔的多塊MMC板部件利用TCB（Thermal compression bonding）等方法接合來製造。可以針對形成冷媒流路32後的基板30利用機械加工形成氣體孔34。

金屬接合材料90在與氣體孔34的大徑部34a對置的位置包括貫通孔92。可以利用機械加工形成貫通孔92。

【0057】 接下來，將金屬接合材料90夾入於陶瓷基板20的下表面23與基板30的上表面31之間，由此製成層疊體。此時，以陶瓷基板20的插塞配置孔50、金屬接合材料90的貫通孔92以及基板30的氣體孔34呈同軸的方式進行層疊。然後，在金屬接合材料90的固相線溫度以下（例如固相線溫度減去20℃得到的溫度以上且固相線溫度以下）的溫度對層疊體進行加壓、接合（TCB），之後，返回到室溫。據此，金屬接合材料90及貫通孔92分別成為接合層40

及貫通孔42，得到陶瓷基板20和基板30以接合層40接合的接合體94（圖6B）。金屬接合材料90優選使用厚度為 $100\ \mu\text{m}$ 前後（例： $80\sim 240\ \mu\text{m}$ ）的接合材料。

【0058】 接下來，準備出具有緻密的外周面55a及氣體流路55d的圓錐台形狀的陶瓷插塞55（圖6B）。陶瓷插塞55的高度與圓錐台空間、即插塞配置孔50的深度（亦即，陶瓷基板20的高度）相同。接下來，從陶瓷基板20的上部開口50b朝向下部開口50c，將陶瓷插塞55壓入於插塞配置孔50。或者，可以在預先經由燒成等而形成的陶瓷插塞55的外周面55a形成外螺紋部，並在插塞配置孔50的內周面50a形成內螺紋部，將陶瓷插塞55擰進並插入於插塞配置孔50，使陶瓷插塞55的外螺紋部和插塞配置孔50的內螺紋部螺合，由此進行陶瓷插塞55的裝配。此外，可以將成為陶瓷插塞55的前驅體的糊料狀的陶瓷混合物注入於陶瓷基板20的插塞配置孔50，並進行燒成，形成陶瓷插塞55。之後，經由適當經過調整整體形狀等步驟，得到半導體製造裝置用部件10（圖6C）。

[實施例]

【0059】 1.試驗片的製作

（1-1.陶瓷基板的製作）

準備出直徑 $30\text{mm}\times$ 厚度 5mm 的氧化鋁製圓板。在此圓板的中央，按照試驗編號，形成圓錐台狀的插塞配置孔，得到試驗用的陶瓷基板，此插塞配置孔包括具有表1中記載的相對於下部開口的傾斜角的錐狀的內周面。

關於插塞配置孔的內周面的氣孔率，針對按照試驗編號利用相同的製法另行準備的陶瓷基板，如上所述，依據JIS R1634：1998進行測定。

【0060】（1-2.陶瓷插塞的製作）

製作具有緻密的外周面的高度5 mm的圓錐台狀的氧化鋁製陶瓷插塞。此陶瓷插塞按以下的順序進行製作。首先，使用3D印表機，製作用於將插塞上下表面、外周面及空洞的氣體流路成型的成型模具（模型）。成型模具的材質使用不溶於陶瓷的材質。應予說明，若是在成型模具固化後可溶於規定的清洗液（例如異丙醇）的材料（例如石蠟等），則優選。最終成為插塞的部分呈中空。使陶瓷漿料流入於此模型，並進行燒成。之後，放冷至室溫，將插塞自模型脫模，得到氧化鋁製的陶瓷插塞。

所製作的陶瓷插塞的外周面的傾斜角設為與對應的試驗編號的插塞配置孔的內周面相同的傾斜角。另外，各插塞在任何高度位置處的水平方向上的剖面徑均比位於與其相同的高度位置的插塞配置孔的水平方向上的剖面徑大5 μm 。

關於陶瓷插塞的外周面的氣孔率，針對按照試驗編號利用相同製法另行準備的陶瓷插塞，如上所述，經由SEM觀察進行測定。

關於陶瓷插塞（整體）的氣孔率，針對按照試驗編號利用相同製法另行準備的陶瓷插塞，如上所述，經由SEM觀察進行測定。

【0061】（1-3.陶瓷插塞的壓入）

接下來，從陶瓷基板的上部開口朝向下部開口，將陶瓷插塞壓

入於插塞配置孔，直至陶瓷插塞的上表面與陶瓷基板的上表面齊平為止。壓入時的壓力為10MPa。此時，無論哪個試驗編號，植入於插塞配置孔的陶瓷插塞的上下表面的高度位置均容易與陶瓷基板的上下表面的高度位置分別一致。

【0062】 2. 衝壓落料強度的測定

針對按上述順序製作的試驗片，按照上述的衝壓落料試驗方法，對陶瓷插塞的衝壓落料強度進行測定。作為壓縮試驗機，使用英斯特朗公司製的5566型萬能試驗機。壓縮試驗機具有圖5所示的構成，將試驗片安裝於壓縮試驗機，測定衝壓落料強度。將結果示於表1。

【0063】 表1

試驗編號	插塞配置孔			插塞			衝壓強度 (N/mm ²)
	內周面			外周面		整體	
	下部開口直徑(mm)	傾斜角(°)	氣孔率(%)	傾斜角(°)	氣孔率(%)	氣孔率(%)	
1	2	75	0	75	0.5	0.5	19.7
2	3.5	85	0	85	0.5	0.5	25.5

【0064】 3. 考察

由試驗結果可知：本發明的實施例1、2中，即便不使用黏接劑，也能夠將插塞以高定位精度植入於插塞配置孔。另外，還可知：在將插塞配置孔的內周面的傾斜角設定為適當值的基礎上，經由使用具有能夠嵌合於此插塞配置孔的外周面的插塞，能夠防止插塞過於容易向上方脫離。

【符號說明】

【0065】

10:半導體製造裝置用部件

20:陶瓷基板

21:上表面

21a:密封帶

21b:小突起

21c:基準面

22:電極

23:下表面

30:基板

31:上表面

32:冷媒流路

33:下表面

34:氣體孔

34a:大徑部

40:接合層

42:貫通孔

50:插塞配置孔

50a:內周面

50b:上部開口

50c:下部開口

P240275700TWF

第30頁，共 32 頁(發明說明書)

55: 插塞

55 a: 外周面

55 b: 上表面

55 c: 下表面

55 d: 氣體流路

55 e: 凹部

56: 電傳導體

60: 氣體供給路

64 a: 環部

64 b: 氣體導入部

64 c: 分配部

70: 壓縮試驗機

71: 台座

71 a: 載放面

71 b: 貫通孔

72: 蓋板

72 a: 穿插孔

73: 衝壓落料銷

74: 試驗片

90: 金屬接合材料

92: 貫通孔

94: 接合體

P240275700TWF

第31頁，共 32 頁(發明說明書)

D: 距離

G 1, G 2: 重心

W: 晶圓

α : 傾斜角

【發明申請專利範圍】

【請求項1】一種半導體製造裝置用部件，包括：

陶瓷基板，具有供晶圓載放的上表面及下表面；

插塞配置孔，沿上下方向貫穿所述陶瓷基板，且具有上部開口的面積比下部開口的面積大的錐狀的內周面；

陶瓷插塞，具有緻密的外周面及貫穿該插塞的氣體流路，該插塞的緻密的外周面以直接嵌合的方式植入於所述插塞配置孔的內周面；

導電性的基板，借助接合層而被接合於所述陶瓷基板的下表面；以及

氣體供給路，通過所述基板及所述接合層，用於向所述陶瓷插塞的氣體流路供給氣體。

【請求項2】如請求項1所述的半導體製造裝置用部件，其中，

所述插塞配置孔的所述內周面相對於所述下部開口的傾斜角為 70° 以上 87° 以下。

【請求項3】如請求項1或2所述的半導體製造裝置用部件，其中：

與所述陶瓷插塞的緻密的外周面嵌合的所述插塞配置孔的內周面是緻密的。

【請求項4】如請求項1或2所述的半導體製造裝置用部件，其中：

構成所述陶瓷插塞的材料和構成所述陶瓷基板的材料均含有從氧化鋁及氮化鋁中選擇的一種以上。

【請求項5】如請求項1或2所述的半導體製造裝置用部件，其中：

所述陶瓷插塞的緻密的外周面的氣孔率為1%以下。

【請求項6】如請求項1或2所述的半導體製造裝置用部件，其中：

所述陶瓷插塞具有圓錐台狀的外形。

【請求項7】如請求項1或2所述的半導體製造裝置用部件，其中：

所述陶瓷基板的上部開口至下部開口的厚度為1mm以上。

【請求項8】如請求項1或2所述的半導體製造裝置用部件，其中：

按照本說明書中記載的衝壓落料試驗方法從所述插塞配置孔的下部開口朝向上部開口自所述插塞配置孔將所述陶瓷插塞衝落時的衝壓落料強度為 $1\text{N}/\text{mm}^2$ 以上。

【發明圖式】

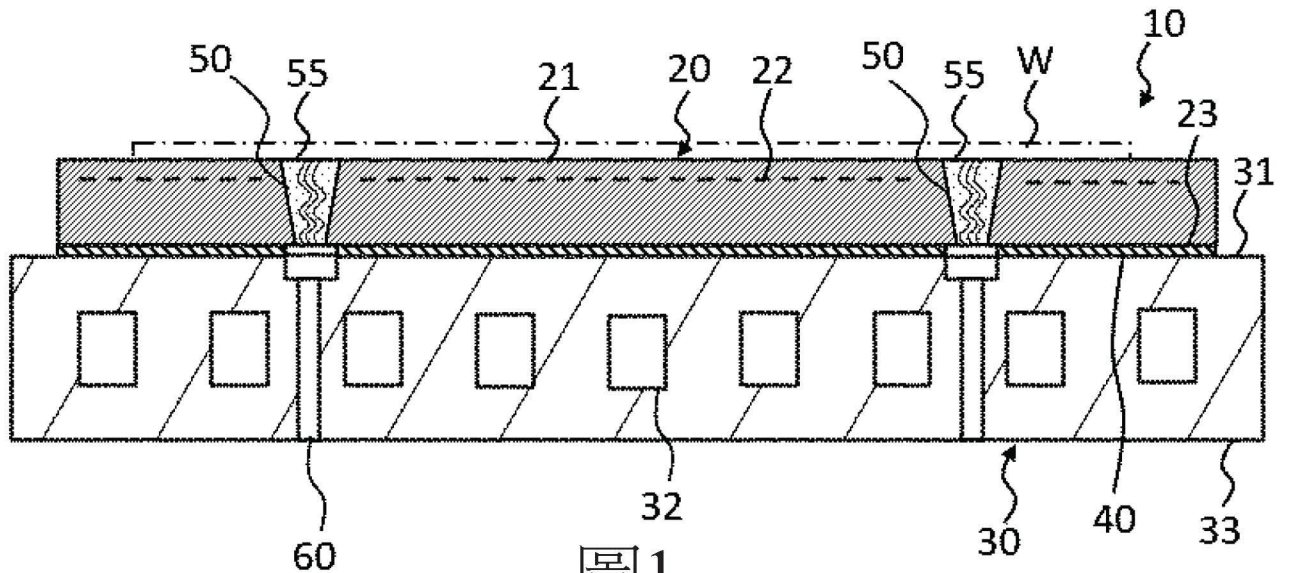


圖1

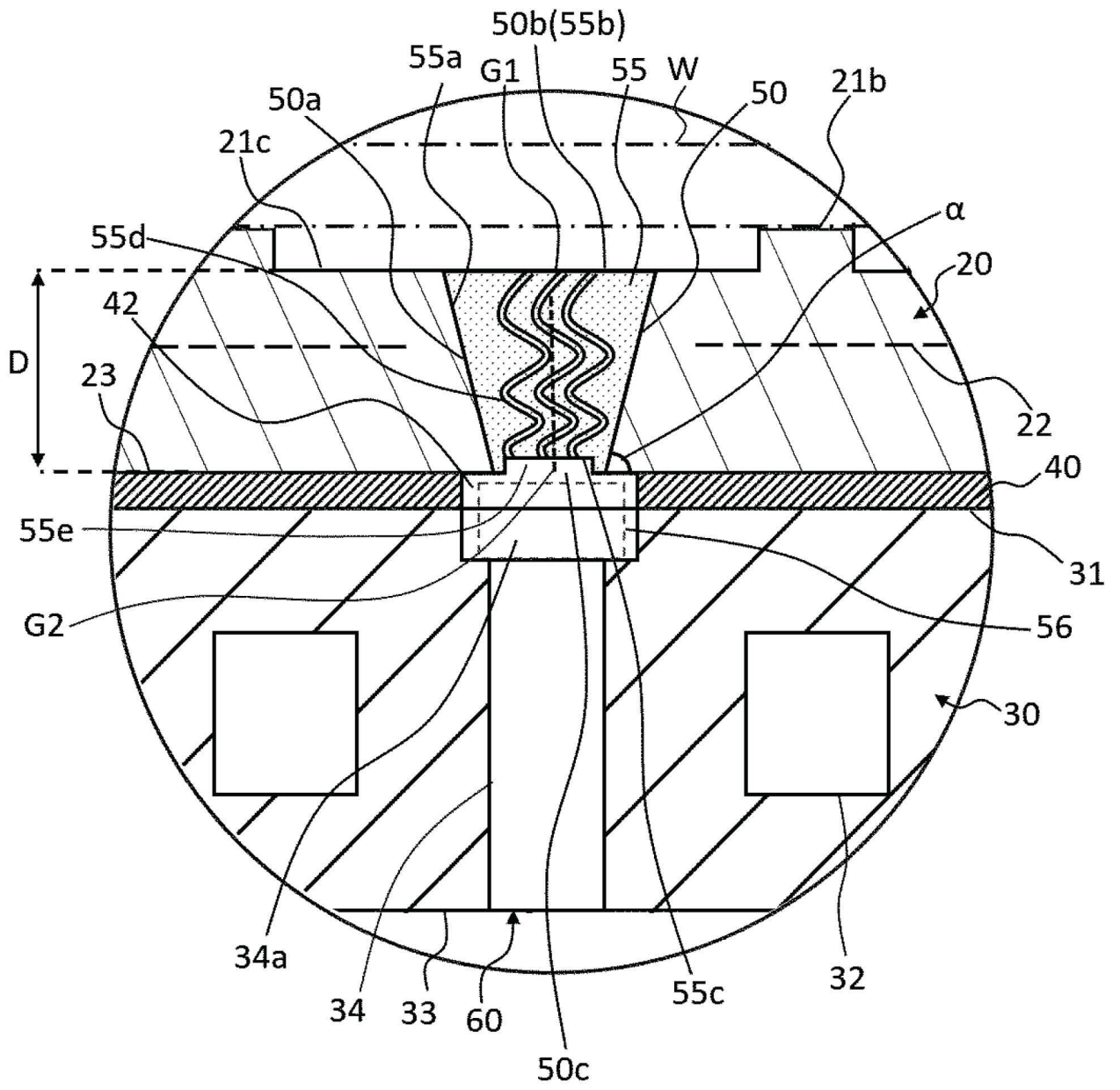


圖2

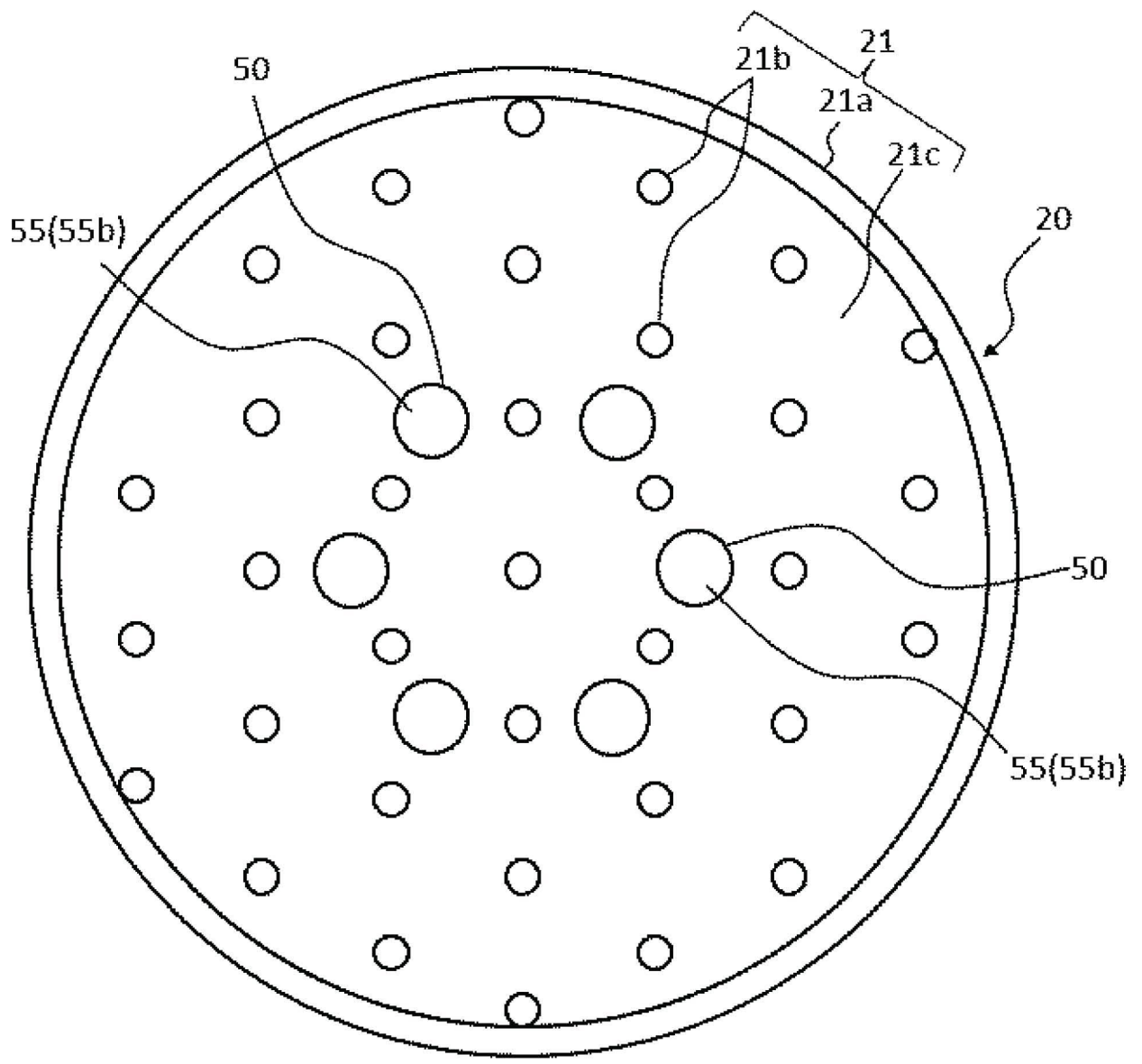


圖3

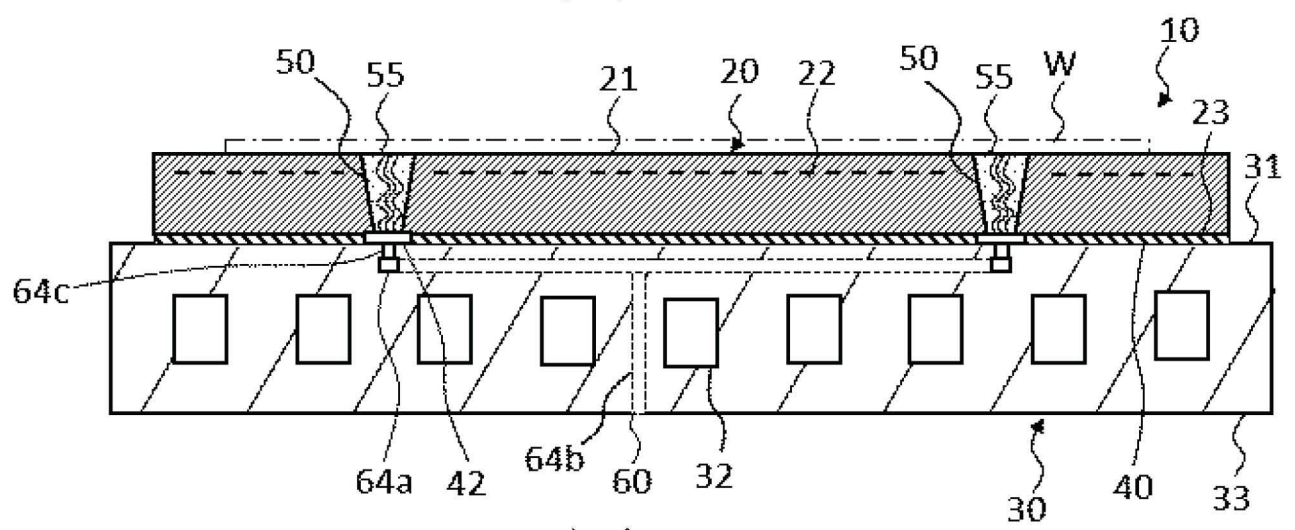


圖4

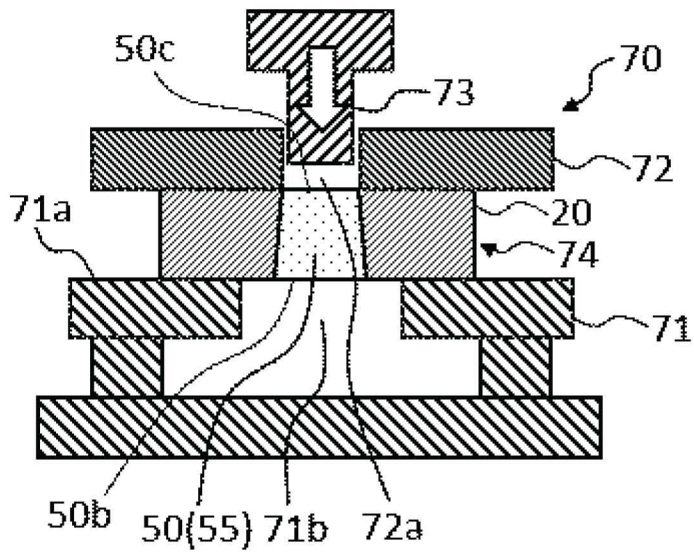


圖5

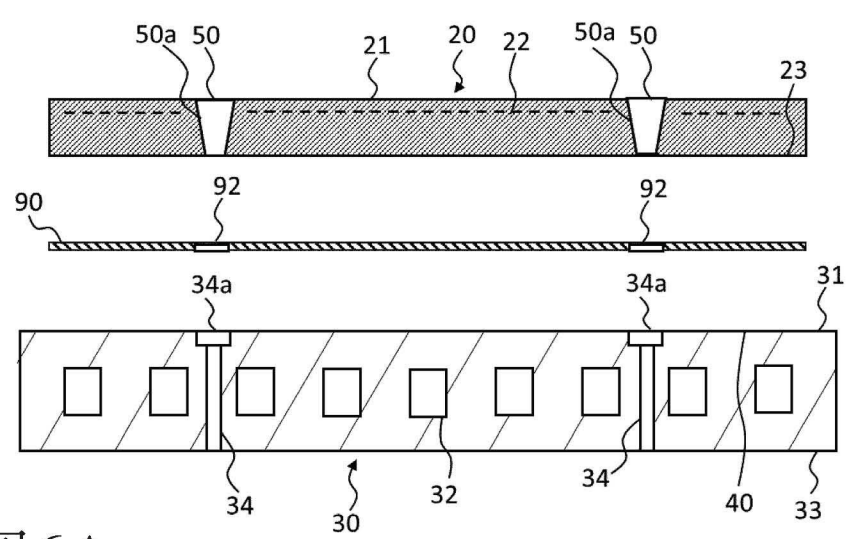


圖6A

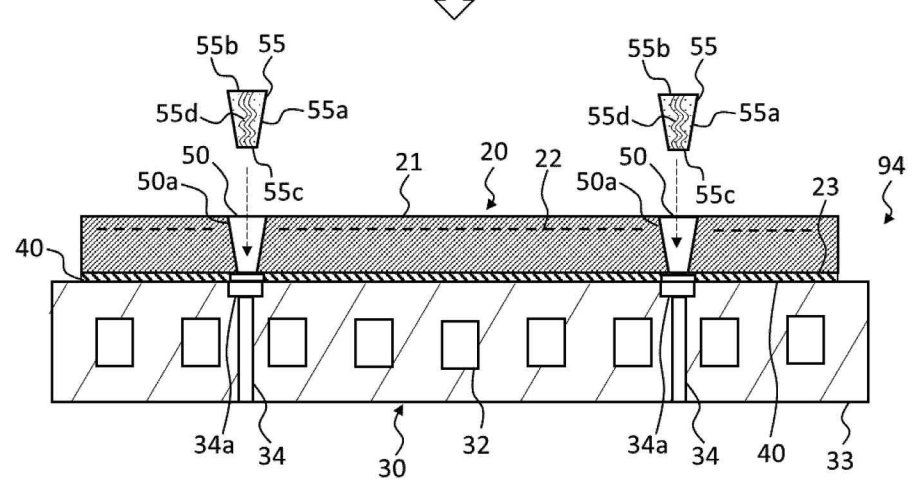


圖6B

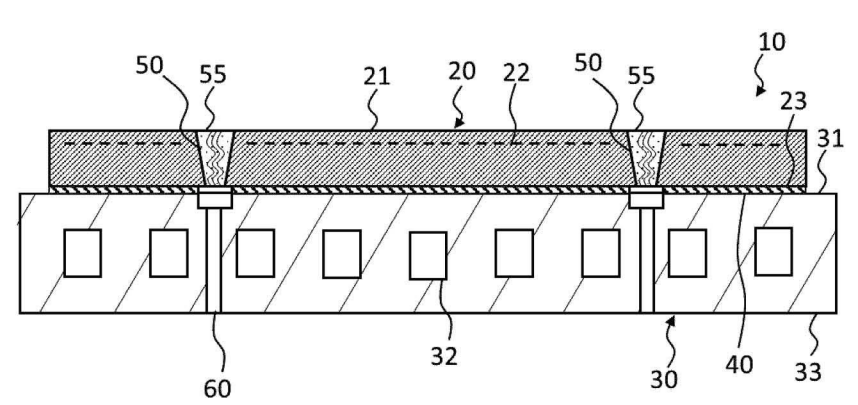


圖6C