

ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ(12) **ЗАЯВКА НА ИЗОБРЕТЕНИЕ**

(21)(22) Заявка: 2017102403, 02.07.2013

Приоритет(ы):

(30) Конвенционный приоритет:

24.09.2012 CN 201210356670.8

(62) Номер и дата подачи первоначальной заявки,
из которой данная заявка выделена:
2015115507 02.07.2013(43) Дата публикации заявки: 20.12.2018 Бюл. №
35

Адрес для переписки:

109012, Москва, ул. Ильинка, 5/2, ООО
"Союзпатент"

(71) Заявитель(и):

ХУАВЕЙ ТЕКНОЛОДЖИЗ КО., ЛТД.
(CN)

(72) Автор(ы):

ЛИ Бинь (CN),
ШЕНЬ Хуэй (CN)(54) **СПОСОБ И УСТРОЙСТВО ГЕНЕРИРОВАНИЯ ГИБРИДНОГО ПОЛЯРНОГО КОДА**

(57) Формула изобретения

1. Способ полярного кодирования, содержащий этапы, на которых:
принимают подлежащую кодированию последовательность информационных битов,
при этом длина последовательности информационных битов равна K , где K –
положительное целое число;

кодируют подлежащую кодированию последовательность информационных битов
с использованием K битов из последовательности, содержащей N битов, для получения
последовательности кодированных битов, имеющей длину кода, равную N ; при этом
указанные K бит определены посредством надежности каждого бита
последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы
 N рядов \times N строк, где N рядов первой матрицы соответствуют N битам в N -битной
последовательности во взаимно-однозначном соответствии, где N – положительное
целое число большее или равное K .

2. Способ кодирования по п. 1, в котором этап определения K бит посредством
надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда
в N рядах первой матрицы содержит подэтап, на котором:

определяют $N-K$ замороженных бит последовательности, содержащей N бит, в
соответствии с надежностью каждого бита последовательности, содержащей N бит, и
вес каждого ряда в N рядах первой матрицы; где K бит представляют собой оставшиеся
биты последовательности, содержащей N битов, отличающиеся от указанных $N-K$
замороженных битов.

3. Способ кодирования по п. 1 или 2, в котором этап определения K бит посредством
надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда
в N рядах первой матрицы, содержит подэтап, на котором:

выбирают K бит из N бит, причем надежность выбранных K бит выше, чем у других $N-K$ бит, и вес K рядов указанной первой матрицы и соответствующих выбранным K битам больше первого порогового значения.

4. Способ кодирования по п. 3, в котором этап выбора K бит из N бит содержит этапы, на которых:

сохраняют N бит в соответствии с надежностью и выбирают, в порядке убывания надежности, K бит из сохраненных N бит в качестве информационных битов, причем вес рядов, входящих в состав указанной первой матрицы и соответствующих K битам, больше первого порогового значения.

5. Способ кодирования по п. 3, в котором этап выбора K бит из N бит содержит этапы, на которых:

удаляют бит из N битов для получения оставшихся битов, причем вес ряда, входящего в состав указанной первой матрицы и соответствующего указанному биту, меньше первого порогового значения;

сохраняют оставшиеся биты в соответствии с надежностью оставшихся битов и выбирают, в порядке убывания надежности, K битов из указанных сохраненных оставшихся битов в качестве информационных битов.

6. Способ кодирования по п. 1 или 2, в котором указанное первое пороговое значение определено в соответствии с минимальным требуемым расстоянием кода для полярного кода.

7. Способ полярного кодирования, содержащий этапы, на которых: принимают подлежащую кодированию последовательность информационных битов, при этом длина последовательности информационных битов равна K , где K – положительное целое число;

кодируют подлежащую кодированию последовательность информационных битов с использованием второй матрицы K рядов \times N строк, для получения последовательности кодированных битов, имеющей длину кода, равную N ; при этом

указанная вторая матрица определена посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, для выбора K рядов из N рядов первой матрицы для составления второй матрицы; а указанные N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N положительное целое число большее или равное K .

8. Способ кодирования по п. 7, в котором этап определения второй матрицы посредством надежности каждого бита последовательности, содержащей N битов, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк для выбора указанных N рядов первой матрицы для составления второй матрицы, содержит подэтап, на котором:

выбирают K рядов из N рядов первой матрицы для составления второй матрицы, причем вес выбранных K рядов больше первого порогового значения, а надежность K битов соответствующих указанным выбранным K рядам выше, чем у других $N-K$ битов.

9. Способ кодирования по п. 8, в котором этап выбора содержит этапы, на которых: сохраняют N рядов первой матрицы в соответствии с надежностью соответствующих N битов и

выбирают, в порядке убывания надежности соответствующих N битов, K рядов из сохраненных N рядов для составления второй матрицы, причем вес выбранных K рядов больше первого порогового значения.

10. Способ кодирования по п. 8, в котором этап выбора содержит этапы, на которых: удаляют по меньшей мере один ряд для получения оставшихся рядов, причем вес

указанного ряда меньше или равен первому пороговому значению;

сохраняют оставшиеся ряды в соответствии с надежностью битов соответствующих оставшимся рядам и

выбирают, в порядке убывания надежности соответствующих битов, K рядов из сохранных оставшихся рядов для составления указанной второй матрицы.

11. Способ кодирования по любому из пп. 7-10, в котором

указанное первое пороговое значение определено в соответствии с минимальным требуемым расстоянием кода для полярного кода.

12. Способ полярного декодирования, содержащий этапы, на которых:

получают демодулированный сигнал, имеющий длину N , и декодируют указанный демодулированный сигнал с использованием K бит из последовательности, содержащей N бит; при этом

указанные K бит определены посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, где N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

13. Способ полярного декодирования, содержащий этапы, на которых:

получают демодулированный сигнал, имеющий длину N , и декодируют указанный демодулированный сигнал с использованием второй матрицы, имеющей K рядов \times N строк; при этом

указанная вторая матрица определена посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, для выбора K рядов из N рядов первой матрицы для составления второй матрицы; а указанные N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

14. Кодер полярного кода, содержащий:

запоминающее устройство и процессор; при этом

запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью:

приема подлежащей кодированию последовательности информационных битов, при этом длина последовательности информационных битов равна K , где K – положительное целое число; и

кодирования подлежащей кодированию последовательности информационных битов с использованием K битов из последовательности, содержащей N битов, для получения последовательности кодированных битов, имеющей длину кода, равную N ; при этом

указанные K бит определены посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, где N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

15. Кодер полярного кода, содержащий:

запоминающее устройство и процессор; при этом

запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью:

приема подлежащей кодированию последовательности информационных битов, при этом длина последовательности информационных битов равна K , где K – положительное

целое число;

кодирования подлежащей кодированию последовательности информационных битов с использованием второй матрицы K рядов \times N строк, для получения последовательности кодированных битов, имеющей длину кода, равную N ; при этом

указанная вторая матрица определена посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, для выбора K рядов из N рядов первой матрицы для составления второй матрицы; а указанные N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

16. Устройство кодирования полярного кода, содержащее:

кодер полярного кода по п. 14 и

передатчик для передачи последовательности кодированных битов, сгенерированной указанным кодером полярного кода.

17. Устройство кодирования полярного кода, содержащее:

кодер по п. 15 и

передатчик для передачи последовательности кодированных битов, сгенерированной указанным кодером.

18. Декодер для декодирования полярно кодированного демодулированного сигнала, содержащий:

запоминающее устройство и

процессор; при этом

запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью:

получения демодулированного сигнала, имеющего длину N , и

декодирования указанного демодулированного сигнала с использованием K бит из последовательности, содержащей N бит; при этом

указанные K бит определены посредством надежности каждого бита

последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, где N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

19. Декодер для декодирования полярно кодированного демодулированного сигнала, содержащий:

запоминающее устройство и

процессор; при этом

запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью:

получения демодулированного сигнала, имеющего длину N , и

декодирования указанного демодулированного сигнала с использованием второй матрицы, имеющей K рядов \times N строк; при этом

указанная вторая матрица определена посредством надежности каждого бита

последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, для выбора K рядов из N рядов первой матрицы для составления второй матрицы; а указанные N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

20. Устройство связи для декодирования полярно кодированного сигнала, содержащее:

приемник;

А
2
0
4
2
0
1
7
1
0
1
7
1
0
3

RU
2
0
1
7
1
0
2
4
0
3
А

запоминающее устройство и процессор; при этом приемник выполнен с возможностью приема сигнала; запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью: демодулирования указанного принятого сигнала для генерирования демодулированного сигнала, имеющего длину N , и декодирования указанного демодулированного сигнала с использованием K бит из последовательности, содержащей N бит; при этом указанные K бит определены посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, где N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

21. Устройство связи для декодирования полярно кодированного сигнала, содержащее:

приемник; запоминающее устройство и процессор; при этом приемник выполнен с возможностью приема сигнала; запоминающее устройство выполнено с возможностью обеспечения процессора инструкциями так, что процессор выполнен с возможностью: демодулирования указанного принятого сигнала для генерирования демодулированного сигнала, имеющего длину N , и декодирования указанного демодулированного сигнала с использованием второй матрицы, имеющей K рядов \times N строк; при этом указанная вторая матрица определена посредством надежности каждого бита последовательности, содержащей N бит, и веса каждого ряда в N рядах первой матрицы N рядов \times N строк, для выбора K рядов из N рядов первой матрицы для составления второй матрицы; а указанные N рядов первой матрицы соответствуют N битам в N -битной последовательности во взаимно-однозначном соответствии, где N - положительное целое число большее или равное K .

22. Система связи, содержащая устройство полярного кодирования по п. 16 и устройство связи по п. 20; или содержащее устройство полярного кодирования по п. 17 и устройство связи по п. 21.

RU 2017102403 A

RU 2017102403 A