



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I829274 B

(45)公告日：中華民國 113 (2024) 年 01 月 11 日

(21)申請案號：111129547

(22)申請日：中華民國 111 (2022) 年 08 月 05 日

(51)Int. Cl. : C30B15/22 (2006.01)

C30B15/10 (2006.01)

H01L21/205 (2006.01)

(30)優先權：2021/08/18

歐洲專利局

21191891

(71)申請人：德商世創電子材料公司 (德國) SILTRONIC AG (DE)

德國

(72)發明人：賀偉瑟 沃特 HEUWIESER, WALTER (DE)；曼哲柏格 卡爾 MANGELBERGER, KARL (AT)

(74)代理人：陳翠華

(56)參考文獻：

TW 200424368A

TW 200829733A

審查人員：林峯州

申請專利範圍項數：7 項 圖式數：3 共 15 頁

(54)名稱

由單晶矽生產磊晶塗布半導體晶圓的方法

(57)摘要

由單晶矽生產磊晶塗布半導體晶圓的方法，包括：在坩堝中提供矽熔體；藉 CZ 法提拉矽單晶，氧和硼結合到單晶中，單晶中氧濃度為 6.4×10^{17} 至 8.0×10^{17} 原子/cm³，單晶電阻率為 10 至 25 mΩcm，熔體未摻雜氮和碳；在提拉被熱遮蔽體包圍的矽單晶期間向熔體施加 CUSP 磁場；以使商 v/G 為 0.13 至 0.20 mm²/°C min 的方式控制提拉速度 v 和單晶與熔體間之相界處的軸向溫度梯度 G ；以在熔體上方並圍繞單晶的環形加熱器加熱單晶；加工矽單晶以由具拋光側面的單晶矽生產基板晶圓；在基板晶圓拋光側面沉積矽磊晶層，磊晶層沉積是過程中基板晶圓被加熱到 700°C 以上的第一熱處理。

Method of producing an epitaxially coated semiconductor wafer from monocrystalline silicon, comprising: the providing of a melt of silicon in a crucible; the pulling of a single crystal of silicon from a surface of the melt with a pulling speed v by the CZ method, wherein oxygen and boron are incorporated into the single crystal and the concentration of oxygen in the single crystal is not less than 6.4×10^{17} atoms/cm³ and not more than 8.0×10^{17} atoms/cm³, and the resistivity of the single crystal is not less than 10 mΩcm and not more than 25 mΩcm, and wherein there is no doping of the melt with nitrogen and carbon; the applying of a CUSP magnetic field to the melt during the pulling of the single crystal of silicon, surrounded by a heat shield; the controlling of the pulling speed v and of an axial temperature gradient G at the phase boundary between the single crystal and the melt in such a way that the quotient v/G is not less than 0.13 mm²/°C min and not more than 0.20 mm²/°C min; the heating of the single crystal by means of a ring-shaped heater which is disposed above the melt and surrounds the single crystal; the producing of a substrate wafer from monocrystalline silicon having a polished lateral face by processing the single crystal of silicon; and the depositing of an epitaxial layer of silicon on the polished lateral face of the substrate

wafer, wherein the depositing of the epitaxial layer is the first heat treatment in the course of which the substrate wafer is heated to a temperature of not less than 700°C.

指定代表圖：

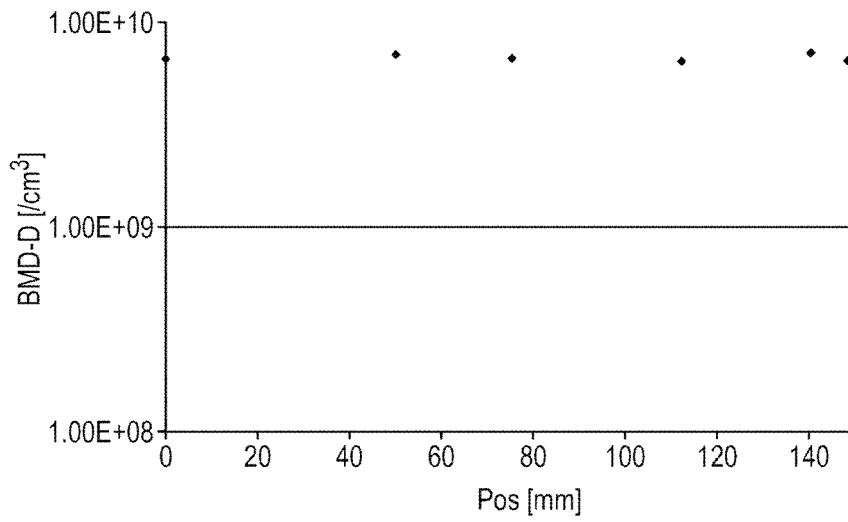


圖3



I829274

【發明摘要】

【中文發明名稱】 由單晶矽生產磊晶塗布半導體晶圓的方法

【英文發明名稱】 METHOD OF PRODUCING AN EPITAXIALLY

COATED SEMICONDUCTOR WAFER FROM MONOCRYSTALLINE
SILICON

【中文】

由單晶矽生產磊晶塗布半導體晶圓的方法，包括：在坩堝中提供矽熔體；藉CZ法提拉矽單晶，氧和硼結合到單晶中，單晶中氧濃度為 6.4×10^{17} 至 8.0×10^{17} 原子/cm³，單晶電阻率為10至25 mΩcm，熔體未摻雜氮和碳；在提拉被熱遮蔽體包圍的矽單晶期間向熔體施加CUSP磁場；以使商 v/G 為0.13至0.20 mm²/°C min的方式控制提拉速度 v 和單晶與熔體間之相界處的軸向溫度梯度 G ；以在熔體上方並圍繞單晶的環形加熱器加熱單晶；加工矽單晶以由具拋光側面的單晶矽生產基板晶圓；在基板晶圓拋光側面沉積矽磊晶層，磊晶層沉積是過程中基板晶圓被加熱到700°C以上的第一熱處理。

【英文】

Method of producing an epitaxially coated semiconductor wafer from monocrystalline silicon, comprising: the providing of a melt of silicon in a crucible; the pulling of a single crystal of silicon from a surface of the

melt with a pulling speed v by the CZ method, wherein oxygen and boron are incorporated into the single crystal and the concentration of oxygen in the single crystal is not less than 6.4×10^{17} atoms/cm³ and not more than 8.0×10^{17} atoms/cm³, and the resistivity of the single crystal is not less than 10 mΩcm and not more than 25 mΩcm, and wherein there is no doping of the melt with nitrogen and carbon; the applying of a CUSP magnetic field to the melt during the pulling of the single crystal of silicon, surrounded by a heat shield; the controlling of the pulling speed v and of an axial temperature gradient G at the phase boundary between the single crystal and the melt in such a way that the quotient v/G is not less than 0.13 mm²/°C min and not more than 0.20 mm²/°C min; the heating of the single crystal by means of a ring-shaped heater which is disposed above the melt and surrounds the single crystal; the producing of a substrate wafer from monocrystalline silicon having a polished lateral face by processing the single crystal of silicon; and the depositing of an epitaxial layer of silicon on the polished lateral face of the substrate wafer, wherein the depositing of the epitaxial layer is the first heat treatment in the course of which the substrate wafer is heated to a temperature of not less than 700°C.

【指定代表圖】：圖3

【代表圖之符號簡單說明】：無。

【特徵化學式】：無。

【發明說明書】

【中文發明名稱】 由單晶矽生產磊晶塗布半導體晶圓的方法

【英文發明名稱】 METHOD OF PRODUCING AN EPITAXIALLY
COATED SEMICONDUCTOR WAFER FROM MONOCRYSTALLINE
SILICON

【技術領域】

【0001】 本發明提供了一種由單晶矽 (monocrystalline silicon) 生產磊晶塗布半導體晶圓的方法，該磊晶塗布半導體晶圓特別適合於進一步加工以得到電子元件，諸如CMOS圖像感測器 (CIS)。

【先前技術】

【0002】 為了適合於所述的應用，金屬雜質必須不能到達容納在磊晶層中的電子結構。

【0003】 US 2014/0374861A1陳述了在其上已經沉積了磊晶層的基板晶圓中存在被稱為BMD (bulk microdefect, 體微缺陷) 的氧沉澱物，抑制了可歸因於被金屬雜質污染的典型元件缺陷，條件是BMD的濃度為至少 $1.0 \times 10^9 / \text{cm}^3$ 。

【0004】 為了能夠提供這種相對高的BMD污染，經常建議提供基板晶圓的單晶摻雜有氮或碳，及／或基板晶圓在沉積磊晶層之前經受使核穩定的熱處理，BMD可以在稍後的階段從該核形成。

【0005】 然而，由於摻雜有氮或碳，在磊晶層中也會出現表面缺陷，並且基板晶圓的熱處理構成了增加生產成本的附加方法步驟。

【0006】 DE 10 2014 221 421 B3描述了不需要用氮摻雜並且在沉積磊晶層之前不需要任何熱處理的方法。然而，該方法的缺點是不能獲得所需的至少 $1.0 \times 10^9 / \text{cm}^3$ 的BMD密度，並且該密度分佈不均勻，而是朝著具有磊晶層的半導體晶圓的邊緣下降。

【0007】 本發明的目的是提供一種方法，該方法提供具有磊晶層的半導體晶圓，其中可以產生達到至少 $1.0 \times 10^9 / \text{cm}^3$ 的BMD密度，包括在其邊緣區域中。

【發明內容】

【0008】 本發明的目的係藉由一種由單晶矽生產磊晶塗布半導體晶圓的方法實現，該方法包括：

在坩堝中提供矽熔體（melt of silicon）；

藉由柴氏拉晶法（CZ法）以提拉速度 v 從熔體表面提拉矽的單晶（single crystal of silicon），其中氧和硼結合到單晶中，並且單晶中氧的濃度不小於 6.4×10^{17} 原子 $/\text{cm}^3$ 且不大於 8.0×10^{17} 原子 $/\text{cm}^3$ ，並且單晶的電阻率不小於 $10 \text{ m}\Omega\text{cm}$ 且不大於 $25 \text{ m}\Omega\text{cm}$ ，並且其中沒有用氮和碳摻雜熔體；

在提拉被熱遮蔽體（shield）包圍的矽的單晶期間向熔體施加尖角形磁場（CUSP磁場）；

以使得商 v/G 不小於 $0.13 \text{ mm}^2 / \text{°C min}$ 且不大於 $0.20 \text{ mm}^2 / \text{°C min}$ 的方式控制提拉速度 v 和在單晶與熔體之間的相界處（phase boundary）的軸向溫度梯度 G ；

藉由設置在熔體上方並圍繞單晶的環形加熱器加熱單晶；

藉由加工矽的單晶由具有拋光側面的單晶矽生產基板晶圓；以及

在基板晶圓的拋光側面上沉積矽的磊晶層，其中磊晶層的沉積是過程中基板晶圓被加熱到不低於700°C的溫度的第一熱處理。

【0009】特別是由於可以藉由磊晶層下面的熱處理產生的徑向均勻的BMD分佈，具有p/p+摻雜並且已經藉由該方法生產的磊晶塗布的單晶矽的半導體晶圓特別適合於生產CIS元件。熱處理較佳包括首先在3小時的時間段內將磊晶塗布半導體晶圓加熱至780°C的溫度，然後在16小時的時間段內加熱至1000°C的溫度。或者，也可以在進一步處理磊晶塗布半導體晶圓的過程中以可比的熱預算（thermal budget）進行熱處理，以得到電子元件。

【0010】由其分割出基板晶圓（其在該方法的過程中被磊晶塗布）的單晶係藉由磁場柴氏拉晶法（MCZ法）進行生產，其中使用晶種從熔體提拉單晶，該熔體在坩堝中產生並經受磁場。以軸對稱磁場、CUSP磁場使用的磁場。CUSP磁場達到較佳不小於105毫特斯拉（mT）且不大於116 mT的最大場強（field strength），其中該CUSP磁場具有0 mT場強的平面較佳在熔體表面以下不小於30 mm且不大於80 mm，更佳係50 mm。

【0011】較佳主動冷卻單晶。在1000°C至800°C的溫度範圍內的冷卻速率較佳不小於0.7°C/min且不大於1°C/min。

【0012】熱遮蔽體的下邊緣距熔體表面的距離較佳不小於35 mm且不大於45 mm。

【0013】藉由調節製程參數來控制在提拉單晶過程中進入單晶的氧量。這些製程參數尤其包括CUSP磁場的強度、坩堝的旋轉速度和吹掃氣體的壓力，該吹掃氣體經過熔體以從單晶環境中除去從熔體中逸出的二氧化

矽。坩堝的旋轉速度較佳不小於3.5 rpm且不大於6.0 rpm。吹掃氣體（例如氫氣、氬氣或二種氣體的混合物）的壓力較佳不小於2500 Pa且不大於8500 Pa。

【0014】 單晶中的點缺陷（point defect）分佈對BMD稍後在磊晶塗布半導體晶圓中形成的能力具有特別的影響。眾所周知，點缺陷分佈取決於在提拉單晶期間商 v/G 的值。因此，材料因素是提拉速度 v 和軸向溫度梯度 G 的比值，以及熔體上的生長單晶之間的相界。根據本發明的方法需要不小於 $0.13 \text{ mm}^2/\text{°C min}$ 且不大於 $0.20 \text{ mm}^2/\text{°C min}$ 的商 v/G 。提拉速度較佳不小於 0.4 mm/min 且不大於 0.48 mm/min 。

【0015】 此外，生長單晶的邊緣區域中的軸向溫度梯度 G 受到藉由環形加熱器對單晶進行加熱的影響，該環形加熱器設置在熔體上方並圍繞單晶。對於直徑為300 mm的單晶，環形加熱器的功率較佳不小於7千瓦且不大於13千瓦。

【0016】 提拉的單晶具有較佳至少200 mm、更佳至少300 mm的直徑，並被加工以得到單晶矽基板晶圓。除了將單晶分割成晶圓之外，操作步驟包括進一步的機械加工步驟，諸如晶圓側面的拋光及／或磨削以及晶圓邊緣的修圓（rounding off）。基板晶圓也較佳被化學蝕刻，尤其是被化學機械拋光。因此，基板晶圓具有拋光邊緣和至少一個拋光側面。較佳地，拋光步驟包括同時拋光（DSP）基板晶圓的正面和反面以及拋光（CMP）基板晶圓的正面。

【0017】 矽的磊晶層較佳沉積在基板晶圓的拋光正面上。該步驟較佳在單晶圓反應器中進行，例如在由Applied Materials公司提供的Centura®型反應器中進行。沉積氣體較佳包含含氫矽烷，例如三氯矽烷（TCS）。當使用TCS時，沉積溫度在較佳不小於 1000°C 且不大於 1250°C 的溫度範圍

內。磊晶層的厚度較佳為至少1微米。磊晶層的沉積是第一熱處理，在此過程中基板晶圓被加熱到不低於700°C的溫度。因此，在沉積磊晶層之前，沒有用於BMD晶種成核的熱處理。基板晶圓也不有意地摻雜氮及／或碳。

【0018】 在基板晶圓的區域中，由此產生的磊晶塗布的單晶矽的半導體晶圓具有間隙氧濃度和基板晶圓所源自的單晶的電阻率。因此氧的濃度不小於 6.4×10^{17} 原子/cm³且不大於 8.0×10^{17} 原子/cm³（根據新ASTM標準），電阻率不小於10 mΩcm且不大於25 mΩcm。

【0019】 如果對磊晶塗布的單晶矽的半導體晶圓進行標準熱處理，包括在3小時的時間段內加熱至780°C的溫度，然後在16小時的時間段內加熱至1000°C的溫度，或者進行具有可比的熱預算的熱處理，則在磊晶層下方以徑向均勻分佈形成具有至少 1×10^9 / cm³的密度的BMD。藉由公式 $((\text{BMDmax}-\text{BMDmin}) / \text{BMDmean}) \times 100\%$ 計算的BMD密度在半徑上的變化小於170%，其中BMDmax、BMDmin和BMDmean表示測量的最大、最小和平均BMD密度。

【0020】 下文將參照附圖進一步描述本發明。

【圖式簡單說明】

【0021】

圖1示出了適於執行根據本發明的方法的設備的特徵。

圖2示出了根據相應基板晶圓在單晶中的相對軸向位置（raP）的作為相對軸向位置的函數的在標準熱處理之後根據本發明生產的磊晶塗布半導體層的平均BMD密度。

圖3示出了根據測量BMD密度的徑向位置 (Pos) 的根據本發明生產的五個磊晶塗布半導體晶圓的平均BMD密度。

【實施方式】

【0022】 圖1示出了在使用適於實施根據本發明的方法的設備的情況下，在生產單晶期間的單晶即時環境 (熱區) 的示意圖。生長中的單晶1被熱遮蔽體2包圍，熱遮蔽體2的下端與熔體3相距一短的距離。另外，在熱遮蔽體2的下端的區域中存在環形加熱器4，其將熱量供應到單晶1與熔體3之間的相界的邊緣。環形加熱器4有助於控制生長中的單晶1和熔體3之間的相界處的溫度梯度，並且較佳也是用於單晶的直徑的控制系統的一部分。在熱遮蔽體2的中部和上部區域的位置以及距環形加熱器4一定距離處，單晶1還被用於冷卻單晶的裝置5，較佳為水冷式冷卻器包圍。熔體3存在於由石英製成的坩堝6中，坩堝6又被由石墨製成的外坩堝7保持。坩堝6、外坩堝7和熔體3置於可旋轉、可升高和可降低的軸8的端部上。熔體3主要藉由設置在外坩堝7周圍的電阻加熱器9供給熱量。用於產生施加到熔體3上的CUSP磁場的裝置10轉而圍繞電阻加熱器9。

【0023】 在具有圖1所示特徵的裝置中以本發明的方式提拉多個矽的單晶，並進一步加工以得到直徑為300 mm的磊晶塗布半導體晶圓。

【0024】 圖2示出了根據相應基板晶圓在單晶中的相對軸向位置 (raP) 的在標準熱處理之後的半導體晶圓的平均BMD密度 (BMD-D)。

【0025】 圖3示出了根據測量BMD密度的徑向位置 (Pos) 的根據本發明生產的五個磊晶塗布半導體晶圓的平均BMD密度 (BMD-D)。

【符號說明】

【0026】

- 1：單晶
- 2：熱遮蔽體
- 3：熔體
- 4：環形加熱器
- 5：用於冷卻單晶的裝置
- 6：坩堝
- 7：外坩堝
- 8：軸
- 9：電阻加熱器
- 10：用於產生CUSP磁場的裝置

【發明申請專利範圍】

【請求項1】 一種由單晶矽（monocrystalline silicon）生產磊晶塗布半導體晶圓的方法，其包括：

在坩堝中提供矽熔體（melt of silicon）；

藉由柴氏拉晶法（CZ法）以提拉速度 v 從該熔體的表面提拉矽的單晶（single crystal of silicon），其中氧和硼結合到該單晶中，並且該單晶中氧的濃度不小於 6.4×10^{17} 原子/cm³且不大於 8.0×10^{17} 原子/cm³，並且該單晶的電阻率不小於10 mΩcm且不大於25 mΩcm，並且其中沒有用氮和碳摻雜該熔體；

在提拉被熱遮蔽體（shield）包圍的矽的單晶期間向該熔體施加尖角形磁場（CUSP磁場）；

控制提拉速度 v 和在該單晶與該熔體之間的相界處（phase boundary）的軸向溫度梯度 G ，其方式使得商 v/G 不小於0.13 mm²/°C min且不大於0.20 mm²/°C min；

藉由設置在該熔體上方並圍繞該單晶的環形加熱器加熱該單晶；

藉由加工該矽的單晶由具有拋光側面的單晶矽生產基板晶圓；以及

在該基板晶圓的拋光側面上沉積矽的磊晶層，其中該磊晶層的沉積是過程中該基板晶圓被加熱到不低於700°C的溫度的第一熱處理。

【請求項2】 如請求項1所述的方法，其中，在1000°C至800°C的溫度範圍內，以不小於0.7°C/min且不大於1°C/min的冷卻速率冷卻從該熔體中提拉的該單晶。

【請求項3】 如請求項1或2所述的方法，其中，該熱遮蔽體的下邊緣距該熔體的表面的距離不小於35 mm且不大於45 mm。

【請求項4】 如請求項1或2所述的方法，其中，該CUSP磁場達到不小於105毫特斯拉（mT）且不大於116 mT的最大場強（field strength），並且該CUSP磁場具有0 mT的場強的平面在該熔體的表面以下不小於30 mm且不大於80 mm。

【請求項5】 如請求項1或2所述的方法，其中，該坩堝以小於3.5 rpm且不大於6.0 rpm的速度旋轉。

【請求項6】 如請求項1或2所述的方法，其中，在吹掃氣體的氣氛中提拉單晶，該吹掃氣體的壓力不小於2500 Pa且不大於8500 Pa。

【請求項7】 如請求項1或2所述的方法，其中，該單晶具有300 mm的直徑，並且該環形加熱器的功率不小於7千瓦且不大於13千瓦。

【發明圖式】

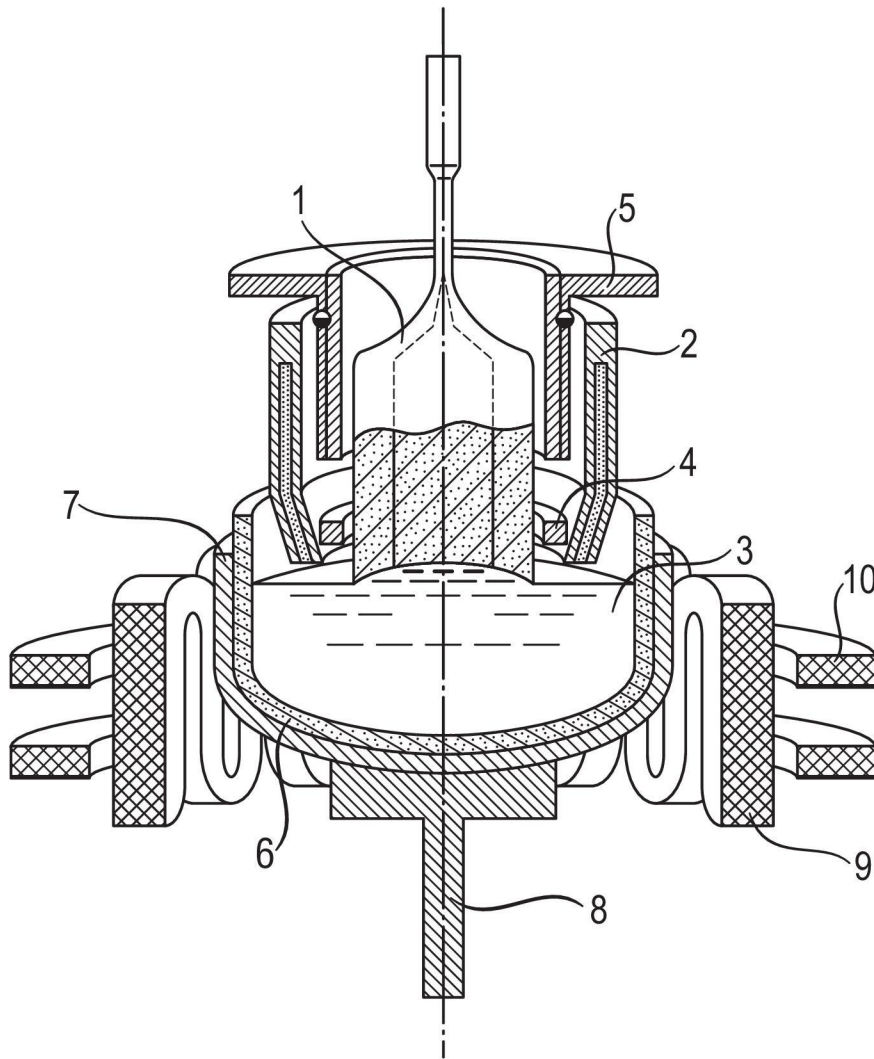


圖1

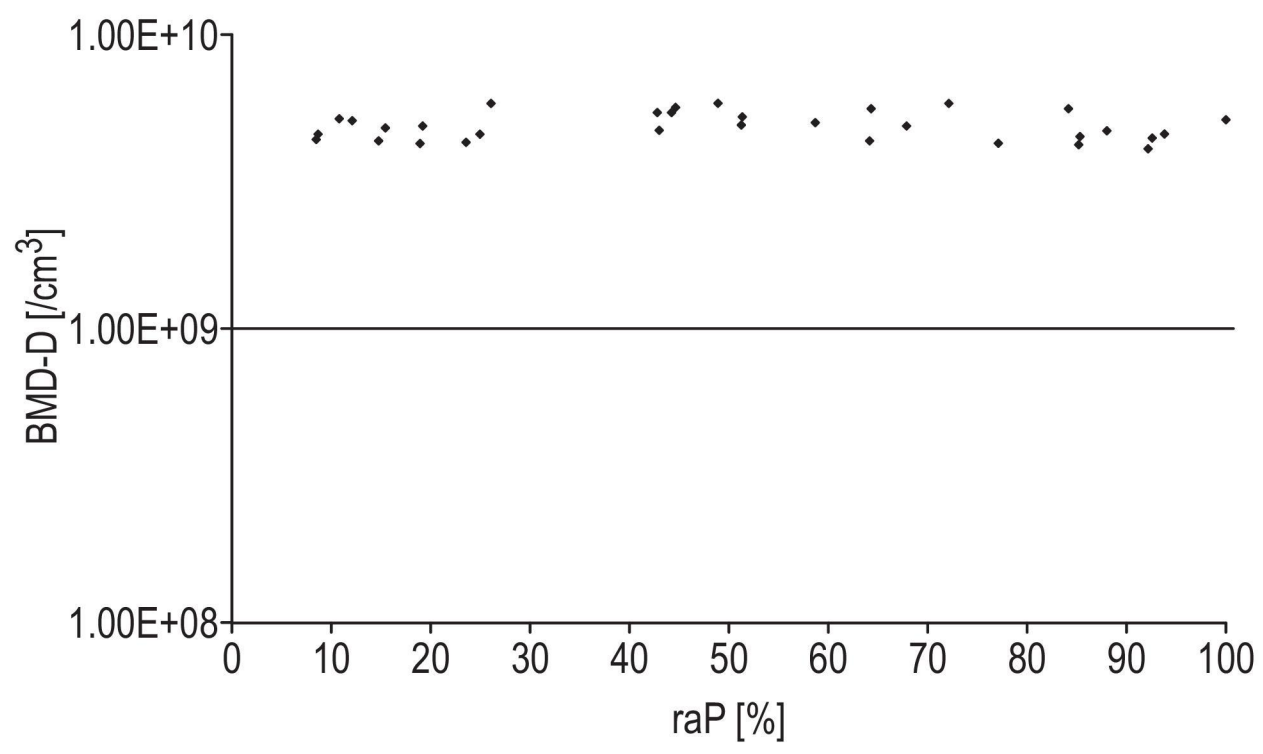


圖2

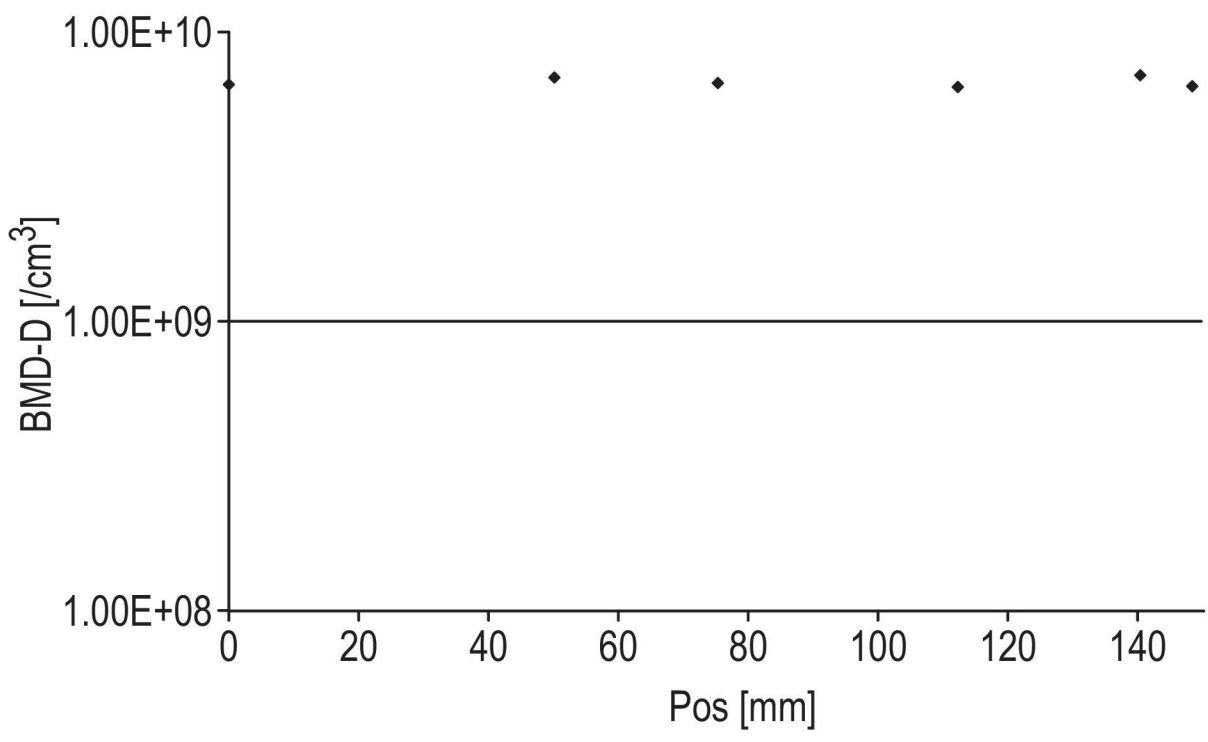


圖3