



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I741983 B

(45)公告日：中華民國 110 (2021) 年 10 月 11 日

(21)申請案號：105115218

(22)申請日：中華民國 105 (2016) 年 05 月 17 日

(51)Int. Cl. : *H01L23/49 (2006.01)* *H01L21/60 (2006.01)*

(30)優先權：2015/06/26 世界智慧財產權組織 PCT/US15/38109

(71)申請人：美商英特爾公司 (美國) INTEL CORPORATION (US)
美國

(72)發明人：歐陽鞏 OUYANG, GONG (CN)；李范泰 LEE BEOM-TAKE (US)

(74)代理人：惲軼群；劉法正

(56)參考文獻：

US 6812580B1

審查人員：陳聖

申請專利範圍項數：15 項 圖式數：11 共 53 頁

(54)名稱

具有集中絕緣電線的封裝總成

(57)摘要

本發明的一些實施例描述了一種積體電路(IC)封裝總成，其具有與在一 IC 晶粒上之晶粒焊墊電線接合的第一、第二、以及第三絕緣電線，其中該第二絕緣電線之一外表面被安置於與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之一外橫截面直徑以及被安置於與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑。其他的實施例可被描述及/或申請專利範圍。

Some embodiments of the present disclosure describe an integrated circuit (IC) package assembly having first, second, and third insulated wires wire bonded with die pads on an IC die, with an outer surface of the second insulated wire located at a distance of less than an outer cross-sectional diameter of the second insulated wire from an outer surface of the first insulated wire at a first location and located at a distance of less than the outer cross-sectional diameter from an outer surface of the third insulated wire at a second location. Other embodiments may be described and/or claimed.

指定代表圖：

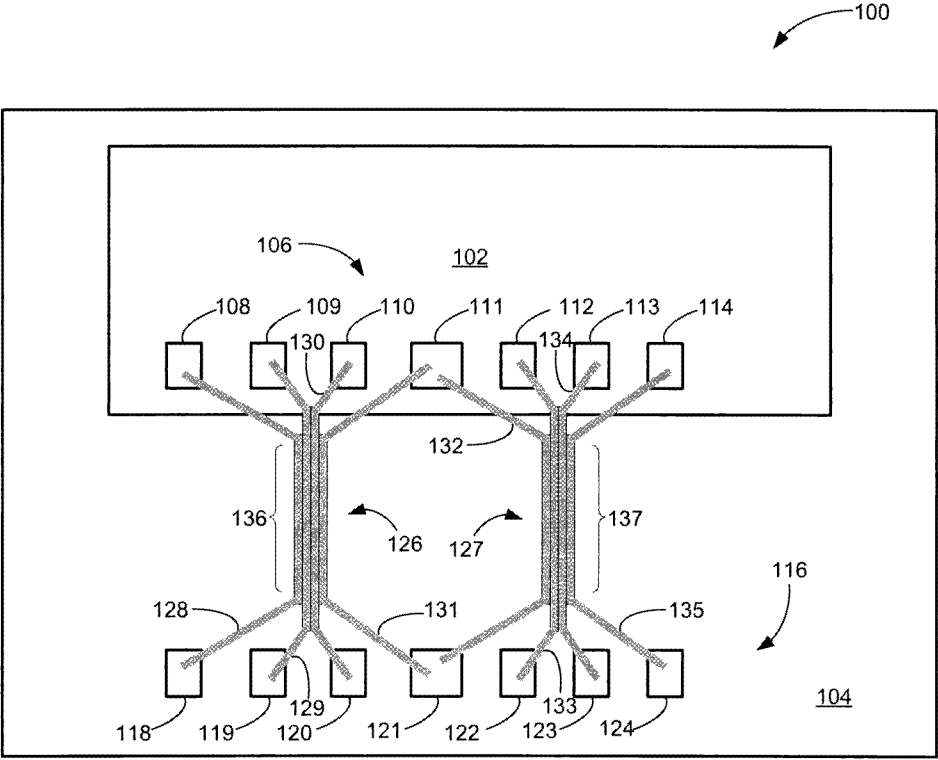


圖1

符號簡單說明：

- 100 . . . 封裝總成
- 102 . . . 晶粒
- 104 . . . PCB
- 106 . . . 晶粒焊墊
- 108~114 . . . 第一~第七晶粒焊墊
- 116 . . . PCB 焊墊
- 118~124 . . . 第一~第七 PCB 焊墊
- 126 . . . 第一組數條絕緣電線
- 127 . . . 第二組數條絕緣電線
- 128~135 . . . 第一~第八絕緣電線
- 136、137 . . . 集中區域

I741983

發明摘要

※ 申請案號：105115218

※ 申請日：105.05.17

※IPC 分類：H01L 23/49 (2006.01)
H01L 21/60 (2006.01)

【發明名稱】(中文/英文)

具有集中絕緣電線的封裝總成

PACKAGE ASSEMBLY WITH GATHERED INSULATED WIRES

【中文】

本發明的一些實施例描述了一種積體電路(IC)封裝總成，其具有與在一IC晶粒上之晶粒焊墊電線接合的第一、第二、以及第三絕緣電線，其中該第二絕緣電線之一外表面被安置於與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之一外橫截面直徑以及被安置於與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑。其他的實施例可被描述及/或申請專利範圍。

【英文】

Some embodiments of the present disclosure describe an integrated circuit (IC) package assembly having first, second, and third insulated wires wire bonded with die pads on an IC die, with an outer surface of the second insulated wire located at a distance of less than an outer cross-sectional diameter of the second insulated wire from an outer surface of the first insulated wire at a first location and located at a distance of less than the outer cross-sectional diameter from an outer surface of the third insulated wire at a second location. Other embodiments may be described and/or claimed.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100...封裝總成

102...晶粒

104...PCB

106...晶粒焊墊

108～114...第一～第七晶粒焊墊

116...PCB焊墊

118～124...第一～第七PCB焊墊

126...第一組數條絕緣電線

127...第二組數條絕緣電線

128～135...第一～第八絕緣電線

136、137...集中區域

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

具有集中絕緣電線的封裝總成
PACKAGE ASSEMBLY WITH GATHERED
INSULATED WIRES

【技術領域】

發明領域

[0001]本發明的實施例一般係涉及用於積體電路(IC)封裝總成之互連的領域，更具體地說，係涉及電線接合的組配和方法。

【先前技術】

發明背景

[0002]在一些應用中，電線接合而非覆晶封裝被使用作為晶粒到PCB或晶粒到封裝互連。然而，使用典型的電線接合所形成的互連可能有信號完整性問題，諸如高的插入、退回、或邊緣損失和通道共振，肇因於電感阻抗不連續性以及該等導線之間的高串音。

【發明內容】

發明概要

[0003]依據本發明之一實施例，係特地提出一種積體電路(IC)封裝總成，其包含：一IC晶粒；一第一絕緣電線，其具有在一第一晶粒焊墊處與該IC晶粒電線接合之一第一端；一第二絕緣電線，其具有一外橫截面直徑，及在一第二晶粒焊墊處與該IC晶粒電線接合之一第一端；以及一第三絕

緣電線，其具有在一第三晶粒焊墊處與該IC晶粒電線接合之一第一端，其中：該等第一、第二、及第三晶粒焊墊被設置在該IC晶粒上並且彼此分開；該第二絕緣電線之一外表面被安置為與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；以及該第二絕緣電線的該外表面被安置為與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑。

【圖式簡單說明】

[0004]藉由以下的詳細描述配合所附圖示，實施例將很容易被理解。為了便於描述，相同的參考標號表示類似的結構元件。實施例係透過舉例的方式被示出，不受限於在該等附圖之該等圖示中示出的方式。

[0005]圖1示意性地圖示出具有一種帶狀組配集中絕緣電線之一示例積體電路(IC)封裝總成的一頂視圖，根據一些實施例。

[0006]圖2示意性地圖示出具有一種帶狀組配集中絕緣電線之一示例IC封裝總成的一側視圖，根據一些實施例。

[0007]圖3示意性地圖示出具有一種交錯組配晶粒焊墊之一示例IC封裝總成的一頂視圖，根據一些實施例。

[0008]圖4示意性示地圖示出一種帶狀組配之集中絕緣電線的一橫截面側視圖，根據一些實施例。

[0009]圖5示意性地圖示出具有一種堆疊組配集中絕緣電線之一示例IC封裝總成的一頂視圖，根據一些實施例。

[0010]圖6示意性地圖示出具有有一種交錯組配晶粒焊墊以及一種堆疊組配集中絕緣電線之一示例IC封裝總成的一頂視圖，根據一些實施例。

[0011]圖7示意性示地圖示出一種堆疊組配之集中絕緣電線的一橫截面側視圖，根據一些實施例。

[0012]圖8示意性示地圖示出具有與一封裝基底耦接之集中絕緣電線之一示例IC封裝總成的一頂視圖，根據一些實施例。

[0013]圖9示意性示地圖示出具有與一封裝基底耦接之集中絕緣電線之一示例IC封裝總成的一側視圖，根據一些實施例。

[0014]圖10示意性示地圖示出一種用於製造IC封裝總成之方法的流程圖，根據一些實施例。

[0015]圖11示意性示地圖示出一運算裝置，其包含具有如本文所描述之一種電線接合互連結構的一種IC封裝總成，根據一些實施例。

【實施方式】

較佳實施例之詳細說明

[0016]本發明的一些實施例描述了具有集中絕緣電線接合的一種積體電路(IC)封裝總成和相關聯的技術和組配。在以下的說明中，說明性實現方式的各方面將使用由本領域習知技藝者通常所採用的術語來描述以把它們工作的本質傳達給本領域的習知技藝者。然而，對本領域習知技藝者來說將顯而易見的是本發明的實施例可僅以該等所描述

方面中的一些來實現。爲了解釋的目的，特定的數字、材料、和組配被闡述以提供該等說明性實現方式的一種透徹的理解。然而，對本領域習知技藝者來說將顯而易見的是本發明的實施例可以在沒有該等特定細節的情況下被實現。在其他的實例中，公知的特徵被省略或簡化以免混淆了該等說明性的實現方式。

[0017]在以下的詳細描述中，參考形成本發明一部分的該等附圖，其中相同的數字在全文中表示相同的組件，並且透過舉例說明實施例的方式本發明的技術主題可被實踐於其中。但將被理解的是，其他的實施例可以被利用，並且在不脫離本發明範圍的情況下可以進行結構或邏輯上的改變。就本發明的目的而言，「A及/或B」一詞係指(A)、(B)、或(A及B)。就本發明的目的而言，「A，B及/或C」一詞係指(A)、(B)、(C)、(A及B)、(A及C)、(B及C)、或(A、B、及C)。

[0018]該描述可使用基於觀點的描述，諸如頂/底、入/出、之上/之下、和類似者。這些描述僅被使用來便於討論，並不旨在把本文所描述之實施例的應用限制在任何特定的方向。

[0019]該描述可以使用「在一實施例中」、「在實施例中」、或「在一些實施例中」等用語，其可各自指一或多個相同或不同的實施例。此外，「包括」、「包含」、「具有」、和類似者的用語，如針對本發明之實施例所使用的，是同義的。

[0020]「與之耦接」一詞及其衍生詞可使用於本發明。

「耦接」可指以下之一或多者。「耦接」可意味著兩個或更多的元件直接做實體或電氣接觸。然而，「耦接」還可意味著兩個或更多的元件彼此間接地接觸，但仍協作或彼此互動，並且可能意味著一或多個其他的元件被耦接或連接到在被描述要彼此耦接的該等元件之間。

[0021]圖1示意性地圖示出具有一種帶狀組配集中絕緣電線之一示例積體電路(IC)封裝總成100的一頂視圖，根據一些實施例。在一些實施例中，該IC封裝總成100可包括一或多個IC晶粒(以下簡稱「晶粒102」)，其可與一封裝(有時稱爲一「封裝基板」)做電氣及/或實體耦接。在一些實施例中，該晶粒102可與一印刷電路板(PCB)104做電氣耦接。

[0022]在實施例中，該晶粒102一般可包含一半導體基板、一或多個裝置層、以及一或多個互連層。該半導體基板可基本上由一種塊狀半導體材料構成，諸如，例如，矽，在一些實施例中。該裝置層可表示一區域其中主動裝置諸如電晶體裝置被形成在該半導體基板上。該裝置層可以包括，例如，結構諸如通道本體及/或電晶體裝置的源極/汲極區域。該互連層可以包括互連結構，該互連結構被組配來把電氣信號路由至在該裝置層中的該等主動裝置或路由來自其的電氣信號。例如，該互連層可以包括溝槽及/或盲孔以提供電氣路由及/或接觸。在一些實施例中，該等晶粒級互連結構可以被組配在該晶粒102和其他電氣裝置之間以路由電氣信號。該等電信號可包括，例如，被使用來連接該晶粒102之操作的輸入/輸出(I/O)信號及/或電源/接地信

號。

[0023]該電路板104可以是由電絕緣材料諸如一環氧樹脂層壓板所構成的一印刷電路板(PCB)。例如，該電路板104可包括電絕緣層，其由材料諸如聚四氟乙烯、酚醛棉紙材料諸如阻燃劑4(FR-4)、FR-1、棉紙、以及環氧樹脂材料諸如CEM-1或CEM-3、或使用一環氧樹脂預浸黏合片材料層壓在一起的織造玻璃材料構成。互連結構(圖中未示出)諸如跡線、溝槽或盲孔可被形成穿透過該等電絕緣層以路由該晶粒102的該等電氣信號穿透過該電路板104。在其他的實施例中，該電路板104可由其他合適的材料來構成。在一些實施例中，該電路板104可以是在一運算裝置中的母板或其他的PCB(例如，圖11的PCB 1142)。

[0024]該晶粒102可表示一種由半導體材料(例如，矽)所製成的分立產物，其使用半導體製造技術諸如薄膜沉積、光學微影術、蝕刻、和類似者使用來配合形成互補金屬氧化物半導體(CMOS)裝置。在一些實施例中，該晶粒102可以是，包括，或者是一射頻(RF)晶粒的一部分。在其他的實施例中，該晶粒可以是包括，或者是一處理器、記憶體、系統單晶片(SoC)，或特定應用積體電路(ASIC)的一部分。如圖所示，該晶粒102可以包括數個晶粒焊墊106，其可以包括一第一晶粒焊墊108、一第二晶粒焊墊109、一第三晶粒焊墊110、一第四晶粒焊墊111、一第五晶粒焊墊112、一第六晶粒模墊113、以及一第七晶粒焊墊114。該PCB 104可以包括數個PCB焊墊116，其可以包括一第一PCB焊墊118、

一第二PCB焊墊119、一第三PCB焊墊120、一第四PCB焊墊121、一第五PCB焊墊122、一第六PCB焊墊123、以及一第七PCB焊墊124。

[0025]在一些實施例中，該晶粒102可與該PCB 104電氣耦接，使用一第一組數條絕緣電線126和一第二組數條絕緣電線127把該等數個晶粒焊墊106電氣耦接到該等數個PCB焊墊116。在各種實施方式，採用絕緣電線可允許接合電線接觸而不短路。在一些實施例中，該第一組數條絕緣電線126可包括一第一絕緣電線128、一第二絕緣電線129、一第三絕緣電線130、以及一第四絕緣電線131。在各種實施例中，該第二組數條絕緣電線127可以包括一第五絕緣電線132、一第六絕緣電線133、一第七絕緣電線134、以及一第八絕緣電線135。在一些實施例中，該第一絕緣電線128、該第四絕緣電線131、該第五絕緣電線132、以及該第八絕緣電線135可以是接地(Vss)電線；該第二絕緣電線129和該第三絕緣電線130可以是一第一差分信號電線對(例如，分別為SIG +和SIG-)；而該第六絕緣電線133和第七絕緣電線134可以是一第二差分信號電線對。在一些實施例中，一單端信號絕緣電線可被使用，而不是使用或用額外的差分信號電線對。在一些實施例中，該第一絕緣電線128、該第二絕緣電線129、該第三絕緣電線130、或該第四絕緣電線131中的至少一個長度可小於或等於700微米。在一些實施例中，該等絕緣電線可以是大約為650微米長。然而，在其他實施例中，該等絕緣電線可更長或更短。

[0026]如圖所示，在一些實施例中，該第一絕緣電線128可以具有一第一端與該第一晶粒焊墊108耦接及一第二端與該第一PCB焊墊118耦接。該第二絕緣電線129可以具有一第一端與該第二晶粒焊墊109耦接及一第二端與該第二PCB焊墊119耦接。該第三絕緣電線130可以具有一第一端與該第三晶粒焊墊110耦接及一第二端與該第三PCB焊墊120耦接。該第四絕緣電線131可以具有一第一端與該第四晶粒焊墊111耦接及一第二端與該第四PCB焊墊121耦接。該第五絕緣電線132可以具有一第一端與該第四晶粒焊墊111耦接及一第二端與該第四PCB焊墊121耦接。該第六絕緣電線133可以具有一第一端與該第五晶粒焊墊112耦接及一第二端與該第五PCB焊墊122耦接。該第七絕緣電線134可以具有一第一端與該第六晶粒焊墊113耦接及一第二端與該第六PCB焊墊123耦接。該第八絕緣電線135可以具有一第一端與該第七晶粒焊墊114耦接及一第二端與該第四PCB焊墊124耦接，在各種實施例中。在一些實施例中，多於一條的絕緣電線可以與相同的晶粒焊墊及/或PCB焊墊耦接，正如所示於該第四絕緣電線131及該第五絕緣電線132，這兩者都與該第四晶粒焊墊111及該第四PCB焊墊121耦接。在各種實施例中，每一個晶粒焊墊及/或PCB焊墊可與不超過一條的絕緣電線耦接。

[0027]在一些實施例中，在不同的晶粒焊墊或不同的PCB焊墊上絕緣電線的接合位置之間的該距離可大約為200微米。例如，在一些實施例中，在該第一晶粒焊墊108

上該第一絕緣電線128與在該第二晶粒焊墊109上該第二絕緣電線129之間的該距離可大約為200微米，並在該第二PCB焊墊119上該第二絕緣電線129與在該第三PCB焊墊120上該第三絕緣電線130之間的該距離可大約為200微米。在一些實施例中，在該等接合位置上該等絕緣電線的間距可以小於或大於200微米。在各種實施例中，在該等接合焊墊處該差分對到對間距可大約為600微米，但在某些實施例中可能有所不同。

[0028] 在一些實施例中，該第一組數條絕緣電線126和該第二組數條絕緣電線127可藉由電線接合與該等數個晶粒焊墊106及該等數個PCB焊墊116耦接。在各種不同的實施例中，該等絕緣電線可被球形接合或楔形接合。如圖所示，該第一組數條絕緣電線126可沿著一集中區域136做平行延伸，而該第二組數條絕緣電線127可沿著一集中區域137做平行延伸。在一些實施例中，在集中區域中的該等絕緣電線的該位置可減少由信號-接地接合電線對或差動信號電線對所形成之一或多個電線環路面積，相比於未在集中區域被安置在一起之典型的電線佈置，可降低阻抗不連續性和串音。在一些實施例中，減少的電線環路面積和經改善的信號完整性會比典型的電線佈置有更長的接合電線長度，其可以在接合電線組配的設計中允許額外的靈活性。有了降低的環路面積，該等信號電線的自感和互感可被降低，並且該等信號電線的自電容和互電容可被增加，減少了阻抗和串音。

[0029]在一些實施例中，該等數條絕緣電線126可以是在該集中區域136中的一種帶狀組配使得該第二絕緣電線129的一外表面可接觸該第一絕緣電線128的一外表面以及該第三絕緣電線130的一外表面，且該第三絕緣電線130的該外表面還與該第四絕緣電線131的一外表面接觸。在一些實施例中，該第一絕緣電線128沿著該集中區域136的至少一個部分接觸該第二絕緣電線129，而該第三絕緣電線130沿著該集中區域136的至少一個部分接觸同時接觸該第二絕緣電線129和該第四絕緣電線131兩者。

[0030]雖然該等數條絕緣電線126被展示為在該集中區域136接觸，在一些實施例中，該等絕緣電線126可能不彼此接觸，但可被安置成使得該第二絕緣電線129的一外表面被安置於與位在該集中區域136之一第一位置處該第一絕緣電線128之一外表面的距離小於該第二絕緣電線129之一外橫截面直徑，而該第二絕緣電線129的該外表面被安置於與位在該集中區域136之一第二位置處該第三絕緣電線130之一外表面的距離小於該第二絕緣電線129的該外橫截面直徑。在各種實施例中，一粘合劑，諸如一種環氧樹脂基材料，可覆蓋在該集中區域136及/或該集中區域137的至少一部份。在一些實施例中，在該第二絕緣電線該位置相關於該第一和第三絕緣電線該外表面中做比較之該第二絕緣電線129的該外橫截面直徑可以是該第二絕緣電線129的一個最大的外橫截面直徑。在各種實施例中，在該第二絕緣電線該位置相關於該第一和第三絕緣電線該外表面中做比

較之該第二絕緣電線129的該外橫截面直徑可以是當測量至該第一絕緣電線的該距離時在該第二絕緣電線最接近於該第一絕緣電線之該外表面位置處以及當測量至該第三絕緣電線的該距離時在該第二絕緣電線最接近於該第三絕緣電線之該外表面位置處該第二絕緣電線的一外橫截面直徑。

[0031]在一些實施例中，該IC封裝總成100可以被包含作為一矽光子模組的一部分或與其耦接並可以用於該矽光子模組之一驅動器IC模組及/或接收器。在其他實施例中該IC封裝總成100可包括許多種其他合適的組配包括，例如，覆晶及/或電線接合組配、內插器、包含系統級封裝(SiP)及/或堆疊式封裝(PoP)組配的多晶片封裝組配。在該晶粒102與該IC封裝總成100之其他組件之間路由電氣信號之其他合適的技術可在一些實施例中被使用。

[0032]圖2示意性地圖示出具有一種帶狀組配集中絕緣電線之一示例IC封裝總成200的一側視圖，根據一些實施例。在一些實施例中，該IC封裝總成200可包括一或多個IC晶粒(以下簡稱「晶粒202」)，其可與一封裝203(有時稱為一「封裝基板」)做電氣及/或實體耦接。在一些實施例中，該晶粒202可與一印刷電路板(PCB)204做電氣耦接。在一些實施例中，封裝203可能不存在。在各種不同的實施例中，該封裝203可包括另一IC晶粒以一種覆晶組配安裝在該PCB上204使得該晶粒202伴隨包括另一晶粒的封裝203係以一種堆疊式晶片(COC)組配的方式被安裝在該PCB 204上。

[0033]在各種不同的實施例中，該晶粒202可與該PCB 204耦接，使用具有第一端電線接合到在該晶粒上之數個晶粒焊墊以及第二端電線接合到在該PCB 204上之數個PCB焊墊的數個集中絕緣電線。如圖所示，該等數條絕緣電線可以包括絕緣電線206，該等數個晶粒焊墊可以包括晶粒焊墊208，以及該等數個PCB焊墊可以包括PCB焊墊210。在一些實施例中，該IC封裝總成200可以是在圖1中所示之該IC封裝總成100的一側視圖，具有對應晶粒102的該晶粒202；對應於該PCB 104的該PCB 204；對應於該第一絕緣電線128的該絕緣電線206；對應於該第一晶粒焊墊108的該晶粒焊墊208；以及對應於該第一PCB焊墊118的該PCB焊墊210。

[0034]該封裝203可包括電氣路由的特徵諸如，例如，被配置來路由電氣信號前往或來自該晶粒202之跡線、焊墊、通孔、盲孔、或線。例如，該封裝203可被組配來路由在該晶粒202與被整合在該封裝總成中用於無線通信的組件之間、或在該晶粒202與該電路板204之間、或在該晶粒202和與該封裝203耦接之另一電氣組件(例如，另一晶粒、插入器、介面、用於無線通信的組件)之間的電氣信號。在一些實施例中，該封裝203可包括具有用於無線通信之整合式組件之一種多層封裝總成。該無線通信可以包括，例如，在可攜式裝置及/或無線顯示器之間的短距離無線資料傳輸或在對等裝置之間的高速無線通信。

[0035]封裝級互連，諸如焊球，可與該封裝203及/或該電路板204耦接以形成對應的焊點，其被組配以進一步路由

在該封裝203與電該路板204之間的該等電氣信號。可實體地及/或電氣地把該封裝203耦接該電路板204之其他合適的技術可在其他的實施例中被使用。

[0036]圖3示意性地圖示出具有一種交錯組配晶粒焊墊之一示例IC封裝總成300的一頂視圖，根據一些實施例。在一些實施例中，該IC封裝總成300可包括一或多個IC晶粒302，其可與一PCB 304做電氣及/或實體耦接。在一些實施例中，該晶粒302可包括數個晶粒焊墊306，其可包含一第一晶粒焊墊308、一第二晶粒焊墊310、一第三晶粒焊墊312、以及一第四晶粒焊墊314，其可以如所示的以一種交錯組配的方式來安置。在各種實施例中，該等數個晶粒焊墊306會在一第一方向中被間隔開，並且在該等晶粒焊墊中的至少一個相對於其他晶粒焊墊中的至少一個會在一第二方向中被間隔開。在一些實施例中，該第一方向可對應於橫跨該等數條絕緣電線326的一個方向而該第二方向可對應於垂直於該第一方向或縱向地沿著該等數條絕緣電線326中至少一條的一個方向。如圖所示，在各種實施例中，該第一晶粒焊墊308和該第三晶粒焊墊312可以彼此在該第一方向上被間隔開，而該第二晶粒焊墊310和該第四晶粒焊墊314可以彼此在該第一方向上被間隔開。如圖所示，在一些實施例中，該第一晶粒焊墊308和該第三晶粒焊墊312可與該第二晶粒焊墊310和該第四晶粒焊墊314在第二方向上被間隔開。

[0037]該PCB 304可以包括數個PCB焊墊316，其可包含

一第一PCB焊墊318、一第二PCB焊墊320、一第三PCB焊墊322、以及一第四PCB焊墊324。在一些實施例中，該等數個PCB焊墊316可以一種交錯組配的方式來安置。在各種實施例中，該等數個PCB焊墊316會在一第一方向中被間隔開，並且在該等PCB焊墊316中的至少一個相對於其他PCB焊墊中的至少一個會在一第二方向中被間隔開。在一些實施例中，該第一方向可對應於橫跨該等數條絕緣電線326的一個方向而該第二方向可對應於垂直於該第一方向或縱向地沿著該等數條絕緣電線326中至少一條的一個方向。如圖所示，在各種實施例中，該第一PCB焊墊318和該第三PCB焊墊322可以彼此在該第一方向上被間隔開，而該第二PCB焊墊320和該第四PCB焊墊324可以彼此在該第一方向上被間隔開。如圖所示，在一些實施例中，該第一PCB焊墊318和該第三PCB焊墊322可與該第二PCB焊墊320和該第四PCB焊墊324在第二方向上被間隔開。

[0038] 在一些實施例中，該晶粒302可與該PCB 304電氣耦接，使用數條絕緣電線326把該等數個晶粒焊墊306電氣耦接該等數個PCB焊墊316。該等數條絕緣電線326係以一種部分透明之X射線檢視的方式來被展示，以在各種實施例中展示出該等數個晶粒焊墊306和該等數個PCB焊墊316可被置於何處。如圖所示，一第一絕緣電線328可具有接合到該第一晶粒焊墊308的一第一端電線和接合到該第一PCB焊墊318的一第二端電線。該第二絕緣電線330可具有接合到該第二晶粒焊墊310的一第一端電線和接合到該第

二PCB焊墊320的一第二端電線。該第三絕緣電線332可具有接合到該第三晶粒焊墊312的一第一端電線和接合到該第三PCB焊墊322的一第二端電線。該第四絕緣電線334可具有接合到該第四晶粒焊墊314的一第一端電線和接合到該第四PCB焊墊324的一第二端電線。在各種實施例中，在交錯組配中該等晶粒焊墊306和該等PCB焊墊316的該定位讓該等數條絕緣電線326有可用其長度之一較大比例來運行的集中區域，這可以減少在該等絕緣電線之間的環路面積並改善各種電氣效能特性。

[0039]圖4示意性示地圖示出以一種帶狀組配之數條絕緣電線400的一橫截面側視圖，根據一些實施例。在一些實施例中，該等數條集中絕緣電線400可包括一第一絕緣電線402、一第二絕緣電線404、一第三絕緣電線406、以及一第四絕緣電線408。在各種實施方式中，該等絕緣電線402、404、406、以及408的每一個可分別包括接合電線芯410、412、414、或416，例如，其可由銅、金、或其他導電材料來構成。在各種實施方式中，該等絕緣電線402、404、406、以及408的每一個可分別具有絕緣體塗層418、420、422、或424，例如，可基於一種環氧樹脂或聚酰胺的材料來構成。在各種實施方式中，每一條絕緣電線可具有一內接合電線芯直徑和一包括該絕緣體塗層的外直徑。在一些實施例中，如圖所示，每一條絕緣電線的內直徑和外直徑可以是每一條電線相同，圖示為內直徑D1和外直徑D2。在一些實施例中，該內及/或外直徑可在電線之間做變化。在一些實施例

中，該外直徑， $D2$ ，可大約為25微米。在各種實施例中，該外直徑可以更小或更大。該外直徑 $D2$ ，和該內直徑， $D1$ ，不是按比例被圖示出。在一些實施例中，該絕緣體塗層可比圖示出之相對於該等接合電線芯的情況更薄或更厚。

[0040] 在一些實施例中，該第一絕緣電線402可以在一第一位置426與該第二絕緣電線402接觸；該第二絕緣電線404可以在一第二位置428與該第三絕緣電線406接觸；以及該第三絕緣電線406可以在一第三位置430與該第四絕緣電線408接觸。在各種實施例中，該等數條絕緣電線400可對應於針對圖1或圖3所展示和描述之在該集中區域136中該第一組數條絕緣電線126的一橫截面、在該集中區域137中該第二組數條絕緣電線127的一橫截面、或在該集中區域336中該等數條絕緣電線326的一橫截面。

[0041] 圖5示意性地圖示出具有一種堆疊組配集中絕緣電線之一示例IC封裝總成500的一頂視圖，根據一些實施例。在各種實施例中，該IC封裝總成500可包括一或多個IC晶粒502，其可與一PCB 504做電氣及/或實體耦接。在一些實施例中，該晶粒502可包括數個晶粒焊墊506，其可以包括一第一晶粒焊墊508、一第二晶粒焊墊510、以及一第三晶粒焊墊512。該PCB 504可以包括數個PCB焊墊516，其可包括一第一PCB焊墊518、一第二PCB焊墊520、以及一第三PCB焊墊522。

[0042] 在一些實施例中，該晶粒502可與該PCB 504電氣耦接，使用數條絕緣電線526把該等數個晶粒焊墊506電

氣耦接該等數個PCB焊墊516。如圖所示，一第一絕緣電線528可具有電線接合到該第一晶粒焊墊508的一第一端和電線接合到該第一PCB焊墊518的一第二端。一第二絕緣電線530可具有電線接合到該第二晶粒焊墊510的一第一端和電線接合到該第二PCB焊墊520的一第二端。一第三絕緣電線532可具有電線接合到該第三晶粒焊墊512的一第一端和電線接合到該第三PCB焊墊522的一第二端。

[0043] 在一些實施例中，該等數條絕緣電線526和可藉由電線接合與該等數個晶粒焊墊506及該等數個PCB焊墊516耦接。在各種不同的實施例中，該等絕緣電線526可被球形接合或楔形接合。如圖所示，該等數條絕緣電線526可沿著一集中區域536做平行延伸。在一些實施例中，該等數條絕緣電線526可以是在該集中區域536中的一種堆疊組配置使得該第一絕緣電線528的一外表面可以沿著該集中區域536的至少一部分與該第二絕緣電線530的一外表面以及該第三絕緣電線532的一外表面兩者接觸，該第二絕緣電線530的一外表面可以沿著該集中區域536的至少一部分與該第一絕緣電線528的外表面以及該第三絕緣電線532的一外表面兩者接觸。

[0044] 雖然該等數條絕緣電線526被示出在該集中區域536中接觸，但在一些實施例中，該等絕緣電線526可能並不彼此接觸，但可被安置成使得該第二絕緣電線530的一外表面被安置於與位在該集中區域536之一第一位置處該第一絕緣電線528之一外表面的距離小於該第二絕緣電線530

之一外橫截面直徑、該第二絕緣電線530的該外表面被安置於與位在該集中區域536之一第二位置處該第三絕緣電線532之一外表面的距離小於該第二絕緣電線530的該外橫截面直徑、以及該第一絕緣電線528的該外表面被安置於與位在該集中區域536之一第三位置處該第三絕緣電線532之一外表面的距離小於該第一絕緣電線528的該外橫截面直徑。在各種實施例中，一粘合劑，諸如一種環氧樹脂基材料，可覆蓋在該集中區域536的至少一部份。

[0045] 在一些實施例中，該第一絕緣電線528與該第三絕緣電線532可以是一差分信號電線對而該第二絕緣電線530可以是一接地(V_{ss})電線。在各種實施例中，該第二絕緣電線530可以比該第一絕緣電線528及該第三絕緣電線532要短。儘管該第二絕緣電線530被圖示出係跑線在該第一絕緣電線528與該第三絕緣電線532的上面，但在一些實施例中，該第二絕緣電線530係可跑線在該第一絕緣電線528與該第三絕緣電線532的下面。在一些實施例中，額外的接地線可加入或堆疊在該差分信號電線對四周。

[0046] 圖6示意性地圖示出具有一種交錯組配晶粒焊墊以及一種堆疊組配集中絕緣電線之一示例IC封裝總成600的一頂視圖，根據一些實施例。在各種實施例中，該IC封裝總成600可包括一或多個IC晶粒602，其可與一PCB 604做電氣及/或實體耦接。在一些實施例中，該晶粒602可包括數個晶粒焊墊606，其可以包括一第一晶粒焊墊608、一第二晶粒焊墊610、以及一第三晶粒焊墊612。該PCB 604

可以包括數個PCB焊墊616，其可包括一第一PCB焊墊618、一第二PCB焊墊620、以及一第三PCB焊墊622。

[0047]在一些實施例中，該晶粒602可與該PCB 604電氣耦接，使用數條絕緣電線626把該等數個晶粒焊墊606電氣耦接該等數個PCB焊墊616。如圖所示，一第一絕緣電線628可具有電線接合到該第一晶粒焊墊608的一第一端和電線接合到該第一PCB焊墊618的一第二端。一第二絕緣電線630可具有電線接合到該第二晶粒焊墊610的一第一端和電線接合到該第二PCB焊墊620的一第二端。一第三絕緣電線632可具有電線接合到該第三晶粒焊墊612的一第一端和電線接合到該第三PCB焊墊622的一第二端。

[0048]在一些實施例中，該等數個晶粒焊墊606或該等數個PCB焊墊616中的至少一個可被佈置成一種組配其中該等晶粒焊墊或PCB焊墊中的至少一個與其他晶粒焊墊或PCB焊墊中的至少一個在相對於該等數條絕緣電線626中之至少一條做縱向延伸的一方向上被間隔開。如圖所示，在各種實施例中，該第一晶粒焊墊608、該第二晶粒焊墊610、以及該第三晶粒焊墊612可沿著該等數條絕緣電線626做縱向延伸的一方向上被彼此的間隔開。在一些實施例中，該第一PCB焊墊618、該第二PCB焊墊620、以及該第三PCB焊墊622可類似地可沿著該等數條絕緣電線626做縱向延伸的一方向上被彼此的間隔開，如圖所示。

[0049]在一些實施例中，該等數條絕緣電線626可藉由電線接合與該等數個晶粒焊墊606及該等數個PCB焊墊616

耦接。在各種不同的實施例中，該等絕緣電線626可被球形接合或楔形接合。如圖所示，該等數條絕緣電線626可沿著一集中區636做平行延伸。在一些實施例中，該等數條絕緣電線626可以是在該集中區域636中的一種堆疊組配置使得該第一絕緣電線628的一外表面可以沿著該集中區域636的至少一部分與該第二絕緣電線630的一外表面以及該第三絕緣電線632的一外表面兩者接觸，該第二絕緣電線630的該外表面可以沿著該集中區域636的至少一部分與該第一絕緣電線628的外表面以及該第三絕緣電線632的一外表面兩者接觸。

[0050]圖7示意性示地圖示出以一種堆疊組配之集中絕緣電線700的一橫截面側視圖，根據一些實施例。在一些實施例中，該等數條集中絕緣電線700可包括一第一絕緣電線702、一第二絕緣電線704、以及一第三絕緣電線706。在各種實施方式中，該等絕緣電線702、704、以及706的每一個可分別包括接合電線芯708、710、或712，例如，其可由銅、金、或其他導電材料來構成。在各種實施方式中，該等絕緣電線702、704、以及706的每一個可分別具有絕緣體塗層714、716、或718，例如，可基於一種環氧樹脂或聚酰胺的材料來構成。在各種實施方式中，每一條絕緣電線可具有一內接合電線芯直徑和一包括該絕緣體塗層的外直徑。在一些實施例中，如圖所示，每一條絕緣電線的內直徑和外直徑可以是每一條電線相同。在一些實施例中，該內及/或外直徑可在電線之間做變化。

[0051] 在一些實施例中，該第一絕緣電線702可以在一第一位置720與該第二絕緣電線704接觸；該第一絕緣電線702可以在一第二位置722與該第三絕緣電線706接觸；以及該第二絕緣電線704可以在一第三位置724與該第三絕緣電線706接觸。在各種實施例中，該等數條絕緣電線700可以對應於針對圖5所展示和描述之在該集中區域536中該等數條絕緣電線526的一橫截面，或對應於針對圖6所展示和描述之在該集中區域636中該等數條絕緣電線626的一橫截面。

[0052] 圖8示意性示地圖示出具有與一封裝基底耦接之集中絕緣電線之一示例IC封裝總成800的一頂視圖，根據一些實施例。在一些實施例中，該IC封裝總成800可包括一或多個IC晶粒802，其可與一封裝803(有時稱為一「封裝基板」)做電氣及/或實體耦接。在一些實施例中，該晶粒802可包括數個晶粒焊墊806，其可以包括一第一晶粒焊墊808、一第二晶粒焊墊810、一第三晶粒焊墊812、以及一第四晶粒焊墊814。該封裝803可以包括數個基板焊墊816，其可包括一第一基板焊墊818、一第二基板焊墊820、一第三基板焊墊822、以及一第四基板焊墊824。

[0053] 在一些實施例中，該晶粒802可與該封裝803電氣耦接，使用數條絕緣電線826把該等數個晶粒焊墊806電氣耦接該等數個基板焊墊816。如圖所示，一第一絕緣電線828可具有與該第一晶粒焊墊808耦接的一第一端和與該第一PCB焊墊818耦接的一第二端。一第二絕緣電線830可具有

與該第二晶粒焊墊810耦接的一第一端和與該第二PCB焊墊820耦接的一第二端。一第三絕緣電線832可具有與該第三晶粒焊墊812耦接的一第一端和與該第三PCB焊墊822耦接的一第二端。一第四絕緣電線834可具有與該第四晶粒焊墊814耦接的一第一端和與該第四PCB焊墊824耦接的一第二端。

[0054] 在一些實施例中，該等數條絕緣電線826和可藉由電線接合與該等數個晶粒焊墊806及該等數個PCB焊墊816耦接。在一些實施例中，該等絕緣電線826可被球形接合或楔形接合。如圖所示，該等數條絕緣電線826可沿著一集中區836做平行延伸。在一些實施例中，該等數條絕緣電線826可以是在該集中區域836中的一種帶狀組配置使得該第二絕緣電線830的一外表面可以與該第一絕緣電線828的一外表面以及該第三絕緣電線832的一外表面相接觸，且該第三絕緣電線832的該外表面可以與該第四絕緣電線834的一外表面相接觸。

[0055] 雖然該等數條絕緣電線826被示出在該集中區域836中接觸，但在一些實施例中，該等絕緣電線826可能並不彼此接觸，但可被安置成使得該第二絕緣電線830的一外表面被安置於與位在該集中區域836之一第一位置處該第一絕緣電線828之一外表面的距離小於該第二絕緣電線830之一外橫截面直徑，且該第二絕緣電線830的該外表面被安置於與位在該集中區域836之一第二位置處該第三絕緣電線832之一外表面的距離小於該第二絕緣電線830的該外橫

截面直徑。在各種實施例中，一粘合劑，諸如一種環氧樹脂基材料，可覆蓋在該集中區域836的至少一部份。

[0056]圖9示意性示地圖示出具有與一封裝基底耦接之集中絕緣電線之一示例IC封裝總成900的一側視圖，根據一些實施例。在一些實施例中，該IC封裝總成900可包括一或多個IC晶粒(以下簡稱「晶粒902」)，其可與一封裝903(有時稱爲一「封裝基板」)做電氣及/或實體耦接。在一些實施例中，在該封裝903可以與一PCB 904電氣耦接。在各種不同的實施例中，該封裝903可包括另一IC晶粒以一種覆晶組配安裝在該PCB 904上使得該晶粒902伴隨包括另一晶粒的封裝903以一種堆疊式晶片(COC)組配的方式被安裝在該PCB 904上。在一些實施例中，該封裝903可包含與該PCB 904電氣耦接的一盲孔912及/或該封裝總成可用數條電線與該PCB 904電氣耦接，該等數條電線可包括接合到在該封裝基板上之一基板焊墊916以及在該PCB 904上之一PCB焊墊918的一絕緣電線914。

[0057]在各種不同的實施例中，該晶粒902可與該封裝903耦接，使用具有第一端電線接合到在該晶粒上之數個晶粒焊墊以及第二端電線接合到在該封裝903上之數個基板焊墊的數條集中絕緣電線。如圖所示，該等數條絕緣電線可以包括絕緣電線906，該等數個晶粒焊墊可以包括晶粒焊墊908，以及該等數個基板焊墊可以包括基板焊墊910。在一些實施例中，該IC封裝總成900可以是在圖8中所示之該IC封裝總成800的一側視圖，具有對應晶粒802的該晶粒902；

對應於該封裝803的該封裝903；對應於該PCB 804的該PCB 904；對應於該第一絕緣電線828的該絕緣電線906；對應於該第一晶粒焊墊808的該晶粒焊墊908；以及對應於該第一PCB焊墊818的該PCB焊墊910。

[0058]圖10示意性示地圖示出一種用於製造IC封裝總成(例如，圖1、2、3、5、6、8、或9的該IC封裝總成100、200、300、500、600、800、或900)之方法1000的一流程圖，根據一些實施例。該方法1000可以與連結圖2-9所描述的配置和技術配合，反之亦然。

[0059]在方塊1002，一IC晶粒可被提供。例如，該IC晶粒可以是一晶粒諸如相對於圖1、2、3、5、6、8、或9的該IC晶粒102、該晶粒202、該晶粒302、該晶粒502、該晶粒602、該晶粒802、或該晶粒902。在一些實施例中，該提供的IC晶粒可能已經包括晶粒焊墊。然而，在各種實施例中，該程序1000可包括在該晶粒上形成晶粒焊墊。在一些實施例中，例如，該等晶粒焊墊可以以一種交錯的組配來被形成諸如針對圖3的該晶粒302或圖6的該晶粒602。

[0060]在方塊1004，一絕緣電線的一第一端可以被電線接合到在該IC晶粒上的一晶粒焊墊。在一判定方塊1006，可判定是否有額外的絕緣電線第一端將被電線接合到該IC晶粒。如果，在該判定方塊1006，判定有額外的絕緣電線第一端將被電線接合該IC晶粒，該程序1000可以返回到方塊1004，其中另一絕緣電線的一第一端可被電線接合到在該晶粒上的一晶粒焊墊。如果，在該判定方塊1006，判定

沒有額外的絕緣電線第一端將被電線接合到該IC晶粒，該程序1000可以繼續到方塊1008，其中具有一第一端可被電線接合到該晶粒之一絕緣電線的一第二端可被電線接合到在一印刷電路板(PCB)上的一焊墊。在一判定方塊1010，可判定是有否額外的絕緣電線第二端將被電線接合到該PCB。

[0061]如果，在該判定方塊101，判定有額外的絕緣電線第二端將被電線接合到該PCB，該程序1000可以返回到方塊1008，其中另一絕緣電線的一第二端可被電線接合到該PCB。在一些實施例中，該等絕緣電線的該等第二端可電線接合到一封裝基板而非接合到該該PCB。如果，在該判定方塊1010，判定沒有額外的絕緣電線第二端將被電線接合，該程序1000可以繼續到一方塊1012，其中該等絕緣電線可被集中在一起。在一些實施例中，該等絕緣電線可在電線接合之前或其同時被路由在一集中的組配中，而不是在電線接合之後把該等絕緣電線集中在一起。在一方塊1014，一粘合劑可被施加到該等集中絕緣電線。

[0062]本發明的實施例可被實現成使用任何合適硬體及/或軟體的系統以如所欲來組配。圖11示意性示地圖示出一運算裝置1100，其包含具有如本文所描述之集中絕緣電線之一種IC封裝總成1101(例如，圖1、2、3、5、6、8、或9之IC封裝總成100、200、300、500、600、800、900)，根據一些實施例。該IC封裝總成1101可以包括具有一雙層電介質結構的一種基板1104，諸如該電介質結構202。該基底

1104可以與一晶粒1102耦接，例如，其可以類似於相對於圖1、2、3、5、6、8、或9來描述的該IC晶粒102、該晶粒202、該晶粒302、該晶粒502、該晶粒602、該晶粒802、或該晶粒902。在一些實施例中，該晶粒1102可以包含該運算裝置1100的一處理器。在一些實施例中，「處理器」一詞可指任何的裝置或一裝置的一部分，其處理來自暫存器及/或記憶體之電子資料以轉換該電子資料成為可被儲存在暫存器及/或記憶體中其他的電子資料。在各種實施例中，該處理器可以包括一或多個處理核心。

[0063]在一些實施例中，至少一個通信晶片1106可被實體地和電氣地與該IC封裝總成1101耦接。在一些實施例中，該通信晶片1106可以是該IC封裝總成1101的一部分(例如，作為一額外的晶粒在IC封裝總成1101中增層上或或嵌入於其中)。在各種實施例中，該運算裝置1100可以包括一板諸如一印刷電路板(PCB)1142，其在一些實施例中可能是在一殼體1108中。在一些實施例中，該板可能是一母板。在一些實施例中，該IC封裝總成1101或該通信晶片1106可被設置在該PCB 1142上。在各種實施例中，該晶粒1102可被電線接合到該PCB 1142或該基板1104，使用針對圖1-10所描述的集中絕緣電線。在一些實施例中，該運算裝置1100之各種組件可以在不使用該PCB 1142的情況下彼此耦接。

[0064]取決於其應用，該運算裝置1100可包含會與或不會與該PCB 1142實體或電氣耦接的其他組件。這些其他的組件可包括，但不侷限於，依電性記憶體(例如，動態隨機

存取記憶體1109，也稱為「DRAM」、非依電性記憶體(例如，唯讀記憶體1110，也被稱為「ROM」、快閃記憶體1112、一輸入/輸出控制器1114、一數位信號處理器(圖中未示出)、一加密處理器(圖中未示出)、一圖形處理器1116、一或多個天線1118、一顯示器(圖中未示出)，一觸控螢幕顯示器1120、一觸控螢幕控制器1122、一電池1124、一音訊編碼解碼器(圖中未示出)、一視訊編碼解碼器(圖中未示出)、一晶片組(圖中未示出)、一功率放大器(圖中未示出)、一全球定位系統(「GPS」)裝置1128、一指南針1140、一加速度計(圖中未示出)、一陀螺儀(圖中未示出)、一揚聲器1132、一相機1134、或一大容量儲存裝置(諸如硬碟、一固態硬碟、光碟(CD)、數位多功能碟(DVD)、等等)(圖中未示出)。在一些實施例中，各種組件可以與其他組件整合以形成一系統單晶片(「SOC」)。在一些實施例中，一些組件，諸如DRAM 1109、可被嵌入在該IC封裝總成1101中。

[0065]該通信晶片1106可以啓用無線通信用於傳輸前往和來自該運算裝置1100的資料。「無線」一詞及其衍生詞可以用於描述電路、裝置、系統、方法、技術、通信通道、等等，其可以透過使用經調變的電磁輻射透過一種非固體介質來傳送資料。該詞並不暗示該等相關聯的裝置不包含任何電線，儘管在一些實施例中它們可能沒有。該通信晶片1106可以實現許多無線標準或協定之任一，包括但不侷限於國際電機和電子工程師學會(IEEE)標準包括WiGig、無線網路(IEEE 802.11系列)、IEEE 802.16標準(例如，IEEE

802.16-2005 Amendment)、長期演進(LTE)計劃伴隨任何的修正、更新、及/或修訂(例如,先進的LTE計劃,超行動寬頻(UMB)計劃(也被稱為「3GPP2」、等等)。IEEE 802.16相容的寬頻無線接取(BWA)網路通常被稱為WiMAX網路,代表全球互通微波存取的一首字語,其係用於通過該IEEE 802.16標準一致性和互通性測試之產品的一種認證標誌。該通信晶片1106可以根據全球行動通信系統(GSM)、通用封包無線服務技術(GPRS)、通用行動通信系統(UMTS)、高速封包存取(HSPA)、演進的HSPA(E-HSPA)、或LTE網路來操作。該通信晶片906可以根據增強型資料用於GSM演進(EDGE)、GSM EDGE無線電存取網路(GERAN)、通用地面無線電存取網路(UTRAN)、或演進的UTRAN(E-UTRAN)來進行操作。該通信晶片1106可根據分碼多重存取(CDMA)、分時多重存取(TDMA)、數位增強型無線電信(DECT)、演進資料最佳化(EV-DO)、其衍生物、以及被指定為3G、4G、5G、以及更高階之任何其他的無線協定。在其他實施例中,該通信晶片1106可以根據其他的無線協定來進行操作。

[0066]該運算裝置1100可包括數個通信晶片1106。例如,一第一通信晶片1106可以專用於短距離無線通信諸如WiGig、WiFi、以及藍牙而一第二通信晶片1106可專用於較長距離的無線通信諸如GPS、EDGE、GPRS、CDMA、WiMAX、LTE、EV-DO、和其他。

[0067]在各種實現方式中,該運算裝置1100可以是一膝上型電腦、一輕省筆電、一筆記型電腦、一超輕薄筆電、

一智慧型手機、一平板電腦、一個人數位助理(PDA)、一超行動PC、一行動電話、一桌上型電腦、一伺服器、一印表機、一掃描器、一監視器、一機上盒、一娛樂控制單元、一數位相機、一可攜式音樂播放器、或一數位錄影機。在一些實施例中，該運算裝置1100可以是一行動運算裝置。在進一步的實現方式中，該運算裝置1100可以是可處理資料之任何其他的電子裝置。

實例

[0068] 實例1可包括一種積體電路(IC)封裝總成，其包含：一IC晶粒；一第一絕緣電線，其具有一第一端在一第一晶粒焊墊處與該IC晶粒電線接合；一第二絕緣電線，其具有一外橫截面直徑及一第一端在一第二晶粒焊墊處與該IC晶粒電線接合；以及一第三絕緣電線，其具有一第一端在一第三晶粒焊墊處與該IC晶粒電線接合，其中：該等第一、第二、以及第三晶粒焊墊被設置在該IC晶粒上並彼此分開；該第二絕緣電線的一外表面被安置於與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；以及該第二絕緣電線的該外表面被安置於與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑。

[0069] 實例2可包括實例1的該技術主題，其中：該等第一、第二、以及第三絕緣電線沿著一集中區域做平行延伸；該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第三絕緣電線兩者；以及該第二絕緣電線

沿著該集中區域的至少一個部分接觸該第一絕緣電線及該第三絕緣電線兩者。

[0070] 實例3可包括實例2的該技術主題，其中該第二絕緣電線比該第一絕緣電線及該第三絕緣電線要短。

[0071] 實例4可包括實例2的該技術主題，其中該第一絕緣電線係一接地線以及該等第二和第三絕緣電線係一差分信號電線對。

[0072] 實例5可包括實例1的該技術主題，更包含一第四絕緣電線其具有一第一端在一第四晶粒焊墊處與該IC晶粒電線接合，其中：該等第一、第二、第三、以及第四絕緣電線沿著一集中區域做平行延伸；該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線；以及該第三絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第四絕緣電線兩者。

[0073] 實例6可包括實例5的該技術主題，其中：該等第一、第二、第三、以及第四晶粒焊墊在一第一方向上被間隔開；以及該等第一、第二、第三、以及第四晶粒焊墊中的至少一個相對於該等第一、第二、第三、以及第四晶粒焊墊之其他者中的至少一個在一第二方向上被間隔開。

[0074] 實例7可包括實例5的該技術主題，其中該等第一絕緣電線和第四絕緣電線係接地線以及該等第二和第三絕緣電線係一差分信號電線對。

[0075] 實例8可包括實例2-7之任一的該技術主題，其中該等第一、第二、以及第三絕緣電線中的至少一個長度小

於或等於700微米。

[0076] 實例9可包括實例2-7之任一的該技術主題，其更包含一封裝基板，其中：該第一絕緣電線包含一第二端在一第一基板焊墊處與該封裝基板電線接合；該第二絕緣電線包含一第二端在一第二基板焊墊處與該封裝基板電線接合；以及該第三絕緣電線包含一第二端在一第三基板焊墊處與該封裝基板電線接合。

[0077] 實例10可包括實例2-7之任一的該技術主題，其更包含一印刷電路板(PCB)，其中：該第一絕緣電線包含一第二端在一第一PCB焊墊處與該PCB電線接合；該第二絕緣電線包含一第二端在一第二PCB焊墊處與該PCB電線接合；以及該第三絕緣電線包含一第二端在一第三PCB焊墊處與該PCB電線接合。

[0078] 實例11可包括一種製造一積體電路(IC)封裝總成的方法，該方法包含：提供一IC晶粒；在一第一晶粒焊墊處把一第一絕緣電線的一第一端電線接合到該IC晶粒；在一第二晶粒焊墊處把一具有一外橫截面直徑之第二絕緣電線的一第一端電線接合到該IC晶粒；在一第三晶粒焊墊處把一第三絕緣電線的一第一端電線接合到該IC晶粒；以及沿著一集中區域把該等第一、第二、以及第三電線集中在一起，其中：該等第一、第二、以及第三焊墊被彼此分開；該第二絕緣電線的一外表面被安置於與沿著該集中區域中至少一部分之該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；以及該第二絕緣電線

的該外表面被安置於與沿著該集中區域中至少一部分之該第三絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑。

[0079] 實例12可包括實例11的技術主題，其中：該等第一、第二、以及第三絕緣電線沿著該集中區域做平行延伸；以及該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第三絕緣電線兩者。

[0080] 實例13可包括實例12的技術主題，其中該第一絕緣電線係一接地線以及該等第二和第三絕緣電線係一差分信號電線對。

[0081] 實例14可包括實例11的技術主題，更包含在一第四晶粒焊墊處把一第四絕緣電線的一第一端電線接合到該IC，其中：該等第一、第二、第三、以及第四絕緣電線沿著一集中區域做平行延伸；該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線；以及該第三絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第四絕緣電線兩者。

[0082] 實例15可包括實例14的技術主題，其中：該等第一、第二、第三、以及第四晶粒焊墊在一第一方向上被間隔開；以及該等第一、第二、第三、以及第四晶粒焊墊中的至少一個相對於該等第一、第二、第三、以及第四晶粒焊墊之其他者中的至少一個在一第二方向上被間隔開。

[0083] 實例16可包括實例14的技術主題，其中該等第一及第四絕緣電線係一接地線以及該等第二和第三絕緣電線

係一差分信號電線對。

[0084] 實例17可包括實例12-16之任一的該技術主題，其中該等第一、第二、以及第三絕緣電線中的至少一個長度小於或等於700微米。

[0085] 實例18可包括實例12-16之任一的該技術主題，其更包含：在一第一基板焊墊處把該第一絕緣電線的一第二端電線接合到一封裝基板；在一第二基板焊墊處把該第二絕緣電線的一第二端電線接合到一封裝基板；在一第三基板焊墊處把該第三絕緣電線的一第二端電線接合到一封裝基板。

[0086] 實例19可包括一運算裝置，其包含：一電路板；以及一與該電路板耦接的一種積體電路(IC)封裝總成，該IC封裝總成包含：一IC晶粒；一第一絕緣電線，其具有一第一端在一第一晶粒焊墊處與該IC晶粒電線接合；一第二絕緣電線，其具有一外橫截面直徑及一第一端在一第二晶粒焊墊處與該IC晶粒電線接合；以及一第三絕緣電線，其具有一第一端在一第三晶粒焊墊處與該IC晶粒電線接合，其中：該等第一、第二、以及第三晶粒焊墊被設置在該IC晶粒上並彼此分開；該第二絕緣電線的一外表面被安置於與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；以及該第二絕緣電線的該外表面被安置於與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑。

[0087] 實例20可包括實例19的該技術主題，其中：該第

一絕緣電線包括與該電路板電線接合的一第二端；該第二絕緣電線包括與該電路板電線接合的一第二端；以及該第三絕緣電線包括與該電路板電線接合的一第二端。

[0088] 實例21可包括實例20的該技術主題，其中：該等第一、第二、以及第三絕緣電線沿著一集中區域做平行延伸；該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第三絕緣電線兩者；以及該第二絕緣電線沿著該集中區域的至少一個部分接觸該第一絕緣電線及該第三絕緣電線兩者。

[0089] 實例22可包括實例20的該技術主題，其中該IC封裝總成更包含一第四絕緣電線其具有一第一端在一第四晶粒焊墊處與該IC晶粒電線接合，其中：該等第一、第二、第三、以及第四絕緣電線沿著一集中區域做平行延伸；該第一絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線；以及該第三絕緣電線沿著該集中區域的至少一個部分接觸該第二絕緣電線及該第四絕緣電線兩者。

[0090] 實例23可包括實例22的該技術主題，其中：該等第一、第二、第三、以及第四晶粒焊墊在一第一方向上被間隔開；以及該等第一、第二、第三、以及第四晶粒焊墊中的至少一個相對於該等第一、第二、第三、以及第四晶粒焊墊之其他者中的至少一個在一第二方向上被間隔開。

[0091] 實例24可包括實例19-23中之任一的該技術主題，其中該第一絕緣電線係一接地線；以及該等第二和第三絕緣電線係一差分信號電線對。

[0092] 實例25可以包括實例19-23中之任一項的技術主題，其中：該運算裝置係一行動運算裝置，其包含，與該電路板耦接之，一顯示器、一觸控螢幕顯示器、一觸控螢幕控制器、一電池、一全球定位系統裝置、一指南針、一揚聲器、或一相機。

[0093] 各種實施例可包括該等上述實施例之任何合適的組合，包含替代者(或)以結合形式(及)之上(例如，該「及」可以是「及/或」)所描述之實施例的實施例。此外，一些實施例可以包括一或多個製品(例如，非暫時性的電腦可讀取媒體)其具有指令儲存在其上，當被執行時會使得該等上述實施例之任一的行動產生。此外，一些實施例可包括具有用於執行該等上述實施例之該等各種操作之任何合適構件的設備或系統。

[0094] 在經圖示之實現方式的該等上述說明中，包括在摘要中所描述者，並不旨在窮舉或把本發明的該等實施例限制為所揭露之該等精確的形式。雖然在本文中具體實現方式和實例係以說明的目來描述，但如同相關領域的習知技藝者將體認到的，在本發明的範圍內進行各種等同的修改是有可能的。

【符號說明】

100、200、300、500、600、800、	104、204、304、504、604、804、
900...封裝總成	904...PCB
102、202、302、502、602、802、	106、208、306、506、606、806、
902、1102...晶粒	908...晶粒焊墊

108、308、508、608、808...第一晶粒焊墊	128、328、402、528、628、702、828...第一絕緣電線
109、310、510、610、810...第二晶粒焊墊	129、330、404、530、630、704、830...第二絕緣電線
110、312、512、612、812...第三晶粒焊墊	130、332、406、532、632、706、832...第三絕緣電線
111、314、814...第四晶粒焊墊	131、334、408、834...第四絕緣電線
112...第五晶粒焊墊	132...第五絕緣電線
113...第六晶粒模墊	133...第六絕緣電線
114...第七晶粒焊墊	134...第七絕緣電線
116、210、316、516、616、918...PCB焊墊	135...第八絕緣電線
118、318、518、618...第一PCB焊墊	136、137、336、536、636、836...集中區域
119、320、520、620...第二PCB焊墊	203、803、903...封裝
120、322、522、622...第三PCB焊墊	206、326、400、526、626、700、826、906、914...絕緣電線
121、324...第四PCB焊墊	410、412、414、416、708、710、712...接合電線芯
122...第五PCB焊墊	418、420、422、424、714、716、718...絕緣體塗層
123...第六PCB焊墊	426、720...第一位置
124...第七PCB焊墊	428、722...第二位置
126...第一組數條絕緣電線	430、724...第三位置
127...第二組數條絕緣電線	

816、910、916...基板焊墊	1110...ROM
818...第一基板焊墊	1112...快閃記憶體
820...第二基板焊墊	1114...I/O控制器
822...第三基板焊墊	1116...圖形處理器
824...第四基板焊墊	1118...天線
912...盲孔	1120...觸控螢幕顯示器
1000...程序	1122...觸控螢幕控制器
1002~1014...程序	1124...電池
1100...運算裝置	1128...GPS
1101...IC封裝總成	1132...揚聲器
1104...基板	1134...相機
1106...通信晶片	1140...指南針
1108...殼體	1142...印刷電路板
1109...DRAM	

申請專利範圍

1. 一種積體電路(IC)封裝總成，其包含：

一IC晶粒；

一第一絕緣電線，其具有在一第一晶粒焊墊處與該IC晶粒電線接合之一第一端；

一第二絕緣電線，其具有一外橫截面直徑，及在一第二晶粒焊墊處與該IC晶粒電線接合之一第一端；以及

一第三絕緣電線，其具有在一第三晶粒焊墊處與該IC晶粒電線接合之一第一端，其中：

該等第一、第二、及第三晶粒焊墊被設置在該IC晶粒上並且彼此分開；

該第二絕緣電線的一外表面被安置為與在一第一位置處該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；以及

該第二絕緣電線的該外表面被安置為與在一第二位置處該第三絕緣電線之一外表面的距離小於該第二絕緣電線的該外橫截面直徑，其中

該等第一、第二、及第三絕緣電線沿著一集中區域平行延伸，其中該第二絕緣電線比該第一絕緣電線及該第三絕緣電線更短，以及

其中該第一絕緣電線係一接地線且該等第二及第三絕緣電線係一差分信號電線對。

2. 如請求項1之IC封裝總成，其中：

該第一絕緣電線沿著該集中區域的至少一部分接觸該第二絕緣電線及該第三絕緣電線兩者；以及

該第二絕緣電線沿著該集中區域的至少一部分接觸該第一絕緣電線及該第三絕緣電線兩者。

3. 如請求項1之IC封裝總成，更包含一第四絕緣電線其具有在一第四晶粒焊墊處與該IC晶粒電線接合之一第一端，其中：

該等第一、第二、第三、及第四絕緣電線沿著一集中區域平行延伸；

該第一絕緣電線沿著該集中區域的至少一部分接觸該第二絕緣電線；以及

該第三絕緣電線沿著該集中區域的至少一部分接觸該第二絕緣電線及該第四絕緣電線兩者。

4. 如請求項3之IC封裝總成，其中：

該等第一、第二、第三、及第四晶粒焊墊在一第一方向上被間隔開；以及

該等第一、第二、第三、及第四晶粒焊墊中的至少一個相對於該等第一、第二、第三、及第四晶粒焊墊之其他者中的至少一個在一第二方向上被間隔開。

5. 如請求項3之IC封裝總成，其中該等第一及第四絕緣電線係接地線且該等第二及第三絕緣電線係一差分信號電線對。

6. 如請求項2之IC封裝總成，其中該等第一、第二、及第三絕緣電線中的至少一個長度係小於或等於700微米。

7. 如請求項2之IC封裝總成，其更包含一封裝基板，其中：

該第一絕緣電線包括在一第一基板焊墊處與該封裝基板電線接合之一第二端；

該第二絕緣電線包括在一第二基板焊墊處與該封裝基板電線接合之一第二端；以及

該第三絕緣電線包括在一第三基板焊墊處與該封裝基板電線接合之一第二端。

8. 如請求項2之IC封裝總成，其更包含一印刷電路板(PCB)，其中：

該第一絕緣電線包括在一第一PCB焊墊處與該PCB電線接合之一第二端；

該第二絕緣電線包括在一第二PCB焊墊處與該PCB電線接合之一第二端；以及

該第三絕緣電線包括在一第三PCB焊墊處與該PCB電線接合之一第二端。

9. 一種製造一積體電路(IC)封裝總成的方法，該方法包含：

提供一IC晶粒；

將一第一絕緣電線的一第一端在一第一焊墊處電線接合到該IC晶粒；

將一具有一外橫截面直徑之第二絕緣電線的一第一端在一第二焊墊處電線接合到該IC晶粒；

將一第三絕緣電線的一第一端在一第三焊墊處電線接合到該IC晶粒；

將該等第一、第二、及第三電線集中在一起以沿著一集中區域平行延伸，其中：

該等第一、第二、及第三焊墊被彼此分開；

該第二絕緣電線的一外表面被安置為與沿著該集中區域之至少一部分的該第一絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；

該第二絕緣電線的該外表面被安置為與沿著該集中區域之至少一部分的該第三絕緣電線之一外表面的距離小於該第二絕緣電線之該外橫截面直徑；

該第二絕緣電線比該第一絕緣電線及該第三絕緣電線更短，以及

該第一絕緣電線係一接地線且該等第二及第三絕緣電線係一差分信號電線對。

10. 如請求項9之製造一IC封裝總成的方法，其中：

該第一絕緣電線沿著該集中區域的至少一部分接觸該第二絕緣電線及該第三絕緣電線兩者。

11. 如請求項9之製造一IC封裝總成的方法，更包含在一第四晶粒焊墊處將一第四絕緣電線的一第一端電線接合到該IC，其中：

該等第一、第二、第三、及第四絕緣電線沿著一集中區域平行延伸；

該第一絕緣電線沿著該集中區域的至少一部分接觸該第二絕緣電線；以及

該第三絕緣電線沿著該集中區域的至少一部分接

觸該第二絕緣電線及該第四絕緣電線兩者。

12. 如請求項9之製造一IC封裝總成的方法，其中該等第一、第二、及第三絕緣電線中的至少一個長度係小於或等於700微米。

13. 一種運算裝置，其包含：

一電路板；以及

依照請求項1至8之任一項之一積體電路(IC)封裝總成，其與該電路板耦接。

14. 如請求項13之運算裝置，其中：

該第一絕緣電線包括與該電路板電線接合的一第一端；

該第二絕緣電線包括與該電路板電線接合的一第二端；

該第三絕緣電線包括與該電路板電線接合的一第二端。

15. 如請求項13之運算裝置，其中：

該運算裝置係一行動運算裝置，其包括與該電路板耦接之一顯示器、一觸控螢幕顯示器、一觸控螢幕控制器、一電池、一全球定位系統裝置、一指南針、一揚聲器、或一相機。

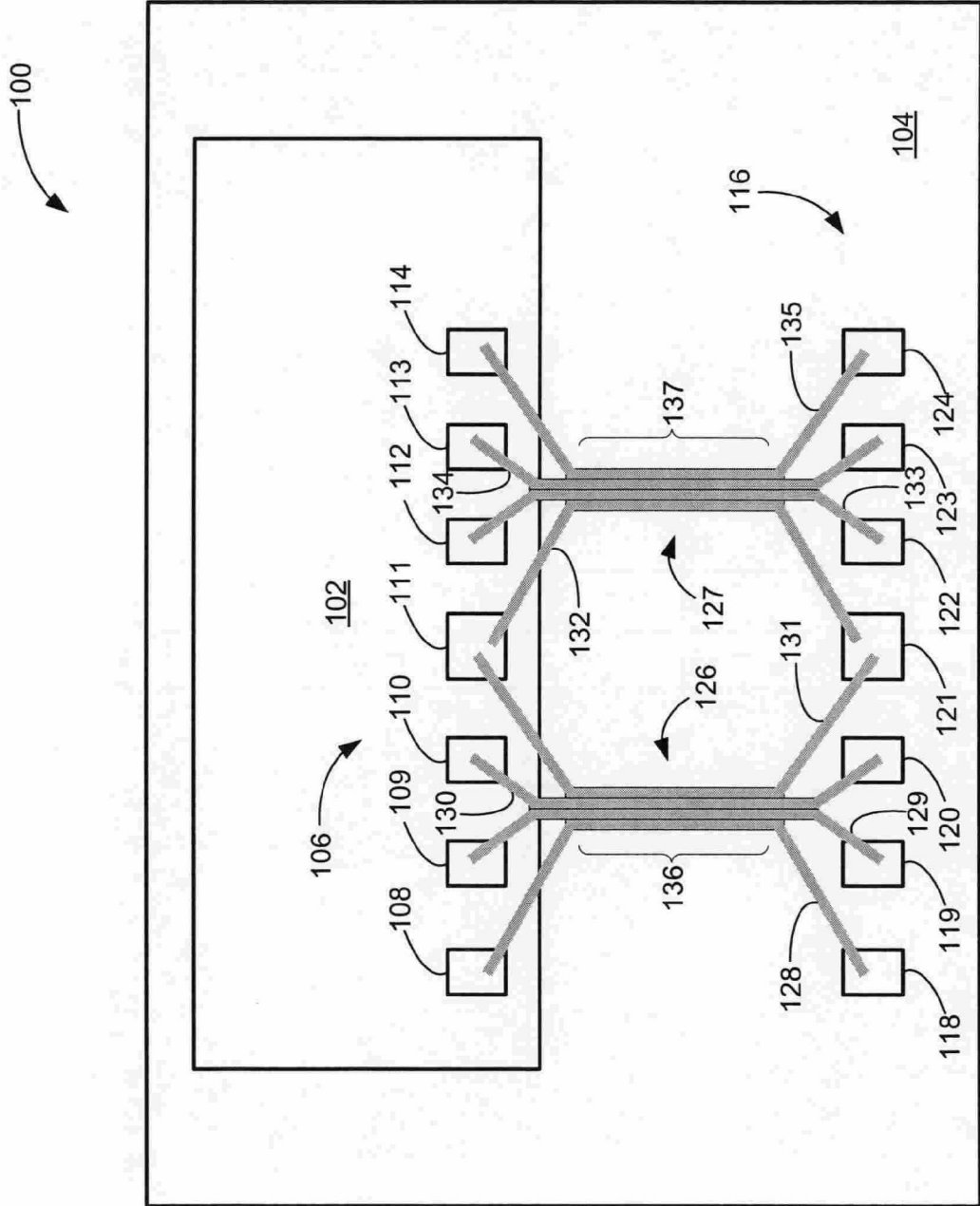


圖1

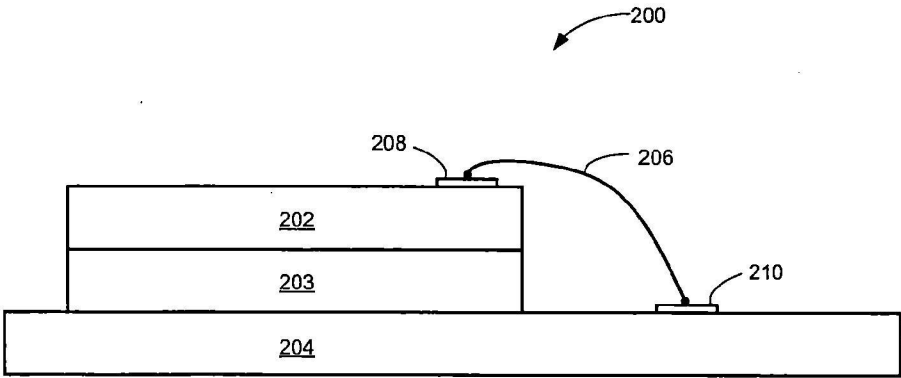


圖2

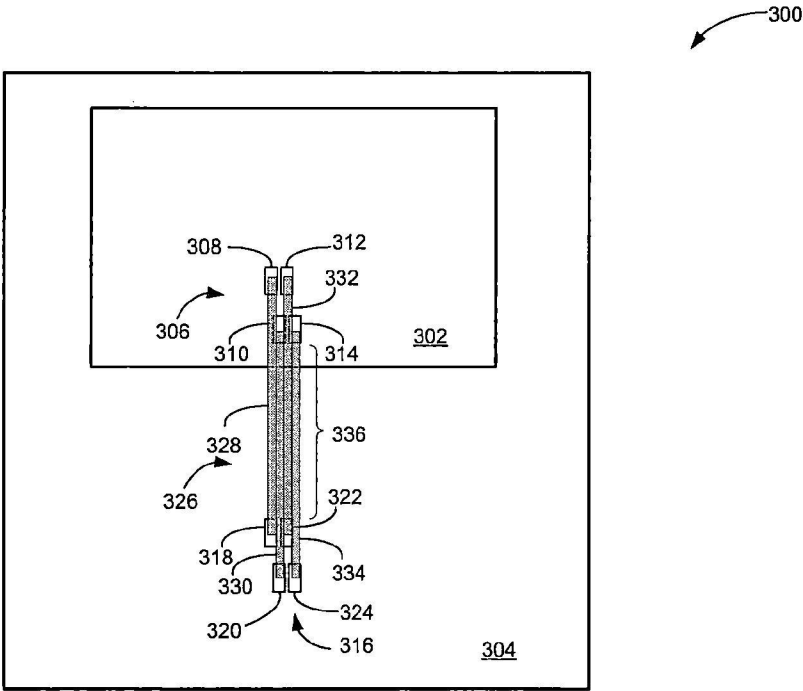


圖3

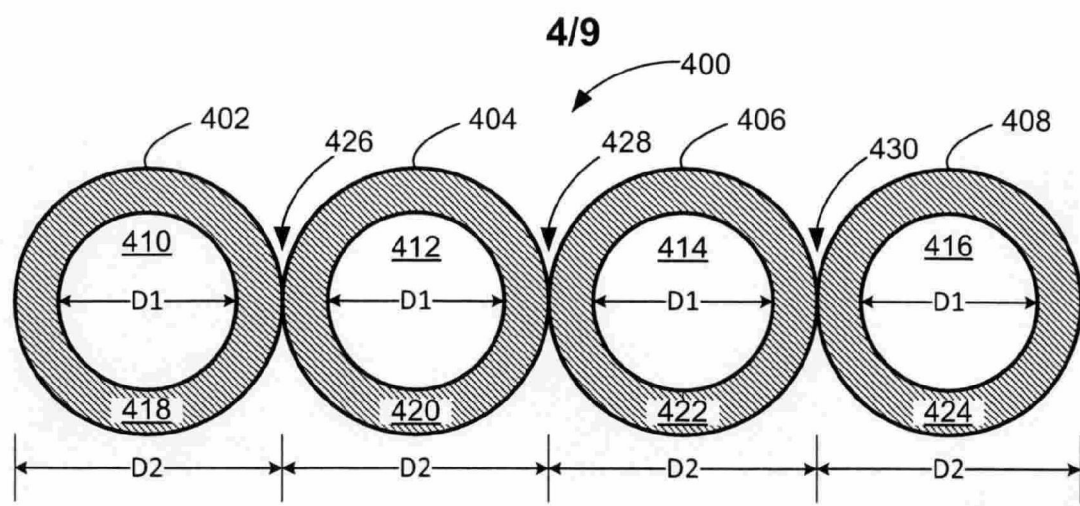


圖4

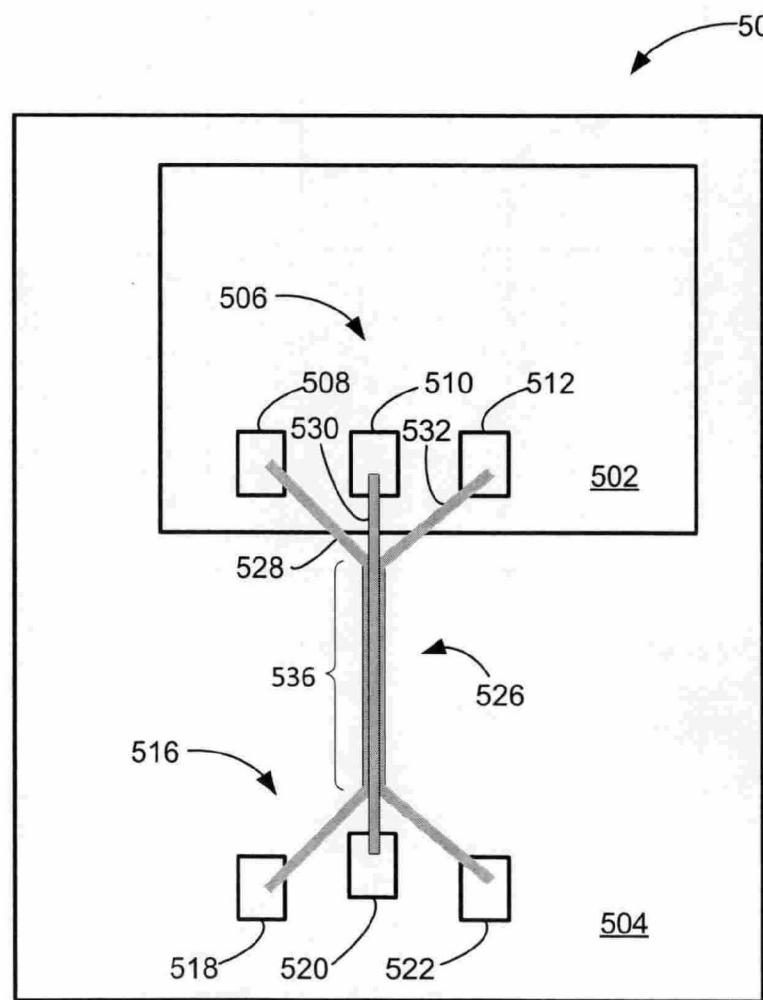


圖5

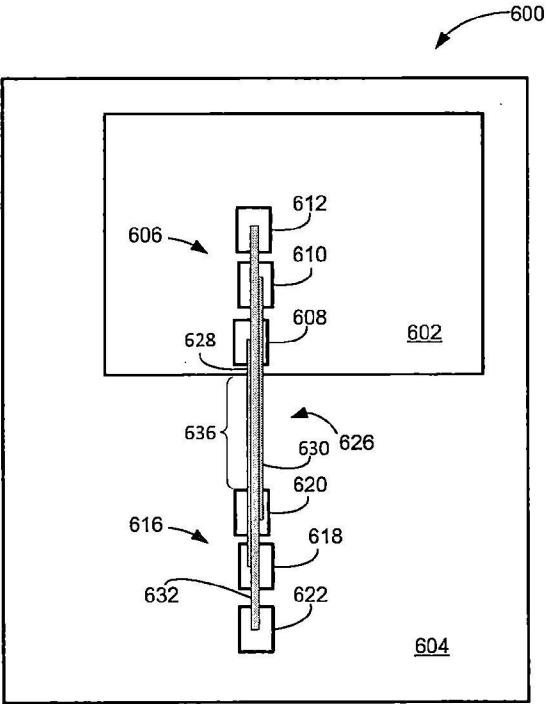


圖6

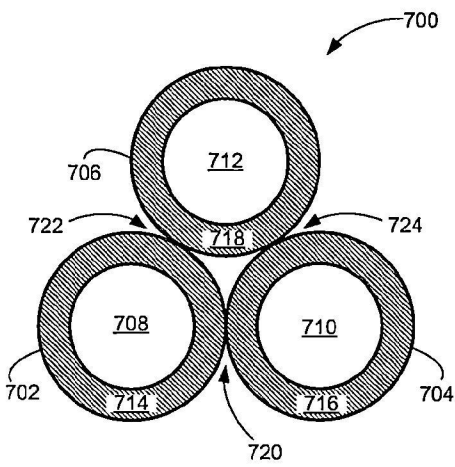


圖7

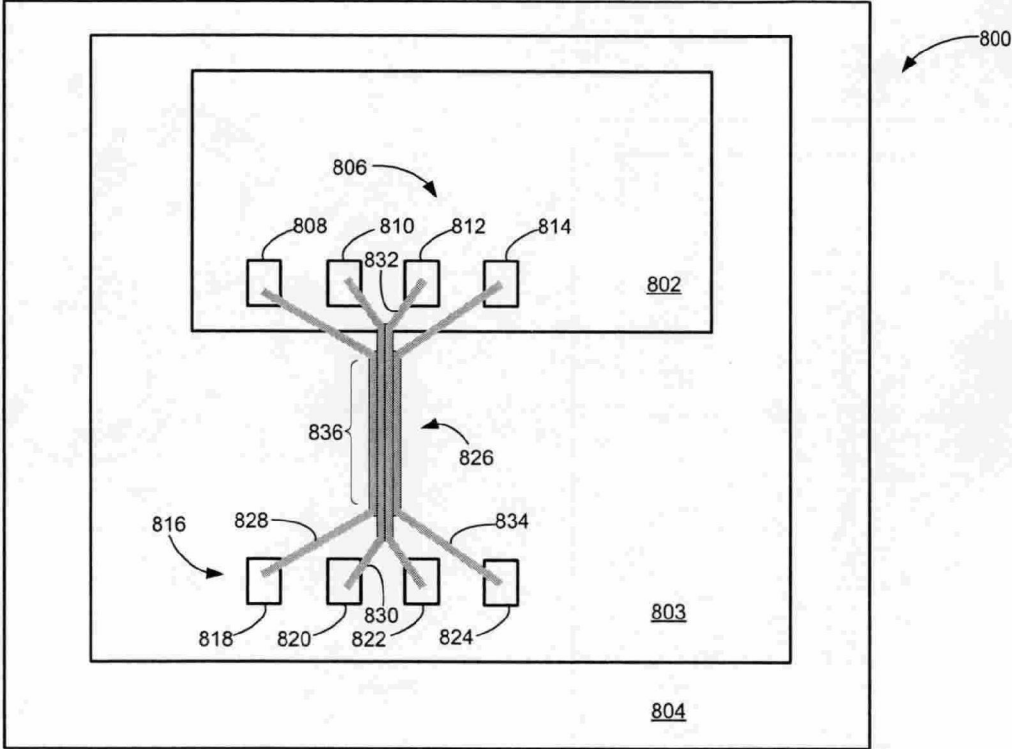


圖8

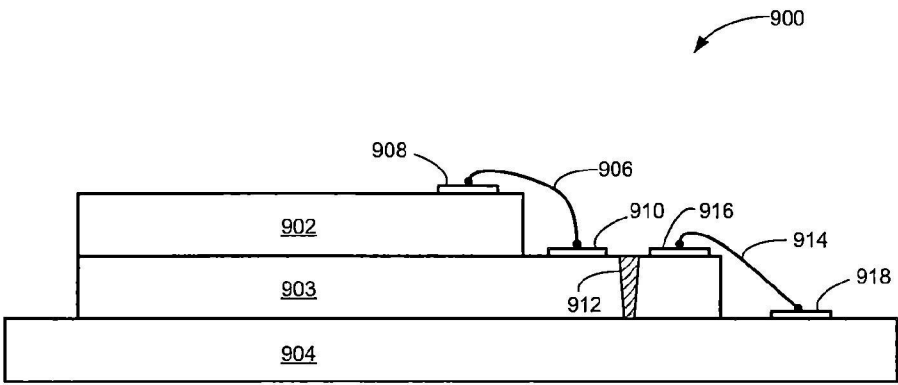


圖9

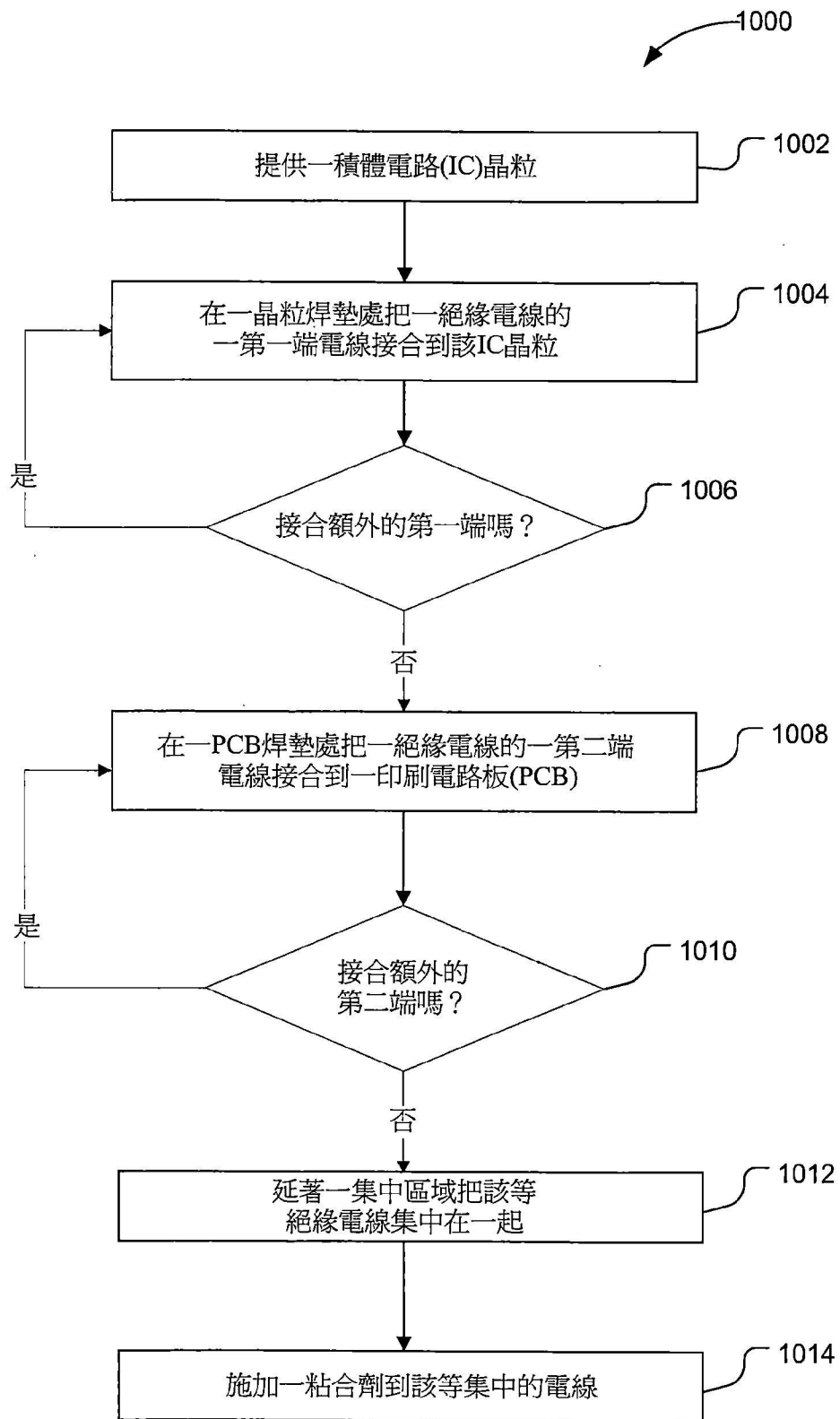


圖10

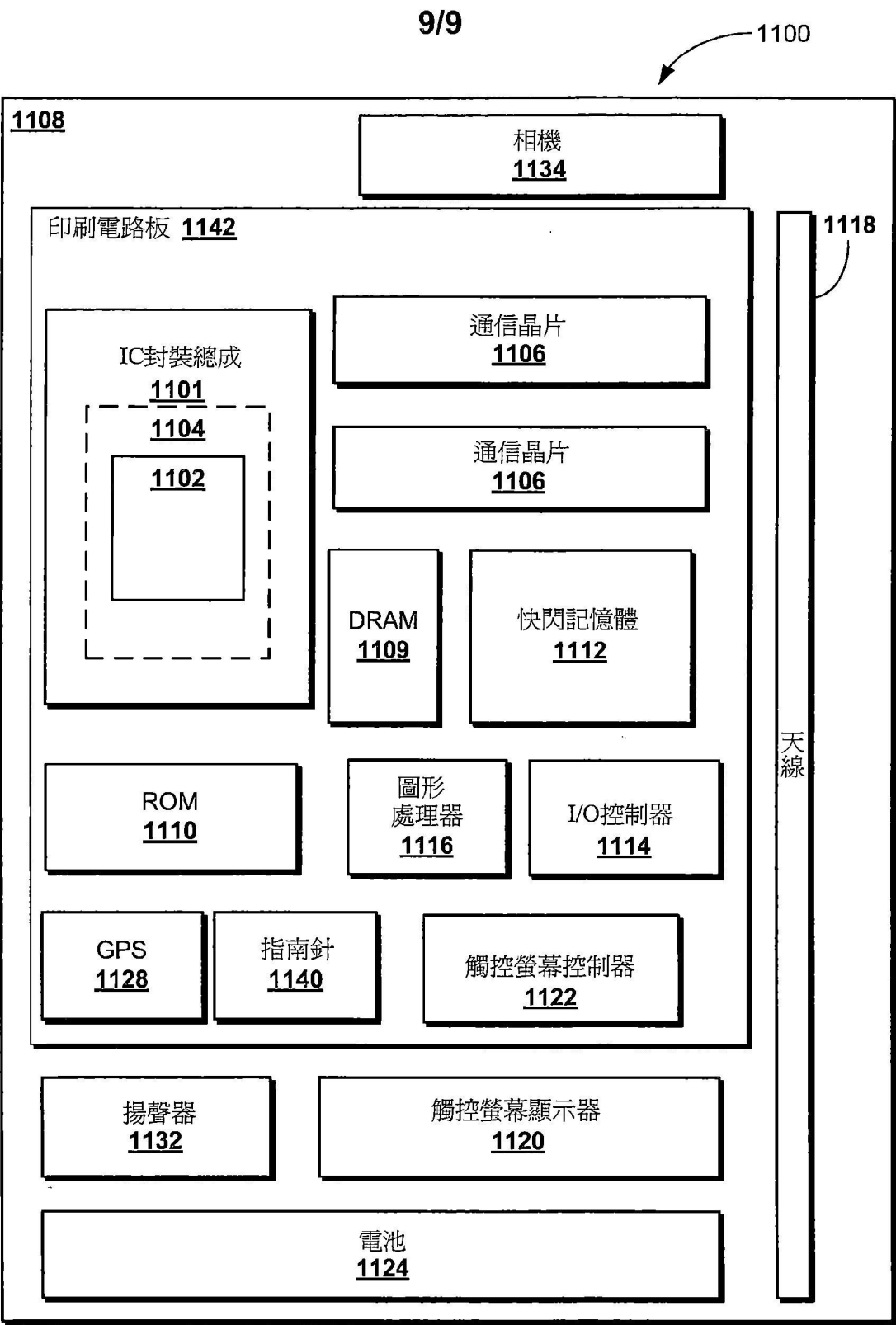


圖11