





利便性または信頼性に優れた新規な表示装置を提供する。タッチセンサの機能を有する第1の表示素子と、第1の表示素子と電氣的に接続される第1の導電膜と、第1の導電膜と重なる領域を備える第2の導電膜と、第2の導電膜と第1の導電膜の間に挟まれる領域を備える第1の絶縁膜と、第2の導電膜と電氣的に接続される画素回路と、画素回路と電氣的に接続される第2の表示素子と、を含み、第1の絶縁膜は開口部を備え、第2の導電膜は第1の導電膜と開口部で電氣的に接続される構成に想到した。

## 明細書

## 発明の名称

## 表示装置

## 技術分野

[0001]

本発明の一態様は、入力装置に関する。本発明の一態様は、表示装置に関する。本発明の一態様は、入出力装置に関する。本発明の一態様は、タッチパネルに関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様は、物、方法、又は、製造方法に関する。本発明の一態様は、プロセス、マシン、マニュファクチャ、又は、組成物（コンポジション・オブ・マター）に関する。そのため、より具体的に本明細書等で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、入出力装置、それらの駆動方法、又は、それらの製造方法、を一例として挙げることができる。

[0003]

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。撮像装置、表示装置、液晶表示装置、発光装置、入力装置、入出力装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は、半導体装置を有している場合がある。

## 背景技術

[0004]

近年、位置入力手段としてタッチセンサを搭載した表示装置（または表示モジュール）が実用化されている。タッチセンサを搭載した表示装置（または表示モジュール）は、タッチパネル、またはタッチスクリーンなどと呼ばれている場合がある（以下、これを単に「タッチパネル」とも呼ぶ場合がある）。なお、表示装置を有しておらず、タッチセンサのみで構成されている部材に対して、そのような部材のことをタッチパネルと呼ぶ場合もある。または、タッチセンサを搭載した表示装置は、タッチセンサ付表示装置、タッチセンサ内蔵型表示装置、表示装置付タッチパネル、または、表示モジュール、などとも呼ばれる場合がある。または、タッチセンサを搭載した表示装置は、単に、表示装置と呼ばれる場合もある。また、表示装置の内部にタッチセンサが組み込まれている場合には、インセル型タッチセンサ、インセル型タッチパネル（またはインセル型タッチセンサ付表示装置）、オンセル型タッチセンサ、または、オンセル型タッチパネル（またはオンセル型タッチセンサ付表示装置）などとも呼ばれる場合がある。または、表示装置の内部にタッチセンサが組み込まれている表示装置は、単に、表示装置と呼ばれる場合もある。インセル型タッチセンサは、例えば、液晶素子で用いられる電極をタッチセンサ用の電極としても用いているものである。一方、オンセル型タッチセンサは、例えば、対向基板の上側（表示素子が設けられていない面側）に、タッチセンサ用の電極が形成されているものである。例えば、これらのタッチパネルなどを備える携帯情報端末としては、スマートフォン、タブレット端末などがある。

[0005]

表示装置の一つとして、液晶素子を備える液晶表示装置がある。例えば、画素電極をマトリクス状に配置し、画素電極の各々に接続するスイッチング素子としてトランジスタを用いたアクティブマトリクス型液晶表示装置が注目を集めている。

[0006]

例えば、画素電極の各々に接続するスイッチング素子として、金属酸化物をチャネル形成領域とするトランジスタを用いるアクティブマトリクス型液晶表示装置が知られている(特許文献1及び特許文献2)。

[0007]

また特許文献3乃至7には、液晶素子が適用されたタッチパネルが記載されている。

[先行技術文献]

[特許文献]

[0008]

[特許文献1] 特開2007-123861号公報

[特許文献2] 特開2007-96055号公報

[特許文献3] 特開2011-197685号公報

[特許文献4] 特開2014-44537号公報

[特許文献5] 特開2014-178847号公報

[特許文献6] 米国特許第7920129号明細書

[特許文献7] 米国特許出願公開第2013/0328812号明細書

発明の概要

発明が解決しようとする課題

[0009]

表示パネル(表示装置、または、表示モジュール)に、ユーザーインターフェースとして画面に指やスタイラス等で触れることで入力する機能を付加したタッチパネルが望まれている。

[0010]

また、タッチパネルが適用された電子機器の薄型化、軽量化が求められている。そのため、タッチパネル自体の薄型化、軽量化が求められている。

[0011]

例えば、タッチパネルは、表示パネルの視認側(表示面側)、つまり、人の指やペンが触る側にタッチセンサを設ける構成とすることができる。

[0012]

例えばタッチパネル(または表示モジュール)の構成として、表示パネルの表示面側にタッチセンサを有する基板を貼り付ける構成とすることができる。つまり、タッチパネル(または表示モジュール)の構成として、表示パネルとタッチセンサとが別々の部品として構成されており、表示パネルとタッチセンサと貼り合わせるような構成とすることができる。しかしながら、このような構成の場合、表示パネル用の基板とは別に、タッチセンサ用の基板が必要であるため、タッチパネル(または表示モジュール)の厚さを薄くできない、部品点数が多くなる、などの問題があった。

[0013]

本発明の一態様は、厚さの薄いタッチパネル(またはタッチセンサ付表示装置)などを提供するこ

とを課題の一とする。または、構成が簡素化したタッチパネル（またはタッチセンサ付表示装置）などを提供することを課題の一とする。または、電子機器に組み込みやすいタッチパネル（またはタッチセンサ付表示装置）などを提供することを課題の一とする。または、部品点数の少ないタッチパネル（またはタッチセンサ付表示装置）などを提供することを課題の一とする。または、軽量のタッチパネル（またはタッチセンサ付表示装置）などを提供することを課題の一とする。

[0014]

または、新規な入力装置を提供することを課題の一とする。または、新規な入出力装置を提供することを課題の一とする。または、新規な表示装置を提供することを課題の一とする。なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0015]

(1) 本発明の一態様は、信号線と、画素と、タッチセンサを有する表示装置である。

[0016]

画素は信号線と電氣的に接続され、画素は第1の表示素子と、第1の導電膜と、第2の導電膜と、2の絶縁膜と、画素回路と、第2の表示素子と、を有する。

[0017]

第1の導電膜は第1の表示素子と電氣的に接続され、第2の導電膜は第1の導電膜と重なる領域を備え、第1の絶縁膜は第2の導電膜と第1の導電膜の間に挟まれる領域を備え、画素回路は第2の導電膜と電氣的に接続され、第2の表示素子は画素回路と電氣的に接続される。

[0018]

第1の絶縁膜は開口部を備え、第2の導電膜は開口部において第1の導電膜と電氣的に接続され、画素回路は信号線と電氣的に接続される。

[0019]

(2) また、本発明の一態様は、上記画素回路がスイッチを備える上記の表示パネルである。スイッチはトランジスタを含み、トランジスタは、酸化物半導体を含む。

[0020]

(3) また、本発明の一態様は、上記第2の表示素子が第1の表示素子が表示をする方向と同一の方向に表示をする機能を備える、上記の表示装置である。

[0021]

(4) また、本発明の一態様は、上記第2の表示素子が第1の表示素子が表示をする領域に囲まれた領域に表示をする機能を備える、上記の表示装置である。

[0022]

(5) また、本発明の一態様は、上記第1の表示素子が反射膜と、反射する光の強さを制御する機能と、を有する上記の表示装置である。

[0023]

(6) また、本発明の一態様は、上記第1の表示素子はタッチセンサとしての機能を有する、上記の

表示装置である。

[0024]

反射膜は入射する光を反射する機能を備え、反射膜は開口部を備える。第2の表示素子は、開口部に向けて光を射出する機能を有する。

[0025]

(7) また、本発明の一態様は、上記画素と、一群の複数の画素と、他の一群の複数の画素と、走査線と、を有する上記の表示装置である。

[0026]

一群の複数の画素は上記画素を含み、行方向に配設される。他の一群の複数の画素は上記画素を含み、行方向と交差する列方向に配設される。

[0027]

走査線は行方向に配設される複数の画素と電氣的に接続される。

[0028]

列方向に配設される他の一群の複数の画素は、信号線と電氣的に接続される。

[0029]

一の画素の行方向または列方向に隣接する他の画素は、一の画素に対する開口部の配置と異なるように他の画素に配置された開口部を備える。

[0030]

上記本発明の一態様の表示装置は、第1の表示素子と、第1の表示素子と電氣的に接続される第1の導電膜と、第1の導電膜と重なる領域を備える第2の導電膜と、第2の導電膜と第1の導電膜の間に挟まれる領域を備える第1の絶縁膜と、第1の導電膜と第1の絶縁膜の間に挟まれる領域を備え、第2の導電膜と電氣的に接続される画素回路と、画素回路と電氣的に接続される第2の表示素子と、を含み、第1の絶縁膜は開口部を備え、第2の導電膜は第1の導電膜と開口部で電氣的に接続される。

[0031]

これにより、例えば同一の工程を用いて形成することができる画素回路を用いて、第1の表示素子と、第1の表示素子とは異なる方法を用いて表示をする第2の表示素子と、を駆動することができる。

[0032]

また、第1の表示素子は、タッチセンサとしての機能を有する前述の表示装置も、本発明の一態様である。その結果、利便性または信頼性に優れた新規な表示装置を提供することができる。

#### 発明の効果

[0033]

本発明の一態様によれば、厚さの薄い表示装置（またはタッチセンサ付表示装置）などを提供できる。または、構成が簡素化した表示装置（またはタッチセンサ付表示装置）などを提供できる。または、電子機器に組み込みやすい表示装置（またはタッチセンサ付表示装置）などを提供できる。または、部品点数の少ない表示装置（またはタッチセンサ付表示装置）などを提供できる。または、軽量な表示装置（またはタッチセンサ付表示装置）などを提供できる。

[0034]

または、新規な入力装置を提供できる。または、新規な入出力装置を提供できる。または、新規なタッチパネルを提供できる。なお、これらの効果の記載は、他の効果の存在を妨げるものではない。

なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

#### 図面の簡単な説明

[0035]

[図1] 実施の形態に係る、表示装置のブロック図及びタイミングチャート図。

[図2] 実施の形態に係る、表示装置を備える画素を説明する図。

[図3] 実施の形態に係る、表示装置を備える画素を説明する図。

[図4] 実施の形態に係る、表示装置及び画素の動作を説明する図。

[図5] 実施の形態に係る、表示装置の画素回路を示す図。

[図6] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図7] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図8] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図9] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図10] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図11] 実施の形態に係る、表示装置の構成を説明する図。

[図12] 実施の形態に係る、表示装置の構成を説明する図。

[図13] 実施の形態に係る、表示装置の構成を説明する図。

[図14] 実施の形態に係る、表示装置の構成を説明する斜視図。

[図15] 実施の形態に係る、表示装置の構成を説明する図。

[図16] 実施の形態に係る、表示装置の構成を説明する図。

[図17] 実施の形態に係る、表示装置の構造を示す断面の模式図。

[図18] 実施の形態に係る、表示装置のブロック図。

[図19] 実施の形態に係る、表示装置の画素を説明する図。

[図20] 実施の形態に係る、表示装置の画素を説明する図。

[図21] 実施の形態に係る、表示装置が有する液晶素子の電気光学特性を示す図。

[図22] 実施の形態に係る、表示装置を用いた電子機器の図。

[図23] 実施の形態に係る、表示装置を用いた電子機器の図。

[図24] 実施の形態に係る、表示装置の構成を説明する図。

[図25] 実施の形態に係る、表示装置の構成を説明する図。

#### 発明を実施するための形態

[0036]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0037]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、

ハッチパターンを同じくし、特に符号を付さない場合がある。

[0038]

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

[0039]

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではない。

[0040]

なお、「膜」という言葉と、「層」という言葉とは、互いに入れ替えることが可能である場合がある。例えば、「導電層」という用語を、「導電膜」という用語に変更することや、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

[0041]

(実施の形態1)

本実施の形態では、本発明の一態様の入力装置または入出力装置の駆動方法、モード、及び構成例の説明を行い、さらに前述の入力装置、入出力装置の駆動方法、モードを適用した表示装置についての説明を、図面を参照して行う。

[0042]

[センサの検知方法の例]

図1(A)は、相互容量方式のタッチセンサの構成を示すブロック図である。図1(A)では、パルス電圧出力回路601、電流検出回路602を示している。なお図1(A)では、一例として、パルス電圧が与えられる電極621をX1-X6の6本の配線、電流の変化を検知する電極622をY1-Y6の6本の配線として示している。なお、電極の数は、これに限定されない。また図1(A)は、電極621および電極622が重畳すること、または、電極621および電極622が近接して配置されることで形成される容量603を図示している。なお、電極621と電極622とはその機能を互いに置き換えてもよい。または、パルス電圧出力回路601と電流検出回路602とは、互いに置き換えてもよい。

[0043]

パルス電圧出力回路601は、一例としては、X1-X6の配線に順にパルスを印加するための回路である。X1-X6の配線にパルス電圧が印加されることで、容量603を形成する電極621および電極622の間の電界に、変化が生じる。そしてパルス電圧によって容量603に電流が流れる。このとき、指やペンなどが近傍に存在するかどうかに応じて、この電極間に生じる電界が、指やペンなどのタッチによる遮蔽等により変化する。つまり、指やペンなどのタッチなどにより、容量603の容量値が変化する。その結果、パルス電圧によって容量603に流れる電流の大きさが変化する。このように、指やペンなどのタッチなどにより、容量値に変化を生じさせることを利用して、被検知体の近接、または接触を検出することができる。

[0044]

電流検出回路602は、容量603での容量値の変化による、Y1-Y6の配線での電流の変化を検出するための回路である。Y1-Y6の配線では、被検知体の近接、または接触がないと検出される電流値に変化はないが、検出する被検知体の近接、または接触により容量値が減少する場合には電

流値が減少する変化を検出する。なお電流の検出は、電流量の総和を検出してもよい。その場合には、積分回路等を用いて検出を行えばよい。または、電流のピーク値を検出してもよい。その場合には、電流を電圧に変換して、電圧値のピーク値を検出してもよい。

[0045]

次いで図1(B)には、図1(A)で示す相互容量方式のタッチセンサにおける入出力波形のタイミングチャートを示す。図1(B)では、1フレーム期間で各行列での被検知体の検出を行うものとする。また図1(B)では、被検知体を検出しない場合(非タッチ)と被検知体を検出する場合(タッチ)との2つの場合について示している。なおY1-Y6の配線については、検出される電流値に対応する電圧値とした波形を示している。なお、表示パネルにおいても、表示動作が行われている。この表示動作のタイミングと、タッチセンサのタイミングとは、同期させて動作することが望ましい。なお、図1(B)では、表示動作とは同期させていない場合の例を示す。

[0046]

X1-X6の配線には、順にパルス電圧が与えられ、該パルス電圧にしたがってY1-Y6の配線での波形が変化する。被検知体の近接または接触がない場合には、X1-X6の配線の電圧の変化に応じてY1-Y6の波形が一様に変化する。一方、被検知体が近接または接触する箇所では、電流値が減少するため、これに対応する電圧値の波形も変化する。

[0047]

このように、容量値の変化を検出することにより、被検知体の近接または接触を検知することができる。なお、指やペンなどの被検知体は、タッチセンサやタッチパネルに接触せず、近接した場合でも、信号が検出される場合がある。

[0048]

なお、図1(B)において、X1-X6の配線には、順にパルス電圧が与えられた場合の例を示したが、本発明の一態様は、これに限定されない。例えば、複数の配線に同時にパルス電圧を与えてもよい。例えば、まず、X1乃至X3の配線にパルス電圧を与える。次に、X2乃至X4の配線にパルス電圧を与える。その次に、X3乃至X5の配線にパルス電圧を与える。このように、複数の配線に同時にパルス電圧を与えてもよい。そして、読み取った信号を演算処理することにより、センサの感度を高めることができる。

[0049]

またパルス電圧出力回路601及び電流検出回路602は、一例としては、1つのICの中に形成されていることが好ましい。該ICは、例えばタッチパネルに実装されること、若しくは電子機器の筐体内の基板に実装されることが好ましい。また可撓性を有するタッチパネルとする場合には、曲げた部分では寄生容量が増大し、ノイズの影響が大きくなってしまう恐れがあるため、ノイズの影響を受けにくい駆動方法が適用されたICを用いることが好ましい。例えばシグナルーノイズ比(S/N比)を高める駆動方法が適用されたICを用いることが好ましい。

[0050]

なお、インセル型タッチセンサの場合には、表示部を駆動するための回路が設けられている。例えば、その回路は、ゲート線駆動回路、ソース線駆動回路などである。これらの回路も、ICの中に形成されている場合がある。よって、パルス電圧出力回路601または電流検出回路602の少なくとも一つと、ゲート線駆動回路またはソース線駆動回路の少なくとも一つとが、1つのICの中に形成

されていてもよい。例えば、ソース線駆動回路は、駆動周波数が高いため、ＩＣの中に形成される場合が多い。また、電流検出回路６０２は、オペアンプなどが必要となる場合があるため、ＩＣの中に形成される場合が多い。したがって、ソース線駆動回路と電流検出回路６０２とが、１つのＩＣの中に形成されていてもよい。この場合には、ゲート線駆動回路およびパルス電圧出力回路６０１は、画素が形成されている基板上に、画素と一緒に形成されていてもよい。または、ソース線駆動回路と電流検出回路６０２とパルス電圧出力回路６０１とが、１つのＩＣの中に形成されていてもよい。

[００５１]

また、図１（Ａ）ではタッチセンサとして配線の交差部に容量６０３のみを設けるパッシブマトリクス型のタッチセンサの構成を示したが、トランジスタと容量とを備えたアクティブマトリクス型のタッチセンサとしてもよい。

[００５２]

なお、図１においては、相互容量方式の場合の駆動方法について述べたが、本発明の一態様は、これに限定されない。例えば、自己容量方式を用いてもよい。その場合には、パルス電圧出力回路６０１は、電流を検出する機能も有することとなる。同様に、電流検出回路６０２も、パルス電圧を出力する機能を有することとなる。または、状況に応じて、相互容量方式と自己容量方式とを切り替えて動作させてもよい。

[００５３]

[インセル型のタッチセンサの構成例]

ここでは、表示素子やトランジスタ等が設けられる基板（以下、素子基板とも記す）上に、タッチセンサを構成する一対の電極のうちの少なくとも一つを配置する例について説明する。

[００５４]

以下では、複数の画素を有する表示部にタッチセンサを組み込んだインセル型の構成例について説明する。ここでは、画素に設けられる表示素子として、液晶素子を適用した例を示す。ただし、本発明の一態様は、これに限定されず、様々な表示素子を適用することができる。

[００５５]

図２（Ａ）は、本構成例で例示するインセル型のタッチセンサを組み込んだ表示装置の表示部に設けられる画素回路の一部における等価回路図である。

[００５６]

一つの画素は少なくともトランジスタ６３と液晶素子６４を有する。なお、画素は、さらに、保持容量を有する場合もある。またトランジスタ６３のゲートに配線６１が、ソースまたはドレインの一方には配線６２が、それぞれ電氣的に接続されている。

[００５７]

画素回路は、Ｘ方向に延在する複数の配線（例えば、配線７２\_\_１、配線７２\_\_２）と、Ｙ方向に延在する複数の配線（例えば、配線７１\_\_１、配線７１\_\_２）を有し、これらは互いに交差して設けられている。そして、配線の間に容量が形成される。

[００５８]

また、一例としては、画素回路に設けられる画素のうち、一部の隣接する複数の画素は、それぞれに設けられる液晶素子の一方の電極が電氣的に接続され、一つのブロックを形成する。ここで、例えば、Ｙ方向に延在するライン状の複数のブロック（例えば、ブロック６５\_\_１、６５\_\_２）が形成さ

れる。なお、図2（A）では、画素回路の一部のみを示しているが、実際にはこれらのブロックがX方向に繰り返し配置される。ここで、液晶素子の一方の電極としては、一例としては、コモン電極、または、対向電極などがあげられる。一方、液晶素子の他方の電極としては、一例としては、画素電極などがあげられる。

[0059]

なお、本明細書においては、液晶素子が有する一对の電極のうち、一方を画素電極とし、他方をコモン電極、もしくは共通電極と表す。特に「コモン電極」と「共通電極」については、一方の電極である「画素電極」に対する他方の電極を示し、断りが無い限りは、表現の置き換えが可能であり、機能等の差異はないものとする。

[0060]

また、図2（B）のように、ブロック65\_\_1、65\_\_2をまたいでX方向に隣接する複数の画素が有する液晶素子64のコモン電極が電氣的に接続され、一つのブロックを形成するような構成でも良い。図2（B）に示す配線72\_\_1乃至72\_\_4はX方向に延在して設けられ、液晶素子64が構成される領域においてコモン電極として機能する。配線72\_\_1乃至72\_\_4によってコモン電極を共有する複数の画素を含むブロックをそれぞれブロック67\_\_1乃至ブロック67\_\_4とする。図2（B）では画素回路の一部のみを示しているが、実際にはこれらのブロックがX方向及びY方向に繰り返し配置される。

[0061]

このような構成とすることで、タッチセンサを構成する電極と、画素回路が有する液晶素子の一方の電極とを兼ねることができる。図2（A）では、配線71\_\_1、配線71\_\_2は、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねている。一方、配線72\_\_1、配線72\_\_2は、タッチセンサを構成する電極として機能している。そのためタッチパネルの構成を簡略化できる。なお、図2（A）では、Y方向に延在する複数の配線（例えば、配線71\_\_1、配線71\_\_2）が、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねていたが、本発明の一態様は、これに限定されない。例えば、X方向に延在する複数の配線（例えば、配線72\_\_1、配線72\_\_2）が、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねていてもよい。その場合の回路図の例を、図3（A）に示す。

[0062]

なお、図2（A）および図3（A）では、配線が、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねている場合の例を示したが、本発明の一態様は、これに限定されない。液晶素子の一方の電極と、タッチセンサを構成する電極とは、それぞれ、別の配線で構成してもよい。例えば、図3（B）に示すように、液晶素子64の一方の電極と電氣的に接続する配線66を有する構成としてもよい。このとき配線66、液晶素子64を構成する一方の電極、または、液晶素子64を構成する他方の電極の少なくとも一つと、X方向に延在する配線またはY方向に延在する配線の少なくとも一つと、を同一の導電膜を加工して同時に形成することで、タッチパネルの作製工程を簡略化できる。例えば、配線66を配線71\_\_1及び配線71\_\_2と同時に形成してもよいし、または配線66を配線72\_\_1及び配線72\_\_2などと同時に形成してもよい。

[0063]

図4（A）は、X方向に延在する複数の配線72と、Y方向に延在する複数の配線71の接続構成

を示した等価回路図である。なお、一例として、タッチセンサが、投影型であり、相互容量方式である場合を示している。X方向に延在する配線72の各々には、入力電圧（または、選択電圧）または共通電位（または、接地電位、もしくは、基準となる電位）を入力することができる。また、Y方向に延在する配線71の各々には接地電位（または、基準となる電位）を入力することができ、または配線71と検出回路とを電氣的に接続することができる。なお、配線71と配線72とは入れ替えることが可能である。つまり、配線72と検出回路とを接続してもよい。

[0064]

以下、図4（B）、（C）を用いて、上述したタッチパネルの動作について説明する。

[0065]

ここでは一例として、1フレーム期間を、書き込み期間と検知期間とに分ける。書き込み期間は画素への画像データの書き込みを行う期間であり、配線61（ゲート線、または走査線ともいう）が順次選択される。一方、検知期間は、タッチセンサによるセンシングを行う期間であり、X方向に延在する配線72が順次選択され、入力電圧が入力される。

[0066]

図4（B）は、書き込み期間における等価回路図である。書き込み期間では、X方向に延在する配線72と、Y方向に延在する配線71の両方に、共通電位が入力される。

[0067]

図4（C）は、検知期間のある時点における等価回路図である。検知期間では、Y方向に延在する配線71の各々は、検出回路と導通する。また、X方向に延在する配線72のうち、選択されたものには入力電圧が入力され、それ以外のものには共通電位が入力される。

[0068]

このように、画像の書き込み期間とタッチセンサによるセンシングを行う期間とを、独立して設けることが好ましい。例えば、表示の帰線期間にセンシングを行うことが好ましい。これにより、画素の書き込み時のノイズに起因するタッチセンサの感度の低下を抑制することができる。

[0069]

なお、ここでは、1フレーム期間を、書き込み期間と検知期間とに分ける場合の例を示したが、本発明の一態様は、これに限定されない。例えば、1水平期間（1ゲート選択期間とも言う）を、書き込み期間と検知期間とに分けて動作させてもよい。

[0070]

なお、配線72には、順にパルス電圧が与えられた場合の例を示したが、本発明の一態様は、これに限定されない。例えば、複数の配線72に同時にパルス電圧を与えてもよい。例えば、まず、1個目乃至3個目の配線72にパルス電圧を与える。次に、2個目乃至4個目の配線72にパルス電圧を与える。その次に、3個目乃至5個目の配線72にパルス電圧を与える。このように、複数の配線72に同時にパルス電圧を与えてもよい。そして、読み取った信号を演算処理することにより、センサの感度を高めることができる。

[0071]

なお、図4においては、相互容量方式の場合の駆動方法について述べたが、本発明の一態様は、これに限定されない。例えば、自己容量方式を用いてもよい。その場合には、パルス電圧を出力する回路は、電流を検出する機能も有することとなる。同様に、検出回路も、パルス電圧を出力する機能を

有することとなる。または、状況に応じて、相互容量方式と自己容量方式とを切り替えて動作させてもよい。

[0072]

[タッチパネルの方式について]

以下では、本発明の一態様のタッチパネルに適用可能ないくつかの方式について説明する。

[0073]

なお、本明細書等において、タッチパネルは表示面に画像等を表示（出力）する機能と、表示面に指やスタイラスなどの被検知体が触れる、または近接することを検知するタッチセンサとしての機能と、を有する。したがってタッチパネルは入出力装置の一態様である。

[0074]

また、本明細書等では、タッチパネルの基板に、例えばFPC(Flexible Print Circuit)もしくはTCP(Tape Carrier Package)などのコネクタが取り付けられたもの、または基板にCOG(Chip On Glass)方式によりIC(集積回路)が実装されたものを、タッチパネルモジュール、または単にタッチパネルと呼ぶ場合がある。

[0075]

本発明の一態様に適用できる静電容量方式のタッチセンサは、一対の導電層を備える。一対の導電層間には容量が形成されている。一対の導電層に被検知体が触れる、または近接することにより一対の導電層間の容量の大きさが変化することを利用して、検知を行うことができる。

[0076]

静電容量方式としては、表面型静電容量方式、投影型静電容量方式等がある。投影型静電容量方式としては、主に駆動方式の違いから、自己容量方式、相互容量方式などがある。相互容量方式を用いると、同時多点検出が可能となるため好ましい。

[0077]

また、本発明の一態様のタッチパネルが有する表示素子としては、液晶素子、MEMS(Micro Electro Mechanical System)を利用した光学素子、有機EL(Electro Luminescence)素子や発光ダイオード(LED:Light Emitting Diode)等の発光素子、電気泳動素子など、様々な表示素子を用いることができる。

[0078]

ここで、表示装置には表示素子として横電界方式が適用された液晶素子を用いることが好ましい。なお、画素電極、および、コモン電極において、透明導電膜を用いる場合には、透過型の表示装置として使用することができる。一方、画素電極、または、コモン電極において、反射電極を用いる場合には、反射型の表示装置として使用することができる。なお、画素電極およびコモン電極の両方を反射電極としてもよい。または、画素電極およびコモン電極とは別に、反射電極を設けることによって、反射型の表示装置としてもよい。なお、反射型の表示装置において、バックライトの光が透過できる領域を設けることによって、半透過型の表示装置としてもよい。例えば、画素電極またはコモン電極の一部を透過電極とし、別の一部を反射電極としてもよい。なお、画素電極、または、コモン電極において、反射電極を用いる場合であっても、液晶の動作モードによっては、透過型の表示装置として使用する場合もある。

[0079]

なお、バックライトを有する構造として、液晶素子が形成されたパネルに、パネル全体を照射するバックライトを貼り付ける構造でもよいが、表示装置の液晶素子と、液晶素子の電極を用いたタッチセンサを構成する回路ごとに発光素子を有する構成とすることで、表示装置の薄型化、軽量化が容易になり好適である。

[0080]

例えば、図5に示す等価回路850が表示素子550を有していてもよい。

[0081]

また、図5に示す等価回路の構成を用いることで液晶素子と、発光素子と、を独立に動作させることが可能となる。

[0082]

本発明の一態様の表示装置は、一対の基板の一方にタッチセンサを構成する一対の電極（導電膜または配線ともいう）の少なくとも一つを設けることにより、表示装置とタッチセンサとが一体となった構成を有する。そのため、表示装置の厚さが低減され、軽量の表示装置を実現できる。

[0083]

図6（A）は、本発明の一態様の表示装置10のモードを説明する断面図である。

[0084]

表示装置10は、基板11、基板12、FPC13、導電層14、着色膜31等を有する。また、表示装置10は画素を有し、当該画素は液晶素子20を有する。

[0085]

液晶素子20は、導電層21、導電層22及び液晶23により構成される。図6（A）では液晶素子20としてFFS（Fringe Field Switching）モードが適用された液晶素子を用いた場合の例を示している。導電層21上には絶縁層を介して導電層22が配置されている。導電層22は、一例としては、櫛歯状の上面形状、またはスリットが設けられた上面形状（平面形状ともいう）を有する。導電層21および導電層22は、一方が共通電極として機能し、他方が画素電極として機能する。

[0086]

タッチセンサは、基板12側に設けられた導電層41と、液晶素子20の一対の電極の一方として機能する導電層21との間に形成される容量を利用して検知することができる。ここで、一例としては、導電層41は基板12の基板11側の面（つまり、基板12の下側の面）に設けられていることが好ましい。

[0087]

基板12側に設けられた導電層41は、接続層15により基板11側に設けられた導電層14と電氣的に接続する。導電層14は基板11側に取り付けられたFPC13と電氣的に接続する。このような構成とすることで、1つの基板にタッチセンサを駆動するためのFPCと、液晶素子20を駆動するためのFPCの両方を配置することができる。

[0088]

ここで、タッチパネルの構成として、例えば基板12の基板11側とは反対側の面（つまり、基板12の上側の面）にタッチセンサの電極として機能する導電層を配置した場合、これと電氣的に接続するFPCを基板12に取り付ける必要がある。また図6（A）で示した接続層15を用いない場合

であっても、導電層 4 1 と電氣的に接続する F P C は、基板 1 2 に取り付ける必要がある。また、基板 1 1 及び基板 1 2 とは異なる基板に、タッチセンサの電極として機能する導電層を配置する場合も、当該基板に F P C を取り付ける必要がある。したがってこのような構成では部品点数が増加する、また電子機器に組み込む際に F P C の位置により制限が生じてしまう場合がある。一方、本発明の一態様では、一对の基板の一方にのみ F P C を配置することが可能であるため、部品点数を低減し、電子機器に組み込みやすい構成とすることができる。

[0089]

また、液晶素子 2 0 の一方の電極を、タッチセンサとして機能する一对の電極と兼ねることにより、工程を簡略化することができるため歩留りの向上できまた製造コストを低減することができる。

[0090]

図 6 (B) では、タッチセンサの電極として機能する導電層 4 1 を、基板 1 1 側に配置した例を示している。導電層 4 1 は、導電層 1 4 と電氣的に接続する。タッチセンサは、導電層 4 1 と、液晶素子 2 0 の一对の電極の一方（例えば、共通電極）として機能する導電層 2 1 との間に形成される容量を利用して検知することができる。このような構成とすることでも、F P C 1 3 を基板 1 1 側に配置することができる。またこのとき、基板 1 1 側の面をタッチ面とすると、より検出感度を高めることができるため好ましい。

[0091]

図 6 (C) に示す構成では、導電層 4 1 を導電層 2 2 と同一平面上に配置した例を示している。また導電層 4 1 は図示しない領域で導電層 1 4 と電氣的に接続している。ここで、導電層 4 1 と導電層 2 2 とを同一の導電膜を加工して同時に形成されていることが好ましい。タッチセンサは、導電層 4 1 と導電層 2 1 の間に形成される容量を利用して検知することができる。導電層 2 1 は、例えば、液晶素子 2 0 の共通電極としての機能と、タッチセンサの電極としての機能とを有している。

[0092]

図 6 (D) に示す構成は、液晶素子 2 0 に I P S ( I n - P l a n e - S w i t c h i n g ) モードを適用した場合の例を示している。

[0093]

液晶素子 2 0 を構成する導電層 2 1 と導電層 2 2 とは同一面状に設けられている。導電層 2 1 と導電層 2 2 とは、それぞれ櫛歯状の形状を有しており、これらが噛み合うように配置されている。タッチセンサは、導電層 4 1 と導電層 2 1 の間に形成される容量を利用して検知することができる。導電層 2 1 は、例えば、液晶素子 2 0 の共通電極としての機能と、タッチセンサの電極として機能とを有している。

[0094]

またタッチセンサの一方の電極として機能する導電層 4 1 は、導電層 2 1 及び導電層 2 2 と同一面上に配置されている。また導電層 4 1 は図示しない領域で導電層 1 4 と電氣的に接続している。ここで導電層 4 1 、導電層 2 1 及び導電層 2 2 は、これらが同一の導電膜を加工して同時に形成されていることが好ましい。

[0095]

図 6 (E) に示す構成では、F F S モードが適用された液晶素子 2 0 を適用した他の例を示している。タッチセンサは、導電層 4 1 a と導電層 4 1 b との間に形成される容量を利用して検知すること

ができる。導電層 2 1 及び導電層 2 2 は、一方が液晶素子 2 0 の共通電極としての機能を有し、他方が液晶素子 2 0 の画素電極としての機能を有している。

[0096]

導電層 4 1 a は導電層 2 2 と同一面上に設けられている。また導電層 4 1 b は導電層 2 1 と同一面上に設けられている。ここで導電層 4 1 a と導電層 2 2 とを同一の導電膜を加工して同時に形成することが好ましい。同様に導電層 4 1 b と導電層 2 1 とを同一の導電膜を加工して同時に形成することが好ましい。このような構成とすることで、液晶素子 2 0 の一対の電極を形成する工程で、同時にタッチセンサを構成する一対の電極を形成することができるため、製造工程を増やすことなくタッチセンサとしての機能を有する表示装置 1 0 を作製することができる。

[0097]

図 7 (A) に示す構成では、F F S モードが適用された液晶素子 2 0 を適用した他の例を示している。タッチセンサは、導電層 4 1 a と導電層 4 1 b との間に形成される容量を利用して検知することができる。導電層 2 1 は、例えば、液晶素子 2 0 の共通電極としての機能を有している。

[0098]

導電層 4 1 a および導電層 4 1 b は導電層 2 2 と同一面上に設けられている。ここで導電層 4 1 a と導電層 4 1 b と導電層 2 2 とを同一の導電膜を加工して同時に形成することが好ましい。このような構成とすることで、液晶素子 2 0 の電極を形成する工程で、同時にタッチセンサを構成する一対の電極を形成することができるため、製造工程を増やすことなくタッチセンサとしての機能を有する表示装置 1 0 を作製することができる。

[0099]

なお、導電層 4 1 a は、導電層 2 1 と重なるように設けられているが、本発明の一態様は、これに限定されない。導電層 2 1 は、導電層 4 1 a と重ならないように設けてもよい。その結果、導電層 4 1 a の寄生容量を低減することができる。なお、導電層 4 1 b の場合も同様に、導電層 2 1 は、導電層 4 1 b と重ならないように設けてもよい。

[0100]

図 7 (B) に示す構成では、F F S モードが適用された液晶素子 2 0 を適用した他の例を示している。タッチセンサは、導電層 4 1 a と導電層 4 1 b との間に形成される容量を利用して検知することができる。導電層 2 1 及び導電層 2 2 は、一方が液晶素子 2 0 の共通電極としての機能を有し、他方が液晶素子 2 0 の画素電極としての機能を有している。

[0101]

導電層 4 1 a および導電層 4 1 b は導電層 2 1 と同一面上に設けられている。ここで導電層 4 1 a と導電層 4 1 b と導電層 2 1 とを同一の導電膜を加工して同時に形成することが好ましい。このような構成とすることで、液晶素子 2 0 の電極を形成する工程で、同時にタッチセンサを構成する一対の電極を形成することができるため、製造工程を増やすことなくタッチセンサとしての機能を有する表示装置 1 0 を作製することができる。

[0102]

図 7 (C) に示す構成では、F F S モードが適用された液晶素子 2 0 を適用した他の例を示している。タッチセンサは、導電層 4 1 と、液晶素子 2 0 の一対の電極の一方として機能する導電層 2 1 との間に形成される容量を利用して検知することができる。導電層 2 1 は、例えば、液晶素子 2 0 の共

通電極としての機能と、タッチセンサの電極としての機能とを有している。

[0103]

導電層41は、導電層21と同一面上に設けられている。ここで導電層41と導電層21とを同一の導電膜を加工して同時に形成することが好ましい。このような構成とすることで、液晶素子20の電極を形成する工程で、同時にタッチセンサを構成する一対の電極を形成することができるため、製造工程を増やすことなくタッチセンサとしての機能を有する表示装置10を作製することができる。

[0104]

なお、上側の電極が液晶素子20の画素電極であり、下側の電極が液晶素子20の共通電極である場合の例を多く示したが、本発明の一態様は、これに限定されない。上側の電極が液晶素子20の共通電極であり、下側の電極が液晶素子20の画素電極となる構成としてもよい。

[0105]

例えば、図6(C)において、上側の電極が液晶素子20の共通電極となるようにした例を、図8に示す。導電層21は、例えば、液晶素子20の共通電極としての機能と、タッチセンサの電極としての機能とを有している。

[0106]

同様に、図7(A)において、上側の電極が液晶素子20の共通電極となるようにした例を、図9(A)に示す。導電層21は、例えば、液晶素子20の共通電極としての機能を有している。

[0107]

同様に、図7(C)において、上側の電極が液晶素子20の共通電極となるようにした例を、図9(B)に示す。導電層21は、例えば、液晶素子20の共通電極としての機能と、タッチセンサの電極としての機能とを有している。導電層41と導電層21との間に容量を形成する。

[0108]

図10(A)に示す構成では、FFSモードが適用された液晶素子の他の例を示している。表示装置が液晶素子に加えて発光素子を有する例である。導電層21は光反射性を有し、開口部25を有する。発光素子27を導電層21の下方に配置し、発光素子27は導電層14と電気的に接続している。液晶素子20に入射した光は導電層21にて反射され、再度、液晶素子20を通して表示装置10の外部へと放出される。また、表示装置10に設けられた発光素子27から放出される光は、前述の導電層21により反射される光とは独立に、開口部25を透過して表示装置10の外部に放出できるよう制御することも可能である。

[0109]

また、上述の表示装置の例と同様に、上側の電極が液晶素子20の共通電極としての機能と、タッチセンサの電極としての機能とを有してもよい(図10(B))。

[0110]

図11(A)(B)(C)は、上面から見た本発明の一態様のタッチパネルの概念図である。したがって、タッチセンサ以外の部分については、大幅に省略して示している。また、画素電極51において、櫛歯状の上面形状、またはスリットが設けられた上面形状を有している場合があるが、ここでは、省略している。

[0111]

図11(A)に示す構成では、タッチセンサはセンサ電極55とセンサ電極56とを有する。ここ

で、センサ電極 5 5 及びセンサ電極 5 6 は、画素電極 5 1 と同一の導電膜により形成されている。または、センサ電極 5 5 及びセンサ電極 5 6 は、画素電極 5 1 と同一面上に設けられている。X 方向に配列する複数のセンサ電極 5 5 は電氣的に接続された構成を有する。このとき、センサ電極 5 5 は、配線 5 7 により、接続されている。また、センサ電極 5 6 は、Y 方向に延在して設けられている。つまり、図 1 1 (A) は、図 7 (A) の平面図を示しているとも言える。なお、センサ電極 5 5 及びセンサ電極 5 6 は、画素電極ではなく、コモン電極と同一の導電膜により形成されてもよい。

[0112]

図 1 1 (B) に示す構成では、共通電極 5 2 とセンサ電極 5 5 が同一の導電膜により形成されている例を示している。または、共通電極 5 2 とセンサ電極 5 5 は、同一面上に設けられている。ここで共通電極 5 2 及びセンサ電極 5 5 は X 方向に伸びた帯状の形状を有し、各センサ電極 5 6 と交差する構成を有する。つまり、図 1 1 (B) は、図 7 (C) の平面図を示しているとも言える。

[0113]

図 1 1 (C) では、図 1 1 (B) で示した共通電極 5 2 が、センサ電極 5 5 を兼ねる構成の例を示している。つまり、図 1 1 (C) は、図 6 (C) の平面図を示しているとも言える。

[0114]

なお、センサ電極 5 6 は、Y 方向に延在して設けられている場合の例を示したが、X 方向に延在して設けられてもよい。図 1 1 (A)、図 1 1 (B)、図 1 1 (C) において、Y 方向に延在した場合の例を、図 1 2 (A)、図 1 2 (B)、図 1 2 (C) にそれぞれ示す。

[0115]

なお、図 1 1 (B) および図 1 1 (C) では、上側の電極（液晶層に近い側の電極、つまり、指やペンなどの被検知体に近い側の電極）が画素電極であり、下側の電極（液晶層から遠い側の電極、つまり、指やペンなどの被検知体から遠い側の電極）が共通電極である場合の例を示したが、本発明の一態様は、これに限定されない。上側の電極（液晶層に近い側の電極、つまり、指やペンなどの被検知体に近い側の電極）が共通電極であり、下側の電極（液晶層から遠い側の電極、つまり、指やペンなどの被検知体から遠い側の電極）が画素電極となるような構成としてもよい。図 1 1 (B) および図 1 1 (C) に適用した場合の例を、それぞれ、図 1 3 (A) および図 1 3 (B) に示す。なお、共通電極 5 2 において、櫛歯状の上面形状、またはスリットが設けられた上面形状を有している場合があるが、ここでは、省略している。

[0116]

以上が、表示装置が有するタッチパネルの方式についての説明である。

[0117]

図 1 4 (A) は、本発明の一態様のタッチパネル 3 1 0 の斜視図である。また図 1 4 (B) は、図 1 4 (A) を展開した斜視図である。なお明瞭化のため、代表的な構成要素のみを示している。また図 1 4 (B) では、一部の構成要素（基板 3 7 2）を破線で輪郭のみ明示している。

[0118]

タッチパネル 3 1 0 は、対向して設けられた基板 3 7 1 と基板 3 7 2 とを有する。

[0119]

基板 3 7 1 上には、表示部 3 8 1、駆動回路 3 8 2、配線 3 8 3、駆動回路 3 8 4 等が設けられている。また表示部 3 8 1 には、タッチセンサの一方の電極として機能する導電層 3 3 2 が形成されて

いる。基板 371 には、配線 383 と電氣的に接続される FPC 373 が設けられている。また図 14 (A) (B) では、FPC 373 上に IC 374 が設けられている例を示している。

[0120]

タッチセンサは、導電層 331 と、後述する導電層 332 と、により構成される。導電層 331 と導電層 332 の間に形成される容量を利用して、タッチセンサは検出することができる。

[0121]

基板 371 に導電層 332 を有する場合、基板 372 の基板 371 と対向する面側には、複数の導電層 331、複数の導電層 335、導電層 341 等が形成されている。導電層 341 は複数の導電層 331 のいずれかと電氣的に接続する。また導電層 341 は接続部 385 を介して基板 371 に設けられた FPC 373 と電氣的に接続する。

[0122]

導電層 335 は、2つの導電層 331 の間に配置される。導電層 335 を設けることで導電層 331 が設けられている領域と設けられていない領域の間で透過率に差が生じることを抑制する機能を有する。また導電層 335 は電氣的にフローティングであることが好ましい。こうすることで、導電層 335 を介して、導電層 331 及び導電層 332 の一方の電位の変化を他方に効率よく伝達することができ、検知感度を高めることができる。なお導電層 335 は不要である場合には設けなくてもよい。

[0123]

表示部 381 は、少なくとも複数の画素を有する。画素は、少なくとも一つの表示素子を有する。また、画素は、トランジスタ及び表示素子を備えることが好ましい。表示素子としては、代表的には有機 EL 素子などの発光素子や液晶素子などを用いることができる。

[0124]

駆動回路 382 は、例えば走査線駆動回路、信号線駆動回路等として機能する回路を用いることができる。

[0125]

配線 383 は、表示部 381 や駆動回路 382 に信号や電力を供給する機能を有する。当該信号や電力は、FPC 373 を介して外部、または IC 374 から配線 383 に入力される。

[0126]

駆動回路 384 は、導電層 332 を順次選択する機能を有する。または、導電層 332 ではなく導電層 331 を順次選択することによりタッチセンサを駆動する場合には、駆動回路 384 は、導電層 332 に固定電位またはセンシングに用いる信号を切り替えて供給する機能を有する。なお、IC 374 や外部によりタッチセンサを駆動する信号が供給される場合には、駆動回路 384 を設けなくてもよい。

[0127]

また、図 14 (A) (B) では、FPC 373 上に COF (Chip On Film) 方式により実装された IC 374 が設けられている例を示している。IC 374 は、例えば走査線駆動回路、または信号線駆動回路などとしての機能を有する IC を適用できる。なおタッチパネル 310 が走査線駆動回路及び信号線駆動回路として機能する回路を備える場合や、走査線駆動回路や信号線駆動回路として機能する回路を外部に設け、FPC 373 を介して表示部 381 を駆動するための信号を入

力する場合などでは、IC374を設けない構成としてもよい。また、IC374を、COG (Chip On Glass) 方式等により、基板371に直接実装してもよい。

[0128]

このような構成とすることで、タッチパネル310に接続するFPCを1つの基板側（ここでは基板371側）にのみ配置することができる。また、図14（A）、（B）に示すように、タッチパネル310には1つのFPC373を設け、当該FPC373が、表示パネルとタッチセンサの両方に信号を供給する機能を有する構成とすると、より構成を簡略化できるため好ましい。

[0129]

またこのとき、IC374はタッチセンサを駆動する機能を有していてもよいし、タッチセンサを駆動するICをさらに設けてもよい。または、タッチセンサを駆動するICを基板371上に実装してもよい。

[0130]

また、前述の構成は基板372に導電層331、335、341を有する場合を例示したもののだが、導電層331、335、341等、タッチセンサの他方の電極、およびタッチセンサを機能させるためにタッチセンサの他方の電極に電氣的に接続した導電層は、基板371に形成してもよい。この場合には、導電層331、335等は、絶縁層を介して基板371に設けられた導電層332の上部に設けてもよい。このような構成とすることで同一基板上にタッチセンサを構成する一対の導電層を配置することが可能となる。

[0131]

図15は、図14とは異なる構成を有するタッチパネル310の上面図を示している。

[0132]

図15に示すタッチパネルは、基板371に複数のFPC373aと、FPC373bとを有している場合の例を示している。FPC373aは表示部381を駆動するための信号を供給する機能を有する。またFPC373bは基板372側に配置された導電層331に信号等を供給する機能を有する。

[0133]

このように、タッチパネル310の表示部381の2以上の辺に沿ってFPC373aを配置することで、多くの信号をタッチパネル310に供給できる。例えば表示部381が高解像度である場合には、このように表示部381の2以上の辺から信号を供給する構成とすることで、配線の密度が高まることによる配線間の寄生容量を低減できる。また大型の表示装置とする場合には、このような構成とすることで配線の長さを短くできるため、配線抵抗を削減し、信号の遅延などの影響を抑制することができる。

[0134]

〔断面構成例1〕

以下では、本発明の一態様の表示装置の断面構成の例について、図面を参照して説明する。

[0135]

図16は本発明の一態様の表示装置700の構成を説明する図である。ここではタッチパネルの機能を有する液晶素子を有する表示装置に、発光素子を利用した構成の例を示す。

[0136]

図16 (A) は本発明の一態様の表示装置700の下面図である。図16 (B-1) は図16 (A) の一部を説明する下面図である。さらに図16 (B-2) は図16 (B-1) に図示する一部の構成を省略して説明する下面図である。

[0137]

図17は本発明の一態様の表示装置700の構成を説明する図である。図17 (A) は図16 (A) の切断線X1-X2、X3-X4、X5-X6、X7-X8、X9-X10、X11-X12における断面図である。図17 (B) は表示パネルの一部の構成を説明する断面図であり、図17 (C) は表示装置の他の一部の構成を説明する断面図である。

[0138]

図5は本発明の一態様の表示装置700の構成を説明する図である。図5は本発明の一態様の表示装置700が備える画素回路に用いることができる画素回路530(i, j)および画素回路530(i, j+1)の回路図である。

[0139]

図18は本発明の一態様の表示装置700の構成を説明する図である。図18は本発明の一態様の表示装置700に用いることができる画素および配線等の配置を説明するブロック図である。図18 (B-1) および図18 (B-2) は本発明の一態様の表示装置700に用いることができる開口部751Hの配置を説明する模式図である。

[0140]

<表示装置の構成例1.>

本実施の形態で説明する表示装置700は、信号線S1(j)と、画素702(i, j)と、を有する(図16 (B-1) および図16 (B-2) 参照)。なお、画素702(i, j)は後述のようにタッチパネルの機能も有する。

[0141]

画素702(i, j)は、信号線S1(j)と電氣的に接続される。

[0142]

画素702(i, j)は、第1の表示素子750(i, j)と、第1の導電膜と、第2の導電膜と、第1の絶縁膜501Cと、画素回路530(i, j)と、第2の表示素子550(i, j)と、を有する(図17 (A) および図18参照)。

[0143]

第1の導電膜は、第1の表示素子750(i, j)と電氣的に接続される(図17 (A) 参照)。例えば、第1の導電膜を、第1の表示素子750(i, j)の第1の電極751(i, j)の一部に用いることができる。なお、図17 (A) では、第1の電極751(i, j)を導電膜751A、導電膜751B、導電膜751C、導電膜751Dの4層で構成する例を示している。例えば、導電膜751A及び導電膜751Bを透光性の導電膜で形成し、導電膜751C及び導電膜751Dを光反射性の導電膜で形成した場合、導電膜751C及び導電膜751Dが第1の導電膜として機能することができる。

[0144]

第2の導電膜は、第1の導電膜と重なる領域を備える。例えば、第2の導電膜を、スイッチSW1に用いることができるトランジスタのソース電極またはドレイン電極として機能する導電膜512B

に用いることができる。

[0145]

第1の絶縁膜501Cは、第2の導電膜と第1の導電膜の間に挟まれる領域を備える。

[0146]

画素回路530(i, j)は、第2の導電膜と電氣的に接続される。例えば、第2の導電膜をソース電極またはドレイン電極として機能する導電膜512Bに用いたトランジスタを、画素回路530(i, j)のスイッチSW1に用いることができる(図17(A)および図18参照)。

[0147]

第2の表示素子550(i, j)は、画素回路530(i, j)と電氣的に接続される。

[0148]

第1の絶縁膜501Cは、開口部591Aを備える(図17(A)参照)。

[0149]

第2の導電膜は、開口部591Aにおいて第1の導電膜と電氣的に接続される。例えば、導電膜512Bは、第1の電極751(i, j)と電氣的に接続される。

[0150]

画素回路530(i, j)は、信号線S1(j)と電氣的に接続される(図18参照)。なお、導電膜512Aは、信号線S1(j)と電氣的に接続される(図17(A)および図18参照)。

[0151]

第1の電極751(i, j)は、第1の絶縁膜501Cに埋め込まれた側端部を備える。

[0152]

また、本実施の形態で説明する表示パネルの画素回路530(i, j)は、スイッチSW1を備える。スイッチSW1はトランジスタを含み、トランジスタは、酸化物半導体を含む。

[0153]

また、本実施の形態で説明する表示パネルの第2の表示素子550(i, j)は、第1の表示素子750(i, j)が表示をする方向と同一の方向に表示をする機能を備える。例えば、外光を反射する強度を制御して第1の表示素子750(i, j)が表示をする方向を、破線の矢印で図中に示す。また、第2の表示素子550(i, j)が表示をする方向を、実線の矢印で図中に示す(図17(A)参照)。

[0154]

なお、図5においては、第2の表示素子550とスイッチSW2、トランジスタM、容量素子C2にて構成される等価回路を、等価回路850で示している。

[0155]

また、本実施の形態で説明する表示パネルの第2の表示素子550(i, j)は、第1の表示素子750(i, j)が表示をする領域に囲まれた領域に表示をする機能を備える(図18(B-1)または図18(B-2)参照)。なお、第1の表示素子750(i, j)は、第1の電極751(i, j)と重なる領域に表示をし、第2の表示素子550(i, j)は、開口部751Hと重なる領域に表示をする。

[0156]

また、本実施の形態で説明する表示パネルの第1の表示素子750(i, j)は、入射する光を反射

する機能を備える反射膜と、反射する光の強さを制御する機能と、を有する。そして、反射膜は、開口部 751H を備える。なお、例えば、第 1 の表示素子 750 (i, j) の反射膜に、第 1 の導電膜または第 1 の電極 751 (i, j) の一部を用いることができる。具体的には、第 1 の電極 751 (i, j) のうち、反射膜として機能する導電膜 751C 及び導電膜 751D は開口部 751H を備える構成としてもよい (図 17 (A) 参照)。

[0157]

また、第 2 の表示素子 550 (i, j) は、開口部 751H に向けて光を射出する機能を有する。

[0158]

また、本実施の形態で説明する表示パネルは、画素 702 (i, j) と、一群の画素 702 (i, 1) 乃至画素 702 (i, n) と、他の一群の画素 702 (1, j) 乃至画素 702 (m, j) と、走査線 G1 (i) と、を有する (図 18 (A) 参照)。なお、i は 1 以上 m 以下の整数であり、j は 1 以上 n 以下の整数であり、m および n は 1 以上の整数である。

[0159]

また、本実施の形態で説明する表示パネルは、走査線 G2 (i) と、配線 CSCOM と、配線 ANO と、を有する。

[0160]

一群の画素 702 (i, 1) 乃至画素 702 (i, n) は、画素 702 (i, j) を含み、行方向 (図中に矢印 R で示す方向) に配設される。

[0161]

また、他の一群の画素 702 (1, j) 乃至画素 702 (m, j) は、画素 702 (i, j) を含み、行方向と交差する列方向 (図中に矢印 C で示す方向) に配設される。

[0162]

走査線 G1 (i) は、行方向に配設される一群の画素 702 (i, 1) 乃至画素 702 (i, n) と電氣的に接続される。

[0163]

列方向に配設される他の一群の画素 702 (1, j) 乃至画素 702 (m, j) は、信号線 S1 (j) と電氣的に接続される。

[0164]

例えば、画素 702 (i, j) の行方向に隣接する画素 702 (i, j+1) は、画素 702 (i, j) に対する開口部 751H の配置と異なるように画素 702 (i, j+1) に配置される開口部を備える (図 18 (B-1) 参照)。

[0165]

例えば、画素 702 (i, j) の列方向に隣接する画素 702 (i+1, j) は、画素 702 (i, j) に対する開口部 751H の配置と異なるように画素 702 (i+1, j) に配置される開口部を備える (図 18 (B-2) 参照)。なお、例えば、第 1 の電極 751 (i, j) の一部を反射膜に用いることができる。

[0166]

上記本発明の一態様の表示パネルは、第 1 の表示素子と、第 1 の表示素子と電氣的に接続される第 1 の導電膜と、第 1 の導電膜と重なる領域を備える第 2 の導電膜と、第 2 の導電膜と第 1 の導電膜の間

に挟まれる領域を備える絶縁膜と、第2の導電膜と電氣的に接続される画素回路と、画素回路と電氣的に接続される第2の表示素子と、を含み、第1の絶縁膜は開口部を備え、第2の導電膜は第1の導電膜と開口部で電氣的に接続される。

[0167]

これにより、例えば同一の工程を用いて形成することができる画素回路を用いて、第1の表示素子と、第1の表示素子とは異なる方法を用いて表示をする第2の表示素子と、を駆動することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

[0168]

また、本実施の形態で説明する表示パネルは、端子519Bと、導電膜511Bと、を有する（図17（A）参照）。

[0169]

第1の絶縁膜501Cは、端子519Bおよび導電膜511Bの間に挟まれる領域を備える。また、第1の絶縁膜501Cは、開口部591Bを備える。

[0170]

端子519Bは、開口部591Bにおいて導電膜511Bと電氣的に接続される。また、導電膜511Bは、画素回路530（i，j）と電氣的に接続される。なお、例えば、第1の電極751（i，j）の一部または第1の導電膜を反射膜に用いる場合、端子519Bの接点として機能する面は、第1の電極751（i，j）の、第1の表示素子750（i，j）に入射する光に向いている面と同じ方向に向いている。

[0171]

これにより、端子を介して電力または信号を、画素回路に供給することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

[0172]

また、本実施の形態で説明する表示パネルの第1の表示素子750（i，j）は、液晶材料を含む層753と、第1の電極751（i，j）および第2の電極754と、を備える。なお、第2の電極754は、第1の電極751（i，j）との間に液晶材料の配向を制御する電界が形成されるように配置される。

[0173]

また、本実施の形態で説明する表示パネルは、配向膜AF1および配向膜AF2を備える。配向膜AF2は、配向膜AF1との間に液晶材料を含む層753を挟むように配設される。

[0174]

また、本実施の形態で説明する表示パネルの第2の表示素子550（i，j）は、第3の電極551（i，j）と、第4の電極552と、発光性の有機化合物を含む層553（j）と、を備える。

[0175]

第4の電極552は、第3の電極551（i，j）と重なる領域を備える。発光性の有機化合物を含む層553（j）は、第3の電極551および第4の電極552の間に配設される。そして、第3の電極551（i，j）は、接続部522において、画素回路530（i，j）と電氣的に接続される。

[0176]

また、本実施の形態で説明する表示パネルの画素702（i，j）は、着色膜CF1と、遮光膜BM

と、絶縁膜 771 と、機能膜 770P と、を有する。

[0177]

着色膜 CF1 は、第 1 の表示素子 750 (i, j) と重なる領域を備える。遮光膜 BM は、第 1 の表示素子 750 (i, j) と重なる領域に開口部を備える。

[0178]

絶縁膜 771 は、着色膜 CF1 と液晶材料を含む層 753 の間または遮光膜 BM と液晶材料を含む層 753 の間に配設される。これにより、着色膜 CF1 の厚さに基づく凹凸を平坦にすることができる。または、遮光膜 BM または着色膜 CF1 等から液晶材料を含む層 753 への不純物の拡散を、抑制することができる。

[0179]

機能膜 770P は、第 1 の表示素子 750 (i, j) と重なる領域を備える。機能膜 770P は、第 1 の表示素子 750 (i, j) との間に基板 770 を挟むように配設される。

[0180]

また、本実施の形態で説明する表示パネルは、基板 570 と、基板 770 と、機能層 520 と、を有する。

[0181]

基板 770 は、基板 570 と重なる領域を備える。機能層 520 は、基板 570 および基板 770 の間に配設される。

[0182]

機能層 520 は、画素回路 530 (i, j) と、第 2 の表示素子 550 (i, j) と、絶縁膜 521 と、絶縁膜 528 と、を含む。また、機能層 520 は、絶縁膜 518 および絶縁膜 516 を含む。

[0183]

絶縁膜 521 は、画素回路 530 (i, j) および第 2 の表示素子 550 (i, j) の間に配設される。

[0184]

絶縁膜 528 は、絶縁膜 521 および基板 570 の間に配設され、第 2 の表示素子 550 (i, j) と重なる領域に開口部を備える。第 3 の電極 551 の周縁に沿って形成される絶縁膜 528 は、第 3 の電極 551 および第 4 の電極の短絡を防止することができる。

[0185]

絶縁膜 518 は、絶縁膜 521 および画素回路 530 (i, j) の間に配設される領域を備え、絶縁膜 516 は、絶縁膜 518 および画素回路 530 (i, j) の間に配設される領域を備える。

[0186]

さらに、第 1 の表示素子は、タッチセンサの電極を有する。図 5 にタッチセンサの電極を有した画素回路を示す。図 18 は前述のように本発明の一態様の表示装置 700 に用いることができる画素および配線等の配置を説明するブロック図であるが、図 5 のタッチセンサの電極を有する画素回路を参酌してタッチセンサの電極を配置した例も示している。以下にタッチセンサの構成について説明する。さらに図 19 はタッチセンサの電極を画素に配置した例を示す。

[0187]

画素回路は、図 5 に示すように X 方向に延在する配線（例えば、配線 82\_\_1）と、Y 方向に延在

する複数の配線（例えば、配線 8 1 \_\_ 1、配線 8 1 \_\_ 2）を有し、これらは互いに交差して設けられている。そして、配線の間に容量が形成される。

[0188]

このような構成とすることで、タッチセンサを構成する電極と、画素回路が有する液晶素子の一方の電極とを兼ねることができる。図 5 では、配線 8 1 \_\_ 1、配線 8 1 \_\_ 2 は、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねている。一方、配線 8 2 \_\_ 1 は、タッチセンサを構成する電極として機能している。そのためタッチパネルの構成を簡略化できる。

[0189]

なお、図 5 では、Y 方向に延在する複数の配線（例えば、配線 8 1 \_\_ 1、配線 8 1 \_\_ 2）が、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねていたが、本発明の一態様は、これに限定されない。例えば、X 方向に延在する複数の配線（例えば、配線 8 2 \_\_ 1）が、液晶素子の一方の電極と、タッチセンサを構成する電極とを兼ねていてもよい。

[0190]

また、図 18 に示すように X 方向に延在する配線（例えば、配線 8 2 \_\_ 1）はパルス電圧出力回路 601 に接続し、Y 方向に延在する配線（例えば 8 1 \_\_ 1）電流検出回路 602 に接続する。

[0191]

また、第 1 の表示素子 750 (i, j) の有する反射膜は画素電極として用いることが可能であり、さらに画素電極の上方には第 2 の電極 754 を有する。図 19 に第 2 の電極 754 の例を示す。図 19 では前述の、第 1 の電極 751 (i, j) と第 2 の電極 754 以外の構成要素等は省略して記載している。

[0192]

図 19 では画素電極がスリットを有していてスリットが形成された方向が Y 方向に平行な方向になっているが、これに限定されるものではなく、90° 回転して X 軸に平行な方向に形成されてもよい。

[0193]

図 20 は図 5 の等価回路を適用した、図 16 に示す表示装置の、画素を拡大した模式図である。図 20 では、第 2 の電極 754 が有するスリットは省略して示している。また、図 20 に示す画素は図 16 に示す表示装置の上面、つまり、第 2 の電極 754 の側が上方になるように配置した場合の、表示装置の画素の拡大図である。図 20 において、第 2 の電極 754、第 1 の電極 751 (i, j)、タッチセンサを構成する電極以外は省略して示す。図 5 は X 方向に延在する画素の 1 行分の模式図であるが、図 20 はそれを Y 方向に 2 行繰り返した状態である。

[0194]

Y 方向に延在する第 2 の電極 754 と、X 方向に延在する配線 906 が、点線で囲んだ領域 908 で重なっており、容量が形成されている。

[0195]

第 2 の電極は、表示装置に形成された導電膜と電氣的に接続し、電圧の印加が可能となっている。

[0196]

図 24 (A) には第 2 の電極 754 に電圧を印加できるよう、表示装置 700 に形成された導電膜と電氣的に接続する方法を例示する。端子 519B にて FPC 等と電氣的に接続する導電膜 755 は接続部 758 にて第 2 の電極と電氣的に接続する。図 24 (B) は接続部 758 の W1-W2 断面の模

式図である。

[0197]

図25(A)、(B)には、図24に示した表示装置700のタッチセンサを構成する電極が形成された画素を拡大した状態を示す。図25においては第2の電極754、接続部762、配線764、第1の電極751(i, j)が有する反射膜766、第1の電極(i, j)に形成された開口部751H以外は省略している。特に図25(B)は図25(A)に示す模式図からさらに第2の電極754、接続部762を省略し、配線764、反射膜766、開口部751Hのみ示した。前述のように、第2の電極754は、接続部758において導電膜755と電氣的に接続している。

[0198]

さらに図25(A)に示すようにY方向に延在する第2の電極754は接続部762にて配線764と接続している。

[0199]

表示装置700において、画像を表示する場合と、タッチセンサ動作する場合は、例えば上述の図4に示す方法を適用することができる。すなわち、画像の書き込み期間では、X方向に延在する配線764と、Y方向に延在する配線756\_\_1の両方に、共通電位が入力される。なお、配線756は、第2の電極754と同様の要素を示す。

[0200]

次に、検知期間では、Y方向に延在する配線756の各々は、検出回路と導通する。また、X方向に延在する配線764のうち、選択されたものには入力電圧が入力され、それ以外のものには共通電位が入力される。

[0201]

また、本実施の形態で説明する表示パネルは、接合層505と、封止材705と、構造体KB1と、を有する(図17参照)。

[0202]

接合層505は、機能層520および基板570の間に配設され、機能層520および基板570を貼り合わせる機能を備える。

[0203]

封止材705は、機能層520および基板770の間に配設され、機能層520および基板570を貼り合わせる機能を備える。

[0204]

構造体KB1は、機能層520および基板570の間に所定の間隙を設ける機能を備える。

[0205]

また、本実施の形態で説明する表示パネルは、端子519Cと、導電膜511Cと、構造体CPと、を有する。

[0206]

第1の絶縁膜501Cは、端子519Cおよび導電膜511Cの間に挟まれる領域を備える。また、第1の絶縁膜501Cは、開口部591Cを備える。

[0207]

端子519Cは、開口部591Cにおいて導電膜511Cと電氣的に接続される。また、導電膜51

1 Cは、画素回路530 (i, j) と電氣的に接続される。

[0208]

構造体CPは、端子519Cと絶縁膜771の間に挟まれる。

[0209]

また、本実施の形態で説明する表示パネルは、駆動回路GDと、駆動回路SDを有する(図16(A) および図18(A) 参照)。さらにパルス電圧出力回路601と、電流検出回路602を有する(図18(A) 参照)。

[0210]

駆動回路GDは、走査線G1 (i) と電氣的に接続される。駆動回路GDは、例えばトランジスタMDを備える(図17(A) 参照)。具体的には、画素回路530 (i, j) に含まれるトランジスタと同じ工程で形成することができる半導体膜を含むトランジスタをトランジスタMDに用いることができる(図17(A) および図17(C) 参照)。

[0211]

駆動回路SDは、信号線S1 (j) と電氣的に接続される。駆動回路SDは、例えば端子519Bまたは端子519Cと同一の工程で形成することができる端子に導電材料を用いて電氣的に接続される。

[0212]

パルス電圧出力回路601と電流検出回路602は図18では表示部と同一の回路に形成することを例示しているが、図16に示すようにパルス電圧出力回路と電流検出回路の機能を有するIC374を用いれば、表示部を有する基板上に形成する必要がなくなる。

[0213]

以下に、表示パネルを構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

[0214]

例えば第1の導電膜を、第1の電極751 (i, j) に用いることができる。また、第1の導電膜を、反射膜に用いることができる。

[0215]

また、第2の導電膜を、トランジスタのソース電極またはドレイン電極の機能を備える導電膜512Bに用いることができる。

[0216]

《構成例1.》

本発明の一態様の表示パネルは、基板570、基板770、構造体KB1封止材705または接合層505、を有する。

[0217]

また、本発明の一態様の表示パネルは、機能層520、絶縁膜521、絶縁膜528、を有する。

[0218]

また、本発明の一態様の表示パネルは、信号線S1 (j)、信号線S2 (j)、走査線G1 (i)、走査線G2 (i)、配線CSCOM、配線ANOを有する。

[0219]

また、本発明の一態様の表示パネルは、第１の導電膜または第２の導電膜を有する。

[０２２０]

また、本発明の一態様の表示パネルは、端子５１９Ｂ、端子５１９Ｃ、導電膜５１１Ｂまたは導電膜５１１Ｃを有する。

[０２２１]

また、本発明の一態様の表示パネルは、画素回路５３０（ $i$ 、 $j$ ）、スイッチＳＷ１、を有する。

[０２２２]

また、本発明の一態様の表示パネルは、第１の表示素子７５０（ $i$ 、 $j$ ）、第１の電極７５１（ $i$ 、 $j$ ）、反射膜、開口部７５１Ｈ、液晶材料を含む層７５３、第２の電極７５４、を有する。

[０２２３]

また、本発明の一態様の表示パネルは、配向膜ＡＦ１、配向膜ＡＦ２、着色膜ＣＦ１、遮光膜ＢＭ、絶縁膜７７１、機能膜７７０Ｐを有する。

[０２２４]

また、本発明の一態様の表示パネルは、第２の表示素子５５０（ $i$ 、 $j$ ）、３の電極５５１（ $i$ 、 $j$ ）、第４の電極５５２または発光性の有機化合物を含む層５５３（ $j$ ）を有する。

[０２２５]

また、本発明の一態様の表示パネルは、第１の絶縁膜５０１Ｃを有する。

[０２２６]

また、本発明の一態様の表示パネルは、駆動回路ＧＤまたは駆動回路ＳＤを有する。

[０２２７]

《基板５７０》

作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を基板５７０等に用いることができる。具体的には厚さ０．７mmの無アルカリガラスを用いることができる。

[０２２８]

例えば、第６世代（１５００mm×１８５０mm）、第７世代（１８７０mm×２２００mm）、第８世代（２２００mm×２４００mm）、第９世代（２４００mm×２８００mm）、第１０世代（２９５０mm×３４００mm）等の面積が大きなガラス基板を基板５７０等に用いることができる。これにより、大型の表示装置を作製することができる。

[０２２９]

有機材料、無機材料または有機材料と無機材料等の複合材料等を基板５７０等に用いることができる。例えば、ガラス、セラミックス、金属等の無機材料を基板５７０等に用いることができる。

[０２３０]

具体的には、無アルカリガラス、ソーダ石灰ガラス、カリガラス、クリスタルガラス、石英またはサファイア等を、基板５７０等に用いることができる。具体的には、無機酸化物膜、無機窒化物膜または無機酸窒化物膜等を、基板５７０等に用いることができる。例えば、酸化シリコン、窒化シリコン、酸窒化シリコン、アルミナ膜等を、基板５７０等に用いることができる。ＳＵＳまたはアルミニウム等を、基板５７０等に用いることができる。

[０２３１]

例えば、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニ

ウム等の化合物半導体基板、S O I 基板等を基板 5 7 0 等に用いることができる。これにより、半導体素子を基板 5 7 0 等に形成することができる。

[ 0 2 3 2 ]

例えば、樹脂、樹脂フィルムまたはプラスチック等の有機材料を基板 5 7 0 等に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネートまたはアクリル樹脂等の樹脂フィルムまたは樹脂板を、基板 5 7 0 等に用いることができる。

[ 0 2 3 3 ]

例えば、金属板、薄板状のガラス板または無機材料等の膜を樹脂フィルム等に貼り合わせた複合材料を基板 5 7 0 等に用いることができる。例えば、繊維状または粒子状の金属、ガラスもしくは無機材料等を樹脂フィルムに分散した複合材料を、基板 5 7 0 等に用いることができる。例えば、繊維状または粒子状の樹脂もしくは有機材料等を無機材料に分散した複合材料を、基板 5 7 0 等に用いることができる。

[ 0 2 3 4 ]

また、単層の材料または複数の層が積層された材料を、基板 5 7 0 等に用いることができる。例えば、基材と基材に含まれる不純物の拡散を防ぐ絶縁膜等が積層された材料を、基板 5 7 0 等に用いることができる。具体的には、ガラスとガラスに含まれる不純物の拡散を防ぐ酸化シリコン層、窒化シリコン層または酸化窒化シリコン層等から選ばれた一または複数の膜が積層された材料を、基板 5 7 0 等に用いることができる。または、樹脂と樹脂を透過する不純物の拡散を防ぐ酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜等が積層された材料を、基板 5 7 0 等に用いることができる。

[ 0 2 3 5 ]

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート若しくはアクリル樹脂等の樹脂フィルム、樹脂板または積層体等を基板 5 7 0 等に用いることができる。

[ 0 2 3 6 ]

具体的には、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミド等）、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂、もしくは、シリコーンなどのシロキサン結合を有する樹脂を含む材料を基板 5 7 0 等に用いることができる。

[ 0 2 3 7 ]

具体的には、ポリエチレンテレフタレート（P E T）、ポリエチレンナフタレート（P E N）、ポリエーテルサルホン（P E S）またはアクリル等を基板 5 7 0 等に用いることができる。

[ 0 2 3 8 ]

また、紙または木材などを基板 5 7 0 等に用いることができる。

[ 0 2 3 9 ]

例えば、可撓性を有する基板を基板 5 7 0 等に用いることができる。

[ 0 2 4 0 ]

なお、トランジスタまたは容量素子等を基板に直接形成する方法を用いることができる。また、例えば作製工程中に加わる熱に耐熱性を有する工程用の基板にトランジスタまたは容量素子等を形成し、形成されたトランジスタまたは容量素子等を基板 5 7 0 等に転置する方法を用いることができる。これにより、例えば可撓性を有する基板にトランジスタまたは容量素子等を形成できる。

[ 0 2 4 1 ]

## 《基板 770》

例えば、透光性を備える材料を基板 770 に用いることができる。具体的には、基板 570 に用いることができる材料から選択された材料を基板 770 に用いることができる。具体的には厚さ 0.7 mm または厚さ 0.1 mm 程度まで研磨した無アルカリガラスを用いることができる。

[0242]

## 《構造体 KB1》

例えば、有機材料、無機材料または有機材料と無機材料の複合材料を構造体 KB1 等に用いることができる。これにより、構造体 KB1 等を挟む構成の間に所定の間隔を設けることができる。

[0243]

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の複合材料などを構造体 KB1 等に用いることができる。また、感光性を有する材料を用いて形成してもよい。

[0244]

## 《封止材 705》

無機材料、有機材料または無機材料と有機材料の複合材料等を封止材 705 等に用いることができる。

[0245]

例えば、熱溶融性の樹脂または硬化性の樹脂等の有機材料を、封止材 705 等に用いることができる。

[0246]

例えば、反応硬化型接着剤、光硬化型接着剤、熱硬化型接着剤または／および嫌気型接着剤等の有機材料を封止材 705 等に用いることができる。

[0247]

具体的には、エポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC（ポリビニルクロライド）樹脂、PVB（ポリビニルブチラル）樹脂、EVA（エチレンビニルアセテート）樹脂等を含む接着剤を封止材 705 等に用いることができる。

[0248]

## 《接合層 505》

例えば、封止材 705 に用いることができる材料を接合層 505 に用いることができる。

[0249]

## 《絶縁膜 521》

例えば、絶縁性の無機材料、絶縁性の有機材料または無機材料と有機材料を含む絶縁性の複合材料を、絶縁膜 521 等に用いることができる。

[0250]

具体的には、無機酸化物膜、無機窒化物膜または無機酸化窒化物膜等またはこれらから選ばれた複数の積層した積層材料を、絶縁膜 521 等に用いることができる。例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等またはこれらから選ばれた複数の積層した積層材料を含む膜を、絶縁膜 521 等に用いることができる。

[0251]

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の積層材料もしくは複合

材料などを絶縁膜 5 2 1 等に用いることができる。また、感光性を有する材料を用いて形成してもよい。

[0252]

これにより、例えば絶縁膜 5 2 1 と重なるさまざまな構造に由来する段差を平坦化することができる。

[0253]

《絶縁膜 5 2 8》

例えば、絶縁膜 5 2 1 に用いることができる材料を絶縁膜 5 2 8 等に用いることができる。具体的には、厚さ  $1\ \mu\text{m}$  のポリイミドを含む膜を絶縁膜 5 2 8 に用いることができる。

[0254]

《第 1 の絶縁膜 5 0 1 C》

例えば、絶縁膜 5 2 1 に用いることができる材料を第 1 の絶縁膜 5 0 1 C に用いることができる。具体的には、シリコンおよび酸素を含む材料を第 1 の絶縁膜 5 0 1 C に用いることができる。これにより、画素回路または第 2 の表示素子等への不純物の拡散を抑制することができる。

[0255]

例えば、シリコン、酸素および窒素を含む厚さ  $200\ \text{nm}$  の膜を第 1 の絶縁膜 5 0 1 C に用いることができる。

[0256]

なお、第 1 の絶縁膜 5 0 1 C は、開口部 5 9 1 A、開口部 5 9 1 B または開口部 5 9 1 C を有する。

[0257]

《配線、端子、導電膜》

導電性を備える材料を配線等に用いることができる。具体的には、導電性を備える材料を、信号線 S 1 (j)、信号線 S 2 (j)、走査線 G 1 (i)、走査線 G 2 (i)、配線 C S C O M、配線 A N O、端子 5 1 9 B、端子 5 1 9 C、導電膜 5 1 1 B または導電膜 5 1 1 C 等に用いることができる。

[0258]

例えば、無機導電性材料、有機導電性材料、金属または導電性セラミックスなどを配線等に用いることができる。

[0259]

具体的には、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素などを、配線等に用いることができる。または、上述した金属元素を含む合金などを、配線等に用いることができる。特に、銅とマンガンの合金がウエットエッチング法を用いた微細加工に好適である。

[0260]

具体的には、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等を配線等に用いることができる。

[0261]

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、配線等に用いることができる。

[0262]

具体的には、グラフェンまたはグラファイトを含む膜を配線等に用いることができる。

[0263]

例えば、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等を挙げることができる。

[0264]

具体的には、導電性高分子を配線等に用いることができる。

[0265]

《第1の導電膜、第2の導電膜》

例えば、配線等に用いることができる材料を第1の導電膜または第2の導電膜に用いることができる。

[0266]

また、第1の電極571 (i, j) または配線等を第1の導電膜に用いることができる。

[0267]

また、スイッチSW1に用いることができるトランジスタの導電膜512Bまたは配線等を第2の導電膜に用いることができる。

[0268]

《画素回路530 (i, j)》

画素回路530 (i, j) は、信号線S1 (j)、信号線S2 (j)、走査線G1 (i)、走査線G2 (i)、配線CSCOMおよび配線ANOと電氣的に接続される (図5参照)。

[0269]

画素回路530 (i, j+1) は、信号線S1 (j+1)、信号線S2 (j+1)、走査線G1 (i)、走査線G2 (i)、配線CSCOMおよび配線ANOと電氣的に接続される。

[0270]

なお、信号線S2 (j) に供給する信号に用いる電圧が、信号線S1 (j+1) に供給する信号に用いる電圧と異なる場合、信号線S1 (j+1) を信号線S2 (j) から離して配置する。具体的には、信号線S2 (j+1) を信号線S2 (j) に隣接するように配置する。

[0271]

画素回路530 (i, j) は、スイッチSW1、容量素子C1、スイッチSW2、トランジスタMおよび容量素子C2を含む。

[0272]

例えば、走査線G1 (i) と電氣的に接続されるゲート電極と、信号線S1 (j) と電氣的に接続される第1の電極と、を有するトランジスタを、スイッチSW1に用いることができる。

[0273]

容量素子C1は、スイッチSW1に用いるトランジスタの第2の電極に電氣的に接続される第1の電極と、配線CSCOMに電氣的に接続される第2の電極と、を有する。

[0274]

例えば、走査線G2 (i) と電氣的に接続されるゲート電極と、信号線S2 (j) と電氣的に接続される第1の電極と、を有するトランジスタを、スイッチSW2に用いることができる。

[0275]

トランジスタMは、スイッチSW2に用いるトランジスタの第2の電極に電氣的に接続されるゲート電極と、配線ANOと電氣的に接続される第1の電極と、を有する。

[0276]

なお、半導体膜をゲート電極との間に挟むように設けられた導電膜を備えるトランジスタを、トランジスタMに用いることができる。例えば、トランジスタMの第1の電極と同じ電位を供給することができる配線と電氣的に接続された導電膜を用いることができる。

[0277]

容量素子C2は、スイッチSW2に用いるトランジスタの第2の電極に電氣的に接続される第1の電極と、トランジスタMの第1の電極に電氣的に接続される第2の電極と、を有する。

[0278]

なお、第1の表示素子750の第1の電極をスイッチSW1に用いるトランジスタの第2の電極と電氣的に接続し、第1の表示素子750の第2の電極を配線81または配線82と電氣的に接続する。これにより、第1の表示素子750を駆動することができる。

[0279]

また、第2の表示素子550の第1の電極をトランジスタMの第2の電極と電氣的に接続し、第2の表示素子550の第2の電極を配線VCOM2と電氣的に接続する。これにより、第2の表示素子550を駆動することができる。

[0280]

《スイッチSW1、スイッチSW2、トランジスタM、トランジスタMD》

例えば、ボトムゲート型またはトップゲート型等のトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。

[0281]

例えば、14族の元素を含む半導体を半導体膜に用いるトランジスタを利用することができる。具体的には、シリコンを含む半導体を半導体膜に用いることができる。例えば、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを半導体膜に用いたトランジスタを用いることができる。

[0282]

例えば、酸化物半導体を半導体膜に用いるトランジスタを利用することができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

[0283]

一例を挙げれば、アモルファスシリコンを半導体膜に用いたトランジスタと比較して、オフ状態におけるリーク電流が小さいトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。具体的には、酸化物半導体を半導体膜508に用いたトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。

[0284]

これにより、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路と比較して、

画素回路が画像信号を保持することができる時間を長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、駆動に伴う消費電力を低減することができる。

[0285]

スイッチSW1に用いることができるトランジスタは、半導体膜508および半導体膜508と重なる領域を備える導電膜504を備える（図17（B）参照）。また、スイッチSW1に用いることができるトランジスタは、導電膜512Aおよび導電膜512Bを備える。

[0286]

なお、導電膜504はゲート電極の機能を備え、絶縁膜506はゲート絶縁膜の機能を備える。また、導電膜512Aはソース電極の機能またはドレイン電極の機能の一方を備え、導電膜512Bはソース電極の機能またはドレイン電極の機能の他方を備える。

[0287]

また、導電膜504との間に半導体膜508を挟むように設けられた導電膜524を備えるトランジスタを、トランジスタMに用いることができる（図17（C）参照）。

[0288]

タンタルおよび窒素を含む厚さ10nmの膜と、銅を含む厚さ300nmの膜と、をこの順で積層した導電膜を導電膜504に用いることができる。

[0289]

シリコンおよび窒素を含む厚さ400nmの膜と、シリコン、酸素および窒素を含む厚さ200nmの膜と、を積層した材料を絶縁膜506に用いることができる。

[0290]

インジウム、ガリウムおよび亜鉛を含む厚さ25nmの膜を、半導体膜508に用いることができる。

[0291]

タングステンを含む厚さ50nmの膜と、アルミニウムを含む厚さ400nmの膜と、チタンを含む厚さ100nmの膜と、をこの順で積層した導電膜を、導電膜512Aまたは導電膜512Bに用いることができる。

[0292]

《第1の表示素子750（i，j）》

例えば、光の反射または透過を制御する機能を備える表示素子を、第1の表示素子750（i，j）等に用いることができる。例えば、液晶素子と偏光板を組み合わせた構成またはシャッター方式のMEMS表示素子等を用いることができる。反射型の表示素子を用いることにより、表示パネルの消費電力を抑制することができる。具体的には、反射型の液晶表示素子を第1の表示素子750に用いることができる。

[0293]

IPS（In-Plane-Switching）モード、TN（Twisted Nematic）モード、FFS（Fringe Field Switching）モード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optically Compensated Birefringence）モード、FLC（Ferroel

electric Liquid Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

[0294]

また、例えば垂直配向 (VA) モード、具体的には、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ECB (Electrically Controlled Birefringence) モード、CPA (Continuous Pinwheel Alignment) モード、ASV (Advanced Super-View) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

[0295]

例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。または、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶材料を用いることができる。または、ブルー相を示す液晶材料を用いることができる。

[0296]

反射型の液晶素子で FFS モードを利用する場合、液晶素子が有する液晶層の初期の配向状態が垂直配向である動作モードを利用することが好ましい。なお、この動作モードを VA-FFS モードと示すこともある。以下の説明でも VA-FFS モードと示すこととする。

[0297]

反射型の VA-FFS モードの特性について図 21 を用いて説明する。

[0298]

図 21 (A) は反射型の VA-FFS モードの電気光学特性である。図 21 (A) の横軸は液晶素子に印加する電圧を、縦軸は反射率をそれぞれ模式的に示したものである。図 21 (B)、図 21 (C) は VA-FFS モードの液晶素子の概略図である。液晶層 800 を基板 806 と基板 808 が挟持している。基板 808 は光透過性を有する領域を一部、あるいは全部に有する。基板 806 は電極 802、電極 804 を有する。基板 806、電極 802、電極 804 は光反射性を有する。また、基板 806、電極 802、電極 804 が光透過性を有し、基板 806 の下方に図示しない反射板等を配置してもよい。基板 806 および／または基板 808 の、液晶層 800 の側の液晶層 800 が接触する面の一部、または全面には配向膜が形成されていてもよい。配向膜は液晶層が有する液晶分子の異方性を示す軸が配向膜の表面に対して垂直に配向するような特性を示す材料を有する。図 21 (B)、図 21 (C) には液晶分子の模式的な図として液晶分子 810 を示す。液晶分子 810 の長軸が基板 806、808 に対して垂直な方向に配向している。

[0299]

ここで「垂直」は基板 806、基板 808 の表面の法線方向のみならず、そこから、 $3^{\circ}$  程度の傾き角を示していてもよいこととする。すなわち液晶分子 810 の、基板 806、808 の表面の法線方向からの傾き角は  $-3^{\circ}$  以上、 $3^{\circ}$  以下とすることが可能である。

[0300]

さらに液晶素子の外部には円偏光板 812 を有する。

[0301]

電極802、804は導電性を有する。電極802、電極804には図示しない電源装置等が電氣的に接続されており、電圧を印加することが可能になっている。

[0302]

次に反射型のVA-FFSモードの電気光学特性を説明する。

[0303]

電極802、電極804の間に電界を印加して、液晶分子810が電界との相互作用で配向方向を変化させ始めるまでの電圧（図21（A）の横軸に示した $V_{min}$ は）以下では反射率に変化はない。

[0304]

液晶素子の外部から入射する光は円偏光板812を通過する。円偏光板は直線偏光の偏光板と1/4波長板を組み合わせた構成となっている。入射した光はまず直線偏光の偏光板を通過することで直線偏光となり、続いて波長板を通過することで円偏光となる。

[0305]

$V_{min}$ 以下では液晶層800の液晶分子810が基板806、808の表面に垂直な方向に対する傾き角がほとんど変化しないため、液晶層800の複屈折性は無い、あるいはほとんど無い状態であり、光は偏光状態を変化させることなく基板806に到達する。

[0306]

基板806、電極802、電極804が光反射性を有する場合、到達した光は反射され、再度液晶層800を通過して、円偏光板812に到達する。

[0307]

続いて円偏光板812が有する1/4波長板を通過し、さらに直線偏光の偏光板に到達する。このとき、入射光が直線偏光の偏光板を通過して得られた直線偏光の振動方向に対して、90°回転した状態で再び直線偏光の偏光板に入射する為、直線偏光の偏光板で光が遮断され、外部に光が放出されることは無い。

[0308]

なお、基板806、電極802、電極804が光透過性を有し、基板806の下方に反射板等を配置した場合も同様の結果となる。

[0309]

次に、電極802、電極804の間に $V_{min}$ よりも大きい電圧を印加すると、液晶分子810の傾き角が大きくなり、その結果、液晶層800において複屈折性を示すようになる。この場合、液晶素子に入射した光は、偏光状態を変化させる。

[0310]

基板806、電極802、電極804が光反射性を有する場合、到達した光は反射され、再度液晶層800を通過して、円偏光板812に到達するが、液晶層800の示す複屈折性により偏光状態が変化しているため、円偏光板の有する直線偏光の偏光板に光が到達しても、遮断し切れない。その結果、液晶素子の外部に反射光が放出される。

[0311]

電極802、電極804の間に印加する電圧の大きさをさらに大きくすることで、より高い反射率が得られるようになる。

[0312]

なお、図21(A)に示す電気光学特性は液晶層800の特性に依存する。電極802、電極804の間に印加する電圧範囲が大きくなると消費電力が増大してしまう。適切な大きさの電圧で動作できるように液晶層800の特性として、屈折率異方性、誘電率異方性、弾性定数、さらには液晶層800の厚みなどを、適宜選択する。

[0313]

《第1の電極751(i, j)》

例えば、配線等に用いる材料を第1の電極751(i, j)の一部に用いることができる。具体的には、反射膜を第1の電極751(i, j)の一部に用いることができる。

[0314]

《反射膜》

例えば、可視光を反射する材料を反射膜に用いることができる。具体的には、銀を含む材料を反射膜に用いることができる。例えば、銀およびパラジウム等を含む材料または銀および銅等を含む材料を反射膜に用いることができる。

[0315]

反射膜は、例えば、液晶材料を含む層753を透過してくる光を反射する。これにより、第1の表示素子750を反射型の液晶素子にすることができる。また、例えば、表面に凹凸を備える材料を、反射膜に用いることができる。これにより、入射する光をさまざまな方向に反射して、白色の表示をすることができる。

[0316]

なお、第1の電極751(i, j)の一部を反射膜に用いる構成に限られない。例えば、液晶材料を含む層753と第1の電極751(i, j)の間に反射膜を配設する構成を用いることができる。または、反射膜と液晶材料を含む層753の間に透光性を有する第1の電極751(i, j)を配置する構成を用いることができる。

[0317]

たとえば、後述の第2の電極754にて光反射性の導電膜を用いる場合には、第1の電極751(i, j)は光透過性の導電膜を用いてもよい。

[0318]

《開口部751H》

非開口部の総面積に対する開口部751Hの総面積の比の値が大きすぎると、第1の表示素子750(i, j)を用いた表示が暗くなってしまう。また、非開口部の総面積に対する開口部751Hの総面積の比の値が小さすぎると、第2の表示素子550(i, j)を用いた表示が暗くなってしまう。

[0319]

また、反射膜に設ける開口部751Hの面積が小さすぎると、第2の表示素子550が射出する光から取り出せる光の効率が低下してしまう。

[0320]

多角形、四角形、楕円形、円形または十字等の形状を開口部751Hの形状に用いることができる。また、細長い筋状、スリット状、市松模様状の形状を開口部751Hの形状に用いることができる。また、開口部751Hを隣接する画素に寄せて配置してもよい。好ましくは、開口部751Hを同じ

色を表示する機能を備える他の画素に寄せて配置する。これにより、第2の表示素子550が射出する光が隣接する画素に配置された着色膜に入射してしまう現象（クロストークともいう）を抑制できる。

[0321]

このような構成を用いることで、表示装置としてのコントラストや、色再現性が向上する。

[0322]

《第2の電極754》

例えば、可視光について透光性を有し且つ導電性を備える材料を、第2の電極754に用いることができる。

[0323]

例えば、導電性酸化物、光が透過する程度に薄い金属膜または金属ナノワイヤーを第2の電極754に用いることができる。

[0324]

具体的には、インジウムを含む導電性酸化物を第2の電極754に用いることができる。または、厚さ1nm以上10nm以下の金属薄膜を第2の電極754に用いることができる。または、銀を含む金属ナノワイヤーを第2の電極754に用いることができる。

[0325]

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛、アルミニウムを添加した酸化亜鉛などを、第2の電極754に用いることができる。

[0326]

《配向膜AF1、配向膜AF2》

例えば、ポリイミド等を含む材料を配向膜AF1または配向膜AF2に用いることができる。具体的には、所定の方向に配向するようにラビング処理または光配向技術を用いて形成された材料を用いることができる。

[0327]

例えば、可溶性のポリイミドを含む膜を配向膜AF1または配向膜AF2に用いることができる。

[0328]

《着色膜CF1》

所定の色の光を透過する材料を着色膜CF1に用いることができる。これにより、着色膜CF1を例えばカラーフィルターに用いることができる。

[0329]

例えば、青色の光を透過する材料、緑色の光を透過する材料、赤色の光を透過する材料、黄色の光を透過する材料または白色の光を透過する材料などを着色膜CF1に用いることができる。

[0330]

《遮光膜BM》

光の透過を妨げる材料を遮光膜BMに用いることができる。これにより、遮光膜BMを例えばブラックマトリクスに用いることができる。

[0331]

## 《絶縁膜 771》

例えば、ポリイミド、エポキシ樹脂、アクリル樹脂等を絶縁膜 771 に用いることができる。

[0332]

## 《機能膜 770P》

例えば、偏光板、位相差板、拡散フィルム、反射防止膜または集光フィルム等を機能膜 770P に用いることができる。770P は円偏光板としての機能を有していてもよい。または、2 色性色素を含む偏光板を機能膜 770P に用いることができる。

[0333]

また、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜などを、機能膜 770P に用いることができる。

[0334]

## 《第 2 の表示素子 550 (i, j)》

例えば、発光素子を第 2 の表示素子 550 (i, j) に用いることができる。具体的には、有機エレクトロルミネッセンス素子、無機エレクトロルミネッセンス素子または発光ダイオードなどを、第 2 の表示素子 550 (i, j) に用いることができる。

[0335]

例えば、青色の光を射出するように積層された積層体、緑色の光を射出するように積層された積層体または赤色の光を射出するように積層された積層体等を、発光性の有機化合物を含む層 553 (j) に用いることができる。

[0336]

例えば、信号線 S1 (j) に沿って列方向に長い帯状の積層体を、発光性の有機化合物を含む層 553 (j) に用いることができる。また、発光性の有機化合物を含む層 553 (j) とは異なる色の光を射出する信号線 S1 (j + 1) に沿って列方向に長い帯状の積層体を、発光性の有機化合物を含む層 553 (j + 1) に用いることができる。

[0337]

また、例えば、白色の光を射出するように積層された積層体を、発光性の有機化合物を含む層 553 (j) および発光性の有機化合物を含む層 553 (j + 1) に用いることができる。具体的には、青色の光を射出する蛍光材料を含む発光性の有機化合物を含む層と、緑色および赤色の光を射出する蛍光材料以外の材料を含む層または黄色の光を射出する蛍光材料以外の材料を含む層と、を積層した積層体を、発光性の有機化合物を含む層 553 (j) および発光性の有機化合物を含む層 553 (j + 1) に用いることができる。

[0338]

例えば、配線等に用いることができる材料を第 3 の電極 551 (i, j) または第 4 の電極 552 に用いることができる。

[0339]

例えば、配線等に用いることができる材料から選択された、可視光について透光性を有する材料を、第 3 の電極 551 (i, j) に用いることができる。

[0340]

具体的には、導電性酸化物またはインジウムを含む導電性酸化物、酸化インジウム、インジウム錫酸

化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などを、第3の電極551(i, j)に用いることができる。または、光が透過する程度に薄い金属膜を第3の電極551(i, j)に用いることができる。

[0341]

例えば、配線等に用いることができる材料から選択された可視光について反射性を有する材料を、第4の電極552に用いることができる。

[0342]

また、第2の表示素子は、第1の表示素子に対して独立に駆動させることが可能である。

[0343]

《駆動回路GD》

シフトレジスタ等のさまざまな順序回路等を駆動回路GDに用いることができる。例えば、トランジスタMD、容量素子等を駆動回路GDに用いることができる。具体的には、トランジスタMと同一の工程で形成することができる半導体膜を備えるトランジスタを用いることができる。

[0344]

または、スイッチSW1に用いることができるトランジスタと異なる構成をトランジスタMDに用いることができる。具体的には、導電膜524を有するトランジスタをトランジスタMDに用いることができる(図17(C)参照)。

[0345]

導電膜504との間に半導体膜508を挟むように、導電膜524を配設し、導電膜524および半導体膜508の間に絶縁膜516を配設し、半導体膜508および導電膜504の間に絶縁膜506を配設する。例えば、導電膜504と同じ電位を供給する配線に導電膜524を電氣的に接続する。

[0346]

なお、トランジスタMと同一の構成を、トランジスタMDに用いることができる。

[0347]

《駆動回路SD》

例えば、集積回路を駆動回路SDに用いることができる。具体的には、シリコン基板上に形成された集積回路を駆動回路SDに用いることができる。

[0348]

例えば、COG(Chip on glass)法を用いて、画素回路530(i, j)と電氣的に接続されるパッドに駆動回路SDを実装することができる。具体的には、異方性導電膜を用いて、パッドに集積回路を実装できる。

[0349]

なお、パッドは、端子519Bまたは端子519Cと同一の工程で形成することができる。

[0350]

《パルス電圧出力回路601、電流検出回路602》

またパルス電圧出力回路601及び電流検出回路602は、一例としては、1つのICの中に形成されていることが好ましい。該ICは、例えばタッチパネルに実装されること、若しくは電子機器の筐体内の基板に実装されることが好ましい。また可撓性を有するタッチパネルとする場合には、曲げた部分では寄生容量が増大し、ノイズの影響が大きくなってしまう恐れがあるため、ノイズの影響を

受けにくい駆動方法が適用された IC を用いることが好ましい。例えばシグナルノイズ比 (S/N 比) を高める駆動方法が適用された IC を用いることが好ましい。

[0351]

なお、インセル型タッチセンサの場合には、表示部を駆動するための回路が設けられている。例えば、その回路は、ゲート線駆動回路、ソース線駆動回路などである。これらの回路も、IC の中に形成されている場合がある。よって、パルス電圧出力回路 601 または電流検出回路 602 の少なくとも一つと、ゲート線駆動回路またはソース線駆動回路の少なくとも一つとが、1 つの IC の中に形成されていてもよい。例えば、ソース線駆動回路は、駆動周波数が高いため、IC の中に形成される場合が多い。また、電流検出回路 602 は、オペアンプなどが必要となる場合があるため、IC の中に形成される場合が多い。したがって、ソース線駆動回路と電流検出回路 602 とが、1 つの IC の中に形成されていてもよい。この場合には、ゲート線駆動回路およびパルス電圧出力回路 601 は、画素が形成されている基板上に、画素と一緒に形成されていてもよい。または、ソース線駆動回路と電流検出回路 602 とパルス電圧出力回路 601 とが、1 つの IC の中に形成されていてもよい。

[0352]

またタッチセンサとして配線の交差部に容量のみを設けるパッシブマトリクス型のタッチセンサの構成を示したが、トランジスタと容量とを備えたアクティブマトリクス型のタッチセンサとしてもよい。

[0353]

<酸化物半導体の抵抗率の制御方法>

酸化物半導体膜の抵抗率を制御する方法について説明する。

[0354]

所定の抵抗率を備える酸化物半導体膜を、半導体膜 508 または導電膜 524 等に用いることができる。

[0355]

例えば、酸化物半導体膜に含まれる水素、水等の不純物の濃度及び／又は膜中の酸素欠損を制御する方法を、酸化物半導体の抵抗率を制御する方法に用いることができる。

[0356]

具体的には、プラズマ処理を水素、水等の不純物濃度及び／又は膜中の酸素欠損を増加または低減する方法に用いることができる。

[0357]

具体的には、希ガス (He、Ne、Ar、Kr、Xe)、水素、ボロン、リン及び窒素の中から選ばれた一種以上を含むガスを用いて行うプラズマ処理を適用できる。例えば、Ar 雰囲気下でのプラズマ処理、Ar と水素の混合ガス雰囲気下でのプラズマ処理、アンモニア雰囲気下でのプラズマ処理、Ar とアンモニアの混合ガス雰囲気下でのプラズマ処理、または窒素雰囲気下でのプラズマ処理などを適用できる。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

[0358]

または、イオン注入法、イオンドーピング法またはプラズマイメージョンイオンインプランテーション法などを用いて、水素、ボロン、リンまたは窒素を酸化物半導体膜に注入して、抵抗率が低い酸化物半導体膜にすることができる。

[0359]

または、水素を含む絶縁膜を酸化物半導体膜に接して形成し、絶縁膜から酸化物半導体膜に水素を拡散させる方法を用いることができる。これにより、酸化物半導体膜のキャリア密度を高め、抵抗率を低くすることができる。

[0360]

例えば、膜中の含有水素濃度が  $1 \times 10^{22} \text{ atoms/cm}^3$  以上の絶縁膜を酸化物半導体膜に接して形成することで、効果的に水素を酸化物半導体膜に含有させることができる。具体的には、窒化シリコン膜を酸化物半導体膜に接して形成する絶縁膜に用いることができる。

[0361]

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

[0362]

具体的には、二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる水素濃度が、 $8 \times 10^{19} \text{ atoms/cm}^3$  以上、好ましくは  $1 \times 10^{20} \text{ atoms/cm}^3$  以上、より好ましくは  $5 \times 10^{20} \text{ atoms/cm}^3$  以上である酸化物半導体を導電膜 524 に好適に用いることができる。

[0363]

一方、抵抗率の高い酸化物半導体をトランジスタのチャネルが形成される半導体膜に用いることができる。具体的には半導体膜 508 に好適に用いることができる。

[0364]

例えば、酸素を含む絶縁膜、別言すると、酸素を放出することが可能な絶縁膜を酸化物半導体に接して形成し、絶縁膜から酸化物半導体膜に酸素を供給させて、膜中または界面の酸素欠損を補填することができる。これにより、抵抗率が高い酸化物半導体膜にすることができる。

[0365]

例えば、酸化シリコン膜または酸化窒化シリコン膜を、酸素を放出することが可能な絶縁膜に用いることができる。

[0366]

酸素欠損が補填され、水素濃度が低減された酸化物半導体膜は、高純度真性化、又は実質的に高純度真性化された酸化物半導体膜といえる。ここで、実質的に真性とは、酸化物半導体膜のキャリア密度が、 $8 \times 10^{11} / \text{cm}^3$  未満、好ましくは  $1 \times 10^{11} / \text{cm}^3$  未満、さらに好ましくは  $1 \times 10^{10} / \text{cm}^3$  未満であることを指す。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度を低減することができる。

[0367]

また、高純度真性または実質的に高純度真性である酸化物半導体膜を備えるトランジスタは、オフ電

流が著しく小さく、チャネル幅が  $1 \times 10^6 \mu\text{m}$  でチャネル長  $L$  が  $10 \mu\text{m}$  の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が  $1\text{V}$  から  $10\text{V}$  の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち  $1 \times 10^{-13}\text{A}$  以下という特性を備えることができる。

[0368]

上述した高純度真性または実質的に高純度真性である酸化物半導体膜をチャネル領域に用いるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

[0369]

具体的には、二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる水素濃度が、 $2 \times 10^{20} \text{atoms}/\text{cm}^3$  以下、好ましくは  $5 \times 10^{19} \text{atoms}/\text{cm}^3$  以下、より好ましくは  $1 \times 10^{19} \text{atoms}/\text{cm}^3$  以下、 $5 \times 10^{18} \text{atoms}/\text{cm}^3$  未満、好ましくは  $1 \times 10^{18} \text{atoms}/\text{cm}^3$  以下、より好ましくは  $5 \times 10^{17} \text{atoms}/\text{cm}^3$  以下、さらに好ましくは  $1 \times 10^{16} \text{atoms}/\text{cm}^3$  以下である酸化物半導体を、トランジスタのチャネルが形成される半導体に好適に用いることができる。

[0370]

なお、半導体膜 508 よりも水素濃度及び／又は酸素欠損量が多く、抵抗率が低い酸化物半導体膜を、導電膜 524 に用いる。

[0371]

また、半導体膜 508 に含まれる水素濃度の 2 倍以上、好ましくは 10 倍以上の濃度の水素を含む膜を、導電膜 524 に用いることができる。

[0372]

また、半導体膜 508 の抵抗率の  $1 \times 10^{-8}$  倍以上  $1 \times 10^{-1}$  倍未満の抵抗率を備える膜を、導電膜 524 に用いることができる。

[0373]

具体的には、 $1 \times 10^{-3} \Omega \text{cm}$  以上  $1 \times 10^4 \Omega \text{cm}$  未満、好ましくは、 $1 \times 10^{-3} \Omega \text{cm}$  以上  $1 \times 10^{-1} \Omega \text{cm}$  未満である膜を、導電膜 524 に用いることができる。

[0374]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0375]

例えば、本明細書等において、X と Y とが接続されている、と明示的に記載されている場合は、X と Y とが電氣的に接続されている場合と、X と Y とが機能的に接続されている場合と、X と Y とが直接接続されている場合とが、本明細書等を開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

[0376]

ここで、X、Y は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0377]

X と Y とが直接的に接続されている場合の一例としては、X と Y との電氣的な接続を可能とする素子

(例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など)が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子(例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など)を介さずに、XとYとが、接続されている場合である。

[0378]

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子(例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など)が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態(オン状態)、または、非導通状態(オフ状態)になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

[0379]

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路(例えば、論理回路(インバータ、NAND回路、NOR回路など)、信号変換回路(DA変換回路、AD変換回路、ガンマ補正回路など)、電位レベル変換回路(電源回路(昇圧回路、降圧回路など)、信号の電位レベルを変えるレベルシフタ回路など)、電圧源、電流源、切り替え回路、増幅回路(信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など)、信号生成回路、記憶回路、制御回路など)が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

[0380]

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合(つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合)と、XとYとが機能的に接続されている場合(つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合)と、XとYとが直接接続されている場合(つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合)とが、本明細書等に開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等に開示されているものとする。

[0381]

なお、例えば、トランジスタのソース(又は第1の端子など)が、Z1を介して(又は介さず)、Xと電氣的に接続され、トランジスタのドレイン(又は第2の端子など)が、Z2を介して(又は介さず)、Yと電氣的に接続されている場合や、トランジスタのソース(又は第1の端子など)が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン(又は第2の端子など)が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合では、以下のように表現することが出来る。

[0382]

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

[0383]

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース（又は第1の端子など）からトランジスタのドレイン（又は第2の端子など）への電氣的パスであり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは、第4の電氣的パスを有しておらず、前記第4の電氣的パスは、トランジスタのドレイン（又は第2の端子など）からトランジスタのソース（又は第1の端子など）への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

[0384]

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0385]

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、１つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

（実施の形態２）

本実施の形態では、本発明の一態様の表示装置、または表示システムを有する表示モジュール及び電子機器について、図２２、図２３を用いて説明を行う。

[０３８６]

図２２（Ａ）乃至（Ｈ）及び図２３は、電子機器を示す図である。これらの電子機器は、筐体５００、表示部５００１、スピーカ５００３、ＬＥＤランプ５００４、操作キー５００５（電源スイッチ、又は操作スイッチを含む）、接続端子５００６、センサ５００７（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に於いて又は赤外線を測定する機能を含むもの）、マイクロフォン５００８、等を有することができる。

[０３８７]

図２２（Ａ）はモバイルコンピュータであり、上述したものの他に、スイッチ５００９、赤外線ポート５０１０、等を有することができる。図２２（Ｂ）は記録媒体を備えた携帯型の画像再生装置（たとえば、ＤＶＤ再生装置）であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１、等を有することができる。図２２（Ｃ）はテレビジョン装置であり、上述したものの他に、スタンド５０１２等を有することができる。また、テレビジョン装置の操作は、筐体５００が備える操作スイッチや、別体のリモコン操作機５０１３により行うことができる。リモコン操作機５０１３が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部５００１に表示される映像を操作することができる。また、リモコン操作機５０１３に、当該リモコン操作機５０１３から出力する情報を表示する表示部を設ける構成としてもよい。図２２（Ｄ）は携帯型遊技機であり、上述したものの他に、記録媒体読込部５０１１、等を有することができる。図２２（Ｅ）はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ５０１４、シャッターボタン５０１５、受像部５０１６、等を有することができる。図２２（Ｆ）は携帯型遊技機であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１、等を有することができる。図２２（Ｇ）は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器５０１７、等を有することができる。図２２（Ｈ）は腕時計型情報端末であり、上述したもののほかに、バンド５０１８、留め金５０１９、等を有することができる。ベゼル部分を兼ねる筐体５００に搭載された表示部５００１は、非矩形状の表示領域を有している。表示部５００１は、時刻を表すアイコン５０２０、その他のアイコン５０２１等を表示することができる。図２３（Ａ）はデジタルサイネージ（Digital Signage：電子看板）である。図２３（Ｂ）は円柱状の柱に取り付けられたデジタルサイネージである。

[０３８８]

図２２（Ａ）乃至（Ｈ）及び図２３に示す電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレ

ンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、又は、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動又は手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図22（A）乃至（H）及び図23に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

[0389]

本実施の形態の電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。該表示部に、本発明の一態様のタッチパネルを適用することができる。

[0390]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[符号の説明]

[0391]

- 10 表示装置
- 11 基板
- 12 基板
- 13 FPC
- 14 導電層
- 15 接続層
- 20 液晶素子
- 21 導電層
- 22 導電層
- 23 液晶
- 25 開口部
- 27 発光素子
- 31 着色膜
- 41 導電層
- 41a 導電層
- 41b 導電層
- 51 画素電極
- 52 共通電極
- 55 センサ電極
- 56 センサ電極

5 7 配線  
6 1 配線  
6 2 配線  
6 3 トランジスタ  
6 4 液晶素子  
6 5\_\_1 ブロック  
6 5\_\_2 ブロック  
6 6 配線  
6 7\_\_1 ブロック  
6 7\_\_4 ブロック  
7 1 配線  
7 1\_\_1 配線  
7 1\_\_2 配線  
7 2 配線  
7 2\_\_1 配線  
7 2\_\_2 配線  
7 2\_\_4 配線  
8 1 配線  
8 1\_\_1 配線  
8 1\_\_2 配線  
8 2 配線  
8 2\_\_1 配線  
3 1 0 タッチパネル  
3 3 1 導電層  
3 3 2 導電層  
3 3 5 導電層  
3 4 1 導電層  
3 7 1 基板  
3 7 2 基板  
3 7 3 F P C  
3 7 3 a F P C  
3 7 3 b F P C  
3 7 4 I C  
3 8 1 表示部  
3 8 2 駆動回路  
3 8 3 配線  
3 8 4 駆動回路  
3 8 5 接続部  
5 0 1 C 絶縁膜

5 0 4 導電膜  
5 0 5 接合層  
5 0 6 絶縁膜  
5 0 8 半導体膜  
5 1 1 B 導電膜  
5 1 1 C 導電膜  
5 1 2 A 導電膜  
5 1 2 B 導電膜  
5 1 6 絶縁膜  
5 1 8 絶縁膜  
5 1 9 B 端子  
5 1 9 C 端子  
5 2 0 機能層  
5 2 1 絶縁膜  
5 2 2 接続部  
5 2 4 導電膜  
5 2 8 絶縁膜  
5 3 0 画素回路  
5 5 0 表示素子  
5 5 1 電極  
5 5 2 電極  
5 5 3 層  
5 7 0 基板  
5 7 1 電極  
5 9 1 A 開口部  
5 9 1 B 開口部  
5 9 1 C 開口部  
6 0 1 パルス電圧出力回路  
6 0 2 電流検出回路  
6 0 3 容量  
6 2 1 電極  
6 2 2 電極  
7 0 0 表示装置  
7 0 2 画素  
7 0 5 封止材  
7 5 0 表示素子  
7 5 1 電極  
7 5 1 A 導電膜  
7 5 1 B 導電膜

7 5 1 C 導電膜  
7 5 1 D 導電膜  
7 5 1 H 開口部  
7 5 3 層  
7 5 4 電極  
7 5 5 導電膜  
7 5 6 配線  
7 5 6 \_\_ 1 配線  
7 5 8 接続部  
7 6 2 接続部  
7 6 4 配線  
7 6 6 反射膜  
7 7 0 基板  
7 7 0 P 機能膜  
7 7 1 絶縁膜  
8 0 0 液晶層  
8 0 2 電極  
8 0 4 電極  
8 0 6 基板  
8 0 8 基板  
8 1 0 液晶分子  
8 1 2 円偏光板  
8 5 0 等価回路  
9 0 6 配線  
9 0 8 領域  
5 0 0 0 筐体  
5 0 0 1 表示部  
5 0 0 2 表示部  
5 0 0 3 スピーカ  
5 0 0 4 LEDランプ  
5 0 0 5 操作キー  
5 0 0 6 接続端子  
5 0 0 7 センサ  
5 0 0 8 マイクロフォン  
5 0 0 9 スイッチ  
5 0 1 0 赤外線ポート  
5 0 1 1 記録媒体読込部  
5 0 1 2 スタンド  
5 0 1 3 リモコン操作機

|         |          |
|---------|----------|
| 5 0 1 4 | アンテナ     |
| 5 0 1 5 | シャッターボタン |
| 5 0 1 6 | 受像部      |
| 5 0 1 7 | 充電器      |
| 5 0 1 8 | バンド      |
| 5 0 1 9 | 留め金      |
| 5 0 2 0 | アイコン     |
| 5 0 2 1 | アイコン     |

## 請求の範囲

## [請求項 1]

信号線と、画素と、タッチセンサを有し、  
前記画素は、前記信号線と電氣的に接続され、  
前記画素は、第 1 の表示素子と、第 1 の導電膜と、第 2 の導電膜と、第 1 の絶縁膜と、画素回路と、  
第 2 の表示素子と、を有し、  
前記第 1 の導電膜は、前記第 1 の表示素子と電氣的に接続され、  
前記第 2 の導電膜は、前記第 1 の導電膜と重なる領域を備え、  
前記第 1 の絶縁膜は、前記第 2 の導電膜と前記第 1 の導電膜の間に挟まれる領域を備え  
前記第 1 の絶縁膜は、開口部を備え。  
前記第 2 の導電膜は、前記開口部において前記第 1 の導電膜と電氣的に接続され、  
前記画素回路は、前記第 2 の導電膜と電氣的に接続され、  
前記画素回路は、前記信号線と電氣的に接続され、  
前記第 1 の表示素子は、前記タッチセンサとしての機能を有し、  
前記第 2 の表示素子は、前記画素回路と電氣的に接続される、表示装置。

## [請求項 2]

前記画素回路は、スイッチを備え、  
前記スイッチはトランジスタを含み、  
前記トランジスタは、酸化物半導体を含む、請求項 1 に記載の表示装置。

## [請求項 3]

前記第 2 の表示素子は、前記第 1 の表示素子が表示をする方向と同一の方向に表示をする機能を備える、請求項 1 に記載の表示装置。

## [請求項 4]

前記第 2 の表示素子は、前記第 1 の表示素子が表示をする領域に囲まれた領域に表示をする機能を備える、請求項 1 に記載の表示装置。

## [請求項 5]

前記第 1 の表示素子は、反射膜と、反射する光の強さを制御する機能と、を有し、  
前記反射膜は、入射する光を反射する機能を備え、  
前記反射膜は、開口部を備え、  
前記第 2 の表示素子は、  
前記開口部に向けて光を射出する機能を有する、請求項 1 に記載の表示装置。

## [請求項 6]

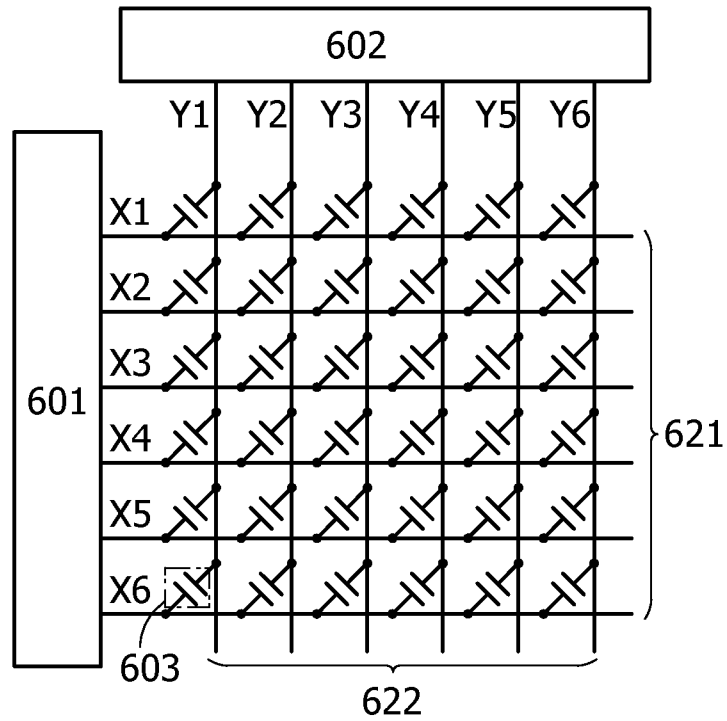
前記画素と、一群の複数の画素と、他の一群の複数の画素と、走査線と、を有し、  
前記一群の複数の画素は、前記画素を含み、  
前記一群の複数の画素は、行方向に配設され、  
前記他の一群の複数の画素は、前記画素を含み、  
前記他の一群の複数の画素は、行方向と交差する列方向に配設され、  
前記走査線は、前記行方向に配設される複数の画素と電氣的に接続され、  
前記列方向に配設される他の一群の複数の画素は、前記信号線と電氣的に接続され、

一の画素の行方向または列方向に隣接する他の画素は、前記一の画素に対する前記開口部の配置と異なるように前記他の画素に配置された開口部を備える、請求項 1 に記載の表示装置。

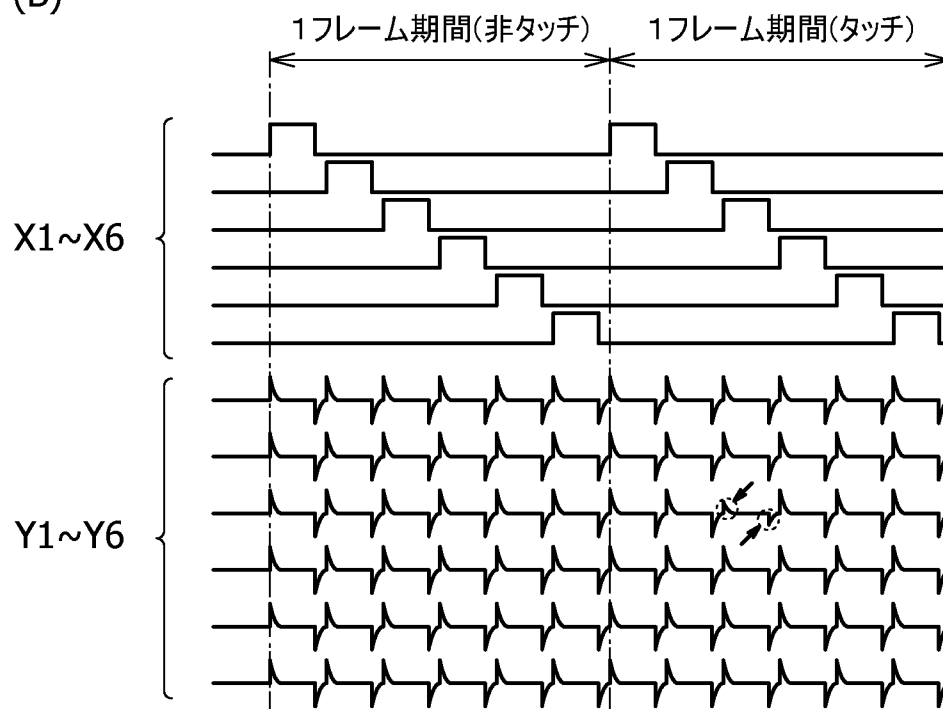
[図1]

1/25

(A)



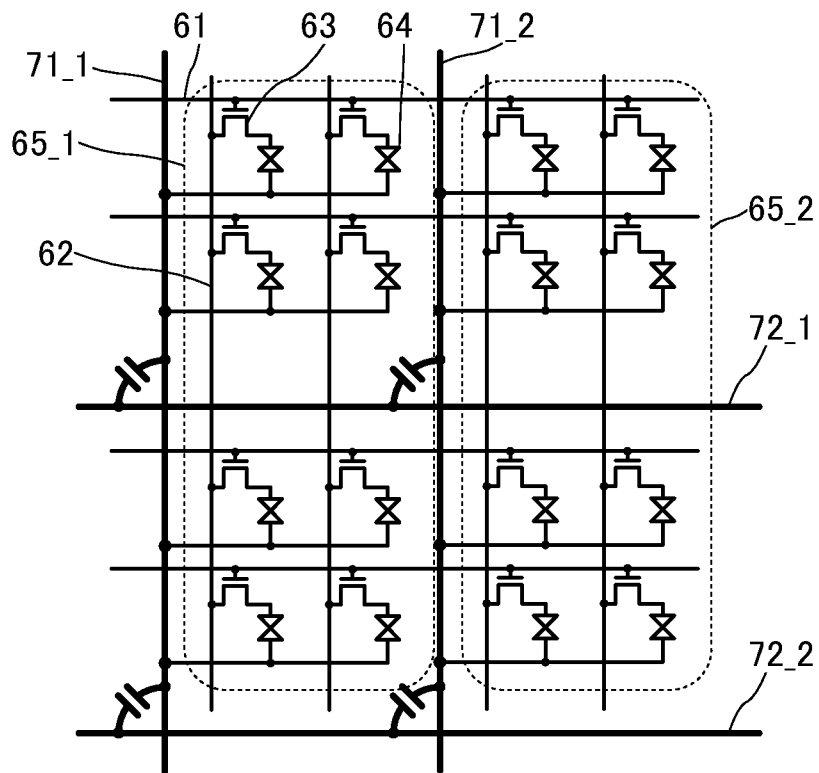
(B)



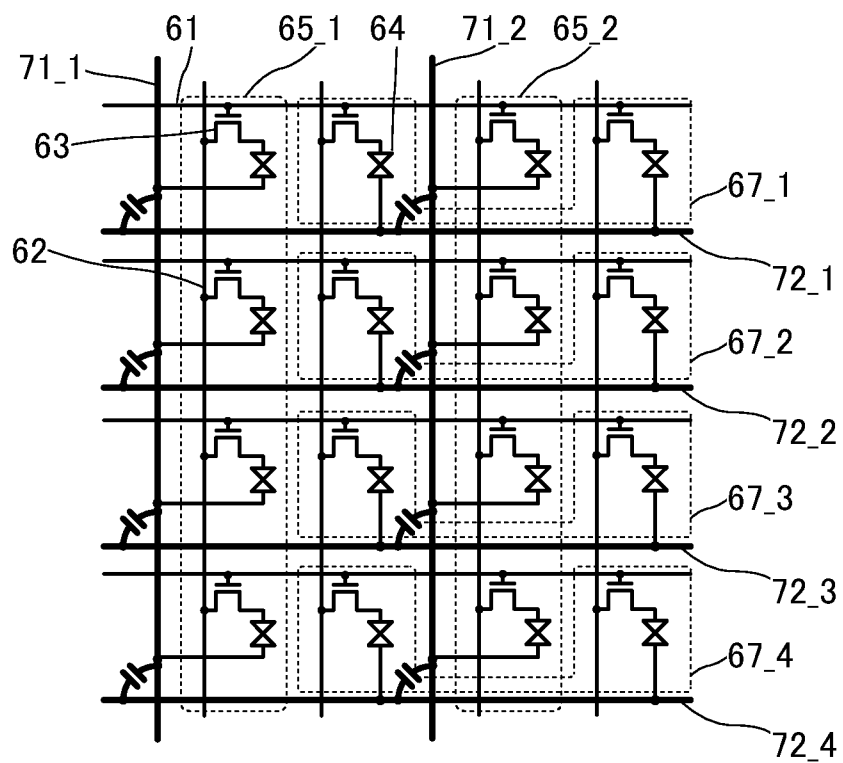
[図2]

2/25

(A)



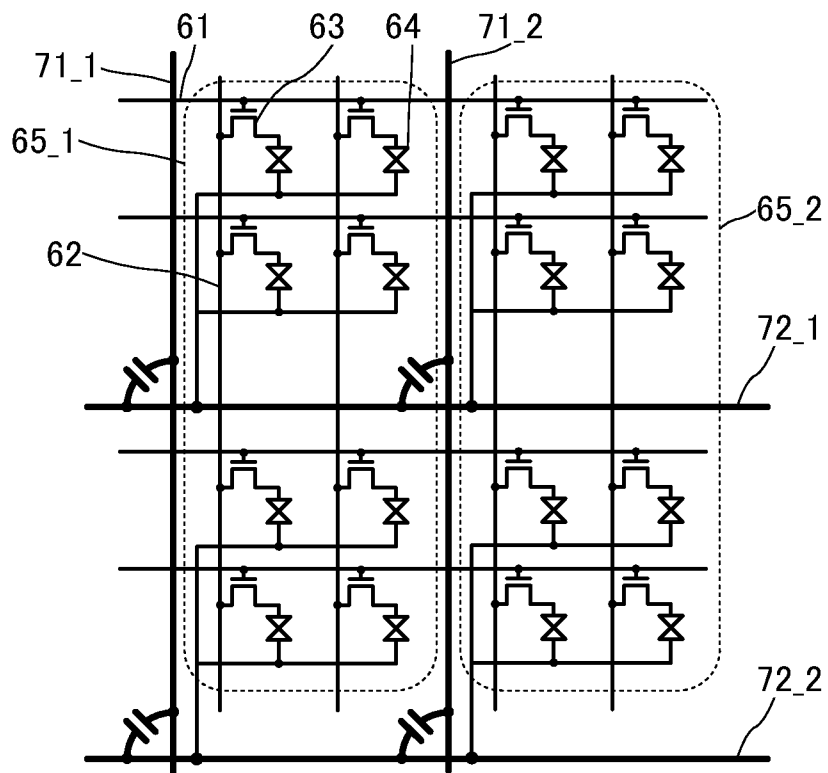
(B)



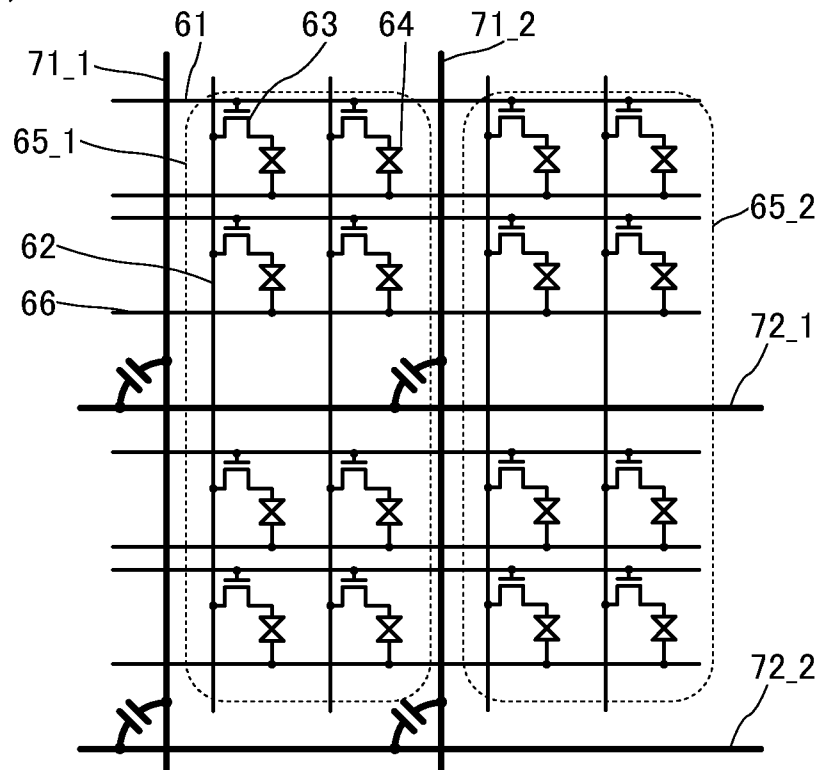
[図3]

3/25

(A)



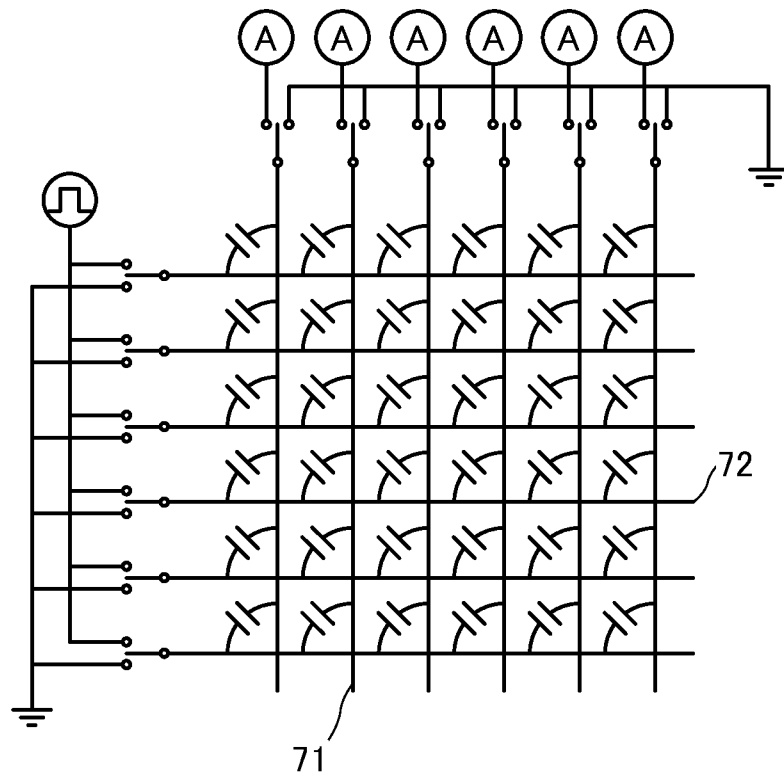
(B)



[図4]

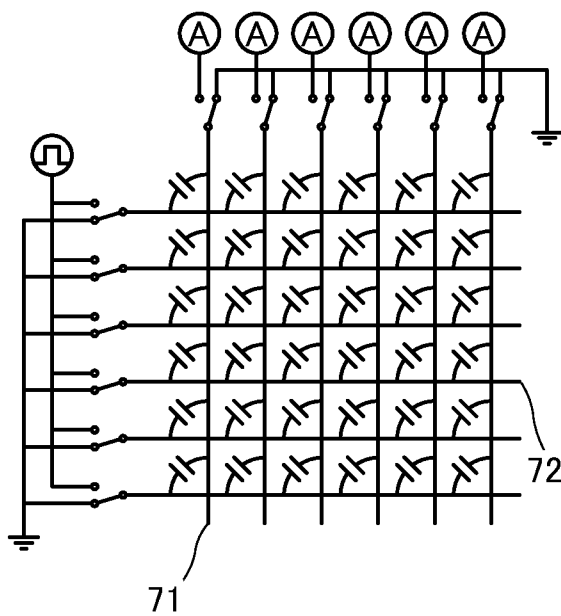
4/25

(A)



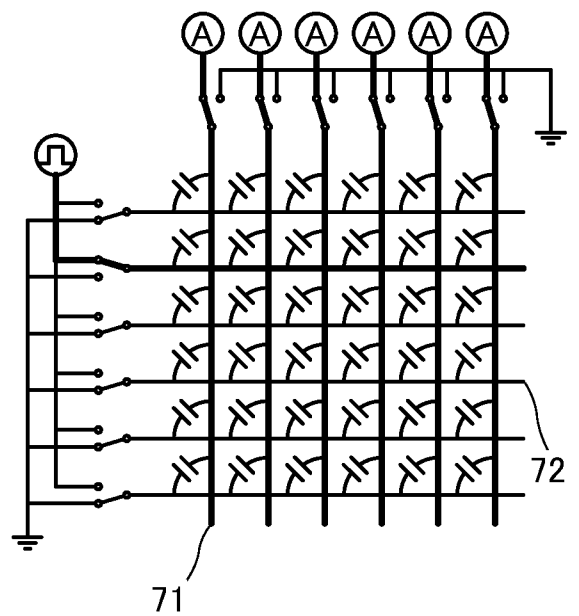
(B)

書き込み期間



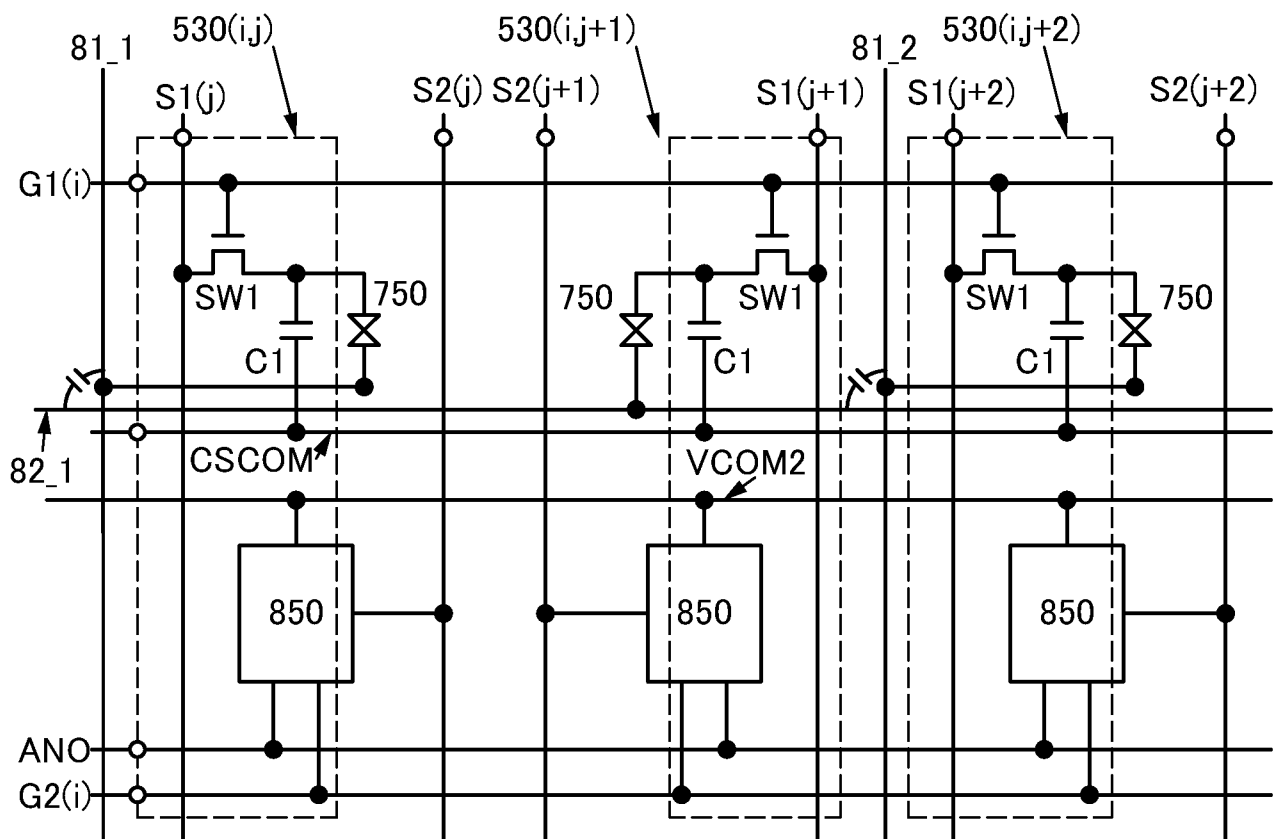
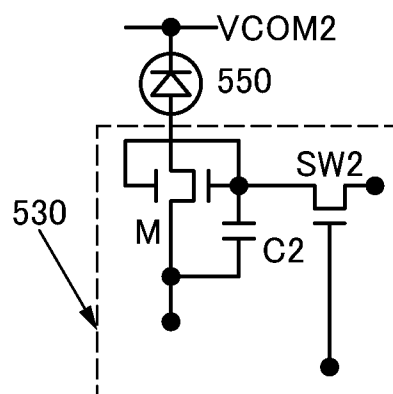
(C)

検知期間



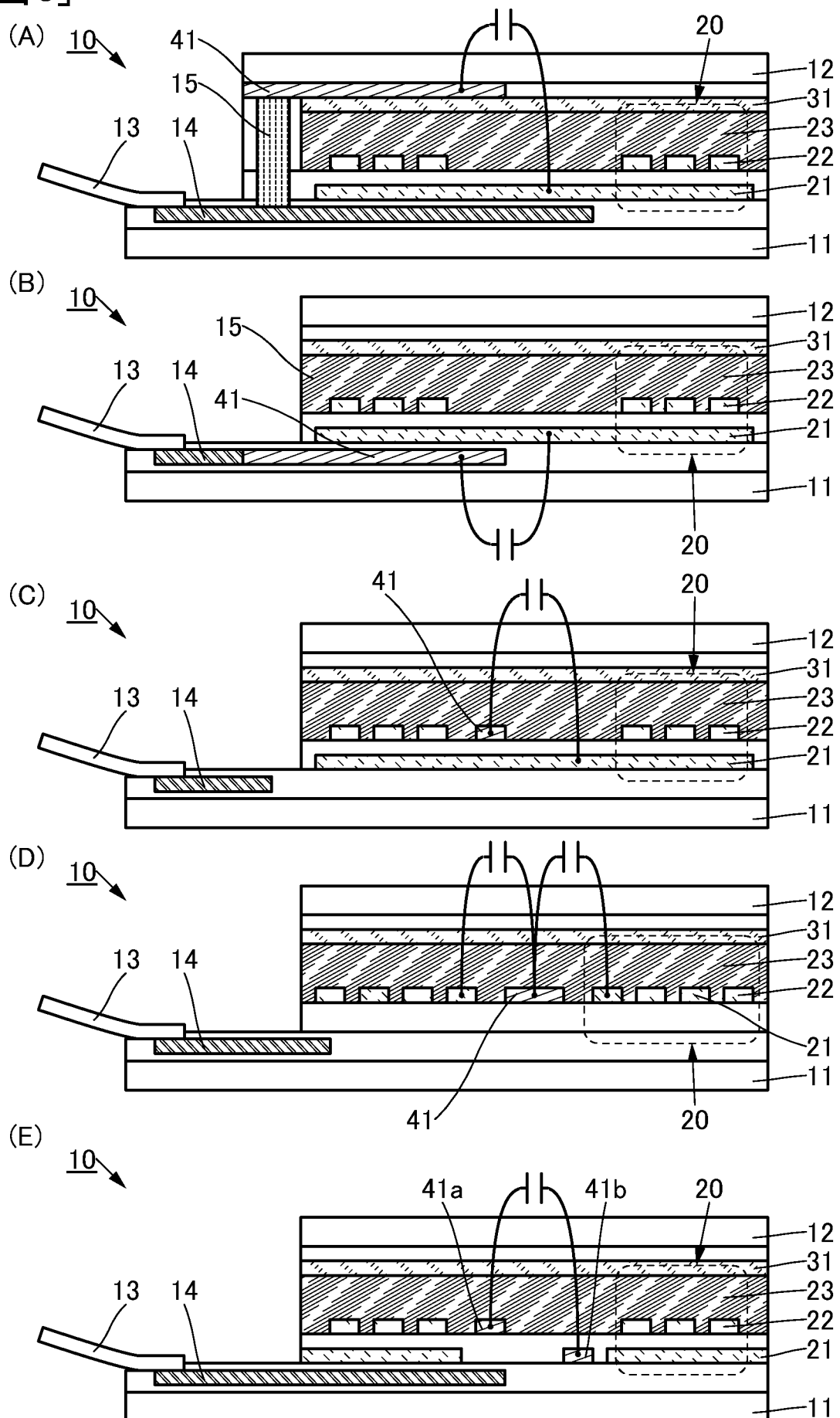
[図5]

5/25

850

[図6]

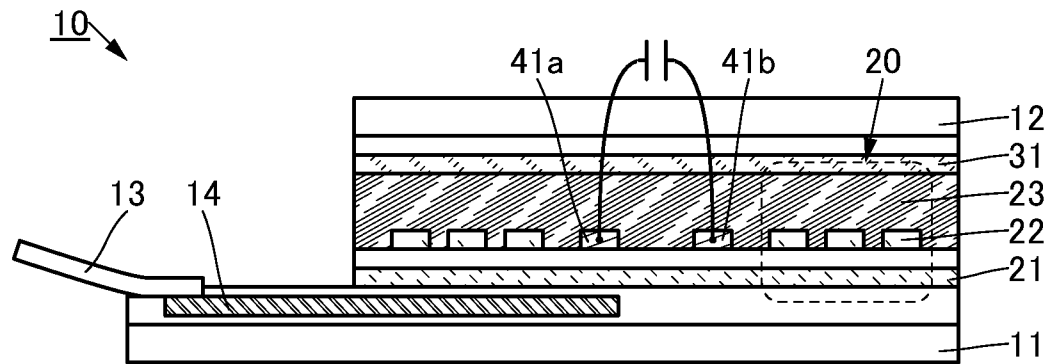
6/25



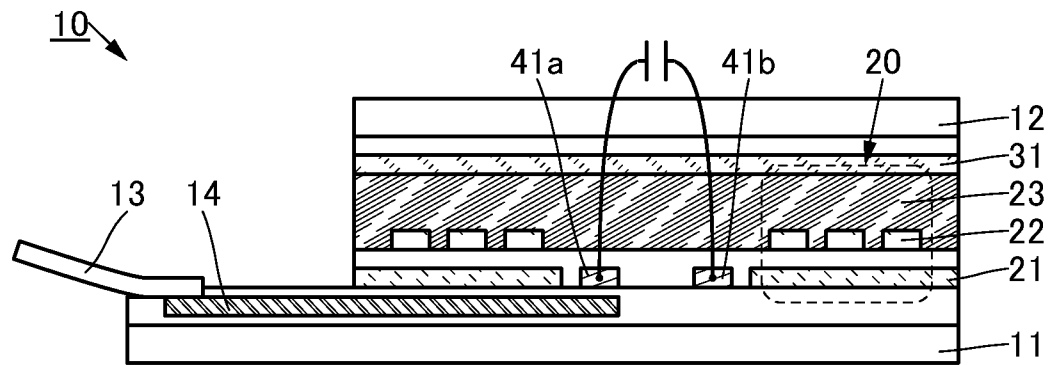
[図7]

7/25

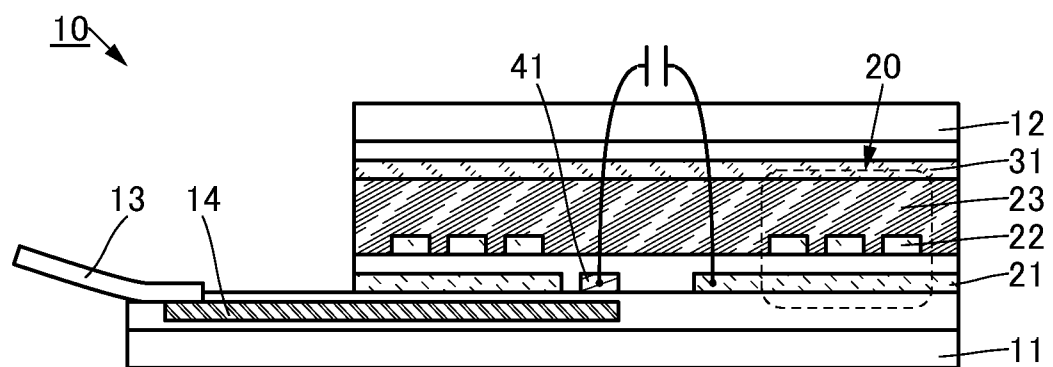
(A)



(B)

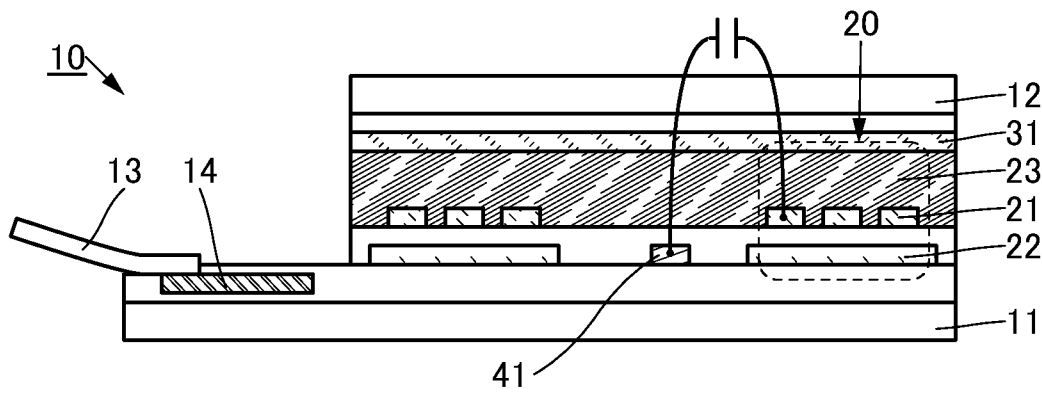


(C)



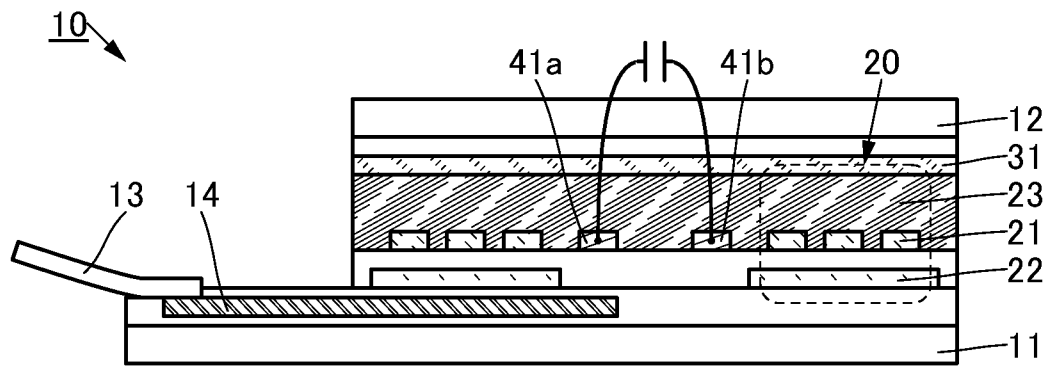
[図8]

8/25

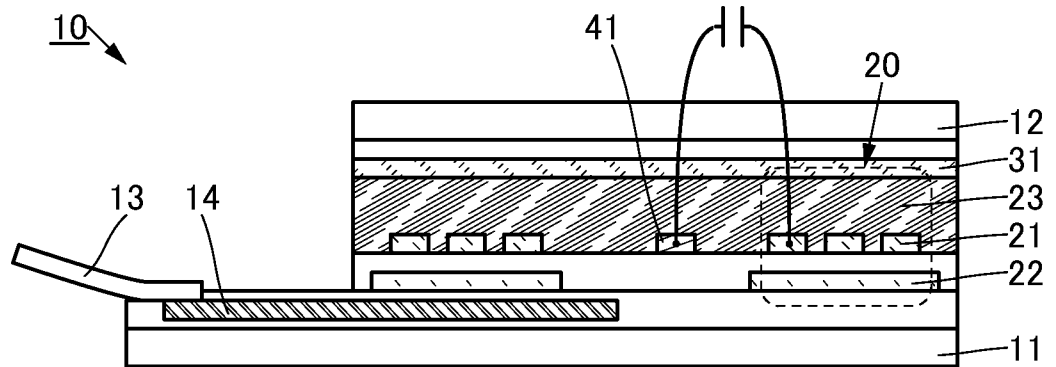


[図9]

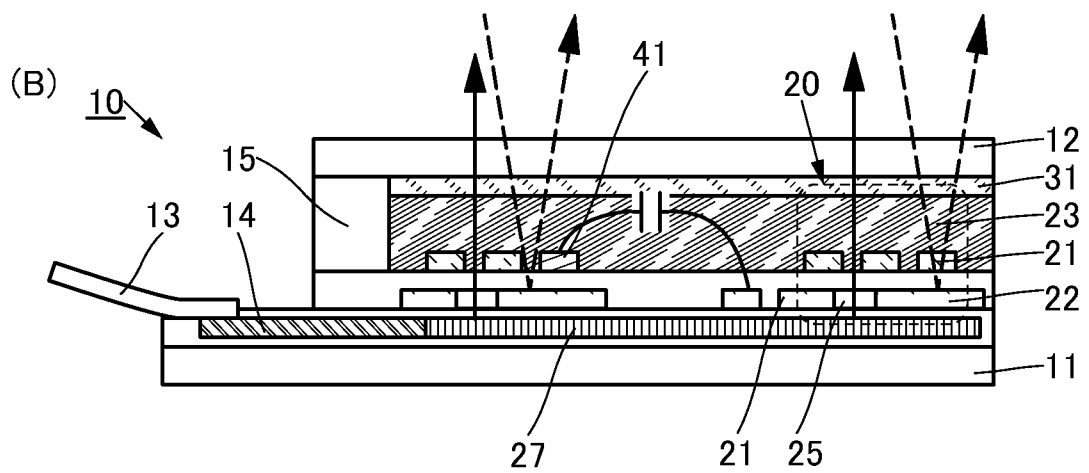
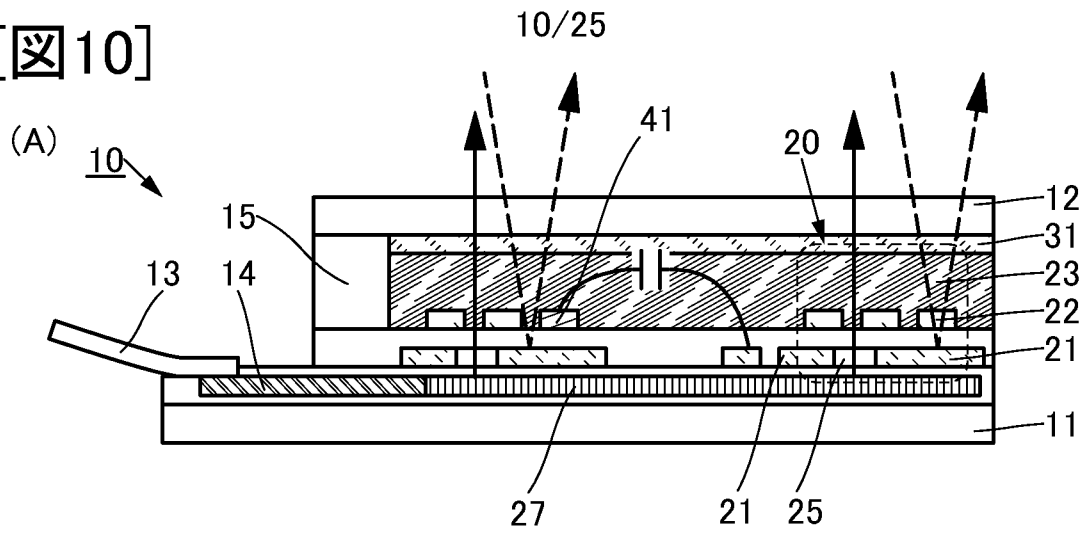
(A)



(B)

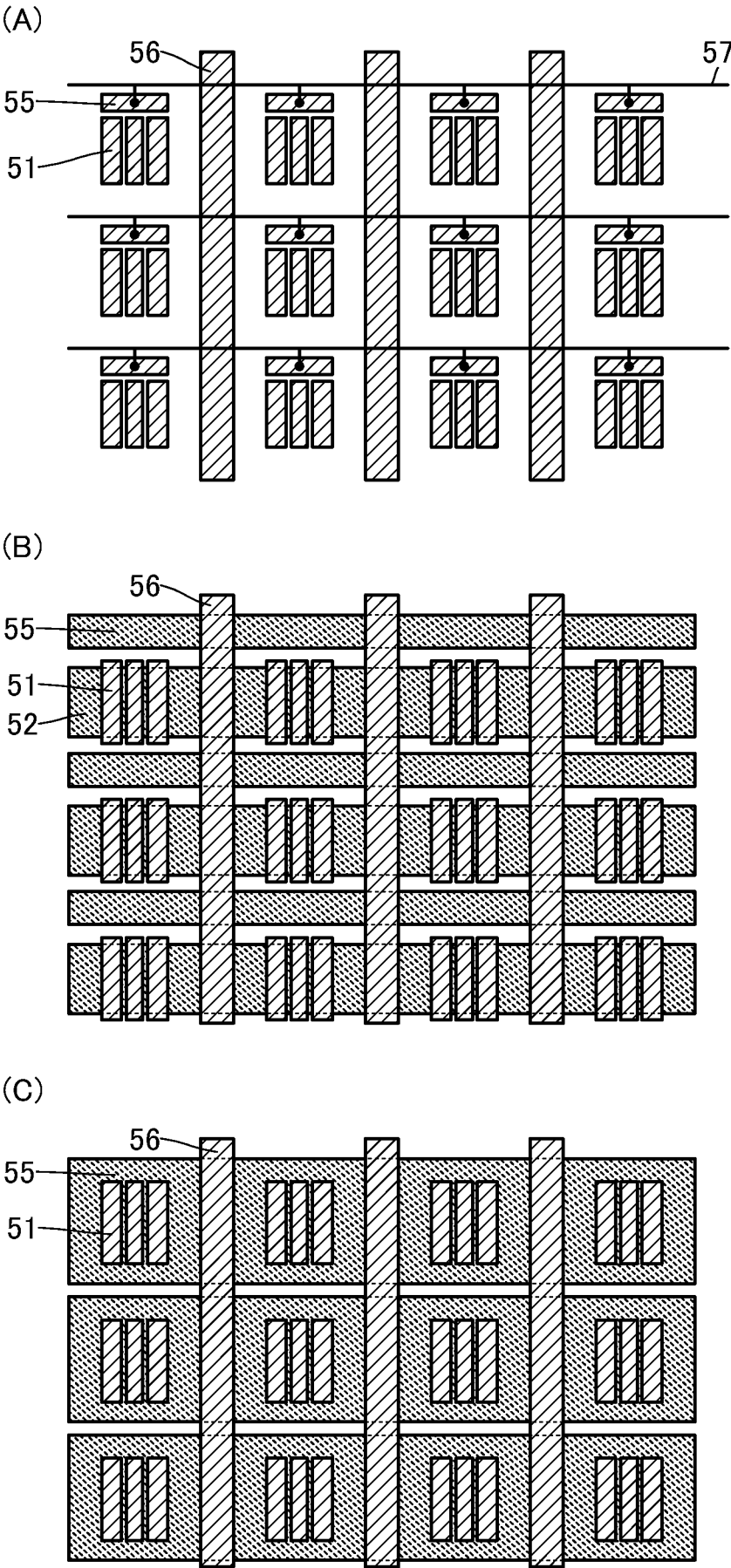


[図 10]



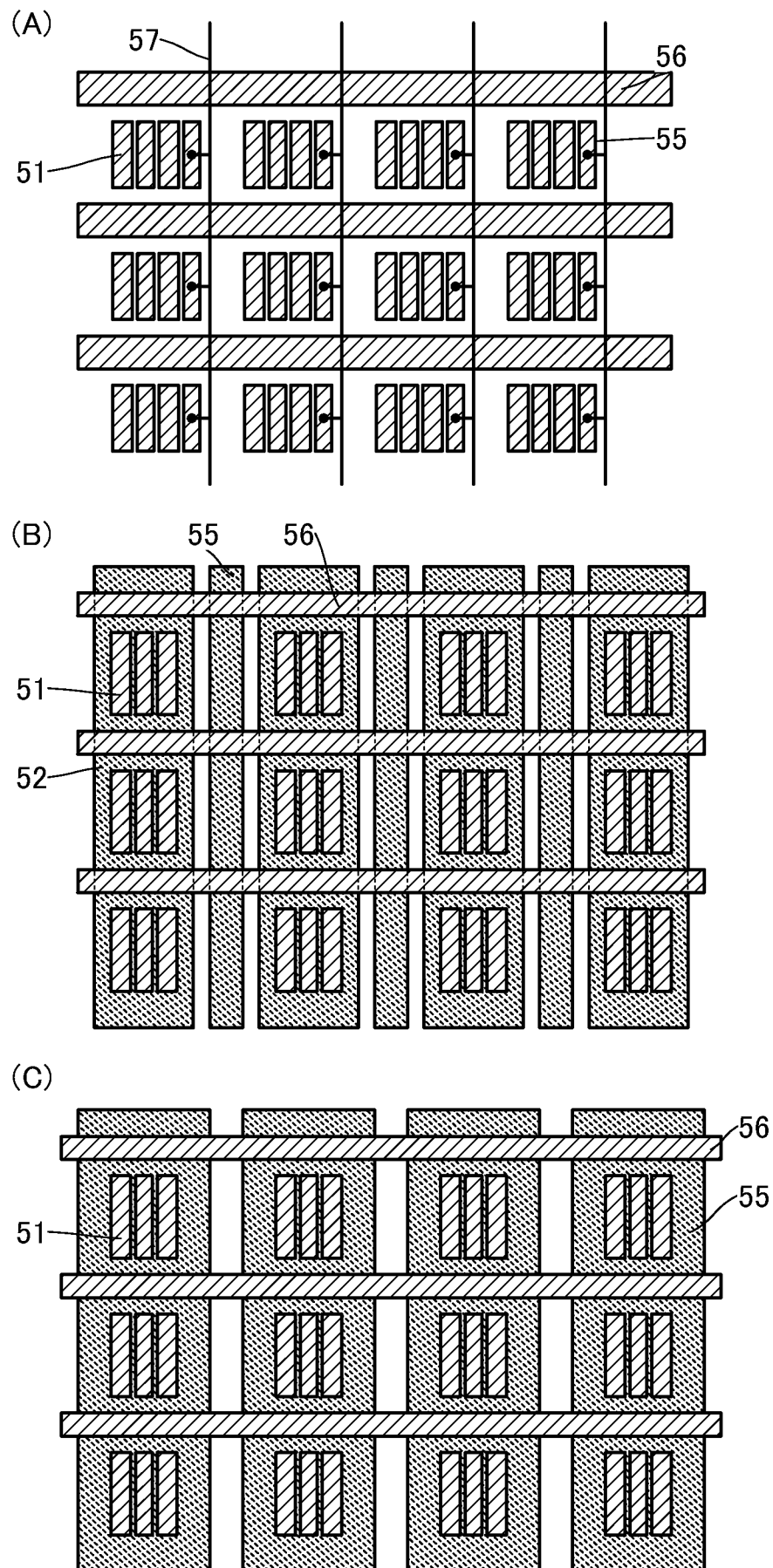
[図 11]

11/25

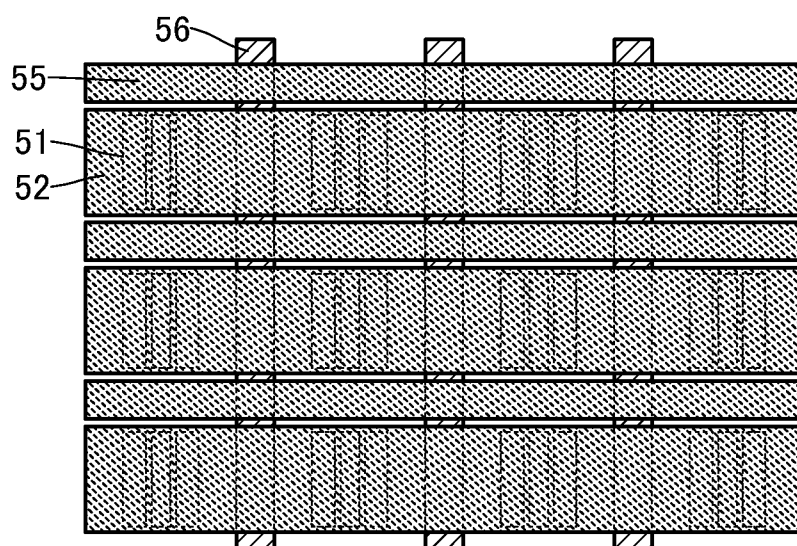


[図12]

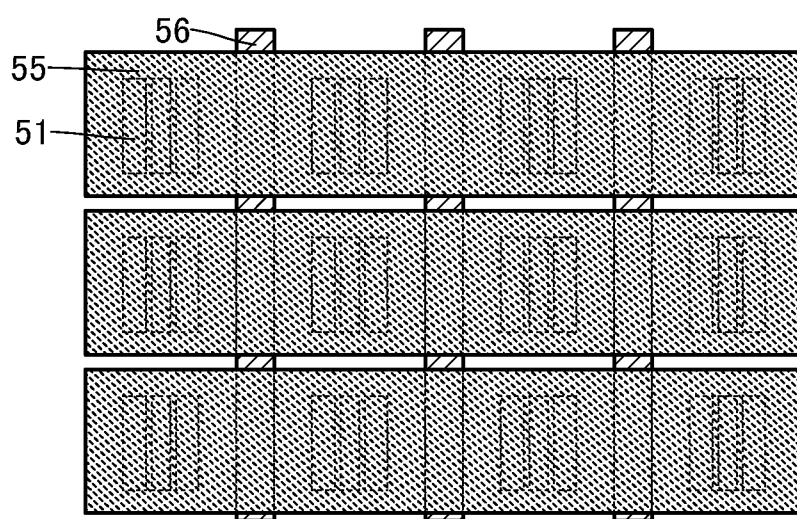
12/25



(A)



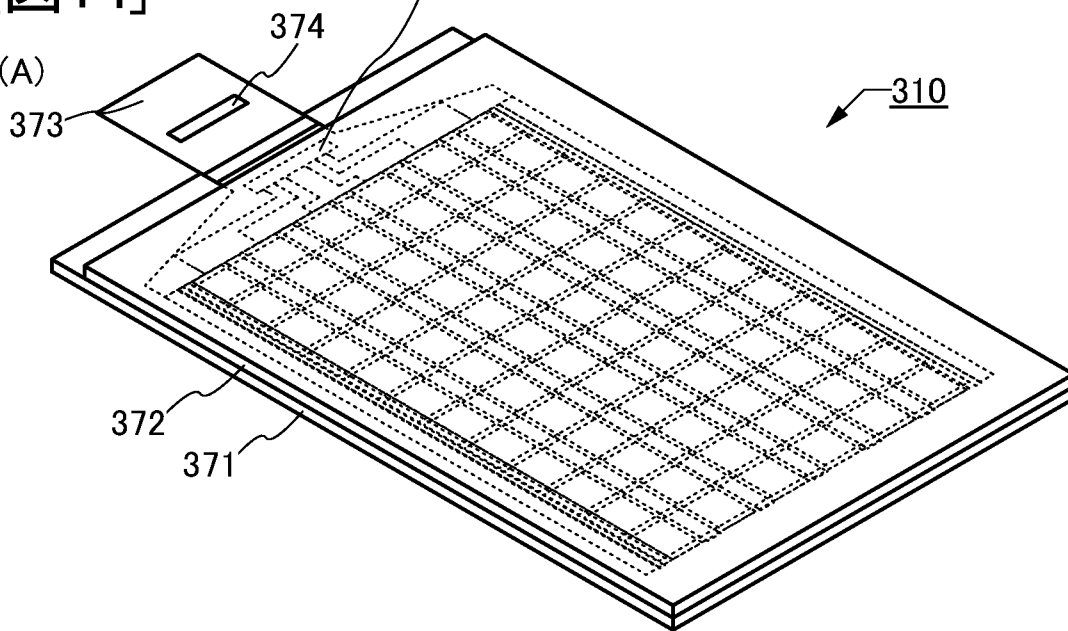
(B)



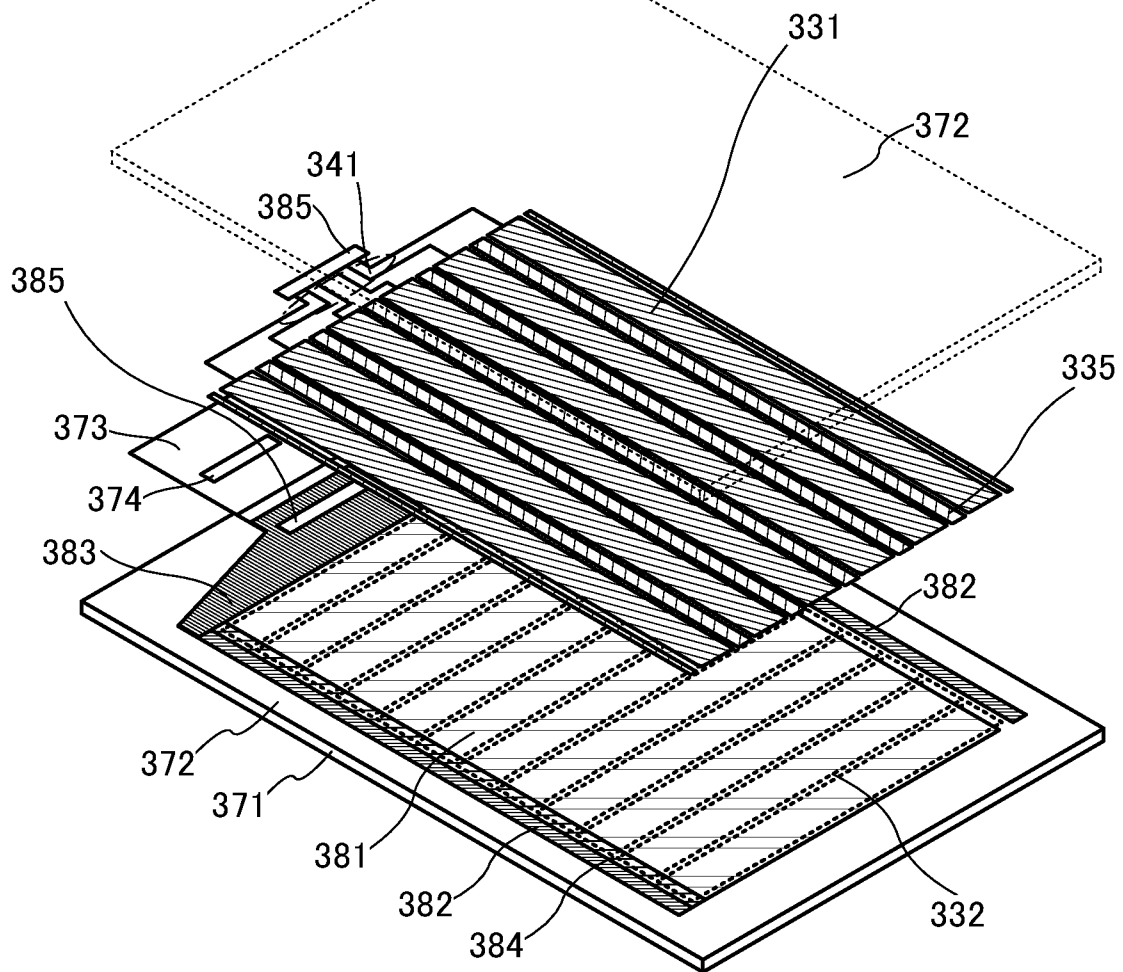
[図14]

14/25

(A)

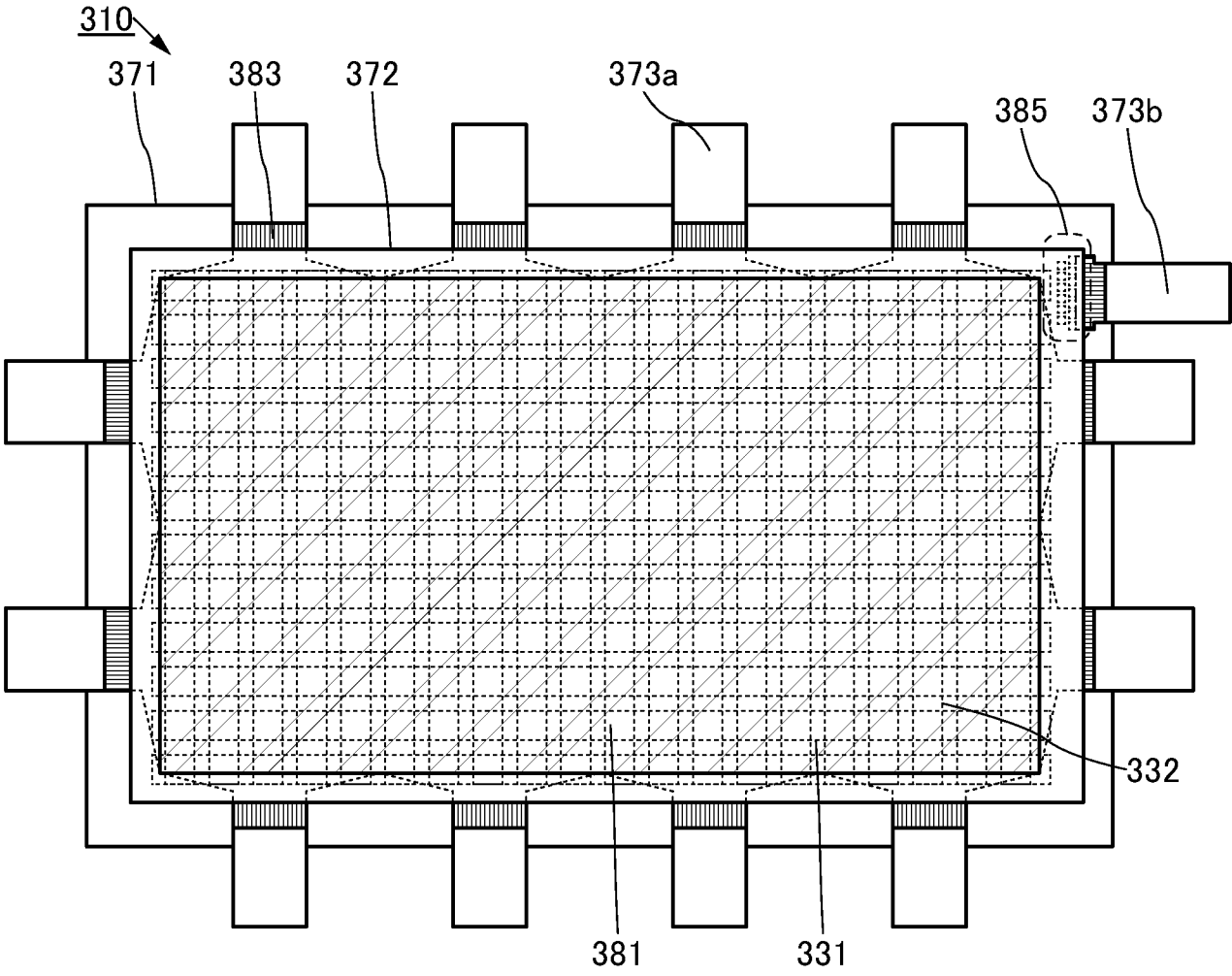


(B)

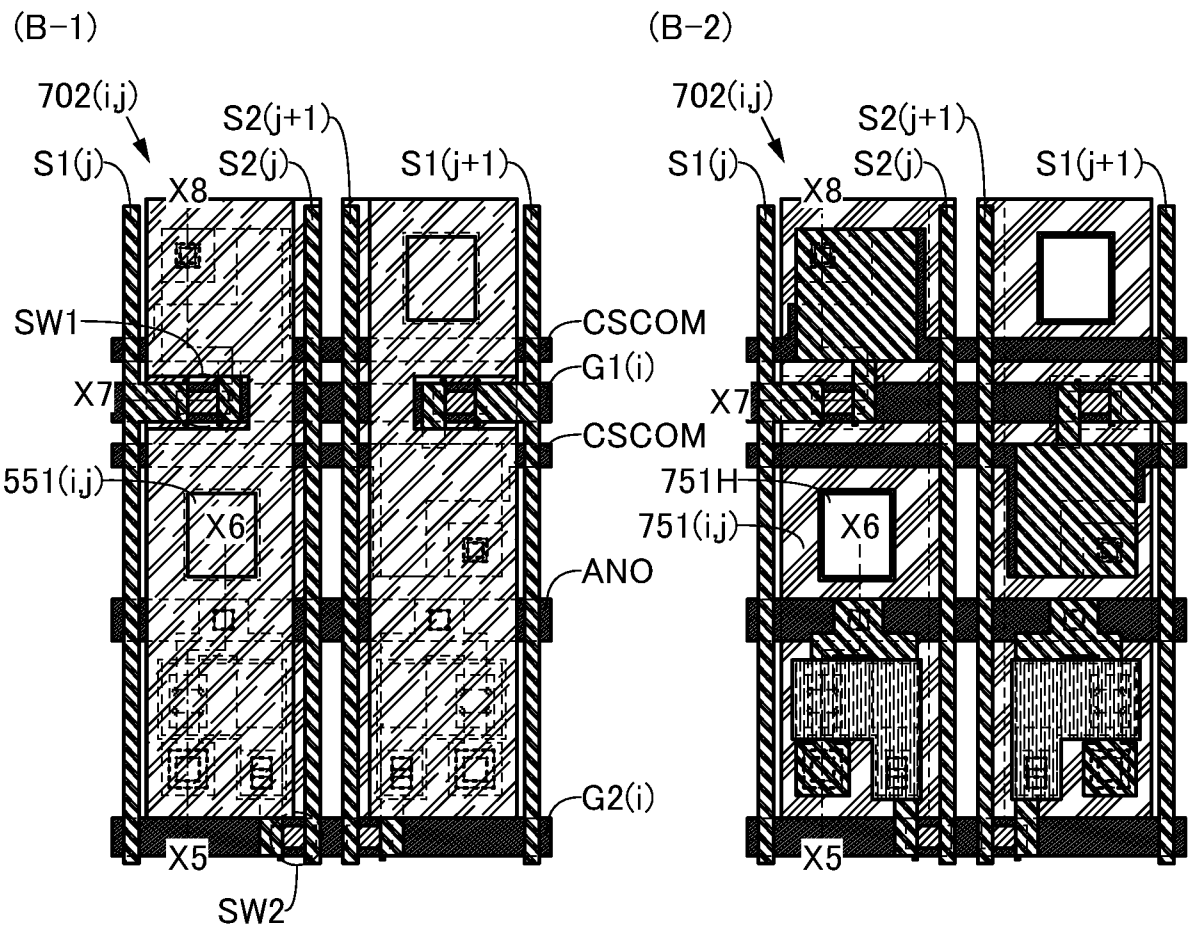
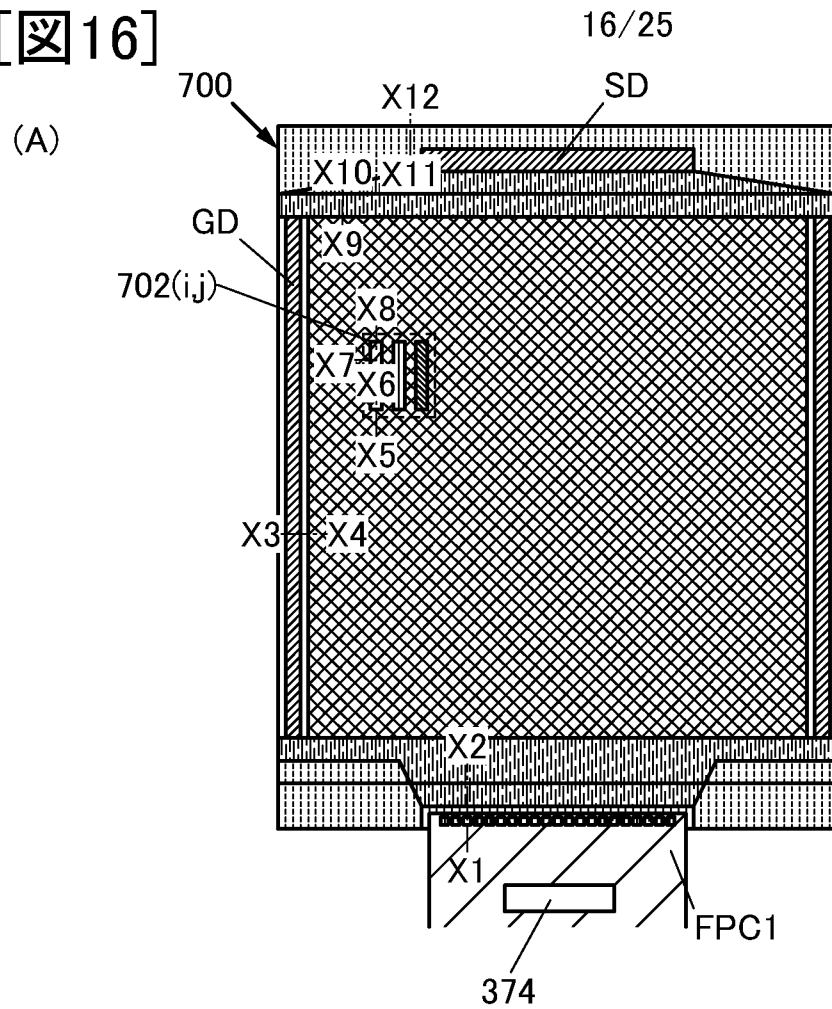


[図15]

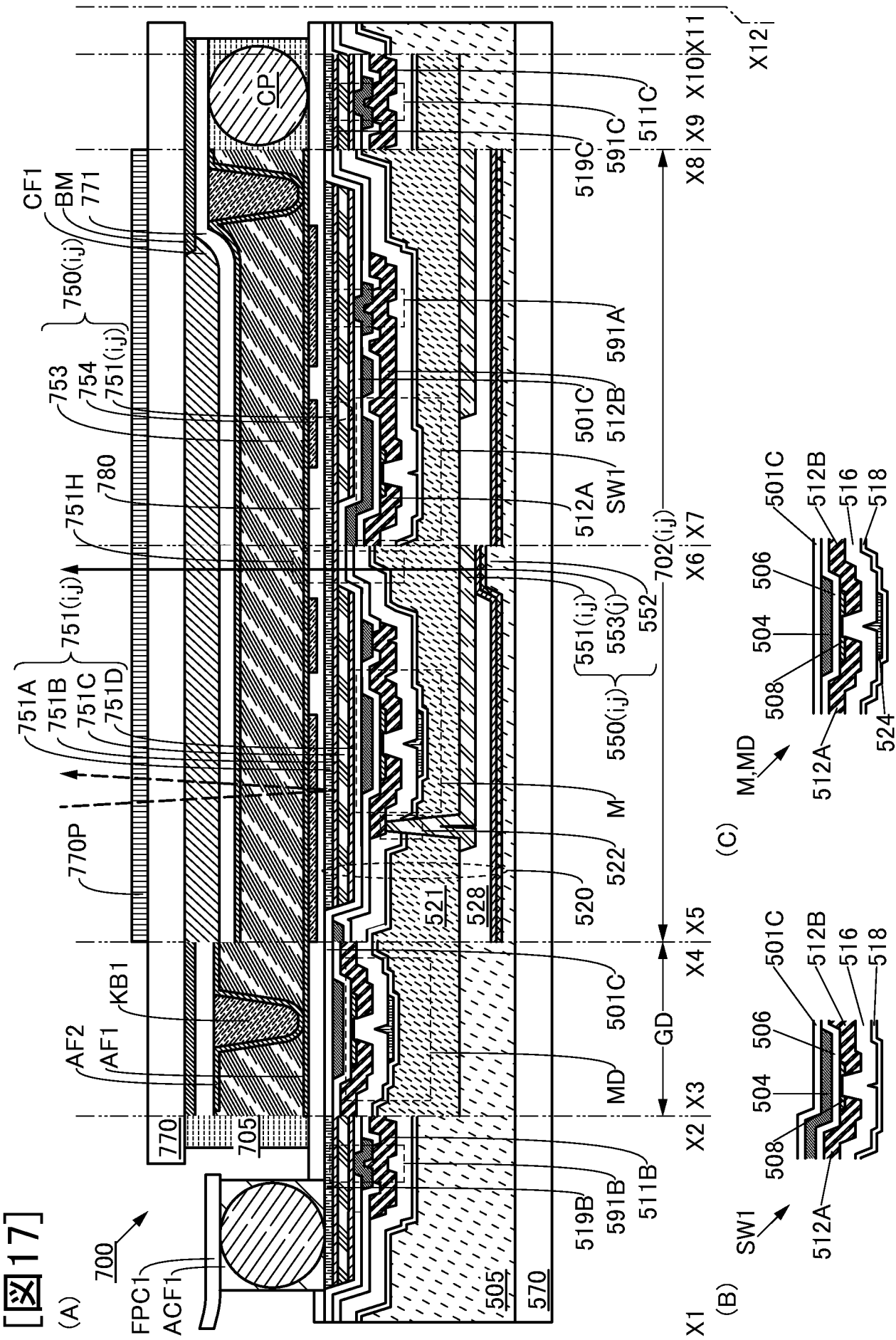
15/25



[図16]

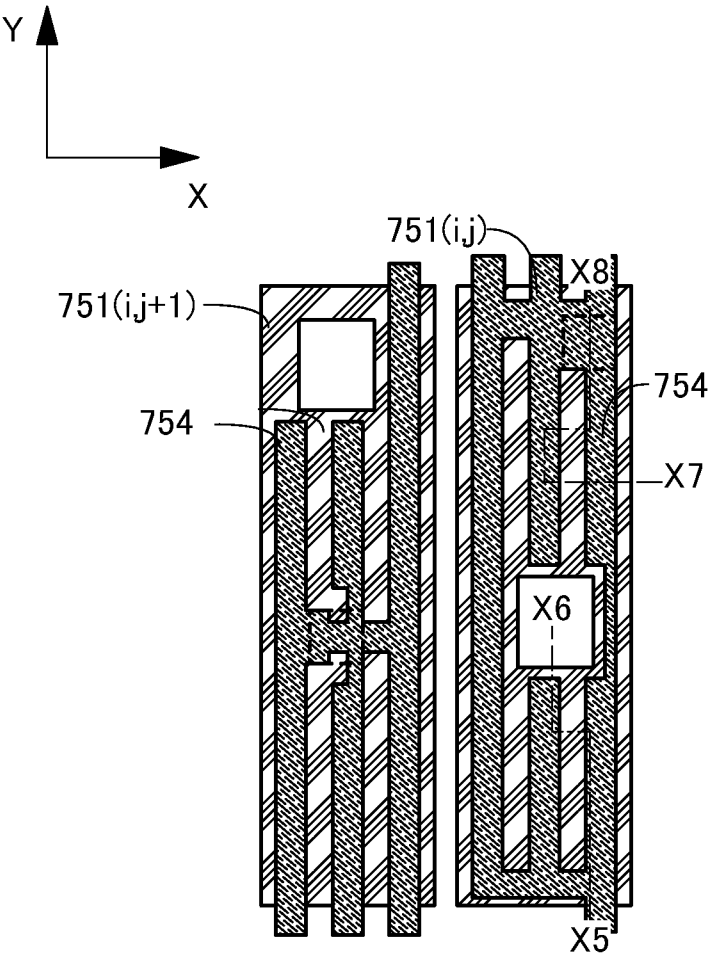


[図17]



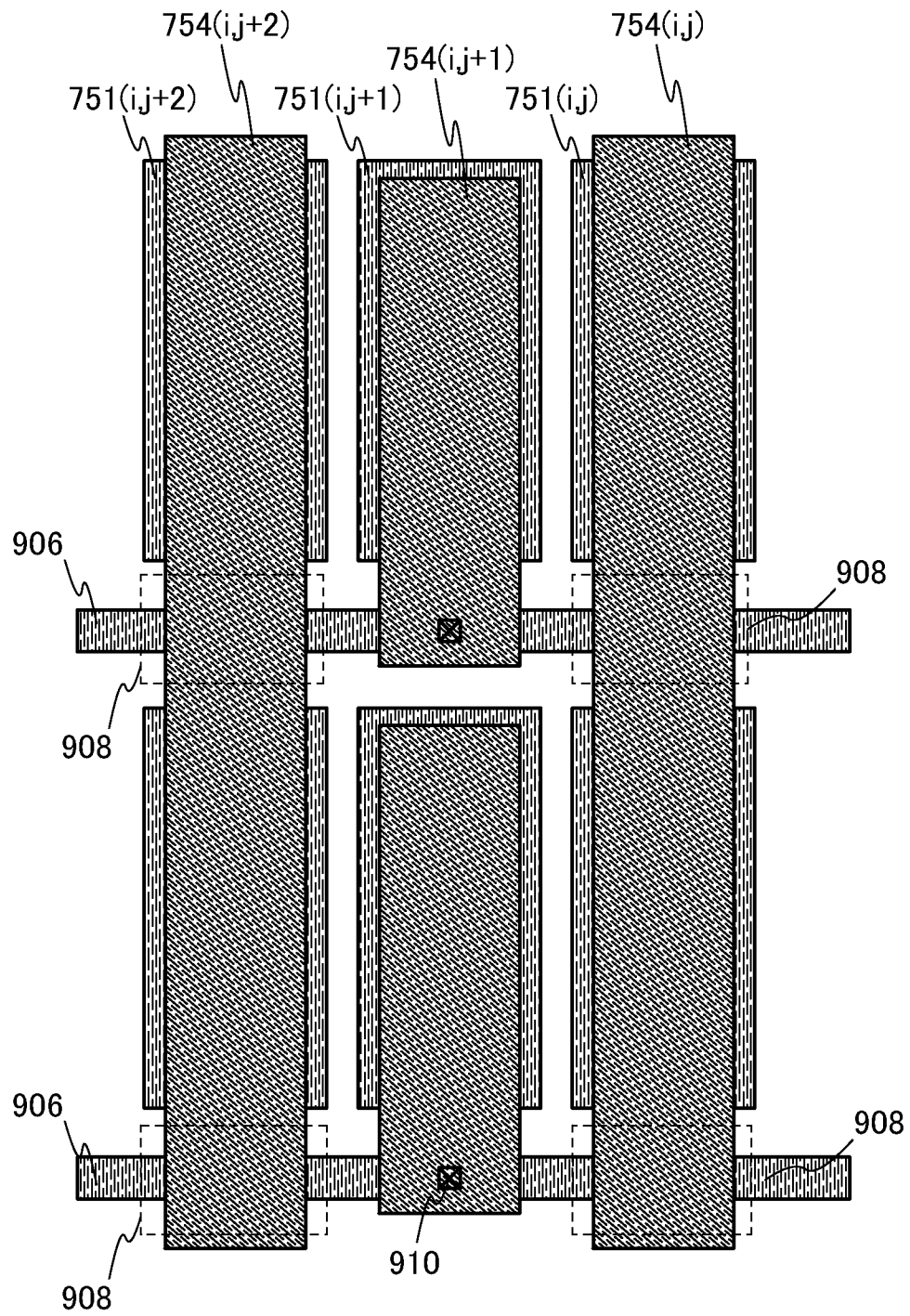


[図 19]



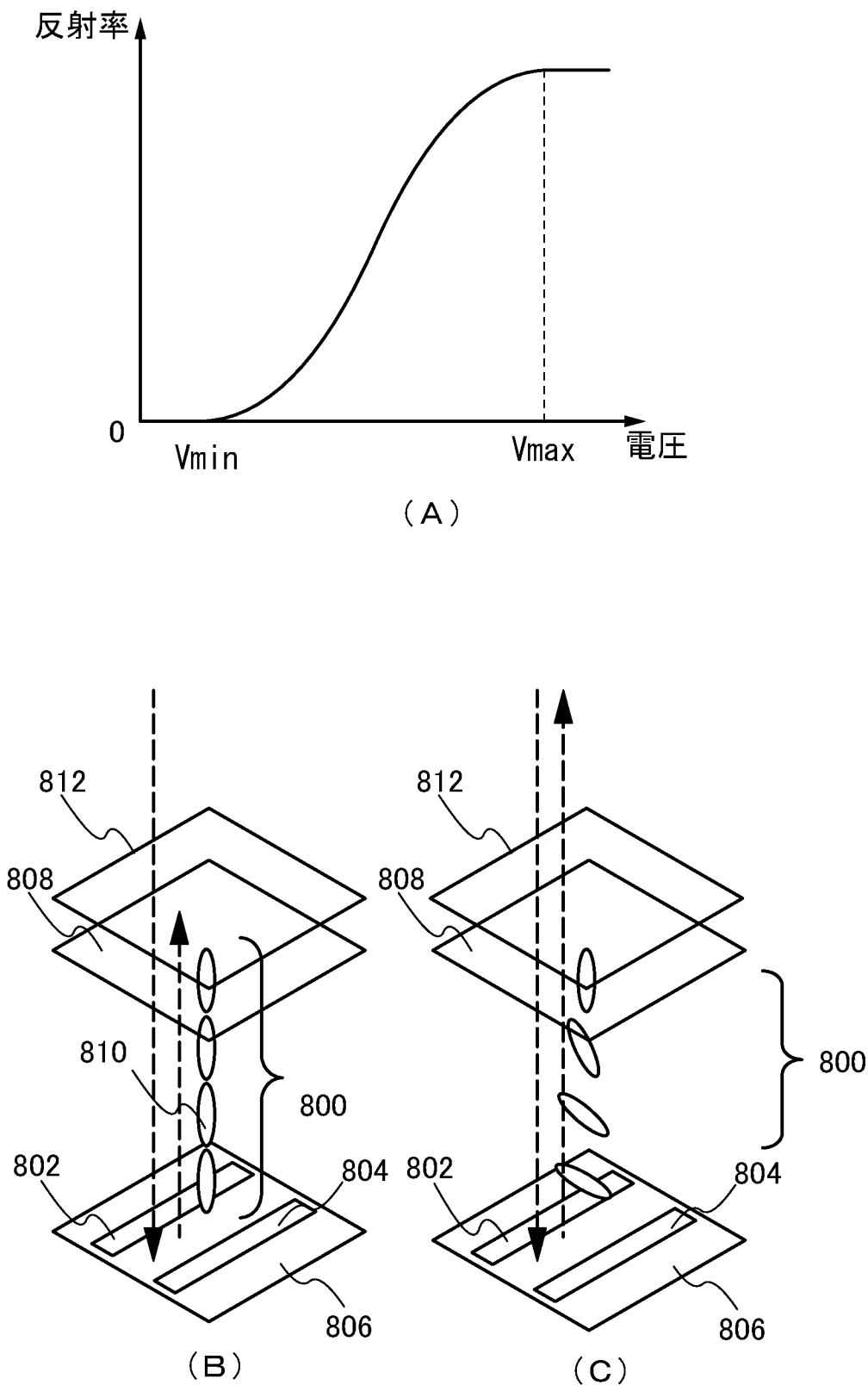
[図20]

20/25



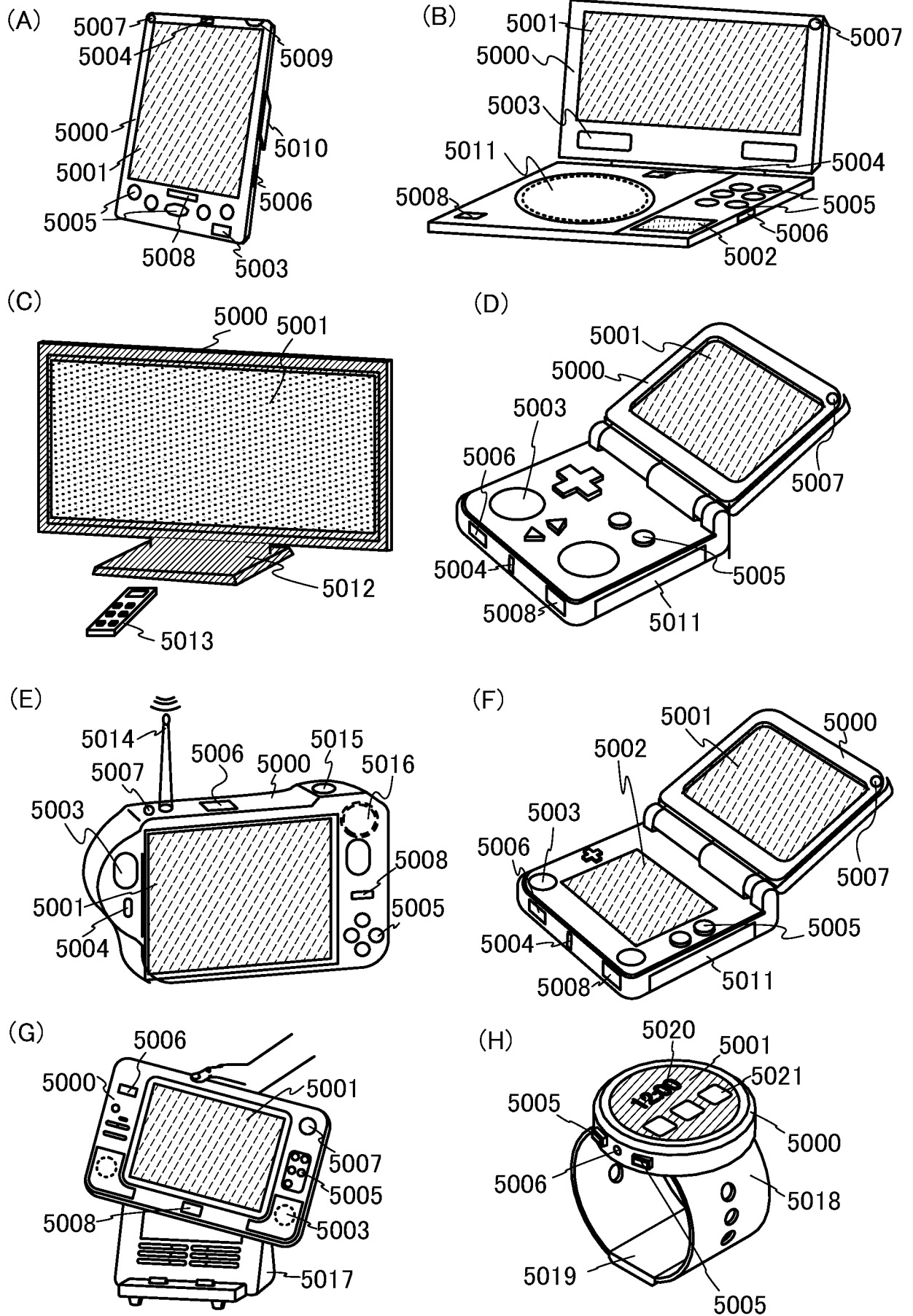
[図21]

21/25



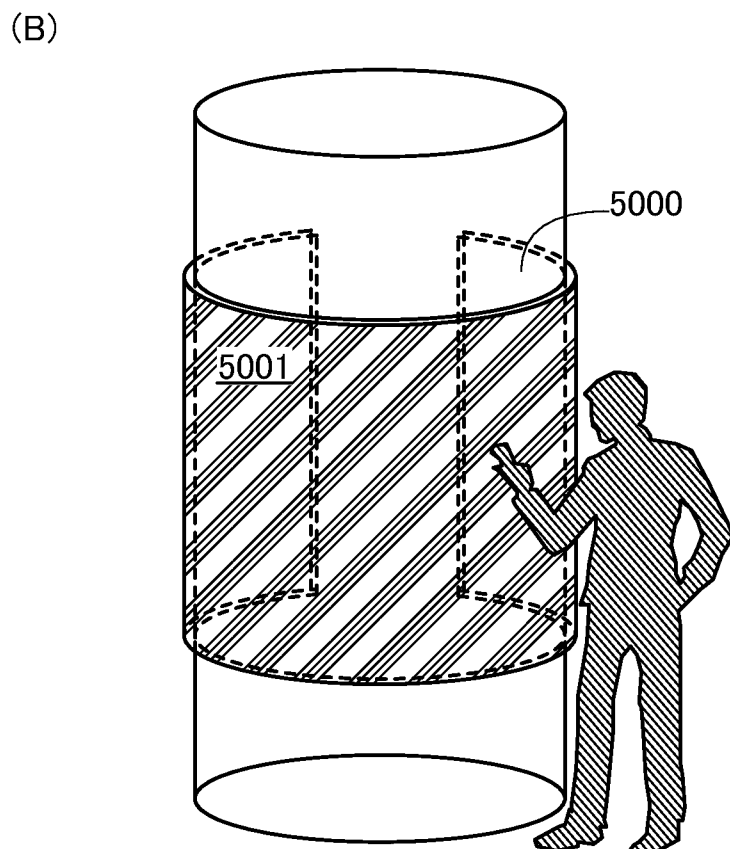
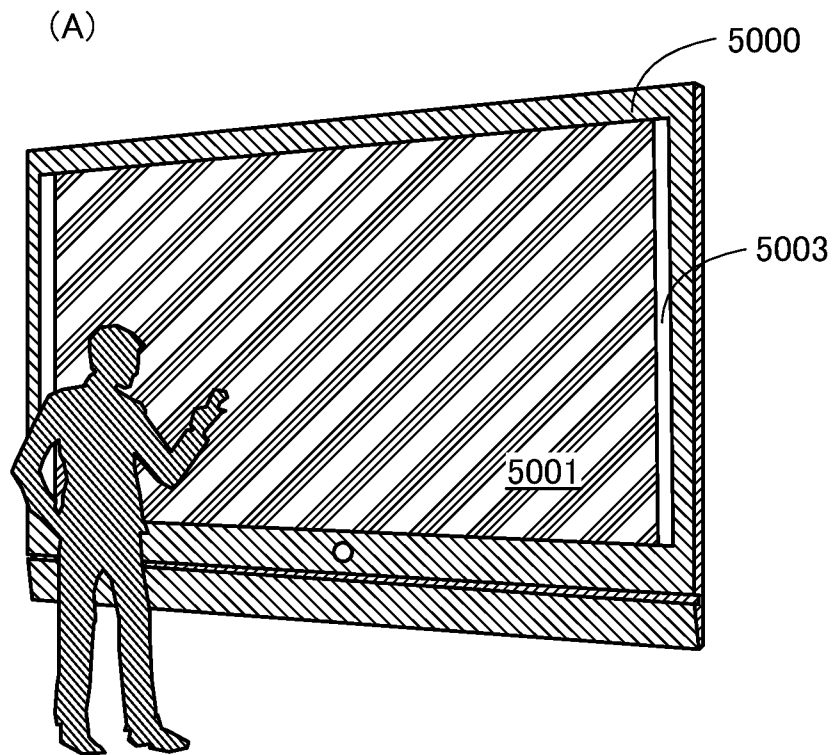
## [図22]

22/25



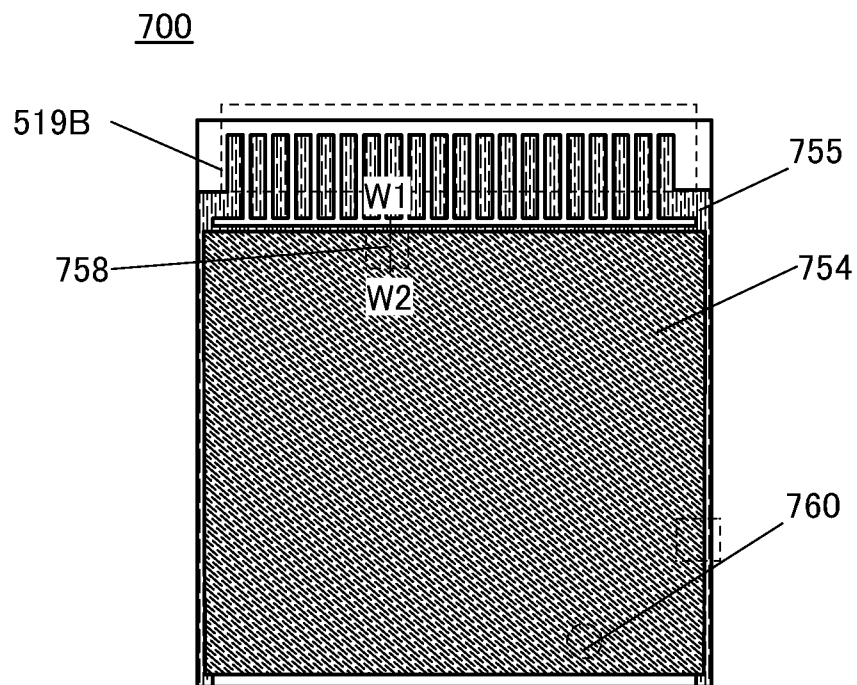
[図23]

23/25

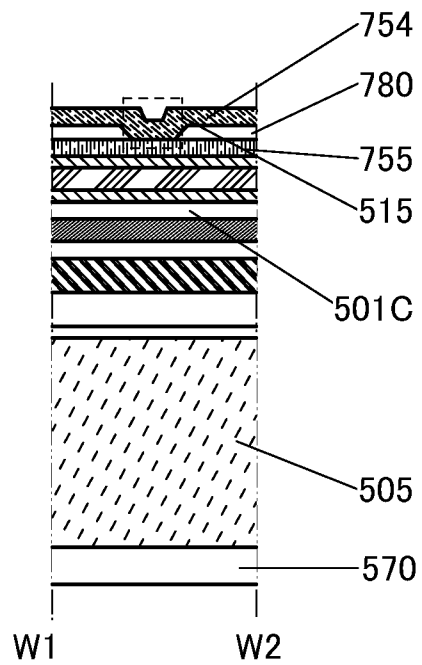


[図24]

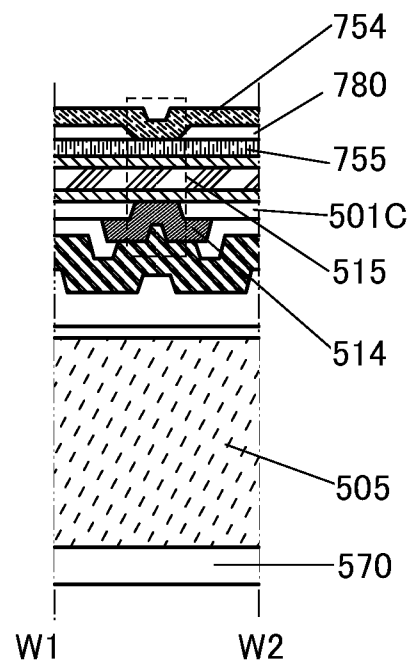
(A)



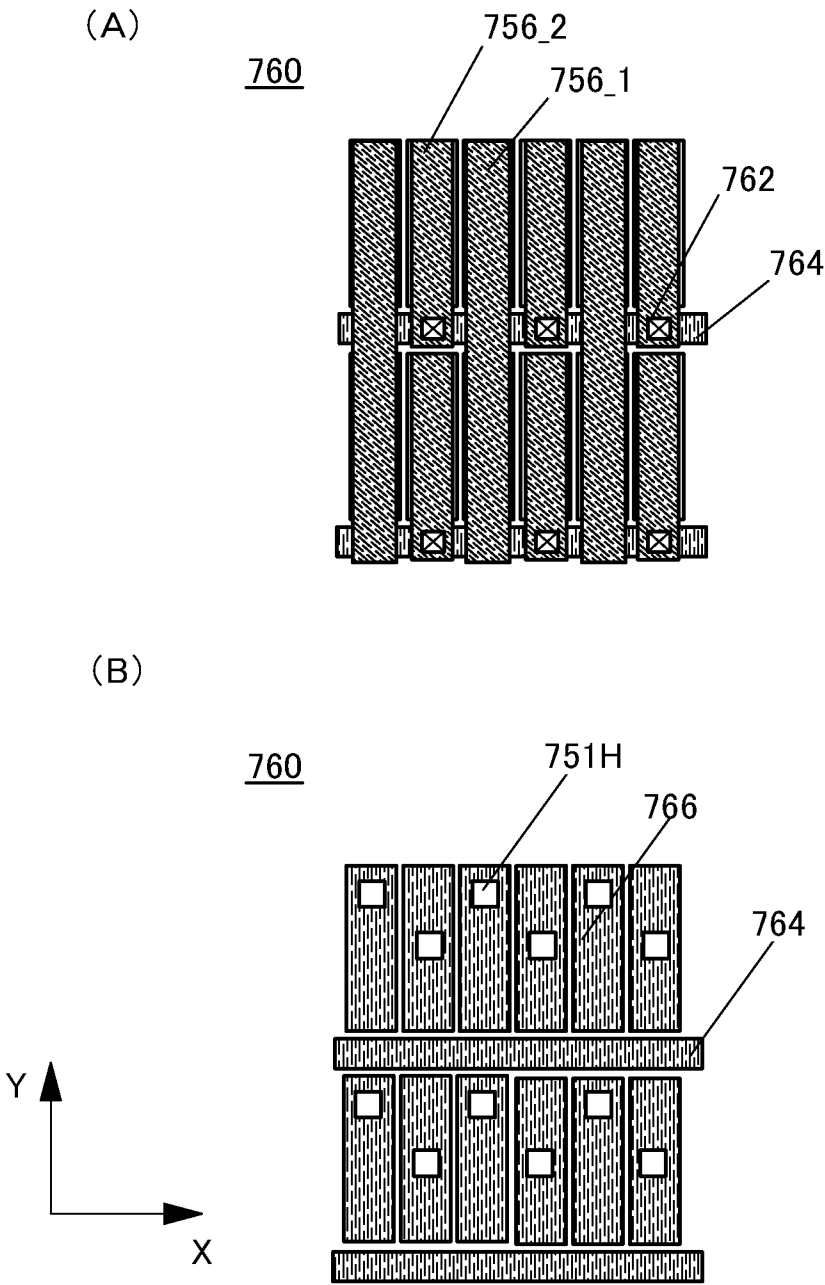
(B)



(C)



[図25]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/055066

## A. CLASSIFICATION OF SUBJECT MATTER

G09F9/00(2006.01)i, G02F1/1335(2006.01)i, G06F3/041(2006.01)i,  
G09F9/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09F9/00, G02F1/1335, G06F3/041, G09F9/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2016 |
| Kokai Jitsuyo Shinan Koho | 1971-2016 | Toroku Jitsuyo Shinan Koho | 1994-2016 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                                                                                                                                             | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | JP 2003-076302 A (Sharp Corp.),<br>14 March 2003 (14.03.2003),<br>paragraphs [0048] to [0054]; fig. 1, 4, 5<br>& TW 588185 B & KR 10-2003-0022049 A<br>& CN 1403856 A                                                                                                                                                          | 1-6                   |
| Y         | JP 2014-142617 A (Semiconductor Energy<br>Laboratory Co., Ltd.),<br>07 August 2014 (07.08.2014),<br>paragraphs [0005] to [0006], [0463] to [0474];<br>fig. 27, 28<br>& US 2014/0175432 A1<br>paragraphs [0005] to [0006], [0517] to [0528];<br>fig. 27 to 28<br>& WO 2014/103900 A1 & CN 104885230 A<br>& KR 10-2015-0099858 A | 1-6                   |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier application or patent but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
14 October 2016 (14.10.16)

Date of mailing of the international search report  
25 October 2016 (25.10.16)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/055066

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                               | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | WO 2014/166843 A1 (KONINKLIJKE PHILIPS N.V.),<br>16 October 2014 (16.10.2014),<br>page 10, lines 18 to 22; fig. 1<br>& JP 2016-519785 A & US 2016/0019830 A1<br>& EP 2984644 A1 & CN 105103213 A | 1-6                   |
| A         | JP 2013-235249 A (Samsung Display Co., Ltd.),<br>21 November 2013 (21.11.2013),<br>entire text; all drawings<br>& US 2013/0300705 A1 & KR 10-2013-0125642 A<br>& CN 103389602 A                  | 1-6                   |
| A         | JP 2015-025968 A (Sony Corp.),<br>05 February 2015 (05.02.2015),<br>entire text; all drawings<br>& US 2015/0029418 A1 & CN 104345515 A<br>& KR 10-2015-0013024 A                                 | 1-6                   |

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G09F9/00(2006.01)i, G02F1/1335(2006.01)i, G06F3/041(2006.01)i, G09F9/46(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G09F9/00, G02F1/1335, G06F3/041, G09F9/46

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2016年 |
| 日本国実用新案登録公報 | 1996-2016年 |
| 日本国登録実用新案公報 | 1994-2016年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                                                                                     | 関連する<br>請求項の番号 |
|-----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| Y               | JP 2003-076302 A（シャープ株式会社）2003.03.14,<br>段落【0048】～【0054】、【図1】、【図4】、【図5】<br>& TW 588185 B & KR 10-2003-0022049 A & CN 1403856 A                                                                                                        | 1-6            |
| Y               | JP 2014-142617 A（株式会社半導体エネルギー研究所）2014.08.07,<br>段落【0005】～【0006】、【0463】～【0474】、<br>【図27】、【図28】 & US 2014/0175432 A1, Pars. [0005]-[0006],<br>[0517]-[0528], Figs, 27-28<br>& WO 2014/103900 A1 & CN 104885230 A & KR 10-2015-0099858 A | 1-6            |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

|                                                              |                                                                    |
|--------------------------------------------------------------|--------------------------------------------------------------------|
| 「A」特に関連のある文献ではなく、一般的技術水準を示すもの                                | 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの     |
| 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                        | 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                     |
| 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） | 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」口頭による開示、使用、展示等に言及する文献                                     | 「&」同一パテントファミリー文献                                                   |
| 「P」国際出願日前で、かつ優先権の主張の基礎となる出願                                  |                                                                    |

国際調査を完了した日

14.10.2016

国際調査報告の発送日

25.10.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

南川 泰裕

21

4843

電話番号 03-3581-1101 内線 3273

| C (続き) . 関連すると認められる文献 |                                                                                                                                                                        |                |
|-----------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                      | 関連する<br>請求項の番号 |
| Y                     | WO 2014/166843 A1 (KONINKLIJKE PHILIPS N.V.) 2014. 10. 16,<br>p. 10 lines 18-22, Fig. 1<br>& JP 2016-519785 A & US 2016/0019830 A1 & EP 2984644 A1<br>& CN 105103213 A | 1-6            |
| A                     | JP 2013-235249 A (三星ディスプレイ株式会社) 2013. 11. 21,<br>全文、全図<br>& US 2013/0300705 A1 & KR 10-2013-0125642 A & CN 103389602 A                                                 | 1-6            |
| A                     | JP 2015-025968 A (ソニー株式会社) 2015. 02. 05,<br>全文、全図<br>& US 2015/0029418 A1 & CN 104345515 A & KR 10-2015-0013024 A                                                      | 1-6            |