

(12) 实用新型专利

(10) 授权公告号 CN 202363870 U

(45) 授权公告日 2012. 08. 01

(21) 申请号 201120451369. 6

(22) 申请日 2011. 11. 15

(73) 专利权人 深圳桑达国际电子器件有限公司
地址 518057 广东省深圳市南山区科技园桑达科技工业大厦 5、6 楼

(72) 发明人 肖小刚 赵东秋 巨祥生

(74) 专利代理机构 深圳中一专利商标事务所
44237

代理人 张全文

(51) Int. Cl.

H02H 3/08 (2006. 01)

H02H 3/027 (2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

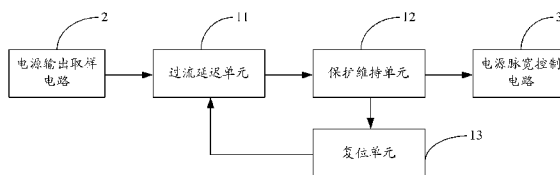
权利要求书 2 页 说明书 6 页 附图 1 页

(54) 实用新型名称

一种过流保护电路、电源电路及电源

(57) 摘要

本实用新型适用于电源领域,提供了一种过流保护电路、电源电路及电源,过流保护电路包括:过流延迟单元,过流延迟单元的输入端与电源输出取样电路的输出端连接,过流延迟单元的参考端与外部参考信号输出端连接;保护维持单元,保护维持单元的输入端与过流延迟单元的输入端连接,保护维持单元的输出端与电源脉宽控制电路的控制端连接;复位单元,复位单元的输入端与保护维持单元的关断控制端连接,复位单元的输出端与过流延迟单元的复位端连接。本实用新型实施例通过过流检测,在电源瞬时过流时进行延迟保护以避免误操作,在负载异常等引起的持续过流时,对电源进行关断保护,并在保护维持时间过后自动启动电源工作,全面地保护电源不受损坏。



1. 一种过流保护电路,连接于电源输出取样电路与电源脉宽控制电路之间,其特征在于,所述过流保护电路包括:

对所述电源输出取样电路输出的取样信号进行过流检测,当所述取样信号过流时,进行延迟保护处理,并当所述取样信号持续过流时,输出过流保护控制信号的过流延迟单元,所述过流延迟单元的输入端与所述电源输出取样电路的输出端连接,所述过流延迟单元的参考端与外部参考信号输出端连接;

当接收到所述过流保护控制信号后,在预设的保护时间内输出关断信号,以保护电源的保护维持单元,所述保护维持单元的输入端与所述过流延迟单元的输出端连接,所述保护维持单元的输出端与所述电源脉宽控制电路的控制端连接;

在接收到所述关断控制信号后上电,对所述过流延迟单元进行复位的复位单元,所述复位单元的输入端与所述保护维持单元的关断控制端连接,所述复位单元的输出端与所述过流延迟单元的复位端连接。

2. 如权利要求 1 所述的电路,其特征在于,所述过流延迟单元包括:

对所述取样信号进行放大,输出放大取样信号的信号放大模块,所述信号放大模块的输入端为所述过流延迟单元的输入端;

对所述放大取样信号进行分压,输出分压取样信号的分压模块,所述分压模块的输入端与所述过流延迟单元的输出端连接;

将所述分压取样信号与基准信号比较,进行过流检测,当所述分压取样信号大于所述基准信号时,检测所述取样信号为过流,输出过流检测信号的比较模块,所述比较模块的正向输入端与所述分压模块的输出端连接,所述比较模块的反向输入端为所述过流延迟单元的参考端;

当接受到所述过流检测信号时,进行延迟保护处理,并当持续接收到所述过流检测信号时,输出过流保护控制信号的延迟保护模块,所述延迟保护模块的输入端与所述比较模块的输出端连接,所述延迟保护模块的输出端为所述过流延迟单元的输出端,所述延迟保护模块的复位端为所述过流延迟单元的复位端。

3. 如权利要求 2 所述的电路,其特征在于,所述信号放大模块包括:

第一运算放大器、电阻 R1、电阻 R2、电阻 R3、电阻 R5 以及电容 C1;

所述电阻 R1 的一端为所述信号放大模块的输入端与所述电阻 R3 的一端连接,所述电阻 R1 的另一端接地,所述电阻 R3 的另一端与所述第一运算放大器的反向输入端连接,所述第一运算放大器的正向输入端与所述电阻 R2 的一端连接,所述电阻 R2 的另一端接地,所述电容 C1 与所述电阻 R5 并联于所述第一运算放大器的反向输入端与所述第一运算放大器的输出端之间,所述第一运算放大器的输出端为所述信号放大模块的输出端。

4. 如权利要求 2 所述的电路,其特征在于,所述分压模块包括:

电阻 R4、电阻 R6、电阻 R7、电阻 R8、以及电容 C2;

所述电阻 R7 的一端为所述分压模块的输入端,所述电阻 R7 的另一端同时与所述电阻 R8 的一端和所述电容 C2 的一端连接,所述电阻 R8 的另一端和所述电容 C2 的另一端接地,所述电阻 R7 的另一端还与所述电阻 R6 的一端连接,所述电阻 R6 的另一端与所述电阻 R4 的一端连接,所述电阻 R4 的另一端接地,所述电阻 R6 与所述电阻 R4 的公共端为所述分压模块的输出端。

5. 如权利要求 2 所述的电路,其特征在于,所述比较模块包括:

电阻 R14、电阻 R15 以及第一比较器;

所述第一比较器的正向输入端为所述比较模块的正向输入端与所述电阻 R15 的一端连接,所述第一比较器的输出端为所述比较模块的输出端与所述电阻 R15 的另一端与连接,所述第一比较器的反向输入端与所述电阻 R14 的一端连接,所述电阻 R4 的另一端为所述比较模块的反向输入端。

6. 如权利要求 2 所述的电路,其特征在于,所述延迟保护模块包括:

电阻 R16、电阻 R17、电容 C5、电容 C9 以及稳压管 D1;

所述电阻 R16 的一端为所述延迟保护模块的输入端,所述电阻 R16 的另一端为所述延迟保护模块的复位端与所述电容 C9 的一端连接,所述电容 C9 的另一端接地,所述电阻 R16 的另一端同时与所述稳压管 D1 的阴极连接,所述稳压管 D1 的阳极为所述延迟保护模块的输出端同时与所述电阻 R17 和所述电容 C5 的一端连接,所述电阻 R17 的另一端和所述电容 C5 的另一端接地。

7. 如权利要求 1 所述的电路,其特征在于,所述保护维持单元包括:

第一开关管、电容 C3、电容 C4、电容 C6、电容 C7、电阻 R9、电阻 R10、电阻 R11、电阻 R12、电阻 R13、光耦以及逻辑处理器;

所述第一开关管的控制端为所述保护维持单元的输入端,所述第一开关管的输出端逻辑处理器的输入端,所述第一开关管的输入端与所述运放的输出端连接,所述逻辑处理器的触发端同时与所述电阻 R9 的一端连接,所述电阻 R9 的另一端与所述电阻 R10 的一端连接,所述电阻 R10 的与所述逻辑处理器的定时端连接,所述逻辑处理器的定时端同时通过所述电容 C6 接地,所述逻辑处理器的电源端同时与电源电压和所述电容 C3 连接,所述电容 C3 的另一端接地,所述逻辑处理器的复位端同时与所述电阻 R11 的一端和所述电容 C4 的一端连接,所述电阻 R11 的另一端与所述逻辑处理器的电源端连接,所述电容 C4 的另一端接地,所述逻辑处理器的接地端接地,所述逻辑处理器的计数端通过所述电容 C7 接地,所述逻辑处理器的输出端为所述保护维持单元的关断控制端与所述电阻 R12 的一端连接,所述电阻 R12 的另一端通过所述电阻 R13 接地,所述电阻 R12 的另一端还与所述光耦的高电位输入端连接,所述光耦的低电位输入端接地,所述光耦的高电位输出端为所述保护维持单元的输出端,所述光耦的地电位输出端接地。

8. 如权利要求 1 所述的电路,其特征在于,所述复位单元包括:

电阻 R18、电阻 R19、电容 C8 以及第二开关管;

所述电阻 R18 的一端为所述复位单元的输入端,所述电阻 R18 的另一端与所述第二开关管的控制端连接,所述第二开关管的控制端同时与所述电容 C8 的一端、所述电阻 R19 的一端连接,所述电容 C8 的另一端与所述电阻 R19 的另一端接地,所述第二开关管的输入端为所述复位单元的输出端连接,所述第二开关管的输出端接地。

9. 一种电源电路,其特征在于,所述电源电路的过流保护电路为如权利要求 1 至 8 任一所述所述的过流保护电路。

10. 一种电源,其特征在于,所述电源的电源电路为如权利要求 9 所述的电源电路。

一种过流保护电路、电源电路及电源

技术领域

[0001] 本实用新型属于电源领域,尤其涉及一种过流保护电路、电源电路及电源。

背景技术

[0002] 随着电力电子技术的飞速发展,电力电子设备与人们的工作、生活关系变得越来越密不可分,而电子设备都离不开可靠的电源,尤其目前开关电源已经进入到各种电子、电气设备领域,但是,现有开关电源在使用的过程中,由于现有过流保护电路的保护时间过短,或者开关电源在容性负载下开机,有时会产生冲击电流,导致电源产生误动作,并且,在输出负载发生异常时,也会使电源超过额定功率工作,造成电源内部器件及其相关设备受损坏,减少电源使用寿命,严重时还会引起火灾、爆炸等安全事故。

实用新型内容

[0003] 本实用新型实施例的目的在于提供一种过流保护电路,旨在解决现有过流保护电路无法在电源过流时进行延迟保护的问题。

[0004] 本实用新型实施例是这样实现的,一种过流保护电路,连接于电源输出取样电路与电源脉宽控制电路之间,包括:

[0005] 对所述电源输出取样电路输出的取样信号进行过流检测,当所述取样信号过流时,进行延迟保护处理,并当所述取样信号持续过流时,输出过流保护控制信号的过流延迟单元,所述过流延迟单元的输入端与所述电源输出取样电路的输出端连接,所述过流延迟单元的参考端与外部参考信号输出端连接;

[0006] 当接收到所述过流保护控制信号后,在预设的保护时间内输出关断信号,以保护电源的保护维持单元,所述保护维持单元的输入端与所述过流延迟单元的 的输出端连接,所述保护维持单元的输出端与所述电源脉宽控制电路的控制端连接;

[0007] 在接收到所述关断控制信号后上电,对所述过流延迟单元进行复位的复位单元,所述复位单元的输入端与所述保护维持单元的关断控制端连接,所述复位单元的输出端与所述过流延迟单元的复位端连接。

[0008] 进一步地,所述过流延迟单元包括:

[0009] 对所述取样信号进行放大,输出放大取样信号的信号放大模块,所述信号放大模块的输入端为所述过流延迟单元的输入端;

[0010] 对所述放大取样信号进行分压,输出分压取样信号的分压模块,所述分压模块的输入端与所述过流延迟单元的输入端连接;

[0011] 将所述分压取样信号与基准信号比较,进行过流检测,当所述分压取样信号大于所述基准信号时,检测所述取样信号为过流,输出过流检测信号的比较模块,所述比较模块的正向输入端与所述分压模块的输出端连接,所述比较模块的反向输入端为所述过流延迟单元的参考端;

[0012] 当接受到所述过流检测信号时,进行延迟保护处理,并当持续接收到所述过流检

测信号时,输出过流保护控制信号的延迟保护模块,所述延迟保护模块的输入端与所述比较模块的输出端连接,所述延迟保护模块的输出端为所述过流延迟单元的输出端,所述延迟保护模块的复位端为所述过流延迟单元的复位端。

[0013] 进一步地,所述信号放大模块包括:

[0014] 第一运算放大器、电阻 R1、电阻 R2、电阻 R3、电阻 R5 以及电容 C1;

[0015] 所述电阻 R1 的一端为所述信号放大模块的输入端与所述电阻 R3 的一端连接,所述电阻 R1 的另一端接地,所述电阻 R3 的另一端与所述第一运算放大器的反向输入端连接,所述第一运算放大器的正向输入端与所述电阻 R2 的一端连接,所述电阻 R2 的另一端接地,所述电容 C1 与所述电阻 R5 并联于所述第一运算放大器的反向输入端与所述第一运算放大器的输出端之间,所述第一运算放大器的输出端为所述信号放大模块的输出端。

[0016] 进一步地,所述分压模块包括:

[0017] 电阻 R4、电阻 R6、电阻 R7、电阻 R8、以及电容 C2;

[0018] 所述电阻 R7 的一端为所述分压模块的输入端,所述电阻 R7 的另一端同时与所述电阻 R8 的一端和所述电容 C2 的一端连接,所述电阻 R8 的另一端和所述电容 C2 的另一端接地,所述电阻 R7 的另一端还与所述电阻 R6 的一端连接,所述电阻 R6 的另一端与所述电阻 R4 的一端连接,所述电阻 R4 的另一端接地,所述电阻 R6 与所述电阻 R4 的公共端为所述分压模块的输出端。

[0019] 进一步地,所述比较模块包括:

[0020] 电阻 R14、电阻 R15 以及第一比较器;

[0021] 所述第一比较器的正向输入端为所述比较模块的正向输入端与所述电阻 R15 的一端连接,所述第一比较器的输出端为所述比较模块的输出端与所述电阻 R15 的另一端连接,所述第一比较器的反向输入端与所述电阻 R14 的一端连接,所述电阻 R14 的另一端为所述比较模块的反向输入端。

[0022] 进一步地,所述延迟保护模块包括:

[0023] 电阻 R16、电阻 R17、电容 C5、电容 C9 以及稳压管 D1;

[0024] 所述电阻 R16 的一端为所述延迟保护模块的输入端,所述电阻 R16 的另一端为所述延迟保护模块的复位端与所述电容 C9 的一端连接,所述电容 C9 的另一端接地,所述电阻 R16 的另一端同时与所述稳压管 D1 的阴极连接,所述稳压管 D1 的阳极为所述延迟保护模块的输出端同时与所述电阻 R17 和所述电容 C5 的一端连接,所述电阻 R17 的另一端和所述电容 C5 的另一端接地。

[0025] 进一步地,所述保护维持单元包括:

[0026] 第一开关管、电容 C3、电容 C4、电容 C6、电容 C7、电阻 R9、电阻 R10、电阻 R11、电阻 R12、电阻 R13、光耦以及逻辑处理器;

[0027] 所述第一开关管的控制端为所述保护维持单元的输入端,所述第一开关管的输出端逻辑处理器的输入端,所述第一开关管的输入端与所述运放的输出端连接,所述逻辑处理器的触发端同时与所述电阻 R9 的一端连接,所述电阻 R9 的另一端与所述电阻 R10 的一端连接,所述电阻 R10 的与所述逻辑处理器的定时端连接,所述逻辑处理器的定时端同时通过所述电容 C6 接地,所述逻辑处理器的电源端同时与电源电压和所述电容 C3 连接,所述电容 C3 的另一端接地,所述逻辑处理器的复位端同时与所述电阻 R11 的一端和所述电容 C4

的一端连接,所述电阻 R11 的另一端与所述逻辑处理器的电源端连接,所述电容 C4 的另一端接地,所述逻辑处理器的接地端接地,所述逻辑处理器的计数端通过所述电容 C7 接地,所述逻辑处理器的输出端为所述保护维持单元的关断控制端与所述电阻 R12 的一端连接,所述电阻 R12 的另一端通过所述电阻 R13 接地,所述电阻 R12 的另一端还与所述光耦的高电位输入端连接,所述光耦的低电位输入端接地,所述光耦的高电位输出端为所述保护维持单元的输出端,所述光耦的地电位输出端接地。

[0028] 进一步地,所述复位单元包括:

[0029] 电阻 R18、电阻 R19、电容 C8 以及第二开关管;

[0030] 所述电阻 R18 的一端为所述复位单元的输入端,所述电阻 R18 的另一端与所述第二开关管的控制端连接,所述第二开关管的控制端同时与所述电容 C8 的一端、所述电阻 R19 的一端连接,所述电容 C8 的另一端与所述电阻 R19 的另一端接地,所述第二开关管的输入端为所述复位单元的输出端连接,所述第二开关管的输出端接地。

[0031] 本实用新型实施例的另一目的在于提供一种包括上述过流保护电路的电源电路。

[0032] 本实用新型实施例的另一目的在于提供一种包括上述电源电路的电源。

[0033] 本实用新型实施例通过过流检测,在电源瞬时过流时进行延迟保护以避免误操作,增强电源寿命,在负载异常等引起的持续过流时,对电源进行关断保护,并在保护维持时间过后自动启动电源工作,全面地保护电源不受损坏,降低了电源的损坏率。

附图说明

[0034] 图 1 为本实用新型一实施例提供的过流保护电路的结构图;

[0035] 图 2 为本实用新型一实施例提供的过流保护电路的示例电路结构图;

具体实施方式

[0036] 为了使本实用新型的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本实用新型进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本实用新型,并不用于限定本实用新型。

[0037] 本实用新型实施例通过过流检测,在电源瞬时过流时进行延迟保护以避免误操作,在负载异常等引起的持续过流时,对电源进行关断保护,并在保护维持时间过后自动启动电源。

[0038] 图 1 示出了本实用新型一实施例提供的过流保护电路的结构图,为了便于说明,仅示出了与本实用新型实施例相关的部分。

[0039] 作为本实用新型一实施例提供的过流保护电路可应用于任何类型的电源电路,及电源中,该过流保护电路连接于电源输出取样电路 2 与电源脉宽控制电路 3 之间,包括:

[0040] 对电源输出取样电路输出的取样信号进行过流检测,当取样信号过流时,进行延迟保护处理,并当取样信号持续过流时,输出过流保护控制信号的过流延迟单元 11,该过流延迟单元 11 的输入端与电源输出取样电路的输出端连接,过流延迟单元 11 的参考端与外部参考信号输出端连接;

[0041] 当接收到过流保护控制信号后,在预设的保护时间内输出关断信号,以保护电源的保护维持单元 12,该保护维持单元 12 的输入端与过流延迟单元 11 的输出端连接,保护维

持单元 12 的输出端与电源脉宽控制电路的控制端连接；

[0042] 在接收到关断控制信号后上电,对过流延迟单元 11 进行复位的复位单元 13,该复位单元 13 的输入端与保护维持单元 12 的关断控制端连接,复位单元 13 的输出端与过流延迟单元 11 的复位端连接。

[0043] 在本实用新型实施例通过过流检测,在电源瞬时过流时进行延迟保护以避免误操作,增强电源寿命,在负载异常等引起的持续过流时,对电源进行关断保护,并在保护维持时间过后自动启动电源工作,全面地保护电源不受损坏,降低了电源的损坏率。

[0044] 以下结合具体实施例对本实用新型的实现进行详细说明。

[0045] 图 2 示出了本实用新型一实施例提供的过流保护电路的示例电路结构,为了便于说明,仅示出了与本实用新型实施例相关的部分。

[0046] 作为本实用新型一实施例,过流延迟单元 11 包括：

[0047] 对取样信号进行放大,输出放大取样信号的信号放大模块 111,该信号放大模块 111 的输入端为过流延迟单元 11 的输入端；

[0048] 对放大取样信号进行分压,输出分压取样信号的分压模块 112,该分压模块 112 的输入端与过流延迟单元 11 的输出端连接；

[0049] 将分压取样信号与基准信号 V_{ref} 比较,进行过流检测,当分压取样信号大于基准信号 V_{ref} 时,检测取样信号为过流,输出过流检测信号的比较模块 113,该比较模块 113 的正向输入端与分压模块 112 的输出端连接,比较模块 113 的反向输入端为过流延迟单元 11 的参考端；

[0050] 当接受到过流检测信号时,进行延迟保护处理,并当持续接受到过流检测信号时,输出过流保护控制信号的延迟保护模块 114,该延迟保护模块 114 的输入端与比较模块 113 的输出端连接,延迟保护模块 114 的输出端为过流延迟单元 11 的输出端,延迟保护模块 114 的复位端为过流延迟单元 11 的复位端。

[0051] 优选地,信号放大模块 111 包括：

[0052] 第一运算放大器 U1A、电阻 R1、电阻 R2、电阻 R3、电阻 R5 以及电容 C1；

[0053] 电阻 R1 的一端为信号放大模块 111 的输入端与电阻 R3 的一端连接,电阻 R1 的另一端接地,电阻 R3 的另一端与第一运算放大器 U1A 的反向输入端连接,第一运算放大器 U1A 的正向输入端与电阻 R2 的一端连接,电阻 R2 的另一端 接地,电容 C1 与电阻 R5 并联于第一运算放大器 U1A 的反向输入端与第一运算放大器 U1A 的输出端之间,第一运算放大器 U1A 的输出端为信号放大模块 111 的输出端。

[0054] 优选地,分压模块 112 包括：

[0055] 电阻 R4、电阻 R6、电阻 R7、电阻 R8、以及电容 C2；

[0056] 电阻 R7 的一端为分压模块 112 的输入端,电阻 R7 的另一端同时与电阻 R8 的一端和电容 C2 的一端连接,电阻 R8 的另一端和电容 C2 的另一端接地,电阻 R7 的另一端还与电阻 R6 的一端连接,电阻 R6 的另一端与电阻 R4 的一端连接,电阻 R4 的另一端接地,电阻 R6 与电阻 R4 的公共端为分压模块 112 的输出端。

[0057] 优选地,比较模块 113 包括：

[0058] 电阻 R14、电阻 R15 以及第一比较器 U1B；

[0059] 第一比较器 U1B 的正向输入端为比较模块 113 的正向输入端与电阻 R15 的一端连

接,第一比较器 U1B 的输出端为比较模块 113 的输出端与电阻 R15 的另一端与连接,第一比较器 U1B 的反向输入端与电阻 R14 的一端连接,电阻 R4 的另一端为比较模块 113 的反向输入端。

[0060] 优选地,延迟保护模块 114 包括:

[0061] 电阻 R16、电阻 R17、电容 C5、电容 C9 以及稳压管 D1;

[0062] 电阻 R16 的一端为延迟保护模块 114 的输入端,电阻 R16 的另一端为延迟保护模块 114 的复位端与电容 C9 的一端连接,电容 C9 的另一端接地,电阻 R16 的另一端同时与稳压管 D1 的阴极连接,稳压管 D1 的阳极为延迟保护模块 114 的输出端同时与电阻 R17 和电容 C5 的一端连接,电阻 R17 的另一端和电容 C5 的另一端接地。

[0063] 作为本实用新型一实施例,保护维持单元 12 包括:

[0064] 第一开关管 121、电容 C3、电容 C4、电容 C6、电容 C7、电阻 R9、电阻 R10、电阻 R11、电阻 R12、电阻 R13、光耦 OT1 以及逻辑处理器 U3;

[0065] 第一开关管 121 的控制端为保护维持单元 12 的输入端,第一开关管 121 的输出端接地,第一开关管 121 的输入端与逻辑处理器 U3 的触发端 TRIG 连接,逻辑处理器 U3 的触发端 TRIG 同时与电阻 R9 的一端连接,电阻 R9 的另一端与电阻 R10 的一端连接,电阻 R10 的与逻辑处理器 U3 的定时端 DISCH 连接,逻辑处理器 U3 的定时端 DIS 同时通过电容 C6 接地,逻辑处理器 U3 的电源端 VDD 同时与电源电压和电容 C3 连接,电容 C3 的另一端接地,逻辑处理器 U3 的复位端 RES 同时与电阻 R11 的一端和电容 C4 的一端连接,电阻 R11 的另一端与逻辑处理器 U3 的电源端 VDD 连接,电容 C4 的另一端接地,逻辑处理器 U3 的接地端 GND 接地,逻辑处理器 U3 的计数端 CONT 通过电容 C7 接地,逻辑处理器 U3 的输出端 OUT 为保护维持单元 12 的关断控制端与电阻 R12 的一端连接,电阻 R12 的另一端通过电阻 R13 接地,电阻 R12 的另一端还与光耦 OT1 的高电位输入端连接,光耦 OT1 的低电位输入端接地,光耦 OT1 的高电位输出端为保护维持单元 12 的输出端,光耦 OT1 的地电位输出端接地。

[0066] 作为本实用新型一优选实施例,第一开关管 121 可以采用 N 型 MOS 管 Q1,该 N 型 MOS 管 Q1 的漏极为第一开关管 121 的输入端,N 型 MOS 管 Q1 的源级为第一开关管 121 的输出端,N 型 MOS 管 Q1 的栅极为第一开关管 121 的控制端。该第一开关管 121 还可以采用 NPN 型三极管,该 NPN 型三极管的集电极为第一开关管 121 的输入端,NPN 型三极管的发射极为第一开关管 121 的输出端,NPN 型三极管的基极为第一开关管 121 的控制端。

[0067] 作为本实用新型一实施例,复位单元 13 包括:。

[0068] 电阻 R18、电阻 R19、电容 C8 以及第二开关管 131;

[0069] 电阻 R18 的一端为复位单元 13 的输入端,电阻 R18 的另一端与第二开关管 131 的控制端连接,第二开关管 131 的控制端同时与电容 C8 的一端、电阻 R19 的一端连接,电容 C8 的另一端与电阻 R19 的另一端接地,第二开关管 131 的输入端为复位单元 13 的输出端连接,第二开关管 131 的输出端接地。

[0070] 作为本实用新型一优选实施例,第二开关管 131 可以采用 NPN 型三极管 Q2,该 NPN 型三极管 Q2 的集电极为第二开关管 131 的输入端,NPN 型三极管 Q2 的发射极为第二开关管 131 的输出端,NPN 型三极管 Q2 基极为第二开关管 131 的控制端。该第二开关管 131 还可以采用 N 型 MOS 管,该 N 型 MOS 管的漏极为第二开关管 131 的输入端,N 型 MOS 管的源级为第二开关管 131 的输出端,N 型 MOS 管的栅极为第二开关管 131 的控制端。

[0071] 在本实用新型实施例中,当电源的电流输出正常时,信号放大模块 111 通过检测电阻 R1 上的电压获得取样信号,电阻 R1 将取样电流信号转化为取样电压信号给第一运算放大器 U1A 进行信号放大,放大倍数可以选择为 50 倍,其中通过调节电阻 R5 与电阻 R3 的比值可以调节放大倍数,第一运算放大器 U1A 输出一个正比例于输入电压的放大取样信号,并通过电阻 R7、电阻 R6、电阻 R4 分压,输出给第一比较器 U1B 一个分压取样信号,电阻 R8 与电容 C2 可进行滤波,第一比较器 U1B 将该分压取样信号与预设的基准信号 V_{ref} 进行比较,当分压取样信号的电压小于基准信号 V_{ref} 的电压时,即电源电流输出正常时,第一比较器 U1B 输出一个低电压,不对后面的单元进行触发,电源正常工作。

[0072] 当电源输出电流大于预设的电流时,通过电阻 R1 检测取样信号,通过第一运算放大器 U1A 放大后,通过分压模块 112 分压,输入给第一比较器 U1B 比较,此时该分压取样信号大于预设的基准信号 V_{ref} ,因此第一比较器 U1B 输出一个高电压,通过电阻 R16 对电容 C9 充电,进行延迟保护,并且,当电容 C9 的电压在没有超过稳压管 D1 的稳压值前,电源的过流信号已解除时(意味着该过流信号可能为冲击电流带来的瞬时过流信号),即取样信号也相应从大于基准信号变为小于基准信号,则稳压管 D1 不导通,过流延迟单元 11 不输出过流保护控制信号控制电源关断,电源正常工作,有效地防止了误操作。

[0073] 当电容 C9 的电压在超过稳压管 D1 的稳压值时,电源的过流信号仍没有被解除时(意味着该过流信号可能为负载异常导致电源输出的非瞬时过流信号),即所述取样信号持续过流,稳压管 D1 导通后控制第一开关管 121 导通,进而触发逻辑处理器 U3 被触发后,输出一个高电压的关断控制信号使光耦 OT1 的输入级 OT1A 导通,控制光耦的输出级 OT1B 导通,保护维持单元 12 的输出端被拉低,电源脉宽控制电路 3 的脉宽信号没有输出,开关管被关闭,电源没有输出,进入保护状态。在电源没有输出期间,电源电压 V_{cc} 通过电阻 R10 对电容 C6 进行充电,当电容 C6 的电压超过 $2/3V_{cc}$ 时,逻辑处理器 U3 复位,重新输出一个低电压,电源重新有输出,其中这段从电源关闭到逻辑处理器 U3 复位后电源重新启动的保护维持时间可以通过设定电阻 R10 与电容 C6 的参数设定。复位电路 13 在收到逻辑处理器 U3 输出的高电压的关断控制信号后对电容 C9 进行放电,放电后过流延迟单元 11 复位,以进行下一保护周期。

[0074] 当输出过流消失时,第一比较器 U1B 重新输出一个低电压,电容 C9 的电压低于 D1 稳压值,逻辑处理器 U3 不被触发,电源恢复正常工作。

[0075] 作为本实用新型一实施例,可以通过调节电容 C9 的值,调节延迟保护时间,还可以通过调节电容 C6 的值调节保护维持时间。

[0076] 本实用新型实施例通过过流检测,在电源瞬时过流时进行延迟保护以避免误操作,增强电源寿命,在负载异常等引起的持续过流时,对电源进行关断保护,并在保护维持时间过后自动启动电源工作,其延迟保护时间和保护维持时间均可自行设置,灵活性强,全面地保护电源不受损坏,降低了电源的损坏率,和安全事故的发生几率。

[0077] 以上仅为本实用新型的较佳实施例而已,并不用以限制本实用新型,凡在本实用新型的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本实用新型的保护范围之内。

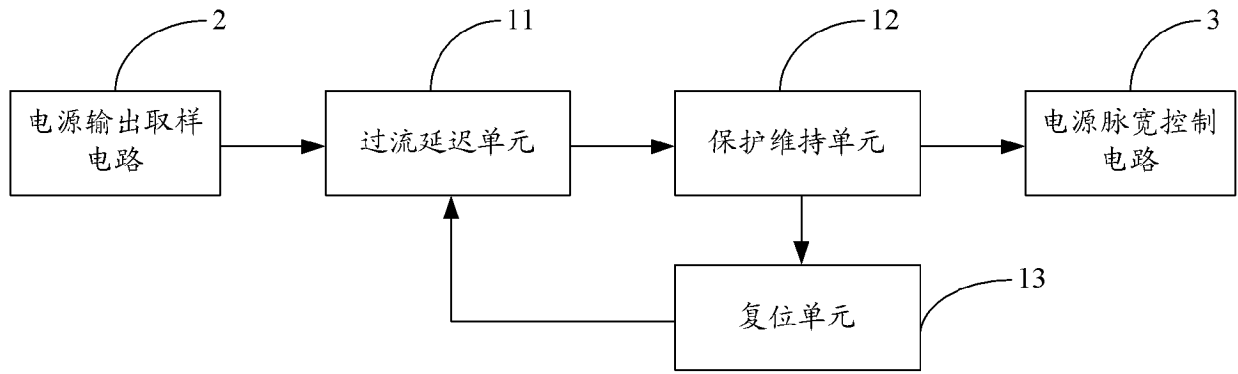


图 1

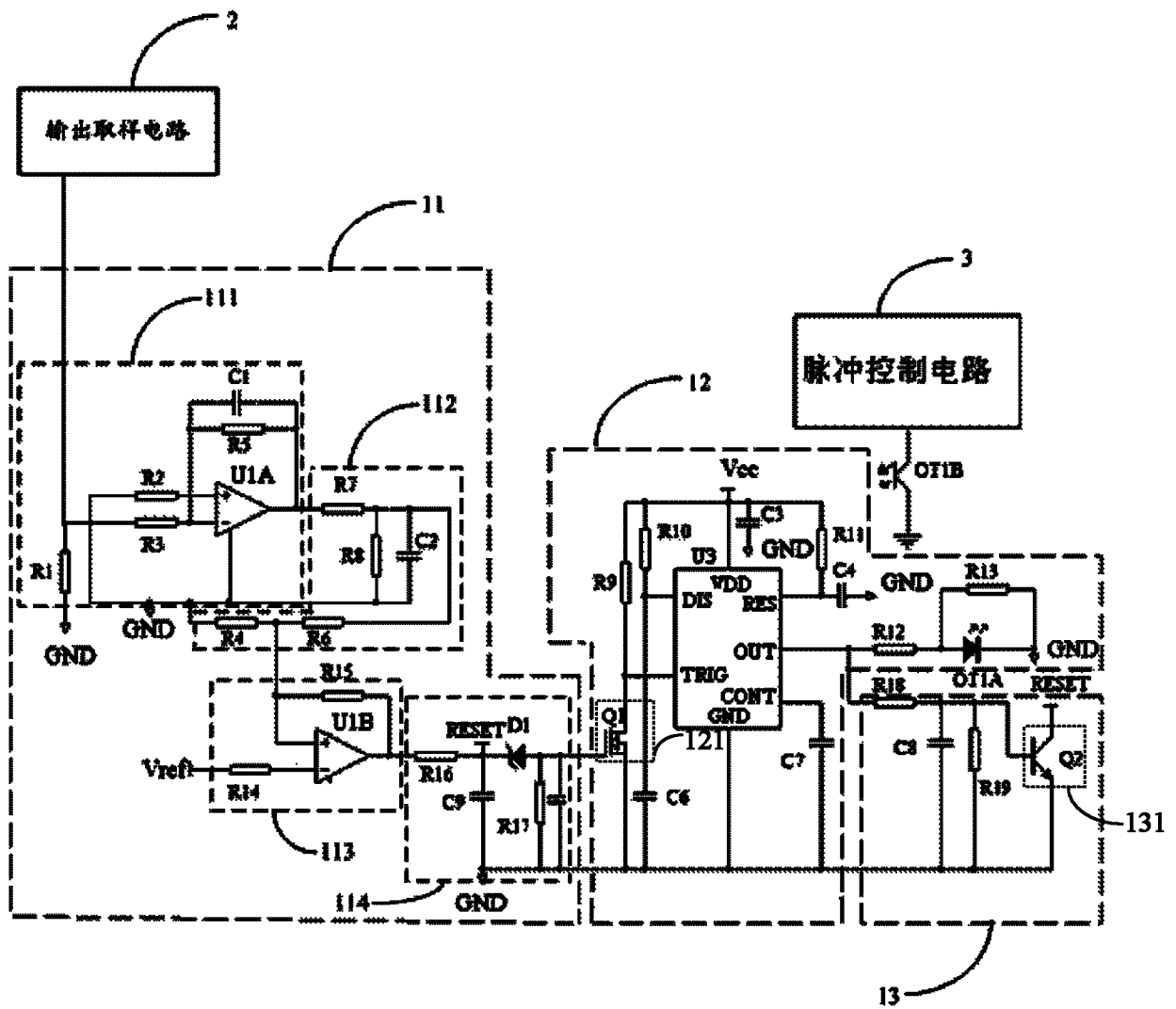


图 2