

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7589802号
(P7589802)

(45)発行日 令和6年11月26日(2024.11.26)

(24)登録日 令和6年11月18日(2024.11.18)

(51)国際特許分類

F I

H O 4 L 45/243 (2022.01)

H O 4 L 45/243

請求項の数 7 (全21頁)

(21)出願番号	特願2023-512515(P2023-512515)	(73)特許権者	000004226
(86)(22)出願日	令和3年4月5日(2021.4.5)		日本電信電話株式会社
(86)国際出願番号	PCT/JP2021/014520		東京都千代田区大手町一丁目5番1号
(87)国際公開番号	WO2022/215124	(74)代理人	110003708
(87)国際公開日	令和4年10月13日(2022.10.13)		弁理士法人鈴榮特許総合事務所
審査請求日	令和5年8月23日(2023.8.23)	(72)発明者	久保 尊広
			東京都千代田区大手町一丁目5番1号
			日本電信電話株式会社内
		(72)発明者	矢沢 豪
			東京都千代田区大手町一丁目5番1号
			日本電信電話株式会社内
		(72)発明者	安原 夏樹
			東京都千代田区大手町一丁目5番1号
			日本電信電話株式会社内
		(72)発明者	吉原 慎一

最終頁に続く

(54)【発明の名称】 通信システム、受信装置及び通信方法

(57)【特許請求の範囲】

【請求項1】

送信装置と受信装置との間の複数の経路を経由して主信号と少なくとも1つの副信号の多重通信を行う通信システムであって、

前記送信装置は、

前記経路の数に応じて、主信号チャネルで通信される前記主信号を複製する複製部と、それぞれが副信号チャネルで通信される前記少なくとも1つの副信号を、それぞれの複製された前記主信号に付与される遅延の量である遅延量に変換する変換部と、

前記遅延量に基づいて、それぞれの前記経路にそれぞれの複製された前記主信号を送信する送信制御部と、

を備え、

前記受信装置は、

それぞれの前記経路を経由して受信されたそれぞれの前記主信号の受信タイミングを補正するタイミング補正部と、

補正された前記受信タイミングに従って、前記主信号チャネルで通信される前記主信号を選択する選択部と、

選択された前記主信号が何れの経路を経由して受信されたのかに基づいて、前記少なくとも1つの副信号チャネルで通信される少なくとも1つの副信号を復号する復号部と、を備え、

前記タイミング補正部は、それぞれの前記経路から測定される経路遅延に基づいて算出

される遅延情報に基づいて前記受信タイミングを補正し、
前記経路遅延は、前記主信号とともに送信される制御信号が前記送信装置から送信される送信時刻と前記制御信号が前記受信装置で受信される受信時刻との差に基づいて測定される、

通信システム。

【請求項 2】

前記タイミング補正部は、前記遅延情報に基づいて算出される前記経路毎の経路遅延の差である経路遅延差に基づいて前記受信タイミングを補正する、

請求項 1 に記載の通信システム。

【請求項 3】

前記タイミング補正部は、前記遅延情報に基づいて算出される前記経路毎の経路遅延の差である経路遅延差に基づいて、それぞれの前記経路を経由して受信された前記主信号を滞留させる、

請求項 1 に記載の通信システム。

【請求項 4】

前記経路遅延差は、それぞれの前記経路から測定される経路遅延と、それぞれの前記経路から測定される経路遅延のうちの最大の経路遅延との差である、

請求項 2 又は 3 に記載の通信システム。

【請求項 5】

前記タイミング補正部は、前記遅延情報に基づいて算出される前記経路毎のジッタにさ
らに基づいて前記受信タイミングを補正する、

請求項 2 乃至 4 の何れか 1 項に記載の通信システム。

【請求項 6】

送信装置と受信装置との間の複数の経路を経由して主信号と少なくとも 1 つの副信号の多重通信を行う通信システムにおける前記受信装置であって、

前記送信装置において複製され、前記副信号に基づいてそれぞれ遅延されてそれぞれの前記経路を経由して受信された前記主信号の受信タイミングを補正するタイミング補正部と、

補正された前記受信タイミングに従って、主信号チャンネルで通信される前記主信号を選択する選択部と、

選択された前記主信号が何れの経路を経由して受信されたのかに基づいて、前記少なくとも 1 つの副信号チャンネルで通信される少なくとも 1 つの副信号を復号する復号部と、
を備え、

前記タイミング補正部は、それぞれの前記経路から測定される経路遅延に基づいて算出される遅延情報に基づいて前記受信タイミングを補正し、

前記経路遅延は、前記主信号とともに送信される制御信号が前記送信装置から送信される送信時刻と前記制御信号が前記受信装置で受信される受信時刻との差に基づいて測定される、

受信装置。

【請求項 7】

送信装置と受信装置との間の複数の経路を経由して主信号と少なくとも 1 つの副信号の多重通信を行う通信システムにおける通信方法であって、

前記送信装置において、前記経路の数に応じて、主信号チャンネルで通信される前記主信号を複製することと、

前記送信装置において、それぞれが副信号チャンネルで通信される前記少なくとも 1 つの副信号を、それぞれの複製された前記主信号に付与される遅延の量である遅延量に変換することと、

前記送信装置において、前記遅延量に基づいて、それぞれの前記経路にそれぞれの複製された前記主信号を送信することと、

前記受信装置において、それぞれの前記経路を経由して受信されたそれぞれの前記主信

10

20

30

40

50

号の受信タイミングを補正することと、

前記受信装置において、補正された前記受信タイミングに従って、前記主信号チャンネルで通信される前記主信号を選択することと、

前記受信装置において、選択された前記主信号が何れの経路を経由して受信されたのかに基づいて、前記少なくとも1つの副信号チャンネルで通信される少なくとも1つの副信号を復号することと、

を備え、

前記補正することは、それぞれの前記経路から測定される経路遅延に基づいて算出される遅延情報に基づいて前記受信タイミングを補正することを含み、

前記経路遅延は、前記主信号とともに送信される制御信号が前記送信装置から送信される送信時刻と前記制御信号が前記受信装置で受信される受信時刻との差に基づいて測定される、

通信方法。

【発明の詳細な説明】

【技術分野】

【0001】

本実施形態は、通信システム、受信装置及び通信方法に関する。

【背景技術】

【0002】

冗長経路を用いてフレーム通信をする通信システムにおいて、無瞬断で切り替えができる通信システムがある。この種の無瞬断で切り替えができる通信システムにおいて、主信号に識別子を付与せずに、主信号と副信号とを多重通信できるようにした通信システムもある。この通信システムでは、送信装置において、冗長経路の経路数に応じて主信号の複製が作成される。そして、それぞれの主信号に、副信号に基づいて変換された遅延量の遅延が付与される。受信装置では、主信号が先着したポートの番号の系列から副信号が復号される。

【先行技術文献】

【非特許文献】

【0003】

【文献】川上, “冗長経路における送信タイミングを利用した情報伝送方式の一検討”, 2020年総合大会 B-8-45.

【発明の概要】

【発明が解決しようとする課題】

【0004】

主信号に付与される遅延の遅延量が固定量であると、経路間の経路遅延差によっては、先着すべき主信号が後着することがある。また、経路間の経路遅延差に対して十分に大きい固定の遅延量の遅延が付与されることで、先着すべき主信号が後着することは抑制される。その反面、主信号の信号間隔が長くなる。これにより、主信号の転送レートが低下する。

【0005】

実施形態は、先着すべき主信号が後着することを抑制しつつ、主信号の伝送レートを向上できる通信システム、受信装置及び通信方法が提供される。

【課題を解決するための手段】

【0006】

一態様に係る通信システムは、送信装置と受信装置との間の複数の経路を経由して主信号と少なくとも1つの副信号の多重通信を行う通信システムである。送信装置は、経路の数に応じて、主信号チャンネルで通信される主信号を複製する複製部と、それぞれが副信号チャンネルで通信される少なくとも1つの副信号を、それぞれの複製された主信号に付与される遅延の量である遅延量に変換する変換部と、遅延量に基づいて、それぞれの経路にそれぞれの複製された主信号を送信する送信制御部とを備える。受信装置は、それぞれの経

10

20

30

40

50

路を經由して受信されたそれぞれの主信号の受信タイミングを補正するタイミング補正部と、補正された受信タイミングに従って、主信号チャンネルで通信される主信号を選択する選択部と、選択された主信号が何れの経路を經由して受信されたのかに基づいて、少なくとも1つの副信号チャンネルで通信される少なくとも1つの副信号を復号する復号部とを備える。タイミング補正部は、それぞれの経路から測定される経路遅延に基づいて算出される遅延情報に基づいて受信タイミングを補正する。経路遅延は、主信号とともに送信される制御信号が送信装置から送信される送信時刻と制御信号が受信装置で受信される受信時刻との差に基づいて測定される。

【発明の効果】

【0007】

実施形態によれば、先着するべき主信号が後着することを抑制しつつ、主信号の伝送レートを向上できる通信システム、受信装置及び通信方法を提供することができる。

【図面の簡単な説明】

【0008】

【図1】図1は、各実施形態に係る通信システムの概略構成の一例を示すブロック図である。

【図2】図2は、第1の実施形態における無瞬断装置UAの一例の機能ブロック図である。

【図3】図3は、遅延情報の一例としてのテーブルを示す図である。

【図4】図4は、無瞬断装置UAのハードウェア構成の一例を示す図である。

【図5】図5は、無瞬断装置UAの送信処理動作の一例を示すフローチャートである。

【図6】図6は、無瞬断装置UAの受信処理動作の一例を示すフローチャートである。

【図7】図7は、送信側の無瞬断装置UAにおいて遅延情報に基づく遅延の付与が行われる場合の動作を示すタイミングチャートである。

【図8】図8は、受信側の無瞬断装置UAにおいて遅延情報に基づく主信号MSのタイミング補正が行われる場合の第1の動作を示すタイミングチャートである。

【図9】図9は、受信側の無瞬断装置UAにおいて遅延情報に基づく主信号MSのタイミング補正が行われる場合の第2の動作を示すタイミングチャートである。

【図10】図10は、第2の実施形態における無瞬断装置UAの一例を示す機能ブロック図である。

【発明を実施するための形態】

【0009】

以下、図面を参照しながら実施形態を説明する。

【第1の実施形態】

通信システムは、冗長経路を用いて2つの無瞬断装置間で信号を多重通信する。以下、図面及び説明の簡略化のために、中継経路の数が2、すなわち冗長経路が1である場合を例にして説明がされる。しかしながら、中継経路の数は、2以上であればよい。

【0010】

図1は、各実施形態に係る通信システムの概略構成の一例を示すブロック図である。通信システム1は、第1無瞬断装置UA1と、第2無瞬断装置UA2と、第1中継経路RR1と、第2中継経路RR2とを含む。以下、明細書において第1無瞬断装置UA1と第2無瞬断装置UA2とを特に区別する必要がない場合は、両者がまとめて無瞬断装置UAと記される。同様に、明細書において第1中継経路RR1と第2中継経路RR2とを特に区別する必要がない場合には、両者がまとめて中継経路RRと記される。

【0011】

第1無瞬断装置UA1は、通信システム1における送信装置として動作し得る。第1無瞬断装置UA1には、第1高速ユーザ端末HST1と、第1低速ユーザ端末LST1とが接続されている。第1高速ユーザ端末HST1は、主信号チャンネルで送信されるべき主信号MSを第1無瞬断装置UA1に入力する端末である。第1低速ユーザ端末LST1は、副信号チャンネルで送信されるべき副信号SSを第1無瞬断装置UA1に入力する端末である。主信号MSは、例えば、ヘッダと、ペイロードと、FCS(Frame Check Sequenc

10

20

30

40

50

e)とを含むユーザデータフレームである。副信号SSは、0, 1の符号系列であるユーザデータである。

【0012】

第2無瞬断装置UA2は、通信システム1における受信装置として動作し得る。第2無瞬断装置UA2には、第2高速ユーザ端末HST2と、第2低速ユーザ端末LST2とが接続されている。第2高速ユーザ端末HST2は、第2無瞬断装置UA2で受信された主信号MSが入力される端末である。第2低速ユーザ端末LST2は、第2無瞬断装置UA2で受信された副信号SSが入力される端末である。

【0013】

第1中継経路RR1は、第1無瞬断装置UA1と第2無瞬断装置UA2との間の1つの中継経路である。第2中継経路RR2は、第1無瞬断装置UA1と第2無瞬断装置UA2との間のもう1つの中継経路である。第1中継経路RR1及び第2中継経路RR2は、中継ネットワークを含んでいてもよい。中継ネットワークは、例えばイーサネット（登録商標）網であってよい。中継ネットワークの種類は、特定の種類に限定されない。

【0014】

第1無瞬断装置UA1は、入力された主信号MSに、シーケンス番号を付与する。シーケンス番号は、それぞれの主信号MSの順序を表す番号である。また、第1無瞬断装置UA1は、シーケンス番号が付与された主信号MSを中継経路RRの数に応じて複製する。そして、第1無瞬断装置UA1は、主信号MSをそれぞれの中継経路RRに送出する。このとき、第1無瞬断装置UA1は、入力された副信号SSから変換される遅延量に基づいて、中継経路RR毎の主信号MSの送出タイミングを調整する。後で詳しく説明するが、副信号SSは遅延量に変換され、副信号SS自体は廃棄される。したがって、中継経路RRを流れる信号は、主信号MSのみである。

【0015】

第2無瞬断装置UA2は、それぞれの中継経路RRを経由した主信号MSの受信タイミングに従って、第2高速ユーザ端末HST2に出力すべき主信号MSを選択する。例えば、第2無瞬断装置UA2は、受信したそれぞれの主信号MSに付与されているシーケンス番号に基づいて、先着した主信号MSを判定する。そして、第2無瞬断装置UA2は、先着した主信号MSからシーケンス番号を削除した後で、第2高速ユーザ端末HST2に出力する。また、第2無瞬断装置UA2は、後着した主信号MSを廃棄する。また、第2無瞬断装置UA2は、選択した主信号MSが何れの中継経路RRを経由したのかに基づいて、副信号SSを復号する。そして、第2無瞬断装置UA2は、復号した副信号SSを第2低速ユーザ端末LST2に出力する。例えば、第2無瞬断装置UA2は、選択された先着した主信号MSがどの中継経路RRを経由したかを判定し、その先着した主信号MSを受信した中継経路RRの系列を副信号SSである0, 1の符号系列に変換する。

【0016】

ここで、図1においては、第1中継経路RR1から第2無瞬断装置UA2に先着する主信号MSは斜線のハッチングを付した四角形で表され、第2中継経路RR2から第2無瞬断装置UA2に先着する主信号MSは縦横格子のハッチングを付した四角形で表されている。また、第2無瞬断装置UA2に後着する主信号は、ハッチングが付されていない白抜きの四角形で表されている。なお、主信号MSを示す四角形の中に記された数字は、シーケンス番号を表している。

【0017】

また、実施形態では、第1無瞬断装置UA1は通信システム1における送信装置として動作し得るとされ、第2無瞬断装置UA2は通信システム1における受信装置として動作し得るとされている。逆に、第2無瞬断装置UA2が通信システム1における送信装置として動作し得るとされ、第1無瞬断装置UA1は通信システム1における受信装置として動作し得るとされてもよい。さらには、第1無瞬断装置UA1と第2無瞬断装置UA2の両方が同じ構成を有していて、通信システム1における送信装置及び受信装置として動作し得るとされてもよい。以下では、第1無瞬断装置UA1と第2無瞬断装置UA2の両方

10

20

30

40

50

が同じ構成を有しているものとして説明がされる。この場合において、明細書において第1高速ユーザ端末HST1と第2高速ユーザ端末HST2とを特に区別する必要がない場合は、両者がまとめて高速ユーザ端末HSTと記される。同様に明細書において低速ユーザ端末LST1と第2低速ユーザ端末LST2とを特に区別する必要がない場合は、両者がまとめて低速ユーザ端末LSTと記される。

【0018】

図2は、第1の実施形態における無瞬断装置UAの一例の機能ブロック図である。ここで、図2において、実線の矢印は主信号MS又は副信号SSの流れを示し、破線の矢印は制御信号の流れを示している。

【0019】

無瞬断装置UAは、送信に関わる構成として、番号付与部101、複製部102、制御信号通信部103、合流部104、算出部105、変換部106、及び送信制御部107を有している。また、無瞬断装置UAは、受信に関わる構成として、制御信号通信部103、算出部105に加えて、受信制御部108、タイミング補正部109、選択部110、番号削除部111、通知部112及び復号部113を含む。図2では、制御信号通信部103及び算出部105が、送信に関わる構成と受信に関わる構成とで共有されている。制御信号通信部103及び算出部105が、送信に関わる構成と受信に関わる構成とで別々に設けられていてもよい。

【0020】

無瞬断装置UAは、さらに、第1ユーザポートUP1及び第2ユーザポートUP2と、第1中継ポートRP1及び第2中継ポートRP2とを含む。第1ユーザポートUP1は、第1高速ユーザ端末HST1から第1ユーザ経路UR1を経由して入力される主信号MSを受信し、また、第1ユーザ経路UR1を経由して第2高速ユーザ端末HST2に出力される主信号MSを送信するためのポートである。第2ユーザポートUP2は、第1低速ユーザ端末LST1から第2ユーザ経路UR2を経由して入力される副信号SSを受信し、また、第2ユーザ経路UR2を経由して第2低速ユーザ端末LST2に出力される副信号SSを送信するためのポートである。第1中継ポートRP1は、第1中継経路RR1へ遅延を含む又は遅延の無い主信号MSを送信し、また、第1中継経路RR1から遅延を含む又は遅延の無い主信号MSを受信するためのポートである。第2中継ポートRP2は、第2中継経路RR2へ遅延を含む又は遅延の無い主信号MSを送信し、また、第2中継経路RR2から遅延を含む又は遅延の無い主信号MSを受信するためのポートである。以下、明細書において第1ユーザポートUP1と第2ユーザポートUP2とを特に区別する必要がない場合は、両者がまとめてユーザポートUPと記される。同様に、第1中継ポートRP1と第2中継ポートRP2とを特に区別する必要がない場合は、両者がまとめて中継ポートRPと記される。

【0021】

番号付与部101は、第1ユーザポートUP1で受信された主信号MSにシーケンス番号を付与する。例えば、主信号MSがユーザデータフレームであれば、番号付与部101は、シーケンス番号を、ヘッダ又はペイロードの一部に追加する。番号付与部101は、シーケンス番号が付与された主信号MSを複製部102に供給する。

【0022】

複製部102は、番号付与部101から供給されたシーケンス番号が付与された主信号MSを、冗長経路の数に応じて複製する。図2の例では、無瞬断装置UAは、2つの経路に対応した2つの中継ポート、すなわち1つの冗長経路に対応した1つの中継ポートを有している。したがって、複製部102は、主信号MSを1つ複製する。複製部102は、それぞれの主信号MSを合流部104に供給する。

【0023】

制御信号通信部103は、主信号MSの送信時には、算出部105からの要求を受けて制御信号CSに送信時刻を表すタイムスタンプを含め、送信時刻のタイムスタンプを含む制御信号CSを合流部104に供給する。また、制御信号通信部103は、主信号MSの

10

20

30

40

50

受信時には、受信制御部 108 から供給された制御信号 CS に受信時刻を表すタイムスタンプを含め、受信時刻のタイムスタンプを含む制御信号 CS を算出部 105 に供給する。制御信号 CS は、1 以上の中継経路における経路遅延を測定するための信号である。制御信号 CS は、例えば、ヘッダと、ペイロードと、FCS とを含む制御フレームであってよい。制御信号 CS は、例えばヘッダに記録される識別子によって主信号 MS と区別される。タイムスタンプは、ヘッダ又はペイロードに記録されてよい。また、2 以上の中継経路における経路遅延が測定される際には、2 以上の制御信号 CS が合流部 104 に供給されてよい。

【0024】

合流部 104 は、複製部 102 から供給される主信号 MS と、制御信号通信部 103 から供給される制御信号 CS との送出タイミングを合わせるように合流させる。そして、合流部 104 は、主信号 MS と制御信号 CS とを送信制御部 107 に供給する。ここで、合流部 104 における合流方法は、特定の方法に限定されない。合流方法の 1 例として、それぞれの主信号 MS と制御信号 CS とを格納しておくためのキューのそれぞれに設定された優先度に従って優先制御をする方法が考えられる。

【0025】

算出部 105 は、経路遅延に基づいて中継経路 RR 毎の遅延情報を算出する。そして、算出部 105 は、中継経路 RR 毎の遅延情報を変換部 106 及びタイミング補正部 109 に供給する。遅延情報は、中継経路 RR における経路遅延の分布を表す情報である。

【0026】

図 3 は、遅延情報の一例としてのテーブルを示す図である。遅延情報は、例えば経路識別子の情報を含む。経路識別子は、中継経路 RR のそれぞれに一意に割り当てられる識別子である。例えば、第 1 中継経路 RR1 の経路識別子は 1、第 2 中継経路 RR2 の経路識別子は 2 である。そして、それぞれの経路識別子毎に、最大経路遅延、平均経路遅延、分散の情報が関連づけられている。最大経路遅延は、中継経路 RR 毎に測定された経路遅延のうちの最大値である。平均経路遅延は、中継経路 RR 毎に測定された経路遅延の平均値である。分散は、中継経路 RR 毎に算出された平均経路遅延の分散である。分散は、中継経路 RR におけるジッタを表す。図 3 では、第 1 中継経路 RR1 における最大経路遅延の値は $T_DelayMax1$ 、平均経路遅延の値は $T_DelayAverage1$ 、分散の値は $T_DelayVariance1$ であるとされている。同様に、第 2 中継経路 RR2 における最大経路遅延の値は $T_DelayMax2$ 、平均経路遅延の値は $T_DelayAverage2$ 、分散の値は $T_DelayVariance2$ であるとされている。遅延情報は、最大経路遅延、平均経路遅延、分散以外の情報、例えば中央値といった情報をさらに含んでもよい。

【0027】

ここで、それぞれの中継経路 RR における経路遅延は、例えば制御信号 CS が第 1 無瞬断装置 UA から送信されてからそれぞれの中継経路 RR を経由して第 2 無瞬断装置 UA2 で受信されるまでにかかる時間である。経路遅延は、1 例として、それぞれの中継経路 RR に制御信号 CS が送信されるときに制御信号通信部 103 によって制御信号 CS に含まれる送信時刻のタイムスタンプと、それぞれの中継経路 RR から制御信号 CS が受信されるときに制御信号通信部 103 によって制御信号 CS に含まれる受信時刻のタイムスタンプとの時間差から測定され得る。第 1 無瞬断装置 UA1 が送信装置として動作し、第 2 無瞬断装置 UA2 が受信装置として動作する場合、制御信号 CS の送信時刻と受信時刻の両方が得られるのは、第 2 無瞬断装置 UA2 である。第 2 無瞬断装置 UA2 は、算出した遅延情報を自身で利用してよい。この場合、第 2 無瞬断装置 UA2 の算出部 105 は、算出した遅延情報をタイミング補正部 109 に供給する。また、第 2 無瞬断装置 UA2 は、遅延情報を第 1 無瞬断装置 UA1 に通知してよい。例えば、第 2 無瞬断装置 UA2 は、遅延情報又は送信時刻と受信時刻の双方のタイムスタンプを含む制御信号 CS を送信することで通知してよい。または、遅延情報又は制御信号 CS の送信時刻と受信時刻が、第 2 無瞬断装置 UA2 から第 1 無瞬断装置 UA1 に対して受信確認のために送信される ACK 等に含まれてもよい。第 1 無瞬断装置 UA1 及び第 2 無瞬断装置 UA2 がそれぞれ送信装

10

20

30

40

50

置及び受信装置として動作する場合には、第1無瞬断装置U A 1及び第2無瞬断装置U A 2のそれぞれで受信された制御信号C Sから遅延情報が算出され得る。したがって、この場合には、このような遅延情報の通知は行われてもよいし、行われなくてもよい。

【0028】

図3に示したテーブルは、それぞれの中継経路R Rにおいて経路遅延が測定される毎に更新され得る。ここで、遅延情報は、後で説明する中継経路R R毎に付与される遅延の遅延量又は主信号M Sの滞留時間を求めるために算出される。このため、遅延情報は、遅延情報と中継経路R R毎に付与される遅延の遅延量との関数であってもよい。

【0029】

変換部106は、第2ユーザポートU P 2で受信された副信号S Sを、遅延量に変換する。そして、変換部106は、遅延量を送信制御部107に供給する。例えば、副信号S Sが0, 1の符号系列であるユーザデータであれば、変換部106は、副信号S Sに含まれるそれぞれのビットの値である0, 1に従って、第1中継ポートR P 1から送出する主信号M Sと、第2中継ポートR P 2から送出する主信号M Sとに対してそれぞれ付与する遅延の遅延量を決定する。このときの遅延量は、遅延情報に従って決定される。

【0030】

送信制御部107は、複製部102から供給された、シーケンス番号が付与された2つの主信号M Sを、中継ポートR Pへ送出する。このとき、送信制御部107は、変換部106から供給された遅延量に基づいてそれぞれの主信号M Sの送出タイミングを制御する。

【0031】

受信制御部108は、中継ポートR Pで受信された主信号M Sと制御信号C Sとを分離させる。そして、受信制御部108は、主信号M Sをタイミング補正部109に、制御信号C Sを制御信号通信部103に供給する。主信号M Sと制御信号C Sの分離の方法としては、主信号M Sと制御信号C Sのそれぞれのヘッダに付与された識別情報に基づいて両者を分離する方法が考えられる。

【0032】

タイミング補正部109は、受信制御部108から供給された主信号M Sを遅延情報に応じて滞留させるタイミング補正をする。そして、タイミング補正部109は、遅延情報に応じて滞留させた主信号M Sを選択部110に供給する。

【0033】

選択部110は、タイミング補正部109から供給された主信号M Sが先着の主信号M Sであるか後着の主信号M Sであるかを判定する。この判定は、主信号M Sに付与されているシーケンス番号を参照することで行われ得る。つまり、同じシーケンス番号の主信号M Sが供給されていないときには、その主信号M Sは先着の主信号であり、同じシーケンス番号の主信号M Sが既に供給されているときには、その主信号M Sは後着の主信号である。選択部110は、供給された主信号M Sが先着の主信号M Sであると判定したときには、その主信号M Sを番号削除部111に供給する。選択部110は、供給された主信号M Sが後着の主信号M Sであると判定したときには、その主信号M Sを廃棄する。また、選択部110は、先着の主信号M Sを受信した中継ポートR P、すなわち中継経路R Rを示す先着経路情報を通知部112に供給する。

【0034】

番号削除部111は、選択部110から供給された主信号M Sに付与されているシーケンス番号を削除する。そして、番号削除部111は、シーケンス番号を削除した主信号M Sを、第1ユーザポートU P 1へ送出する。これにより、主信号M Sは、第1ユーザ経路U R 1を経由して受信側の高速ユーザ端末H S Tに送信される。

【0035】

通知部112は、選択部110から供給される先着経路情報に基づいて、先着の主信号M Sがどの中継経路R Rを経由して受信されたか判定する。そして、通知部112は、判定結果を、復号部113に通知する。

【0036】

10

20

30

40

50

復号部 113 は、通知部 112 から通知された判定結果により、副信号チャンネルで伝送される副信号 SS を復号する。例えば、復号部 113 は、先着の主信号 MS が、第 1 中継経路 RR1 を経由していた場合は副信号 SS のビットに 1 を与え、第 2 中継経路 RR2 を経由していた場合は副信号 SS のビットに 0 を与える。このようにして、復号部 113 は、先着した主信号 MS を受信した中継経路 RR の系列から副信号 SS を復号する。副信号 SS を復号した後、復号部 113 は、副信号 SS を、第 2 ユーザポート UP2 へ送出する。これにより、副信号 SS は、第 2 ユーザ経路 UR2 を経由して受信側の低速ユーザ端末 LST に送信される。

【0037】

図 4 は、無瞬断装置 UA のハードウェア構成の一例を示す図である。無瞬断装置 UA は、図 4 に示すように、コンピュータにより構成され得る。無瞬断装置 UA は、CPU (Central Processing Unit) 等のハードウェアのプロセッサ 11 を有する。プロセッサ 11 には、プログラムメモリ 12 と、データメモリ 13 と、入出力インタフェース 14 と、通信インタフェース 15 とが、バス 16 を介して接続されている。

【0038】

プログラムメモリ 12 は、非一時的な有形のコンピュータ可読記憶媒体として、例えば、HDD (Hard Disk Drive) 又は SSD (Solid State Drive) 等の随時書込み及び読出しが可能な不揮発性メモリと、ROM 等の不揮発性メモリとを含む。プログラムメモリ 12 には、プロセッサ 11 が各実施形態に係る各種処理を実行するために必要なプログラムが格納されている。すなわち、プロセッサ 11 は、このプログラムを実行することにより、図 2 に示した番号付与部 101、複製部 102、制御信号通信部 103、合流部 104、算出部 105、変換部 106、送信制御部 107、受信制御部 108、タイミング補正部 109、選択部 110、番号削除部 111、通知部 112 及び復号部 113 として動作してよい。プロセッサ 11 は、CPU ではなく、ASIC (Application Specific Integrated Circuit) 又は FPGA (Field-programmable Gate Array) 等に変えられてもよい。また、プロセッサ 11 は、必ずしも単一である必要はなく、2 以上であってもよい。

【0039】

データメモリ 13 は、有形のコンピュータ可読記憶媒体として、例えば、RAM (Random Access Memory) 等の揮発性メモリを含む。データメモリ 13 は、各種処理が行われる過程で取得及び生成された各種のデータを記憶する。すなわち、データメモリ 13 には、各種処理が行われる過程で、適宜に各種のデータを記憶するための領域が確保される。

【0040】

入出力インタフェース 14 は、図 2 に示した第 1 ユーザポート UP1 及び第 2 ユーザポート UP2 と対応している。入出力インタフェース 14 は、第 1 ユーザ経路 UR1 及び第 2 ユーザ経路 UR2 を経由して高速ユーザ端末 HST 及び低速ユーザ端末 LST に接続され得る。

【0041】

通信インタフェース 15 は、図 2 に示した第 1 中継ポート RP1 及び第 2 中継ポート RP2 と対応している。通信インタフェース 15 は、第 1 中継経路 RR1 及び第 2 中継経路 RR2 を経由して、他の無瞬断装置 UA の通信インタフェース 15 と接続され得る。通信インタフェース 15 は、ポートだけでなく、中継経路 RR の通信媒体、通信方法、通信規約に応じた通信モジュールを含んでいてもよい。

【0042】

次に、無瞬断装置 UA の動作を説明する。以下、主信号 MS がユーザデータフレーム、副信号 SS がユーザデータであるとして説明がされる。しかしながら、主信号 MS 及び副信号 SS の組み合わせは、これに限定されるものではない。

【0043】

無瞬断装置 UA が図 4 に示したようなコンピュータにより構成されている場合、プロセッサ 11 は、プログラムメモリ 12 に格納されたプログラムを実行することで、図 2 で示

10

20

30

40

50

した各要素の動作をし得る。

【0044】

図5は、無瞬断装置UAの送信処理動作の一例を示すフローチャートである。ここで、図5では、主信号MSに対するシーケンス番号の付与及び主信号MSの複製の処理について図示が省略されている。図5の処理は、第1ユーザポートUP1に主信号MSであるユーザデータフレームの系列の1フレームが入力され、かつ、第2ユーザポートUP2に副信号SSであるユーザデータの系列の1ビットが入力される毎に実施される。また、図5の処理に先立って、送信側の無瞬断装置UAのプロセッサ11は、それぞれの中継経路RRについての遅延情報を算出しているか又はそれぞれの中継経路RRについての遅延情報を受信側の無瞬断装置UAから通知されているものとする。

10

【0045】

ステップS101において、プロセッサ11は、副信号チャンネルで送信する情報である副信号SSを遅延量に変換する。例えば、副信号SSのビットの値が1であるとき、プロセッサ11は、第1中継ポートRP1から第1中継経路RR1へ送出する主信号MSに対する遅延量を0に設定する。また、プロセッサ11は、第2中継ポートRP2から第2中継経路RR2へ送出する主信号MSに対する遅延量を $T_{\text{DelayModulation}}$ に設定する。また、副信号SSのビットの値が0であるとき、プロセッサ11は、第1中継ポートRP1から第1中継経路RR1へ送出する主信号MSに対する遅延量を $T_{\text{DelayModulation}}$ に設定する。また、プロセッサ11は、第2中継ポートRP2から第2中継経路RR2へ送出する主信号MSに対する遅延量を0に設定する。ここで、遅延量 $T_{\text{DelayModulation}}$ は、測定された経路遅延に基づいて算出される平均経路遅延差と比べて大きな値である。具体的には、遅延量 $T_{\text{DelayModulation}}$ は、以下の条件(式1)を満足するように決定される。ここで、(式1)の $T_{\text{route}\#1}$ は、第1中継経路RR1における平均経路遅延であり、 $T_{\text{route}\#2}$ は、第2中継経路RR2における平均経路遅延である。

20

【数1】

$$T_{\text{DelayModulation}} > |T_{\text{route}\#1} - T_{\text{route}\#2}| \quad (\text{式1})$$

【0046】

(式1)の遅延量 $T_{\text{DelayModulation}}$ にはさらに上限が設けられてもよい。この上限は、例えば、所望のビットエラーレートを満足する最小の値であってよい。例えば、振幅変調のような“0”と“1”の信号は、2値の相対的な電圧差が十分に開いているため、多少電圧が変動してもビット反転は生じない。ここでの“十分に”は、ビットエラーが所望の値を満足しているかどうかを意味している。このことを、実施形態に置き換えて考えた場合、ビットエラーたる到着順序の逆転が所望のレートに抑えられている遅延量 $T_{\text{DelayModulation}}$ であればよいことを意味する。このような考えに基づいて遅延量 $T_{\text{DelayModulation}}$ の上限が決定されてよい。

30

【0047】

また、遅延量 $T_{\text{DelayModulation}}$ は、平均経路遅延差に加えてジッタが考慮されて決定されてもよい。この場合、遅延量 $T_{\text{DelayModulation}}$ は、以下の条件(式2)を満足するように決定される。ここで、 T_{Jitter} は、遅延が付与される中継経路RRにおけるジッタである。

40

【数2】

$$T_{\text{DelayModulation}} > |T_{\text{route}\#1} - T_{\text{route}\#2}| + T_{\text{Jitter}} \quad (\text{式2})$$

【0048】

さらに、中継ポートRPが3つ以上である場合の遅延量 $T_{\text{DelayModulation}}$ は、遅延を付与する対象の主信号MSが送出される中継経路の平均経路遅延と他の中継経路について算出された平均経路遅延の最大値との差の絶対値に比べて大きな値である。

【0049】

ここで、受信側の無瞬断装置UAにおいて、平均経路遅延差に基づく主信号MSのタイ

50

ミング補正が実施される場合、ステップ S 1 0 1 において、主信号 M S に付与される遅延は、平均経路遅延差に基づいていなくてもよい。この場合、遅延量 $T_{\text{DelayModulation}}$ は、0 よりも大きい固定量であってよい。この遅延量 $T_{\text{DelayModulation}}$ には、さらにジッタが考慮されてもよい。

【0050】

ステップ S 1 0 2 において、プロセッサ 1 1 は、入力された副信号チャンネルで送信する情報である副信号 S S のビットの値を、直前の副信号 S S のビットの値と比較して、0, 1 が反転しているか否かを判定する。直前の副信号 S S のビットの値は、データメモリ 1 3 に保存されていてよい。プロセッサ 1 1 は、ステップ S 1 0 2 の処理から次の処理に移行する際に、現在の副信号 S S のビットの値で、データメモリ 1 3 に保存されているビットの値を更新する。

10

【0051】

ステップ S 1 0 2 においてビットの値が反転していない場合には、ステップ S 1 0 3 において、プロセッサ 1 1 は、主信号チャンネルで送信する主信号 M S のうち的一方の中継経路 R R を経由して送信する主信号 M S に、遅延量 $T_{\text{DelayModulation}}$ の遅延を付与する。一方で、プロセッサ 1 1 は、他方の中継経路 R R を経由して送信する主信号 M S には、遅延を付与しない。どちらの主信号 M S に遅延を付与するかは、ステップ S 1 0 1 での判定結果による。例えば、副信号 S S のビットの値が 0 であった場合には、プロセッサ 1 1 は、第 2 中継経路 R R 2 を経由して送信する主信号 M S に遅延量 $T_{\text{DelayModulation}}$ の遅延を付与する。また、副信号 S S のビットの値が 1 であった場合には、プロセッサ 1 1 は、第 1 中継経路 R R 1 を経由して送信する主信号 M S に遅延量 $T_{\text{DelayModulation}}$ の遅延を付与する。

20

【0052】

ステップ S 1 0 4 において、プロセッサ 1 1 は、2 つの中継ポート R P へ、主信号 M S と制御信号 C S とを送出する。具体的には、プロセッサ 1 1 は、遅延が付与されていない主信号 M S を制御信号 C S とともに送出的。そして、プロセッサ 1 1 は、遅延量 $T_{\text{DelayModulation}}$ が経過した後に、遅延が付与されている主信号 M S を制御信号 C S とともに対応する中継ポート R P へ送出的。これにより、それぞれの中継ポート R P から対応する中継経路 R R を経由して受信側の無瞬断装置 U A へ主信号 M S が送信される。その後、プロセッサ 1 1 は、このフローチャートに示す送信処理動作を終了し、次の主信号 M S 及び副信号 S S の入力に備える。

30

【0053】

また、ステップ S 1 0 2 においてビットの値が反転している場合には、ステップ S 1 0 5 において、プロセッサ 1 1 は、中継ポート R P へ送出した、遅延が付与された主信号 M S のシーケンス番号が、他方の中継ポート R P へ送出した、遅延が付与されていない主信号 M S のシーケンス番号と一致するまでの、時間調整を行う。具体的には、プロセッサ 1 1 は、待機時間だけ処理を待機する。時間調整のための待機時間は、例えば遅延量 $T_{\text{DelayModulation}}$ と同じ時間であってよい。また、無瞬断装置 U A の内部でのデータ処理やデータ伝送における遅延の発生を考慮して待機時間が決定されてもよい。待機時間が経過したならば、プロセッサ 1 1 は、処理をステップ S 1 0 3 に進める。以後は、ビットの値が反転していない場合と同様にして処理が実行される。

40

【0054】

図 6 は、無瞬断装置 U A の受信処理動作の一例を示すフローチャートである。図 6 の処理に先立って、プロセッサ 1 1 は、それぞれの中継経路 R R における遅延情報を算出しているものとする。なお、遅延情報は、必ずしも無瞬断装置 U A の送信処理動作中及び受信処理動作中に算出される必要はない。つまり、遅延情報は、無瞬断装置 U A の送信処理動作中及び受信処理動作中以外のオフラインのタイミングで算出されていて、このオフラインのタイミングで算出された遅延情報が無瞬断装置 U A の送信処理動作中及び受信処理動作中に利用されてもよい。

【0055】

50

ステップ S 1 1 1 において、主信号 M S 及び制御信号 C S が何れかの中継ポート R P で受信されると、プロセッサ 1 1 は、その中継ポート R P から、主信号 M S 及び制御信号 C S を取得する。そして、プロセッサ 1 1 は、主信号 M S と制御信号 C S を分離する。

【 0 0 5 6 】

ステップ S 1 1 2 において、プロセッサ 1 1 は、遅延情報に応じて主信号 M S に対するタイミング補正をする。具体的には、プロセッサ 1 1 は、主信号 M S が受信された中継ポート R P と対応する中継経路 R R について算出された平均経路遅延が最大の平均経路遅延よりも小さい場合には、その平均経路遅延差の時間だけ入力された主信号 M S を滞留させる。平均経路遅延差にさらにジッタが考慮されてもよい。主信号 M S の滞留は、例えば主信号 M S であるユーザデータフレームを平均経路遅延差の時間だけデータメモリ 1 3 に記憶させておくことで行われる。主信号 M S を滞留させた後、プロセッサ 1 1 は、処理をステップ S 1 1 3 に進める。一方、プロセッサ 1 1 は、主信号 M S が受信された中継ポート R P と対応する中継経路 R R について算出された平均経路遅延が最大の平均経路遅延よりも小さくない場合には、入力された主信号 M S を滞留させることなく、処理をステップ S 1 1 3 に進める。

【 0 0 5 7 】

ここで、送信側の無瞬断装置 U A において、遅延情報に基づく遅延が主信号 M S に付与される場合、ステップ S 1 1 2 の処理は省略されてもよい。

【 0 0 5 8 】

ステップ S 1 1 3 において、プロセッサ 1 1 は、主信号 M S から分離される制御信号 C S の送信時刻と受信時刻とに基づき、対応する中継経路 R R における経路遅延を測定する。そして、プロセッサ 1 1 は、測定した経路遅延から遅延情報を算出する。ステップ S 1 1 3 で算出された遅延情報は、次のステップ S 1 1 2 の処理において使用される。また、プロセッサ 1 1 は、必要に応じて制御信号 C S を送信側の無瞬断装置 U A に送出してもよいし、遅延情報を通知してもよい。

【 0 0 5 9 】

ステップ S 1 1 4 において、プロセッサ 1 1 は、取得した主信号 M S に付与されているシーケンス番号が、既に取得済みのシーケンス番号よりも大きいかなんかを判定する。なお、比較対象である取得済みのシーケンス番号は、データメモリ 1 3 に保存されている。

【 0 0 6 0 】

ステップ S 1 1 4 において新たに取得した主信号 M S に付与されているシーケンス番号が既に取得済みのシーケンス番号よりも大きいと判定された場合には、ステップ S 1 1 5 において、プロセッサ 1 1 は、取得した主信号 M S からシーケンス番号を削除する。また、プロセッサ 1 1 は、次のステップ S 1 1 4 での比較対象のシーケンス番号とするために、削除したシーケンス番号をデータメモリ 1 3 に保存する。

【 0 0 6 1 】

ステップ S 1 1 6 において、プロセッサ 1 1 は、シーケンス番号が削除された主信号 M S を第 1 ユーザポート U P 1 へ送出する。これにより、第 1 ユーザポート U P 1 から第 1 ユーザ経路 U R 1 を経由して受信側の第 2 高速ユーザ端末 H S T 2 に主信号 M S が送信される。

【 0 0 6 2 】

ステップ S 1 1 7 において、プロセッサ 1 1 は、主信号 M S を受信した中継ポート R P が、第 1 中継ポート R P 1 と第 2 中継ポート R P 2 との何れであったのかにより、主信号 M S が送信されてきた中継経路 R R を判定する。

【 0 0 6 3 】

ステップ S 1 1 8 において、プロセッサ 1 1 は、判定した中継経路 R R の系列に基づき、第 1 中継経路 R R 1 に 1 を、第 2 中継経路 R R 2 に 0 を割り当てることで、副信号 S S を復号する。

【 0 0 6 4 】

ステップ S 1 1 9 において、プロセッサ 1 1 は、副信号 S S を第 2 ユーザポート U P 2

10

20

30

40

50

へ送出する。これにより、第2ユーザポートUP2から第2ユーザ経路UR2を経由して受信側の第2低速ユーザ端末LST2へ、副信号SSが送信される。その後、プロセッサ11は、このフローチャートに示す受信処理動作を終了し、次の主信号MSの受信に備える。

【0065】

また、ステップS114において新たに取得した主信号MSに付与されているシーケンス番号が既に取得済みのシーケンス番号よりも大きくないと判定された場合には、ステップS120において、プロセッサ11は、新たに取得した主信号MSを廃棄する。つまり、新たに取得した主信号MSが後着の主信号MSであれば、この主信号は廃棄される。その後、プロセッサ11は、このフローチャートに示す受信処理動作を終了し、次の主信号MSの受信に備える。

10

【0066】

図7は、送信側の無瞬断装置UAにおいて遅延情報に基づく遅延の付与が行われる場合の動作を示すタイミングチャートである。図7は、上から、送信される副信号SSのビットの値、送信される主信号MS、第1中継経路RR1を経由して受信される主信号MS、第2中継経路RR2を経由して受信される主信号MS、先着の主信号MS、復号される副信号SSのタイミングを示している。また、送信される主信号MSにおける上側の系列は第1中継ポートRP1に送出される主信号MSのタイミングを示し、下側の系列は第2中継ポートRP2に送出される主信号MSのタイミングを示している。

【0067】

20

図7の副信号SSは、1010101の系列を有している。ここで、第1中継経路RR1が平均経路遅延の小さい短経路であり、第2中継経路RR2が平均経路遅延の大きい長経路であるとする。また、副信号SSのビットの値が0であるとき、主信号MSは第2中継経路RR2を経由して送信され、副信号SSのビットの値が1であるとき、主信号MSは第1中継経路RR1を経由して送信されたとする。

【0068】

送信側である第1無瞬断装置UA1に入力される副信号SSのビットの値が0であるとき、受信側である第2無瞬断装置UA2において副信号SSが正しく復号されるためには、長経路である第2中継経路RR2を経由する主信号MSが第2無瞬断装置UA2に先着する必要がある。

30

【0069】

したがって、図7に示されるように、副信号SSのビットの値が0であるとき、例えばシーケンス番号2が付与された主信号MSについては、第2中継経路RR2を経由して送信される主信号MSに対し、第1中継経路RR1を経由して送信される主信号MSには、第1中継経路RR1と第2中継経路RR2との平均経路遅延差に基づく遅延量 $T_{\text{DelayModulation}}$ の遅延が付与される。

【0070】

これにより、副信号SSのビットの値が0であるとき、第2中継経路RR2を経由して送信される主信号MSは、第1中継経路RR1を経由して送信される主信号MSに対して先着する。したがって、第2無瞬断装置UA2において正しく副信号SSが復号される。図7の例の場合、第2無瞬断装置UA2による主信号MSのタイミング補正は不要である。

40

【0071】

同様に、副信号SSのビットの値が1であるときには、短経路である第1中継経路RR1を経由する主信号MSが第2無瞬断装置UA2に先着すればよい。このため、副信号SSのビットの値が1であるとき、例えばシーケンス番号1が付与された主信号MSについても、第1中継経路RR1を経由して送信される主信号MSに対し、第2中継経路RR2を経由して送信される主信号MSには、第1中継経路RR1と第2中継経路RR2との平均経路遅延差に基づく遅延量 $T_{\text{DelayModulation}}$ の遅延が付与される。

【0072】

図8は、受信側の無瞬断装置UAにおいて遅延情報に基づく主信号MSのタイミング補

50

正が行われる場合の第1の動作を示すタイミングチャートである。図8は、上から、送信される副信号SSのビットの値、送信される主信号MS、第1中継経路RR1を経由して受信されてタイミング補正が実施される主信号MS、第2中継経路RR2を経由して受信される主信号MS、先着の主信号MS、復号される副信号SSのタイミングを示している。また、送信される主信号MSにおける上側の系列は第1中継ポートRP1に送出される主信号MSのタイミングを示し、下側の系列は第2中継ポートRP2に送出される主信号MSのタイミングを示している。

【0073】

図8の副信号SSは、1111111の系列を有している。ここで、図8においても、第1中継経路RR1が平均経路遅延の小さい短経路であり、第2中継経路RR2が平均経路遅延の大きい長経路であるとする。また、副信号SSのビットの値が0であるとき、主信号MSは第2中継経路RR2を経由して送信され、副信号SSのビットの値が1であるとき、主信号MSは第1中継経路RR1を経由して送信されたとする。

【0074】

送信側の無瞬断装置UAでは、第1中継経路RR1を経由して送信される主信号MSと第2中継経路RR2を経由して送信される主信号MSを区別するため、第2中継経路RR2を経由して送信される主信号MSには、第1中継経路RR1と第2中継経路RR2との平均経路遅延差に基づかない固定の遅延量 $T_{\text{DelayModulation}}$ の遅延が付与される。第1中継経路RR1が短経路であり、第2中継経路RR2が長経路であるので、通常、第1中継経路RR1を経由して送信される主信号MSは、第2中継経路RR2を経由して送信される主信号MSよりも先着する。

【0075】

受信側の無瞬断装置UAでは、短経路である第1中継経路RR1を経由して受信された主信号MSが平均経路遅延差に基づく時間だけ滞留される。その後、副信号SSへの復号が行われる。この結果、副信号SSが正しく復号される。

【0076】

図9は、受信側の無瞬断装置UAにおいて遅延情報に基づく主信号MSのタイミング補正が行われる場合の第2の動作を示すタイミングチャートである。図9も、上から、送信される副信号SSのビットの値、送信される主信号MS、第1中継経路RR1を経由して受信されてタイミング補正が実施される主信号MS、第2中継経路RR2を経由して受信される主信号MS、先着の主信号MS、復号される副信号SSのタイミングを示している。また、送信される主信号MSにおける上側の系列は第1中継ポートRP1に送出される主信号MSのタイミングを示し、下側の系列は第2中継ポートRP2に送出される主信号MSのタイミングを示している。

【0077】

図9の副信号SSは、1010101の系列を有している。ここで、図9においても、第1中継経路RR1が平均経路遅延の小さい短経路であり、第2中継経路RR2が平均経路遅延の大きい長経路であるとする。また、副信号SSのビットの値が0であるとき、主信号MSは第2中継経路RR2を経由して送信され、副信号SSのビットの値が1であるとき、主信号MSは第1中継経路RR1を経由して送信されたとする。

【0078】

図8の例と同様、送信側の無瞬断装置UAでは、第1中継経路RR1を経由して送信される主信号MSと第2中継経路RR2を経由して送信される主信号MSを区別するため、第2中継経路RR2を経由して送信される主信号MSには、第1中継経路RR1と第2中継経路RR2との平均経路遅延差に基づかない固定の遅延量 $T_{\text{DelayModulation}}$ の遅延が付与される。第1中継経路RR1が短経路であり、第2中継経路RR2が長経路であるので、通常、第1中継経路RR1を経由して送信される主信号MSは、第2中継経路RR2を経由して送信される主信号MSよりも先着する。したがって、このままでは副信号SSのビットの値が0であるときには、受信側の無瞬断装置UAにおいて副信号SSは正しく復号されない。

【0079】

ここで、受信側の無瞬断装置U Aでは、短経路である第1中継経路R R 1を経由して受信された主信号M Sが平均経路遅延差に基づく時間だけ滞留される。この結果、第2中継経路R R 2を経由して受信された主信号M Sは、第1中継経路R R 1を経由して受信された主信号M Sよりも先着したものと判定される。この結果、副信号S Sが正しく復号される。

【0080】

以上説明したように、第1の実施形態によれば、冗長経路を含む複数の中継経路R Rを用いて主信号と副信号の多重通信を行う通信システムにおいて、受信側の無瞬断装置U Aでは、受信された主信号M Sのそれぞれに対して中継経路R Rにおける遅延情報に基づく受信タイミングの補正が行われる。これにより、受信側の無瞬断装置U Aで受信される主信号M Sの順序が入れ替わってしまっていたとしても、受信側の無瞬断装置U Aにおける副信号S Sの復号には、送信側の無瞬断装置U Aで先に送信された主信号M Sが用いられる。これにより、受信側の無瞬断装置U Aでは、副信号S Sが正しく復号される。また、実測された経路遅延差に基づいて算出される遅延情報から主信号M Sが滞留される時間が決定される。主信号M Sに対して遅延情報に応じた主信号M Sの滞留が実施されることにより、受信側の無瞬断装置U Aにおいて不必要に主信号M Sが滞留されることもない。結果として、主信号M Sの転送レートが向上する。

【0081】

また、第1の実施形態によれば、冗長経路を含む複数の中継経路R Rを用いて主信号と副信号の多重通信を行う通信システムにおいて、送信側の無瞬断装置U Aでは、副信号S Sのビットの値に基づいて、複製された主信号M Sのそれぞれに対してそれぞれが送出される中継経路R Rにおける平均経路遅延差よりも大きな遅延が付与され、それぞれの主信号M Sが送信される。これにより、受信側の無瞬断装置U Aで受信される主信号M Sの順序が入れ替わることが抑制される。したがって、受信側の無瞬断装置U Aにおける副信号S Sの復号には、送信側の無瞬断装置U Aで先に送信された主信号M Sが用いられる。これにより、受信側の無瞬断装置U Aでは、副信号S Sが正しく復号される。また、実測された経路遅延から算出される平均経路遅延差に基づいて主信号M Sに付与される遅延量が決定される。主信号M Sに平均経路遅延差に応じた遅延が付与されることにより、付与される遅延が大きすぎて主信号M Sの間隔が必要以上に長くなることもない。結果として、主信号M Sの転送レートが向上する。

【0082】

このように、第1の実施形態によれば、時間的に変動し得る経路遅延が実測され、この実測された経路遅延から算出される遅延情報に基づいて、送信される主信号M S又は受信される主信号M Sに対する処理が実施される。このため、経路遅延差の影響を受けずに、受信側の無瞬断装置U Aにおいて副信号S Sが正しく復号される。また、主信号M Sの転送レートも向上する。

【0083】

ここで、第1の実施形態では、送信側の無瞬断装置U Aにおいて主信号M Sに遅延が付与される場合、受信側の無瞬断装置U Aにおいて主信号M Sの滞留が行われなくともよいとされている。また、受信側の無瞬断装置U Aにおいて主信号M Sの滞留が行われる場合、送信側の無瞬断装置U Aにおいて主信号M Sに遅延が付与されなくともよいとされている。これに対し、送信側の無瞬断装置U Aにおける主信号M Sへの遅延の付与と受信側の無瞬断装置U Aにおける主信号M Sの滞留の両方が行われてもよい。この場合、送信側の無瞬断装置U Aにおいては主信号M Sに対して平均経路遅延差の半分の時間よりも大きな遅延量の遅延が付与され、受信側の無瞬断装置U Aにおいては主信号M Sに対して平均経路遅延差の半分の時間よりも大きな時間の滞留が行われるといった例が考えられる。このような処理により、通信システム1は、先着するべき主信号M Sと後着すべき主信号M Sとの間に遅延を付与するためにバッファするリソースが別の処理によって使用されている等の理由で、送信側の無瞬断装置U Aによる遅延の付与だけ又は受信側の無瞬断装置U A

による主信号MSの滞留だけでは必要な遅延が付与できない場合にも対応できる。

【0084】

〔第2の実施形態〕

次に、第2の実施形態を説明する。図10は、第2の実施形態における無瞬断装置UAの一例の機能ブロック図である。図10では、図2と対応する要素については、図2と同様の符号が付されている。図2と同様の符号が付されている要素についての説明は、省略又は簡略化される。以下、第1の実施形態との差異について主に説明される。

【0085】

無瞬断装置UAは、送信に関わる構成として、番号付与部101、複製部102、制御信号通信部103、合流部104、算出部105、変換部106、及び送信制御部107を有している。また、無瞬断装置UAは、受信に関わる構成として、制御信号通信部103、算出部105に加えて、受信制御部108、タイミング補正部109a、選択部110、番号削除部111、通知部112及び復号部113を含む。さらに、無瞬断装置UAは、第1ユーザポートUP1、第2ユーザポートUP2と、第1中継ポートRP1及び第2中継ポートRP2を含む。図9においては、タイミング補正部109がタイミング補正部109aに置き換えられている点と、選択部110から通知部112に情報が供給される代わりに、タイミング補正部109aから通知部112に情報が供給される点が図2と異なる。そして、タイミング補正部109a、選択部110、通知部112以外の要素は、第1の実施形態と同様に動作する。したがって、説明は省略される。

【0086】

第2の実施形態は、受信側の無瞬断装置UAにおいて、主信号MSの順序の管理が行われる。したがって、送信側の無瞬断装置UAの変換部106は、副信号SSを固定の遅延量に変換してよい。

【0087】

タイミング補正部109aは、それぞれの中継経路RRを経由してユーザポートUPで受信された主信号MSの受信時刻を受信タイミングの情報として記録する。一方、タイミング補正部109aは、主信号MSに対して遅延情報に基づく滞留を施すことなく、選択部110に供給する。また、タイミング補正部109aは、遅延情報に基づいて主信号MSの受信時刻を補正する。例えば、タイミング補正部109aは、主信号MSが受信された中継ポートRPと対応する中継経路RRについて算出された平均経路遅延と最大の平均経路遅延との平均経路遅延差に基づき、主信号MSの受信時刻を補正する。具体的には、タイミング補正部109aは、主信号MSの受信時刻に、中継経路RRについて算出された平均経路遅延と最大の平均経路遅延との平均経路遅延差を加算する。平均経路遅延差にはジッタが考慮されてもよい。そして、タイミング補正部109aは、それぞれの中継経路RRについて補正された主信号MSの受信時刻に基づいて、先着の主信号MSを判定する。そして、タイミング補正部109aは、先着の主信号MSを受信した中継ポートRPを示す先着経路情報を通知部112に供給する。

【0088】

選択部110は、タイミング補正部109aから供給された主信号MSが先着の主信号MSであるか後着の主信号MSであるかを判定する。この判定は、主信号MSに付与されているシーケンス番号を参照することで行われ得る。選択部110は、供給された主信号MSが先着の主信号MSであると判定したときには、その主信号MSを番号削除部111に供給する。選択部110は、供給された主信号MSが後着の主信号MSであると判定したときには、その主信号MSを廃棄する。

【0089】

通知部112は、タイミング補正部109aから供給される先着経路情報に基づいて、先着の主信号MSがどの中継経路RRを経由して受信されたか判定する。そして、通知部112は、判定結果を、復号部113に通知する。

【0090】

ここで、第2の実施形態における無瞬断装置UAの受信処理動作は、図6の処理におけ

るステップ S 1 1 2 のタイミング補正の処理が主信号 M S を滞留させる処理から、受信時刻を補正し、補正された受信時刻に基づいて先着の主信号 M S を判定する処理に置き換えられることで行われ得る。

【0091】

以上説明したように第 2 の実施形態によれば、冗長経路を含む複数の中継経路 R R を用いて主信号と副信号の多重通信を行う通信システムにおいて、受信側の無瞬断装置 U A では、受信された主信号 M S の受信時刻が補正され、補正された受信時刻に従って先着の主信号 M S が判定される。これにより、受信側の無瞬断装置 U A で受信される主信号 M S の順序が入れ替わってしまっていたとしても、受信側の無瞬断装置 U A における副信号 S S の復号には、送信側の無瞬断装置 U A で先に送信された主信号 M S が用いられる。これにより、受信側の無瞬断装置 U A では、副信号 S S が正しく復号される。

10

【0092】

また、第 1 の実施形態と異なり、第 2 の実施形態では、受信された主信号 M S の滞留が必要ない。

【0093】

〔変形例〕

以下、変形例を説明する。前述した第 1 の実施形態及び第 2 の実施形態では、遅延情報としての平均経路遅延の差に基づいて受信側の無瞬断装置 U A で受信される主信号 M S の順序が管理される。しかしながら、必ずしも経路遅延の平均値の差に基づかなくてもよい。平均値の差ではなく、一定時間内の経路遅延の最大値、中央値等の差に基づいて主信号 M S の順序が管理されてもよい。

20

【0094】

また、第 1 の実施形態及び第 2 の実施形態では、副信号チャンネルは低速通信であるとして説明しているが、副信号チャンネルは、低速通信に限定されるものではない。

【0095】

各実施形態に記載した手法は、計算機（コンピュータ）に実行させることができるプログラム（ソフトウェア手段）として、例えば磁気ディスク（フロッピー（登録商標）ディスク、ハードディスク等）、光ディスク（C D - R O M、D V D、M O 等）、半導体メモリ（R O M、R A M、フラッシュメモリ等）等の記録媒体に格納し、また通信媒体により伝送して頒布することもできる。なお、媒体側に格納されるプログラムには、計算機に実行させるソフトウェア手段（実行プログラムのみならずテーブル、データ構造も含む）を計算機内に構成させる設定プログラムをも含む。本装置を実現する計算機は、記録媒体に記録されたプログラムを読み込み、また場合により設定プログラムによりソフトウェア手段を構築し、このソフトウェア手段によって動作が制御されることにより上述した処理を実行する。なお、明細書でいう記録媒体は、頒布用に限らず、計算機内部あるいはネットワークを介して接続される機器に設けられた磁気ディスク、半導体メモリ等の記憶媒体を含むものである。

30

【0096】

要するに、この発明は上記実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。また、各実施形態は可能な限り適宜組み合わせて実施してもよく、その場合、組み合わせた効果が得られる。さらに、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適当な組み合わせにより種々の発明が抽出され得る。

40

【符号の説明】

【0097】

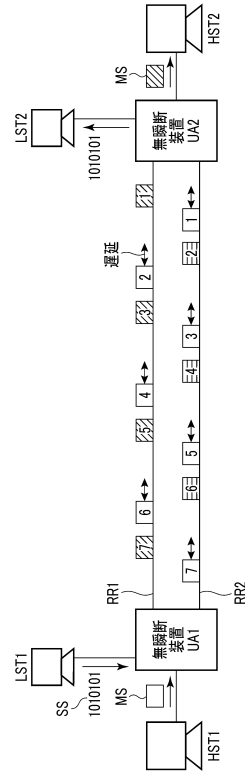
- 1 …通信システム
- 1 1 …プロセッサ
- 1 2 …プログラムメモリ
- 1 3 データメモリ
- 1 4 …入出力インタフェース

50

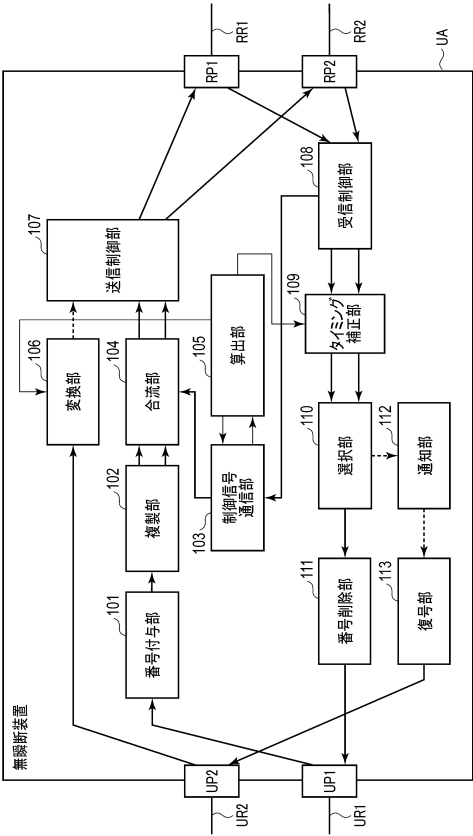
- 1 5 …通信インターフェース
- 1 6 …バス
- 1 0 1 …番号付与部
- 1 0 2 …複製部
- 1 0 3 …制御信号通信部
- 1 0 4 …合流部
- 1 0 5 …算出部
- 1 0 6 …変換部
- 1 0 7 …送信制御部
- 1 0 8 …受信制御部
- 1 0 9 …タイミング補正部
- 1 0 9 a …タイミング補正部
- 1 1 0 …選択部
- 1 1 1 …番号削除部
- 1 1 2 …通知部
- 1 1 3 …復号部

【図面】

【図 1】



【図 2】



10

20

30

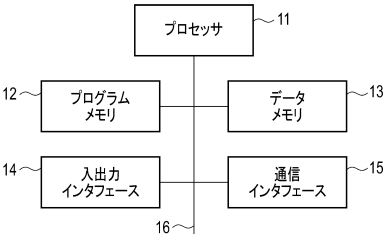
40

50

【図 3】

経路識別子	最大経路遅延	平均経路遅延	分散
1	T_DelayMax1	T_DelayAverage1	T_DelayVariance1
2	T_DelayMax2	T_DelayAverage2	T_DelayVariance2

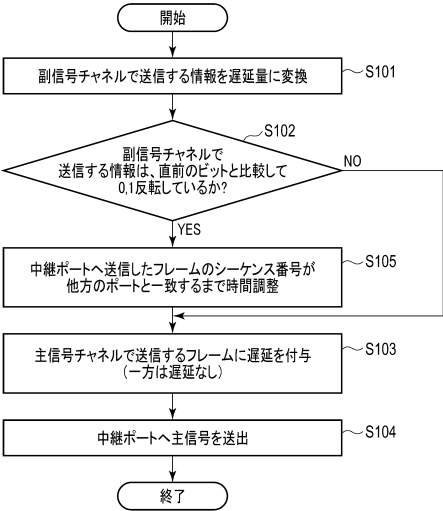
【図 4】



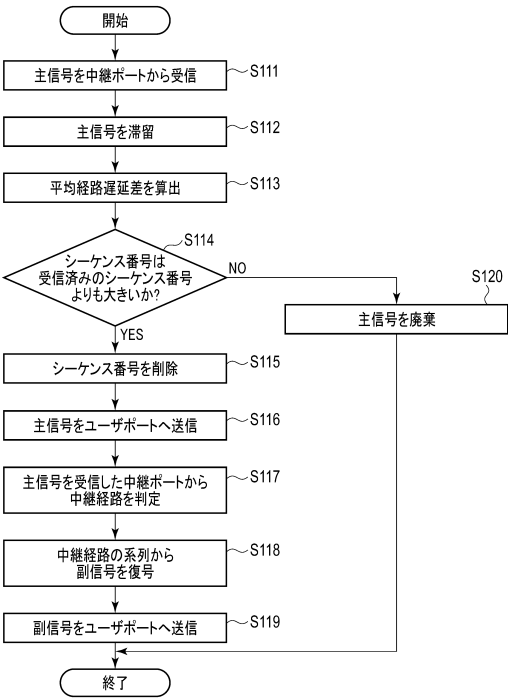
10

20

【図 5】



【図 6】

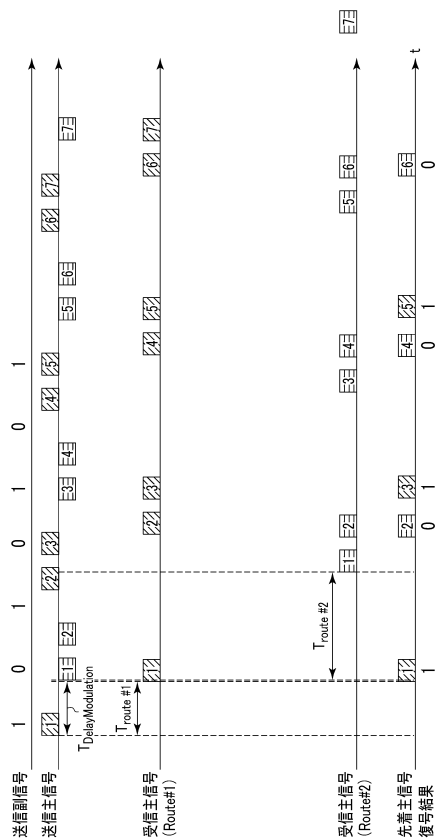


30

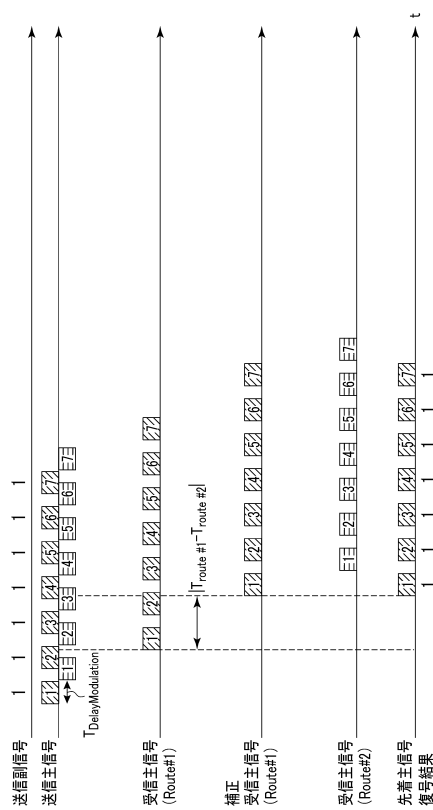
40

50

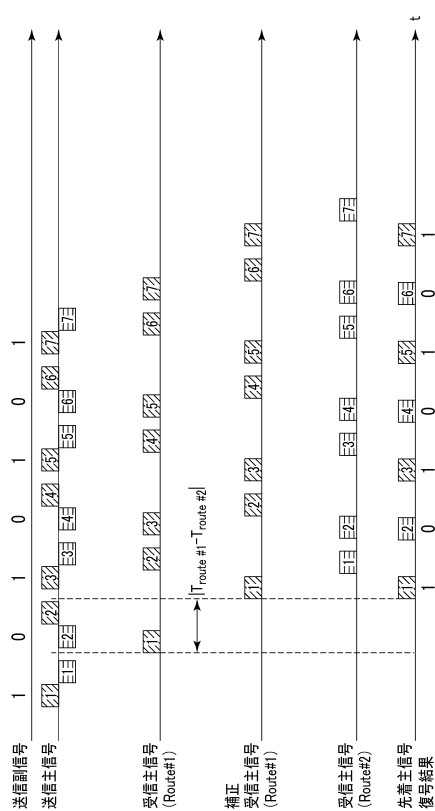
【図 7】



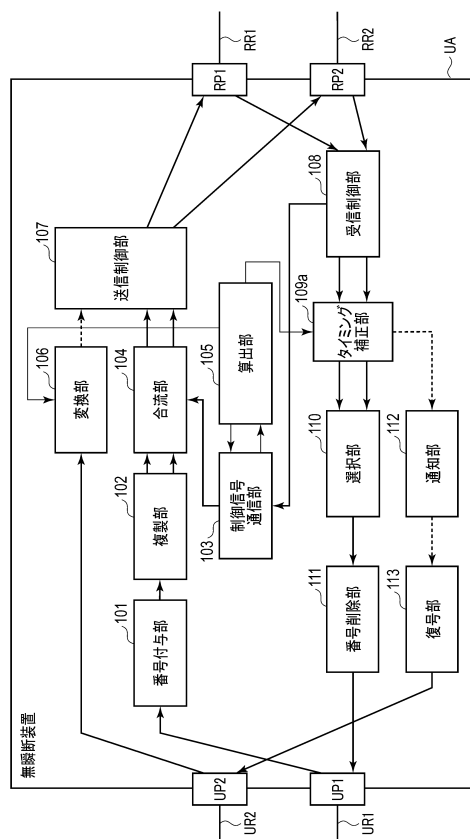
【図 8】



【図 9】



【図 10】



フロントページの続き

東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

審査官 安藤 一道

(56)参考文献 特開2019-047231(JP, A)

川上 優平、他4名、冗長経路における送信タイミングを利用した情報伝送方式の一検討，
電子情報通信学会2020年総合大会講演論文集 通信2 B-8-45，日本，一般社団法人電
子情報通信学会，2020年03月03日，p.192

(58)調査した分野 (Int.Cl., DB名)

H04L 45/243