

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成18年8月3日(2006.8.3)

【公開番号】特開2006-47987(P2006-47987A)

【公開日】平成18年2月16日(2006.2.16)

【年通号数】公開・登録公報2006-007

【出願番号】特願2005-165552(P2005-165552)

【国際特許分類】

G 09 G 3/22 (2006.01)

G 09 G 3/20 (2006.01)

【F I】

G 09 G 3/22 E

G 09 G 3/20 6 3 1 B

G 09 G 3/20 6 3 1 R

G 09 G 3/20 6 3 2 C

G 09 G 3/20 6 4 1 P

G 09 G 3/20 6 5 0 M

【手続補正書】

【提出日】平成18年6月20日(2006.6.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

画素信号を補正する補正回路であって、

所定画面の所定画素の近傍に位置する複数の周辺画素に対応する画素信号として順次入力される複数の画素信号に対して間引き処理を行った信号を記憶する第1メモリと、

補正值を前記第1メモリからの出力に基づいて算出する算出回路と、

前記所定画面よりも後の画面において前記所定画素を形成するための画素信号であって前記第1メモリを経由していない画素信号を、前記所定画面に対応する前記補正值で補正できるように前記補正值を出力するタイミングを調整するための第2メモリと、

前記所定画面よりも後の画面において前記所定画素を形成するための前記画素信号であって前記第1メモリを経由していない前記画素信号を、前記所定画面に対応する前記補正值で補正する演算を行う演算回路と、

を有しており、

前記補正值は、前記複数の周辺画素による前記所定画素の表示階調への影響が、補正された画素信号に基づいて画像表示する表示パネルが有する遮蔽部材によって抑制された量に対応する補正を行うための補正值である補正回路。

【請求項2】

前記間引き処理は、間引き処理を行う対象となる画素信号の所定上位ビットのみ参照する間引き処理である請求項1に記載の補正回路。

【請求項3】

前記間引き処理は、複数の画素毎に近似する間引き処理である請求項1に記載の補正回路。

【請求項4】

前記間引き処理は、水平方向及び/又は垂直方向の複数並んだ画素を列毎に飛び飛びに間

引く間引き処理であり、

前記算出回路は、第1メモリからの出力後に間引いた画素を周辺画素から補間して生成し、前記算出を行う請求項1に記載の補正回路。

【請求項5】

前記間引き処理は、間引く画素と間引かない画素を、1画面単位ごとに入れ替える請求項4に記載の補正回路。

【請求項6】

前記演算回路では、前記所定画面よりも後の画面において前記所定画素を形成するための前記画素信号であって前記第1メモリを経由していない前記画素信号に、前記補正值を加算演算する請求項1に記載の補正回路。

【請求項7】

画素信号を補正する補正回路であって、

所定画面の所定画素の近傍に位置する複数の周辺画素に対応する画素信号として順次入力される複数の画素信号に対して間引き処理を行った信号を記憶する第1メモリと、

前記複数の周辺画素による前記所定画素の表示階調への影響を補正するための補正值を前記第1メモリからの出力に基づいて算出する算出回路と、

前記所定画面よりも後の画面において前記所定画素を形成するための画素信号であって前記第1メモリを経由していない画素信号を、前記所定画面に対応する前記補正值で補正できるように前記補正值を出力するタイミングを調整するための第2メモリと、

前記所定画面よりも後の画面において前記所定画素を形成するための前記画素信号であって前記第1メモリを経由していない前記画素信号を、前記所定画面に対応する前記補正值で補正する演算を行う演算回路と、

を有する補正回路。

【請求項8】

請求項1～7のいずれか1項に記載の補正回路と、

前記補正回路で補正された画素信号によって画像表示する表示パネルと、
を備える画像表示装置。

【請求項9】

複数の電子放出素子と、

発光体と、

スペーサと、

電子放出素子を駆動するための画素信号を補正する補正回路と、を有しており、前記電子放出素子から放出される電子が前記発光体に照射されることによる発光で画素を形成する
画像表示装置であって、

前記補正回路は、

所定画面の所定画素に対して、前記スペーサとは反対の側の画素に対応する画素信号に対して間引き処理を行った信号を記憶する第1メモリと、

補正值を前記第1メモリからの出力に基づいて算出する算出回路と、

前記所定画面よりも後の画面において前記所定画素を形成するための画素信号であって前記第1メモリを経由していない画素信号を、前記所定画面に対応する前記補正值で補正できるように前記補正值を出力するタイミングを調整するための第2メモリと、

前記所定画面よりも後の画面において前記所定画素を形成するための前記画素信号であって前記第1メモリを経由していない前記画素信号を、前記所定画面に対応する前記補正值で補正する演算を行う演算回路と、

を有していることを特徴とする画像表示装置。

【請求項10】

テレビジョン信号を受信するチューナーと、

該チューナーで受信した信号に基づく画像表示を行う請求項8もしくは9に記載の画像表示装置と、

を備えるテレビジョン装置。