

①②

DEMANDE DE BREVET D'INVENTION

A1

②② Date de dépôt : 04.07.08.

③③ Priorité :

④③ Date de mise à la disposition du public de la  
demande : 08.01.10 Bulletin 10/01.

⑤⑥ Liste des documents cités dans le rapport de  
recherche préliminaire : *Se reporter à la fin du  
présent fascicule*

⑥③ Références à d'autres documents nationaux  
apparentés :

⑦① Demandeur(s) : CENTRE NATIONAL DE LA  
RECHERCHE SCIENTIFIQUE (C.N.R.S.) Etablis-  
sement public à caractère scientifique et technologique —  
FR.

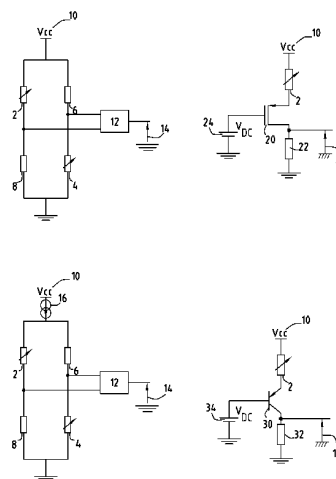
⑦② Inventeur(s) : BOUJAMAA EL MEHDI, NOUET  
PASCAL, MAILLY FREDERICK et LATORRE LAU-  
RENT.

⑦③ Titulaire(s) : CENTRE NATIONAL DE LA RECHER-  
CHE SCIENTIFIQUE (C.N.R.S.) Etablissement public à  
caractère scientifique et technologique.

⑦④ Mandataire(s) : CABINET LAVOIX.

⑤④ CIRCUIT D'AMPLIFICATION D'UN SIGNAL REPRESENTANT UNE VARIATION DE RESISTANCE D'UNE  
RESISTANCE VARIABLE ET CAPTEUR CORRESPONDANT.

⑤⑦ Ce circuit d'amplification d'un signal représentant une  
variation de résistance d'une résistance variable (2) est ca-  
ractérisé en ce qu'il comporte au moins une première char-  
ge raccordée à une borne de sortie d'un premier transistor  
(20) dont une autre borne est associée à la résistance varia-  
ble (2), de manière à permettre la récupération du signal  
amplifié (14) aux bornes de la première charge.



**Circuit d'amplification d'un signal représentant une variation de résistance  
d'une résistance variable et capteur correspondant**

La présente invention concerne un circuit d'amplification d'un signal représentant une variation de résistance d'une résistance variable.

5 Elle concerne également un capteur comportant un tel circuit d'amplification.

Plus particulièrement, l'invention se rapporte aux capteurs dits résistifs, c'est-à-dire comportant au moins une résistance variable comme élément sensible de mesure.

10 Durant ces vingt dernières années, l'émergence des technologies MEMS (« MicroElectroMechanical Systems ») a rendu possible l'intégration de capteurs au sein de systèmes complexes de taille réduite. En effet il est désormais possible d'envisager l'intégration monolithique de systèmes hétérogènes à l'aide de technologies standard CMOS, comprenant la partie sensible du capteur ainsi que  
15 son électronique de traitement. L'intégration de l'électronique de traitement au plus près de l'élément sensible permet ainsi une diminution notable des coûts de réalisation tout en améliorant les performances des capteurs, notamment par un traitement approprié du bruit.

Quelques-uns de ces capteurs se retrouvent ainsi dans des dispositifs tels  
20 que des téléphones mobiles, des GPS, des ordinateurs portables, etc.

Cependant, une contrainte majeure quant à l'utilisation de capteurs dans ces applications fonctionnant généralement sur batterie est liée à leur consommation. En raison de cette contrainte, la plupart des capteurs développés de nos jours sont basés sur des modes de transduction capacitifs limitant ainsi la  
25 consommation mais par la même occasion complexifiant lourdement la conception de l'élément sensible. Cette complexité de réalisation de l'élément sensible se répercute donc sur le prix final du produit.

L'un des moyens de diminuer le prix de revient d'un capteur est l'utilisation d'une technologie de transduction qui permet de diminuer la complexité  
30 structurelle du capteur. La transduction résistive répond bien à ce problème, mais les structures de conditionnement de signal les plus utilisées consomment à ce jour beaucoup de courant.

Le but de l'invention est de résoudre ce problème.

Plus particulièrement, l'invention vise à fournir des structures électroniques permettant le conditionnement de signaux issus de capteurs résistifs, ayant des performances comparables aux capteurs à transduction capacitive.

A cet effet, l'invention a pour objet un circuit d'amplification d'un signal  
5 représentant une variation de résistance d'une résistance variable, caractérisé en ce qu'il comporte au moins une première charge raccordée à une borne de sortie d'un premier transistor dont une autre borne est associée à la résistance variable, de manière à permettre la récupération du signal amplifié aux bornes de la première charge.

10 Suivant des modes particuliers de réalisation, l'invention comprend une ou plusieurs des caractéristiques suivantes, prise(s) isolément ou suivant toutes les combinaisons techniquement possibles :

- le premier transistor est un transistor à effet de champ MOS dont la borne de sortie est le drain,

15 - la source du premier transistor MOS est raccordée à la résistance variable,

- la source du premier transistor MOS est raccordée à une résistance de référence ; et

20 - la grille du premier transistor MOS est raccordée à la grille et au drain d'un deuxième transistor MOS, la source du deuxième transistor MOS étant raccordée à la résistance variable et son drain étant raccordé à une deuxième charge,

- le premier transistor est un transistor bipolaire dont la borne de sortie est le collecteur,

25 - l'émetteur du premier transistor bipolaire est raccordé à la résistance variable,

- l'émetteur du premier transistor bipolaire est raccordé à une résistance de référence ; et

30 - la base du premier transistor bipolaire est raccordée à la base et au collecteur d'un deuxième transistor bipolaire, l'émetteur du deuxième transistor bipolaire étant raccordé à la résistance variable et son collecteur étant raccordé à une deuxième charge,

- la résistance de référence est également une résistance variable,

- chacune de la première et de la deuxième charges comporte au moins une résistance,

- les résistances de la première et de la deuxième charge sont des résistances variables,

5           - chacune de la première et de la deuxième charges comporte au moins un transistor,

- le circuit d'amplification comporte des moyens d'échantillonnage ou de commutation du signal représentant la variation de résistance, pour réduire le bruit en basses fréquences du circuit,

10           - les moyens d'échantillonnage comprennent des moyens de double échantillonnage corrélé du signal représentant la variation de résistance,

- le circuit d'amplification comporte des moyens de modulation d'amplitude du signal représentant la variation de résistance pour réduire l'impact du bruit en basses fréquences des transistors dudit circuit.

15           L'invention concerne également un capteur, caractérisé en ce qu'il comporte un circuit d'amplification selon les caractéristiques de l'invention définies ci-dessus. Selon un mode particulier de réalisation, le capteur est choisi dans le groupe comportant :

- un capteur piézorésistif ;

20           - un capteur de pression ;

- un capteur de température ;

- un capteur d'accélération ;

- un capteur d'inclinaison ;

- un microphone ; et

25           - un capteur de champ magnétique.

Ainsi, l'invention permet de pallier les inconvénients des circuits usuels de conditionnement des signaux issus de capteurs résistifs en permettant de diminuer la consommation en courant de ces circuits tout en garantissant un niveau de signal de sortie acceptable et une bande passante non dégradée.

30           L'invention permet ainsi d'utiliser des capteurs résistifs intégrés au sein de systèmes complexes de taille réduite au lieu de capteurs capacitifs plus complexes à réaliser et plus coûteux.

On va maintenant décrire des modes de réalisation de l'invention de façon plus précise mais non limitative en regard des dessins annexés sur lesquels :

- la Figure 1 est un schéma synoptique illustrant la structure d'un circuit d'amplification de l'état de la technique ;

5       - la Figure 2 est un schéma synoptique illustrant une variante de la structure du circuit d'amplification de la Figure 1 ;

- la Figure 3 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un premier mode de réalisation de l'invention ;

10       - la Figure 4 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un deuxième mode de réalisation de l'invention ;

- la Figure 5 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un troisième mode de réalisation de l'invention ;

- la Figure 6 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un quatrième mode de réalisation de l'invention ;

15       - la Figure 7 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un cinquième mode de réalisation de l'invention ;

- la Figure 8 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un sixième mode de réalisation de l'invention ;

20       - la Figure 9 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un septième mode de réalisation de l'invention ; et

- la Figure 10 est un schéma synoptique illustrant la structure d'un circuit d'amplification selon un huitième mode de réalisation de l'invention.

Par définition, un capteur résistif convertit le mesurande (grandeur physique à mesurer) en une variation de résistance. La suite de la description se concentre  
25       sur les capteurs piézorésistifs qui constituent un sous-ensemble des capteurs résistifs dans lequel le mesurande entraîne une déformation mécanique d'un corps d'épreuve qui donne lieu à une contrainte puis à une variation de résistance. La transduction est réalisée grâce à des jauges dites de contrainte pouvant être fabriquées à l'aide de matériaux disposant de propriétés piézorésistives. D'un  
30       point de vue « système », ces jauges sont des résistances dont on cherche à mesurer la valeur, à l'aide d'un circuit de conditionnement ou de polarisation et de mesure.

La Figure 1 illustre la structure de conditionnement de capteurs piézorésistifs la plus communément utilisée.

Sur cette Figure 1, le capteur de mesure est un capteur piézorésistif comprenant deux résistances variables 2 et 4 de même valeur moyenne  $R$  et un circuit d'amplification du signal représentant la variation  $\Delta R$  des résistances 2 et 4. Ce circuit consiste en un pont de Wheatstone constitué des résistances variables 2 et 4 et de deux résistances de référence 6 et 8 dont les valeurs de résistance sont égales à  $R$ . Le pont de Wheatstone ainsi constitué est alimenté par un générateur de tension  $V_{CC}$ .

Dans un mode de réalisation particulier, le pont de Wheatstone comprend un amplificateur à faible bruit 12 permettant d'amplifier l'amplitude du signal de sortie issu du pont de Wheatstone afin d'obtenir un signal de sortie amplifié 14.

L'amplificateur à faible bruit 12 est particulièrement utilisé dans les applications mettant en œuvre des capteurs de type MEMS de faible sensibilité.

Le gros désavantage dont souffre le pont de Wheatstone illustré sur la Figure 1 est sa consommation. En effet, le courant consommé par le pont de Wheatstone est  $V_{CC}/R$  avec une valeur de  $R$  qui est en général égale à quelques kilos Ohms. Par conséquent le courant consommé intrinsèquement par le pont est de quelques milliampères, rendant ainsi difficile l'utilisation d'un tel dispositif dans des applications portables pour lesquelles la dissipation de puissance est un point critique. Un des moyens de diminuer la consommation du pont de Wheatstone est l'utilisation de résistances de plus grandes valeurs, entraînant ainsi une diminution de la résolution intrinsèque du capteur. En effet, le bruit intrinsèque généré par une résistance est directement proportionnel à la racine carrée de sa valeur. Ceci devient problématique dans des applications à très faible sensibilité, où le signal utile délivré par le capteur est très proche du bruit intrinsèque de l'élément sensible.

Une autre façon de réduire la consommation du pont résistif est de l'alimenter uniquement pendant un certain laps de temps. Ainsi la valeur moyenne du courant consommé est proportionnelle au rapport du temps pendant lequel le pont est alimenté sur le temps pendant lequel il n'est pas alimenté (rapport cyclique de la tension d'alimentation du pont de Wheatstone). Cette action a cependant pour effet de dégrader la bande passante du capteur. En effet, le signal

de sortie ne pouvant être lu que pendant la phase d'alimentation du pont, la fréquence maximale du système échantillonné est alors la fréquence de Nyquist divisée par deux.

La Figure 2 illustre une variante de la structure du circuit de la Figure 1 dans laquelle le pont de Wheatstone est alimenté par un générateur de courant  $I_{BIAS}$  16 au lieu du générateur de tension  $V_{CC}$  10.

Le courant consommé par le pont de Wheatstone est alors  $I_{BIAS}$  au lieu de  $V_{CC}/R$  pour un pont de Wheatstone alimenté en tension. Par conséquent en fixant une faible valeur de courant, la dissipation globale de puissance est fortement réduite. L'inconvénient de ce type de polarisation est le niveau de sortie du signal. En effet le signal de sortie du pont de Wheatstone est directement proportionnel au courant traversant les résistances sensibles 2 et 4. En réduisant donc ce courant, le niveau du signal de sortie 14 est réduit.

L'invention permet de résoudre les problèmes des circuits de conditionnement des Figures 1 et 2 fondés sur l'utilisation d'un pont de Wheatstone passif composé uniquement de résistances en proposant un circuit d'amplification consommant un faible courant tout en garantissant un niveau de signal de sortie acceptable et une bande passante non dégradée.

Différents modes de réalisation du circuit d'amplification selon l'invention sont décrits dans la suite de la description en référence aux Figures 3 à 10.

La Figure 3 illustre un premier mode de réalisation d'un tel circuit.

Le circuit illustré sur la Figure 3 comprend un transistor à effet de champ P-MOS 20 dont la source est raccordée à la résistance variable 2 représentant l'élément sensible du capteur résistif dont on souhaite récupérer le signal. Le drain du transistor 20 est raccordé à une charge constituée d'une résistance de référence  $R_1$  désignée par la référence 22 aux bornes de laquelle est récupéré le signal amplifié 14. La grille du transistor 20 est raccordée à un générateur de tension continue  $V_{DC}$  24.

La variation  $\Delta R$  de la résistance variable 2 provoque une variation de tension sur la source du transistor 20 permettant ainsi une modulation de la tension grille-source  $V_{GS}$  autour d'un point de fonctionnement.

Le courant consommé par le circuit de la Figure 3 est de l'ordre d'une centaine de microampères pour une valeur de résistance de la résistance variable

2 égale à 1 k $\Omega$ . Ainsi, la consommation en courant de ce circuit est beaucoup plus faible que celles des structures du pont de Wheatstone classiques des Figures 1 et 2. La consommation du courant sera d'autant plus réduite que la valeur moyenne de la résistance variable 2 sera élevée.

5           La Figure 4 illustre un deuxième mode de réalisation du circuit selon l'invention.

Le circuit illustré sur la Figure 4 comprend un transistor bipolaire PNP 30 dont l'émetteur est raccordé à la résistance variable 2.

10           Le collecteur du transistor 30 est raccordé à une charge constituée d'une résistance de référence  $R_1$  désignée par la référence 32 aux bornes de laquelle est récupéré le signal amplifié 14.

La base du transistor 30 est raccordée à un générateur de tension continue  $V_{DC}$  34.

15           La variation  $\Delta R$  de la résistance variable 2 provoque une variation de tension sur l'émetteur du transistor 30 permettant ainsi une modulation de la tension base-émetteur  $V_{BE}$  autour d'un point de fonctionnement.

20           Les structures des Figures 3 et 4 sont équivalentes en termes de fonctionnement. Par conséquent, les modes de réalisation décrits dans la suite de la description concernent des circuits utilisant des transistors MOS mais ils peuvent être reproduits à l'aide de transistors bipolaires en faisant l'analogie entre le transistor MOS et le transistor bipolaire où la source est équivalente à l'émetteur, le drain est équivalent au collecteur et la grille est équivalente à la base.

25           Par ailleurs, bien que les circuits décrits utilisent des transistors PMOS (PNP), d'autres modes de réalisation, non représentés, utilisent des structures duales NMOS (NPN).

30           Les structures proposées dans les modes de réalisation des Figures 3 et 4 présentent un problème qui est la réjection des grandeurs d'influences. En effet, le capteur piézorésistif peut être utilisé dans des environnements assez contraints (température, humidité...) pouvant conduire à une variation de résistance des éléments sensibles qui n'est pas due à la variation de la grandeur physique que l'on cherche à mesurer. Ainsi, une augmentation de la température, par exemple,

peut engendrer une variation de la tension de sortie 14 des circuits des Figures 3 et 4 .

Afin de résoudre ce problème, les modes de réalisation décrits en référence aux Figures 5 à 10 correspondent à des déclinaisons de la structure de la Figure 3 pour l'utiliser en mode différentiel.

La Figure 5 illustre un circuit d'amplification fonctionnant en mode différentiel. Ce circuit comprend un premier transistor MOS 40 dont la grille est raccordée à la grille et au drain d'un deuxième transistor MOS 42.

La source du deuxième transistor 42 est raccordée à la résistance variable 2 et son drain est raccordé à une charge constituée d'une résistance 44.

La source du premier transistor 40 est raccordée à une résistance de référence 46 et son drain est raccordé à une charge constituée d'une résistance 48 pouvant être choisie de même résistance que la résistance 44. La tension de sortie 14 correspondant au signal amplifié est récupérée aux bornes de la charge constituée par la résistance 48.

L'intérêt de ce mode de réalisation consiste en ce que, en l'absence de signal utile, s'il existe une grandeur d'influence, celle-ci impactera la résistance variable 2 et la résistance de référence 46 de la même manière, et la tension de sortie du montage ne variera pas.

La Figure 6 illustre une variante du mode de réalisation de la Figure 5 dans laquelle la première charge raccordée au drain du transistor MOS 40 est constituée d'un transistor MOS 49 en série avec une résistance 50 et la deuxième charge raccordée au drain du transistor MOS 42 est constituée d'un transistor MOS 51 en série avec une résistance 52.

Selon un mode de réalisation particulier, les résistances 46, 50 et 52 ont la même résistance. Un tel montage permet d'obtenir un gain bien supérieur à celui du montage de la Figure 5.

Les modes de réalisation illustrés en référence aux Figures 7 et 8 correspondent respectivement à ceux des Figures 5 et 6 dans lesquels la résistance de référence 46 est une résistance variable de valeur moyenne  $R$ . A titre d'exemple, dans le cas d'un inclinomètre possédant deux résistances sensibles  $R+\Delta R$  et  $R-\Delta R$ , la résistance 2 est  $R + \Delta R$  et la résistance de référence 46 est  $R-\Delta R$ .

Selon le mode de réalisation illustré sur la Figure 8, les résistances 50 et 52 des charges sont également variables. A titre d'exemple, la résistance 52 est  $R-\Delta R$  et la résistance 50 est  $R+\Delta R$ .

Les circuits des Figures 7 et 8 ont l'avantage de multiplier le gain par le nombre d'éléments sensibles (résistances variables) présents dans le circuit.

Les circuits selon l'invention décrits en référence aux Figures 3 à 8 permettent de réduire la consommation en courant du capteur par rapport au circuit classique de la Figure 1 d'un facteur d'au moins 35 tout en conservant des performances en résolution (bruit) et en gain acceptables.

Ces circuits peuvent fonctionner dans une multitude d'applications.

Les critères principaux permettant de différencier les capteurs piézorésistifs sont la sensibilité et la bande passante. En effet, si l'on fait l'hypothèse que l'on est en présence d'un stimulus physique constant en amplitude de fréquence quelconque, un capteur avec une sensibilité élevée permet d'obtenir un plus grand signal de sortie, se traduisant par un meilleur rapport signal sur bruit. Si le rapport signal sur bruit est suffisamment grand, l'étude en bruit des différents circuits proposés peut être négligée. Ainsi les structures proposées peuvent être utilisées sans aucune modification majeure. A l'inverse un capteur possédant une faible sensibilité produira un signal de sortie plus petit, et l'étude en bruit devient indispensable. Le niveau de bruit est proportionnel à la bande passante, et la nature du bruit intrinsèque de l'électronique est différente selon les bandes de fréquence étudiées. En effet le bruit intrinsèque de l'électronique se distingue par deux types de bruit distincts : le bruit blanc qui a une amplitude constante sur toute la bande de fréquences, et le bruit en excès (appelé bruit en  $1/f$ ) qui est inversement proportionnel à la fréquence.

Ainsi, il est nécessaire en basses fréquences de prévoir des moyens de diminution du bruit en  $1/f$  dans les circuits de conditionnement proposés.

Parmi les dispositifs basse-fréquences, on peut compter un grand nombre d'applications et plus particulièrement les capteurs de pression ou d'accélération ou d'inclinaison. Pour ces applications, il est alors indispensable d'utiliser des moyens de modulation de type amplification par stabilisation à découpage ou modulation de courant dans l'élément sensible par exemple ou bien d'échantillonnage de type double-échantillonnage corrélé CDS (« Correlated

Double Sampling ») afin de minimiser l'impact du bruit dans les basses fréquences. Une première mise en œuvre de moyens d'échantillonnage appliquée à la structure de la Figure 5 peut être réalisée en utilisant la structure de la Figure 9.

5 Le circuit du mode de réalisation de la Figure 9 comprend des moyens d'échantillonnage ou de commutation permettant la réduction du bruit dans les basses fréquences. Selon ce mode de réalisation, la source du transistor 42 est raccordée à un commutateur 60 pouvant commuter entre la résistance variable 2 et la résistance de référence 46.

10 Le circuit comprend également un condensateur 62 raccordé au drain du transistor 40 et à un deuxième commutateur 64 lui-même raccordé à la grille du transistor 40.

Selon un mode de réalisation particulier, l'échantillonnage mis en œuvre est un échantillonnage de type double-échantillonnage corrélé CDS.

15 Le principe de cet échantillonnage est basé sur le fait qu'en prenant une fréquence d'échantillonnage assez élevée, le bruit en  $1/f$  est considéré comme une tension continue, c'est-à-dire un décalage (ou offset). En éliminant ce décalage, le bruit en  $1/f$  est éliminé.

20 Le circuit de la Figure 9 fonctionne selon deux phases. Dans la première phase, le commutateur 60 est raccordé à la résistance de référence 42 et le condensateur 62 est raccordé à la masse analogique (point de polarisation) du circuit. Dans cette phase, il y a ainsi lecture de la tension de décalage.

25 Dans la deuxième phase, le commutateur 60 est raccordé à la résistance variable 2 et la tension de décalage est éliminée, ce qui réduit fortement le bruit en  $1/f$ .

Il existe néanmoins un problème quant à la mise en œuvre d'un échantillonnage dans le circuit de la Figure 9 lorsque le gain du circuit est élevé. En effet, lorsque le gain du circuit est élevé, la tension de décalage amènera le circuit en saturation.

30 Un mode de réalisation de l'invention consiste alors à réaliser un échantillonnage CDS en entrée du circuit de la Figure 6 à titre d'exemple.

Un autre mode de réalisation de l'invention, qui permet de réduire l'impact du bruit en  $1/f$  des transistors du circuit, consiste à mettre en œuvre une technique de modulation en amplitude du signal représentant la variation de résistance.

Ce mode de réalisation est décrit en référence à la Figure 10 qui illustre la mise en œuvre d'une technique de modulation en amplitude sur le circuit de la Figure 6.

Selon un mode de réalisation, le générateur de courant constant 16 est remplacé par une source sinusoïdale de courant. Ceci a pour effet de multiplier le courant sinusoïdal au signal utile du capteur ce qui permet une modulation d'amplitude. Le spectre du signal utile est ainsi déplacé dans de plus hautes fréquences où le bruit en  $1/f$  devient négligeable.

Ainsi, l'invention permet une réduction intrinsèque de la consommation globale des circuits de conditionnement des capteurs résistifs et piézorésistifs permettant leur utilisation dans un spectre d'applications plus large que celui existant.

Les circuits des différents modes de réalisation décrits en référence aux Figures 3 à 10 peuvent être utilisés avec différents types de capteurs dans différentes plages de fréquences, à savoir :

- des capteurs basses fréquences en bande étroite (0Hz -100Hz) : capteurs de température, de pression, d'inclinaison ou d'accélération (inertiels) ;
- des capteurs basses fréquences à large bande (100 Hz – 4 kHz) : applications audio (microphones) ; ou
- des capteurs résonnants en bande étroite ( $\geq 20$  kHz) : capteurs de champ magnétique.

Dans toutes ces applications, l'invention permet, outre la réduction de la consommation en courant des circuits, une augmentation du niveau de signal de sortie améliorant ainsi l'amplification du signal du capteur.

Bien entendu, d'autres modes de réalisation encore peuvent être envisagés.

REVENDICATIONS

1.- Circuit d'amplification d'un signal représentant une variation de résistance d'une résistance variable (2), caractérisé en ce qu'il comporte au moins une première charge raccordée à une borne de sortie d'un premier transistor (20; 30 ; 40) dont une autre borne est associée à la résistance variable (2), de manière à permettre la récupération du signal amplifié (14) aux bornes de la première charge.

2.- Circuit d'amplification selon la revendication 1, caractérisé en ce que le premier transistor est un transistor à effet de champ MOS (20 ; 40) dont la borne de sortie est le drain.

3.- Circuit d'amplification selon la revendication 2, caractérisé en ce que la source du premier transistor MOS (20) est raccordée à la résistance variable (2).

4.- Circuit d'amplification selon la revendication 2, caractérisé en ce que :

- la source du premier transistor MOS (40) est raccordée à une résistance de référence (46) ; et

- la grille du premier transistor MOS (40) est raccordée à la grille et au drain d'un deuxième transistor MOS (42), la source du deuxième transistor MOS (42) étant raccordée à la résistance variable (2) et son drain étant raccordé à une deuxième charge.

5.- Circuit d'amplification selon la revendication 1, caractérisé en ce que le premier transistor est un transistor bipolaire (30) dont la borne de sortie est le collecteur.

6.- Circuit d'amplification selon la revendication 5, caractérisé en ce que l'émetteur du premier transistor bipolaire (30) est raccordé à la résistance variable (2).

7.- Circuit d'amplification selon la revendication 5, caractérisé en ce que :

- l'émetteur du premier transistor bipolaire (30) est raccordé à une résistance de référence ; et

- la base du premier transistor bipolaire (30) est raccordée à la base et au collecteur d'un deuxième transistor bipolaire, l'émetteur du deuxième transistor bipolaire étant raccordé à la résistance variable et son collecteur étant raccordé à une deuxième charge.

8.- Circuit d'amplification selon la revendication 4 ou 7, caractérisé en ce que la résistance de référence (46) est également une résistance variable.

9.- Circuit d'amplification selon l'une quelconque des revendications 4, 7 ou 8, caractérisé en ce que chacune de la première et de la deuxième charges comporte au moins une résistance (48, 44 ;50, 52).

10.- Circuit d'amplification selon la revendication 9, caractérisé en ce que les résistances (50, 52) de la première et de la deuxième charge sont des résistances variables.

11.- Circuit d'amplification selon la revendication 4 ou l'une quelconque des revendications 7 à 10, caractérisé en ce que chacune de la première et de la deuxième charges comporte au moins un transistor (49,51).

12.- Circuit d'amplification selon l'une quelconque des revendications 1 à 11, caractérisé en ce qu'il comporte des moyens d'échantillonnage (60, 62) ou de commutation du signal représentant la variation de résistance, pour réduire le bruit en basses fréquences du circuit.

13.- Circuit d'amplification selon la revendication 12, caractérisé en ce que les moyens d'échantillonnage comprennent des moyens de double échantillonnage corrélé du signal représentant la variation de résistance

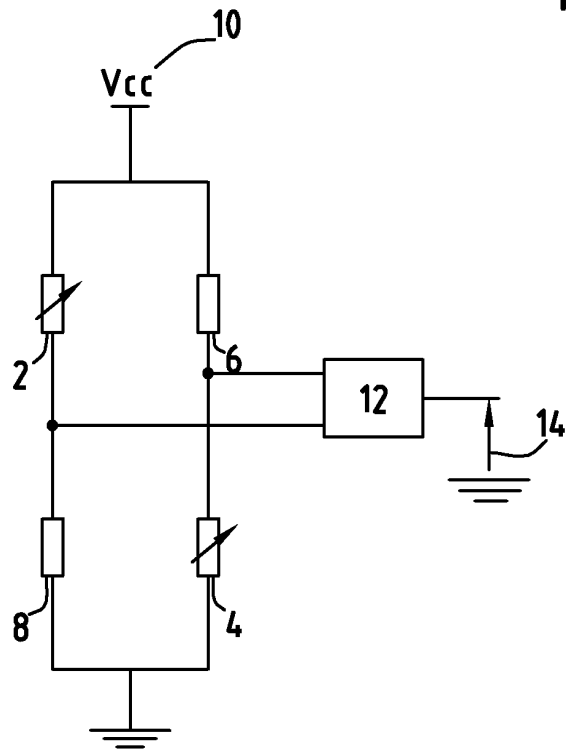
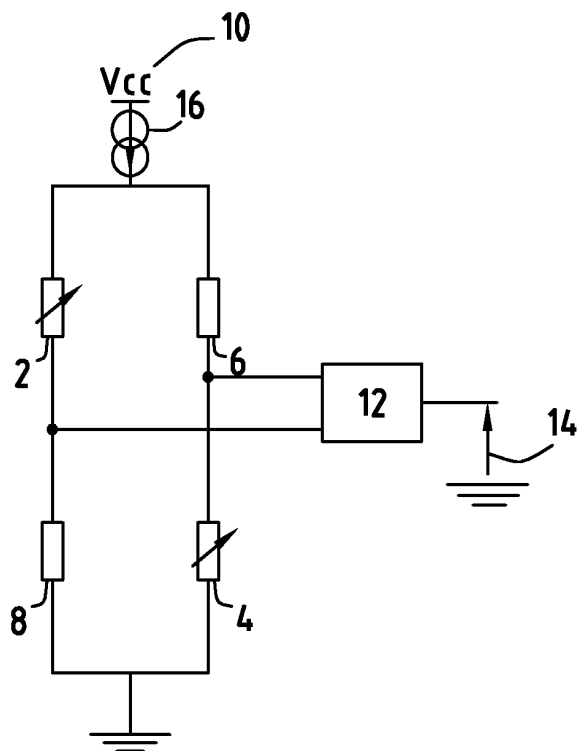
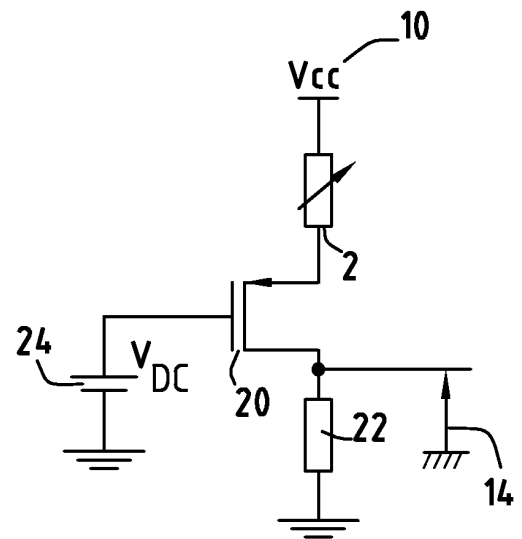
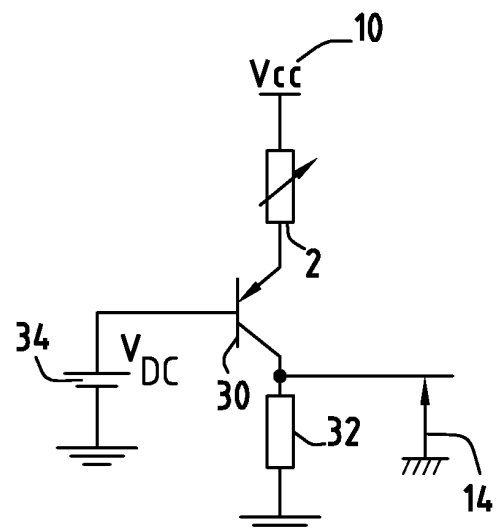
14.- Circuit d'amplification selon l'une quelconque des revendications 1 à 11, caractérisé en ce qu'il comporte des moyens de modulation d'amplitude du signal représentant la variation de résistance pour réduire l'impact du bruit en basses fréquences des transistors (20 ;30 ;40 ,42 ,49 ,51) dudit circuit.

15.- Capteur, caractérisé en ce qu'il comporte un circuit d'amplification selon l'une quelconque des revendications 1 à 14.

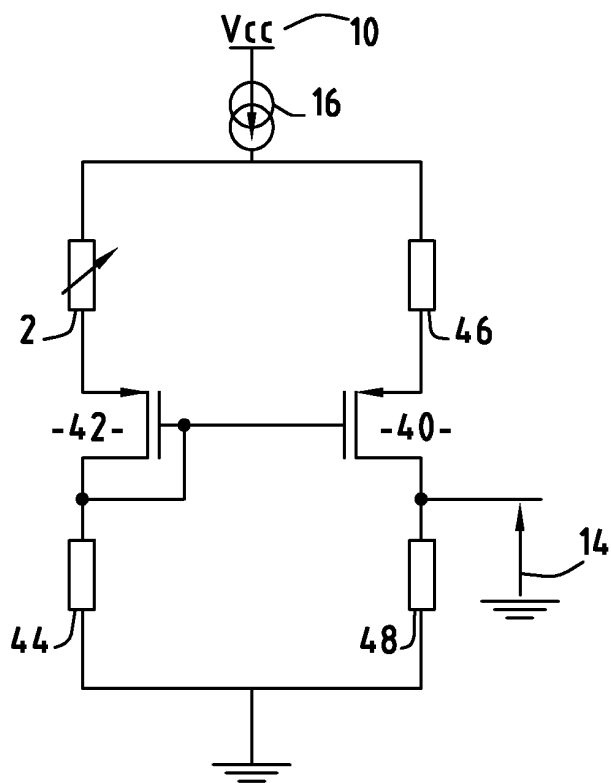
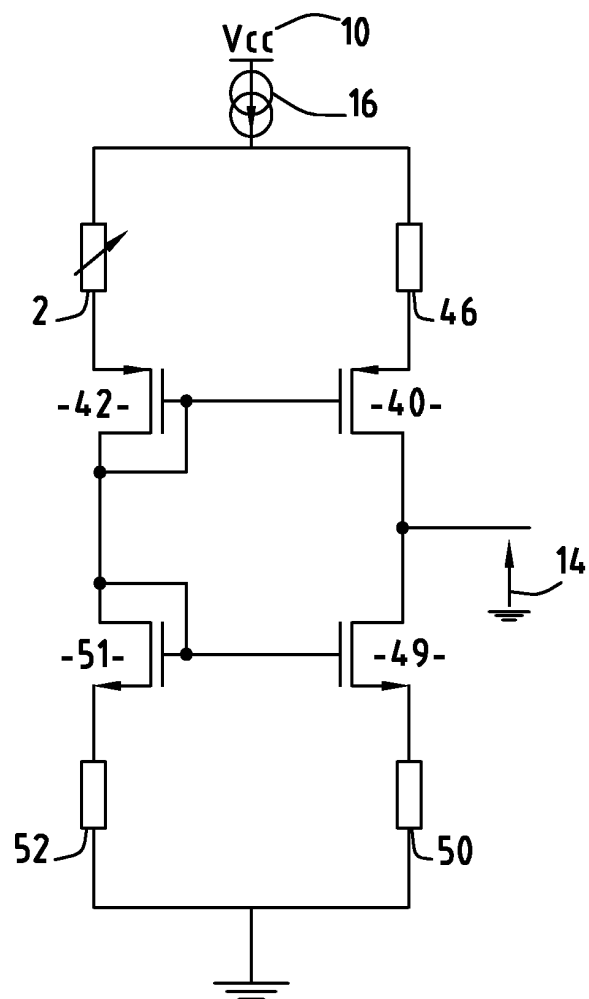
16.- Capteur selon la revendication 15, caractérisé en ce qu'il est choisi dans le groupe comportant :

- un capteur piézorésistif ;
- un capteur de pression ;
- un capteur de température ;
- un capteur d'accélération ;
- un capteur d'inclinaison ;
- un microphone ; et
- un capteur de champ magnétique.

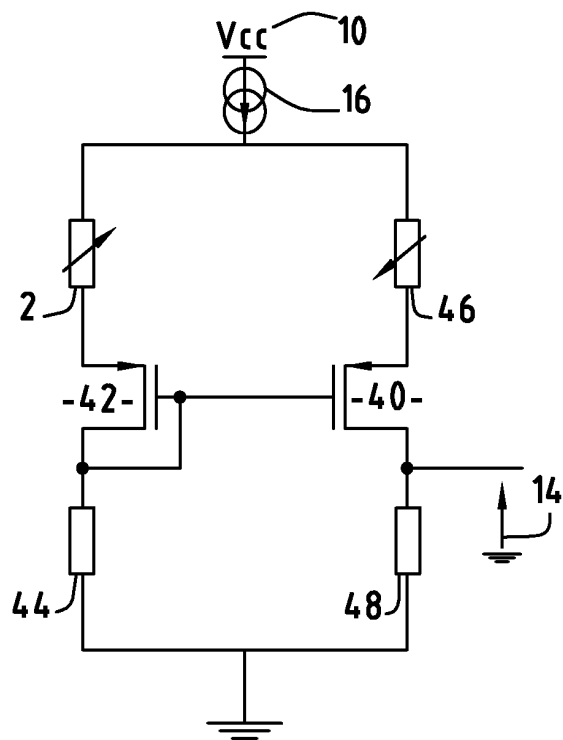
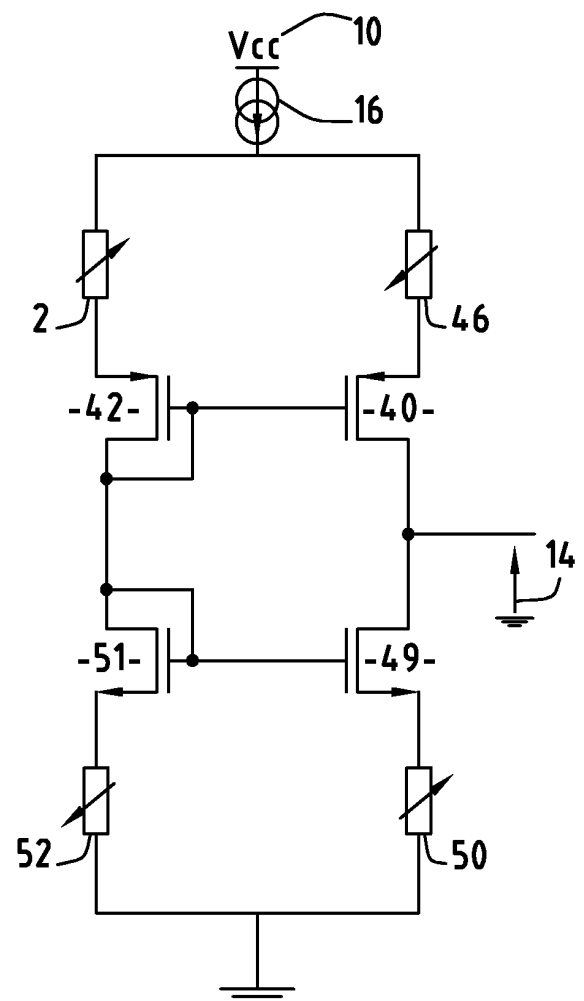
1/4

FIG. 1FIG. 2FIG. 3FIG. 4

2/4

FIG. 5FIG. 6

3/4

**FIG. 7****FIG. 8**

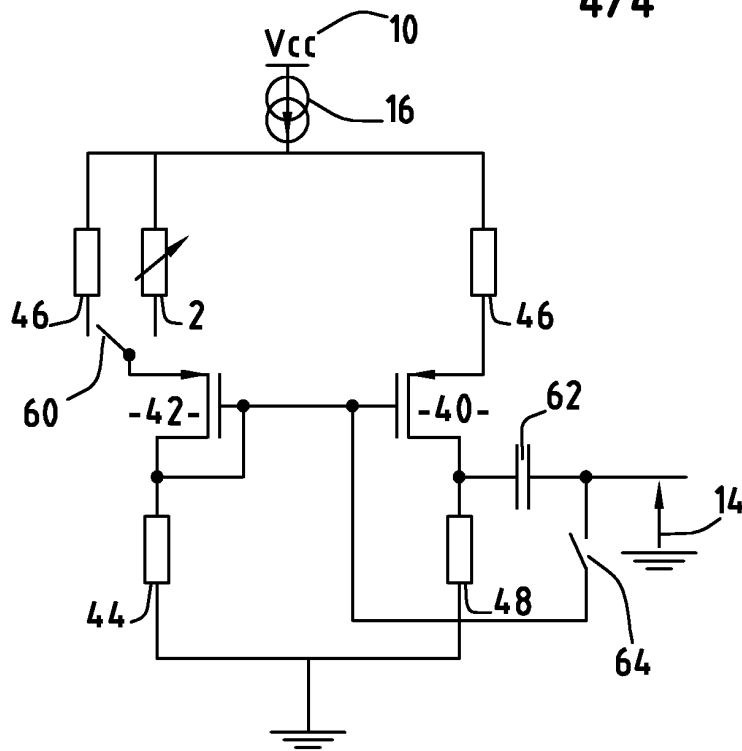


**FIG.9**

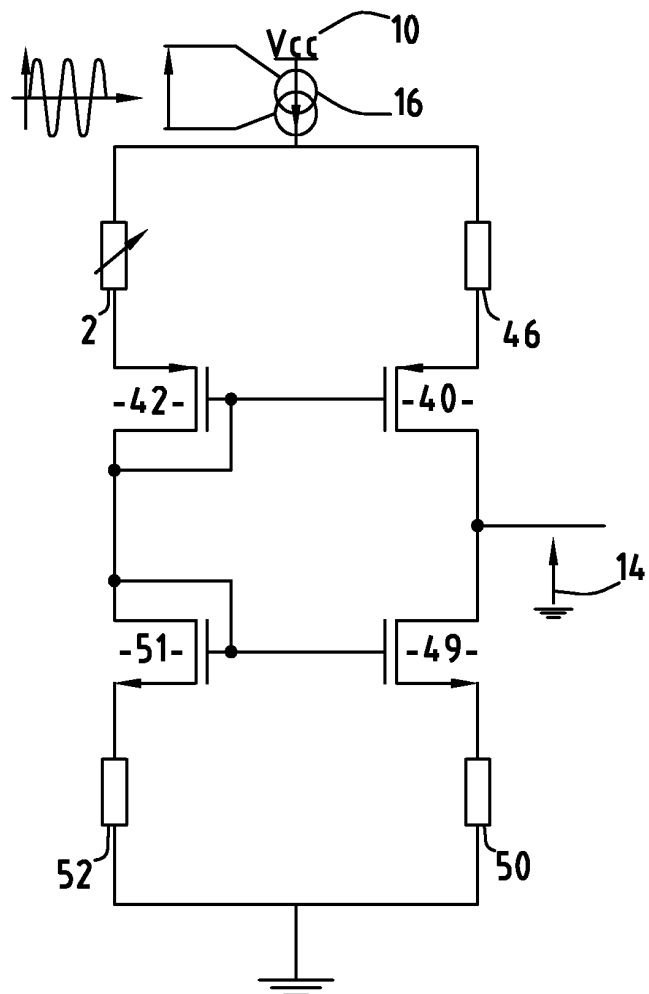


**FIG.10**



# **RAPPORT DE RECHERCHE PRÉLIMINAIRE**

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 713171  
FR 0854585

| DOCUMENTS CONSIDÉRÉS COMME PERTINENTS                                                                                                                                                                                                  |                                                                                                                                                                                                                    | Revendication(s)<br>concernée(s)                                                                                                                                                                                                                                                                                                                   | Classement attribué<br>à l'invention par l'INPI |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------|
| Catégorie                                                                                                                                                                                                                              | Citation du document avec indication, en cas de besoin,<br>des parties pertinentes                                                                                                                                 |                                                                                                                                                                                                                                                                                                                                                    |                                                 |
| A                                                                                                                                                                                                                                      | US 2002/053916 A1 (TANIZAWA YUKIHIKO [JP])<br>9 mai 2002 (2002-05-09)<br>* colonne 2, ligne 44 - colonne 6, ligne 32 *<br>* colonne 7, ligne 20 - colonne 13, ligne 43 *<br>* figures 3-5,8-23 *<br>-----          | 1-16                                                                                                                                                                                                                                                                                                                                               | H03F3/04<br>G01L1/18                            |
| A                                                                                                                                                                                                                                      | EP 0 496 147 A (FLUKE MFG CO JOHN [US])<br>29 juillet 1992 (1992-07-29)<br>* colonne 3, ligne 51 - colonne 4, ligne 16; figure 1 *<br>-----                                                                        | 1-16                                                                                                                                                                                                                                                                                                                                               |                                                 |
| X                                                                                                                                                                                                                                      | AKIYAMA: "Integrated MR sensors for automobile"<br>IEEE TRANSACTIONS ON MAGNETICS,<br>vol. 30, no. 6, 6 avril 1994 (1994-04-06),<br>pages 4617-4619, XP002512844<br>* page 4617, alinéa II; figures 2-1 *<br>----- | 1-3,5,6,<br>15,16                                                                                                                                                                                                                                                                                                                                  |                                                 |
|                                                                                                                                                                                                                                        |                                                                                                                                                                                                                    |                                                                                                                                                                                                                                                                                                                                                    | DOMAINES TECHNIQUES<br>RECHERCHÉS (IPC)         |
|                                                                                                                                                                                                                                        |                                                                                                                                                                                                                    |                                                                                                                                                                                                                                                                                                                                                    | G01R<br>H03F<br>G01D<br>G01L                    |
| Date d'achèvement de la recherche                                                                                                                                                                                                      |                                                                                                                                                                                                                    | Examineur                                                                                                                                                                                                                                                                                                                                          |                                                 |
| 30 janvier 2009                                                                                                                                                                                                                        |                                                                                                                                                                                                                    | Goethals, Filip                                                                                                                                                                                                                                                                                                                                    |                                                 |
| CATÉGORIE DES DOCUMENTS CITÉS                                                                                                                                                                                                          |                                                                                                                                                                                                                    | T : théorie ou principe à la base de l'invention<br>E : document de brevet bénéficiant d'une date antérieure<br>à la date de dépôt et qui n'a été publié qu'à cette date<br>de dépôt ou qu'à une date postérieure.<br>D : cité dans la demande<br>L : cité pour d'autres raisons<br>.....<br>& : membre de la même famille, document correspondant |                                                 |
| X : particulièrement pertinent à lui seul<br>Y : particulièrement pertinent en combinaison avec un<br>autre document de la même catégorie<br>A : arrière-plan technologique<br>O : divulgation non-écrite<br>P : document intercalaire |                                                                                                                                                                                                                    |                                                                                                                                                                                                                                                                                                                                                    |                                                 |

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE**  
**RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 0854585 FA 713171**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **30-01-2009**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

| Document brevet cité<br>au rapport de recherche | Date de<br>publication | Membre(s) de la<br>famille de brevet(s) | Date de<br>publication |
|-------------------------------------------------|------------------------|-----------------------------------------|------------------------|
| US 2002053916 A1                                | 09-05-2002             | DE 10148596 A1                          | 25-04-2002             |
|                                                 |                        | JP 2002116105 A                         | 19-04-2002             |
| -----                                           |                        |                                         |                        |
| EP 0496147 A                                    | 29-07-1992             | JP 4248472 A                            | 03-09-1992             |
| -----                                           |                        |                                         |                        |