



(12) 发明专利

(10) 授权公告号 CN 107393797 B

(45) 授权公告日 2021.06.08

(21) 申请号 201710122891.1

(51) Int.CI.

(22) 申请日 2017.03.03

H01J 37/32 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 107393797 A

(56) 对比文件

US 6508911 B1, 2003.01.21

(43) 申请公布日 2017.11.24

US 2008014347 A1, 2008.01.17

(30) 优先权数据

US 5952060 A, 1999.09.14

62/303,091 2016.03.03 US

US 6605352 B1, 2003.08.12

62/310,993 2016.03.21 US

US 2007208427 A1, 2007.09.06

15/428,744 2017.02.09 US

US 2009163037 A1, 2009.06.25

审查员 孙宁宁

(73) 专利权人 朗姆研究公司

地址 美国加利福尼亚州

(72) 发明人 贾斯廷·查尔斯·卡尼夫

(74) 专利代理机构 上海胜康律师事务所 31263

代理人 樊英如 张华

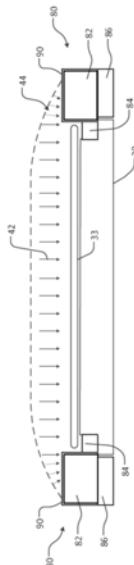
权利要求书2页 说明书9页 附图6页

(54) 发明名称

包括具有高纯SP3键的CVD金刚石涂层的边缘环的部件

(57) 摘要

一种包括具有高纯SP3键的CVD金刚石涂层的边缘环的部件。一种用于等离子体处理系统的基座包括衬底支撑表面。环形边缘环围绕衬底支撑表面的周边布置。化学气相沉积(CVD)金刚石涂层布置在环形边缘环的暴露于等离子体的表面上。CVD金刚石涂层包括sp3键。金刚石涂层中的sp3键的纯度大于90%。



1. 一种用于等离子体处理系统的基座, 其包括:
衬底支撑表面;
围绕所述衬底支撑表面的周边布置的环形边缘环; 和
布置在所述环形边缘环的暴露于等离子体的表面上的金刚石涂层,
其中所述金刚石涂层包括sp3键, 并且
其中所述金刚石涂层中的所述sp3键的纯度大于99%。
2. 根据权利要求1所述的基座, 其中使用化学气相沉积将所述金刚石涂层沉积在所述环形边缘环上。
3. 一种等离子体处理系统, 其包括:
处理室, 其中, 根据权利要求1所述的基座配置在所述处理室内; 和
等离子体源, 其用于在所述处理室中产生等离子体。
4. 根据权利要求3所述的等离子体处理系统, 其中所述等离子体源包括电容耦合等离子体源。
5. 根据权利要求3所述的等离子体处理系统, 其中所述等离子体源包括电感耦合等离子体源。
6. 一种等离子体处理系统, 其包括:
处理室, 其中, 根据权利要求1所述的基座配置在所述处理室内; 和
远程等离子体源, 其用于向所述处理室提供等离子体。
7. 一种等离子体处理系统, 其包括:
处理室;
等离子体源, 其用于执行以下操作中的一个: 向所述处理室供应等离子体; 和在所述处理室中产生等离子体; 和
布置在所述处理室中的至少一个部件, 其包括金刚石涂层,
其中所述金刚石涂层包括sp3键, 并且
其中所述金刚石涂层中的所述sp3键的纯度大于99%。
8. 根据权利要求7所述的等离子体处理系统, 其中使用化学气相沉积将所述金刚石涂层沉积在所述至少一个部件上。
9. 根据权利要求7所述的等离子体处理系统, 其中所述至少一个部件选自由以下构成的组:
边缘环;
室壁;
气体分配装置;
气体喷射器;
进入所述处理室的窗; 和
基座的上表面。
10. 一种用于等离子体处理系统的边缘环, 其包括:
环形环; 和
金刚石涂层, 其布置在所述环形环的在使用期间暴露于等离子体的表面上,
其中所述金刚石涂层包括sp3键, 并且

其中所述金刚石涂层中的所述sp3键的纯度大于99%。

11. 根据权利要求10所述的边缘环,其中使用化学气相沉积将所述金刚石涂层沉积在所述环形环上。

12. 根据权利要求10所述的边缘环,其中所述环形环由选自由硅、碳化硅和二氧化硅构成的组中的材料制成。

13. 根据权利要求10所述的边缘环,其中所述金刚石涂层具有1μm至1mm的厚度。

14. 根据权利要求10所述的边缘环,其中所述金刚石涂层具有100μm至1mm的厚度。

包括具有高纯SP3键的CVD金刚石涂层的边缘环的部件

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年3月3日提交的美国临时申请No.62/303,091和于2016年3月21日提交的美国临时申请No.62/310,993的权益。上述申请的全部公开内容通过引用并入本文。

技术领域

[0003] 本公开涉及用于衬底的等离子体处理系统，并且更具体地涉及用于衬底的等离子体处理系统的处理室中的诸如边缘环之类的部件。

背景技术

[0004] 这里提供的背景描述是为了一般地呈现本公开的上下文的目的。目前所指名的发明人的工作，在该背景技术部分中描述的程度以及本说明书的可能在申请时不被另外认为是现有技术的部分，既不明确地也不隐含地被承认为针对本公开的现有技术。

[0005] 衬底处理系统可用于执行诸如半导体晶片之类的衬底的沉积、蚀刻和/或其它处理。衬底可以布置在衬底处理系统的处理室中的基座上。例如在蚀刻或沉积期间，将包括一种或多种前体的气体混合物引入到处理室中，并且可以激励等离子体以蚀刻衬底或在衬底上沉积膜。

[0006] 边缘环已经用于调整靠近衬底的径向外边缘的等离子体轮廓。例如，在蚀刻工艺中，边缘环可以用于调节蚀刻速率或蚀刻轮廓。边缘环通常围绕衬底的径向外边缘位于基座上。可以通过改变边缘环的位置、边缘环的内边缘的形状或轮廓、边缘环相对于衬底的上表面的高度、边缘环的内边缘的形状或轮廓、边缘环的材料等来改变衬底的径向外边缘处的工艺条件。

[0007] 改变边缘环通常需要打开处理室，这是不希望的。换句话说，边缘环的边缘效应在不打开处理室的情况下不能改变。当边缘环在蚀刻期间被等离子体侵蚀时，边缘效应改变。

[0008] 现在参考图1和2，衬底处理系统可以包括基座20和边缘环30。边缘环30可以包括一个或多个部分。在图1和图2的示例中，边缘环30包括布置在衬底33的径向外边缘附近的第一环形部分32。第二环形部分34从衬底33下方的第一环形部分径向向内定位。第三环形部分36布置在第一环形部分32的下方。在使用期间，等离子体42被引导到衬底33处以蚀刻衬底33的暴露部分。边缘环30被布置成帮助使等离子体成形，使得发生衬底33的均匀蚀刻。

[0009] 在图2中，在已经使用边缘环30之后，边缘环30的径向内部分的上表面可以表现出如48处所示的侵蚀。结果，等离子体42可能趋于以比在44处可看到的在其径向内部部分的蚀刻速率更快的速率蚀刻衬底33的径向外边缘。

[0010] 涂层已经用于改善处理室中的边缘环和其它部件的耐侵蚀性。例如，已经测试了类金刚石碳涂层。然而，通过氧等离子体非常快速地蚀刻涂层。半导体制造设备工业寻求用于减少由于对类金刚石碳涂层的高蚀刻速率引起的边缘环侵蚀的其它方法。

发明内容

[0011] 一种用于等离子体处理系统的基座包括衬底支撑表面。环形边缘环围绕衬底支撑表面的周边布置。金刚石涂层布置在环形边缘环的暴露于等离子体的表面上。金刚石涂层包括sp3键。金刚石涂层中的sp3键的纯度大于90%。

[0012] 在其它特征中,金刚石涂层中的sp3键的纯度大于95%。金刚石涂层中的sp3键的纯度大于99%。使用化学气相沉积(CVD)将金刚石涂层沉积在环形边缘环上。

[0013] 一种等离子体处理系统包括处理室。基座设置在处理室中。等离子体源在处理室中产生等离子体。等离子体源包括电容耦合等离子体(CCP)源。等离子体源包括电感耦合等离子体(ICP)源。

[0014] 等离子体处理系统包括处理室。基座设置在处理室中。远程等离子体源将等离子体供应到处理室。

[0015] 一种等离子体处理系统包括处理室和等离子体源,所述等离子体源用于执行以下操作中的一个:供应等离子体到处理室;和在处理室中产生等离子体。布置在处理室中的至少一个部件包括金刚石涂层。金刚石涂层包括sp3键。金刚石涂层中的sp3键的纯度大于90%。

[0016] 在其它特征中,金刚石涂层中的sp3键的纯度大于95%。金刚石涂层中的sp3键的纯度大于99%。使用化学气相沉积(CVD)将金刚石涂层沉积在至少一个部件上。

[0017] 在其它特征中,所述至少一个部件选自边缘环、室壁、气体分配装置、气体喷射器、进入处理室的窗和基座的上表面。

[0018] 用于等离子体处理系统的边缘环包括环形环和布置在环形环的在使用期间暴露于等离子体的表面上的金刚石涂层。金刚石涂层包括sp3键。金刚石涂层中的sp3键的纯度大于90%。

[0019] 在其它特征中,金刚石涂层中的sp3键的纯度大于95%。金刚石涂层中的sp3键的纯度大于99%。使用化学气相沉积(CVD)将金刚石涂层沉积在环形环上。环形环由从由硅(Si)、碳化硅(SiC)和二氧化硅(SiO₂)构成的组中选择的材料制成。

[0020] 根据详细描述、权利要求和附图,本公开的其它应用领域将变得显而易见。详细描述和具体示例仅旨在用于说明的目的,并且不意图限制本公开的范围。

[0021] 本发明的一些方面具体描述如下:

[0022] 1. 一种用于等离子体处理系统的基座,其包括:

[0023] 衬底支撑表面;

[0024] 围绕所述衬底支撑表面的周边布置的环形边缘环;和

[0025] 布置在所述环形边缘环的暴露于等离子体的表面上的金刚石涂层,

[0026] 其中所述金刚石涂层包括sp3键,并且

[0027] 其中所述金刚石涂层中的所述sp3键的纯度大于90%。

[0028] 2. 根据条款1所述的基座,其中所述金刚石涂层中的所述sp3键的纯度大于95%。

[0029] 3. 根据条款1所述的基座,其中所述金刚石涂层中的所述sp3键的纯度大于99%。

[0030] 4. 根据条款1所述的基座,其中使用化学气相沉积(CVD)将所述金刚石涂层沉积在所述环形边缘环上。

[0031] 5. 一种等离子体处理系统,其包括:

[0032] 处理室,其中,根据条款1所述的基座配置在所述处理室内;和

[0033] 等离子体源,其用于在所述处理室中产生等离子体。

[0034] 6.根据条款5所述的等离子体处理系统,其中所述等离子体源包括电容耦合等离子体(CCP)源。

[0035] 7.根据条款5所述的等离子体处理系统,其中所述等离子体源包括电感耦合等离子体(ICP)源。

[0036] 8.一种等离子体处理系统,其包括:

[0037] 处理室,其中,根据条款1所述的基座配置在所述处理室内;和

[0038] 远程等离子体源,其用于向所述处理室提供等离子体。

[0039] 9.一种等离子体处理系统,其包括:

[0040] 处理室;

[0041] 等离子体源,其用于执行以下操作中的一个:向所述处理室供应等离子体;和在所述处理室中产生等离子体;和

[0042] 布置在所述处理室中的至少一个部件,其包括金刚石涂层,

[0043] 其中所述金刚石涂层包括sp3键,并且

[0044] 其中所述金刚石涂层中的所述sp3键的纯度大于90%。

[0045] 10.根据条款9所述的等离子体处理系统,其中所述金刚石涂层中的所述sp3键的纯度大于95%。

[0046] 11.根据条款9所述的等离子体处理系统,其中所述金刚石涂层中的所述sp3键的纯度大于99%。

[0047] 12.根据条款9所述的等离子体处理系统,其中使用化学气相沉积(CVD)将所述金刚石涂层沉积在所述至少一个部件上。

[0048] 13.根据条款9所述的等离子体处理系统,其中所述至少一个部件选自由以下构成的组:

[0049] 边缘环;

[0050] 室壁;

[0051] 气体分配装置;

[0052] 气体喷射器;

[0053] 进入所述处理室的窗;和

[0054] 基座的上表面。

[0055] 14.一种用于等离子体处理系统的边缘环,其包括:

[0056] 环形环;和

[0057] 金刚石涂层,其布置在所述环形环的在使用期间暴露于等离子体的表面上,

[0058] 其中所述金刚石涂层包括sp3键,并且

[0059] 其中所述金刚石涂层中的所述sp3键的纯度大于90%。

[0060] 15.根据条款14所述的边缘环,其中所述金刚石涂层中的所述sp3键的纯度大于95%。

[0061] 16.根据条款14所述的边缘环,其中所述金刚石涂层中的所述sp3键的纯度大于99%。

[0062] 17. 根据条款14所述的边缘环,其中使用化学气相沉积(CVD)将所述金刚石涂层沉积在所述环形环上。

[0063] 18. 根据条款14所述的边缘环,其中所述环形环由选自由硅(Si)、碳化硅(SiC)和二氧化硅(SiO₂)构成的组中的材料制成。

[0064] 19. 根据条款14所述的边缘环,其中所述金刚石涂层具有1μm至1mm的厚度。

[0065] 20. 根据条款14所述的边缘环,其中所述金刚石涂层具有100μm至1mm的厚度。

附图说明

[0066] 从详细描述和附图将更充分地理解本公开,其中:

[0067] 图1是根据现有技术的基座和边缘环的侧截面图;

[0068] 图2是根据现有技术的边缘环被等离子体侵蚀之后的基座和边缘环的侧截面图;

[0069] 图3是根据本公开的包括具有高纯sp3键的CVD金刚石涂层的基座和边缘环的示例的侧截面图;和

[0070] 图4-6是各种衬底处理系统的功能框图,其包括处理室和具有位于处理室中的具有高纯sp3键的金刚石涂层的至少一个部件。

[0071] 在附图中,附图标记可以被重复使用以标识相似和/或相同的元件。

具体实施方式

[0072] 本公开涉及用于等离子体处理室中的边缘环。边缘环的面向等离子体的表面涂覆有化学气相沉积(CVD)金刚石涂层。认为,由于类金刚石碳涂层中的sp2键的高浓度,类金刚石碳涂层在等离子体应用中失效。在一些实例中,本文所述的CVD金刚石涂层包括高纯sp3键。具有高纯sp3键允许CVD金刚石涂层更长时间地耐受等离子体侵蚀。

[0073] 高纯的sp3键改善了室性能和耐腐蚀性。使用具有高纯sp3键的CVD金刚石涂层的边缘环由于涂层的低等离子体腐蚀速率而具有改善的在更换之间的平均时间 (mean time between change:MTBC)。CVD金刚石涂层可以被干净地蚀刻,这减少了在衬底上的缺陷。CVD金刚石涂层还具有高热导率,这改善了衬底边缘处的蚀刻均匀性。在一些实例中,CVD金刚石涂层由Element Six Technologies U.S.Corporation (3901 Burton Drive, Santa Clara, CA 95054, USA) 提供。

[0074] 该边缘环可以用作由硅、碳化硅(SiC)、石英和用于等离子体处理室中的可消耗部件的其它材料制成的边缘环的替代物。在一些实施例的测试中,具有本文所述的CVD金刚石涂层的边缘环比使用没有CVD金刚石涂层的SiC的边缘环具有改善的MTBC且没有明显残留物。由于较低的侵蚀速率和主要使用碳的原因,预期衬底上的缺陷相对较低。带金刚石涂层的边缘环将帮助设备制造商满足下一代颗粒规格并改善MTBC。

[0075] 由于较低的侵蚀速率,边缘环的几何形状可以维持更多数量的RF小时(RFH),这使得如果客户想要保持相同的MTBC,则能够实现更大的工艺重复性。

[0076] 尽管关于边缘环进行了描述,但本公开的原理也可以利用衬底处理室的其他部件来实现。例如,包括但不限于等离子体约束罩/环、喷头或上电极的部件等的部件可以涂覆有CVD金刚石涂层。

[0077] 现在参考图3,衬底处理系统可以包括基座20和边缘环80。边缘环80可以包括单件

或两个或更多个部分。在图3的例子中,边缘环80包括布置在衬底33的径向外边缘附近(或靠近基座20的衬底支撑表面)的第一环形部分82。第二环形部分84从衬底33下方的第一环形部分径向向内定位。第三环形部分86布置在第一环形部分82的下方。

[0078] 尽管边缘环80的第一环形部分82的横截面形状被示出为矩形,但也可以使用具有其他形状的横截面。在一些示例中,边缘环由选自由硅(Si)、碳化硅(SiC)和二氧化硅(SiO₂)组成的组中的材料制成。虽然本文公开了特定的边缘环材料,但是可以使用其他材料。

[0079] 边缘环80的第一环形部分82包括金刚石涂层90。在一些示例中,使用化学气相沉积(CVD)来沉积金刚石涂层。在一些实例中,金刚石涂层具有1μm至1mm的厚度。在其它实例中,金刚石涂层具有100μm至1mm的厚度。在其它实例中,金刚石涂层具有250μm至1mm的厚度。在一些实例中,sp3键的纯度大于90%。在其他实施例中,sp3键的纯度大于95%。在其他实施例中,sp3键的纯度大于99%。在其他实施例中,sp3键的纯度大于99.5%(例如>99.85%)。

[0080] 尽管金刚石涂层90示出为在第一环形部分82的面向等离子体的表面上,但是金刚石涂层90也可以沉积在第一环形部分82、第二环形部分84和第三环形部分86的面向等离子体的表面上或整个外表面上。

[0081] 在使用期间,等离子体42被引导到衬底33以蚀刻衬底33的暴露部分。边缘环80被布置成帮助使等离子体成形,使得能发生衬底33的均匀蚀刻。

[0082] 虽然本文描述为应用于边缘环80,但是本公开的涂层可以应用于衬底处理系统的其它部件(例如,在其中执行等离子体蚀刻和/或沉积工艺的衬底处理室的部件)。仅作为示例,本公开的涂层可以应用于包括但不限于边缘环、窗(例如RF窗,电介质窗等)、喷射器、衬里、室壁和基座的各种部件/基座(例如,卡盘,例如静电卡盘)。

[0083] 现在参考图4,示出了用于使用RF等离子体执行蚀刻的衬底处理系统100的示例。示出了可以用如上所述的金刚石涂层(在图4中由“d”表示)涂覆的衬底处理系统100中的各种部件的示例。衬底处理系统100包括封闭衬底处理系统100的其它部件并且包含RF等离子体的处理室102。在一些示例中,处理室102的内壁表面涂覆有金刚石涂层d。衬底处理系统100包括上电极104和包括下电极107的基座106。在一些示例中,上电极涂覆有金刚石涂层d。在一些示例中,基座106的一个或多个表面涂覆有金刚石涂层d。边缘环103由基座106支撑并且布置在衬底108周围。在一些示例中,边缘环103涂覆有金刚石涂层d。在操作期间,衬底108在上电极104和下电极107之间布置在基座106上。

[0084] 仅作为示例,上电极104可以包括引入和分配工艺气体的喷头109。喷头109可以包括杆部,杆部包括连接到处理室的顶表面的一端。基部部分通常是圆柱形的并且在与处理室的顶表面间隔开的位置处从杆部分的相对端径向向外延伸。喷头的基部的面向衬底的表面或面板包括多个孔,处理气体或净化气体通过所述多个孔流动。或者,上电极104可以包括导电板,并且处理气体可以以另一种方式引入。下电极107可以布置在非导电基座中。或者,基座106可包括静电卡盘,该静电卡盘包括用作下电极107的导电板。

[0085] RF产生系统110产生RF电压并将其输出到上电极104和下电极107中的一个。上电极104和下电极107中的另一个可以是DC接地、AC接地或浮动。仅作为示例,RF产生系统110可以包括RF电压产生器111,其产生由匹配和分配网络112馈送到上电极104或下电极107的

RF电压。在其他示例中,等离子体可以是感应地或远程地产生。

[0086] 气体输送系统130包括一个或多个气体源132-1、132-2、...和132-N(统称为气体源132),其中N是大于零的整数。气体源供应一种或多种前体及其混合物。气体源还可以供应吹扫气体。也可以使用气化前体。气体源132通过阀134-1、134-2、...和134-N(统称为阀134)和质量流量控制器136-1、136-2、...和136-N(统称为质量流量控制器)连接到歧管140。歧管140的输出被馈送到处理室102。仅作为示例,歧管140的输出被馈送到喷头109。

[0087] 加热器142可以连接到布置在基座106中的加热器线圈(未示出)。加热器142可以用于控制基座106和衬底108的温度。阀150和泵152可以是用于从处理室102排出反应物。控制器160可以用于控制衬底处理系统100的部件。

[0088] 现在参考图5,示出了根据本公开的衬底处理系统210的示例。衬底处理系统210中的各种部件可以涂覆有如上所述的金刚石涂层d。衬底处理系统210包括连接到与TCP线圈216连接的变压器耦合电容性调谐(TCCT)电路214的RF源212。TCCT电路214通常包括一个或多个固定或可变电容器215。例如,在Long等人的共同转让的美国公开No.2013/0135058中示出和描述了TCCT电路214的一个示例,该专利文件通过引用整体并入本文。TCP线圈216可以包括一对线圈或内部线圈对和外部线圈对。

[0089] TCP线圈216邻近电介质窗224布置。在一些示例中,电介质窗224的一个或多个表面涂覆有金刚石涂层。电介质窗224沿着处理室228的一侧布置。在一些示例中,处理室228的内壁表面涂覆有金刚石涂层d。处理室228还包括支撑衬底234的基座232。在一些示例中,基座232的一个或多个表面涂覆有金刚石涂层d。在一些示例中,基座232包括涂覆有如上所述的金刚石涂层的边缘环(未示出)。基座232可以包括静电卡盘、机械卡盘或其他类型的卡盘。在处理室228内部产生等离子体240。等离子体240蚀刻衬底234的暴露表面。RF源250和偏置匹配电路252可用于在操作期间使基座232偏置。

[0090] 气体输送系统256可用于向处理室228供应气体混合物。气体输送系统256可包括处理气体源257、计量系统258(例如阀和质量流量控制器)和歧管259。加热器264可用于将基座232加热到预定温度。排气系统265包括阀266和泵267,以通过清洗或抽排从处理室228中移除反应物。

[0091] 控制器254可以用于控制蚀刻工艺。控制器254监测系统参数并控制输送气体混合物、激励、维持和熄灭等离子体、去除反应物、供应冷却气体等。

[0092] 现在参考图6,示出了根据本公开的用于蚀刻或灰化衬底的衬底处理室300。衬底处理室300中的各种部件可以用如上所述的金刚石涂层d涂覆。虽然示出和描述了特定类型的衬底处理室,但是本文所述的改进可以应用于各种其它衬底处理室。

[0093] 衬底处理室300包括下室区域302和上室区域304。下室区域302由室侧壁表面308、室底表面310和气体分配装置314的下表面限定。在一些示例中,气体分配装置314的一个或多个表面涂覆有金刚石涂层。

[0094] 上室区域304由气体分配装置314的上表面和上室区域304的内表面318限定。在一些实例中,上室和下室的内壁表面涂覆有金刚石涂层d。在一些示例中,上室区域304可以具有圆顶形状,但也可以使用其他形状。在一些示例中,上室区域304搁置在第一支撑件321上。在一些示例中,第一支撑件321具有环形形状。在一些实例中,第一支撑件321包括用于将工艺气体输送到上室区域304的一个或多个气体流动通道323,如下文将进一步描述。在

一些示例中,通过一个或多个气体流动通道323以相对于包括气体分配装置314的平面成锐角的方式向上方向输送工艺气体,但也可以使用其它角度/方向。在一些示例中,气体流动通道323围绕第一支撑件321均匀间隔开。

[0095] 第一支撑件321可以搁置在第二支撑件325上。在一些示例中,第一支撑件和第二支撑件涂覆有金刚石涂层。在一些示例中,第二支撑件具有环形形状。第二支撑件325限定用于将工艺气体输送到下室区域302的一个或多个气体流动通道327。在一些示例中,气体流动通道围绕第二支撑件325均匀间隔开。在一些示例中,气体分配装置314内的气体通孔331与气体流动通道327对准。在其他示例中,气体分配装置314具有较小的直径,并且不需要气体通孔331。在一些示例中,工艺气体通过一个或多个气体流动通道327以相对于包括气体分配装置314的平面成锐角的方式向下方朝向衬底输送,但可以使用其它角度/方向。

[0096] 在其它示例中,上室区域304是具有平坦顶表面的圆筒形,并且可以使用平坦的感应线圈。在其他示例中,单个室可以与位于喷头和基座之间的间隔物一起使用。

[0097] 基座322布置在下室区域302中。在一些示例中,基座322包括静电卡盘(ESC),但也可以使用其他类型的基座。在蚀刻期间,衬底326布置在基座322的上表面上。在一些示例中,基座的一个或多个表面涂覆有金刚石涂层。在一些示例中,衬底326的温度可以由加热板、具有流体通道的可选冷却板和一个或多个传感器(全部未示出)控制;但也可以使用任何其它合适的基座温度控制系统。

[0098] 在一些示例中,气体分配装置314包括喷头(例如,具有多个通孔329的板328)。多个通孔329从板328的上表面延伸到板328的下表面。在一些示例中,通孔329具有在0.4英寸至0.75英寸范围内的直径,并且喷头由诸如铝之类的导电材料或诸如具有由导电材料制成的嵌入电极的陶瓷之类的非导电材料制成。

[0099] 一个或多个感应线圈340布置在上室区域304的外部周围。当被激励时,一个或多个感应线圈340在上室区域304内部产生电磁场。气体喷射器342从气体输送系统350喷射一种或更多种气体混合物。在一些示例中,气体喷射器342包括沿向下方向引导气体的中心喷射位置和以相对于向下方向成一定角度喷射气体的一个或多个侧喷射位置。在一些示例中,气体喷射器342的暴露表面涂覆有金刚石涂层。在一些示例中,气体输送系统350以第一流速将气体混合物的第一部分输送到中心喷射位置,并以第二流速将气体混合物的第二部分输送到气体喷射器342的一个或多个侧喷射位置,在其它示例中,通过气体喷射器342输送不同的气体混合物。在一些示例中,气体输送系统350将调谐气体输送到气体流动通道323和327和/或处理室中的其它位置,这将在下面描述。在一些实例中,改变调谐气体以通过改变电离物质的容积的位置来调节蚀刻或灰化速率和/或选择性。

[0100] 等离子体发生器370可以用于产生输出到一个或多个感应线圈340的RF功率。等离子体在上室区域304中产生。在一些示例中,等离子体发生器370包括RF发生器372和匹配网络374。匹配网络374将RF发生器372的阻抗与一个或多个感应线圈340的阻抗匹配。在一些示例中,气体分配装置314连接到诸如地之类的参考电位。阀378和泵380可以用于控制下室区域302和上室区域304内部的压力,并且用于分别从下室区域302和上室区域304排出反应物。

[0101] 控制器376与气体输送系统350、阀378、泵380和/或等离子体发生器370连通,以控制工艺气体的流动、净化气体、RF等离子体和室压强。在一些示例中,通过一个或多个感应

线圈340在上室区域304内维持等离子体。使用气体喷射器342从室的顶部引入一种或多种气体混合物，并且使用可接地的气体分配装置314将等离子体限制在上室区域304。

[0102] 将等离子体限制在上室区域304中允许等离子体物质的体积复合和使期望的蚀刻剂物质能流出通过气体分配装置314。在一些实例中，没有RF偏置施加到衬底326上。结果，在衬底326上没有活性鞘，并且离子不以任何有限的能量撞击衬底。一些量的离子将通过气体分配装置314扩散出等离子体区域。然而，扩散的等离子体的量比位于上室区域304内的等离子体的量低一个数量级。等离子体中的大多数离子是在高压下通过体积复合而损失。气体分配装置314的上表面处的表面复合损失也降低气体分配装置314下方的离子密度。

[0103] 在其他示例中，提供RF偏置发生器384，并且其包括RF发生器386和匹配网络388。RF偏置可以用于在气体分配装置314和基座之间产生等离子体，并且用于在衬底326上产生偏置以吸引离子。控制器376可以用于控制RF偏置。

[0104] 前面的描述本质上仅仅是说明性的，并且绝不旨在限制本公开、其应用或用途。本公开的广泛教导可以以各种形式实现。因此，尽管本公开包括特定示例，但本公开的真实范围不应当如此限制，因为在研究附图、说明书和所附权利要求时，其他修改将变得显而易见。应当理解，在不改变本公开的原理的情况下，方法中的一个或多个步骤可以以不同的顺序(或同时地)执行。此外，虽然每个实施方式在上面被描述为具有某些特征，但是相对于本公开的任何实施方式描述的那些特征中的任何一个或多个可以在任何其它实施方式中实现和/或与任何其它实施方式的特征组合，即使该组合没有明确描述也如此。换句话说，所描述的实施方式不是相互排斥的，并且一个或多个实施方式彼此的排列保持在本公开的范围内。

[0105] 元件之间(例如，模块，电路元件，半导体层等之间)的空间和功能关系使用包括“连接”、“接合”、“联接”、“相邻”、“邻近”、“在...上”、“上方”、“下方”和“设置”之类的各种术语进行描述。当在上述公开中描述第一和第二元件之间的关系时，除非明确地描述为“直接”，否则这种关系可以是其中没有其他中间元件存在于所述第一和第二元件之间的直接的关系，但也可以是其中一个或多个中间元件(或者在空间上或功能上)存在于所述第一和第二元件之间的间接的关系。如本文所使用的，短语A、B和C中的至少一个应该被解释为指使用非排他性的逻辑或(OR)的逻辑(A或B或C)，且不应该被解释为指“A中的至少一个，B中的至少一个，和C中的至少一个”。

[0106] 在一些实施方案中，控制器是系统的一部分，该系统的一部分可以是上述实施方式的一部分。这样的系统可以包括半导体处理设备，半导体处理设备包括一个或多个加工工具、一个或多个室、用于处理的一个或多个平台、和/或特定的处理部件(晶片基座、气体流动系统等)。这些系统可与电子器件集成，以便在半导体晶片或衬底的处理之前、期间或之后控制这些系统的操作。电子器件可以被称为“控制器”，其可以控制一个或多个系统的各种组件或子部分。根据处理要求和/或系统的类型，控制器可以被编程，以控制本发明所公开的工艺中的任何一些，包括控制处理气体的输送、温度的设置(例如，加热和/或冷却)、压力的设置、真空的设置、功率的设置、射频(RF)产生器的设置、RF匹配电路的设置、频率的设置，流率的设置、流体输送的设置、位置和操作的设置、晶片的进出工具和其他输送工具和/或连接到特定系统的或与特定系统接口的装载锁的传送。

[0107] 从广义上讲，控制器可以被定义为接收指令、发出指令、控制操作、使能清洁操作、

使能终点测量等的具有各种集成电路、逻辑、存储器、和/或软件的电子器件。该集成电路可以包括固件形式的存储程序指令的芯片、数字信号处理器 (DSP)、定义为专用集成电路 (ASIC) 的芯片和/或执行程序指令 (例如, 软件) 的一个或多个微处理器或微控制器。程序指令可以是与各种单个的设置 (或程序文件) 形式的控制器通信的指令, 该设置定义在半导体晶片上或用于半导体晶片或向系统进行特定处理的操作参数。在一些实施方式中, 所述操作参数可以是由工艺工程师定义的以完成晶片的一个或多个 (种) 层、材料、金属、氧化物、硅、二氧化硅、表面、电路和/或管芯的制造过程中的一一个或多个处理步骤的配方的一部分。

[0108] 在一些实施方案中, 控制器可以是与系统集成、耦接或者说是通过网络连接系统或它们的组合的计算机的一部分或者与该计算机耦接。例如, 控制器可以在“云端”或者是晶片厂 (fab) 主机系统的全部或一部分, 它们可以允许远程访问晶片处理。计算机可以启用对系统的远程访问以监测制造操作的当前处理, 检查过去的制造操作的历史, 检查多个制造操作的趋势或性能标准, 以改变当前处理的参数, 设置处理步骤以跟随当前的处理或者开始新的工艺。在一些实例中, 远程计算机 (例如, 服务器) 可以通过网络给系统提供工艺配方, 网络可以包括本地网络或互联网。远程计算机可以包括允许输入或编程参数和/或设置的用户界面, 这些输入或编程参数和/或设置然后从远程计算机传送到系统。在一些实例中, 控制器接收数据形式的指令, 这些指令指明在一个或多个操作期间将要执行的每个处理步骤的参数。应当理解, 这些参数可以针对将要执行的工艺类型以及工具类型, 控制器被配置成连接或控制该工具类型。因此, 如上所述, 控制器可以例如通过包括一个或多个分立的控制器而分布, 这些分立的控制器通过网络连接在一起并且朝着共同的目标 (例如, 本发明所述的工艺和控制) 工作。用于这些目的的分布式控制器的实例可以是与一个或多个远程集成电路 (例如, 在平台水平或作为远程计算机的一部分) 通信的室内的一个或多个集成电路, 它们结合以控制室内工艺。

[0109] 示例的系统可以包括但不限于, 等离子体蚀刻室或模块、沉积室或模块、旋转冲洗室或模块、金属电镀室或模块、清洁室或模块、倒角边缘蚀刻室或模块、物理气相沉积 (PVD) 室或模块、化学气相沉积 (CVD) 室或模块、原子层沉积 (ALD) 室或模块、原子层蚀刻 (ALE) 室或模块、离子注入室或模块、轨道室或模块、以及在半导体晶片的制备和/或制造中可以关联上或使用的任何其他的半导体处理系统。

[0110] 如上所述, 根据工具将要执行的一个或多个工艺步骤, 控制器可以与一个或多个其他的工具电路或模块、其他工具组件、组合工具、其他工具界面、相邻的工具、邻接工具、位于整个工厂中的工具、主机、另一个控制器、或者在将晶片的容器往来于半导体制造工厂中的工具位置和/或装载口搬运的材料搬运中使用的工具通信。

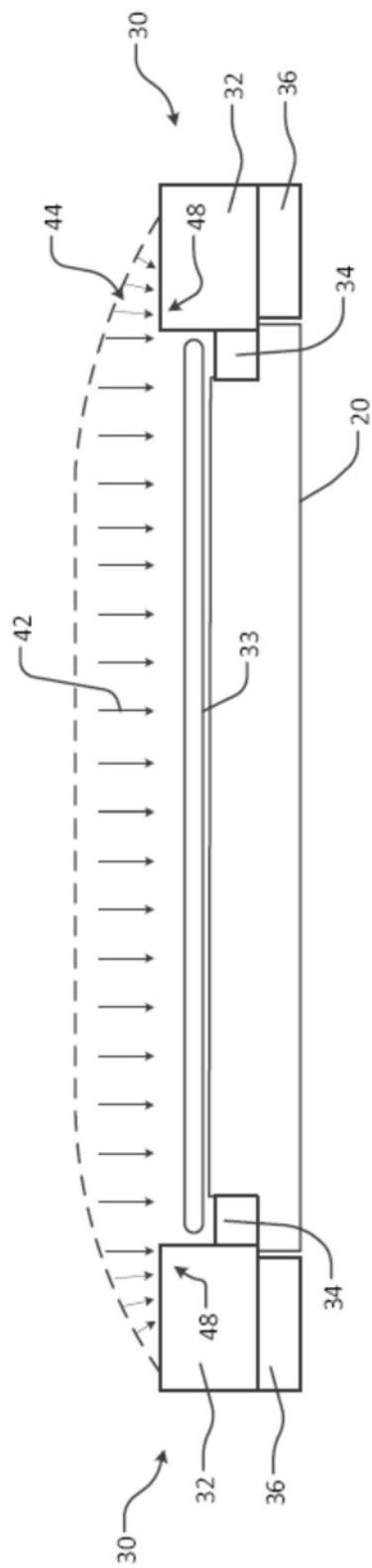


图1

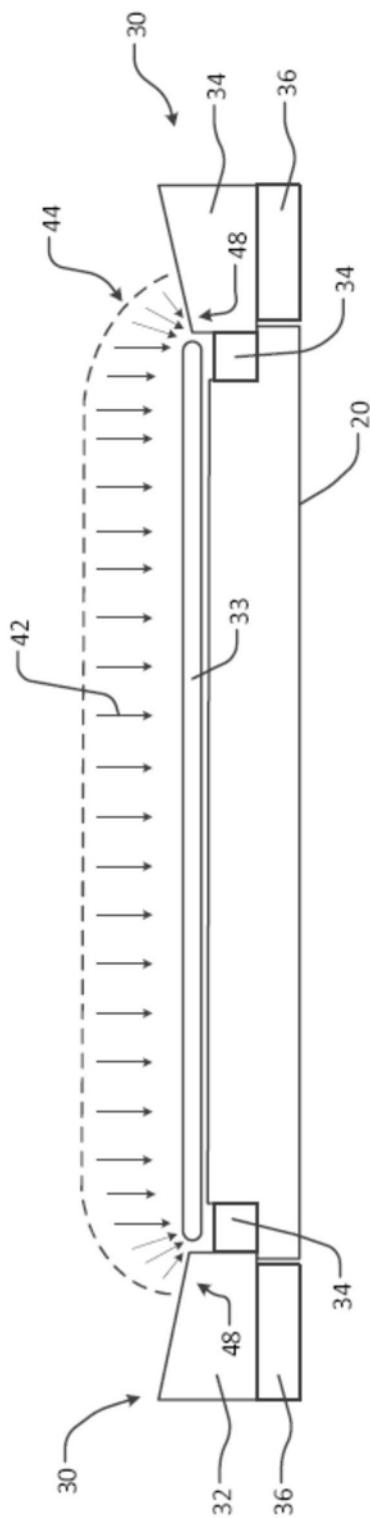


图2

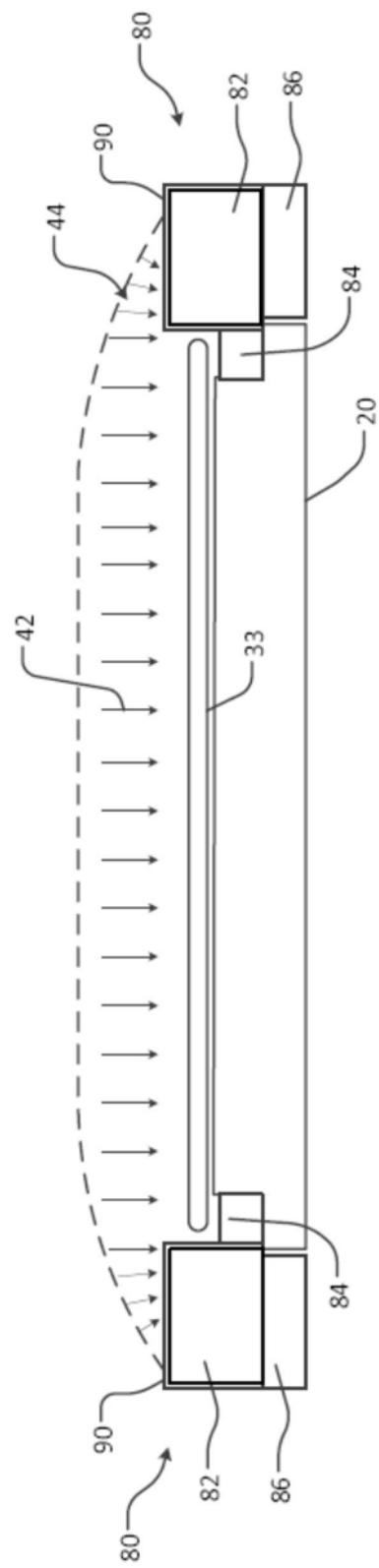


图3

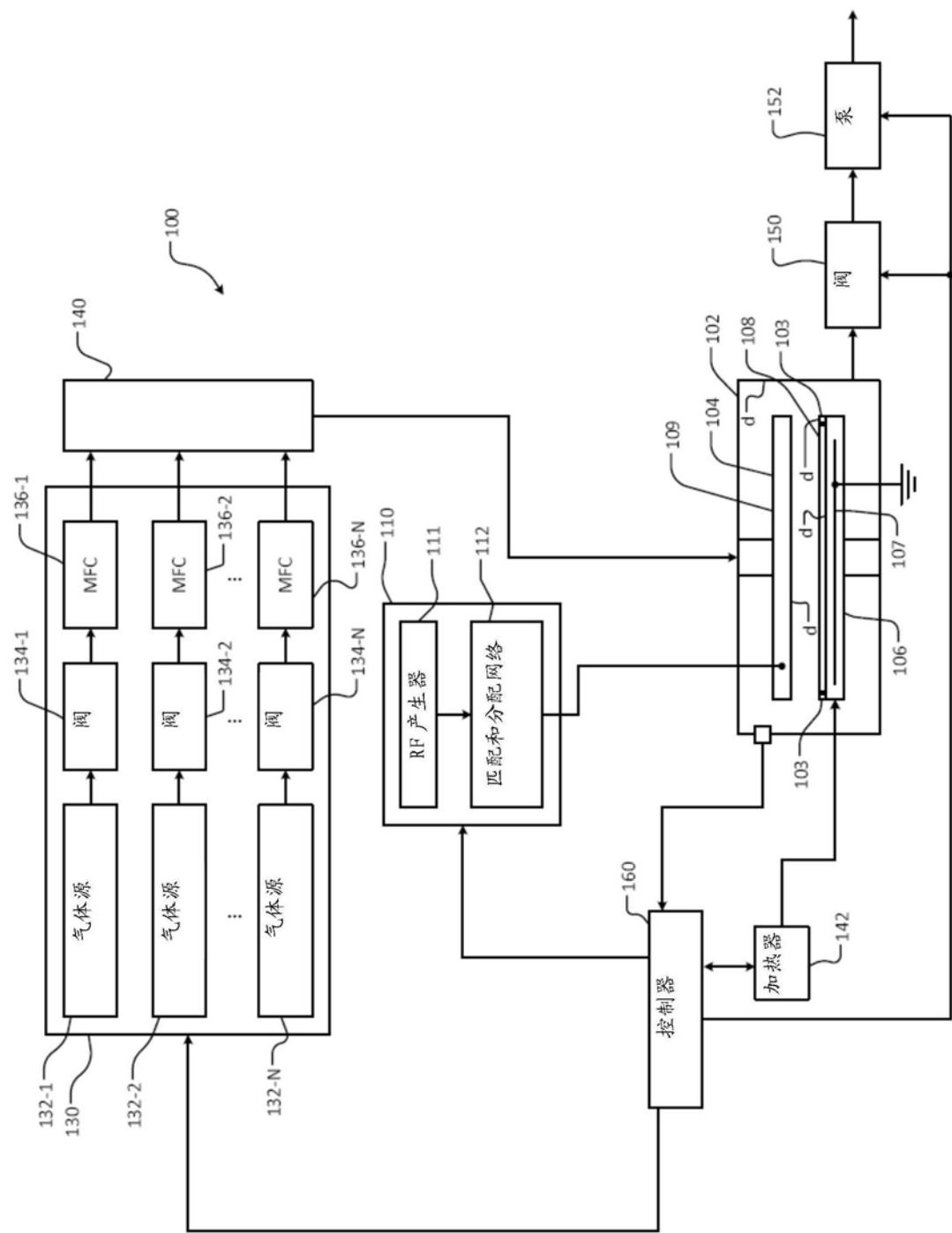


图4

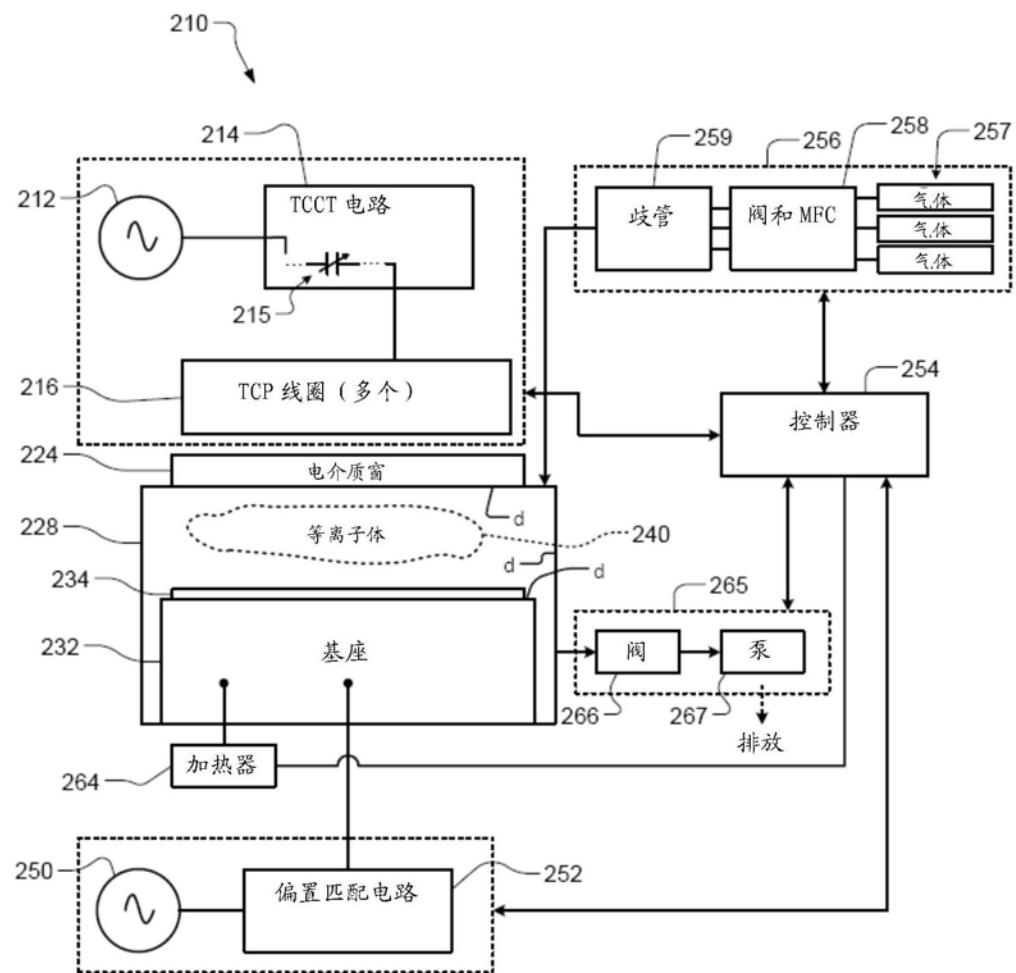


图5

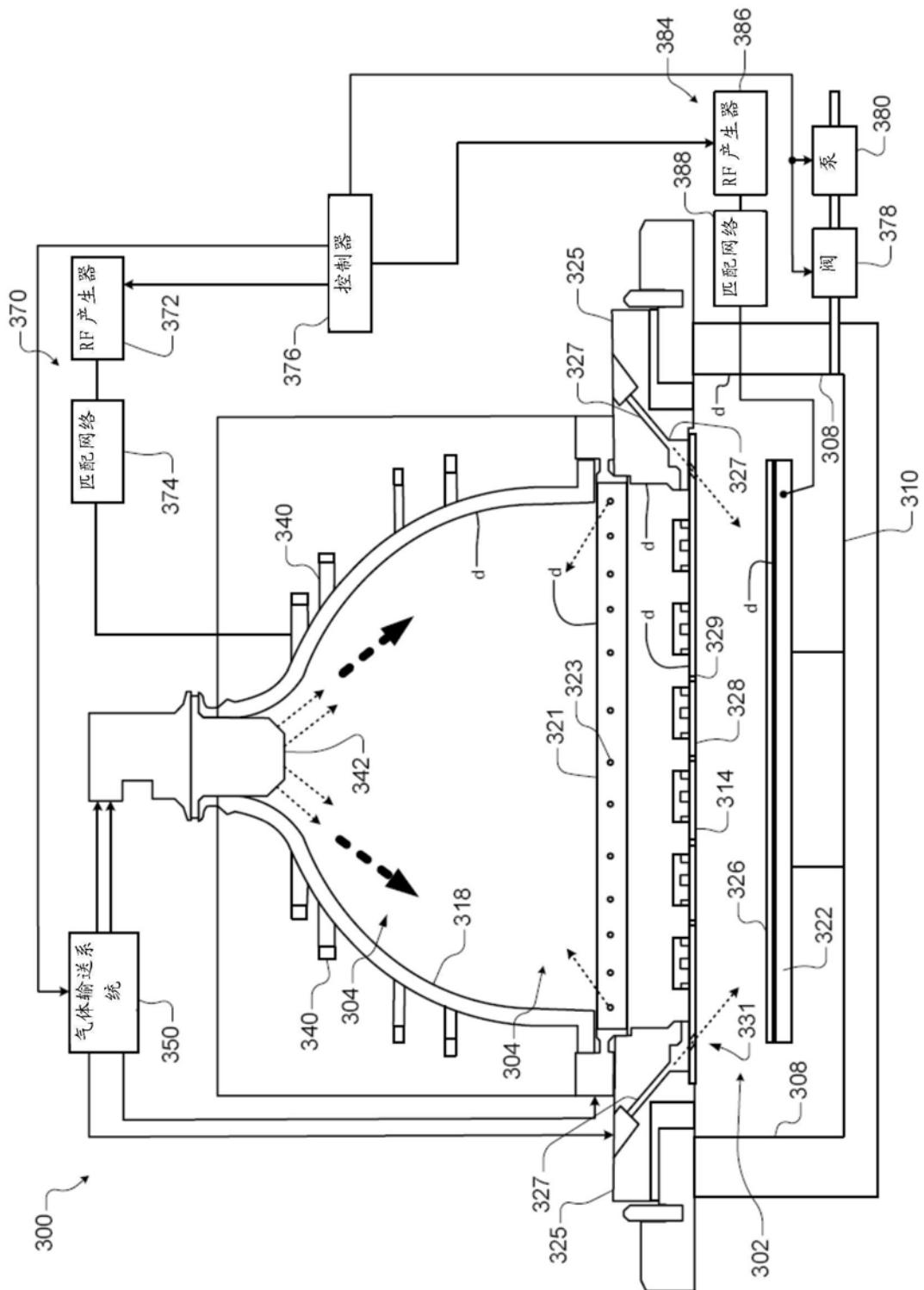


图6