

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成23年1月13日(2011.1.13)

【公開番号】特開2008-181634(P2008-181634A)

【公開日】平成20年8月7日(2008.8.7)

【年通号数】公開・登録公報2008-031

【出願番号】特願2007-320679(P2007-320679)

【国際特許分類】

G 1 1 C 29/04 (2006.01)

H 0 1 L 27/11 (2006.01)

H 0 1 L 21/8244 (2006.01)

G 1 1 C 11/413 (2006.01)

H 0 1 L 29/786 (2006.01)

【F I】

G 1 1 C 29/00 6 0 3 Z

H 0 1 L 27/10 3 8 1

G 1 1 C 11/34 3 4 1 C

G 1 1 C 11/34 3 3 5 B

H 0 1 L 29/78 6 1 3 B

H 0 1 L 29/78 6 1 3 Z

【手続補正書】

【提出日】平成22年11月19日(2010.11.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリセルと、予備メモリセルとを有するメモリセルアレイと、
前記メモリセル及び前記予備メモリセルに接続されたデコーダと、
前記デコーダと接続されたデータ保持回路と、
前記データ保持回路に電力を供給するバッテリーとを有し、
前記データ保持回路からの出力に応じて前記予備メモリセルが動作し、
前記メモリセル、前記予備メモリセル、及び前記データ保持回路に含まれる素子は、同一の基板上に設けられていることを特徴とする半導体装置。

【請求項2】

メモリセルと、予備メモリセルとを有するメモリセルアレイと、
ワード線を介して前記メモリセルと接続され、予備メモリワード線を介して前記予備メモリセルと接続されたデコーダと、
ビット線を介して前記メモリセル及び前記予備メモリセルと接続された読み書き回路と、

前記デコーダと接続されたデータ保持回路と、
前記データ保持回路に電力を供給するバッテリーとを有し、
前記データ保持回路からの出力に応じて前記予備メモリセルが動作し、
前記メモリセル、前記予備メモリセル、及び前記データ保持回路に含まれる素子は、同一の基板上に設けられていることを特徴とする半導体装置。

【請求項3】

請求項 1 又は請求項 2 において、

前記バッテリーは、アンテナ回路と、蓄電回路とを有し、前記アンテナ回路を介して外部から無線で受信した電力を前記蓄電回路に充電することを特徴とする半導体装置。

【請求項 4】

請求項 3 において、

前記蓄電回路は、リチウム電池、ニッケル水素電池又は電気二重層コンデンサーを有することを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至 4 のいずれか一において、

前記メモリセル及び前記予備メモリセルは、SRAMであることを特徴とする半導体装置。