

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年9月24日(2009.9.24)

【公開番号】特開2008-60446(P2008-60446A)

【公開日】平成20年3月13日(2008.3.13)

【年通号数】公開・登録公報2008-010

【出願番号】特願2006-237389(P2006-237389)

【国際特許分類】

H 01 L 21/822 (2006.01)

H 01 L 27/04 (2006.01)

【F I】

H 01 L 27/04 P

【手続補正書】

【提出日】平成21年8月12日(2009.8.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に導電性部材を配置する工程と、

前記導電性部材の上に薄膜抵抗体を設ける工程と、

前記薄膜抵抗体の上に絶縁膜を設ける工程と、

前記薄膜抵抗体と前記絶縁膜上に設けられる金属配線とを接続するための接続孔を、前記導電性部材の配置された上方領域の前記絶縁膜に設ける工程とを備え、

前記接続孔の底部が前記薄膜抵抗体を突き抜けても、前記導電性部材で止まるように、
前記絶縁膜をドライエッチングすることによって前記接続孔を設けることを特徴とする半導体装置の製造方法。

【請求項2】

導電性部材の少なくとも薄膜抵抗体と接触する部分の側面に順テープを設ける工程、
または、前記薄膜抵抗体と接触する部分の側面にサイドウォールを形成する工程
を備えることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

導電性部材の側面に順テープを設ける工程が、イオンスパッタ、及び／または、反応性イオンエッチングによりテープを形成することを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】

導電性部材の側面にサイドウォールを形成する工程が、犠牲膜の堆積とそのエッチバックによりサイドウォールを形成することを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項5】

薄膜抵抗体と、該薄膜抵抗体の上に設けられる絶縁膜層を介して配される金属配線とを接続するための接続孔が形成される領域における前記薄膜抵抗体の下部に、薄膜抵抗体と電気的に導通された導電性部材が配置され、

前記接続孔の底部が前記薄膜抵抗体に到達、または、これを貫通して前記導電性部材に到達して設けられていることを特徴とする半導体装置。

【請求項6】

導電性部材の少なくとも薄膜抵抗体と接触する部分の側面に順テーオーが形成、または、前記薄膜抵抗体と接触する部分の側面にサイドウォールが形成されていることを特徴とする請求項 5 に記載の半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

上記目的を達成するために、本発明に係る半導体集積回路は以下のような特徴を有する。

[1] 基板上に導電性部材を配置する工程と、前記導電性部材の上に薄膜抵抗体を設ける工程と、前記薄膜抵抗体の上に絶縁膜を設ける工程と、前記薄膜抵抗体と前記絶縁膜上に設けられる金属配線とを接続するための接続孔を、前記導電性部材の配置された上方領域の前記絶縁膜に設ける工程とを備え、前記接続孔の底部が前記薄膜抵抗体を突き抜けても、前記導電性部材で止まるように、前記絶縁膜をドライエッチングすることによって前記接続孔を設けることを特徴とする半導体装置の製造方法。

[2] 上記[1]において、導電性部材の少なくとも薄膜抵抗体と接触する部分の側面に順テーオーを設ける工程、または、前記薄膜抵抗体と接触する部分の側面にサイドウォールを形成する工程を備えることを特徴とする半導体装置の製造方法。

[3] 上記[2]において、導電性部材の側面に順テーオーを設ける工程が、イオンスパッタ、及び／または、反応性イオンエッチングによりテーオーを形成することを特徴とする半導体装置の製造方法。

[4] 上記[2]において、導電性部材の側面にサイドウォールを形成する工程が、犠牲膜の堆積とそのエッチバックによりサイドウォールを形成することを特徴とする半導体装置の製造方法。

[5] 薄膜抵抗体と、該薄膜抵抗体の上に設けられる絶縁膜層を介して配される金属配線とを接続するための接続孔が形成される領域における前記薄膜抵抗体の下部に、薄膜抵抗体と電気的に導通された導電性部材が配置され、前記接続孔の底部が前記薄膜抵抗体に到達、または、これを貫通して前記導電性部材に到達して設けられていることを特徴とする半導体装置。

[6] 上記[5]において、導電性部材の少なくとも薄膜抵抗体と接触する部分の側面に順テーオーが形成、または、前記薄膜抵抗体と接触する部分の側面にサイドウォールが形成されていることを特徴とする半導体装置。