

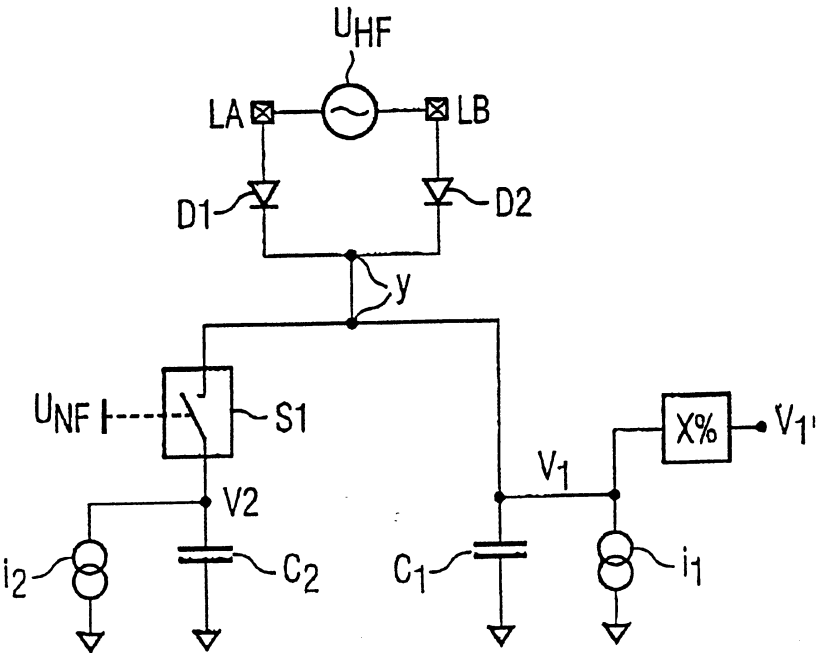


圖 1

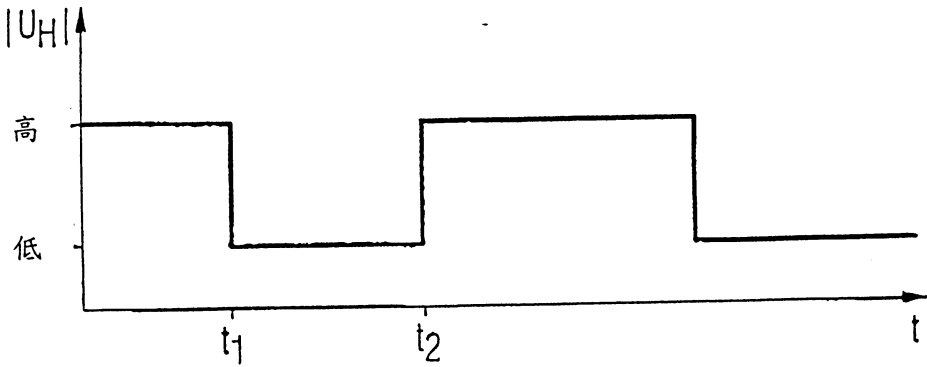


圖 2

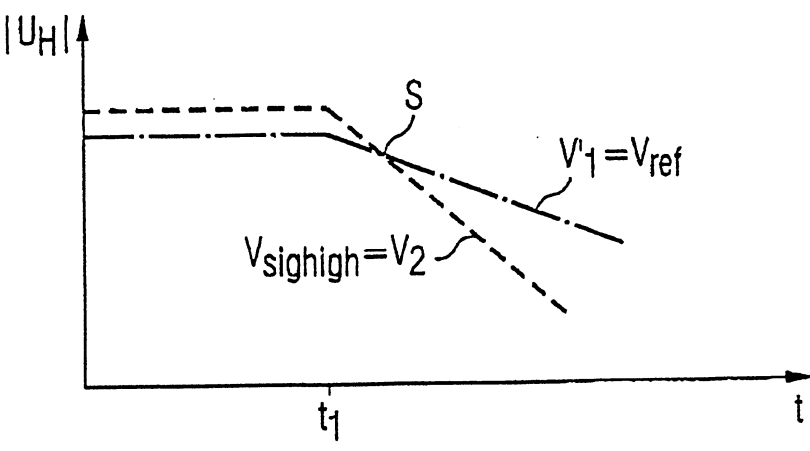


圖 3

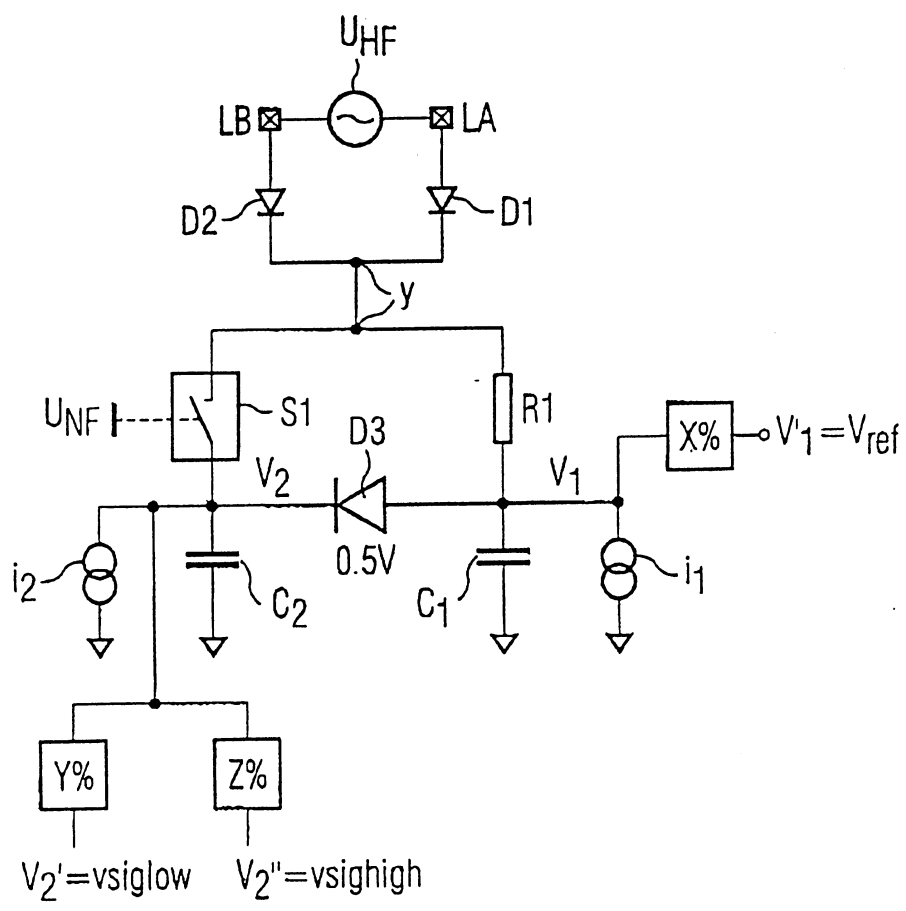


圖 4

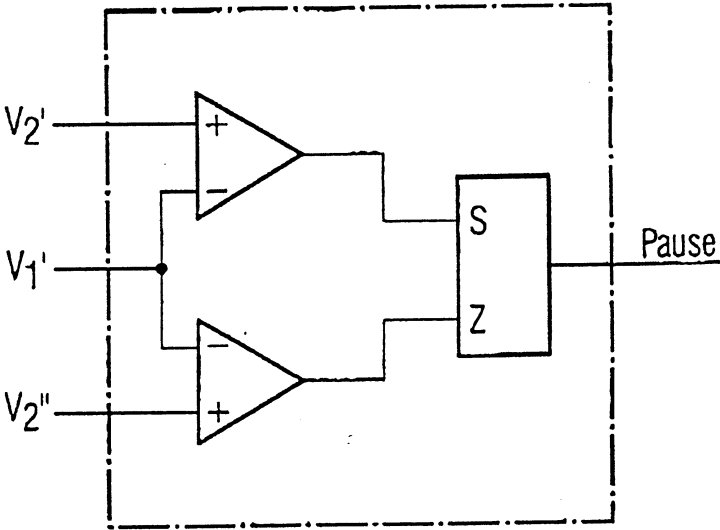


圖 5

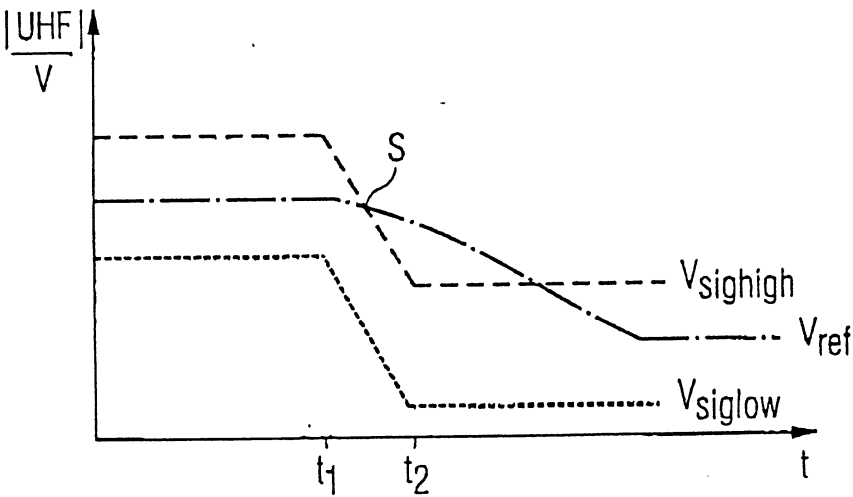
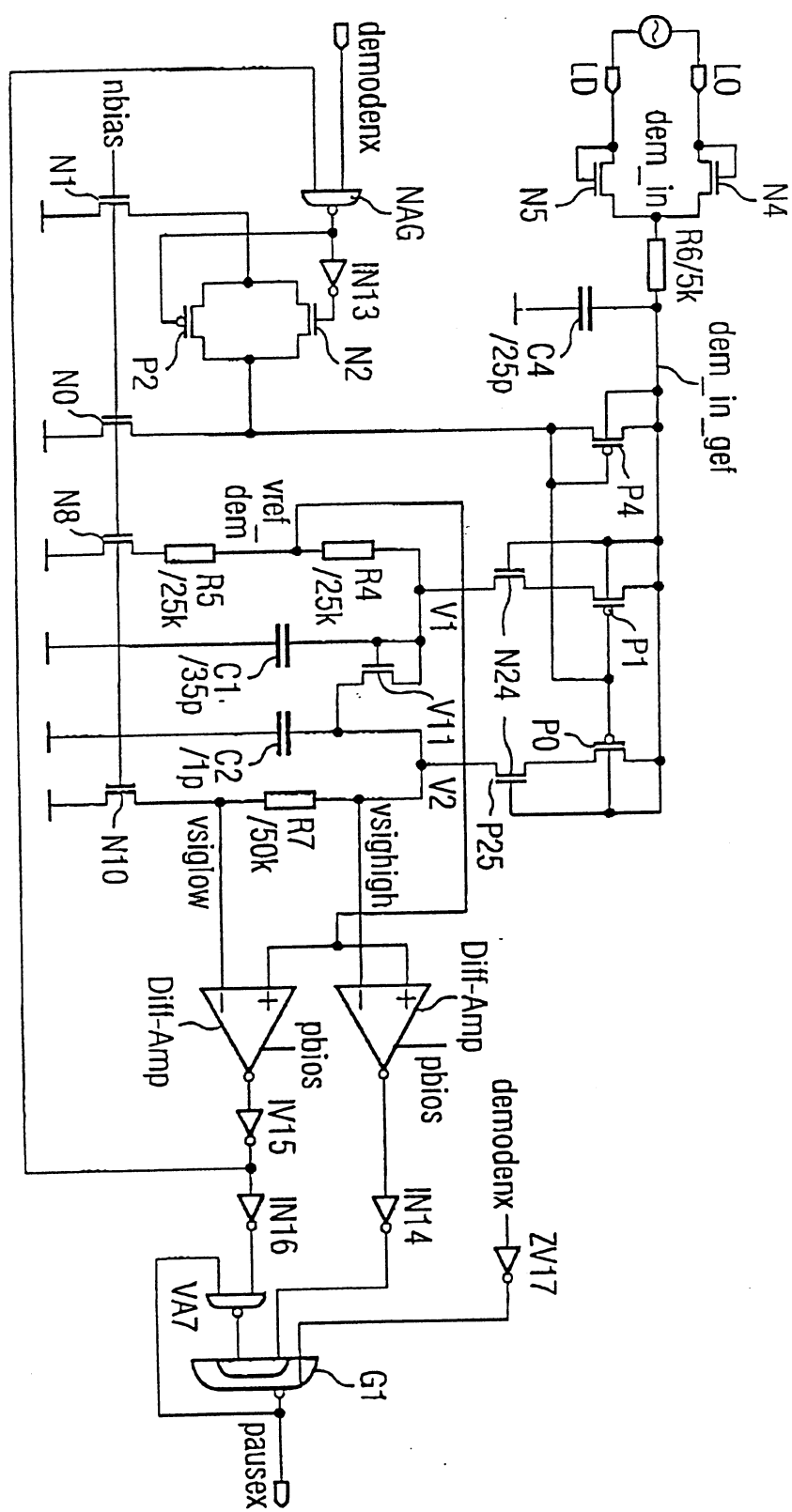


圖 6



7

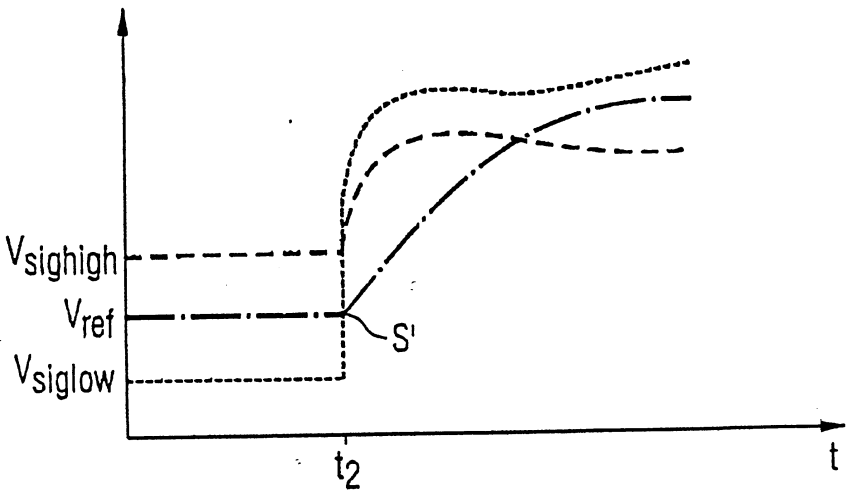


圖 8

9.26

公告本

申請日期	91.3.6
案 號	091104119
類 別	H4L 27/06

A4

C4

中文說明書替換本(92年9月)

(以上各欄由本局填註)

569576

發 明 專 利 說 明 書
~~新 型~~

一、發明 — 新型 名稱	中 文	藉由低位準及高位準之間幅交變(ASK)調變電壓的解調電路配置
	英 文	CIRCUIT ARRANGEMENT FOR DEMODULATING A VOLTAGE WHICH IS (ASK) MODULATED BY ALTERNATION OF THE AMPLITUDE BETWEEN A LOW LEVEL AND A HIGH LEVEL
二、發明 — 創作 人	姓 名	1.馬利歐 庫尼克 MARIO KUPNIK 2.吉哈德 梅爾契 GEBHARD MELCHER
	國 籍	1. 2. 皆奧地利 AUSTRIA
	住、居所	1.奧地利里奧本市克普利街63號 KERPELYSTR. 63, A-8700 LEOBEN, AUSTRIA 2.奧地利維尼珍市韋恩柏維格路6號 WEINBERGWEG 6, A-8045 WEINITZEN, AUSTRIA
三、申請人	姓 名 (名 稱)	德商億恒科技公司 INFINEON TECHNOLOGIES AG
	國 籍	德國 GERMANY
	住、居所 (事務所)	德國慕尼黑市馬汀街53號 ST.-MARTIN-STR. 53, 81669 MÜNCHEN, GERMANY
	代 表 人 名 姓	1.彼得 季里茲 PETER ZEDLITZ 2.H. 舒伯特 H. SCHUBERT

修正
年 月 日
補充

申請日期	
案 號	
類 別	

A4

C4

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	
	英 文	
二、發明人 創作	姓 名	3.托比亞斯 史雷格 TOBIAS SCHLAGER 4.華特 卡爾格 WALTER KARGL 5.恩斯特 紐賀德 ERNST NEUHOLD 3.-5. 皆奧地利 AUSTRIA
	國 籍	3.奧地利坎柏格市米爾何芬街12號 MEIERHÖFENSTR. 12, A-8062 KUMBERG, AUSTRIA
三、申請人	住、居所	4.奧地利葛瑞茲市海克荷蓋斯路5號 HACKHERGASSE 5, A-8020 GRAZ, AUSTRIA 5.奧地利葛瑞茲市安柏格路28號 DR. EMPERGERWEG 28, A-8052 GRAZ, AUSTRIA
	姓 名 (名 稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國 (地區)	申請專利，申請日期：	案號：	， ☐ 有 ☐ 無主張優先權
德國	2001年04月04日	10116874.8	☒ 有 ☐ 無 主張優先權
德國	2001年04月04日	10116747.4	☒ 有 ☐ 無 主張優先權

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝

訂

線

五、發明說明 (1)

一種電路配置用以將由低位準及高位準之間幅交變(ASK)所調變之電壓予以解調。

本發明關於一電路配置用以根據本發明申請專利範圍第1項之配置，將由低及高位準之間幅交變(ASK)所調變之電壓解調。

當使用無接觸晶片卡或相似物如"無接觸特徵"時，常使用"ASK調變"。此意即利用數位形式可用之資料，一高頻信號在低位準及高位準間交變，及將此高頻信號調變。

以同一方式，在數位資料之"是"與"否"，或"1"及"0"或"高"或"低"間作一區分，在高波幅與低波幅間作一區分。此情況下，此二調變型式ASK 100及ASK 10目前為標準，其中該ASK 100代表100%之位準差異，而ASK 10代表10%之位準差異。其他差異亦屬可能，本發明以下之敘述不限於此等二調變型式。

ASK調變之問題在於即使以此方式調變之信號之發送人及接收人間之距離變化，而發射之信號波幅不變，亦導致接收之波幅在距離改變時波幅亦改變。同理可應用於發送人與接收人間之干擾空間之差異。

使事態變壞，當使用經常返回"0"之信號時，即信號返回二進制"1"間之"0"，及信號不作不同長度之"0"及"1"順序者被調變及轉移。

本發明因此基於提供一解調電路之目的，該電路可靠的以極小之複雜性，在ASK調變作業期間識別二狀態間位準變化。

五、發明說明 (2)

本發明此一目的之達成係由申請專利範圍第1項之配置而完成。此特定電路之優點為，當比較二充電電壓時，識別調變位準之改變非常簡單。

本發明以下將參考圖式詳細說明，其中：

圖1為本發明電路配置之第一範例實施例，

圖2顯示ASK調變之信號之包封，

圖3顯示第一及第二充電電壓之說明性曲線，

圖4顯示第二個發明性實施例，

圖5顯示一評估電路之一例，

圖6顯示Vref之特性放電曲線，

圖7顯示實施本發明之電路設計，及

圖8顯示Vref之特性充電曲線。

圖1中之第一個範例實施例時，一高頻輸入電壓UHF加至解調電路之輸入，該輸入由二輸入連接LA及LB表示。圖2顯示高頻輸入電壓在時間上之波幅值包封。可自圖中見到，其在高波幅位準以"高"表之，及低波幅位準以"低"表示之間交變。此整流之高頻輸入電壓UHF以整流之形式出現於節點Y上。此節點Y並聯連接有二充電電路，其被整流之高頻電壓所充電。

第一充電電路包含電容器C1及電流源i1，此二者自電壓節點V1為並聯。第二充電電路對應包含電容器C2及電流源i2，其自電流節點V2並聯。第二充電電路經充電開關S1連接至節點Y。開關S1係用低頻電壓UNF啟動，該低頻電壓係用以調變高頻AC電壓UHF。此舉係由一極簡單方式由二

五、發明說明 (3)

極體(未示出)完成。

電路工作之方式說明如下。當節點Y上之整流後高頻電壓UHF較充電電路之輸入節點V1及V2上之電壓為高時，開關S1為ON，電容器C1及C2充電至整流之高頻AC電壓UHF之值。同時，電容器C1及C2由電流源i1及i2放電，此二充電電路之時間常數為可加以選擇，以使其對高頻輸入電壓UHF之半週為高，俾充電電路之此二輸入節點V1及V2不致受到因高頻AC輸入電壓之零交叉而電壓顫動。

如圖2所示，高頻輸入電壓UHF之波幅欲為"高"位準，直到t1之前。在時間t1時，其改變為"低"位準。此一改變之結果使開關S1為OFF，第二充電電路及輸入節點V2自其餘電路除耦合。如第一及第二充電電路之時間常數加以選擇為不同，電容器C1及C2放電則不同。此舉可由電容器C1及C2之大小相同，電流源i1及i2則為不同強度而達成。合成之放電行為如圖3所示

自圖3可見，節點V2上之電壓較節點V1上電壓降低為大。自圖1可見，電壓V1再度由分壓器X%轉換為電壓V1'。由圖3可見，此舉使放電曲線V2及V1'交叉。交叉點S適於識別自"高"位準通過至"低"位準。一評估電路(未示出)可用以偵測此一交叉點。

圖4顯示一新穎解調電路之另一型式。此時，首先參考二電壓Y%及Z%，其將節點V2上電壓轉換為二不同電壓V2'，亦稱為"V低信號"，及V2''稱為"V高信號"。

圖4中電路之作業原則上與圖1所述之電路相同。此情況

五、發明說明 (4)

下，第二充電電路之時間常數需要較第一充電電路之時間常數為低許多，即電流源 i_2 放電電容器 C_2 較電容器 C_1 上之電流源 i_1 快許多。

如圖6清晰可見。信號 V 信號高及 V 信號低因此準確隨高頻輸入電壓自"高"至"低"位準改變。如圖3所述，並參考圖1，交叉點 S 產生在信號 V_{ref} 與對應電壓信號 V 信號高信號之間。

只要以電流源 i_2 方式之放電使電壓節點 V_2 上電壓降至一程度，即此電壓低於高頻輸入電壓 UHF 時，開關 S_1 再度為ON。意即電流源 i_2 額外經電阻器 R_1 將電容器 C_1 放電。此舉可由一事實識別，即圖6中 V_{ref} 之放電曲線自時間 t_2 以後變陡。如高頻電壓 UHF 現在自"低"位準變為"高"位準，充電電路中之電容器 C_1 及 C_2 再度充電，如圖8所示，交叉點 S' 產生在曲線 V_{ref} 與 V 信號低之間。

二極體 D_3 確保每一情況僅有一在 V_1 及 V_2 間之跨二極體 D_3 之電壓降之對應電壓差。因此，電壓在此二節點上成並聯載負，即使有大調變變動，如ASK 100，該處之高頻輸入電壓之波幅在"低"位準時接近0V。故可保證即使在大調變變動時，仍可證實在 V 信號高與 V_{ref} 間之準確交叉點。

圖5顯示一可能之評估電路供對應 V_1' 、 V_2' 之信號 V_{ref} ，及對應 V 信號低之 V_2'' 。此一事例中， V_1' 分別加至二差動放大器之負輸入， V 信號高及 V 信號低分別加至正輸入。差動放大器之輸出連接至RS觸發器如圖所示。RS觸發器輸出一對應"高"位準或"低"位準之信號。其他評估電路亦可理解。

圖7顯示電路中利用一般CMOS技術本發明之實施。此情

五、發明說明(5)

況下，輸入AC電壓亦加至輸入連接LO及LD。此技術中，在前實施例中之二極體D1及D2係利用電晶體N4、N5及N11所構成。

連接至整流器電路，有一低通輸入濾波器用以抑制載波頻率。

與前實施例中之充電電路成對比，備有一含p-溝道電晶體P1及P0之浮動電流鏡電路。此電流鏡電路將電容器C1及C2充電，一包含n-溝道電晶體N8及N10與一電流吸收器與其連接。電流鏡電路交付之充電電流與放電電流之比值，決定電器C1及C2之各充電時間常數。電阻器R4、R5及R7構成分壓器，如前範例實施例所述，該分壓器載負供應至視窗電路之信號vref_dem，V信號高及V信號低。

上述之二極體N24及N25在輸入電壓降低至低於V1或V2之電壓位準時，將電壓V1及V2除耦合。

二極體N11與前說明之二極體D3有相同功能。

作為較早實施例之一增加，當高度調變在輸出信號Pause_x上被識別時，一對應控制信號demod_{enx}加至閘極NA6上。此控制信號操作與電流鏡P4成串聯之二並聯電流吸收器N1及N0。電流鏡P4再與電流鏡電路P1及P0成並聯連接，結果，電容器之充電電流成倍數增加。此舉確保未降低之帶寬偵測，因為穩定狀態以加速方式恢復，即使調變有一大變動亦然。

信號Vrefdem，V信號高，V信號低與前一實施例之相同方式評估。

五、發明說明(6)

電路之設計參數可直接取自電路。

通常，本發明不受限於範例之設計。

參考符號表

V1	第一輸入節點
V2	第二輸入節點
C1	電容器
C2	電容器
I1	電流源
I2	電流源
D1	整流器電路
D2	整流器電路
Y	輸出節點
S1	除耦合裝置(開關)

四、中文發明摘要(發明之名稱: 藉由低位準及高位準之間幅交變(ASK)調變電壓的解調電路配置)

本發明提供一電路配置用以解調一電壓,其係由低位準及高位準之間幅交變所(ASK)調變。此情況下,第一及第二充電電路每一產生充電電壓(V1, V2),以一除耦合裝置(S1),在第二充電電路(C2, i2)之充電電壓(V2)與整流器電路(D1、D2)之輸入電壓(UHF)間為規定比值時,將第一充電電路(C1, i1)除耦合。

英文發明摘要(發明之名稱: CIRCUIT ARRANGEMENT FOR DEMODULATING A VOLTAGE WHICH IS (ASK) MODULATED BY ALTERNATION OF THE AMPLITUDE BETWEEN A LOW LEVEL AND A HIGH LEVEL)

The invention provides a circuit arrangement for demodulating a voltage which is (ASK) modulated by alternation of the amplitude between a low level and a high level. In this case, a first and a second charging circuit each produce a charging voltage (V1, V2), with a decoupling device (S1) decoupling the first charging circuit (C1, i1) when there is a prescribed ratio between the charging voltage (V2) of the second charging circuit (C2, i2) and an input voltage (UHF) for the rectifier circuit (D1, D2).

六、申請專利範圍

1. 一種用以解調一電壓之電路配置，該電壓係由低位準與高位準間之間幅調變之(ASK)調變，配置具有一整流器電路(D1，D2；N4，N5)，其為高頻輸入(LB，LA)之下游，第一充電電路(C1，i1；C1，P1)及第二充電電路(C2，i2，C2，i2，P2)，其並聯連接至整流器電路(D1，D2；N4，N5)之一輸出(Y)，其每一產生一充電電壓(V1，V2)，一除耦合裝置(S1；N24，N25)在充電電壓(V1，V2)與整流器電路(D1，D2；N4，N5)之輸入電壓(UHF)間為規定比值時，將充電電壓(V1，V2)除耦合，及一評估電路，其自充電電壓(V1，V2)之比值證實調變位準。
2. 如申請專利範圍第1項之電路配置，其中該充電電路有一浮動電流鏡電路(P1；P0)。
3. 如申請專利範圍第1項之電路配置，其中該至少一充電電路(C1，i1；C2，i2)之充電壓(V1)利用一電壓變壓器(X%)予以改變。
4. 如申請專利範圍第1或2項之電路配置，其中該第一及第二充電電路(C1，i1；C2，i2)在有一充電電壓(V1，V2)之預定值時，經二極體(D3；N11)彼此耦合。
5. 如申請專利範圍第1項之電路配置，其中在第二充電電路上之電壓被轉換為二不同電壓。
6. 如申請專利範圍第1項之電路配置，其中第一及第二充電電路有不同放電時間。
7. 如申請專利範圍第1項之電路配置，其中備有轉換裝置(NA6)，其將充電電流放大電路(P4，N1，N0，N2，P2)開啟自一規定調變度向上調變。