

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2020 年 6 月 4 日 (04.06.2020)



(10) 国际公布号  
**WO 2020/107590 A1**

(51) 国际专利分类号:  
**G09G 3/00** (2006.01)

园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(21) 国际申请号: PCT/CN2018/123177

(22) 国际申请日: 2018 年 12 月 24 日 (24.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:  
201811452652.3 2018 年 11 月 30 日 (30.11.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业

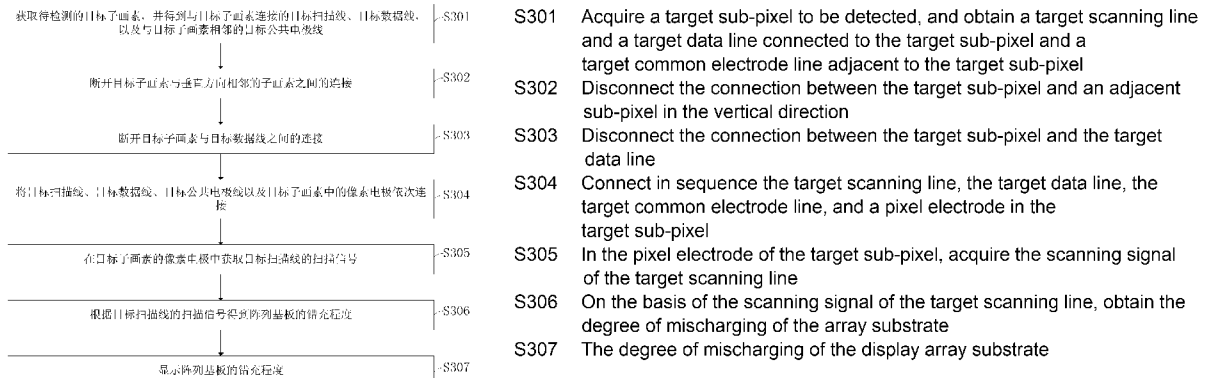
(72) 发明人: 杨艳娜(YANG, Yanna); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳中一专利商标事务所(SHENZHEN ZHONGYI PATENT AND TRADEMARK OFFICE); 中国广东省深圳市福田区深南中路 1014 号老特区报社四楼 (5 号信箱), Guangdong 518028 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) **Title:** MISCHARGING DETECTION METHOD, MISCHARGING DETECTION APPARATUS, AND DISPLAY APPARATUS

(54) 发明名称: 错充检测方法、错充检测装置及显示装置



(57) **Abstract:** A mischarging detection method, a mischarging detection apparatus (70), and a display apparatus (80), the mischarging detection method comprising: acquiring a target sub-pixel (40), and disconnecting the connection between the target sub-pixel (40) and an adjacent sub-pixel in the vertical direction; disconnecting the connection between the target sub-pixel (40) and a target data line (Dn); outputting a scanning signal on a target scanning line (Gm) to a pixel electrode (401) in the target sub-pixel (40) sequentially by means of the target data line (Dn) and a target common electrode line (Acom); in the pixel electrode (401) of the target sub-pixel (40), acquiring the scanning signal of the target scanning line (Gm); and, on the basis of the scanning signal of the target scanning line (Gm), obtaining the degree of mischarging of an array substrate (10).

(57) **摘要:** 一种错充检测方法、错充检测装置 (70) 及显示装置 (80), 其中, 该错充检测方法通过获取目标子画素 (40), 并且断开目标子画素 (40) 与垂直方向相邻的子画素之间的连接; 断开目标子画素 (40) 与目标数据线 (Dn) 之间的连接; 将目标扫描线 (Gm) 上的扫描信号依次通过目标数据线 (Dn)、目标公共电极线 (Acom) 输出至目标子画素 (40) 中的像素电极 (401); 在目标子画素 (40) 的像素电极 (401) 中获取目标扫描线 (Gm) 的扫描信号; 根据目标扫描线 (Gm) 的扫描信号得到阵列基板 (10) 的错充程度。

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

**(84)** 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

## 错充检测方法、错充检测装置及显示装置

本申请要求于 2018 年 11 月 30 日提交中国专利局，申请号为 2018114526523，发明名称为“错充检测方法及错充检测系统”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

### 技术领域

本申请涉及显示技术领域，尤其涉及一种错充检测方法、错充检测装置及显示装置。

### 背景技术

这里的陈述仅提供与本申请有关的背景信息，而不必然构成现有技术。伴随着人们视觉需求水平的逐步提升，大尺寸、高解析度显示面板在工业技术中得到越来越广泛的应用；而随着显示面板中的画面尺寸越大，则阵列基板中驱动走线就是越长，并且由于驱动走线包括依次连接的电容、电阻等电子元器件，在子画素的扫描驱动过程中，传统技术往往需要从驱动走线的两端同时接入驱动信号，以实现显示面板的双向扫描过程；由于驱动信号在驱动走线中传输时间以及功耗等各个方面存在较大的差异，因此在显示面板的双向扫描过程中，驱动信号从驱动走线的两端输入会存在一定的传输延迟，即显示面板的错充现象，由于驱动信号在驱动走线上所产生的传输延迟所导致的错充现象，将会极大地降低显示面板中画面显示质量，给用户的视觉体验带来不良的影响。

因此为了提高显示面板中的画面显示质量，技术人员需要及时地检测阵列基板的错充程度，以防止显示面板中的画面质量出现极大幅度的下降；但是由于传统技术中的检测装置一般体积较大，而阵列基板中驱动走线宽度极小，技术人员无法通过检测装置来获取驱动走线中的驱动信号，进而导致传统技术无法精确地检测出阵列基板的错充程度，阵列基板的错充现象会造成显示面板画面质量极差，用户视觉体验不佳。

### 申请内容

本申请的一个目的在于提供一种错充检测方法、错充检测装置及显示装置，包括但不限于解决示例性技术无法精确地检测出阵列基板的错充程度，阵列基板的错充现象将会造成显示面板中画面显示不良，用户的视觉体验较差，降低了显示面板的实用价值的问题。

本申请实施例采用的技术方案是：一种错充检测方法，其中，所述错充检测方法包括：获取待检测的目标子画素，并得到与所述目标子画素连接的目标扫描线、目标数据线，以及与所述目标子画素相邻的目标公共电极线；

断开所述目标子画素与垂直方向相邻的子画素之间的连接；

断开所述目标子画素与所述目标数据线之间的连接；

将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接；

在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号；

根据所述目标扫描线的扫描信号得到阵列基板的错充程度；

显示所述阵列基板的错充程度。

本申请的另一目的在于提供一种错充检测装置，其中，所述错充检测装置包括：

目标画素获取电路，获取待检测的目标子画素，并得到与所述目标子画素连接的目标扫描线、目标数据线，以及与所述目标子画素相邻的目标公共电极线；

第一切断电路，断开所述目标子画素与垂直方向相邻的子画素之间的连接；

第二切断电路，断开所述目标子画素与所述目标数据线之间的连接；

焊接电路，将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接；

信号获取电路，在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号；  
状态获取电路，根据所述目标扫描线的扫描信号得到阵列基板的错充程度；以及  
状态显示电路，显示所述阵列基板的错充程度。

5 本申请的再一目的在于提供一种显示装置，其中，包括存储器、处理器以及存储在所述存储器中并可在所述处理器上运行的计算机程序，其中，所述显示装置还包括显示面板，所述显示面板包括多个阵列分布的子画素，所述子画素由扫描线和数据线交叉限定，所述处理器执行所述计算机程序时实现如下错充检测方法的步骤：

其中，所述错充检测方法包括：

10 获取待检测的目标子画素，并得到与目标子画素连接的目标扫描线、目标数据线，以及与所述目标子画素相邻的目标公共电极线；

断开所述目标子画素与垂直方向相邻的子画素之间的连接；

断开所述目标子画素与所述目标数据线之间的连接；

将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接；

15 在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号；

根据所述目标扫描线的扫描信号得到阵列基板的错充程度；

显示所述阵列基板的错充程度。

本申请实施例提供的错充检测方法通过获取阵列基板中错充程度最大的待检测目标子画素，通过目标子画素中的扫描信号错充程度能够反应出显示面板整体的错充程度；将目标子画素与垂直方向上相邻的子画素断开，并且将目标子画素与相邻的数据线断开，以防止相邻的子画素以及数据线上的数据信号对目标子画素的检测过程造成干扰；将与子画素连接的扫描线上的扫描信号传输至子画素的像素电极，由于像素电极的面积较大，技术人员可在像素电极上准确地获取扫描线上的扫描信号，以实现对于目标子画素错充程度的精确检测；因此本申请将扫描线上的扫描信号引入到子画素中的像素电极，在像素电极上能够精确地获取扫描信号，根据该扫描信号能够对阵列基板的错充程度进行精确检测，提高显示面板中的画面质量，给用户带来良好的使用体验。

#### 附图说明

30 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例或示范性技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

图 1 是本申请实施例提供的一种阵列基板的整体结构示意图；

图 2 是本申请实施例提供的一种阵列基板的结构图；

图 3 是本申请实施例提供的一种错充检测方法的实现流程图；

35 图 4 是本申请实施例提供的一种目标子画素的结构示意图；

图 5 是本申请实施例提供的一种不同传输线路连接的具体操作流程；

图 6 是本申请实施例提供的一种根据扫描信号得到阵列基板错充程度的具体操作流程；

图 7 是本申请实施例提供的一种错充检测装置的结构图；

40 图 8 是本申请实施例提供的一种显示装置的结构图。

#### 具体实施方式

为了使本申请的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本申请进行进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本发明，并不用于限定本申请。

45 需说明的是，当电路被称为“固定于”或“设置于”另一个电路，它可以直接在另一个电路或者间接在该另一个电路。当一个电路被称为是“连接于”另一个电路，它可

以是直接或者间接连接至该另一个电路上。术语“上”、“下”、“左”、“右”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制，对于本领域的普通技术人员而言，可以根据具体情况理解上述术语的具体含义。

5 术语“第一”、“第二”仅用于便于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明技术特征的数量。“多个”的含义是两个或两个以上，除非另有明确具体的限定。

为了说明本申请所述的技术方案，以下结合具体附图及实施例进行详细说明。

根据本领域中显示面板的组成结构，显示面板通常包括：阵列基板、彩色滤光片基板以及分布在阵列基板和彩色滤光片基板之间的液晶分子层，其中阵列基板作为显示面板的核心组成部件，阵列基板的工作状态对于显示面板中画面显示质量具有极为重要的作用。

10

示例性的，图1示出了本实施例提供的阵列基板10的整体结构示意，如图1所示，通过扫描信号和数据信号能够对阵列基板10实现循环扫描过程，以驱动显示面板的画面能够处于正常的工作状态；然而由于在阵列基板10的循环扫描驱动过程中，在水平方向上，阵列基板的两端gate1和gate2都能够接入扫描信号，以实现扫描信号的双向驱动过程；由于阵列基板10的两端扫描信号在传输过程中会存在传输差异，进而导致阵列基板10两端扫描信号在双向驱动过程中会存在传输迟延，也就是扫描信号的错充现象；相应的，若阵列基板10的空间布局越大，则扫描信号在双向驱动过程中就会产生更大的传输迟延，这种错充现象将会极大地损害显示面板中画面的质量，导致画面中图像/视频显示不清晰；根据图1中所示出的阵列基板10的空间布局，在水平方向上，处于中间区域的数据线Data1与阵列基板10的两端gate1、gate2的平均传输路径最长；当阵列基板10中的扫描信号进行双向驱动过程中，在阵列基板10的整个平面区域中，阵列基板10中间区域的数据线Data1两端扫描信号的传输迟延最严重，扫描信号的错充现象越严重；因此在阵列基板10中，中间区域的数据线Data1具有最严重的错充程度；中间区域的数据线Data1最具有代表性，可通过中间区域的数据线Data1能够得知阵列基板10的整体错充程度，

15

20

示例性的，图2示出了本申请实施例提供的阵列基板10的结构，如图所示，阵列基板10包括：多条在水平方向阵列排布的数据线D、多条在垂直方向阵列排布的扫描线G、多条在垂直方向阵列排布的公共电极线COM以及多个阵列排布的子画素；其中每一个子画素由数据线D和扫描线G交叉限定；子画素包括像素电极和开关管，像素电极通过开关管接数据线D和扫描线G，多条公共电极线COM和多条数据线D同层设置。

25

在本实施例中，数据线D传输数据信号，通过数据信号向每一个子画素提供图像数据，以调节每一个子画素的工作状态；扫描线G传输扫描信号，通过扫描信号能够控制每一个子画素的导通或者关断状态，以使多个子画素能够协同工作，显示面板能够显示完整的画面；因此在本实施例中，通过数据信号和扫描信号能够驱动每一个子画素处于稳定的工作状态，以实现多个子画素的循环扫描驱动过程，显示面板能够显示清晰、完整的画面。

30

在图2所示出阵列基板10的结构中，每一个子画素包括像素电极和开关管，当开关管处于不同的导通与关断状态时，像素电极接入相应的数据信号，并根据数据信号发出相应颜色的光源，以实现显示面板中多个子画素的图像/视频显示功能；并且在垂直方向上，位于同一列的所有子画素连接同一条数据线D，通过同一条数据线D上的数据信号能够对同一列中所有的子画素进行同步扫描驱动，提高了阵列基板10中所个子画素的扫描驱动效率；示例性的，在图2中，开关管的第一导通端接数据线D，开关管的控制端接扫描线G，开关管的第二导通端接像素电极，当扫描线G将扫描信号输出至开关管的控制端时，通过扫描信号的电平状态能够控制开关管的导通或者关断，当开关管导通时，开关管的第一导通端和第二导通端直接相连，进而像素电极接入数据信号，通过数据信号改变像素电极的工作状态，显示面板能够呈现完整的画面；因此本实施例中的阵列基板10通过较为简化的电路结构实现了多个子画素的扫描驱动过程，降低了显示面板的画面驱动成本。

35

40

45

作为一种可选的实施方式，在上述子画素中，开关管为场效应管或者三极管；示例性

的,如图2所示,开关管为MOS管,其中MOS管的栅极接扫描线G,MOS管的漏极接数据线D,MOS管的源极接像素电极,通过扫描线G上的扫描信号能够控制MOS管的导通或者关断,以操控子画素的工作状态。

在本实施例中,公共电极线与数据线D位于同一层,公共电极线上存储公共电压,并且每一条公共电极线与相应子画素中的像素电极相邻;在一个子画素中,当MOS管导通时,数据线D上的数据电压和公共电极线上的公共电压输出至相应的像素电极中,以使子画素中的像素电极具有相应幅值的电压;同时在本实施例中,子画素的像素电极与相邻的公共电极线平行放置,以形成液晶电容和存储电容,由于像素电极与公共电极线之间存在电压差,液晶电容存储着电荷,该液晶电容能够向相应的液晶分子提供偏转电压,存储电容向液晶电容提供相应的电压,以长期维持液晶电容的正常工作状态;当液晶分子接入该偏转电压时,由于“电偶极矩”现象,液晶分子的电场大小以及方向会发生改变,则液晶分子的偏转角也会发生改变,背光源发出的光源通过液晶分子层的光强强度和视角也会随之发生波动,显示面板中的多个子画素能够呈现不同的图像/视频;因此本实施例结合子画素与公共电极线之间的电压差能够调整显示面板中的画面显示效果,操作简便,显示面板中的画面能够给用户带来良好的视觉体验。

作为一种可选的实施例,在上述阵列基板中,同一列子画素中,所有子画素的颜色都相同,示例性的,第一列子画素为红色,第二列子画素为绿色,第三列子画素为蓝色,依次类推;进而通过控制每一列子画素的发光状态,可使多个子画素极性混色,以发出不同色阶的光源;并且在同一列子画素中,垂直方向上相邻的子画素具有相同的电源极性给予方式,以降低了本实施例中多个子画素的扫描驱动成本,提高了不同子画素之间的协调工作性能。

示例性的,在垂直方向上相邻的两个子画素:第一子画素和第二子画素;第一子画素包括:第一像素电极和第一开关管,第二子画素包括:第二像素电极和第二开关管,其中第一开关管和第二开关管连接同一条数据线D,第一开关管和第二开关管连接不同的扫描线G,则通过不同的扫描信号能够分别控制第一子画素和第二子画素的通断状态,以使第一子画素和第二子画素能够处于不同的工作状态;通过一路数据信号能够同时控制第一子画素和第二子画素的发光状态;依次类推,在同一列子画素中,相邻的子画素接入一路数据信号,以维持正常的发光状态,阵列基板10中不同的子画素之间能够协同工作,以显示更加完整、动态的画面,显示面板中画面显示状态具有更佳的可操控性。

结合图1和图2中阵列基板10的工作原理,由于阵列基板10中的扫描线G采用双向驱动的方式,因此当扫描线G的两端接入扫描信号,在扫描信号传输过程中,由于扫描信号在水平方向上传输路径中会存在较大的传输迟延,进而导致扫描信号在传输过程中会存在较大的误差,尤其会在阵列基板10的中间数据线附近会存在较大程度的互充现象,这种扫描信号的互充现象将会极大地影响显示面板中画面显示质量,降低了用户的视觉体验。

为了提高显示面板中画面的显示质量,技术人员通常需要检测显示面板的错充严重程度;参照上述图1和图2中阵列基板10的结构,阵列基板10中的多条扫描线集成度较高,并且在实际工业应用过程中,扫描线G的宽度极小,通常的,扫描线G的宽度小于或者等于30um;而示例性技术中的检测装置的宽度比扫描线G的宽度大几个数量级,示例性的,示例性技术中的检测装置宽度一般为100um;则传统的检测装置极难采集到扫描线G上的扫描信号,示例性技术无法精确地检测到阵列基板中的错充程度,导致显示面板中的画面显示质量不佳;基于此,本申请提供一种阵列基板10的错充检测方法,通过该错充检测方法,技术人员可通过传统的检测装置准确地获取扫描信号,以实现对于显示面板中错充程度的精确监控、检测,提高了多个子画素的画面显示质量。

图3示出了本实施例提供的错充检测方法的具体实施步骤,其中错充检测方法应用于阵列基板10中,其中阵列基板10的结构及其工作原理可参照上述图1和图2的实施例,此处不再赘述;需要说明的是,图1和图2中所示出的阵列基板10仅仅为一个应用对象实

施例而已，并未意味着本申请中的错充检测方法仅仅适用于图 1 和图 2 中的阵列基板 10；在不违背本申请中错充检测方法实质操作步骤的基础之上，本领域技术人员可在图 1 和图 2 中的阵列基板 10 基础之上，进行拓展、延伸、变形等操作；由于这仅仅涉及本实施例错充检测方法中应用对象的改进，并不涉及本实施例中错充检测方法各个具体操作步骤的实质技术内容，本申请实施例中的错充检测方法仍然能够适用于上述不同类型的阵列基板中。

如图 3 所示，本实施例中的错充检测方法包括：

步骤 S301：获取待检测的目标子画素，并得到与目标子画素连接的目标扫描线、目标数据线，以及与目标子画素相邻的目标公共电极线。

结合上述图 1 至图 3，通过该目标子画素能够准确地反应出阵列基板的错充程度，通过目标扫描线和目标数据线能够控制目标子画素的工作状态；当目标子画素中的像素电极接入电压时，目标公共电极线与子画素中的像素电极存在偏转电压，以实现显示面板的图像/视频显示功能；作为一种可选的实施方式，如图 1 和图 2 所示，本实施例中的目标子画素位于阵列基板的中间数据线附近。

步骤 S302：断开目标子画素与垂直方向相邻的子画素之间的连接。

步骤 S303：断开目标子画素与目标数据线之间的连接。

在本实施例中，通过切断目标子画素与垂直方向相邻的子画素之间的物理连接，能够避免相邻的子画素对目标子画素的错充检测过程造成干扰；同理，通过断开目标子画素与目标数据线之间的物理连接，能够防止目标数据线上的数据信号对目标子画素的错充检测过程造成干扰；因此在步骤 S302 和步骤 S303 中，将目标子画素与外界噪声隔离，有利于准确检测目标子画素的错充程度，减少了对于阵列基板 10 的错充检测误差。

可选的，在本实施例中，步骤 S302 可位于步骤 S303 之前，也可位于步骤 S303 之后，对此无限定。

步骤 S304：将目标扫描线、目标数据线、目标公共电极线以及目标子画素中的像素电极依次连接。

在步骤 S304 中，能够将目标扫描线上的扫描信号依次通过目标数据线、目标公共电极线转移至目标子画素中的像素电极，由于目标子画素的像素电极的宽度比目标扫描线的宽度要大，进而技术人员可通过检测装置在目标子画素的像素电极中准确地获取扫描信号，以实现对于阵列基板 10 的错充程度的精确检测。

步骤 S305：在目标子画素的像素电极中获取目标扫描线的扫描信号。

步骤 S306：根据目标扫描线的扫描信号得到阵列基板的错充程度。

如上所述，技术人员可通过目标子画素的像素电极实时获取目标扫描线上的扫描信号，通过该扫描信号能够准确地获取阵列基板的错充程度，实现了对于阵列基板中错充程度的精确检测和监控，防止了阵列基板中扫描信号的错充现象对显示面板中画面显示质量造成严重减损的问题；在本实施例中，技术人员能够快速、准确地掌握阵列基板的错充程度，实用价值极高。

步骤 S307：显示阵列基板的错充程度。

在步骤 S307 中，技术人员可直观地观看到阵列基板的错充程度，以得到阵列基板中各个子画素的扫描驱动状态，保障了阵列基板的安全、稳定运行；因此本实施例能够直接显示阵列基板的错充程度，该错充检测方法具有极高的人机交互性能，当技术人员获取阵列基板的错充程度时，能够全方位地防止阵列基板的错充现象对于显示面板画面质量所造成的不利影响，因此本实施例中的错充检测方法具有更高的普适性。

在图 3 所示出的错充检测方法中，根据对于目标子画素错充程度的检测结果，能够准确地获取阵列基板错充程度，操作简便；通过将目标子画素与垂直方向相邻的子画素进行隔离，通过将目标子画素与目标数据线进行隔离，进而防止目标子画素在错充检测过程中遭受外界噪声的干扰，提高了本实施例中错充检测方法的错充检测精度；将扫描线上的扫描信号依次转移至目标子画素的像素电极中，由于目标子画素的像素电极宽度远远大于扫

描线的宽度，进而技术人员可通过示例性技术中的检测装置在目标子画素的像素电极中准确地检测到扫描信号，通过扫描信号能够判断出阵列基板的错充程度，极大地提高了本实施例中错充检测方法对于阵列基板错充程度的检测精度，保障了显示面板中画面显示的质量；同时本申请实施例中的错充检测方法还可直接显示阵列基板的错充程度，技术人员直  
5 观地获取阵列基板的错充程度，给技术人员带来了良好的使用体验，实用价值更高；从而有效地解决了示例性技术无法准确地检测阵列基板的错充程度，显示面板中画面质量不佳，用户的视觉体验不佳的问题。

为了更好地说明本实施例中目标子画素的错充检测步骤，图4示出了本实施例提供的目标子画素40的结构示意，如图4所示，目标子画素40与目标数据线Dn和目标扫描线Gm连接，通过扫描信号和数据信号实现目标子画素40的扫描驱动过程；下面结合图4来  
10 具体阐述本实施例中错充检测方法的具体操作步骤。

作为一种可选的实施方式，上述步骤S302具体为：

在目标数据线Dn上选取第一断点cut1和第二断点cut2，第一断点cut1位于第一交叉点与第二交叉点之间，第二断点cut2位于所述第一交叉点与第三交叉点之间。

15 其中，所述第一断点cut1与第一交叉点以及第二交叉点不重合，第二断点cut2与第一交叉点以及第三交叉点不重合。

其中，第一交叉点为目标扫描线Gm在目标数据线Dn上的投影点，与目标子画素40在垂直方向相邻的子画素为：第一子画素和第二子画素，第一子画素位于目标子画素40的一侧，第二子画素位于目标子画素40的另一侧，第一子画素与第一扫描线以及目标数据线  
20 Dn连接，第二子画素与第二扫描线以及目标数据线Dn连接，第二交叉点为第一扫描线在目标数据线Dn上的投影点，第三交叉点为第二扫描线在目标数据线Dn上的投影点。

在第一断点cut1将目标数据线Dn切断，在第二断点cut2将目标数据线Dn切断。

参照图1至图4，由于在所述阵列基板中，第一子画素、目标子画素40以及第二子画素依次在垂直方向上相邻，并且这三个子画素（第一子画素、目标子画素40以及第二子画素）采用相同的电源极性给予方式，通过同一路数据信号来同时驱动这三个子画素的工作  
25 状态，并且通过不同的扫描信号来操控每一个子画素的发光状态；在本实施例中，当在目标数据线Dn上的第一断点cut1切断时，目标子画素40与第一子画素断开连接；当在目标数据线Dn上的第二断点cut2切断时，目标子画素40与第二子画素断开连接；在对于目标子画素40进行错充检测过程中，能够避免垂直方向上相邻的子画素对目标子画素的错充检测造成干扰，提高了对于目标扫描线Gm中扫描信号的获取精度。

同时，本实施例在数据线Dn上的两个断点（第一断点cut1和第二断点cut2）进行切断，即可切断目标子画素与相邻子画素的物理连接，操作简便，成本较低，极大地简化了本实施例中错充检测方法的操作步骤，降低了阵列基板的错充检测成本；技术人员能够更加便捷地检测出阵列基板的错充程度，上述错充检测方法具有更广泛的适用范围。

35 作为一种可选的实施方式，目标子画素40包括第一像素电极402和第一开关管401，其中第一开关管401的第一导通极接目标数据线Dn，第一开关管401的第二导通极接第一像素电极402，第一开关管401的控制端接目标扫描线Gm；上述步骤S303具体为：

切断第一开关管401的第一导通极与目标数据线Dn之间的连接。

在本实施例中，目标扫描线Gm将扫描信号输出至第一开关管401的控制端，通过扫描信号能够控制第一开关管401的导通或者关断，若第一开关管401导通时，目标数据线Dn将数据信号依次通过第一开关管401的第一导通极、第一开关管401的第二导通极传输至第一像素电极402，进而通过目标扫描线Gm和目标数据线Dn能够实现目标子画素的扫描驱动过程；在对于目标子画素40的错充检测过程中，通过断开第一开关管401与目标数据线Dn的物理连接，以使得第一像素电极402无法接入目标数据线Dn上的数据信号，防止目标数据线Dn上的数据信号对目标子画素40的错充检测过程造成干扰；因此本实施例  
45 将第一开关管401与目标数据线Dn进行电气隔离，保障了目标子画素40中信号来源的独

立性，提高了本实施例对于阵列基板错充程度的检测精度，避免了外界噪声所引起的检测误差。

作为一种可选的实施方式，目标子画素 40 包括第一像素电极 402 和第一开关管 401，其中第一开关管 401 的第一导通极接目标数据线 Dn，第一开关管 401 的第二导通极接第一像素电极 402，第一开关管 401 的控制端接目标扫描线 Gm；上述步骤 S303 具体为：

切断第一开关管 401 的第二导通极与第一像素电极 402 之间的连接。

参照图 4 中目标子画素的结构，目标子画素 40 中的第一像素电极 402 通过第一开关管 401 接入数据信号和扫描信号，当第一开关管 401 的第二导通极与第一像素电极 402 之间被切断，则第一像素电极 402 完全与扫描线以及数据线断开连接；所述目标子画素 40 中的第一像素电极 402 作为一个独立的电力器件，能够完全阻断外界干扰信号对目标子画素 40 的错充检测结果造成误差；在对于目标子画素 40 中错充程度进行检测过程中，目标子画素 40 中像素电极的扫描信号全部来源于目标扫描线 Gm，保障了本实施例对于阵列基板的错充程度的检测结果可信度，本申请实施例中的错充检测方法具有更广的适用范围。

作为一种可选的实施方式，图 5 示出了本实施例提供的上述步骤 S304 的具体操作步骤，如下所示：

步骤 S501：将目标扫描线 Gm 和目标数据线 Dn 的重叠处 shot1 焊接。

步骤 S502：将目标数据线 Dn 和公共电极线 Acom 的重叠处 shot2 焊接。

步骤 S503：将公共电极线 Acom 和目标子画素 40 中像素电极 402 的重叠处 shot3 焊接。

需要说明的是，在本实施例中，步骤 S501、步骤 S502 以及步骤 S503 并无前后顺序，技术人员可根据实际需要调整步骤 S501、步骤 S502 以及步骤 S503 这三者的前后顺序；示例性的，本实施例中步骤 S304 的具体操作顺序为：步骤 S501-步骤 S502-步骤 S503。

作为一种可选的实施方式，在目标扫描线 Gm 和目标数据线 Dn 的重叠处 shot1 刷锡，以使目标扫描线 Gm 和目标数据线 Dn 的重叠处 shot1 被锡膏覆盖，目标扫描线 Gm 通过锡膏与目标数据线 Dn 连接，进而目标扫描线 Gm 和目标数据线 Dn 通过锡膏可直接进行电性连接，两者之间可直接进行数据通信互联，以实现数据的双向传输；同理，在步骤 S502 中，目标数据线 Dn 和公共电极线 Acom 的重叠处 shot2 刷锡，以使目标数据线 Dn 和公共电极线 Acom 的重叠处 shot2 被锡膏覆盖，目标数据线 Dn 通过锡膏与公共电极线 Acom 连接，目标数据线 Dn 和公共电极线 Acom 可实现电性连接；同理，公共电极线 Acom 和目标子画素 40 中像素电极 402 的重叠处 shot3 刷锡，以使公共电极线 Acom 和目标子画素 40 中像素电极 402 的重叠处 shot3 被锡膏覆盖，公共电极线 Acom 通过锡膏与目标子画素 40 中像素电极连接，在步骤 S503 中，公共电极线 Acom 和目标子画素 40 中像素电极 402 可直接进行双向数据通信。

因此在本实施例中，阵列基板上的目标扫描线 Gm、目标数据线 Dn、公共电极线 Acom 以及目标子画素 40 中像素电极 402 都能够直接通信互联，扫描信号能够在不同的传输线路上进行传递；目标扫描线 Gm 能够将扫描信号依次通过：目标数据线 Dn、公共电极线 Acom 传递至目标子画素 40 中像素电极 402，避免了扫描信号在传递过程中的损耗，目标子画素 40 中像素电极 402 能够准确地获取到扫描信号；在阵列基板的错充检测过程中，可在目标子画素 40 中像素电极 402 直接获取扫描信号，通过该扫描信号能够得到目标子画素 40 中的错充程度；由于目标子画素 40 中像素电极 402 具有较大的宽度，技术人员可通过传统的检测装置在目标子画素 40 中像素电极 402 实时获取扫描信号，提高了对于目标子画素中错充程度的检测误差，本实施例中的错充检测方法具有更佳的简便性。

作为一种可选的实施方式，上述步骤 S305 具体包括：

将显微镜探针扎在目标子画素 40 中的像素电极 402，以获取目标扫描线 Gm 上的扫描信号。

显微镜探针作为一种信号检测装置，能够采集被测物体上的微弱信号，信号的探测灵

敏度极高；并且显微镜探针具有极小的体积，进而显微镜探针能够针对一些面积极小的物体进行信号采集，以获取被测物体上的信号微弱变化；在本实施例中，由于目标子画素 40 中的像素电极 402 已经接入目标扫描线 Gm 中的扫描信号，目标子画素 40 中的像素电极 402 比目标扫描线 Gm 具有极大的宽度，技术人员可将显微镜探针准确、快速地扎在目标子画素 40 中的像素电极 402，进而本实施例中的显微镜探针能够快速接入目标子画素 40 中像素电极 402 的扫描信号，根据该扫描信号能够准确地得出阵列基板的错充程度；因此在本实施例利用显微镜探针在目标子画素 40 中的像素电极 402 能够快速获取目标扫描线 Gm 中的扫描信号，保障了对于阵列基板的错充检测精度；有效地解决了示例性技术无法准确地检测阵列基板上扫描线 G 中扫描信号，进而导致阵列基板的错充检测精度较差的问题。

作为一种可选的实施方式，图 6 示出了本实施例提供的上述步骤 S306 的具体操作步骤，如下所示：

步骤 S601：将目标扫描线 Dn 的扫描信号输出至示波器中，以获取目标扫描线 Dn 的扫描信号的延迟状况。

结合上述图 1 至图 6，由于阵列基板中的错充现象是由于扫描信号的传输迟延引起，因此在步骤 S601，将扫描信号输出至示波器中，示波器能够分析并显示扫描信号的幅值随时间变化的曲线，以得到扫描信号在双向驱动过程中的相位、频率以及幅值等参数；本实施例通过示波器能够准确地获取扫描信号的延迟状况，避免了对于目标扫描线 Dn 的扫描信号的检测误差，示波器上所显示的扫描信号波形变化曲线能够精确地反应出目标子画素的扫描驱动状态，检测精度极高。

步骤 S602：根据目标扫描线 Dn 的扫描信号的延迟状况得到阵列基板的错充程度。

如上所述，通过对于目标扫描线 Dn 的扫描信号的延迟状态进行分析处理后，能够精确地得到阵列基板的错充程度，操作简便，及时地防止了阵列基板的错充现象严重减损显示面板中的画面质量的问题；从而本实施例通过示波器能够准确地得到阵列基板的错充程度，加快了本实施例中错充检测方法对于阵列基板中错充现象的检测速率，极大地提高了阵列基板中错充程度的检测精度，实用价值极高。

作为一种可选的实施方式，步骤 S307 具体包括：

在示波器中显示阵列基板的错充程度。

参照上述图 6 的实施例，在示波器中能够实时显示目标扫描线 Dn 中扫描信号波形变化曲线，以相应地得到扫描信号的延迟状态；在步骤 S307 中，技术人员可在示波器直接观察阵列基板的错充程度，用户可直接掌握阵列基板中扫描信号的延迟状态，以及各个子画素的扫描驱动过程；因此本实施例通过示波器极大地提高了错充检测方法的人机交互性能，全面地保障了阵列基板的安全、稳定运行。

作为一种可选的实施方式，步骤 S307 具体包括：

在外界的显示面板中显示阵列基板的错充程度。

在本申请实施例中，外界的显示面板与示波器连接，当示波器根据目标扫描线 Dn 的扫描信号得到阵列基板的错充检测结果，并且示波器将阵列基板的错充检测结果传输至外界的显示面板，进而用户可在外界的显示面板中直接观赏到阵列基板的错充程度；本实施例中的错充检测方法具有较高的兼容性，通过外界的显示面板能够直观地将阵列基板的错充检测结果提供给技术人员，保障了技术人员的使用体验。

作为一种可选的实施方式，上述步骤 S301 具体为：

根据用户的操作指令来获取待检测的目标子画素，并得到与目标子画素连接的目标扫描线、目标数据线，以及与目标子画素相邻的目标公共电极线。

参照图 1 至图 3 的具体实施方式，在本申请实施例中，所述操作指令包含用户的操作信息，进而用户可通过操作指令直接操控阵列基板的错充检测过程，所述错充检测方法具有较高的人机交互性能；因此在步骤 S301 中，可根据用户的实际功能需求选取阵列基板中

相应的目标子画素，以保障目标子画素能够准确地代表阵列基板的错充程度，通过检测目标子画素的错充程度能够得到阵列基板中扫描信号的传输迟延差异；从而本实施例中的错充检测方法具有较好的可操控性，提高了错充检测方法对于阵列基板的错充检测精度，实用价值较高。

- 5       作为一种可选的实施方式，在上述步骤 306 以后，所述错充检测方法还包括：  
若阵列基板的错充程度大于阵列基板的安全运行幅度，则发出故障报警信号。

10       示例性的，上述阵列基板的安全运行幅度为技术人员预先设定，其中阵列基板的安全运行幅度与阵列基板的内部电路结构及其制造材料有关；只有当阵列基板的实际错充程度小于或者等于阵列基板的安全运行幅度时，阵列基板中的子画素才能处于安全、稳定的工作状态。

通过上述错充检测方法能够实时检测得到阵列基板的错充程度，并且阵列基板的错充程度对于显示面板中的画面显示质量具有极大的影响；示例性的，若阵列基板中的扫描信号传输延迟过大，则阵列基板的错充极为严重，这将极大地降低显示面板中的画面质量，用户的体验不佳；在本实施例中，比较阵列基板的错充程度和阵列基板的安全运行幅度的差异，若阵列基板的错充程度大于阵列基板的安全运行幅度，则说明阵列基板的错充程度过大，阵列基板中的扫描信号的传输延迟过大，此时通过故障报警信号来向技术人员发出故障信息，以提示：阵列基板中扫描信号的错充程度过大，需要及时对阵列基板中子画素的扫描驱动过程进行实时调控；当技术人员接收到该故障报警信号时，能够采取相应的措施来解决阵列基板中错充程度过大的问题，提高显示面板中画面的质量；因此本实施例通过故障报警信号能够及时防止阵列基板中的错充现象对显示面板中画面质量造成不利影响，保障了阵列基板的安全稳定运行以及显示面板中的画面显示效果。

20       作为一种可选的实施方式，在上述步骤 306 以后，所述错充检测方法还包括：  
若阵列基板的错充程度小于或者等于阵列基板的安全运行幅度，则发出安全运行信号。

25       当本申请实施例中的错充检测方法检测得到阵列基板的错充程度以后，若阵列基板的实际错充程度小于或者等于阵列基板的安全运行幅度，则说明阵列基板中的所有子画素处于安全、稳定的扫描驱动过程，显示面板能够显示正常、完整的画面；此时通过安全运行信号向技术人员发出：阵列基板的正常运行信息，阵列基板中的所有子画素都能够长期处于稳定、安全的工作状态；示例性的，所述安全运行信号为声光提示信号，通过声音或者光源来提示阵列基板的正常运行信息，提高了所述错充检测方法的适用范围及其实用价值。

30       因此在本实施例中，无论阵列基板中扫描信号的传输迟延过程未处于安全运行范围还是处于安全运行范围，通过故障报警信号或者安全运行信息来及时发出阵列基板的错充状态，技术人员可实时、准确地掌握阵列基板中子画素的错充程度，极大地保障了阵列基板中所有子画素的工作安全性能，阵列基板中所有子画素能够实现快速的扫描驱动功能，给技术人员带来更高的使用体验。

35       作为一种可选的实施方式，在步骤 S301 中，在获取待检测的目标子画素以后，所述错充检测方法还包括：

检测所述目标子画素的结构参数。

40       作为一种可选的实施方式，所述目标子画素的结构参数包括：  
所述目标子画素的形状和面积。

参照上述图 3 的具体实施方式，通过目标子画素的错充程度能够准确地代表阵列基板的错充程度，若目标子画素的错充程度出现较大的检测误差，则所述错充检测方法难以准确地获取阵列基板中扫描信号的真实传输迟延；通过对于目标子画素的形状和面积进行实时检测，以得出所述目标子画素的错充程度是否具有代表性；因此本实施例中的错充检测方法通过目标子画素能够准确地获取阵列基板的错充程度，提高了错充检测方法的检测精度，避免了对于阵列基板的错充程度进行检测过程中所出现的系统误差。

作为一种可选的实施方式，所述目标子画素 40 为：红色子画素、绿色子画素以及蓝色子画素中的任意一种。

由于在步骤 S301 中，通过检测目标子画素 40 的错充程度可得到阵列基板的错充程度，并且阵列基板包括多种颜色的子画素，在阵列基板循环扫描过程中，通过不同子画素的混色画面，呈现出动态、完整的图像/视频；在本实施例中，待检测的目标子画素 40 可以是三种颜色子画素（红色子画素、绿色子画素以及蓝色子画素）中的任意一种，进而本实施例中的目标子画素 40 具有较强的代表性，目标子画素 40 的错充程度能够代表阵列基板中所有子画素的错充程度，即简化了上述错充检测方法的操作步骤，又提高了错充检测方法的检测精度，简单易行。

图 7 示出了本实施例提供的错充检测装置 70 的结构，其中，所述错充检测装置 70 应用于阵列基板，阵列基板包括：多条在水平方向阵列排布的数据线、多条在垂直方向阵列排布的扫描线、多条在垂直方向阵列排布的公共电极线以及多个阵列排布的子画素；其中每一个子画素由数据线和扫描线交叉限定；子画素包括像素电极和开关管，像素电极通过开关管接数据线和扫描线，多条公共电极线和多条数据线同层设置；所述错充检测装置 70 包括：目标画素获取电路 701、第一切断电路 702、第二切断电路 703、焊接电路 704、信号获取电路 705、状态获取电路 706 以及状态显示电路 707。

其中，目标画素获取电路 701，获取待检测的目标子画素，并得到与目标子画素连接的目标扫描线、目标数据线，以及与目标子画素相邻的目标公共电极线。

第一切断电路 702，断开目标子画素与垂直方向相邻的子画素之间的连接。

第二切断电路 703，断开目标子画素与目标数据线之间的连接。

焊接电路 704，将目标扫描线、目标数据线、目标公共电极线以及目标子画素中的像素电极依次连接。

信号获取电路 705，在目标子画素的像素电极中获取目标扫描线的扫描信号。

状态获取电路 706，根据目标扫描线的扫描信号得到阵列基板的错充程度。

状态显示电路 707，显示阵列基板的错充程度。

作为一种可选的实施方式，所述信号获取电路 705 包括：显微镜探针。

其中，显微镜探针，扎在目标子画素中的像素电极，以获取目标扫描线上的扫描信号。

作为一种可选的实施方式，所述状态显示电路 707 包括：示波器。

示波器，所述示波器接入目标扫描线的扫描信号，并根据目标扫描线的扫描信号显示阵列基板的错充程度。

由于图 7 中所示出错充检测装置 70 的结构与图 3 至图 6 中错充检测方法相对应，因此关于图 7 所示出错充检测装置 70 中各个电路结构和电子元器件的具体实施方式可参照图 1 至图 6 的实施例，此处将不再赘述。

需要说明的是，在图 7 中错充检测装置 70 中的目标画素获取电路 701、第一切断电路 702、第二切断电路 703、焊接电路 704 以及状态获取电路 706 可采用示例性技术中的电路结构以及电子元器件等来实现，对此不做限定；示例性的，目标画素获取电路 701 可采用示例性技术中的探测器来实现；技术人员可根据实际需要在示例性技术中选用不同的电路来实施上述错充检测装置 70 中的各个电路结构。

因此在图 7 所示出的错充检测装置 70 中，通过第一切断电路 702 和第二切断电路 703 能够使目标子画素与垂直方向上相邻的子画素以及目标数据线进行隔离，避免外界的噪声对目标子画素的错充检测所造成的干扰；由于目标子画素的像素电极比目标扫描线具有更广的宽度，信号获取电路 705 能够在目标子画素的像素电极中快速、准确地获取扫描信号，状态获取电路 706 根据该扫描信号能够准确地获取阵列基板的错充程度，操作简便，提高对于目标子画素中错充程度的检测精度；并且状态显示电路 707 能够实时显示阵列基板的错充程度，技术人员可通过错充检测装置 70 能够直观地获知阵列基板的错充程度，适用便捷；从而本实施例中的错充检测装置 70 能够实时、精确地检测阵列基板的错充程度，检测

的误差小，能够防止阵列基板中的错充现象导致显示面板中画面质量不佳，所述错充检测装置 70 能够广泛地适用于不同类型的显示面板中，以提高显示面板中画面显示质量，增强了用户的视觉体验；有效地解决了示例性技术无法对阵列基板中的错充程度进行精确检测，进而导致显示面板中的画面质量不佳，实用价值较低的问题。

图 8 示出了本申请实施例提供的显示装置 80 的结构，如图 8 所示，显示装置 80 包括存储器 801、处理器 803 以及存储在存储器 801 中并可在处理器 803 上运行的计算机程序 802，其中，显示装置 80 还包括显示面板 804，显示面板 804 包括多个阵列分布的子画素，子画素由扫描线和数据线交叉限定，处理器 803 执行所述计算机程序 802 时实现如下错充检测方法的步骤。

其中，所述错充检测方法包括：

获取待检测的目标子画素，并得到与目标子画素连接的目标扫描线、目标数据线，以及

与目标子画素相邻的目标公共电极线。

断开目标子画素与垂直方向相邻的子画素之间的连接。

断开目标子画素与目标数据线之间的连接。

将目标扫描线、目标数据线、目标公共电极线以及目标子画素中的像素电极依次连接。

在目标子画素的像素电极中获取目标扫描线的扫描信号。

根据目标扫描线的扫描信号得到阵列基板的错充程度。

显示阵列基板的错充程度。

参照上述图 1 至图 6 的具体实施方式，本实施例中的显示装置 80 通过检测目标子画素的错充程度，以得到显示面板 804 中的错充程度，检测的精度极高，技术人员可实时掌握显示装置 80 的错充程度，提高了显示装置 80 中画面的显示质量，给用户带来了良好的视觉体验，防止显示装置 80 中多个子画素的错充程度超出安全运行范围；并且本实施例中的显示装置 80 通过预先存储在存储器 801 中的计算机程序 802 以实现阵列基板的错充检测功能，操作简便，提高了对于显示面板 804 中扫描信号的传输迟延差异的检测精度，保障了显示装置 80 的工作稳定性，从而本申请实施例中的显示装置 80 能够适用于不同的工业领域中，具有极高的适用范围；有效地解决了示例性技术无法实时、准确地检测显示装置的错充程度，导致显示装置中错充程度较大，显示面板的画面显示不清晰，画面质量较低，示例性技术中的显示装置无法普遍适用的问题。

所称处理器 803 可以是中央处理单元(Central Processing Unit, CPU)，还可以是其他通用处理器、数字信号处理器 (Digital Signal Processor, DSP)、专用集成电路 (Application Specific Integrated Circuit, ASIC)、现成可编程门阵列 (Field-Programmable Gate Array, FPGA) 或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等，也可以是显示装置的屏驱动板 (TCON, Timing Controller)。

所述存储器 801 可以是所述显示装置 80 的内部存储单元，例如显示装置 80 的硬盘或内存。所述存储器 801 也可以是所述显示装置 80 的外部存储设备，例如所述显示装置 80 上配备的插接式硬盘，智能存储卡 (Smart Media Card, SMC)，安全数字 (Secure Digital, SD) 卡，闪存卡 (Flash Card) 等。进一步地，所述存储器 801 还可以既包括所述显示装置 80 的内部存储单元也包括外部存储设备。所述存储器 801 设置为存储所述计算机程序以及所述显示面板所需的其他程序和数据。所述存储器 801 还可以设置为暂时地存储已经输出或者将要输出的数据。

在一个实施例中，显示面板 804 可以为任意类型的显示面板，例如基于 LCD (Liquid Crystal Display, 液晶显示装置) 技术的液晶显示面板、基于 OLED (Organic Electroluminescence Display, 有机电激光显示) 技术的有机电激光显示面板、基于 QLED (Quantum Dot Light Emitting Diodes, 量子点发光二极管) 技术的量子点发光二极管显示面板或曲面显示面板等。

在一个实施例中，本申请实施例中的电路，均可以通过通用集成电路，例如 CPU

(Central Processing Unit, 中央处理器), 或通过 ASIC (Application Specific Integrated Circuit, 专用集成电路) 来实现。

本领域普通技术人员可以理解实现上述实施例错充检测方法中的全部或部分流程, 是可以通过计算机程序来指令相关的硬件来完成, 所述的程序可存储于一计算机可读取存储介质中, 该程序在执行时, 可包括如上述各方法的实施例的流程。其中, 所述的存储介质可为磁碟、光盘、只读存储记忆体 (Read-Only Memory, ROM) 或随机存储记忆体 (Random Access Memory, RAM) 等。

综上所述, 本申请中的错充检测方法利用目标子画素中的像素电极来获取扫描信号, 操作简便, 实用性极强, 根据目标扫描线的扫描信号能够快速、精确地得到阵列基板的错充程度, 检测精度极高; 因此技术人员通过本申请中的错充检测方法能够准确地得到阵列基板中各个子画素的循环扫描驱动情况, 提高了显示面板的画面显示质量, 在不同的工业领域中具有广泛的应用价值。

以上仅为本申请的可选实施例而已, 并不用于限制本申请。对于本领域的技术人员来说, 本申请可以有各种更改和变化。凡在本申请的精神和原则之内, 所作的任何修改、等同替换、改进等, 均应包含在本申请的权利要求范围之内。

## 权 利 要 求 书

1. 一种错充检测方法，其中，所述错充检测方法包括：

获取待检测的目标子画素，并得到与所述目标子画素连接的目标扫描线、目标数据线，  
以及与所述目标子画素相邻的目标公共电极线；

5 断开所述目标子画素与垂直方向相邻的子画素之间的连接；

断开所述目标子画素与所述目标数据线之间的连接；

将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的  
像素电极依次连接；

在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号；

10 根据所述目标扫描线的扫描信号得到阵列基板的错充程度；

显示所述阵列基板的错充程度。

2. 根据权利要求1所述的错充检测方法，其中，所述断开所述目标子画素与垂直方向  
相邻的子画素之间的连接，具体为：

15 在所述目标数据线上选取第一断点和第二断点，所述第一断点位于所述第一交叉点与  
第二交叉点之间，所述第二断点位于所述第一交叉点与第三交叉点之间；

其中，所述第一交叉点为所述目标扫描线在所述目标数据线上的投影点，与所述目标  
子画素在垂直方向相邻的子画素为：第一子画素和第二子画素，所述第一子画素位于所述  
目标子画素的一侧，所述第二子画素位于所述目标子画素的另一侧，所述第一子画素与第  
一扫描线以及所述目标数据线连接，所述第二子画素与第二扫描线以及所述目标数据线连  
20 接，所述第二交叉点为所述第一扫描线在所述目标数据线上的投影点，所述第三交叉点为  
所述第二扫描线在所述目标数据线上的投影点；

在所述第一断点将所述目标数据线切断，在所述第二断点将所述目标数据线切断。

3. 根据权利要求1所述的错充检测方法，其中，所述目标子画素包括第一像素电极和  
第一开关管，其中所述第一开关管的第一导通极接所述目标数据线，所述第一开关管的第  
25 二导通极接所述第一像素电极，所述第一开关管的控制端接所述目标扫描线；所述断开所  
述目标子画素与所述目标数据线之间的连接，具体为：

切断所述第一开关管的第一导通极与所述目标数据线之间的连接。

4. 根据权利要求1所述的错充检测方法，其中，所述目标子画素包括第一像素电极和  
第一开关管，其中所述第一开关管的第一导通极接所述目标数据线，所述第一开关管的第  
30 二导通极接所述第一像素电极，所述第一开关管的控制端接所述目标扫描线；所述断开所  
述目标子画素与所述目标数据线之间的连接，具体为：

切断所述第一开关管的第二导通极与所述第一像素电极之间的连接。

5. 根据权利要求1所述的错充检测方法，其中，所述将所述目标扫描线、所述目标数  
据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接，具体为：

35 将所述目标扫描线和所述目标数据线的重叠处焊接；

将所述目标数据线和所述公共电极线的重叠处焊接；

将所述公共电极线和所述目标子画素中像素电极的重叠处焊接。

6. 根据权利要求5所述的错充检测方法，其中，在所述目标扫描线和所述目标数据线的  
重叠处刷锡，以使所述目标扫描线和所述目标数据线的重叠处被锡膏覆盖，所述目标扫  
40 描线通过所述锡膏与所述目标数据线连接；

在所述目标数据线和所述公共电极线的重叠处刷锡，以使所述目标数据线和所述公共  
电极线的重叠处被锡膏覆盖，所述目标数据线通过所述锡膏与所述公共电极线连接；

在所述公共电极线和所述目标子画素中像素电极的重叠处刷锡，以使所述公共电极线  
和所述目标子画素中像素电极的重叠处被锡膏覆盖，所述公共电极线通过所述锡膏与所述

目标子画素中像素电极连接。

7. 根据权利要求 1 所述的错充检测方法, 其中, 所述在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号, 具体为:

将显微镜探针扎在所述目标子画素中的像素电极, 以获取所述目标扫描线上的扫描信号。

8. 根据权利要求 1 所述的错充检测方法, 其中, 所述根据所述目标扫描线的扫描信号得到所述阵列基板的错充程度, 具体为:

将所述目标扫描线的扫描信号输出至示波器中, 以获取所述目标扫描线的扫描信号的延迟状况;

根据所述目标扫描线的扫描信号的延迟状况得到所述阵列基板的错充程度。

9. 根据权利要求 8 所述的错充检测方法, 其中, 所述显示所述阵列基板的错充程度, 具体为:

在所述示波器中显示所述阵列基板的错充程度。

10. 根据权利要求 8 所述的错充检测方法, 其中, 所述显示所述阵列基板的错充程度, 具体为:

在外界的显示面板中显示所述阵列基板的错充程度。

11. 根据权利要求 1 所述的错充检测方法, 其中, 所述获取待检测的目标子画素, 并得到与所述目标子画素连接的目标扫描线、目标数据线, 以及与所述目标子画素相邻的目标公共电极线; 具体为:

根据用户的操作指令来获取待检测的目标子画素, 并得到与所述目标子画素连接的目标扫描线、目标数据线, 以及与所述目标子画素相邻的目标公共电极线。

12. 根据权利要求 1 所述的错充检测方法, 其中, 根据所述目标扫描线的扫描信号得到所述阵列基板的错充程度以后; 所述错充检测方法还包括:

若所述阵列基板的错充程度大于所述阵列基板的安全运行幅度, 则发出故障报警信号。

13. 根据权利要求 12 所述的错充检测方法, 其中, 根据所述目标扫描线的扫描信号得到所述阵列基板的错充程度以后; 所述错充检测方法还包括:

若所述阵列基板的错充程度小于或者等于所述阵列基板的安全运行幅度, 则发出安全运行信号。

14. 根据权利要求 1 所述的错充检测方法, 其中, 在获取所述待检测的目标子画素以后, 所述错充检测方法还包括:

检测所述目标子画素的结构参数。

15. 根据权利要求 14 所述的错充检测方法, 其中, 所述目标子画素的结构参数包括: 所述目标子画素的形状和面积。

16. 根据权利要求 1 所述的错充检测方法, 其中, 所述目标子画素为: 红色子画素、绿色子画素以及蓝色子画素中的任意一种。

17. 一种错充检测装置, 其中, 所述错充检测装置包括:

目标画素获取电路, 获取待检测的目标子画素, 并得到与所述目标子画素连接的目标扫描线、目标数据线, 以及与所述目标子画素相邻的目标公共电极线;

第一切断电路, 断开所述目标子画素与垂直方向相邻的子画素之间的连接;

第二切断电路, 断开所述目标子画素与所述目标数据线之间的连接;

焊接电路, 将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接;

信号获取电路, 在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号;

状态获取电路, 根据所述目标扫描线的扫描信号得到阵列基板的错充程度; 以及

状态显示电路, 显示所述阵列基板的错充程度。

18. 根据权利要求 17 所述的错充检测装置, 其中, 所述信号获取电路包括:

显微镜探针，扎在所述目标子画素中的像素电极，以获取所述目标扫描线上的扫描信号。

19. 根据权利要求 17 所述的错充检测装置，其中，所述状态显示电路包括：

5 示波器，所述示波器接入所述目标扫描线的扫描信号，并根据所述目标扫描线的扫描信号显示所述阵列基板的错充程度。

20. 一种显示装置，其中，包括存储器、处理器以及存储在所述存储器中并可在所述处理器上运行的计算机程序，其中，所述显示装置还包括显示面板，所述显示面板包括多个阵列分布的子画素，所述子画素由扫描线和数据线交叉限定，所述处理器执行所述计算机程序时实现如下错充检测方法的步骤；

10 其中，所述错充检测方法包括：

获取待检测的目标子画素，并得到与所述目标子画素连接的目标扫描线、目标数据线，以及与所述目标子画素相邻的目标公共电极线；

断开所述目标子画素与垂直方向相邻的子画素之间的连接；

断开所述目标子画素与所述目标数据线之间的连接；

15 将所述目标扫描线、所述目标数据线、所述目标公共电极线以及所述目标子画素中的像素电极依次连接；

在所述目标子画素的像素电极中获取所述目标扫描线的扫描信号；

根据所述目标扫描线的扫描信号得到阵列基板的错充程度；

显示所述阵列基板的错充程度。

20

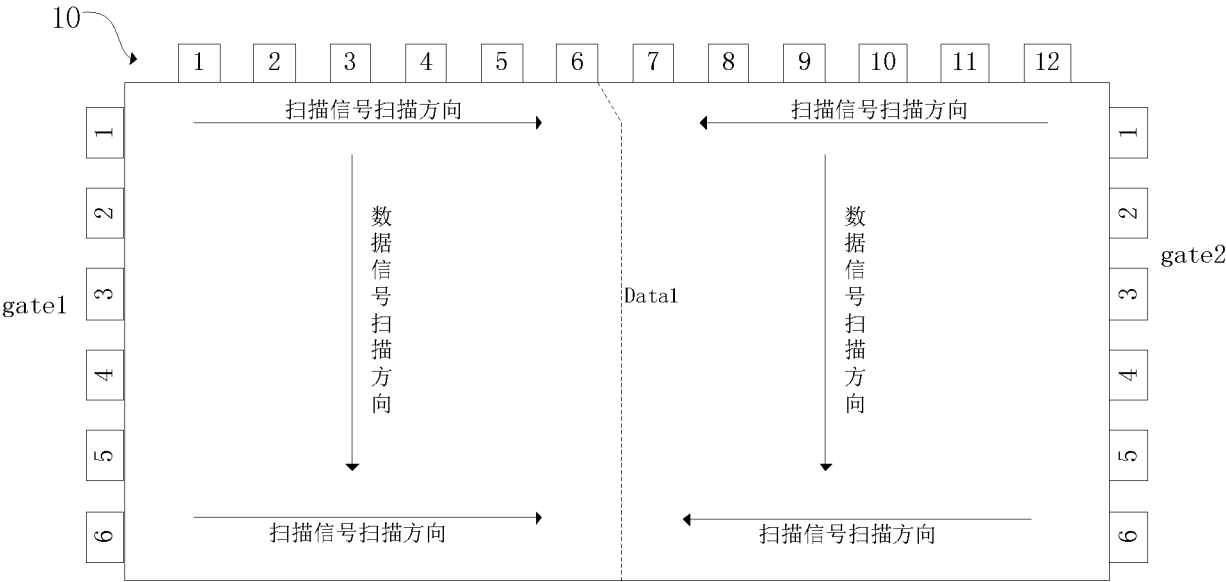


图 1

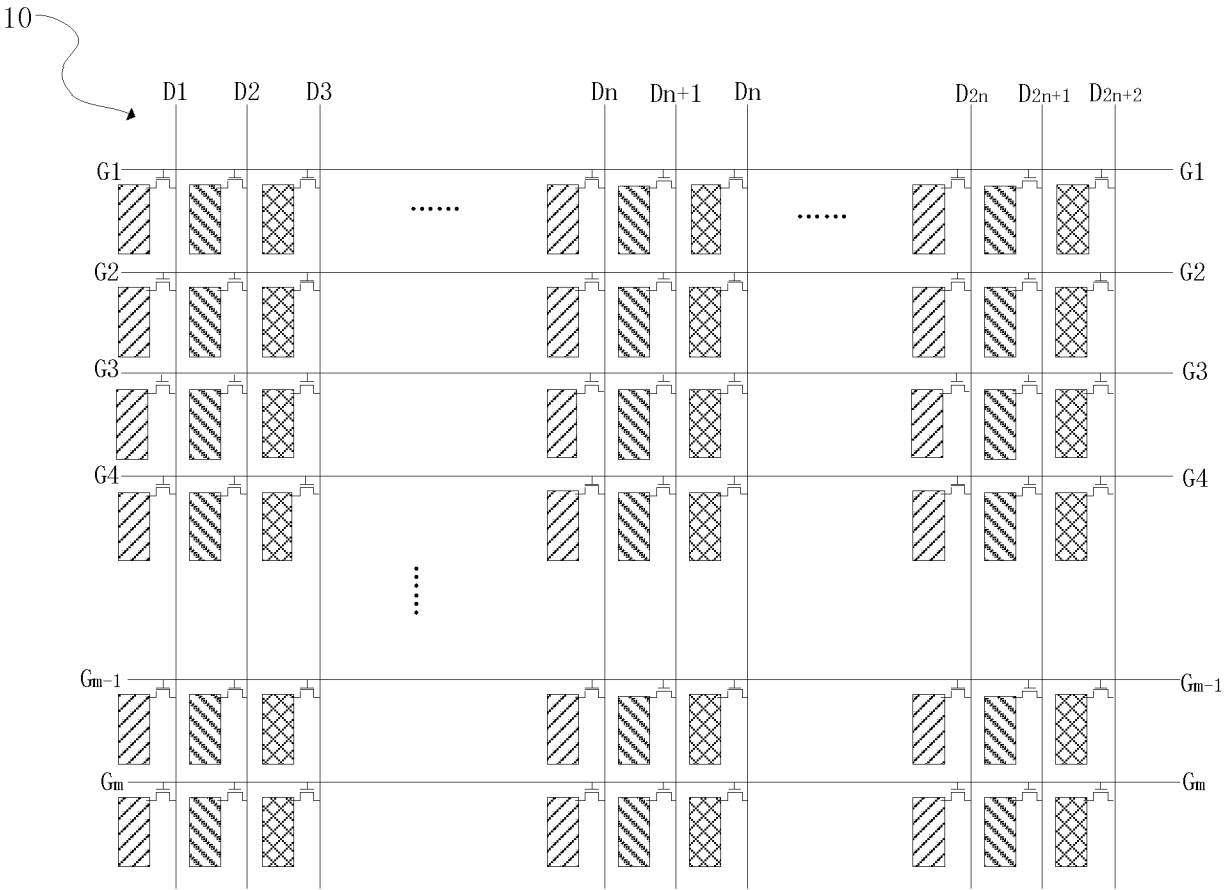


图 2

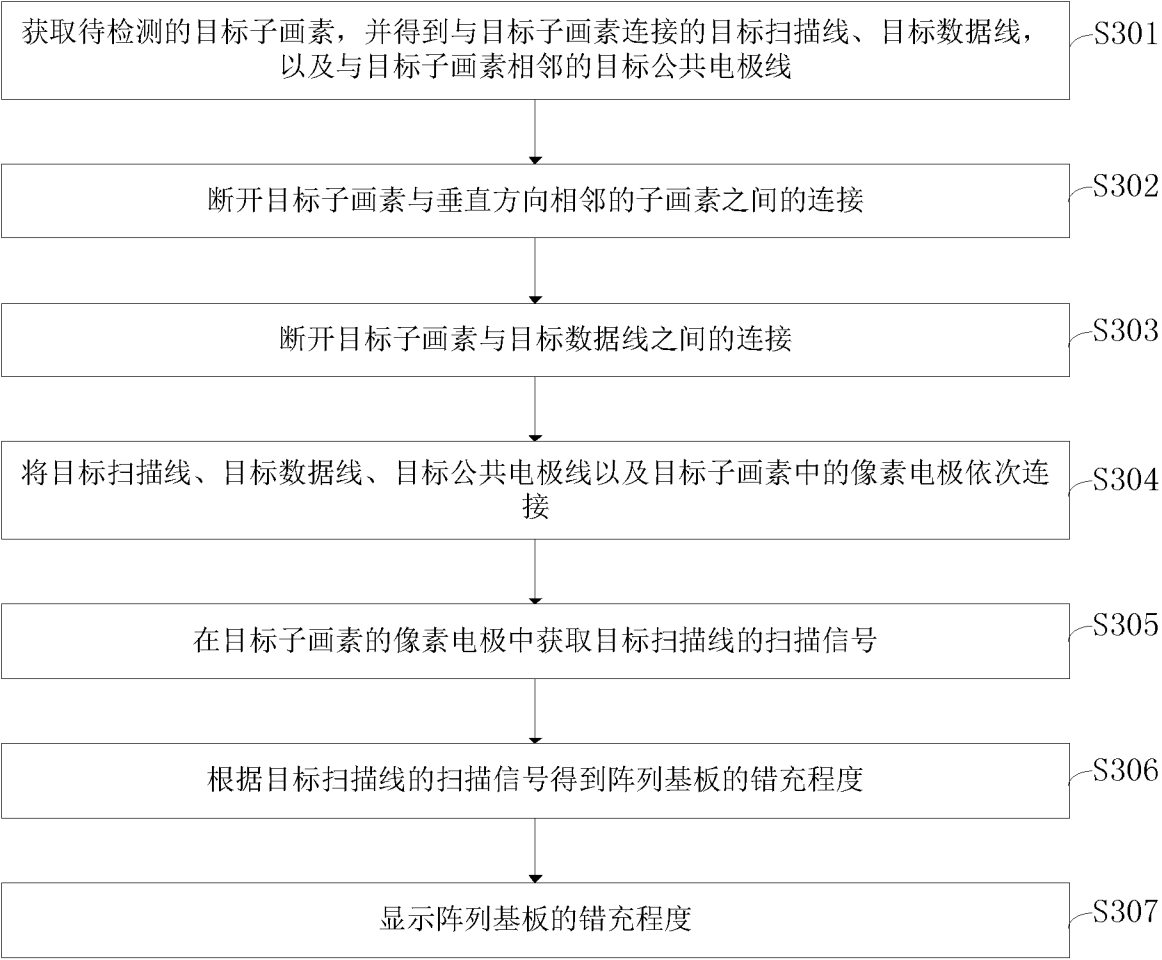


图 3

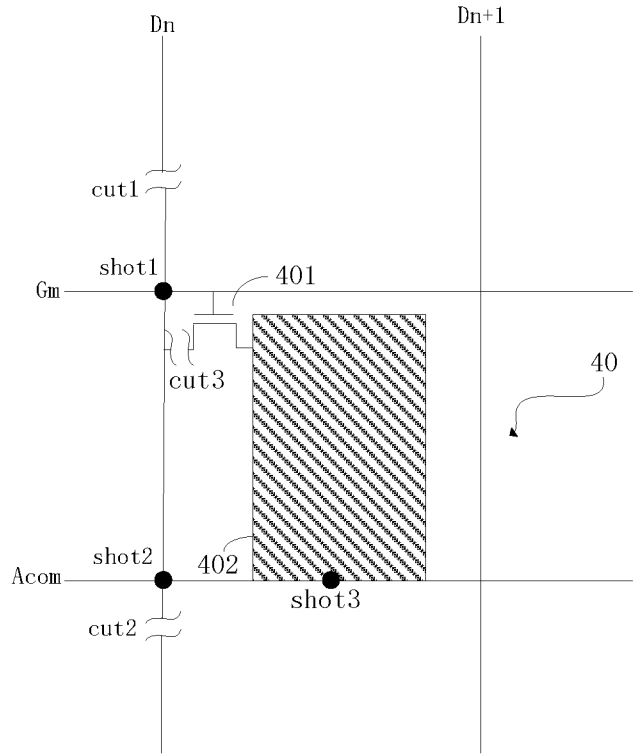


图 4

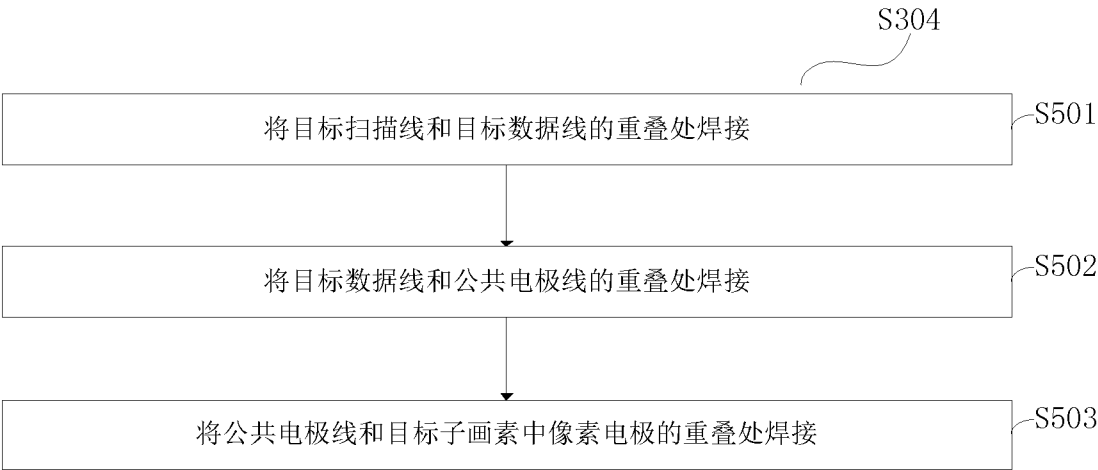


图 5

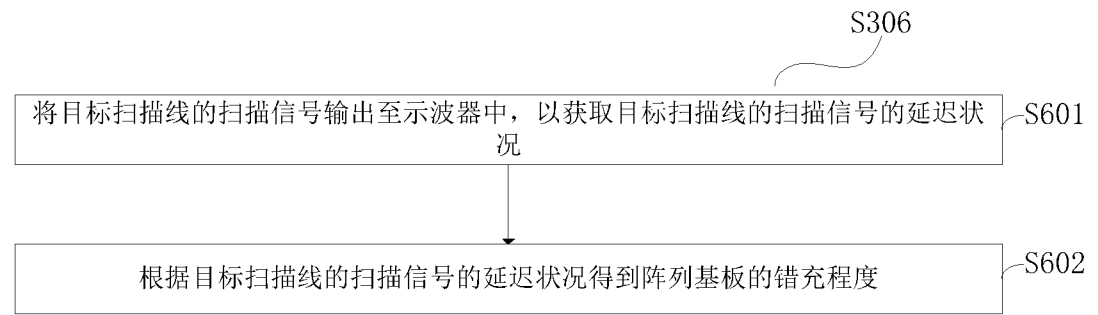


图 6

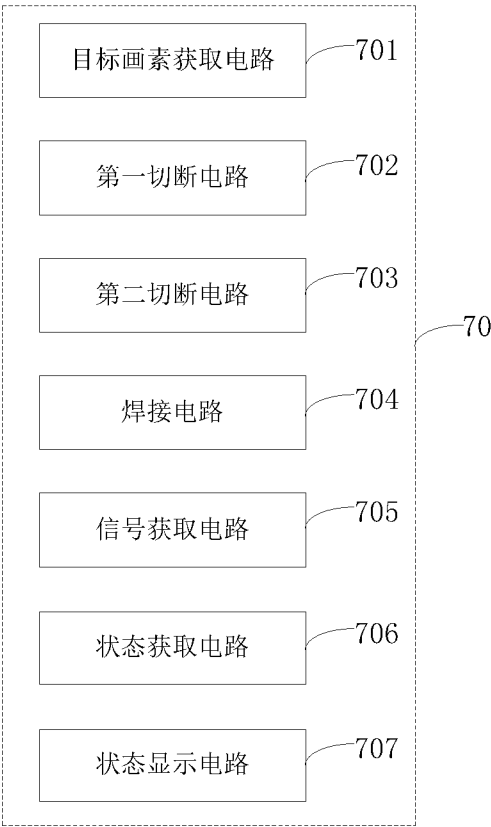


图 7

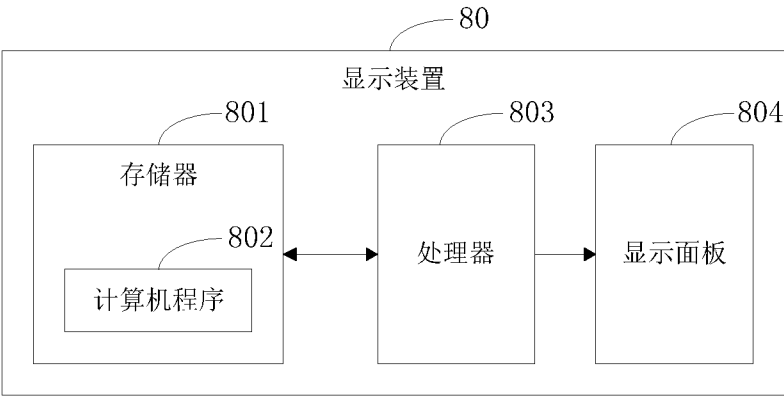


图 8

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/123177

**A. CLASSIFICATION OF SUBJECT MATTER**

G09G 3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

G09G3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 惠科, 栅极线, 栅线, 扫描线, 信号, 延迟, 驱动, 激励, 像素电极, 错充, 宽度, 测量, 检测, 监测, gate, line, scan, delay, loading, measur+, detect+

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                  | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | CN 201314985 Y (SVA OPTRONICS CO., LTD.) 23 September 2009 (2009-09-23)<br>description, page 1, paragraph 2 to page 2, paragraph 1, and figures 1-2 | 1-20                  |
| A         | CN 103676243 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 26 March 2014<br>(2014-03-26)<br>entire document                                             | 1-20                  |
| A         | CN 106526923 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 March 2017<br>(2017-03-22)<br>entire document                                             | 1-20                  |
| A         | CN 102455554 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 16<br>May 2012 (2012-05-16)<br>entire document                                    | 1-20                  |
| A         | CN 101556382 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14<br>October 2009 (2009-10-14)<br>entire document                                | 1-20                  |
| A         | KR 20180027270 A (LG DISPLAY CO., LTD.) 14 March 2018 (2018-03-14)<br>entire document                                                               | 1-20                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&amp;” document member of the same patent family

Date of the actual completion of the international search

09 August 2019

Date of mailing of the international search report

27 August 2019

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China  
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing  
100088  
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/123177

### C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages            | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------|-----------------------|
| A         | US 2018315369 A1 (SAMSUNG DISPLAY CO., LTD.) 01 November 2018 (2018-11-01)<br>entire document | 1-20                  |

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2018/123177**

| Patent document<br>cited in search report |             |    | Publication date<br>(day/month/year) | Patent family member(s) |             |   | Publication date<br>(day/month/year) |
|-------------------------------------------|-------------|----|--------------------------------------|-------------------------|-------------|---|--------------------------------------|
| CN                                        | 201314985   | Y  | 23 September 2009                    | None                    |             |   |                                      |
| CN                                        | 103676243   | A  | 26 March 2014                        | CN                      | 103676243   | B | 15 February 2017                     |
| CN                                        | 106526923   | A  | 22 March 2017                        | CN                      | 106526923   | B | 23 April 2019                        |
| CN                                        | 102455554   | A  | 16 May 2012                          | CN                      | 102455554   | B | 22 June 2016                         |
| CN                                        | 101556382   | A  | 14 October 2009                      | CN                      | 101556382   | B | 13 April 2011                        |
| KR                                        | 20180027270 | A  | 14 March 2018                        | None                    |             |   |                                      |
| US                                        | 2018315369  | A1 | 01 November 2018                     | KR                      | 20180120312 | A | 06 November 2018                     |

## 国际检索报告

国际申请号

PCT/CN2018/123177

## A. 主题的分类

G09G 3/00 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

## B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EP0D0C: 惠科, 栅极线, 栅线, 扫描线, 信号, 延迟, 驱动, 激励, 像素电极, 错充, 宽度, 测量, 检测, 监测, gate, line, scan, delay, loading, measur+, detect+

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                    | 相关的权利要求 |
|------|--------------------------------------------------------------------------------------|---------|
| A    | CN 201314985 Y (上海广电光电子有限公司) 2009年 9月 23日 (2009 - 09 - 23)<br>说明书第1页第2段-第2页第1段, 图1-2 | 1-20    |
| A    | CN 103676243 A (京东方科技集团股份有限公司 等) 2014年 3月 26日 (2014 - 03 - 26)<br>全文                 | 1-20    |
| A    | CN 106526923 A (京东方科技集团股份有限公司 等) 2017年 3月 22日 (2017 - 03 - 22)<br>全文                 | 1-20    |
| A    | CN 102455554 A (北京京东方光电科技有限公司) 2012年 5月 16日 (2012 - 05 - 16)<br>全文                   | 1-20    |
| A    | CN 101556382 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14)<br>全文                  | 1-20    |
| A    | KR 20180027270 A (LG DISPLAY CO., LTD.) 2018年 3月 14日 (2018 - 03 - 14)<br>全文          | 1-20    |
| A    | US 2018315369 A1 (SAMSUNG DISPLAY CO., LTD.) 2018年 11月 1日 (2018 - 11 - 01)<br>全文     | 1-20    |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

\* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2019年 8月 9日

国际检索报告邮寄日期

2019年 8月 27日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

孙晶晶

电话号码 86-(10)-53962477

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2018/123177

| 检索报告引用的专利文件 |             |    | 公布日<br>(年/月/日) | 同族专利 | 公布日<br>(年/月/日)             |
|-------------|-------------|----|----------------|------|----------------------------|
| CN          | 201314985   | Y  | 2009年 9月 23日   | 无    |                            |
| CN          | 103676243   | A  | 2014年 3月 26日   | CN   | 103676243 B 2017年 2月 15日   |
| CN          | 106526923   | A  | 2017年 3月 22日   | CN   | 106526923 B 2019年 4月 23日   |
| CN          | 102455554   | A  | 2012年 5月 16日   | CN   | 102455554 B 2016年 6月 22日   |
| CN          | 101556382   | A  | 2009年 10月 14日  | CN   | 101556382 B 2011年 4月 13日   |
| KR          | 20180027270 | A  | 2018年 3月 14日   | 无    |                            |
| US          | 2018315369  | A1 | 2018年 11月 1日   | KR   | 20180120312 A 2018年 11月 6日 |