202413690

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202413690 A

(43)公開日： 中華民國 113 (2024) 年 04 月 01 日

(21)申請案號：112124447 (22)申請日： 中華民國 112 (2023) 年 06 月 30 日

(51)Int. Cl.： *C23C16/34 (2006.01)* *C23C16/40 (2006.01)*
C23C16/455 (2006.01) *C23C16/50 (2006.01)*
C23C16/52 (2006.01)

(30)優先權：2022/09/21 英國 2213794.7

(71)申請人：英商ＳＰＴＳ科技公司 (英國) SPTS TECHNOLOGIES LIMITED (GB)
英國

(72)發明人：埃德蒙茲　馬特 EDMONDS, MATT (GB)；羅伊爾　威廉 ROYLE, WILLIAM (GB)；瓊斯　凱特琳　萊恩 JONES, CAITLIN LANE (GB)；戈麥斯　桑切斯　丹尼爾 GOMEZ-SANCHEZ, DANIEL (GB)；客路克　凱薩琳 CROOK, KATHRINE (GB)

(74)代理人：陳長文；呂光；邵而康

申請實體審查：無　申請專利範圍項數：27 項　圖式數：4　共 31 頁

(54)名稱

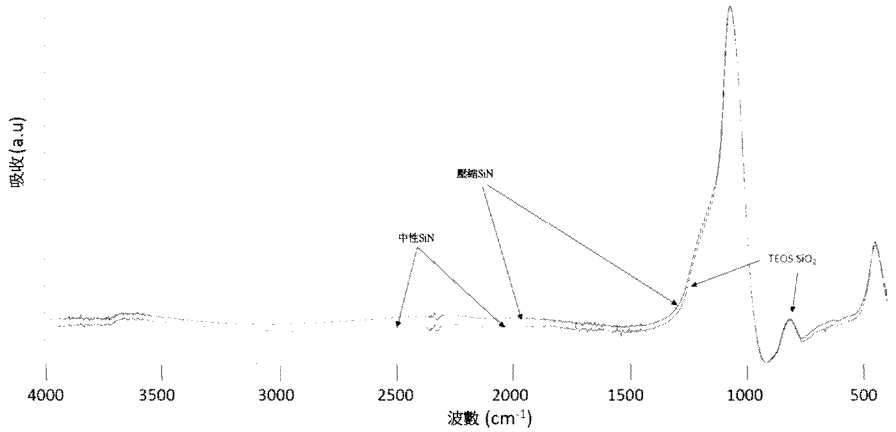
二氧化矽厚層之沈積

(57)摘要

本發明提供一種藉由電漿增強化學氣相沈積(PECVD)將二氧化矽沈積至一基板上之方法、一種在其上沈積有至少一個二氧化矽層之一基板以及一種用於藉由電漿增強化學氣相沈積將二氧化矽沈積至一基板上之電漿增強化學氣相沈積設備。

A method of depositing silicon dioxide onto a substrate by plasma enhanced chemical vapour deposition (PECVD), a substrate with at least one silicon dioxide layer deposited thereon and a plasma enhanced chemical vapour deposition apparatus for depositing silicon dioxide onto a substrate by plasma enhanced chemical vapour deposition are provided.

指定代表圖：


吸收(a.u)
壓縮SiN
中性SiN
TEOS SiO2
4000
3500
3000
2500
2000
1500
1000
500
波數 (cm-1)

【圖3】

【發明摘要】

【中文發明名稱】

二氧化矽厚層之沈積

【英文發明名稱】

DEPOSITION OF THICK LAYERS OF SILICON DIOXIDE

【中文】

本發明提供一種藉由電漿增強化學氣相沈積(PECVD)將二氧化矽沈積至一基板上之方法、一種在其上沈積有至少一個二氧化矽層之一基板以及一種用於藉由電漿增強化學氣相沈積將二氧化矽沈積至一基板上之電漿增強化學氣相沈積設備。

【英文】

A method of depositing silicon dioxide onto a substrate by plasma enhanced chemical vapour deposition (PECVD), a substrate with at least one silicon dioxide layer deposited thereon and a plasma enhanced chemical vapour deposition apparatus for depositing silicon dioxide onto a substrate by plasma enhanced chemical vapour deposition are provided.

【指定代表圖】

圖3

【代表圖之符號簡單說明】

無

【發明說明書】

【中文發明名稱】

二氧化矽厚層之沈積

【英文發明名稱】

DEPOSITION OF THICK LAYERS OF SILICON DIOXIDE

【技術領域】

【先前技術】

【0001】 介電薄層廣泛用於製造半導體裝置、MEMS裝置以及光學及電光裝置或結構。在沈積程序期間，無論藉由CVD、PECVD、HDP-CVD、PEALD或ALD，應力皆將被併入至介電薄層中。此應力可歸因於諸如介電薄層及一底層基板之熱膨脹係數之間之差之外在因素或諸如介電薄層之微結構中之缺陷之內在因素。介電薄層中可存在之壓縮或拉伸應力可導致非所要晶圓變形，此繼而可證明對後續程序步驟係有問題的，或者可導致介電薄層本身以裂紋或分層之形式失效。

【0002】 當塗層厚度增加時，控制應力變得愈來愈具挑戰性。在需要具有大於10 μm之一厚度之SiO_2厚層之應用中，習知PECVD程序趨向於係高沈積速率程序之較佳技術。此等習知程序趨向於需要低沈積速率或多個應力平衡層以達成具有最小晶圓變形之一無裂紋層。此導致具有一低總沈積速率之一複雜沈積程序。例如，US 9472610 B2揭示，不可能在280℃或更低之溫度下沈積具有20微米或更大之一厚度之二氧化矽層而不歸因於層中之應力累積而開裂，且因此使用交替之拉伸應力及壓縮應力層壓層來形成二氧化矽沈積物。US 2012/015113 A1揭示形成一總層厚度高達3.5微米之多層熱SACVD及PECVD SiO_2。

【0003】 當考量沈積程序時，一晶圓可接受之熱預算係另一約束，此係因為沈積速率、層密度及應力全部受沈積溫度影響。在許多MEMS及3D封裝應用中，存在苛刻之低溫約束，此將沈積溫度限制在約300℃以下，以便防止裝置損壞或翹曲。

【0004】 因此，需要在所需熱預算內以一高沈積速率及可接受之晶圓翹曲沈積厚SiO_2層之一方法。

【發明內容】

【0005】 本發明在其實施例中之至少一些中解決上文描述之問題及需要。

【0006】 根據本發明之一第一態樣，提供一種藉由電漿增強化學氣相沈積(PECVD)將二氧化矽沈積至一基板上之方法，該方法包括以下步驟：

在一腔室中提供該基板；

藉由PECVD執行一第一沈積步驟，以將一中間層沈積至該基板上，該中間層包括氮化矽；及

藉由PECVD執行一第二沈積步驟，以將至少一個二氧化矽層沈積至該中間層上，

其中該第一沈積步驟包括將包括矽烷、氮氣及氫氣或氨氣之一第一氣體混合物引入該腔室中，且在介於約220℃與約300℃之間之一溫度下在該腔室中維持來自該第一氣體混合物之一電漿，以將該中間層沈積至該基板上，

其中該第二沈積步驟包括將包括正矽酸四乙酯之一第二氣體混合物引入該腔室中，且在介於約220℃與約300℃之間之一溫度下在該腔室中

維持來自該第二氣體混合物之一電漿，以將該至少一個二氧化矽層沈積至該中間層上，及

其中該中間層具有介於-400 MPa與-100 MPa之間之一總壓縮應力，且該至少一個二氧化矽層之各者具有介於-50 MPa與+50 MPa之間之一總中性應力，且該至少一個二氧化矽層之總厚度為至少10 μm。

【0007】 本發明可使具有至少10 μm之一總厚度之TEOS基二氧化矽層能夠以高達1.5 μm/分鐘之一高沈積速率及一低熱預算內之一溫度沈積至矽晶圓上而不開裂。在不希望被理論或猜想束縛之情況下，據信包括氮化矽(SiN)之中間層改良正矽酸四乙酯(TEOS)基二氧化矽(SiO_2)層至基板上之黏附性，特別係在基板包括矽(Si)或由矽(Si)形成之情況下，且當一中性應力SiO_2層沈積至中間層上時，中間層之壓縮應力減小中間層/SiO_2堆疊之淨應力。淨壓縮應力增加TEOS基SiO_2層之開裂臨限值。令人驚訝的是，中間層之佈建減小TEOS基SiO_2層之密度，此繼而使更厚之SiO_2層能夠在達到SiO_2之開裂臨限值之前沈積。亦已經證明，無論中間層是否係自由包括氨之一氣體混合物形成之一電漿沈積，或係自由不含氨之一氣體混合物形成之一電漿沈積，此效應皆發生。

【0008】 第一氣體混合物可實質上不含氨。第一氣體混合物可由矽烷、氮氣及氫氣組成或基本上由矽烷、氮氣及氫氣組成。替代地，第一氣體混合物可由矽烷、氮氣及氨氣組成或基本上由矽烷、氮氣及氨氣組成。第二氣體混合物可進一步包括氧氣。第二氣體混合物可進一步包括氫氣。第二氣體混合物可進一步包括氮氣。第二氣體混合物可由正矽酸四乙酯、氮氣、氫氣及氧氣組成或基本上由正矽酸四乙酯、氮氣、氫氣及氧氣組成。

【0009】 在第一沈積步驟期間，矽烷、氮氣、氫氣及氨可各自依以sccm為單位之一相關聯流速引入腔室中。在第二沈積步驟期間，正矽酸四乙酯、氮氣、氫氣及氧氣可各自依以sccm為單位之一相關聯流速引入腔室中。在第二沈積步驟期間，氮氣可透過兩個或更多個氣體入口引入腔室中。較佳地，來自兩個或更多個氣體入口之一第一氣體入口之氮氣流速可高於來自兩個或更多個氣體入口之一第二氣體入口之氮氣流速。較佳地，第一氣體入口亦可用作用於將正矽酸四乙酯引入腔室中之一氣體入口。藉由使至少兩個分開的氮氣源進入腔室，透過第一氣體入口引入腔室中之氮氣可用作透過第一氣體入口引入腔室中之正矽酸四乙酯之一載氣，且透過第二氣體入口引入腔室中之氮氣可用於穩定電漿及維持可重現操作。

【0010】 矽烷可在第一沈積步驟期間以約50 sccm至約400 sccm，視情況約90 sccm至約350 sccm，視情況約180至約330 sccm之範圍內或視情況約325 sccm之一流速引入腔室中。

【0011】 氮氣可在第一沈積步驟期間以約2000 sccm至約8,000 sccm，視情況約2500 sccm至約7,000 sccm，視情況約2600 sccm至約6,500 sccm之範圍內或視情況約6,000 sccm之一流速引入腔室中。

【0012】 若在第一沈積步驟中存在，則氫氣可以約250至約750 sccm，視情況約400 sccm至約600 sccm之範圍內或視情況約500 sccm之一流速引入腔室中。

【0013】 若在第一沈積步驟中存在，則氨氣可以約25 sccm至約500 sccm，視情況約35 sccm至約475 sccm之範圍內或視情況約450 sccm之一流速引入腔室中。

【0014】 正矽酸四乙酯可在第二沈積步驟期間以約1 sccm至約10 sccm，視情況約3 sccm至約7 sccm之範圍內或視情況約5 sccm之一流速引入腔室中。

【0015】 若在第二沈積步驟中存在，則氧氣可在第二沈積步驟期間以約1.0 slpm至約10 slpm，視情況約4.0 slpm至約8.0 slpm之範圍內或視情況約6.5 slpm之一流速引入腔室中。

【0016】 若在第二沈積步驟中存在，則氫氣可在第二沈積步驟期間以約0.25至約2.0 slpm，視情況約0.75 slpm至約1.5 slpm之範圍內或視情況約1.0 slpm之一流速引入腔室中。

【0017】 若在第二沈積步驟中存在，則氦氣之總流速可在第二沈積步驟中以約1000 sccm至約2000 sccm，視情況約1200 sccm至約1650 sccm之範圍內或視情況約1450 sccm之一流速引入腔室中。在第二沈積步驟中透過至少兩個氣體入口之第一氣體入口引入腔室中之氦氣之流速可在約600 sccm至約1900 sccm，視情況約800 sccm至約1650 sccm之範圍內或視情況約1250 sccm。在第二沈積步驟中透過至少兩個氣體入口之第二氣體入口引入腔室中之氦氣之流速可在約50 sccm至約500 sccm，視情況約100 sccm至約300 sccm之範圍內或視情況約200 sccm。

【0018】 在第一沈積步驟期間，程序溫度可小於約280℃。程序溫度可大於約225℃。在第一沈積步驟期間，程序溫度可為約250℃。在第二沈積步驟期間，程序溫度可小於約280℃。程序溫度可大於約225℃。在第二沈積步驟期間，程序溫度可為約250℃。將基板維持在此等溫度下可將基板保持在低熱預算約束內，此使本方法適用於將氮化矽及二氧化矽層沈積至溫度敏感基板上。例如，該方法可用於將氮化矽及二氧化矽層沈

積至包括裝置層及/或互連件之溫度敏感基板上，該等裝置層及/或互連件可包含嵌入附接至基板之一介電質或晶粒中之銅層。

【0019】 當電漿在第一沈積步驟中被維持在腔室中時，腔室可具有約1托至約3托之範圍內，或視情況約2托之壓力。當電漿在第二沈積步驟中被維持在腔室中時，腔室可具有約3托至約5托之範圍內，或視情況約4托之壓力。

【0020】 本發明之第一態樣之步驟可在一電容耦合PECVD反應器中執行。

【0021】 使用約500 W至約1500 W，視情況約540 W至約1320 W，或視情況約700 W至約1000 W之範圍內之一高頻RF功率維持第一沈積步驟中之電漿。第一沈積步驟中之高頻RF功率可具有約10 MHz至約15 MHz之範圍內，較佳地13.56 MHz之一頻率。

【0022】 第二沈積步驟中之電漿可使用一高頻RF功率來維持。較佳地，可使用一高頻RF功率及一低頻RF功率來維持電漿。

【0023】 第二沈積步驟中之高頻RF功率可具有約10 MHz至約15 MHz之範圍內，較佳地13.56 MHz之一頻率。第二沈積步驟中之高頻RF功率可具有約1500 W至約3000 W，視情況約1750 W至2300 W之範圍內，或視情況約1950 W之一功率。

【0024】 第二沈積步驟中之低頻RF功率可具有在100 kHz至約500 kHz，視情況約200 kHz至約450 kHz，視情況約300 kHz至約400 kHz之範圍內，或視情況約375 kHz之一頻率。低頻RF功率可在第二沈積步驟中具有約200 W至約600 W，視情況約400 W至約550 W之範圍內，或視情況約350 W之一功率。

【0025】 中間層之總壓縮應力可為至少-100 MPa，視情況至少-200 MPa，視情況至少-250 MPa或視情況至少-300 MPa。中間層之厚度可為至少0.05 μm，視情況至少0.25 μm，或視情況至少0.5 μm。至少一個二氧化矽層之各者之總中性應力可介於-30 MPa與+30 MPa之間。至少一個二氧化矽層之總應力可介於-50 MPa與+50 MPa之間，視情況介於-30 MPa與+30 MPa之間。二氧化矽層之總厚度可為至少20 μm，視情況至少30 μm，或視情況至少40 μm。至少一個二氧化矽層之各者之厚度可為至少1 μm，視情況至少2 μm，或視情況至少5 μm。至少一個二氧化矽層可以至少1.0 μm/分鐘，視情況至少1.25 μm/分鐘或視情況至少1.5 μm/分鐘之沈積速率沈積至該中間層上。

【0026】 至少一個二氧化矽層可由單個二氧化矽層組成或基本上由單個二氧化矽層組成。替代地，至少一個二氧化矽層可由兩個或更多個二氧化矽層組成。兩個或更多個二氧化矽層可沈積在同一腔室中。第二沈積步驟可緊接在第一沈積步驟之後執行，而不中斷腔室內之真空條件。替代地，可在第一沈積步驟與第二沈積步驟之間自腔室移除基板。基板可在第一沈積步驟與第二沈積步驟之間被傳送至一不同腔室。替代地，第一沈積步驟及第二沈積步驟可在同一腔室中實行。本發明者已經發現，在第一沈積步驟之後，可自腔室移除基板，且藉此引起真空條件之一中斷，而中間層二氧化矽堆疊之程序效能無一明顯變化。因此，基板可在同一腔室中或在具有相同效能之不同腔室中處理，從而容許改良之程序效率及程序靈活性。

【0027】 該基板可為一半導體基板。該基板可為一含矽基板。該半導體基板可為矽。

【0028】 根據本發明之一第二態樣，提供一種使用根據第一態樣之方法在其上沈積有至少一個二氧化矽層之一基板，其中該至少一個二氧化矽層之各者具有介於-50 MPa與+50 MPa之間之一總中性應力，且該至少一個二氧化矽層之總厚度為至少10 μm。

【0029】 該基板可為一半導體基板。該基板可為一含矽基板。該基板可為矽。該基板可包括複數個晶粒。該基板可包括特徵，諸如附接至基板之一或多個裝置層及/或互連件或晶粒。該等特徵可為溫度敏感的。該等特徵可包括銅層，例如嵌入一介電材料中之銅層。至少一個二氧化矽層之各者之總中性應力可介於-30 MPa與+30 MPa之間。至少一個二氧化矽層之總應力可介於-50 MPa與+50 MPa之間，視情況介於-30 MPa與+30 MPa之間。至少一個二氧化矽層之總厚度可為至少20 μm，視情況至少30 μm，或視情況至少40 μm。至少一個二氧化矽層之各者之厚度可為至少1 μm，視情況至少2 μm，或視情況至少5 μm。

【0030】 根據本發明之一第三態樣，提供一種用於使用根據本發明之第一態樣之方法藉由電漿增強化學氣相沈積將二氧化矽沈積至一基板上之電漿增強化學氣相沈積設備，該設備包括：

一腔室；

一基板支撐件，其安置在該腔室內用於在其上支撐一基板；

至少一個氣體入口，其用於以一流速將一氣體或氣體混合物引入該腔室中；

一電漿產生構件，其用於維持該腔室中之一電漿；

一高頻電力供應構件，其經組態以向該至少一個氣體入口供應一高頻RF電力供應；

一低頻電力供應構件，其經組態以向該基板支撐件及該至少一個氣體入口之至少一者供應一低頻RF電力供應；及

一控制器，其經組態以在一第一組處理條件與一第二組處理條件之間切換，其中該第一組處理條件經組態以執行一第一沈積步驟以將一中間層沈積至該基板上，該中間層包括氮化矽，且該第二組處理條件經組態以執行一第二沈積步驟以將至少一個二氧化矽層沈積至該中間層上，

其中該第一組處理條件經組態以藉由將包括矽烷、氮氣及氫氣或氨氣之一第一氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將來自該第一氣體混合物之一電漿維持在該腔室中以將該中間層沈積至該基板上來執行該第一沈積步驟，

其中該第二組處理條件經組態以藉由將包括正矽酸四乙酯之一第二氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將來自該第二氣體混合物之一電漿維持在該腔室中以將該至少一個二氧化矽層沈積至該中間層上來執行該第二沈積步驟。

【0031】 第二氣體混合物可進一步包括氧氣。第二氣體混合物可進一步包括氫氣。第二氣體混合物可進一步包括氮氣。該至少一個氣體入口可包括兩個或更多個氣體入口。較佳地，該兩個或更多個氣體入口之一第一氣體入口經組態以將氮氣及正矽酸四乙酯引入該腔室中，且該兩個或更多個氣體入口之一第二氣體入口經組態以將氮氣引入該腔室中。該低頻電力供應構件可經組態以向該至少一個氣體入口供應一低頻RF電力供應。

【0032】 雖然上文已描述本發明，但其擴展至上文或以下描述、圖

式或技術方案中陳述之特徵之任何發明組合。舉例而言，關於本發明之一個態樣揭示之任何特徵可與關於本發明之其他態樣之任一者揭示之任何特徵組合。

【0033】 為了避免疑問，每當在本文參考「包括」或「包含」及類似術語時，本發明亦被理解為包含更多限制性術語，諸如「由...組成」及「基本上由...組成」。

【0034】 為了避免疑問，具有一負數值之應力之量測被理解為指示壓縮應力，而具有一正數值之應力之量測被理解為指示拉伸應力。

【0035】 為了避免疑問，在所關注之溫度範圍內藉由PECVD沈積之氮化矽或SiN被理解為係包括矽、氮及氫或由矽、氮及氫組成之非晶膜，且在一些實施例中可被描述為α-SiN:H或α-$Si_{1-x}N_x:H_y$。Si、N及H之比例可隨著沈積參數而變化。然而，為了方便及簡潔，此等膜在本文被稱為氮化矽或SiN。此等膜具有優良之介電性質。由TEOS前驅物沈積之PECVD二氧化矽或SiO_2膜亦係非晶介電膜，其併入氫原子及潛在微量碳。在所關注溫度範圍內沈積之PECVD TEOS基氧化物並非化學計量之SiO_2，而係包括矽、氧及氫或由矽、氧及氫組成之非晶膜，且在一些實施例中可被描述為α-SiO:H或α-$Si_{1-x}O_x:H_y$膜。然而，為了方便及簡潔，此等PECVD TEOS基氧化物在本文中被稱為二氧化矽或SiO_2。

【圖式簡單說明】

【0036】 現將參考附圖僅藉由實例來描述本發明之實施例，其中：

圖1展示具有中性及壓縮應力兩者之來自N_2/H_2前驅物之PECVD SiN層之FTIR光譜；

圖2展示具有中性及壓縮應力兩者之來自NH_3前驅物之PECVD SiN層

之FTIR光譜；

圖3展示沈積在具有中性應力之來自NH_3前驅物之SiN層、具有中性應力之來自N_2/H_2前驅物之SiN層及矽基板上之來自TEOS前驅物之PECVD SiO_2層之FTIR光譜；

圖4展示A)無根據本發明之一中間層及B)具有根據本發明之一中間層之在塗覆有二氧化矽層之一矽基板中形成之40 μm溝槽之SEM影像。

【實施方式】

【0037】 根據本發明之例示性方法(及比較實例)適用於沈積中間層及二氧化矽層之設備包含一SPTS Delta™ *fx*P平行板PECVD設備，其可自位於英國南威爾斯新港之SPTS技術有限公司商購。使用此設備執行下文描述之所有例示性實施例及比較實例。然而，預期結果通常可在電容耦合PECVD系統上達成。應力量測係在一Tenor Flx™ 3300-R系統上進行。

【0038】 在下文例示性方法中，中間層係由氮化矽(SiN)形成。然而，預期除了SiN之外，包括一或多個其他組分之中間層亦將展現下文討論之優點。

【0039】 本發明之PECVD設備包括：一腔室；一基板支撐件，其安置在腔室內用於在其上支撐一基板；至少一個氣體入口，其用於以一流速將一氣體或氣體混合物引入該腔室中；一電漿產生構件，其用於維持該腔室中之一電漿；一高頻電力供應構件，其經組態以向該至少一個氣體入口供應一高頻RF電力供應；一低頻電力供應構件，其經組態以向該基板支撐件及該至少一個氣體入口之至少一者供應一低頻RF電力供應；及一控制器。該控制器經組態以在一第一組處理條件與一第二組處理條件之間切換，其中該第一組處理條件經組態以執行一第一沈積步驟以將一中間層沈

積至該基板上，該中間層包括氮化矽，且該第二組處理條件經組態以執行一第二沈積步驟以將至少一個二氧化矽層沈積至該中間層上。該第一組處理條件經組態以藉由將包括矽烷、氮氣及氫氣或氨氣之一第一氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將來自該第一氣體混合物之一電漿維持在該腔室中以將該中間層沈積至該基板上來執行該第一沈積步驟。該第二組處理條件經組態以藉由將包括正矽酸四乙酯、氦氣、氫氣及氧氣之一第二氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將來自該第二氣體混合物之一電漿維持在該腔室中以將該至少一個二氧化矽層沈積至該中間層上來執行該第二沈積步驟。

【0040】 該至少一個氣體入口可包括兩個或更多個氣體入口。較佳地，該兩個或更多個氣體入口之一第一氣體入口經組態以將氦氣及正矽酸四乙酯引入該腔室中，且該兩個或更多個氣體入口之一第二氣體入口經組態以將氦氣引入該腔室中。

【0041】 在13.56 MHz及375 kHz下操作之兩個RF電力供應器耦合至經定位朝向腔室頂部之一氣體分配板(亦稱為一「噴頭」)。基板與氣體分配板下方之基板支撐件同軸定位。基板支撐件被電阻加熱，且歸因於一冷卻機構，能夠控制基板支撐件及繼而基板溫度。當達成適當之RF及程序氣體壓力時，在氣體分配板與基板支撐件/基板之間產生一電漿。腔室係由一泵送系統抽空，且附接至在真空下操作之一輸送模組。

【0042】 基板較佳地係一半導體基板，且最較佳地係由矽形成。在本文論述之實施例中，基板係呈一300 mm直徑矽晶圓之形式，其具有約

775 μm之一標準厚度。然而，在本發明之方法及設備中亦可使用其他基板材料、基板幾何形狀、直徑及厚度。應瞭解，執行本發明所需之沈積條件(包含氣體流速、腔室壓力及施加至基板及/或氣體入口之功率)將預期以此項技術中已知之一方式隨著基板材料及幾何形狀而變化。在本文中論述之實施例中，矽晶圓具有形成在矽晶圓之上表面中之溝槽，溝槽具有約40 μm之一深度，且本發明之方法用於用一經沈積二氧化矽層填充溝槽。然而，二氧化矽層同樣可沈積在此一基板之其他特徵上，包含通孔、裸矽表面或附接至基板表面之晶粒。

【0043】 本發明者已經發現，藉由用包括SiN之一中間層塗覆一基板(特別係包含矽或由矽組成之基板)，可實質上增加可在開裂或分層發生之前沈積之一中性/低應力TEOS基SiO_2層之厚度。在無包括SiN之一中間層之情況下，先前可沈積而不開裂或分層之SiO_2之最大厚度為20 μm，且僅藉由交替的拉伸及壓縮應力之多層之層壓或以一非常低沈積速率沈積。然而，當使用藉由PECVD沈積之包括SiN之一0.5 μm厚中間層時，以高達1.5 μm/分鐘之一沈積速率，針對一中性應力(+22 MPa)中間層獲得大於30 μm之一SiO_2層厚度，且針對一壓縮應力(-200 MPa)中間層獲得大於40 μm之一SiO_2層厚度。已在0.05 μm與0.5 μm之間之中間層厚度下觀察到開裂臨限厚度之此增加，儘管此效應將預期亦擴展至更厚中間層。

【0044】 圖4中展示藉由先前方法處理之一基板與根據本發明之方法之一實施例處理之一基板之間之一比較。圖4展示約40 μm中性應力TEOS基SiO_2層之矽沈積中橫截面為40 μm之深溝槽之兩張SEM影像。在標記為「A」之影像中，在SiO_2層與基板之間無中間層，而在標記為「B」之影像中，首先沈積總應力約為-200 MPa之N_2/H_2基壓縮SiN層，隨

後沈積一單個中性應力TEOS基SiO_2層。在影像A中，例如在溝槽之右側壁之中間及靠近SiO_2層之上表面兩者上觀察到嚴重開裂。相較之下，影像B展示除了來自樣品製備之劈開損傷之外，無開裂之跡象。

例示性實施例

【0045】 本發明之例示性實施例包括在一第一沈積步驟中將矽烷(SiH_4)、氮氣(N_2)及氫氣(H_2)或氨氣(NH_3)引入一PECVD腔室中。將一電漿維持在腔室內，使得可發生一PECVD程序，此引起包括氮化矽(SiN)之一中間層沈積至基板上。較佳地，中間層由SiN組成或基本上由SiN組成。

【0046】 在第一沈積步驟之後之一第二沈積步驟中，將包括正矽酸四乙酯(TEOS)、氧氣(O_2)、H_2及氦氣(He)之一氣體混合物引入含有基板之一PECVD腔室，該腔室可為與在第一沈積步驟中使用之腔室相同或不同之一腔室。將一電漿維持在腔室內，使得可發生一PECVD程序，此引起至少一個二氧化矽(SiO_2)層沈積在中間層上。

【0047】 可較佳地避免在第一沈積步驟中使用氨來產生中間層。因此，本發明者研究在第一沈積步驟中有及無氨之中間層之性質。下文在表1中給出用於沈積無NH_3及NH_3基SiN層之各者之程序條件。各情況下之沈積皆在250℃下執行。

表1

程序參數	中性 N_2/H_2 SiN	壓縮 N_2/H_2 SiN	中性 N_2/NH_3 SiN	壓縮 N_2/NH_3 SiN
壓力(托)	2.1	2.1	1.2	2
SiH_4流速(sccm)	325	325	180	90

N_2流速(sccm)	6000	6000	2000	2671
H_2流速(sccm)	500	500	0	0
NH_3流速(sccm)	0	0	450	37
高頻RF功率(瓦特)	700	1320	540	1000

【0048】 圖1展示以$SiH_4/N_2/H_2$之一氣體混合物在不使用氨之情況下產生之一Si基板上之兩個SiN層之FTIR光譜。基板貢獻已被減除。該光譜展示與約3340 cm^{-1}處之N-H拉伸、約2130 cm^{-1}處之Si-H拉伸、約1170 cm^{-1}處之N-H彎曲及850 cm^{-1}處之Si-N拉伸有關之吸收峰。在光譜於Si-N峰上正規化之情況下，吾人可見，當相較於中性SiN時，Si-H拉伸峰在~2130 cm^{-1}處面積略有減小且波數增加，且在其接近壓縮SiN之N-H彎曲模式時，向Si-N拉伸峰之更高波數移位。

【0049】 圖2展示具有中性及壓縮應力之NH_3基PECVD SiN層之FTIR光譜。在此情況下，氣體混合物係$SiH_4/NH_3/N_2$。光譜與圖1中之光譜類似，惟針對NH_3基SiN之N-H彎曲峰更突出除外。

【0050】 圖3展示至矽上之1 μm TEOS基SiO_2沈積及至矽基板上之N_2/H_2基SiN層之FTIR吸收光譜(在減除基板及SiN貢獻後)。FTIR光譜展示以約1083 cm^{-1}為中心之SiO峰之逐漸變寬。針對NH_3基SiN層觀察到類似結果。下文在表2依據矽及四種SiN變體上之SiO峰之半高全寬(FWHM)呈現SiO峰之寬度之變化。

表2

結構	**FWHM (cm^{-1})**
TEOS基SiO_2	102

中性應力N_2/H_2基SiN上之TEOS基SiO_2	118
壓縮應力N_2/H_2基SiN上之TEOS基SiO_2	123
中性應力NH_3基SiN上之TEOS基SiO_2	122
壓縮應力NH_3基SiN上之TEOS基SiO_2	124

【0051】 自表2可看出，峰之寬度隨著中性SiN層之引入而增加，且當該層被壓縮時稍微進一步變寬。一較寬峰指示一密度較小層，此允許在SiO_2之開裂發生之前沈積較厚層。

【0052】 中間層之折射率經研究，且在下文之表3中展示。對於N_2/H_2及NH_3基SiN沈積兩者，SiO_2層之折射率隨著SiN層中之壓縮應力增加而減小，其中由N_2/H_2形成之SiN層之折射率變化更明顯。在中間層頂部具有及無SiO_2層之情況下，中間層之總應力亦在下文之表4中展示。無一中間層之中性應力SiO_2層中之總應力為-7 MPa。

表3

結構	折射率
中性應力N_2/H_2基SiN	2.3488
壓縮應力N_2/H_2基SiN	2.1529
中性應力NH_3基SiN	1.9868
壓縮應力NH_3基SiN	1.9319

表4

結構	單獨SiN層中之總應力(MPa)	SiN-SiO_2堆疊中之總應力(MPa)
中性應力N2/H2 SiN上之TEOS基SiO_2	22	2

壓縮應力N2/H2 SiN上之TEOS基SiO_2	-200	-80
中性應力NH3基SiN上之TEOS基SiO_2	47	2
壓縮應力NH3基SiN上之TEOS基SiO_2	-391	-214

【0053】 N_2/H_2基層展示一較高折射率，此指示N_2/H_2層中在相較於其等NH_3基對應物時更高之一Si含量。SiN/SiO_2堆疊之淨應力比自個別層之應力值預期之壓縮性小，表明中間層正在修改SiO_2層之性質。在兩種情況下，應力皆可透過修改程序條件來調諧。

【0054】 中性應力SiO_2層使用一$TEOS/O_2/H_2/He$化學物在約250℃下沈積，且能夠支援高達1.5 μm/分鐘之沈積速率。程序細節見下文表5。

表5

程序參數	中性TEOS基SiO_2
壓力(托)	4
TEOS流速(sccm)	5
O_2流速(slpm)	6.5
H_2流速(slpm)	1
He流速(sccm)	200/1250
高頻功率(瓦特)	1950
低頻功率(瓦特)	350

【0055】 1250 sccm之He流速用作TEOS之一載氣，而200 sccm之He流速在另一管線中被直接饋送至氣體分配板，以穩定電漿並維持可重

現操作。藉由調整高頻及低頻源之功率，可有效地控制SiO_2層之總應力。例如，可用2300 W之高頻源及550 W之一低頻源使該層壓縮，而可使用一1500 W高頻源使該層拉伸。該等層之經量測應力值及折射率在下文表6中展示。

表6

程序參數	壓縮TEOS基 SiO_2	中性TEOS基 SiO_2	拉伸TEOS基SiO_2
折射率	1.4503	1.4404	1.4342
總應力(MPa)	-148	-9	188

【0056】 在不被任何理論或猜想束縛之情況下，中間層中之SiN似乎出人意料地影響SiO_2之結構，如藉由在1183 cm^{-1}處Si-O FTIR峰之變寬所量測，此指示TEOS基SiO_2層之密度減小。如由SiO_2層之折射率及FTIR光譜判定，TEOS中之結構變化似乎相對獨立於中間層中之SiN之來源。在不希望被任何理論或猜想束縛之情況下，推測中間層中SiN之存在改良TEOS基SiO_2至基板上之黏附性，特別當基板係由Si形成或包括Si時。推測當一中性應力SiO_2層沈積至中間層上時，中間層之壓縮應力減小中間層/SiO_2堆疊之淨應力。淨壓縮應力增加TEOS基SiO_2層之開裂臨限值，且增加在開裂或分層發生之前可沈積之SiO_2層之厚度。令人驚訝的是，中間層中之SiN影響上文SiO_2層之結構，如藉由1183 cm^{-1}處Si-O FTIR峰之變寬所量測。此峰變寬指示TEOS基SiO_2層之密度減小。如由折射率及FTIR判定，TEOS基SiO_2層中之結構變化似乎相對獨立於中間層之SiN組分之來源。

【0057】 應注意，中性應力TEOS基SiO_2可作為一單層沈積或分步

驟沈積以形成多個SiO_2層，各層具有一中性應力，而開裂效能無變化。較佳地，若存在多個SiO_2層，則至少一個SiO_2層之總應力係介於-50 MPa與+50 MPa之間，視情況介於-30 MPa與+30 MPa之間，以確保SiO_2沈積物之總應力整體係中性的。多層SiO_2之佈建可容許在第二沈積步驟期間週期性地清潔腔室，以防止(若干) SiO_2層之污染。若需要，則可在單一晶圓腔室或一叢集工具或一多站PECVD工具中沈積多個SiO_2層。中間層及TEOS基SiO_2可在同一腔室或不同腔室中沈積，而開裂效能無變化。在中間層沈積之後，程序可在真空下繼續，或者可在開始TEOS基SiO_2沈積之前執行一真空中斷。腔室及沈積序列之選擇將在很大程度上藉由工具組態管控。

【發明申請專利範圍】

【請求項1】

一種藉由電漿增強化學氣相沈積(PECVD)將二氧化矽沈積至一基板上之方法，該方法包括以下步驟：

在一腔室中提供該基板；

藉由PECVD執行一第一沈積步驟，以將一中間層沈積至該基板上，該中間層包括氮化矽；及

藉由PECVD執行一第二沈積步驟，以將至少一個二氧化矽層沈積至該中間層上，

其中該第一沈積步驟包括將包括矽烷、氮氣及氫氣或氨氣之一第一氣體混合物引入該腔室中，且在介於約220℃與約300℃之間之一溫度下在該腔室中維持來自該第一氣體混合物之一電漿，以將該中間層沈積至該基板上，

其中該第二沈積步驟包括將包括正矽酸四乙酯之一第二氣體混合物引入該腔室中，且在介於約220℃與約300℃之間之一溫度下在該腔室中維持來自該第二氣體混合物之一電漿，以將該至少一個二氧化矽層沈積至該中間層上，及

其中該中間層具有介於-400 MPa與-100 MPa之間之一總壓縮應力，且該至少一個二氧化矽層之各者具有介於-50 MPa與+50 MPa之間之一總中性應力，且該至少一個二氧化矽層之總厚度為至少10 μm。

【請求項2】

如請求項1之方法，其中該第二氣體混合物進一步包括氧氣。

【請求項3】

如請求項1或請求項2之方法，其中該第二氣體混合物進一步包括氫氣。

【請求項4】

如請求項1或請求項2之方法，其中該第二氣體混合物進一步包括氮氣。

【請求項5】

如請求項4之方法，其中在該第二沈積步驟期間，該氮氣透過兩個或更多個氣體入口引入該腔室中。

【請求項6】

如請求項1或請求項2之方法，其中矽烷在該第一沈積步驟期間以約50 sccm至約400 sccm，視情況約90 sccm至約350 sccm，視情況約180至約330 sccm之範圍內或視情況約325 sccm之一流速引入該腔室中。

【請求項7】

如請求項1或請求項2之方法，其中氮氣在該第一沈積步驟期間以約2000 sccm至約8,000 sccm，視情況約2500 sccm至約7,000 sccm，視情況約2600 sccm至約6,500 sccm之範圍內或視情況約6,000 sccm之一流速引入該腔室中。

【請求項8】

如請求項1或請求項2之方法，其中氫氣在該第一沈積步驟中以約250至約750 sccm，視情況約400 sccm至約600 sccm之範圍內或視情況約500 sccm之一流速引入該腔室中。

【請求項9】

如請求項1或請求項2之方法，其中氨氣在該第一沈積步驟中以約25

sccm至約500 sccm，視情況約35 sccm至約475 sccm之範圍內或視情況約450 sccm之一流速引入該腔室中。

【請求項10】

如請求項1或請求項2之方法，其中正矽酸四乙酯在該第二沈積步驟期間以約1 sccm至約10 sccm，視情況約3 sccm至約7 sccm之範圍內或視情況約5 sccm之一流速引入該腔室中。

【請求項11】

如請求項2之方法，其中氧氣在該第二沈積步驟期間以約1.0 slpm至約10 slpm，視情況約4.0 slpm至約8.0 slpm之範圍內或視情況約6.5 slpm之一流速引入該腔室中。

【請求項12】

如請求項3之方法，其中氫氣在該第二沈積步驟期間以約0.25 slpm至約2.0 slpm，視情況約0.75 slpm至約1.5 slpm之範圍內或視情況約1.0 slpm之一流速引入該腔室中。

【請求項13】

如請求項4之方法，其中在該第二沈積步驟中引入該腔室中的氦氣的總流速在約1000 sccm至約2000 sccm，視情況約1200 sccm至約1650 sccm之範圍內或視情況為約1450 sccm。

【請求項14】

如請求項5之方法，其中在該第二沈積步驟中透過該至少兩個氣體入口之第一氣體入口引入該腔室中之氦氣之該流速在約600 sccm至約1900 sccm，視情況約800 sccm至約1700 sccm之範圍內或視情況為約1250 sccm，及/或在該第二沈積步驟中透過該至少兩個氣體入口之第二氣體入

口引入該腔室中之氨氣之該流速在約50 sccm至約500 sccm，視情況約100 sccm至約300 sccm之範圍內或視情況為約200 sccm。

【請求項15】

如請求項1或請求項2之方法，其中在該第一沈積步驟及/或該第二沈積步驟期間，程序溫度小於約280℃及/或該程序溫度大於約225℃。

【請求項16】

如請求項1或請求項2之方法，其中該第一沈積步驟中之該電漿係使用具有10 MHz至約15 MHz之範圍內之一頻率，視情況13.56 MHz之一頻率之一高頻RF功率維持，該高頻RF功率具有在約500 W至約1500 W，視情況約540 W至約1320 W，視情況約700 W至約1000 W之範圍內之一功率。

【請求項17】

如請求項1或請求項2之方法，其中該第二沈積步驟中之該電漿係使用具有在10 MHz至約15 MHz之範圍內之一頻率，視情況13.56 MHz之一頻率之一高頻RF功率及具有在100 kHz至約500 kHz，視情況約200 kHz至約450 kHz，視情況約300 kHz至約400 kHz之範圍內，或視情況約375 kHz之一頻率之一低頻RF功率維持。

【請求項18】

如請求項17之方法，其中該第二沈積步驟中之該高頻RF功率具有約1500 W至約3000 W，視情況約1750 W至2300 W之範圍內，或視情況約1950 W之一功率。

【請求項19】

如請求項17之方法，其中該第二沈積步驟中之該低頻RF功率具有約

200 W至約600 W，視情況約300 W至約550 W之範圍內，或視情況約350 W之一功率。

【請求項20】

如請求項1或請求項2之方法，其中該中間層之該總壓縮應力為至少-100 MPa，視情況至少-200 MPa，視情況至少-250 MPa或視情況至少-300 MPa。

【請求項21】

如請求項1或請求項2之方法，其中該中間層之厚度為至少0.05 μm，視情況至少0.25 μm，或視情況至少0.5 μm。

【請求項22】

如請求項1或請求項2之方法，其中該至少一個二氧化矽層之各者之該總中性應力係介於-30 MPa與+30 MPa之間。

【請求項23】

如請求項1或請求項2之方法，其中該基板係矽。

【請求項24】

如請求項1或請求項2之方法，其中在該第一沈積步驟與該第二沈積步驟之間自該腔室移除該基板。

【請求項25】

一種使用如請求項1至24中任一項之方法在其上沈積有至少一個二氧化矽層之基板，其中該至少一個二氧化矽層之各者具有介於-50 MPa與+50 MPa之間之一總中性應力，且該至少一個二氧化矽層之該總厚度為至少10 μm。

【請求項26】

如請求項25之基板，其中該至少一個二氧化矽層之該總厚度為至少20 μm，視情況至少30 μm，或視情況至少40 μm。

【請求項27】

一種用於使用如請求項1至24中任一項之方法藉由電漿增強化學氣相沈積將二氧化矽沈積至一基板上之電漿增強化學氣相沈積設備，該設備包括：

一腔室；

一基板支撐件，其安置在該腔室內用於在其上支撐一基板；

至少一個氣體入口，其用於以一流速將一氣體或氣體混合物引入該腔室中；

一電漿產生構件，其用於維持該腔室中之一電漿；

一高頻電力供應構件，其經組態以向該至少一個氣體入口供應一高頻RF電力供應；

一低頻電力供應構件，其經組態以向該至少一個氣體入口供應一低頻RF電力供應；及

一控制器，其經組態以在一第一組處理條件與一第二組處理條件之間切換，其中該第一組處理條件經組態以執行一第一沈積步驟以將一中間層沈積至該基板上，該中間層包括氮化矽，且該第二組處理條件經組態以執行一第二沈積步驟以將至少一個二氧化矽層沈積至該中間層上，

其中該第一組處理條件經組態以藉由將包括矽烷、氮氣及氫氣或氨氣之一第一氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將

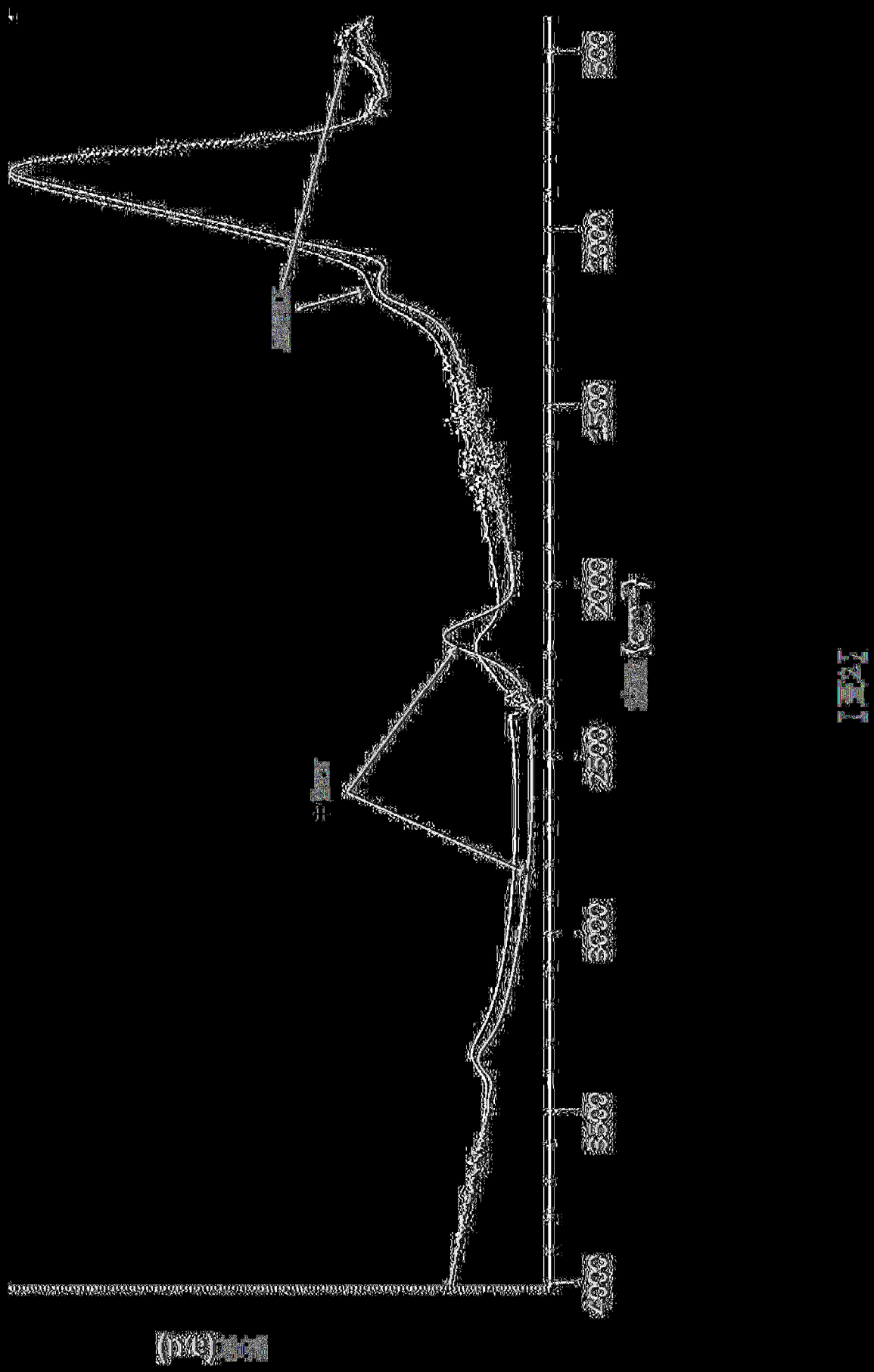
來自該第一氣體混合物之一電漿維持在該腔室中以將該中間層沈積至該基板上來執行該第一沈積步驟，

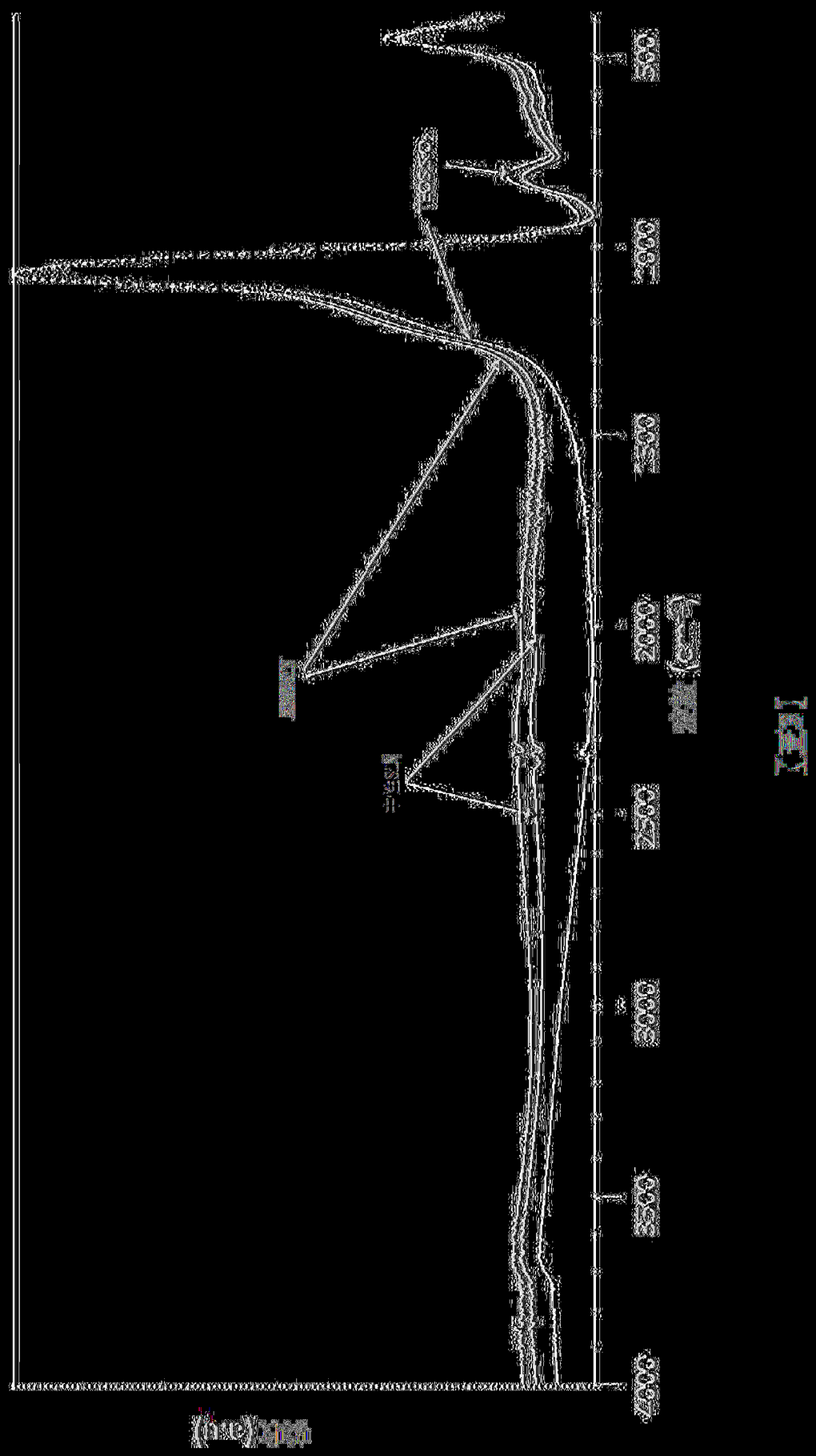
其中該第二組處理條件經組態以藉由將包括正矽酸四乙酯之一第二氣體混合物透過該至少一個氣體入口引入該腔室中，且使用該電漿產生構件在介於約220℃與約300℃之間之一溫度下將來自該第二氣體混合物之一電漿維持在該腔室中以將該至少一個二氧化矽層沈積至該中間層上來執行該第二沈積步驟。

【發明圖式】



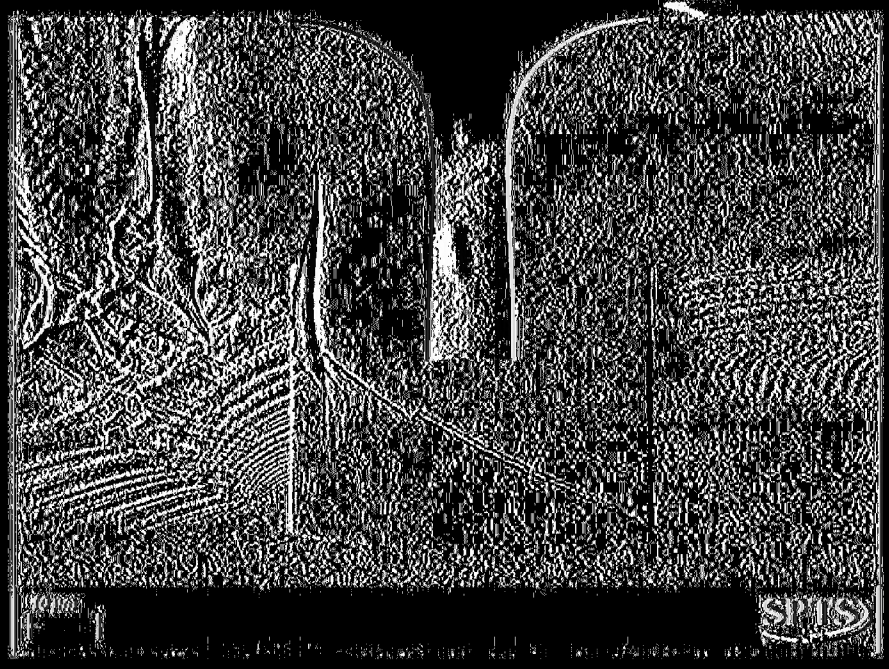
第1頁，共4頁(發明圖式)


500
1000
1500
2000
2500
3000
3500
4000
(cm⁻¹)
(pyt)


500
1000
1500
2000
2500
3000
3500
4000
(nm)



A



B

【圖4】