

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 9 月 27 日(27.09.2012)



(10) 国際公開番号
WO 2012/127722 A1

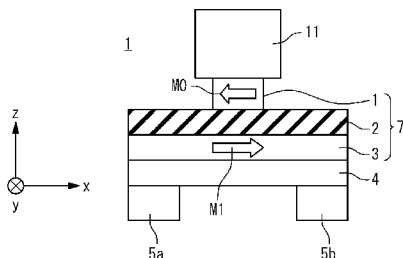
- (51) 国際特許分類:
H01L 21/8246 (2006.01) H01L 29/82 (2006.01)
G11C 11/15 (2006.01) H01L 43/08 (2006.01)
H01L 27/105 (2006.01)
- (21) 国際出願番号: PCT/JP2011/073647
- (22) 国際出願日: 2011 年 10 月 14 日(14.10.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-061930 2011 年 3 月 22 日(22.03.2011) JP
特願 2011-061939 2011 年 3 月 22 日(22.03.2011) JP
特願 2011-076361 2011 年 3 月 30 日(30.03.2011) JP
- (71) 出願人(米国を除く全ての指定国について): ルネサスエレクトロニクス株式会社 (RENESAS ELECTRONICS CORPORATION) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 Kanagawa (JP).
- (72) 発明者; および
(75) 発明者/出願人(米国についてのみ): 鈴木 哲広 (SUZUKI Tetsuhiro) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 ルネサスエレクトロニクス株式会社内 Kanagawa (JP).
- (74) 代理人: 工藤 実(KUDOH Minoru); 〒1400013 東京都品川区南大井六丁目 2 4 番 1 0 号カドヤビル 6 階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

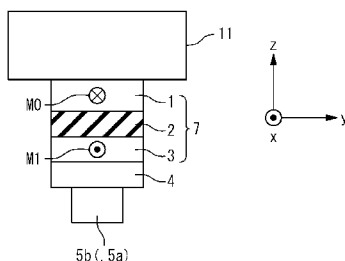
(54) Title: MAGNETIC MEMORY

(54) 発明の名称: 磁気メモリ

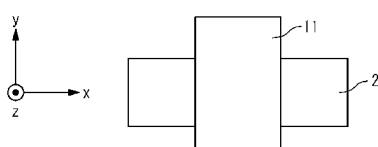
[図1A]



[図1B]



[図1C]



(57) Abstract: This magnetic memory is provided with a foundation layer, a free magnetization layer, barrier layer, and reference magnetization layer. The free magnetization layer is provided so as to cover the foundation layer, has reversible magnetization, and is substantially uniformly magnetized. The barrier layer is provided so as to cover the free magnetization layer and is formed from a material that differs from the material for the foundation layer. The reference magnetization layer is provided on the barrier layer and has fixed magnetization. When the magnetization of the free magnetization layer is reversed, a first write current flows from one end of the free magnetization layer in a direction within the surface thereof to the other end without the intermediary of the reference magnetization layer.

(57) 要約: 磁気メモリは、下地層と、磁化自由層と、バリア層と、磁化参照層とを具備している。磁化自由層は、下地層を覆うように設けられ、反転可能な磁化を有し、ほぼ一様に磁化されている。バリア層は、磁化自由層を覆うように設けられ、下地層の材料と異なる材料で形成されている。磁化参照層は、バリア層上に設けられ、固定された磁化を有する。磁化自由層の磁化を反転させるとき、磁化参照層を介さずに、磁化自由層をその面内方向に一方の端部から他方の端部へ第 1 書き込み電流を流す。

WO 2012/127722 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：磁気メモリ

技術分野

[0001] 本発明は、磁気メモリに関し、特にスピン軌道相互作用を用いた磁気メモリに関する。

背景技術

[0002] 磁気トンネル接合（MTJ）を用いた磁気メモリの研究開発が盛んに行われている。その磁気メモリは高速書き込み、無制限の書換え回数、及び不揮発という優れた特性を有している。そのため、単体メモリだけではなく、マイコン等の混載メモリ用途にも応用が期待されている。磁気メモリとしては、磁気ランダムアクセスメモリ（MRAM）が例示される。

[0003] 典型的なMRAMのメモリセルとして、特開平10-4227号公報（特許文献1；対応米国特許US5650958号）に、磁気応答が制御可能な磁気トンネル接合（MTJ）が開示されている。この磁気トンネル接合素子は、第1の電極と、第2の電極と、絶縁トンネル層とを含む。第1の電極は、基板と、拘束強磁性層（磁化参照層）と、反強磁性層とを有する。拘束強磁性層は、前記基板上に形成され平坦である。反強磁性層は、前記拘束強磁性層に隣接してそれと接触し、前記拘束強磁性層の磁化方向を好適な方向に拘束し、印加磁場の存在の下で、前記磁化方向の回転を阻止する。第2の電極は、印加磁場の存在の下で、磁化方向を自由に回転することができる平坦なフリー強磁性層（磁化自由層）を有する。絶縁トンネル層（バリア層）は、前記拘束強磁性層と前記フリー強磁性層との間に配置され、前記拘束強磁性層及び前記フリー強磁性層に垂直な方向のトンネル電流を許可する。前記絶縁トンネル層は、前記拘束強磁性層または前記フリー強磁性層が、前記絶縁トンネル層の側部周囲を越えて延びることのない側部周囲を有し、前記拘束強磁性層及び前記フリー強磁性層が前記絶縁トンネル層とオーバーラップすること無く、間隔をあけた別の平面内に保持される。

[0004] このようなメモリセルは、1ビットのデータを磁化自由層の自発磁化の方向として記憶する。例えば、磁化自由層の自発磁化と磁化参照層の磁化の方向が平行である状態を“0”、反平行である状態を“1”と対応づけることができる。メモリセルからのデータの読出しは、磁気抵抗効果によるメモリセルの抵抗の変化を検知することによりおこなわれる。すなわち、磁気トンネル接合の膜面に垂直な方向に電流を印加して抵抗を検知した際に、例えば、状態“0”は低抵抗、状態“1”は高抵抗になる。従って、例えば、この低抵抗と高抵抗の中間の値となる参照抵抗を用意し、この参照抵抗値との大小関係により、データの状態を判別することができる。

[0005] メモリセルへのデータの書き込みは、メモリセルアレイに配置される配線に書き込み電流を印加し、その書き込み電流により生じる電流誘起磁界によって行われる。例えば、MTJの上下に直交して配置されるワード線、およびビット線に書き込み電流を流し、2つの電流による合成磁界により磁化自由層の磁化を反転させる。この方式は2軸書き込み方式といわれている。この書き込み方式においては、メモリセルアレイ内で選択されたワード線、及び、ビット線の交点に位置するメモリセルのみが磁化反転する。

[0006] 書き込み用の配線が1本でもメモリセルにデータを書き込むことができる。例えば、MTJの下部にビット線が配置され、ビット線電流による磁界によって磁化自由層の磁化が反転する。この方式は1軸書き込み方式といわれている。ただし、この書き込み方式においては、書き込みするメモリセルをメモリセル内のスイッチにより選択する必要がある。例えば、特許第3888463号公報（特許文献2；対応米国特許US7184301号）にメモリセル及び磁気ランダムアクセスメモリが開示されている。このメモリセルは、第1トランジスタと、磁気抵抗素子とを具備する。第1トランジスタは、第1ゲートと、前記第1ゲート以外の一方の端子としての第1端子と、他方の端子としての第2端子とを含む。磁気抵抗素子（MTJ）は、記憶されるデータに応じて磁化方向が反転される自発磁化を有し、一方の端子としての第3端子と、他方の端子としての第4端子とを含む。前記第1端子は第1ビ

ット線に接続され、前記第2端子は第2ビット線に接続され、前記第1ゲートは第1ワード線に接続され、前記第3端子は第2ワード線に接続され、前記第4端子は前記第2端子に接続される。更に、前記第1トランジスタと前記第2ビット線との間に設けられ、第2ゲートと、前記第2ゲート以外の一方の端子としての第5端子と、他方の端子としての第6端子とを含む第2トランジスタを更に具備していても良い。そのとき、前記第5端子は前記第2ビット線に接続され、前記第6端子は前記第2端子に接続され、前記第2ゲートは前記第1ワード線に接続され、前記第3端子は、前記第2ワード線に代えて、接地に接続される。すなわち、メモリセルにおいて2個のトランジスタと1個のMTJを用いる2トランジスタ-1MTJ型の構成が開示されている。

[0007] メモリセルへのデータの書き込みに電流誘起磁界以外の原理を用いる方法として、スピン軌道相互作用を用いた磁化反転方法がある。例えば、特開2009-239135号公報（特許文献3）に、磁気メモリセル及びそれを用いた磁気記憶装置、磁気記憶方法が開示されている。この磁気メモリセルは、基準層として磁化状態が固定されている第1磁性層（磁化参照層）と、データ記憶層として磁化状態が変化する第2磁性層（磁化自由層）と、前記第1磁性層と前記第2磁性層との間に挟まれたトンネル障壁層（バリア層）とを有する。この磁気メモリセルにおいて、前記第2磁性層の磁化状態を変化させるときに前記第2磁性層のスピン軌道相互作用を制御する。前記第2磁性層にはスピン軌道相互作用を制御するための電圧を印加するスピン軌道相互作用制御電極が設けられていても良い。すなわち、メモリセルにおいて、磁化自由層の側面方向の両端にスピン軌道相互作用を制御する電極を設け、スピン軌道相互作用によって、磁性層中の磁壁を、側面方向と垂直な上下方向に流す低い電流で移動させる構成が開示されている。スピン軌道相互作用に基づく実効磁界や磁壁の移動に関しては、非特許文献1（Physical Rev. B, vol. 77, 214429（2008））や、非特許文献2（Nature Mat., vol. 9, p230（2010））に

も記載されている。

[0008] 関連する技術として、特開2008-166689号公報（特許文献4；対応米国出願US7608901号）に漏れ磁場を用いたスピントランジスタが開示されている。この漏れ磁場を用いたスピントランジスタは、半導体基板部と、第1電極及び第2電極と、ソース及びドレインと、ゲートとを含む。半導体基板部は、チャンネル層を有する。第1電極及び第2電極は、前記基板部上に前記チャンネルの長さ方向に沿って所定の間隔に離隔配置されている。ソース及びドレインは、前記第1電極と第2電極との間に前記チャンネルの長さ方向に沿って所定の間隔に離隔配置され磁化された強磁性体からなる。ゲートは、前記ソースとドレインとの間の前記基板部上に形成され前記チャンネルを通過する電子のスピンド方向を調節する。チャンネル層を通る電子のスピンドは、前記ソースの下部で前記ソースの漏れ磁場により整列され、前記ドレインの下部で前記ドレインの漏れ磁場によりフィルタリングされる。

[0009] また、特開2007-81359号公報（特許文献5；対応米国出願US7307299号）に、スピンド軌道結合誘導磁場を利用したスピントランジスターが開示されている。このスピントランジスターは、基板部とソース及びドレインとゲートを含む。基板部はチャンネルが形成された。ソース及びドレインは、上記基板部上に相互離隔されて配置され磁化方向が相互同一強磁性体である。ゲートは、上記基板部上に形成され、上記チャンネルを通過する電子のスピンド方向を調節する。上記ソース及びドレインの磁化方向は上記チャンネルの長さ方向と垂直である。

[0010] また、WO2007/111319号公報（特許文献6）にスピンド注入書き込み方式のMRAMが開示されている。このMRAMは、第1磁気抵抗素子と、読み出し回路とを具備している。第1磁気抵抗素子は、第1固定強磁性層（磁化参照層）、第1非磁性層（バリア層）及び第1自由強磁性層（磁化自由層）が順次積層され、スピンド注入により変更される前記第1自由強磁性層の磁化の向きでデータを書き込み可能である。読み出し回路は、読み出し動作時において、前記第1固定強磁性層と前記第1自由強磁性層との間に

読み出し電流を流して得られる前記第1磁気抵抗素子の抵抗値に基づいて、前記第1磁気抵抗素子のデータの読み出しを行う。前記読み出し回路は、前記読み出し電流の印加及び前記データの読み出しを複数回行うことで、一つの読み出しデータを決定し、前記複数回のうち2回目以降の前記読み出し電流の印加方向を、前回読み出された前記データに基づいて、前記第1自由強磁性層の磁化が反転しないように決定する。

先行技術文献

特許文献

- [0011] 特許文献1：特開平10-4227号公報
特許文献2：特許第3888463号公報
特許文献3：特開2009-239135号公報
特許文献4：特開2008-166689号公報
特許文献5：特開2007-81359号公報
特許文献6：WO2007/111319号公報

非特許文献

- [0012] 非特許文献1：K. Obata et. al., "Current-induced domain wall motion in Rashba spin-orbit system", Physical Rev. B, vol. 77, 214429 (2008).
非特許文献2：I. M. Miron et. al., "Current-driven spin torque induced by the Rashba effect in a ferromagnetic metal layer", Nature Mat., vol. 9, p230 (2010).

発明の概要

- [0013] 上記の配線の電流誘起磁界を用いる2軸書き込み方式（特許文献1）や1軸書き込み方式（特許文献2）には、書き込みに必要な電流が大きいという

課題がある。幅 W 、厚さ T の配線に流れる電流 I によりその直下に発生する磁界 H はアンペールの法則により、 $H = I / (2 (W + T))$ と表される。例えば、幅 $W = 100 \text{ nm}$ 、厚さ $T = 100 \text{ nm}$ の配線の場合、これは 1 mA あたり 310 e の磁界 H が発生することに相当する。熱擾乱に対する保持性を考慮した場合、磁化自由層を反転させるために必要な磁界は素子の微細化に伴い増大する傾向にあるので、書き込みには数 mA オーダーの電流が必要となる。書き込み電流が大きいことは、消費電力の増大の原因となる。加えて、2軸書き込み方式の場合には、セルアレイ外に設けられたセル選択トランジスタ面積の増大によるセル占有率の低下の原因となる。一方、1軸書き込み方式の場合には、セルアレイ内に設けられたセル選択トランジスタ面積の増大によるセルアレイ面積の増大の原因となる。このように、書き込み電流が大きいことは、デバイス仕様の劣化の原因となる。

[0014] 一方、スピン軌道相互作用を用いた磁壁移動による磁化反転方式（特許文献3）では、磁壁導入をいかに行うかという課題がある。

[0015] 本発明の磁気メモリは、下地層と、磁化自由層と、バリア層と、磁化参照層とを具備している。磁化自由層は、下地層を覆うように設けられ、反転可能な磁化を有し、ほぼ一様に磁化されている。バリア層は、磁化自由層を覆うように設けられ、下地層の材料と異なる材料で形成されている。磁化参照層は、バリア層上に設けられ、固定された磁化を有している。磁化自由層の磁化を反転させるとき、磁化参照層を介さずに、磁化自由層をその面内方向に一方の端部から他方の端部へ第1書き込み電流を流す。

[0016] 本発明の磁気メモリは、磁化自由層の両側の界面が異なる構造を有している。すなわち、磁化自由層は空間的な対称性が破れている。このような場合、磁化自由層の面内方向に第1書き込み電流を流すと、スピン軌道相互作用のために、磁化自由層内の磁化を担う局在電子には、第1書き込み電流の方向とこの対称性の破れている方向との外積の方向に実効磁界が印加される。したがって、少なくともそのラシュバ磁界を用いることにより、ほぼ一様に磁化した磁化自由層の磁化を反転させることができ、それにより、磁化自由

層へデータを書き込むことができる。ラッシュバ磁界を発生させる第1書き込み電流は、従来の書き込み電流に比較して著しく小さい。すなわち、書き込み電流を小さくすることができる。また、磁化自由層は、ほぼ一様に磁化し、磁壁を導入する必要が無い。したがって、初期化も不要となる。

[0017] 本発明により、磁壁の導入が不要であり、書き込み電流の小さい磁気メモリを提供できる。

図面の簡単な説明

[0018] 本発明の前記及びその他の目的、長所及び特徴は、添付の図面を考慮して次の実施の形態（実施例）の記載によって、より詳細に分かるであろう。

[図1A]図1Aは、本発明の第1の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図1B]図1Bは、本発明の第1の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図1C]図1Cは、本発明の第1の実施の形態に係る磁気記憶素子の構成を示す平面図である。

[図2A]図2Aは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図2B]図2Bは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図2C]図2Cは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図3A]図3Aは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図3B]図3Bは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図3C]図3Cは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図4]図4は、データの書き込みにおける反転閾値の概略を示すグラフである

。

[図5]図5は、本発明の第1の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。

[図6]図6は、本発明の第1の実施の形態に係る磁気メモリの書き込み動作を示すフローチャートである。

[図7A]図7Aは、本発明の第1の実施の形態に係る磁気メモリのレイアウト構成を示す部分断面図である。

[図7B]図7Bは、本発明の第1の実施の形態に係る磁気メモリのレイアウト構成を示す部分断面図である。

[図8A]図8Aは、本発明の第2の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図8B]図8Bは、本発明の第2の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図8C]図8Cは、本発明の第2の実施の形態に係る磁気記憶素子の構成を示す平面図である。

[図9A]図9Aは、本発明の第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図9B]図9Bは、本発明の第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図10A]図10Aは、本発明の第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図10B]図10Bは、本発明の第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図11A]図11Aは、本発明の第3の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図11B]図11Bは、本発明の第3の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図11C]図11Cは、本発明の第3の実施の形態に係る磁気記憶素子の構成を

示す平面図である。

[図12A]図 1 2 A は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図12B]図 1 2 B は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図12C]図 1 2 C は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図13A]図 1 3 A は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図13B]図 1 3 B は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図13C]図 1 3 C は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図14]図 1 4 は、本発明の第 3 の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。

[図15A]図 1 5 A は、本発明の第 4 の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図15B]図 1 5 B は、本発明の第 4 の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図15C]図 1 5 C は、本発明の第 4 の実施の形態に係る磁気記憶素子の構成を示す平面図である。

[図16A]図 1 6 A は、本発明の第 4 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図16B]図 1 6 B は、本発明の第 4 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図16C]図 1 6 C は、本発明の第 4 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図17A]図 1 7 A は、本発明の第 4 の実施の形態に係る磁気記憶素子のデータ

書き込み方法を示す正面図である。

[図17B]図17Bは、本発明の第4の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図17C]図17Cは、本発明の第4の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す平面図である。

[図18A]図18Aは、本発明の第4の実施の形態に係る磁化自由層の構成例を示す平面図である。

[図18B]図18Bは、本発明の第4の実施の形態に係る磁化自由層の構成例を示す平面図である。

[図18C]図18Cは、本発明の第4の実施の形態に係る磁化自由層の構成例を示す平面図である。

[図18D]図18Dは、本発明の第4の実施の形態に係る磁化自由層の構成例を示す平面図である。

[図19A]図19Aは、本発明の第5の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図19B]図19Bは、本発明の第5の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図20A]図20Aは、本発明の第5の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図20B]図20Bは、本発明の第5の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図21A]図21Aは、本発明の第5の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図21B]図21Bは、本発明の第5の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図22]図22は、データの書き込みにおける反転閾値の概略を示すグラフである。

[図23A]図23Aは、本発明の第6の実施の形態に係る磁気記憶素子の構成を

示す正面図である。

[図23B]図23Bは、本発明の第6の実施の形態に係る磁気記憶素子の構成を示す平面図である。

[図24]図24は、本発明の第6の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図25]図25は、本発明の第6の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図26]図26は、本発明の第6の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。

[図27A]図27Aは、本発明の第7の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図27B]図27Bは、本発明の第7の実施の形態に係る磁気記憶素子の構成を示す平面図である。

[図28]図28は、本発明の第7の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図29]図29は、本発明の第7の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図30]図30は、本発明の第8の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図31]図31は、本発明の第8の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図32]図32は、本発明の第8の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図33]図33は、本発明の第8の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。

[図34]図34は、本発明の第9の実施の形態に係る磁気記憶素子の構成を示す正面図である。

[図35A]図35Aは、本発明の第10の実施の形態に係る磁気記憶素子の構成

を示す正面図である。

[図35B]図35Bは、本発明の第10の実施の形態に係る磁気記憶素子の構成を示す側面図である。

[図36A]図36Aは、本発明の第10の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図36B]図36Bは、本発明の第10の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図37A]図37Aは、本発明の第10の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。

[図37B]図37Bは、本発明の第10の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す側面図である。

[図38]図38は、本発明の第10の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。

[図39]図39は、本発明の第10の実施の形態に係る磁気記憶素子の変形例の構成を示す部分側面図である。

発明を実施するための形態

[0019] 以下、本発明の磁気メモリの実施の形態に関して、添付図面を参照して説明する。

[0020] (第1の実施の形態)

本発明の第1の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、2軸書き込み方式において、2本の配線による電流誘起磁界を用いる代わりに、1本の配線による電流誘起磁界とスピン軌道相互作用に基づく実効磁界（ラシュバ磁界：後述）とを用いることにより、書き込み電流を低減している。

[0021] まず、本発明の第1の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図1A～図1Cは、本発明の第1の実施の形態に係る磁気記憶素子の構成を示す正面図、側面図及び平面図である。磁気記憶素子9

は、下地層 4 と、磁化自由層 3 と、バリア層 2 と、磁化参照層 1 と、上部電極 1 1 と、下部電極 5 a、5 b とを具備している。

[0022] 下地層 4 は、基板（図示されず）の表面（ x y 平面）に平行に設けられている。磁化自由層 3 は、下地層 4 を覆うように、その上側（ $+z$ 側）に設けられている。バリア層 2 は、磁化自由層 3 を覆うように、その上側（ $+z$ 側）に設けられている。磁化参照層 1 は、バリア層 2 の上側（ $+z$ 側）に設けられている。必ずしもバリア層 2 の全面を覆っている必要はない。磁化自由層 3、バリア層 2 及び磁化参照層 1 は MTJ（磁気トンネル接合）7 を構成している。磁気記憶素子 9 は、MTJ 7 の磁化自由層 3 の磁化方向によりデータを記憶する。

[0023] 上部電極 1 1 は、磁化参照層 1 と接続されている。上部電極 1 1 は、磁化自由層 3 の近傍に電流誘起磁界を発生させる書き込み電流用の配線であり、ビット線に例示される。下部電極 5 a は下地層 4 の一方側（ $-x$ 側）の端部の下側（ $-z$ 側）に、下部電極 5 b は下地層 4 の他方側（ $+x$ 側）の端部の下側（ $-z$ 側）にそれぞれ接続している。下部電極 5 a、5 b は、それぞれ選択トランジスタ T_r （後述）に接続され、下地層 4 を介して磁化自由層 3 にその一方から他方へ電流を印加することができる。

[0024] 下地層 4 は、磁化自由層 3 においてラシュバ磁界（後述）を発生させるべく、バリア層 2 の材料とは異なる材料で形成される。また、下部電極 5 a、5 b と磁化自由層 3 との間に設けられることから、電流が通過容易なように導電性の膜であることが好ましい。ただし、磁化自由層 3 ではなく下地層 4 に選択的に書き込み電流が流れる、ということが無いような材質であることが好ましい。下地層 4 としては、Ta 膜、Pt 膜、及び、これらの積層膜が例示される。

[0025] 磁化自由層 3 は、面内磁気異方性を有する強磁性膜である。磁化自由層 3 は、反転可能な磁化 M_1 を有している。この図の例では、 $+x$ 方向の磁化状態と、 $-x$ 方向の磁化状態とを取ることができる。磁化自由層 3 は、ほぼ一様に磁化されている。すなわち、磁化自由層 3 には、実質的に磁壁がない。

磁化自由層 3 は、NiFe 膜、CoFe 膜、CoFeB 膜、及び、これらの積層膜に例示される。磁化自由層 3 は、ラシュバ磁界を発生させるべく、極めて薄く形成することが好ましい。例えば、約 0.5 nm～約 1.5 nm が好ましい。0.5 nm 未満は成膜の制御が困難である。この膜厚は、通常の MTJ における磁化自由層（又はフリー層）の数 nm 程度（例示：約 5 nm）に比較して数分の 1 という薄さである。

[0026] バリア層 2 は、磁化自由層 3 においてラシュバ磁界を発生させるべく、下地層 4 の材料とは異なる材料で形成される。また、MTJ 7 におけるトンネルバリア層として設けられることから、非磁性膜で形成される。バリア層 2 としては、Al₂O₃ 膜、MgO 膜のような絶縁膜が例示される。バリア層 2 は、上記例示された磁化自由層 3 の膜厚に対して、例えば、約 1.0～約 2.0 nm が好ましい。すなわち、磁化自由層 3 の膜厚と同程度である。

[0027] 磁化参照層 1 は、面内磁気異方性を有する強磁性膜である。磁化参照層 1 は、磁化 M0 が固定されている。この図の例では、-x 方向に磁化 M0 が固定されている。磁化参照層 1 は、NiFe 膜、CoFe 膜、CoFeB 膜、及び、これらの積層膜に例示される。

[0028] 磁気記憶素子 9 では、磁化自由層 3 の両側の界面が異なる構造を有している。この図の例では、磁化自由層 3 の下側（-z 側）の界面には下地層 4 が結合し、上側（+z 側）の界面には下地層 4 と異なる材料を用いたバリア層 2 が結合している。すなわち、磁化自由層 3 において、z 方向に関して空間的な対称性が破れている。このような場合、磁化自由層 3 に面内方向（例示：x 方向）に電流を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子には、その電流の方向（x 方向）とこの対称性の破れている方向（z 方向）との外積の方向、すなわち、y 方向に実効磁界が発生する。この実効磁界はラシュバ磁界と呼ばれている。本実施の形態では、このラシュバ磁界と、上部電極 11 による電流誘起磁界とを利用することにより、MTJ 7 へのデータの書き込み、すなわち磁化自由層 3 の磁化反転を行う。

[0029] 以下、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は $-x$ 方向に固定されているものとする。また、MTJ 7 の磁化自由層 3 の磁化 M_1 が $-x$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、MTJ 7 の磁化自由層 3 の磁化 M_1 が $+x$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0030] 磁気記憶素子 9 へのデータ書き込みについて説明する。

まず、磁気記憶素子 9 にデータ “1” が格納されている状態で、データ “0” を書き込む場合について説明する。図 2 A～図 2 C は、本発明の第 1 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図 2 A～図 2 C は、磁気記憶素子 9 にデータ “1” が格納されている状態において、データ “0” を書き込む動作が行われている状態を示している。

[0031] 磁気記憶素子 9 にデータ “0” を書き込むためには、まず、下部電極 5 b から磁化自由層 3 を介して下部電極 5 a へ向けて、 $-x$ 方向の書き込み電流 I_{WC} を流す。それと共に、上部電極 11 に $+y$ 方向の書き込み電流 I_{WB} を流す。この時、既述のように、磁化自由層 3 の下側（ $-z$ 側）の界面には下地層 4 が結合し、上側（ $+z$ 側）の界面にはバリア層 2 が結合しているというように、磁化自由層 3 の両側の界面が異なる構造を有している。すなわち、磁化自由層 3 において、 z 方向に関して空間的な対称性が破れている。そのため、磁化自由層 3 の面内で $-x$ 方向の書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子には、その書き込み電流 I_{WC} の方向（ x 方向）とこの対称性の破れている方向（ y 方向）との外積の方向（ z 方向）に磁界 H_{IWC} （ラシュバ磁界）が印加される。例えば、下地層 4 / 磁化自由層 3 / バリア層 2 = Ta / CoFeB / MgO としたとき、 $-x$ 方向に書き込み電流 I_{WC} を流した場合、 $-y$ 方向に磁界 H_{IWC} （

ラシュバ磁界)が発生する(第1例、以下同じ)。また、下地層4/磁化自由層3/バリア層2 = Pt/Co/AIOxとしたとき、 $-x$ 方向に書き込み電流 I_{WC} を流した場合、 $+y$ 方向に磁界 H_{IWC} (ラシュバ磁界)が発生する(第2例、以下同じ)。このように、 $-y$ 方向か $+y$ 方向かは材料系に依存している。本図の例では、 $-y$ 方向に磁界 H_{IWC} (ラシュバ磁界)が発生する例を示している。この磁界 H_{IWC} は、磁化自由層3の $+x$ 方向の磁化 M_1 に対して、 $-y$ 方向へ向かせるように作用する。また、上部電極11の書き込み電流 I_{WB} により、磁化自由層3付近において磁界 H_{IWB} が誘起される。この磁界 H_{IWB} は、磁化自由層3の $+x$ 方向の磁化 M_1 に対して、 $-x$ 方向へ向かせるように作用する。これら二つの磁界の作用により、磁化自由層3の $+x$ 方向の磁化 M_1 が、矢印 R_1 に示すように回転して、 $-x$ 方向へ向くことになる。すなわち、図2A~図2Cのデータ“1”の状態から、後述される図3A~図3Cのデータ“0”の状態に書き込みが行われる。

[0032] 次に、磁気記憶素子9にデータ“0”が格納されている状態で、データ“1”を書き込む場合について説明する。図3A~図3Cは、本発明の第1の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図3A~図3Cは、磁気記憶素子9にデータ“0”が格納されている状態において、データ“1”を書き込む動作が行われている状態を示している。

[0033] 磁気記憶素子9にデータ“1”を書き込むためには、まず、下部電極5bから磁化自由層3を介して下部電極5aへ向けて、 $-x$ 方向の書き込み電流 I_{WC} を流す。それと共に、上部電極11に $-y$ 方向の書き込み電流 I_{WB} を流す。この時、上述のように(本図では第1例を示す)、磁化自由層3の面内で $-x$ 方向の書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC} (ラシュバ磁界)が印加される。この磁界 H_{IWC} は、磁化自由層3の $-x$ 方向の磁化 M_1 に対して、 $-y$ 方向へ向かせるように作用する。また、上部電極11の書き込み電流 I_{WB} により、磁化自由層3付近において磁界 H_{IWB} が誘起される。この磁界

H_{IWB} は、磁化自由層3の $-x$ 方向の磁化 M_1 に対して、 $+x$ 方向へ向かせるように作用する。これら二つの磁界の作用により、磁化自由層3の $-x$ 方向の磁化 M_1 が、矢印 R_2 に示すように回転して、 $+x$ 方向へ向くことになる。すなわち、図3A～図3Cのデータ“0”の状態から、図2A～図2Cのデータ“1”の状態に書き込みが行われる。

[0034] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子9にデータ“0”が格納されている状態においてデータ“0”を書き込んだり、データ“1”が格納されている状態においてデータ“1”を書き込んだりする上書き動作も可能である。また、上記データ書き込みの方法から容易に理解できるように、書き込み電流 I_{WC} を流す方向は、 $-x$ 方向であっても、 $+x$ 方向であっても良い。

[0035] 次に、磁気記憶素子9へのデータ読み出しについて説明する。データ読み出しは、磁化自由層3、バリア層2及び磁化参照層1で構成されるMTJ7に対する通常の読み出し方法と同様である。例えば、上部電極11と下部電極5aとの間、すなわちMTJ7に定電流の読み出し電流を流す。そして、読み出し電流により生じた上部電極11と下部電極5aとの間の電圧と参照電圧との比較により、MTJ7の磁気抵抗の大きさ、すなわち磁化自由層3の磁化の向きであるデータを読み出す。

[0036] ここで、磁気記憶素子9へのデータの書き込みにおける反転閾値（反転に必要な電流）について説明する。図4は、データの書き込みにおける反転閾値の概略を示すグラフ（アステロイド曲線）である。縦軸は書き込み電流 I_W （磁化自由層3に流す電流）を示し、横軸は書き込み電流 I_{WB} （上部電極11に流す電流）をそれぞれ示している。この図は、アステロイド曲線A上及びその外側でデータの書き込みが起こることを示している。ただし、この図において、縦軸は 10^2 程度拡大して示している。すなわち、書き込み電流 I_{WC} は、書き込み電流 I_{WB} と比較して、 10^2 程度小さい値となる。これは、スピン軌道相互作用に基づく実効磁界（ラシュバ磁界） H_{IWB} が、書き込み電流 $I_{WC} = 1.0 \times 10^{12} / A / m^2$ あたり kOe オーダーと大きいためである。

[0037] 例えば、データ“1”の状態から第1象限及び第4象限の電流を印加した場合、データ“1”となる（上書きされる）。一方、データ“1”の状態から第2象限及び第3象限の電流を印加した場合、データ“0”となる（書き換えられる）。磁化自由層3に印加する電流（書き込み電流 I_{WC} ）の方向は正負どちらでもよい。このとき、Y軸に近い場合、すなわち書き込み電流 I_{WC} を増加させ、書き込み電流 I_{WB} を著しく減少させる場合を考える。既述のように、書き込み電流 I_{WC} は書き込み電流 I_{WB} と比較して 10^2 程度小さいため、書き込み電流 I_{WC} の増加の効果は、書き込み電流 I_{WB} の減少の効果と比較して、ごくわずかと考えることができる。すなわち、書き込み電流 I_{WB} の減少の効果が極めて大きく、その結果、書き込み電流の合計値を著しく小さくすることができる。したがって、書き込み電流 I_{WC} 、 I_{WB} はアステロイド曲線A上又はその外側の、できるだけ縦軸近くの値にすることが好ましい。

[0038] なお、磁化自由層3の平面形状としては、図1Cに示したような長方形の他に、楕円型、オーバル型、それらの長手方向の一部が窪んだ形状などを用いることができる。その際、磁化自由層3の磁化の方向は完全に一様に一方向に向いているわけではないが、明確な磁壁がないという意味で、本実施の形態では一様に磁化していると記すことにする。

[0039] また、上記説明においては磁化自由層3の磁気異方性の方向を上部電極11の電流誘起磁界 H_{IWB} の方向（x方向）と平行と仮定している。しかし、本実施の形態はその例に限定されるものではない。磁化自由層3の磁気異方性の方向をラッシュバ磁界 H_{IWC} の方向と平行（y方向）と仮定してもよい。この場合には、磁化自由層3に流れる書き込み電流 I_{WC} の極性によりデータ“0”及びデータ“1”の書き込みを制御することになる。

[0040] 図5は、本発明の第1の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。磁気メモリ50は、メモリセルアレイ59と、Xセクタ51と、Yセクタ52と、ビット線セクタ53と、Y電流源回路54と、ビット線電流源回路55とを具備している。これらは、後述される機能と同様の機能を有していれば、これらに限定されるものではない。

[0041] メモリセルアレイ 59 は、複数のメモリセル 10 と、複数のビット線 11 と、複数の第 1 書き込み線 12 と、複数の第 2 書き込み線 13 と、複数のワード線 14 とを備えている。ワード線 14 は、一端を X セクタ 51 に接続され、x 方向に延在している。ビット線 11 は、一端をビット線セクタ 53 に、他端をビット線電流源回路 55 にそれぞれ接続され、y 方向に延在している。第 1 書き込み線 12 は、一端を Y 電流源回路 54 に接続され、y 方向に延在している。第 2 書き込み線 13 は、一端を Y セクタ 52 に接続され、y 方向に延在している。複数のメモリセル 10 は、複数のワード線 14 と複数のビット線 11 との交点の各々に対応して、行列状に配置されている。メモリセル 10 は、二つの選択トランジスタ T_r と、磁気記憶素子 9 とを含んでいる。一方の選択トランジスタ T_r は、ソース・ドレインの一方を第 1 書き込み線 12 に、他方を磁気記憶素子 9 の下部電極 5a に、ゲートをワード線 14 にそれぞれ接続されている。他方の選択トランジスタ T_r は、ソース・ドレインの一方を第 2 書き込み線 13 に、他方を磁気記憶素子 9 の下部電極 5b に、ゲートをワード線 14 にそれぞれ接続されている。磁気記憶素子 9 の磁化参照層 1 は、上部電極としてのビット線 11 に接続されている。

[0042] X セクタ 51 は、書き込み動作及び読み出し動作のとき、複数のワード線 14 から選択ワード線 14 を選択する。Y セクタ 52 は、書き込み動作及び読み出し動作のとき、複数の第 2 書き込み線 13 から選択第 2 書き込み線 13 を選択する。ビット線セクタ 53 は、書き込み動作のとき、複数のビット線 11 から選択ビット線 11 を選択する。Y 電流源回路 54 は、書き込み動作のとき、複数の第 1 書き込み線 12 から選択第 1 書き込み線 12 を選択し、書き込み電流 I_{WC} の供給又は引き込みを行う。ビット線電流源回路 55 は、書き込み動作及び読み出し動作のとき、複数のビット線 11 から選択ビット線 11 を選択し（ビット線セクタ 53 による選択ビット線 11 と同一）、書き込み電流 I_{WB} の供給又は引き込み、及び、読み出し電流 I_R の供給又は引き込みを行う。選択ビット線 11 に流れる書き込み電流 I_{WB} による

磁界は選択ビット線 11 に接続された全てのメモリセル 10 に印加され、書き込み対象のメモリセル 10 以外は半選択状態（半選択セル）となる。Xセクタ 51 と、Yセクタ 52 と、ビット線セクタ 53 と、Y電流源回路 54 と、ビット線電流源回路 55 とは、書き込み対象のメモリセル 10 に書き込み電流を印加する書き込み電流制御回路とみなすこともできる。

[0043] このような磁気メモリは、単体メモリ（MRAM）として用いられても良いし、メモリ混載型マイコン（メモリ部とロジック部とを含む半導体装置（図示されず））のメモリ部として用いられても良い。

[0044] 次に、本発明の第 1 の実施の形態に係る磁気メモリの動作について説明する。図 6 は、本発明の第 1 の実施の形態に係る磁気メモリの書き込み動作を示すフローチャートである。書き込み動作において、まず、Xセクタ 51 が選択ワード線 14 を選択する（S01）。それにより、選択ワード線 14 にゲートを接続された選択トランジスタ T_r がオンになる。次に、Yセクタ 52 が選択第 2 書き込み線 13 を選択する。更に、ビット線セクタ 53 が選択ビット線 11 を選択する。以上により、データを書き込む対象のメモリセル 10 である書き込みセル 10 が選択される（S02）。次に、Y電流源回路 54 が選択第 1 書き込み線 12 を選択し、書き込みセル 10 に対して書き込み電流 I_{WC} の供給又は引き込みを行う（S03）。このときの電流経路は、Y電流源回路 54－選択第 1 書き込み線 12－書き込みセル 10－選択第 2 書き込み線 13－Yセクタ 52 となる。これにより、書き込みセル 10 の磁化自由層 3 に書き込み電流 I_{WC} が印加され、実効磁界 H_{IWC} が印加される。それと共に、ビット線電流源回路 55 が選択ビット線 11 に書き込み電流 I_{WB} の供給又は引き込みを行う（S04）。このときの電流経路は、ビット線電流源回路 55－選択ビット線 11－ビット線セクタ 53 である。これにより、書き込みセル 10 の磁化自由層 3 に電流誘起磁界 H_{IWB} が印加される。これらにより、選択され書き込みセル 10 の磁化自由層 3 の磁化を反転させることができる。ただし、S03 及び S04 は、時間的に重なりを有するように実行される。その限りにおいて、S03 及び S04 はこの順番に

限定されるものではない。

[0045] 本実施の形態においては、スピン軌道相互作用に基づく電流磁界変換効率が低いことを利用し、書き込み動作点を図4でいうところの縦軸寄り（書き込み電流 I_{WC} 軸寄り）に設定することができる。そのため、ビット線11に流す書き込み電流 I_{WB} を低減することができる。その結果、書き込みセル10と同一のビット線11上に配列された半選択セルが誤反転してしまうこと（半選択ディスタ urb）のリスクを小さくすることができる。また、本回路構成においては、X方向のメモリセル10については、半選択の問題は生じない。

[0046] 次に、磁気メモリの読み出し動作について説明する。読み出し動作において、Xセクタ51が選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタ T_r がオンになる。次に、Yセクタ52が選択第2書き込み線13を選択する。更に、ビット線電流源回路55が選択ビット線11を選択する。以上により、データを読み出す対象のメモリセル10である読み出しセル10が選択される。ビット線電流源回路55は、読み出し電流 I_R の供給又は引き込みを行う。このときの電流経路は、ビット線電流源回路55－選択ビット線11－読み出しセル10－選択第2書き込み線13－Yセクタ52である。これにより、読み出しセル10のMTJ7に読み出し電流が流れる。これらにより、例えば、Yセクタ52の先に接続されたセンスアンプ（図示されず）などにより、MTJ7の抵抗が検知され、データが読み出される。

[0047] 図7A～図7Bは、本発明の第1の実施の形態に係る磁気メモリのレイアウトを示す部分断面図である。磁気記憶素子9（MTJ7を含む）は、V1層に形成されている。その磁気記憶素子9の下部電極5a、5bは、M1層の配線72及びコンタクト62を介して、それぞれ基板60の表面領域に形成された選択トランジスタ T_r のソース・ドレインの一方に接続されている。選択トランジスタ T_r のゲートは、ワード線14に接続されている。また、選択トランジスタ T_r のソース・ドレインの他方は、コンタクト61、M

1層の配線71及びV1層のビア63を介して第1書き込み線12、又は、第2書き込み配線13に接続されている。磁気記憶素子9の磁化参照層1は、この図の場合、コンタクト64を介して上部電極としてのビット線11に接続されている。

[0048] 以上のように、本実施の形態の磁気メモリは、磁化自由層3の両側の界面が異なる構造（一方側がバリア層2、他方側が下地層4）を有している。すなわち、磁化自由層3は空間的な対称性が破れている。このような場合、磁化自由層3の面内方向に書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子には、書き込み電流 I_{WC} の方向（x方向）とこの対称性の破れている方向（z方向）との外積の方向（y方向）に実効磁界（ラシュバ磁界） H_{IWC} が印加される。したがって、そのラシュバ磁界 H_{IWC} と上部電極（ビット線）11の書き込み電流 I_{WB} による磁界 H_{IWB} とを用いることにより、ほぼ一様に磁化した（実質的な磁壁が無い）磁化自由層3の磁化を反転させることができる。すなわち、磁化自由層3へデータを書き込むことができる。このとき、書き込み電流 I_{WC} と書き込み電流 I_{WB} とを併せて用いることで、書き込み電流 I_{WB} を小さくできる。ここで、スピン軌道相互作用に基づく電流磁界変換効率が高いことから、書き込み電流 I_{WC} は、従来の書き込み電流に比較して著しく小さい。すなわち、総合的な書き込み電流を小さくすることができる。また、磁化自由層3は、ほぼ一様に磁化し、磁壁を導入する必要が無い。したがって、初期化も不要とすることができる。

[0049] （第2の実施の形態）

本発明の第2の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、磁化参照層1及び磁化自由層3が、垂直磁気異方性を有している点で、面内磁気異方性を有する第1の実施の形態と異なる。以下、第1の実施の形態との相違点について主に説明する。

[0050] まず、本発明の第2の実施の形態に係る磁気メモリの磁気記憶素子の構成

について説明する。図 8 A～図 8 C は、本発明の第 2 の実施の形態に係る磁気記憶素子の構成を示す正面図、側面図及び平面図である。磁気記憶素子 9 a は、下地層 4 と、磁化自由層 3 と、バリア層 2 と、磁化参照層 1 と、上部電極 1 1 と、下部電極 5 a、5 b とを具備している。

[0051] 上述のように、第 1 の実施の形態と異なり、磁化参照層 1 及び磁化自由層 3 が垂直磁気異方性を有している。すなわち、磁化自由層 3 は、垂直磁気異方性を有する強磁性膜である。磁化自由層 3 は、反転可能な磁化 M_2 を有している。この図の例では、 $-z$ 方向の磁化状態と、 $+z$ 方向の磁化状態とを取ることができる。磁化自由層 3 は、Co 膜、Co/Ni 積層膜、Co/Pt 積層膜、CoFeB 膜に例示される。一方、磁化参照層 1 も、垂直磁気異方性を有する強磁性膜である。磁化参照層 1 は、磁化 M_0 が固定されている。この図の例では、 $+z$ 方向に磁化 M_0 が固定されている。磁化参照層 1 は、Co 膜、Co/Ni 積層膜、Co/Pt 積層膜、CoFeB 膜に例示される。

[0052] 上部電極 1 1 は、磁化参照層 1 と配線 1 1 a を介して接続されている。上部電極 1 1 は、磁化自由層 3 の近傍に電流誘起磁界を発生させる書き込み電流用の配線であり、ビット線に例示される。本実施の形態では、磁化自由層 3 が垂直磁気異方性を有しているので、上部電極 1 1 に流れる書き込み電流による磁界が z 方向成分を有する必要がある。そのため、上部電極 1 1 が、磁化自由層 3 に対して y 方向又は x 方向にずれて配置される。この図の例では、 $+y$ 方向にずれ、 x 方向に延在するように配置されている。例えば、 x 方向にずれ、 y 方向に延在するように配置することも可能である。

[0053] 磁化参照層 1、磁化自由層 3 及び上部電極 1 1 の他の構成、その他の要素の構成、及び、それらの効果については、第 1 の実施の形態と同様である。

[0054] 次に、本実施の形態に係る磁気メモリの磁気記憶素子のデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は $+z$ 方向に固定されているものとする。また、MTJ の磁化自由層 3 の磁化 M_2 が $+z$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_2 と

が平行（低抵抗）の場合、データ“0”が格納されているものとする。また、MTJの磁化自由層3の磁化 M_2 が $-z$ 方向、すなわち、磁化参照層1の磁化 M_0 と磁化自由層3の磁化 M_2 とが反平行（高抵抗）の場合、データ“1”が格納されているものとする。

[0055] 磁気記憶素子9aへのデータ書き込みについて説明する。

まず、磁気記憶素子9aにデータ“1”が格納されている状態で、データ“0”を書き込む場合について説明する。図9A～図9Bは、本発明の第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図9A～図9Bは、磁気記憶素子9aにデータ“1”が格納されている状態において、データ“0”を書き込む動作が行われている状態を示している。

[0056] 磁気記憶素子9aにデータ“0”を書き込むためには、まず、下部電極5bから磁化自由層3を介して下部電極5aへ向けて、 $-x$ 方向の書き込み電流 I_{WC} を流す。それと共に、上部電極11に $-x$ 方向の書き込み電流 I_{WB} を流す。この時、第1の実施の形態で記載したように（本図では第1例を示す）、磁化自由層3の面内で $-x$ 方向の書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC} （ラシュバ磁界）が印加される。この磁界 H_{IWC} は、磁化自由層3の $-z$ 方向の磁化 M_2 に対して、 $-y$ 方向へ向かせるように作用する。また、上部電極11の書き込み電流 I_{WB} により、磁化自由層3付近において磁界 H_{IWB} が誘起される。この磁界 H_{IWB} は、磁化自由層3の $-z$ 方向の磁化 M_2 に対して、 $+z$ 方向へ向かせるように作用する。これら二つの磁界の作用により、磁化自由層3の $-z$ 方向の磁化 M_2 が、矢印R3に示すように回転して、 $+z$ 方向へ向くことになる。すなわち、図9A～図9Bのデータ“1”の状態から、後述される図10A～図10Bのデータ“0”の状態に書き込みが行われる。

[0057] 次に、磁気記憶素子9aにデータ“0”が格納されている状態で、データ“1”を書き込む場合について説明する。図10A～図10Bは、本発明の

第2の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図10A～図10Bは、磁気記憶素子9aにデータ“0”が格納されている状態において、データ“1”を書き込む動作が行われている状態を示している。

[0058] 磁気記憶素子9aにデータ“1”を書き込むためには、まず、下部電極5bから磁化自由層3を介して下部電極5aへ向けて、 $-x$ 方向の書き込み電流 I_{WC} を流す。それと共に、上部電極11に $+x$ 方向の書き込み電流 I_{WB} を流す。この時、第1の実施の形態で記載したように（本図では第1例を示す）、磁化自由層3の面内で $-x$ 方向の書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC} （ラシュバ磁界）が印加される。この磁界 H_{IWC} は、磁化自由層3の $+z$ 方向の磁化 M_2 に対して、 $-y$ 方向へ向かせるように作用する。また、上部電極11の書き込み電流 I_{WB} により、磁化自由層3付近において磁界 H_{IWB} が誘起される。この磁界 H_{IWB} は、磁化自由層3の $+z$ 方向の磁化 M_2 に対して、 $-z$ 方向へ向かせるように作用する。これら二つの磁界の作用により、磁化自由層3の $+z$ 方向の磁化 M_2 が、矢印R4に示すように回転して、 $-z$ 方向へ向くことになる。すなわち、図10A～図10Bのデータ“0”の状態から、図9A～図9Bのデータ“1”の状態に書き込みが行われる。

[0059] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子9aにデータ“0”が格納されている状態においてデータ“0”を書き込んだり、データ“1”が格納されている状態においてデータ“1”を書き込んだりする上書き動作も可能である。また、上記データ書き込みの方法から容易に理解できるように、書き込み電流 I_{WC} を流す方向は、 $-x$ 方向であっても、 $+x$ 方向であっても良い。

[0060] 磁気記憶素子9aへのデータ読み出しについては、第1の実施の形態と同様である。また、データの書き込みにおける反転閾値（図4）や、磁気メモリの構成（図5）や、磁気メモリの書き込み動作を示すフローチャート（図6）や、磁気メモリのレイアウト（図7A～図7B）、及び、それらの効果

についても、第1の実施の形態と同様である。

[0061] 本実施の形態においても、第1の実施の形態と同様の効果を得ることができる。加えて、垂直磁気異方性材料を用いることで、反転に要する書き込み電流をより小さくすることができる。

[0062] (第3の実施の形態)

本発明の第3の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、1軸書き込み方式において、1本の配線による電流誘起磁界を用いる代わりに、主にスピン軌道相互作用に基づく実効磁界（ラシュバ磁界：後述）を用いることにより、書き込み電流を低減している。すなわち、上部電極（ビット線）を流れる電流による電流誘起磁界を用いない点で、第1の実施の形態と異なる。以下、第1の実施の形態との相違点について主に説明する。

[0063] まず、本発明の第3の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図11A～図11Cは、本発明の第3の実施の形態に係る磁気記憶素子の構成を示す正面図、側面図及び平面図である。磁気記憶素子9bは、下地層4と、磁化自由層3と、バリア層2と、磁化参照層1と、上部電極11と、下部電極5a、5bとを具備している。

[0064] 磁化自由層3は、面内磁気異方性を有する強磁性膜である。磁化自由層3は、反転可能な磁化 M_1 を有している。この図の例では、+y方向の磁化状態と、-y方向の磁化状態とを取ることができる。すなわち、磁化容易軸はy方向である。磁化容易軸をy方向にする方法としては形状異方性を用いる方法、すなわち、磁化自由層3の長軸をy方向にする方法、結晶磁気異方性、歪誘導磁気異方性を用いる方法がある。なお、磁化容易軸の方向は正確にy方向である必要はなく、例えば、y軸と45度をなす面内方向であってもよい。磁化参照層1は、面内磁気異方性を有する強磁性膜である。磁化参照層1は、磁化 M_0 が固定されている。この図の例では、-y方向に磁化 M_0 が固定されている。上部電極11は、磁化自由層3の近傍に、磁化自由層3

の磁化に対して影響を与えるような電流誘起磁界を発生させないように形成、配置される。

[0065] 磁化参照層 1、磁化自由層 3 及び上部電極 11 の他の構成、その他の要素の構成、及び、それらの効果については、第 1 の実施の形態と同様である。

[0066] 次に、本実施の形態に係る磁気メモリの磁気記憶素子のデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は $-y$ 方向に固定されているものとする。また、MTJ の磁化自由層 3 の磁化 M_1 が $-y$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、MTJ の磁化自由層 3 の磁化 M_1 が $+y$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0067] 磁気記憶素子 9b へのデータ書き込みについて説明する。

まず、磁気記憶素子 9b にデータ “1” が格納されている状態で、データ “0” を書き込む場合について説明する。図 12A～図 12C は、本発明の第 3 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図 12A～図 12C は、磁気記憶素子 9b にデータ “1” が格納されている状態において、データ “0” を書き込む動作が行われている状態を示している。

[0068] 磁気記憶素子 9b にデータ “0” を書き込むためには、まず、下部電極 5b から磁化自由層 3 を介して下部電極 5a へ向けて、 $-x$ 方向の書き込み電流 I_{WC1} を流す。この時、第 1 の実施の形態で記載したように（本図では第 1 例を示す）、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が印加される。この磁界 H_{IWC1} は、磁化自由層 3 の $+y$ 方向の磁化 M_1 に対して、 $-y$ 方向へ向かせるように作用する。この磁界 H_{IWC1} の作用により、磁化自由層 3 の $+y$ 方向の磁化 M_1 が反転して、 $-y$ 方向へ向くことになる。すなわち、図 12A～図 12C のデータ “1” の状態から、後述される図 13A～図 13C のデータ “

0”の状態に書き込みが行われる。

[0069] 次に、磁気記憶素子9bにデータ“0”が格納されている状態で、データ“1”を書き込む場合について説明する。図13A～図13Cは、本発明の第3の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図10A～図10Bは、磁気記憶素子9bにデータ“0”が格納されている状態において、データ“1”を書き込む動作が行われている状態を示している。

[0070] 磁気記憶素子9bにデータ“1”を書き込むためには、まず、下部電極5aから磁化自層3を介して下部電極5bへ向けて、+x方向の書き込み電流 I_{WC2} を流す。この時、第1の実施の形態で記載したように（本図では第1例を示す）、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に+y方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化自由層3の-y方向の磁化 $M1$ に対して、+y方向へ向かせるように作用する。この磁界 H_{IWC2} の作用により、磁化自由層3の-y方向の磁化 $M1$ が反転して、+y方向へ向くことになる。すなわち、図13A～図13Cのデータ“0”の状態から、図12A～図12Cのデータ“1”の状態に書き込みが行われる。

[0071] 上記書き込みにおいて、磁化自由層3の膜厚方向（z方向）のベクトルと、書き込み電流 I_{WC1} 、 I_{WC2} 方向（x方向）のベクトルとの外積は、磁化自由層3の磁化 $M1$ の方向（y方向）と平行な成分を有している。なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子9bにデータ“0”が格納されている状態においてデータ“0”を書き込んだり、データ“1”が格納されている状態においてデータ“1”を書き込んだりする上書き動作も可能である。

[0072] 磁気記憶素子9bへのデータ読み出しについては、第1の実施の形態と同様である。また、データの書き込みにおける反転閾値（図4）、及び、それらの効果についても、第1の実施の形態と同様である。

[0073] 図14は、本発明の第3の実施の形態に係る磁気メモリの構成の一例を示

すブロック図である。磁気メモリ50は、メモリセルアレイ59と、Xセクタ51と、Y電流源回路54と、Yセクタ及び電源回路56と、GND（接地）57とを具備している。これらは、後述される機能と同様の機能を有していれば、これらに限定されるものではない。

[0074] メモリセルアレイ59は、複数のメモリセル10と、複数のビット線11と、複数の第1書き込み線12と、複数の第2書き込み線13と、複数のワード線14とを備えている。ワード線14は、一端をXセクタ51に接続され、x方向に延在している。ビット線11は、一端をGND（接地）57に接続され、y方向に延在している。第1書き込み線12は、一端をY電流源回路54に接続され、y方向に延在している。第2書き込み線13は、一端をYセクタ及び電源回路56に接続され、y方向に延在している。複数のメモリセル10は、複数のワード線14と複数のビット線11との交点の各々に対応して、行列状に配置されている。メモリセル10は、二つの選択トランジスタ T_r と、磁気記憶素子9bとを含んでいる。一方の選択トランジスタ T_r は、ソース・ドレインの一方を第1書き込み線12に、他方を磁気記憶素子9の下部電極5aに、ゲートをワード線14にそれぞれ接続されている。他方の選択トランジスタ T_r は、ソース・ドレインの一方を第2書き込み線13に、他方を磁気記憶素子9の下部電極5bに、ゲートをワード線14にそれぞれ接続されている。磁気記憶素子9の磁化参照層1は、上部電極としてのビット線11に接続されている。

[0075] Xセクタ51は、書き込み動作及び読み出し動作のとき、複数のワード線14から選択ワード線14を選択する。Yセクタ及び電源回路56は、書き込み動作及び読み出し動作のとき、複数の第2書き込み線13から選択第2書き込み線13を選択し、書き込み電流 I_{WC1} の供給、及び、読み出し電流 I_R の供給又は引き込みを行う。Y電流源回路54は、書き込み動作のとき、複数の第1書き込み線12から選択第1書き込み線12を選択し、書き込み電流 I_{WC2} の供給を行う。Xセクタ51と、Y電流源回路54と、Yセクタ及び電源回路56と（、GND（接地）57）とは、書き込み対象のメ

メモリセル 10 に書き込み電流を印加する書き込み電流制御回路とみなすこともできる。

[0076] このような磁気メモリは、単体メモリ（MRAM）として用いられても良いし、メモリ混載型マイコン（メモリ部とロジック部とを含む半導体装置（図示されず））のメモリ部として用いられても良い。

[0077] 次に、本発明の第3の実施の形態に係る磁気メモリの動作について説明する。書き込み動作において、まず、Xセクタ51が選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタTrがオンになる。次に、Yセクタ及び電源回路56が選択第2書き込み線13を選択する。更に、Y電流源回路54が選択第1書き込み線12を選択する。以上により、データを書き込む対象のメモリセル10である書き込みセル10が選択される。続いて、Yセクタ及び電源回路56が、書き込みセル10に対して書き込み電流 I_{WC1} の供給を行う。又は、Y電流源回路54が、書き込みセル10に対して書き込み電流 I_{WC2} の供給を行う。これらの場合での電流経路は、Yセクタ及び電源回路56－選択第2書き込み線13－書き込みセル10－選択第1書き込み線12－Y電流源回路54となる。これにより、書き込みセル10の磁化自由層3に書き込み電流 I_{WC1} 又は書き込み電流 I_{WC2} が印加され、実効磁界 H_{IWC1} 又は実効磁界 H_{IWC2} が印加される。これらにより、選択され書き込みセル10の磁化自由層3の磁化を反転させることができる。

[0078] 本実施の形態においては、スピン軌道相互作用に基づく電流磁界変換効率が低いことを利用し、書き込み動作点を図4でいうところの実質的に縦軸上（書き込み電流 I_{WC} 軸上）に設定することができる。そのため、ビット線11に流す書き込み電流 I_{WB} を無くすることができる。その結果、半選択セルが無くなるので、半選択ディスタープのリスクを無くすることができる。また、本回路構成においては、X方向のメモリセル10については、半選択の問題は生じない。

[0079] 次に、磁気メモリの読み出し動作について説明する。読み出し動作におい

て、Xセクタ51が選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタ T_r がオンになる。次に、Yセクタ及び電源回路56が選択第2書き込み線13を選択する。以上により、データを読み出す対象のメモリセル10である読み出しセル10が選択される。Yセクタ及び電源回路56は、読み出し電流 I_R の供給又は引き込みを行う。このときの電流経路は、Yセクタ及び電源回路56－選択第2書き込み線13－読み出しセル10 Y－ビット線11－GND（接地）57である。これにより、読み出しセル10のMTJ7に読み出し電流が流れる。これらにより、例えば、Yセクタ電源回路56の先に接続されたセンスアンプ（図示されず）などにより、MTJ7の抵抗が検知され、データが読み出される。

[0080] 磁気メモリのレイアウト（図7A～図7B）については、第1の実施の形態と同様である。

[0081] 本実施の形態においても、第1の実施の形態と同様の効果を得ることができる。加えて、ビット線を通る電流による磁界を用いないため、ビット線を通る電流分だけ、書き込み電流を更に低減することができる。

[0082] （第4の実施の形態）

本発明の第4の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、磁化参照層1及び磁化自由層3が、垂直磁気異方性を有している点で、面内磁気異方性を有する第3の実施の形態と異なる。以下、第3の実施の形態との相違点について主に説明する。

[0083] まず、本発明の第4の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図15A～図15Cは、本発明の第4の実施の形態に係る磁気記憶素子の構成を示す正面図、側面図及び平面図である。磁気記憶素子9cは、下地層4と、磁化自由層3と、バリア層2と、磁化参照層1と、上部電極11と、下部電極5a、5bとを具備している。

[0084] 上述のように、第3の実施の形態と異なり、磁化参照層1及び磁化自由層

3が垂直磁気異方性を有している。すなわち、磁化自由層3は、垂直磁気異方性を有する強磁性膜である。磁化自由層3は、反転可能な磁化 M_2 を有している。この図の例では、 $-z$ 方向の磁化状態と、 $+z$ 方向の磁化状態とを取ることができる。磁化自由層3は、Co膜、Co/Ni積層膜、Co/Pt積層膜、CoFeB膜に例示される。

[0085] 磁化自由層3において、スピン軌道相互作用による実効磁界（ラシュバ磁界）は面内方向（ x 方向又は y 方向）である。そのため、この実効磁界のみで、垂直方向（ z 方向）に向いた磁化自由層3の磁化 M_2 を反転させることはできない。そこで、本実施の形態では、磁化自由層3に流れる書き込み電流（ I_{wc} ）について、その流れる方向に垂直な断面での電流分布を不均一にすることにより、垂直方向（ z 方向）の電流誘起磁界（ H_{I_0} ：後述）を発生させ、これとスピン軌道相互作用による実効磁界（ $H_{I_{wc}}$ ）とを組み合わせ書き込みを行う。そのために、磁化自由層3は、 xy 平面図（図15C）において、磁化自由層3に非対称な突起部D1を設けている。その作用効果については後述する。

[0086] 磁化参照層1も、垂直磁気異方性を有する強磁性膜である。磁化参照層1は、磁化 M_0 が固定されている。この図の例では、 $+z$ 方向に磁化 M_0 が固定されている。磁化参照層1は、Co膜、Co/Ni積層膜、Co/Pt積層膜、CoFeB膜に例示される。

[0087] 磁化参照層1及び磁化自由層3の他の構成、その他の要素の構成、及び、それらの効果については、第3の実施の形態と同様である。

[0088] 次に、本実施の形態に係る磁気メモリの磁気記憶素子のデータ書き込みについて説明する。ただし、説明のために、磁化参照層1の磁化 M_0 は $+z$ 方向に固定されているものとする。また、MTJの磁化自由層3の磁化 M_2 が $+z$ 方向、すなわち、磁化参照層1の磁化 M_0 と磁化自由層3の磁化 M_2 とが平行（低抵抗）の場合、データ“0”が格納されているものとする。また、MTJの磁化自由層3の磁化 M_2 が $-z$ 方向、すなわち、磁化参照層1の磁化 M_0 と磁化自由層3の磁化 M_2 とが反平行（高抵抗）の場合、データ“

“1”が格納されているものとする。

[0089] 磁気記憶素子9cへのデータ書き込みについて説明する。

まず、磁気記憶素子9cにデータ“1”が格納されている状態で、データ“0”を書き込む場合について説明する。図16A～図16Cは、本発明の第4の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図16A～図16Cは、磁気記憶素子9cにデータ“1”が格納されている状態において、データ“0”を書き込む動作が行われている状態を示している。

[0090] 磁気記憶素子9cにデータ“0”を書き込むためには、まず、下部電極5bから磁化自由層3を介して下部電極5aへ向けて、 $-x$ 方向の書き込み電流 I_{WC1} を流す。この時、第1の実施の形態で記載したように（本図では第1例を示す）、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が印加される。この磁界 H_{IWC1} は、磁化自由層3の $-z$ 方向の磁化 $M2$ に対して、 $-y$ 方向へ向かせるように作用する。また、磁化自由層3の突起部D1により、磁化自由層3に流れる書き込み電流 I_{WC1} は不均一になり、突起部D1での電流密度は低下する。言い換えると、突起部D1には他の領域よりも強い $+z$ 方向の電流誘起磁界 H_{I0} がかかることになる。したがって、突起部D1は、電流誘起磁界 H_{I0} により反転核生成の起点となる。これら突起部D1での電流誘起磁界 H_{I0} による反転核生成と、実効磁界 H_{IWC1} とを組み合わせることにより、磁化自由層3の $-z$ 方向の磁化 $M2$ が反転して、 $+z$ 方向へ向くことになる。すなわち、図16A～図16Cのデータ“1”の状態から、後述される図17A～図17Cのデータ“0”の状態に書き込みが行われる。

[0091] 次に、磁気記憶素子9cにデータ“0”が格納されている状態で、データ“1”を書き込む場合について説明する。図17A～図17Cは、本発明の第4の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図、側面図及び平面図である。図17A～図17Cは、磁気記憶素子9cにデータ“0”が格納されている状態において、データ“1”を書き込む動作が行

われている状態を示している。

[0092] 磁気記憶素子 9 c にデータ “1” を書き込むためには、まず、下部電極 5 a から磁化自由層 3 を介して下部電極 5 b へ向けて、+ x 方向の書き込み電流 I_{WC2} を流す。この時、第 1 の実施の形態で記載したように（本図では第 1 例を示す）、磁化自由層 3 内の磁化を担う局在電子に + y 方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化自由層 3 の + z 方向の磁化 $M2$ に対して、+ y 方向へ向かせるように作用する。また、磁化自由層 3 の突起部 D 1 により、磁化自由層 3 に流れる書き込み電流 I_{WC2} は不均一になり、突起部 D 1 での電流密度は低下する。言い換えると、突起部 D 1 には他の領域よりも強い - z 方向の電流誘起磁界 H_{I0} がかかることになる。したがって、突起部 D 1 は、電流誘起磁界 H_{I0} により反転核生成の起点となる。これら突起部 D 1 での電流誘起磁界 H_{I0} による反転核生成と、実効磁界 H_{IWC2} とを組み合わせることにより、磁化自由層 3 の + z 方向の磁化 $M2$ が反転して、- z 方向へ向くことになる。すなわち、図 17 A～図 17 C のデータ “0” の状態から、図 16 A～図 16 C のデータ “1” の状態に書き込みが行われる。

[0093] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子 9 c にデータ “0” が格納されている状態においてデータ “0” を書き込んだり、データ “1” が格納されている状態においてデータ “1” を書き込んだりする上書き動作も可能である。

[0094] 本実施の形態において、電流分布を不均一にする磁化自由層 3 の構成としては他に、図 18 A～図 18 D に示すような構成が考えられる。図 13 A～図 13 B は、下部電極 5 a、5 b を磁化自由層 3 の長手方向（電流の流れる方向）に対して非対称に配置する方法である。例えば、図 13 A は、下部電極 5 a、5 b を一方向に磁化自由層 3 の外側まで伸ばしている。図 13 B は、下部電極 5 a、5 b を磁化自由層 3 内で偏った位置に配置している。図 13 C は、磁化自由層 3 を、凹型形状を有する構成としている。また、図 13 D のように、磁化自由層 3 の一部に反転核を生成し易い領域 3 p を設けた構

成も同様な効果が期待できる。領域 3 p は、例えば、エッチングをした領域、イオン注入をした領域、段差を有する領域などである。また、上部電極 1 1 や下部電極 5 a、5 b の引き回しにより、それらに流れる電流で誘起される磁界により、磁化自由層 3 に垂直磁界が印加されるようにすることも可能である。

[0095] 磁気記憶素子 9 c へのデータ読み出しについては、第 3 の実施の形態と同様である。また、データの書き込みにおける反転閾値（図 4）や、磁気メモリの構成（図 1 4）や、磁気メモリのレイアウト（図 7 A～図 7 B）、及び、それらの効果についても、第 3 の実施の形態と同様である。

[0096] 本実施の形態においても、第 3 の実施の形態と同様の効果を得ることができる。加えて、垂直磁気異方性材料を用いることで、反転に要する書き込み電流をより小さくすることができる。

[0097] （第 5 の実施の形態）

本発明の第 5 の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、磁化参照層 1 及び磁化自由層 3 が、 x y 平面に対して斜め方向に磁気異方性を有している点で、面内磁気異方性を有する第 3 の実施の形態と異なる。以下、第 3 の実施の形態との相違点について主に説明する。

[0098] まず、本発明の第 5 の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図 1 9 A～図 1 9 B は、本発明の第 5 の実施の形態に係る磁気記憶素子の構成を示す正面図及び側面図である。磁気記憶素子 9 d は、下地層 4 と、磁化自由層 3 と、バリア層 2 と、磁化参照層 1 と、上部電極 1 1 と、下部電極 5 a、5 b とを具備している。

[0099] 上述のように、第 3 の実施の形態と異なり、磁化参照層 1 及び磁化自由層 3 が x y 平面に対して斜め方向に磁気異方性を有している。すなわち、磁化自由層 3 は、面内と垂直との中間の方向の磁気異方性を有する強磁性膜である。磁化自由層 3 は、反転可能な磁化 M_3 を有している。この図の例では、

磁化自由層 3 の磁化容易軸を y z 面内に傾け、 $-z$ かつ $-y$ 方向の磁化状態と、 $+z$ かつ $+y$ 方向の磁化状態とを取ることができる。磁化自由層 3 の磁化容易軸を y z 面内に傾ける方法としては、結晶磁気異方性や歪誘導磁気異方性を用いる方法がある。また、垂直異方性を示す材料と面内異方性を示す材料を交互に積層する方法がある。垂直異方性を示す材料としては、 Co/Pt 、 Co/Ni 、 CoPt 、 CoCrPt 、 CoTa 、 FePt が例示される。面内異方性を示す材料としては、 NiFeB 、 CoFeB 、 CoFe が例示される。

[0100] 磁化参照層 1 も、面内と垂直との中間の方向の磁気異方性を有する強磁性膜である。磁化参照層 1 は、磁化 M_0 が固定されている。この図の例では、 y z 面内に傾けた $-z$ かつ $-y$ 方向に磁化 M_0 が固定されている。磁化参照層 1 も、磁化自由層 3 と同様の方法、材料で形成することができる。

[0101] 磁化参照層 1 及び磁化自由層 3 の他の構成、その他の要素の構成、及び、それらの効果については、第 3 の実施の形態と同様である。

[0102] 次に、本実施の形態に係る磁気メモリの磁気記憶素子のデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は $-z$ かつ $-y$ 方向に固定されているものとする。また、 MTJ の磁化自由層 3 の磁化 M_2 が $-z$ かつ $-y$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_2 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、 MTJ の磁化自由層 3 の磁化 M_2 が $+z$ かつ $+y$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_2 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0103] 磁気記憶素子 9 d へのデータ書き込みについて説明する。

まず、磁気記憶素子 9 d にデータ “1” が格納されている状態で、データ “0” を書き込む場合について説明する。図 20A～図 20B は、本発明の第 5 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図 20A～図 20B は、磁気記憶素子 9 d にデータ “1” が格納されている状態において、データ “0” を書き込む動作が行われてい

る状態を示している。

[0104] 磁気記憶素子 9 d にデータ “0” を書き込むためには、まず、下部電極 5 b から磁化自由層 3 を介して下部電極 5 a へ向けて、 $-x$ 方向の書き込み電流 I_{WC1} を流す。この時、第 1 の実施の形態で記載したように（本図では第 1 例を示す）、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が印加される。この磁界 H_{IWC1} は、磁化自由層 3 の $+z$ かつ $+y$ 方向の磁化 $M2$ に対して、 $-y$ 方向へ向かせるように作用する。その結果、磁化自由層 3 の $+z$ かつ $+y$ 方向の磁化 $M2$ が矢印 R 5 のように回転して、 $-z$ かつ $-y$ 方向へ向くことになる。すなわち、図 20 A～図 20 B のデータ “1” の状態から、後述される図 21 A～図 21 B のデータ “0” の状態に書き込みが行われる。

[0105] 次に、磁気記憶素子 9 d にデータ “0” が格納されている状態で、データ “1” を書き込む場合について説明する。図 21 A～図 21 B は、本発明の第 5 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図 21 A～図 21 B は、磁気記憶素子 9 d にデータ “0” が格納されている状態において、データ “1” を書き込む動作が行われている状態を示している。

[0106] 磁気記憶素子 9 d にデータ “1” を書き込むためには、まず、下部電極 5 a から磁化自由層 3 を介して下部電極 5 b へ向けて、 $+x$ 方向の書き込み電流 I_{WC2} を流す。この時、第 1 の実施の形態で記載したように（本図では第 1 例を示す）、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に $+y$ 方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化自由層 3 の $-z$ かつ $-y$ 方向の磁化 $M2$ に対して、 $+y$ 方向へ向かせるように作用する。その結果、磁化自由層 3 の $-z$ かつ $-y$ 方向の磁化 $M2$ が矢印 R 6 のように回転して、 $+z$ かつ $+y$ 方向へ向くことになる。すなわち、図 21 A～図 21 B のデータ “0” の状態から、図 20 A～図 20 B のデータ “1” の状態に書き込みが行われる。

[0107] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶

素子 9 d にデータ “0” が格納されている状態においてデータ “0” を書き込んだり、データ “1” が格納されている状態においてデータ “1” を書き込んだりする上書き動作も可能である。

[0108] 磁気記憶素子 9 d へのデータ読み出しについては、第 3 の実施の形態と同様である。

[0109] ここで、磁気記憶素子 9 d へのデータの書き込みにおける反転閾値（反転に必要な電流）について説明する。図 2 2 は、データの書き込みにおける反転閾値の概略を示すグラフ（アステロイド曲線）である。縦軸は磁化自由層 3 に流す電流を示し、横軸は Z 方向外部磁界をそれぞれ示している。ただし、縦軸の磁化自由層 3 に流す電流は、書き込み電流 I_{WC1} 、 I_{WC2} であり、（Y 方向）実効磁界 H_{IWC1} 、 H_{IWC2} を示すと見ることもできる。また、横軸の Z 方向外部磁界は、本実施の形態では用いておらず、実質的にゼロ（0）である。この図は、アステロイド曲線上及びその外側でデータの書き込みが起ることを示している。この図に示されるように、磁化自由層 3 の磁化容易軸と磁化自由層 3 を流れる電流（ I_{WC1} 、 I_{WC2} ）による実効磁界（ H_{IWC1} 、 H_{IWC2} ）の方向とが平行でなければ、磁化自由層 3 を流れる正負の電流により磁化自由層 3 の磁化を反転させることが可能になる。

[0110] 磁気メモリの構成（図 1 4）や、磁気メモリのレイアウト（図 7 A～図 7 B）、及び、それらの効果については、第 3 の実施の形態と同様である。

[0111] 本実施の形態においても、第 3 の実施の形態と同様の効果を得ることができる。

[0112] （第 6 の実施の形態）

本発明の第 6 の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態では、磁化自由層として垂直磁気異方性を持つ材料を用いたスピントルク書き込み方式において、スピン軌道相互作用に基づく実効磁界（ラシュバ磁界：後述）を補助磁界として用いることにより書き込み電流を低減している。

[0113] まず、本発明の第6の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図23A～図23Bは、本発明の第6の実施の形態に係る磁気記憶素子の構成を示す正面図及び平面図である。磁気記憶素子9は、下地層4と、磁化自由層3と、バリア層2と、磁化参照層1と、上部電極11と、下部電極5を具備している。

[0114] 下地層4は、基板（図示されず）の表面（ x - y 平面）に平行に設けられている。磁化自由層3は、下地層4を覆うように、その上側（ $+z$ 側）に設けられている。バリア層2は、磁化自由層3を覆うように、その上側（ $+z$ 側）に設けられている。磁化参照層1は、バリア層2の $+x$ 側の端部の上側（ $+z$ 側）に設けられている。下地層4、磁化自由層3、及びバリア層2は、磁化参照層1よりも x 方向に延伸した形状を有している。磁化自由層3、バリア層2及び磁化参照層1はMTJ（磁気トンネル接合）7を構成している。磁気記憶素子9は、MTJ7の磁化自由層3の磁化方向によりデータを記憶する。

[0115] 上部電極11は、磁化参照層1の $+x$ 側の端部の上側（ $+z$ 側）に接続されている。上部電極11は、ビット線に例示される。下部電極5は下地層4の $-x$ 側の端部の下側（ $-z$ 側）に接続されている。すなわち、下部電極5は磁化参照層1の直下ではなく、下地層4（、磁化自由層3、及びバリア層2）の延伸した部分に接続されている。これは、書き込み電流（後述）が単に z 方向に磁化自由層3を貫通するのではなく、磁化自由層3の x - y 平面内の面内方向に確実に流れるようにすることで、ラシュバ磁界を確実に発生させるためである。なお、端部は、全体として端の方であればよく、厳密に末端である必要はない。また、下部電極5は、選択トランジスタ T_r （後述）に接続されている。上部電極11及び下部電極5は、磁化自由層3にその一方から他方へ電流を印加することができる。

[0116] 下地層4は、磁化自由層3においてラシュバ磁界（後述）を発生させるべく、バリア層2の材料とは異なる材料で形成される。また、下部電極5と磁化自由層3との間に設けられることから、電流が通過容易なように導電性の

膜であることが好ましい。ただし、磁化自由層 3 ではなく下地層 4 に選択的に書き込み電流が流れる、ということが無いような材質であることが好ましい。下地層 4 としては、T a 膜、P t 膜、及び、これらの積層膜が例示される。

[0117] 磁化自由層 3 は、垂直磁気異方性を有する強磁性膜である。磁化自由層 3 は、反転可能な磁化 M_1 を有している。この図の例では、+ z 方向の磁化状態と、- z 方向の磁化状態とを取ることができる。磁化自由層 3 は、ほぼ一様に磁化されている。すなわち、磁化自由層 3 には、実質的に磁壁がない。磁化自由層 3 は、C o C r P t 膜、C o / P t 膜、C o / N i 膜、F e / P t 膜、C o F e B 膜、及び、これらの積層膜に例示される。磁化自由層 3 は、ラシュバ磁界を発生させるべく、極めて薄く形成することが好ましい。例えば、約 0.5 nm ~ 約 1.5 nm が好ましい。0.5 nm 未満は成膜の制御が困難である。この膜厚は、通常の M T J における磁化自由層（又はフリー層）の数 nm 程度（例示：約 5 nm）に比較して数分の 1 という薄さである。また、磁化自由層 3 は、その x y 平面形状は、磁化参照層 1 の x y 平面形状より（磁化自由層 3、下地層 4、及びバリア層 2 の延伸した部分だけ）大きい。それにより、磁化参照層 1 から供給される又は引き込まれる書き込み電流（後述）が、単に磁化自由層 3 を貫通するのではなく、磁化自由層 3 の x y 平面内を面内方向に確実に移動することができ、確実にラシュバ磁界を発生させることができる。

[0118] バリア層 2 は、磁化自由層 3 においてラシュバ磁界を発生させるべく、下地層 4 の材料とは異なる材料で形成される。また、M T J 7 におけるトンネルバリア層として設けられることから、非磁性膜で形成される。バリア層 2 としては、A l ₂ O ₃ 膜、M g O 膜のような絶縁膜が例示される。バリア層 2 は、上記例示された磁化自由層 3 の膜厚に対して、例えば、約 1.0 ~ 約 2.0 nm が好ましい。すなわち、磁化自由層 3 の膜厚と同程度である。

[0119] 磁化参照層 1 は、垂直磁気異方性を有する強磁性膜である。磁化参照層 1 は、磁化 M_0 が固定されている。この図の例では、+ z 方向に磁化 M_0 が固

定されている。磁化参照層 1 は、C o C r P t 膜、C o / P t 膜、C o / N i 膜、F e / P t 膜、C o F e B 膜、及び、これらの積層膜に例示される。磁化参照層 1 は、磁化自由層 3 の一方側（+ x 側）の端部に対応するバリア層 2 の端部（+ x 側の端部）の上側（+ z 側）に設けられているともいうことができる。

[0120] 磁気記憶素子 9 では、磁化自由層 3 の両側の界面が異なる構造を有している。この図の例では、磁化自由層 3 の下側（- z 側）の界面には下地層 4 が結合し、上側（+ z 側）の界面には下地層 4 と異なる材料を用いたバリア層 2 が結合している。すなわち、磁化自由層 3 において、z 方向に関して空間的な対称性が破れている。このような場合、磁化自由層 3 に面内方向（例示：x 方向）に電流を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子には、その電流の方向（x 方向）とこの対称性の破れている方向（z 方向）との外積の方向、すなわち、y 方向に実効磁界が発生する。この実効磁界はラシュバ磁界と呼ばれ、磁化自由層 3 に流す電流 $1.0 \times 10^{12} / \text{A} / \text{m}^2$ あたり k O e オーダーと大きいことが知られている。本実施の形態では、このラシュバ磁界により、磁化参照層 1 を用いたスピン注入磁化反転をアシストすることにより、M T J 7 へのデータの書き込み、すなわち磁化自由層 3 の磁化反転を行う。

[0121] 以下、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は + z 方向に固定されているものとする。また、M T J 7 の磁化自由層 3 の磁化 M_1 が + z 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、M T J 7 の磁化自由層 3 の磁化 M_1 が - z 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0122] 磁気記憶素子 9 へのデータ書き込みについて説明する。

まず、磁気記憶素子 9 にデータ “0” が格納されている状態で、データ “

1”を書き込む場合について説明する。図24は、本発明の第6の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図24は、磁気記憶素子9にデータ“0”が格納されている状態において、データ“1”を書き込む動作が行われている状態を示している。

[0123] 磁気記憶素子9にデータ“1”を書き込むためには、まず、上部電極11から、磁化参照層1及び磁化自由層3を介して、下部電極5へ向けて書き込み電流 I_{WC1} を流す。この時、既述のように、磁化自由層3の下側（ $-z$ 側）の界面には下地層4が結合し、上側（ $+z$ 側）の界面にはバリア層2が結合しているというように、磁化自由層3の両側の界面が異なる構造を有している。すなわち、磁化自由層3において、 z 方向に関して空間的な対称性が破れている。そのため、磁化自由層3の面内で $-x$ 方向の書き込み電流 I_{WC1} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子には、その書き込み電流 I_{WC1} の方向（ x 方向）とこの対称性の破れている方向（ z 方向）との外積の方向（ y 方向）に磁界 H_{IWC1} （ラシュバ磁界）が印加される。例えば、下地層4／磁化自由層3／バリア層2＝Ta／CoFeB／MgOとしたとき、 $-x$ 方向に書き込み電流 I_{WC1} を流した場合、 $-y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が発生する（第1例、以下同じ）。また、下地層4／磁化自由層3／バリア層2＝Pt／Co／AlOxとしたとき、 $-x$ 方向に書き込み電流 I_{WC1} を流した場合、 $+y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が発生する（第2例、以下同じ）。このように、 $-y$ 方向か $+y$ 方向かは材料系に依存している。本図の例では、 $-y$ 方向に磁界 H_{IWC1} （ラシュバ磁界）が発生する例を示している。この磁界 H_{IWC1} は、磁化自由層3の $+z$ 方向の磁化 $M1$ に対して、 $-y$ 方向へ向かせるように作用する。また、書き込み電流 I_{WC1} が磁化参照層1から磁化自由層3へ流れるとき、伝導電子が磁化自由層3から磁化参照層1へ流れる。その結果、スピントルクにより、磁化自由層3の磁化 $M1$ が磁化参照層1の磁化 $M0$ に対して平行から反平行へ遷移する。すなわち、 $+z$ 方向から $-z$ 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWC1} のアシストがあるので、従来よりも低い書き込み

電流 I_{WC1} により、磁化自由層 3 の $+z$ 方向の磁化 $M1$ が反転して、 $-z$ 方向へ向くことになる。すなわち、図 24 のデータ “0” の状態から、後述される図 25 のデータ “1” の状態に書き込みが行われる。

[0124] 次に、磁気記憶素子 9 にデータ “1” が格納されている状態で、データ “0” を書き込む場合について説明する。図 25 は、本発明の第 6 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図 25 は、磁気記憶素子 9 にデータ “1” が格納されている状態において、データ “0” を書き込む動作が行われている状態を示している。

[0125] 磁気記憶素子 9 にデータ “0” を書き込むためには、まず、下部電極 5 から、磁化自由層 3 及び磁化参照層 1 を介して、上部電極 11 へ向けて、書き込み電流 I_{WC2} を流す。この時、上述のように（本図では第 1 例を示す）、磁化自由層 3 の面内で $+x$ 方向の書き込み電流 I_{WC2} を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に $+y$ 方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化自由層 3 の $-z$ 方向の磁化 $M1$ に対して、 $+y$ 方向へ向かせるように作用する。また、書き込み電流 I_{WC2} が磁化自由層 3 から磁化参照層 1 へ流れるとき、伝導電子が磁化参照層 1 から磁化自由層 3 へ流れる。その結果、スピントルクにより、磁化自由層 3 の磁化 $M1$ が磁化参照層 1 の磁化 $M0$ に対して反平行から平行へ遷移する。すなわち、 $-z$ 方向から $+z$ 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWC2} のアシストがあるので、従来よりも低い書き込み電流 I_{WC2} により、磁化自由層 3 の $-z$ 方向の磁化 $M1$ が反転して、 $+z$ 方向へ向くことになる。すなわち、図 25 のデータ “1” の状態から、図 24 のデータ “0” の状態に書き込みが行われる。

[0126] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子 9 にデータ “0” が格納されている状態においてデータ “0” を書き込んだり、データ “1” が格納されている状態においてデータ “1” を書き込んだりする上書き動作も可能である。

[0127] 次に、磁気記憶素子 9 へのデータ読み出しについて説明する。データ読み

出しは、磁化自由層 3、バリア層 2 及び磁化参照層 1 で構成される M T J 7 に対する通常の読み出し方法と同様である。例えば、上部電極 1 1 と下部電極 5 との間、すなわち M T J 7 に定電流の読み出し電流を流す。そして、読み出し電流により生じた上部電極 1 1 と下部電極 5 との間の電圧と参照電圧との比較により、M T J 7 の磁気抵抗の大きさ、すなわち磁化自由層 3 の磁化の向きであるデータを読み出す。

[0128] なお、磁化自由層 3 の平面形状としては、図 2 3 B に示したような長方形の他に、楕円型、オーバル型、それらの長手方向の一部が窪んだ形状などを用いることができる。その際、磁化自由層 3 の磁化の方向は完全に一様に一方向に向いているわけではないが、明確な磁壁がないという意味で、本実施の形態では一様に磁化していると記すことにする。

[0129] 図 2 6 は、本発明の第 6 の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。磁気メモリ 5 0 は、メモリセルアレイ 5 1 と、電流源回路 5 2 と、X デコーダ 5 3 と、Y デコーダ 5 4 とを具備している。これらは、後述される機能と同様の機能を有していれば、これらに限定されるものではない。

[0130] メモリセルアレイ 5 1 は、複数のメモリセル 1 0 と、複数のビット線 1 1 と、複数の書き込み線 1 2 と、複数のワード線 1 4 とを備えている。ワード線 1 4 は、一端を Y デコーダ 5 4 に接続され、y 方向に延在している。ビット線 1 1 は、一端を X デコーダ 5 3 に接続され、x 方向に延在している。書き込み線 1 2 は、一端を X デコーダ 5 3 に接続され、x 方向に延在している。メモリセル 1 0 は、選択トランジスタ T r と、磁気記憶素子 9 とを含んでいる。選択トランジスタ T r は、ソース・ドレインの一方を書き込み線 1 2 に、他方を磁気記憶素子 9 の下部電極 5 に、ゲートをワード線 1 4 にそれぞれ接続されている。磁気記憶素子 9 の磁化参照層 1 は、上部電極としてのビット線 1 1 に接続されている。

[0131] X デコーダ 5 3 は、書き込み動作及び読み出し動作のとき、複数のビット線 1 1 及び複数の書き込み線 1 2 から選択ビット線 1 1 及び選択書き込み線

1 2 の組を選択する。Yデコーダ5 4は、書き込み動作及び読み出し動作のとき、複数のワード線1 4から選択ワード線1 4を選択する。電流源回路5 2は、書き込み動作及び読み出し動作のとき、書き込み電流 I_{WB} の供給又は引き込み、及び、読み出し電流 I_R の供給又は引き込みを行う。Xデコーダ5 3と、Yデコーダ5 4と、電流源回路5 2とは、書き込み対象のメモリセル1 0に書き込み電流を印加する書き込み電流制御回路とみなすこともできる。

[0132] このような磁気メモリは、単体メモリ（MRAM）として用いられても良いし、メモリ混載型マイコン（メモリ部とロジック部とを含む半導体装置（図示されず））のメモリ部として用いられても良い。

[0133] 次に、本発明の第6の実施の形態に係る磁気メモリの動作について説明する。書き込み動作において、まず、Yデコーダ5 4が、選択ワード線1 4を選択する。それにより、選択ワード線1 4にゲートを接続された選択トランジスタ T_r がオンになる。次に、Xデコーダ5 3が選択ビット線1 1及び選択書き込み線1 2の組を選択する。以上により、データを書き込む対象のメモリセル1 0である書き込みセル1 0が選択される。次に、電流源回路5 2が、書き込みセル1 0に対して書き込み電流 I_{WC1} 又は I_{WC2} の供給又は引き込みを行う。このときの電流経路は、（電流源回路5 2－）Xデコーダ5 3－選択ビット線1 1－書き込みセル1 0－選択書き込み線1 2－Xデコーダ5 3となる。これにより、書き込みセル1 0の磁化参照層1のスピントルクによる磁化反転作用と、磁化自由層3に書き込み電流 I_{WC1} 又は I_{WC2} が印加されることによる実効磁界 H_{IWC1} 又は H_{IWC2} の作用とにより、選択された書き込みセル1 0の磁化自由層3の磁化を反転させることができる。

[0134] 本実施の形態においては、書き込み電流（ I_{WC1} 又は I_{WC2} ）がMTJ 7に垂直な方向だけでなく、磁化自由層3の $x-y$ 面内をその面内方向にも流れる。そのため、書き込み電流がスピントルクによる磁化反転作用だけでなく、スピン軌道相互作用に基づく電流磁界変換にも適用することができる。その結果、スピン軌道相互作用を磁化反転のアシストとして用いることができ、

書き込み電流を小さくすることが可能となる。なお上記の回路構成においては、 x 方向のセルに半選択の問題は生じない。

[0135] 次に、磁気メモリの読み出し動作について説明する。読み出し動作において、 Y デコーダ54が、選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタ T_r がオンになる。次に、 X デコーダ53が選択ビット線11及び選択書き込み線12の組を選択する。以上により、データを読み出す対象のメモリセル10である読み出しセル10が選択される。次に、電流源回路52が、読み出しセル10に対して読み出し電流 I_R の供給又は引き込みを行う。このときの電流経路は、（電流源回路52－） X デコーダ53－選択ビット線11－書き込みセル10－選択書き込み線12－ X デコーダ53となる。これにより、読み出しセル10の $M T J$ 7に読み出し電流が流れる。これらにより、例えば、 X デコーダ53に接続されたセンスアンプ（図示されず）などにより、 $M T J$ 7の抵抗が検知され、データが読み出される。

[0136] 以上のように、本実施の形態の磁気メモリは、磁化自由層3の両側の界面が異なる構造（一方側がバリア層2、他方側が下地層4）を有している。すなわち、磁化自由層3は空間的な対称性が破れている。このような場合、磁化自由層3の面内方向に書き込み電流 I_{WC} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子には、書き込み電流 I_{WC} の方向（ x 方向）とこの対称性の破れている方向（ z 方向）との外積の方向（ y 方向）に実効磁界（ラシュバ磁界） $H_{I_{WC}}$ が印加される。したがって、そのラシュバ磁界 $H_{I_{WC}}$ と、伝導電子が磁化参照層1及び磁化自由層3の一方から他方へ流れることによるスピントルク磁化反転作用とを用いることにより、ほぼ一様に磁化した（実質的な磁壁が無い）磁化自由層3の磁化を反転させることができる。すなわち、磁化自由層3へデータを書き込むことができる。このとき、そのラシュバ磁界 $H_{I_{WC}}$ とスピントルク磁化反転作用とを併せて用いることで、書き込み電流 I_{WC} を小さくできる。また、磁化自由層3は、ほぼ一様に磁化し、磁壁を導入する必要が無い。したがって、初期化も不要と

することができる。

[0137] (第7の実施の形態)

本発明の第7の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態は、磁化参照層1及び磁化自由層3が、面内磁気異方性を有している点で、垂直磁気異方性を有する第6の実施の形態と異なる。以下、第6の実施の形態との相違点について主に説明する。

[0138] まず、本発明の第7の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図27A～図27Bは、本発明の第7の実施の形態に係る磁気記憶素子の構成を示す正面図及び平面図である。磁気記憶素子9aは、下地層4と、磁化自由層3と、バリア層2と、磁化参照層1と、上部電極11と、下部電極5とを具備している。

[0139] 上述のように、第6の実施の形態と異なり、磁化参照層1及び磁化自由層3が面内磁気異方性を有している。すなわち、磁化自由層3は、面内磁気異方性を有する強磁性膜である。磁化自由層3は、反転可能な磁化 M_2 を有している。この図の例では、 $-x$ 方向の磁化状態と、 $+x$ 方向の磁化状態とを取ることができる。磁化自由層3は、NiFe膜、CoFe膜、CoFeB膜、及び、これらの積層膜に例示される。一方、磁化参照層1も、面内磁気異方性を有する強磁性膜である。磁化参照層1は、磁化 M_0 が固定されている。この図の例では、 $-x$ 方向に磁化 M_0 が固定されている。磁化参照層1は、NiFe膜、CoFe膜、CoFeB膜、及び、これらの積層膜に例示される。

[0140] 磁化参照層1及び磁化自由層3の他の構成、その他の要素の構成、及び、それらの効果については、第6の実施の形態と同様である。

[0141] 次に、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込みについて説明する。ただし、説明のために、磁化参照層1の磁化 M_0 は $-x$ 方向に固定されているものとする。また、MTJ7の磁化自由層3の磁化 M_2 が $-x$ 方向、すなわち、磁化参照層1の磁化 M_0 と磁化

自由層 3 の磁化 M_1 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、MTJ 7 の磁化自由層 3 の磁化 M_2 が +x 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_2 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0142] 磁気記憶素子 9 a へのデータ書き込みについて説明する。

まず、磁気記憶素子 9 a にデータ “0” が格納されている状態で、データ “1” を書き込む場合について説明する。図 28 は、本発明の第 7 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図 28 は、磁気記憶素子 9 a にデータ “0” が格納されている状態において、データ “1” を書き込む動作が行われている状態を示している。

[0143] 磁気記憶素子 9 a にデータ “1” を書き込むためには、まず、上部電極 1 から、磁化参照層 1 及び磁化自由層 3 を介して、下部電極 5 へ向けて書き込み電流 I_{WC1} を流す。この時、第 6 の実施の形態で記載したように（本図では第 1 例を示す）、磁化自由層 3 の面内で -x 方向の書き込み電流 I_{WC1} を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子には、-y 方向に磁界 H_{IWC1} （ラシュバ磁界）が印加される。この磁界 H_{IWC1} は、磁化自由層 3 の -x 方向の磁化 M_2 に対して、-y 方向へ向かせるように作用する。また、書き込み電流 I_{WC1} が磁化参照層 1 から磁化自由層 3 へ流れるとき、伝導電子が磁化自由層 3 から磁化参照層 1 へ流れる。その結果、スピントルクにより、磁化自由層 3 の磁化 M_2 が磁化参照層 1 の磁化 M_0 に対して平行から反平行へ遷移する。すなわち、-x 方向から +x 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWC1} のアシストがあるので、従来よりも低い書き込み電流 I_{WC1} により、磁化自由層 3 の -x 方向の磁化 M_2 が反転して、+x 方向へ向くことになる。すなわち、図 28 のデータ “0” の状態から、後述される図 29 のデータ “1” の状態に書き込みが行われる。

[0144] 次に、磁気記憶素子 9 a にデータ “1” が格納されている状態で、データ “0” を書き込む場合について説明する。図 29 は、本発明の第 6 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図 29

は、磁気記憶素子 9 a にデータ “1” が格納されている状態において、データ “0” を書き込む動作が行われている状態を示している。

[0145] 磁気記憶素子 9 a にデータ “0” を書き込むためには、まず、下部電極 5 から、磁化自由層 3 及び磁化参照層 1 を介して、上部電極 11 へ向けて、書き込み電流 I_{WC2} を流す。この時、第 6 の実施の形態で記載したように（本図では第 1 例を示す）、磁化自由層 3 の面内で + x 方向の書き込み電流 I_{WC2} を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に + y 方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化自由層 3 の + x 方向の磁化 $M2$ に対して、+ y 方向へ向かせるように作用する。また、書き込み電流 I_{WC2} が磁化自由層 3 から磁化参照層 1 へ流れるとき、伝導電子が磁化参照層 1 から磁化自由層 3 へ流れる。その結果、スピントルクにより、磁化自由層 3 の磁化 $M2$ が磁化参照層 1 の磁化 $M0$ に対して反平行から平行へ遷移する。すなわち、+ x 方向から - x 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWC2} のアシストがあるので、従来よりも低い書き込み電流 I_{WC2} により、磁化自由層 3 の + x 方向の磁化 $M2$ が反転して、- x 方向へ向くことになる。すなわち、図 29 のデータ “1” の状態から、図 28 のデータ “0” の状態に書き込みが行われる。

[0146] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子 9 a にデータ “0” が格納されている状態においてデータ “0” を書き込んだり、データ “1” が格納されている状態においてデータ “1” を書き込んだりする上書き動作も可能である。

[0147] 磁気記憶素子 9 a へのデータ読み出しについては、第 6 の実施の形態と同様である。また、磁気メモリの構成（図 26）や、磁気メモリの書き込み動作及び読み出し動作や、それらの効果についても、第 6 の実施の形態と同様である。

[0148] 本実施の形態においても、第 6 の実施の形態と同様の効果を得ることができる。

[0149] （第 8 の実施の形態）

本発明の第 8 の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態は、下地層 4、磁化自由層 3 及びバリア層 2 が磁化参照層 1 を中心として x 軸方向の両側に延伸した形状を有している点で、一方側にしか延伸していない形状を有する第 6 の実施の形態と異なる。以下、第 6 の実施の形態との相違点について主に説明する。

[0150] まず、本発明の第 8 の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図 30 は、本発明の第 8 の実施の形態に係る磁気記憶素子の構成を示す正面図である。磁気記憶素子 9 b は、下地層 4 と、磁化自由層 3 と、バリア層 2 と、磁化参照層 1 と、上部電極 11 と、下部電極 5 a、5 b とを具備している。

[0151] 上述のように、第 6 の実施の形態と異なり、下地層 4、磁化自由層 3 及びバリア層 2 が磁化参照層 1 を中心として x 軸方向の両側（+ x 側及び - x 側）に延伸した形状を有している。それに伴い、下部電極 5 a、5 b がこの延伸した両方の端部に接続されている。すなわち、下部電極 5 a は、- x 側の延伸部分に接続されている。下部電極 5 b は、+ x 側の延伸部分に接続されている。下部電極 5 a、5 b の各々は、それぞれ選択トランジスタ T_r に接続されている。本実施の形態では、この下部電極 5 a、5 b の一方から他方へ、更に別の書き込み電流を流す。

[0152] このような形状により、選択トランジスタ T_r を介して下部電極 5 a、5 b の一方から他方へ流す書き込み電流により実効磁界（ラシュバ磁界）を制御し、上部電極 11 及び下部電極 5 a、5 b のいずれか、又は両方、の一方から他方へ流す書き込み電流によりスピントルクを制御することができる。すなわち、本実施の形態の場合には、実効磁界をスピントルクと独立に制御することができる。

[0153] 下地層 4、磁化自由層 3、バリア層 2、磁化参照層 1 及び下部電極 5 a、5 b の他の構成、その他の要素の構成、及び、それらの効果については、第 6 の実施の形態と同様である。

[0154] 以下、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込みについて説明する。ただし、説明のために、磁化参照層 1 の磁化 M_0 は $+z$ 方向に固定されているものとする。また、MTJ 7 の磁化自由層 3 の磁化 M_1 が $+z$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが平行（低抵抗）の場合、データ “0” が格納されているものとする。また、MTJ 7 の磁化自由層 3 の磁化 M_1 が $-z$ 方向、すなわち、磁化参照層 1 の磁化 M_0 と磁化自由層 3 の磁化 M_1 とが反平行（高抵抗）の場合、データ “1” が格納されているものとする。

[0155] 磁気記憶素子 9 b へのデータ書き込みについて説明する。

まず、磁気記憶素子 9 b にデータ “0” が格納されている状態で、データ “1” を書き込む場合について説明する。図 31 は、本発明の第 8 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図 31 は、磁気記憶素子 9 b にデータ “0” が格納されている状態において、データ “1” を書き込む動作が行われている状態を示している。

[0156] 磁気記憶素子 9 b にデータ “1” を書き込むためには、まず、上部電極 1 から、磁化参照層 1 及び磁化自由層 3 を介して、下部電極 5 a へ向けて書き込み電流 I_{WC1} を流す。併せて、下部電極 5 b から磁化自由層 3 を介して下部電極 5 a へ向けて書き込み電流 I_{WR1} を流す。この時、第 6 の実施の形態で記載したように（本図では第 1 例を示す）、磁化自由層 3 の面内で $-x$ 方向の書き込み電流 I_{WR1} を流すと、スピン軌道相互作用のために、磁化自由層 3 内の磁化を担う局在電子に $-y$ 方向に磁界 H_{IWR1} （ラシュバ磁界）が印加される。この磁界 H_{IWR1} は、磁化自由層 3 の $+z$ 方向の磁化 M_1 に対して、 $-y$ 方向へ向かせるように作用する。また、書き込み電流 I_{WC1} が磁化参照層 1 から磁化自由層 3 へ流れるとき、伝導電子が磁化自由層 3 から磁化参照層 1 へ流れる。その結果、スピントルクにより、磁化自由層 3 の磁化 M_1 が磁化参照層 1 の磁化 M_0 に対して平行から反平行へ遷移する。すなわち、 $+z$ 方向から $-z$ 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWR1} のアシストがあるので、従来よりも低い書き込み電流 I_{WC1} により、磁化自由層 3 の $+z$

方向の磁化 M_1 が反転して、 $-z$ 方向へ向くことになる。すなわち、図31のデータ“0”の状態から、後述される図32のデータ“1”の状態に書き込みが行われる。

[0157] 次に、磁気記憶素子9bにデータ“1”が格納されている状態で、データ“0”を書き込む場合について説明する。図32は、本発明の第8の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図である。図32は、磁気記憶素子9bにデータ“1”が格納されている状態において、データ“0”を書き込む動作が行われている状態を示している。

[0158] 磁気記憶素子9にデータ“0”を書き込むためには、まず、下部電極5aから、磁化自由層3及び磁化参照層1を介して、上部電極11へ向けて、書き込み電流 I_{WC2} を流す。併せて、下部電極5aから磁化自由層3を介して下部電極5bへ向けて書き込み電流 I_{WR2} を流す。この時、第6の実施の形態で記載したように（本図では第1例を示す）、磁化自由層3の面内で $-x$ 方向の書き込み電流 I_{WR2} を流すと、スピン軌道相互作用のために、磁化自由層3内の磁化を担う局在電子に $+y$ 方向に磁界 H_{IWR2} （ラシュバ磁界）が印加される。この磁界 H_{IWR2} は、磁化自由層3の $-z$ 方向の磁化 M_1 に対して、 $+y$ 方向へ向かせるように作用する。また、書き込み電流 I_{WC2} が磁化自由層3から磁化参照層1へ流れるとき、伝導電子が磁化参照層1から磁化自由層3へ流れる。その結果、スピントルクにより、磁化自由層3の磁化 M_1 が磁化参照層1の磁化 M_0 に対して反平行から平行へ遷移する。すなわち、 $-z$ 方向から $+z$ 方向への遷移が起こる。この時、ラシュバ磁界 H_{IWR2} のアシストがあるので、従来よりも低い書き込み電流 I_{WC2} により、磁化自由層3の $-z$ 方向の磁化 M_1 が反転して、 $+z$ 方向へ向くことになる。すなわち、図32のデータ“1”の状態から、図31のデータ“0”の状態に書き込みが行われる。

[0159] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子9bにデータ“0”が格納されている状態においてデータ“0”を書き込んだり、データ“1”が格納されている状態においてデータ“1”を書き

込んだりする上書き動作も可能である。

[0160] 磁気記憶素子 9 b へのデータ読み出しについては、第 6 の実施の形態と同様である。

[0161] 図 3 3 は、本発明の第 8 の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。磁気メモリ 5 0 a は、メモリセルアレイ 5 1 と、X セクタ 5 5 と、Y セクタ 5 6 と、Y 電流源回路 5 7 と、ビット線セクタ 5 8 と、ビット線電流源回路 5 9 とを具備している。これらは、後述される機能と同様の機能を有していれば、これらに限定されるものではない。なお、本図における x、y 方向は、図 3 0 ~ 図 3 2 における x、y 方向と逆であっても良い。

[0162] メモリセルアレイ 5 1 は、複数のメモリセル 1 0 と、複数のビット線 1 1 と、複数の第 1 書き込み線 1 2 と、複数の第 2 書き込み線 1 3、複数のワード線 1 4 とを備えている。ワード線 1 4 は、一端を X セクタ 5 5 に接続され、x 方向に延在している。ビット線 1 1 は、一端をビット線セクタ 5 8 に接続され、y 方向に延在している。第 1 書き込み線 1 2 は、一端を Y 電流源回路 5 7 に接続され、y 方向に延在している。第 2 書き込み線 1 3 は、一端を Y セクタ 5 6 に接続され、y 方向に延在している。メモリセル 1 0 は、一对の選択トランジスタ T r と、磁気記憶素子 9 b とを含んでいる。一方の選択トランジスタ T r は、ソース・ドレインの一方を第 1 書き込み線 1 2 に、他方を磁気記憶素子 9 b の下部電極 5 b に、ゲートをワード線 1 4 にそれぞれ接続されている。他方の選択トランジスタ T r は、ソース・ドレインの一方を第 2 書き込み線 1 3 に、他方を磁気記憶素子 9 b の下部電極 5 a に、ゲートをワード線 1 4 にそれぞれ接続されている。磁気記憶素子 9 b の磁化参照層 1 は、上部電極としてのビット線 1 1 に接続されている。

[0163] X セクタ 5 5 は、書き込み動作及び読み出し動作のとき、複数のワード線 1 4 から選択ワード線 1 4 を選択する。Y セクタ 5 6 は、書き込み動作及び読み出し動作のとき、複数の第 2 書き込み線 1 3 から選択第 2 書き込み線 1 3 を選択する。Y 電流源回路 5 7 は、書き込み動作のとき、書き込み電

流 I_{WR} を供給する又は引き込む。ビット線セクタ 58 は、書き込み動作及び読み出し動作のとき、複数のビット線 11 から選択ビット線 11 を選択する。ビット線電流源回路 59 は、ビット線セクタ 58 を介して、書き込み動作のとき、書き込み電流 I_{WC} を供給する又は引き込み、読み出し動作のとき、読み出し電流 I_R を供給する又は引き込む。Xセクタ 55 と、Yセクタ 56 と、Y電流源回路 57 と、ビット線セクタ 58 と、ビット線電流源回路 59 とは、書き込み対象のメモリセル 10 に書き込み電流を印加する書き込み電流制御回路とみなすこともできる。

[0164] このような磁気メモリは、単体メモリ (MRAM) として用いられても良いし、メモリ混載型マイコン (メモリ部とロジック部とを含む半導体装置 (図示されず)) のメモリ部として用いられても良い。

[0165] 次に、本発明の第 8 の実施の形態に係る磁気メモリの動作について説明する。書き込み動作において、まず、Xセクタ 55 が、選択ワード線 14 を選択する。それにより、選択ワード線 14 にゲートを接続された選択トランジスタ T_r がオンになる。また、Yセクタが、選択第 2 書き込み線 13 を選択する。更に、ビット線セクタ 58 が、選択ビット線 11 を選択する。以上により、データを書き込む対象のメモリセル 10 である書き込みセル 10 が選択される。次に、Y電流源回路 57 が、書き込みセル 10 に対応する選択第 1 書き込み線 12 を選択し、書き込み電流 I_{WR1} 又は I_{WR2} の供給又は引き込みを行う。このときの電流経路は、(Y電流源回路 57 -) 選択第 1 書き込み線 12 - 書き込みセル 10 - 選択第 2 書き込み線 13 - Yセクタ 56 となる。併せて、ビット線電流源回路 59 がビット線セクタ 58 を介して、書き込み電流 I_{WC1} 又は I_{WC2} の供給又は引き込みを行う。このときの電流経路は、(ビット線電流源回路 59 - ビット線セクタ 58 -) 選択ビット線 11 - 書き込みセル 10 - 選択第 2 書き込み線 13 - Yセクタ 56 となる。これにより、書き込みセル 10 の磁化参照層 1 のスピントルクによる磁化反転作用と、磁化自由層 3 に書き込み電流 I_{WR1} 又は I_{WR2} が印加されることによる実効磁界 H_{IWR1} 又は H_{IWR2} の作用とにより、選択された書き込

みセル 10 の磁化自由層 3 の磁化を反転させることができる。

[0166] 本実施の形態においては、スピントルクによる磁化反転作用を担う書き込み電流 I_{WC1} 又は I_{WC2} と、スピン軌道相互作用を担う書き込み電流 I_{WR1} 又は I_{WR2} とを別々に制御することができる。そのため、書き込み電流 I_{WR1} 又は I_{WR2} を適切な値に制御することで、書き込み電流 I_{WC1} 又は I_{WC2} をより低減することができる。

[0167] 次に、磁気メモリの読み出し動作について説明する。読み出し動作において、Xセクタ 55 が、選択ワード線 14 を選択する。それにより、選択ワード線 14 にゲートを接続された選択トランジスタ T_r がオンになる。また、Yセクタが、選択第 2 書き込み線 13 を選択する。更に、ビット線セクタ 58 が、選択ビット線 11 を選択する。以上により、データを書き込む対象のメモリセル 10 である書き込みセル 10 が選択される。次に、ビット線電流源回路 59 がビット線セクタ 58 を介して、読み出し電流 I_R の供給又は引き込みを行う。このときの電流経路は、（ビット線電流源回路 59 - ビット線セクタ 58 -）選択ビット線 11 - 書き込みセル 10 - 選択第 2 書き込み線 13 - Yセクタ 56 となる。これにより、読み出しセル 10 の MTJ 7 に読み出し電流が流れる。これらにより、例えば、Yセクタ 56 に接続されたセンスアンプ（図示されず）などにより、MTJ 7 の抵抗が検知され、データが読み出される。

[0168] 本実施の形態においても、第 6 の実施の形態と同様の効果を得ることができる。また、本実施の形態においては、スピントルクによる磁化反転作用を担う書き込み電流と、スピン軌道相互作用を担う書き込み電流とを別々に制御することで、総合的な書き込み電流の値をより低減することができる。

[0169] （第 9 の実施の形態）

本発明の第 9 の実施の形態に係る磁気メモリについて、添付図面を参照して説明する。

本実施の形態は、磁化参照層 1 及び磁化自由層 3 が、面内磁気異方性を有している点で、垂直磁気異方性を有する第 8 の実施の形態と異なる。以下、

第8の実施の形態との相違点について主に説明する。

[0170] まず、本発明の第9の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図34は、本発明の第9の実施の形態に係る磁気記憶素子の構成を示す正面図である。磁気記憶素子9cは、下地層4と、磁化自由層3と、バリア層2と、磁化参照層1と、上部電極11と、下部電極5a、5bとを具備している。

[0171] 上述のように、第6の実施の形態と異なり、磁化参照層1及び磁化自由層3が面内磁気異方性を有している。すなわち、磁化自由層3は、面内磁気異方性を有する強磁性膜である。磁化自由層3は、反転可能な磁化M2を有している。この図の例では、-x方向の磁化状態と、+x方向の磁化状態とを取ることができる。磁化自由層3は、NiFe膜、CoFe膜、CoFeB膜、及び、これらの積層膜に例示される。一方、磁化参照層1も、面内磁気異方性を有する強磁性膜である。磁化参照層1は、磁化M0が固定されている。この図の例では、-x方向に磁化M0が固定されている。磁化参照層1は、NiFe膜、CoFe膜、CoFeB膜、及び、これらの積層膜に例示される。

[0172] 磁化参照層1及び磁化自由層3の他の構成、その他の要素の構成、及び、それらの効果については、第6の実施の形態と同様である。

[0173] 磁化参照層1及び磁化自由層3の他の構成、その他の要素の構成、及び、それらの効果については、第6の実施の形態と同様である。

[0174] また、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込み、磁気メモリの構成（図33）や、磁気メモリの書き込み動作及び読み出し動作や、それらの効果についても、第8の実施の形態と同様である。

[0175] 本実施の形態においても、第8の実施の形態と同様の効果を得ることができる。

[0176] 本発明により、磁壁の導入が不要であり、書き込み電流の小さい磁気メモリを提供できる。

[0177] (第10の実施の形態)

本実施の形態では、磁気トンネル接合(MTJ)の磁化自由層の磁化反転を、磁気書き込み部からの漏洩磁界で行い、かつ、磁気書き込み部の漏洩磁界をスピン軌道相互作用に基づく実効磁界(ラシュバ磁界:後述)を用いて作り出すことにより、書き込み電流を低減している。

[0178] まず、本発明の第10の実施の形態に係る磁気メモリの磁気記憶素子の構成について説明する。図35A~図35Bは、本発明の第10の実施の形態に係る磁気記憶素子の構成を示す正面図及び側面図である。磁気記憶素子9は、磁気トンネル結合部21と、磁気書き込み部22と、上部電極11と、下部電極8a、8bとを具備している。

[0179] 磁気トンネル結合部21は、磁化の方向によりデータを記憶する。磁気トンネル結合部21は、磁化自由層3と、バリア層2と、磁化参照層1とを備えている。磁化自由層3は、反転可能な磁化M1を有している。バリア層2は、磁化自由層3上に設けられている。磁化参照層1は、バリア層2上に設けられ、固定された磁化M0を有している。磁化自由層3と、バリア層2と、磁化参照層1とは、MTJ(磁気トンネル接合)21を構成している。磁気トンネル結合部21は、磁化自由層3の磁化M1の向きと磁化参照層1の磁化M0の向きとの相対的な関係によりデータを記憶する。磁化自由層3の磁化M1は、磁気書き込み部22の漏洩磁界により変更される。その詳細は後述される。

[0180] 磁気書き込み部22は、磁気トンネル結合部21の近傍に設けられている。磁気書き込み部22は、磁化自由層3の磁化反転を担う漏洩磁界を発生する。磁気書き込み部22は、シード層7と、磁化書き込み層6と、キャップ層5とを備えている。シード層7は、基板(図示されず)の表面(xy平面)に平行に設けられている。磁化書き込み層6は、シード層7を覆うように、その上側(+z側)に設けられている。キャップ層5は、磁化書き込み層6を覆うように、その上側(+z側)に設けられている。なお、磁気書き込み部22は、その上側(+z側)に設けられる磁気トンネル接合部21の下

地として、下地層 4 を備えていても良い。下地層 4 は、キャップ層 5 を覆うように、その上側（+ z 側）に設けられる。

[0181] なお、磁気トンネル結合部 2 1 において、磁化自由層 3 と磁化参照層 1 との上下の配置関係は逆であっても良い。また、磁気書き込み部 2 2 と磁気トンネル結合部 2 1 との上下の配置関係も逆であっても良い。

[0182] 上部電極 1 1 は、磁化参照層 1 と接続されている。上部電極 1 1 は、ビット線に例示される。下部電極 8 a はシード層 7 の一方側（- x 側）の端部の下側（- z 側）に、下部電極 8 b はシード層 7 の他方側（+ x 側）の端部の下側（- z 側）にそれぞれ接続されている。下部電極 8 a、8 b は、それぞれ選択トランジスタ T_r （図示されず）に接続され、シード層 7 を介して磁化書き込み層 6 にその一方から他方へ電流を印加することができる。

[0183] シード層 7 は、磁化書き込み層 6 においてラシュバ磁界（後述）を発生させるべく、キャップ層 5 の材料とは異なる材料（又は異なる膜厚）で形成される。また、下部電極 8 a、8 b と磁化書き込み層 6 との間に設けられることから、電流が通過容易なように導電性の膜（例示：金属膜）であることが好ましい。ただし、磁化書き込み層 6 ではなくシード層 7 に選択的に書き込み電流が流れる、ということが無いような材質であることが好ましい。シード層 7 は、Ta 膜、Pt 膜、Cr 膜、Ti 膜、及び、これらの積層膜に例示される。なお、シード層 7 が十分薄ければ、電流通過に支障が無いため非導電性の膜（例示：絶縁膜）であっても良い。

[0184] 磁化書き込み層 6 は、垂直磁気異方性を有する強磁性膜である。磁化書き込み層 6 は、概ね一様でラシュバ磁界によりその方向が変動可能な磁化 M_2 を有している。この図の例では、概ね + z 方向の磁化方向を有しているが、多少 ± y 方向の成分をもつように磁化方向を変動可能である。磁化書き込み層 6 は、ほぼ一様に磁化されている。すなわち、磁化書き込み層 6 には、実質的に磁壁がない。磁化書き込み層 6 は、Co 膜、Co/Ni 積層膜、Co/Pt 積層膜、CoFeB 膜、FePt 膜、CoPt 系合金膜に例示される。磁化自由層 3 は、ラシュバ磁界を発生させるべく、極めて薄く形成するこ

とが好ましい。例えば、約0.5 nm～約1.5 nmが好ましい。0.5 nm未満は成膜の制御が困難である。この膜厚は、通常のMTJにおける磁化自由層（又はフリー層）の数nm程度（例示：約5 nm）に比較して数分の1という薄さである。あるいは、通常のMTJにおけるバリア層と同程度である。

[0185] キャップ層5は、磁化書き込み層6においてラシュバ磁界を発生させるべく、シード層7の材料とは異なる材料（又は異なる膜厚）で形成される。シード層7が導電性の膜（例示：金属膜）である場合、キャップ層5としては非導電性の膜（例示：絶縁膜）であることが好ましい。キャップ層5は、 Al_2O_3 膜、 MgO 膜、及びその他の酸化物に例示される。なお、シード層7が非導電性の膜であれば、キャップ層5は導電性の膜であることが好ましい。

[0186] 磁化自由層3は、面内磁気異方性を有する強磁性膜である。磁化自由層3は、磁化M1が反転可能である。この図の例では、+y方向の磁化状態と-y方向の磁化状態を取ることができる。磁化自由層3は、 NiFe 膜、 CoFe 膜、 CoFeB 膜、 NiFeCo 膜、及び、これらの積層膜に例示される。磁化自由層3の磁化容易軸をy方向にする方法としては形状異方性を用いる方法、すなわち、磁化自由層3の長軸をy方向にする方法、結晶磁気異方性、歪誘導磁気異方性を用いる方法がある。なお、磁化容易軸の方向は正確にy方向である必要はなく、例えば、y軸と45度をなす面内方向であってもよい。

[0187] 磁化参照層1は、面内磁気異方性を有する強磁性膜である。磁化参照層1は、磁化M0が固定されている。この図の例では、-y方向に磁化M0が固定されている。磁化参照層1は、磁化自由層3と同様の材料が用いられ、更に PtMn 膜、 IrMn 膜、 FeMn 膜、 NiO 膜などの反強磁性材料により磁化の固定化がなされる。また、磁化参照層1は CoFe 膜などの磁性層を Ru 膜などを介して積層した積層フェリ構造とすることもできる。この積層フェリ構造は磁化参照層1からの漏洩磁界を低減するために有用である。

NiFe膜、CoFe膜、CoFeB膜、NiFeCo膜、及び、これらの積層膜に例示される。

[0188] 磁化自由層3の下地層4としては、Ta膜などが例示される。ただし、下地層4を設けなくても良い。更に必要に応じて上部電極11と磁気トンネル接合部21との間に金属層を挿入することも可能である。

[0189] 磁気記憶素子9では、磁化書き込み層6の両側の界面が異なる構造を有している。この図の例では、磁化書き込み層6の下側（ $-z$ 側）の界面にはシード層7が結合し、上側（ $+z$ 側）の界面にはシード層7と異なる材料を用いたキャップ層5が結合している。すなわち、磁化書き込み層6において、 z 方向に関して空間的な対称性が破れている。このような場合、磁化書き込み層6に面内方向（例示： x 方向）に電流を流すと、スピン軌道相互作用のために、磁化書き込み層6内の磁化を担う局在電子には、その電流の方向（ x 方向）とこの対称性の破れている方向（ z 方向）との外積の方向、すなわち、 y 方向に実効磁界が発生する。この実効磁界はラシュバ磁界と呼ばれている。

[0190] 本実施の形態では、このラシュバ磁界で磁化書き込み層6の磁化方向を変動させ、磁化自由層3の磁化を反転させる。すなわち、磁気トンネル接合部21へのデータの書き込みを行う。したがって、磁化書き込み層6を流れる電流が書き込み電流となる。この実効磁界を発生させる効果は、シード層7及びキャップ層5のいずれか一方を酸化物とすることにより大きくすることができる。例えば、シード層7／磁化書き込み層6／キャップ層5＝Pt膜／Co膜／AlO_x膜の構成では、このスピン軌道相互作用に基づく実効磁界は 10^8 A/cm^2 あたりkOeオーダーと大きいことが知られている。従って、書き込み電流を低減することが可能になる。

[0191] 以下、本実施の形態に係る磁気メモリの磁気記憶素子のデータ読み出し及びデータ書き込みについて説明する。ただし、説明のために、磁化参照層1の磁化 M_0 は $-y$ 方向に固定されているものとする。また、磁気トンネル接合部21の磁化自由層3の磁化 M_1 が $-y$ 方向、すなわち、磁化参照層1の

磁化M0と磁化自由層3の磁化M1とが平行（低抵抗）の場合、データ“0”が格納されているものとする。また、磁化自由層3の磁化M1が+y方向、すなわち、磁化参照層1の磁化M0と磁化自由層3の磁化M1とが反平行（高抵抗）の場合、データ“1”が格納されているものとする。

[0192] 磁気記憶素子9へのデータ書き込みについて説明する。

まず、磁気記憶素子9にデータ“1”を書き込む場合について説明する。図36A～図36Bは、本発明の第10の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図36A～図36Bは、磁気記憶素子9にデータ“1”を書き込む動作が行われた後の状態を示している。

[0193] 磁気記憶素子9にデータ“1”を書き込むためには、まず、下部電極8bから磁化書き込み層6を介して下部電極8aへ向けて、-x方向の書き込み電流 I_{WC1} を流す。この時、既述のように、磁化書き込み層6の下側（-z側）の界面にはシード層7が結合し、上側（+z側）の界面にはキャップ層5が結合しているというように、磁化書き込み層6の両側の界面が異なる構造を有している。すなわち、磁化書き込み層6において、z方向に関して空間的な対称性が破れている。そのため、磁化書き込み層6の面内で-x方向の書き込み電流 I_{WC1} を流すと、スピン軌道相互作用のために、磁化書き込み層6内の磁化を担う局在電子には、その書き込み電流 I_{WC1} の方向（x方向）とこの対称性の破れている方向（z方向）との外積の方向（y方向）に磁界 $H_{I_{WC1}}$ （ラシュバ磁界）が印加される。例えば、下地層4／磁化自由層3／バリア層2=Pt／Co／AlOxとしたとき、-x方向に書き込み電流 I_{WC1} を流した場合、+y方向に磁界 $H_{I_{WC1}}$ （ラシュバ磁界）が発生する。ただし、-y方向か+y方向かは材料系に依存している。本図の例では、-y方向に磁界 $H_{I_{WC1}}$ （ラシュバ磁界）が発生する例を示している。この磁界 $H_{I_{WC1}}$ は、磁化書き込み層6の+z方向の磁化M2に対して、-y方向へ向かせるように作用する。その結果、磁化書き込み層6の+z方向の磁化M2が-y方向に傾く（-y方向の成分を有する）ようになる。それにより、磁化書き込

み層 6 の $-y$ 方向の側面に磁極 (+) が発生する。この磁極による漏洩磁界 H_{L1} 、言い換えると、この磁極と磁化自由層 3 の磁化 $M1$ との静磁結合により、 y 方向に磁化容易軸を持つ磁化自由層 3 の磁化 $M1$ を反転させることが可能になる。このようにして、図 3 6 A ~ 図 3 6 B のデータ “1” の状態に書き込みが行われる。

[0194] 次に、磁気記憶素子 9 にデータ “0” を書き込む場合について説明する。図 3 7 A ~ 図 3 7 B は、本発明の第 1 0 の実施の形態に係る磁気記憶素子のデータ書き込み方法を示す正面図及び側面図である。図 3 7 A ~ 図 3 7 B は、磁気記憶素子 9 にデータ “0” を書き込む動作が行われた後の状態を示している。

[0195] 磁気記憶素子 9 にデータ “0” を書き込むためには、まず、下部電極 8 a から磁化書き込み層 6 を介して下部電極 8 b へ向けて、 $+x$ 方向の書き込み電流 I_{WC2} を流す。この時、上述のように（本図では $-y$ 方向に磁界 H_{IWC1} が発生する例）、スピン軌道相互作用のために、磁化書き込み層 6 内の磁化を担う局在電子に $+y$ 方向に磁界 H_{IWC2} （ラシュバ磁界）が印加される。この磁界 H_{IWC2} は、磁化書き込み層 6 の $+z$ 方向の磁化 $M2$ に対して、 $+y$ 方向へ向かせるように作用する。その結果、磁化書き込み層 6 の $+z$ 方向の磁化 $M2$ が $+y$ 方向に傾く（ $+y$ 方向の成分を有する）ようになる。それにより、磁化書き込み層 6 の $+y$ 方向の側面に磁極 (+) が発生する。この磁極による漏洩磁界 H_{L2} 、言い換えると、この磁極と磁化自由層 3 の磁化 $M1$ との静磁結合により、 y 方向に磁化容易軸を持つ磁化自由層 3 の磁化 $M1$ を反転させることが可能になる。このようにして、図 3 7 A ~ 図 3 7 B のデータ “0” の状態に書き込みが行われる。

[0196] なお、上記データ書き込みの方法から容易に理解できるように、磁気記憶素子 9 にデータ “0” が格納されている状態においてデータ “0” を書き込んだり、データ “1” が格納されている状態においてデータ “1” を書き込んだりする上書き動作も可能である。なお、電流 I_{WC} の方向と磁化 $M2$ の傾く方向との関係はシード層 7 及びキャップ層 5 の材料の選択に依存する。

[0197] 次に、磁気記憶素子 9 へのデータ読み出しについて説明する。データ読み出しは、磁化自由層 3、バリア層 2 及び磁化参照層 1 で構成される磁気トンネル接合部 2 1 (MTJ) に対する通常の読み出し方法と同様である。例えば、上部電極 1 1 と下部電極 8 a との間、すなわち磁気トンネル接合部 2 1 に定電流の読み出し電流を流す。そして、読み出し電流により生じた上部電極 1 1 と下部電極 8 a との間の電圧と参照電圧との比較により、磁気トンネル接合部 2 1 の磁気抵抗の大きさ、すなわち磁化自由層 3 の磁化の向きであるデータを読み出す。

[0198] なお、磁化書き込み層 6 の平面形状としては、長方形の他に、楕円型、オーバル型、それらの長手方向の一部が窪んだ形状などを用いることができる。その際、磁化書き込み層 6 の磁化の方向は完全に一様に一方向に向いているわけではないが、明確な磁壁がないという意味で、本実施の形態では一様に磁化していると記すことにする。

[0199] 図 3 8 は、本発明の第 1 0 の実施の形態に係る磁気メモリの構成の一例を示すブロック図である。磁気メモリ 5 0 は、メモリセルアレイ 5 9 と、Xセクタ 5 1 と、Y電流源回路 5 4 と、Yセクタ及び電源回路 5 6 と、GND (接地) 5 7 とを具備している。これらは、後述される機能と同様の機能を有していれば、これらに限定されるものではない。

[0200] メモリセルアレイ 5 9 は、複数のメモリセル 1 0 と、複数のビット線 1 1 と、複数の第 1 書き込み線 1 2 と、複数の第 2 書き込み線 1 3 と、複数のワード線 1 4 とを備えている。ワード線 1 4 は、一端を Xセクタ 5 1 に接続され、x 方向に延在している。ビット線 1 1 は、一端を GND (接地) 5 7 に接続され、y 方向に延在している。第 1 書き込み線 1 2 は、一端を Y電流源回路 5 4 に接続され、y 方向に延在している。第 2 書き込み線 1 3 は、一端を Yセクタ及び電源回路 5 6 に接続され、y 方向に延在している。複数のメモリセル 1 0 は、複数のワード線 1 4 と複数のビット線 1 1 との交点の各々に対応して、行列状に配置されている。メモリセル 1 0 は、二つの選択トランジスタ T_r と、磁気記憶素子 9 とを含んでいる。一方の選択トランジ

スタ T_r は、ソース・ドレインの一方を第1書き込み線12に、他方を磁気記憶素子9の下部電極8aに、ゲートをワード線14にそれぞれ接続されている。他方の選択トランジスタ T_r は、ソース・ドレインの一方を第2書き込み線13に、他方を磁気記憶素子9の下部電極8bに、ゲートをワード線14にそれぞれ接続されている。磁気記憶素子9の磁化参照層1は、上部電極としてのビット線11に接続されている。

[0201] Xセクタ51は、書き込み動作及び読み出し動作のとき、複数のワード線14から選択ワード線14を選択する。Yセクタ及び電源回路56は、書き込み動作及び読み出し動作のとき、複数の第2書き込み線13から選択第2書き込み線13を選択し、書き込み電流 I_{WC1} の供給、及び、読み出し電流 I_R の供給又は引き込みを行う。Y電流源回路54は、書き込み動作のとき、複数の第1書き込み線12から選択第1書き込み線12を選択し、書き込み電流 I_{WC2} の供給を行う。Xセクタ51と、Y電流源回路54と、Yセクタ及び電源回路56と（、GND（接地）57）とは、書き込み対象のメモリセル10に書き込み電流を印加する書き込み電流制御回路とみなすこともできる。

[0202] このような磁気メモリは、単体メモリ（MRAM）として用いられても良いし、メモリ混載型マイコン（メモリ部とロジック部とを含む半導体装置（図示されず））のメモリ部として用いられても良い。

[0203] 次に、本発明の第10の実施の形態に係る磁気メモリの動作について説明する。書き込み動作において、まず、Xセクタ51が選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタ T_r がオンになる。次に、Yセクタ及び電源回路56が選択第2書き込み線13を選択する。更に、Y電流源回路54が選択第1書き込み線12を選択する。以上により、データを書き込む対象のメモリセル10である書き込みセル10が選択される。続いて、Yセクタ及び電源回路56が、書き込みセル10に対して書き込み電流 I_{WC1} の供給を行う。又は、Y電流源回路54が、書き込みセル10に対して書き込み電流 I_{WC2} の供給を行う。こ

れらの場合での電流経路は、Yセクタ及び電源回路56－選択第2書き込み線13－書き込みセル10－選択第1書き込み線12－Y電流源回路54となる。これにより、書き込みセル10の磁化書き込み層6に書き込み電流 I_{WC1} 又は書き込み電流 I_{WC2} が印加され、実効磁界 H_{IWC1} 又は実効磁界 H_{IWC2} が印加される。そして、これらに基づく磁化書き込み層6の漏洩磁界 H_{L1} 又は H_{L2} により、選択され書き込みセル10の磁化自由層3の磁化を反転させることができる。本回路構成においては半選択の問題は生じない。

[0204] 次に、磁気メモリの読み出し動作について説明する。読み出し動作において、Xセクタ51が選択ワード線14を選択する。それにより、選択ワード線14にゲートを接続された選択トランジスタ T_r がオンになる。次に、Yセクタ及び電源回路56が選択第2書き込み線13を選択する。以上により、データを読み出す対象のメモリセル10である読み出しセル10が選択される。Yセクタ及び電源回路56は、読み出し電流 I_R の供給又は引き込みを行う。このときの電流経路は、Yセクタ及び電源回路56－選択第2書き込み線13－読み出しセル10－ビット線11－GND（接地）57である。これにより、読み出しセル10の磁気トンネル接合部21に読み出し電流が流れる。これらにより、例えば、Yセクタ電源回路56の先に接続されたセンスアンプ（図示されず）などにより、磁気トンネル接合部21の抵抗が検知され、データが読み出される。

[0205] 次に、本実施の形態に係る磁気記憶素子の変形例について説明する。図39は、本発明の第10の実施の形態に係る磁気記憶素子の変形例の構成を示す部分側面図である。この図は、磁気記憶素子9のうち磁気書き込み部22の部分のみを示している。磁気書き込み部22は、複数の磁気書き込み部22-1、…、22-(n-1)、22-n（nは自然数）を備えている。各磁気書き込み部22-i（i=1～n）は、シード層7、磁化書き込み層6、及びキャップ層5を含んでいる。このように、磁気書き込み部22がシード層／磁化書き込み層／キャップ層を複数回積層した構造を有することにより、磁気書き込み部22の磁気モーメントが増加するため、ラシュバ効果が働

いたときの漏洩磁界の総量を増加させることができる。その結果、磁化自由層 3 を反転し易くすることができる。

[0206] 本発明の原理、すなわち、スピン軌道相互作用による磁化書き込み層 6 の磁化変化を磁化自由層 3 の磁化反転に用いることは、上述の 1 軸書き込み方式だけではなく、2 軸書き込み方式、あるいは、スピン注入書き込み方式における補助磁界にも応用できることは言うまでもない。例えば、MTJ の上下に 2 つの磁気書き込み部 22 を設けることにより、低電流の 2 軸書き込み方式が実現できる。また、磁化書き込み層 22 と磁化自由層 3 の結合は上述の静磁的なものに限定されず、例えば、強磁性結合を用いることもできる。

[0207] 本発明により、磁壁の導入が不要であり、書き込み電流の小さい磁気メモリを提供できる。

[0208] 第 6 ～ 第 9 の実施の形態の構成をまとめると、以下のようになる。ただし、第 6 ～ 第 9 の実施の形態はこの例に限定されるものではない。

(1) 下地層と、

前記下地層を覆うように設けられ、反転可能な磁化を有し、ほぼ一様に磁化された磁化自由層と、

前記磁化自由層を覆うように設けられ、前記下地層の材料と異なる材料で形成されたバリア層と、

前記磁化自由層の一方の端部に対応する前記バリア層の端部に設けられ、固定された磁化を有する磁化参照層と

を具備し、

前記磁化自由層の磁化を反転させるとき、前記磁化参照層を介して、前記磁化自由層の面内方向に前記一方の端部から他方の端部へ第 1 書き込み電流を流す

磁気メモリ。

(2) 上記 (1) に記載の磁気メモリにおいて、

前記磁化自由層の前記他方の端部に対応する前記下地層の端部に設けられた第 1 電極を更に具備し、

前記第 1 書き込み電流は、前記磁化自由層をその面内方向に通じ、前記磁化参照層及び前記第 1 電極のいずれか一方から他方へ流れる

磁気メモリ。

(3) 上記 (2) に記載の磁気メモリにおいて、

前記磁化参照層及び前記磁化自由層は垂直磁気異方性を有する

磁気メモリ。

(4) 上記 (2) の磁気メモリにおいて、

前記磁化参照層及び前記磁化自由層は面内磁気異方性を有し、

前記磁化自由層の膜厚方向のベクトルと、前記第 1 書き込み電流の方向のベクトルとの外積は、前記磁化自由層の磁化の方向と平行な成分を有する

磁気メモリ。

(5) 上記 (1) に記載の磁気メモリにおいて、

前記磁化自由層の前記一方の端部及び前記他方の端部に対応する前記下地層の一方の端部及び他方の端部に設けられた第 1 電極及び第 2 電極を更に具備し、

前記磁化自由層の磁化を反転させるとき、前記第 1 書き込み電流に加えて、前記第 1 電極及び前記第 2 電極のいずれか一方から他方へ流れる第 2 書き込み電流を流す

磁気メモリ。

(6) 上記 (5) に記載の磁気メモリにおいて、

前記磁化参照層及び前記磁化自由層は垂直磁気異方性を有する

磁気メモリ。

(7) 上記 (5) に記載の磁気メモリにおいて、

前記磁化参照層及び前記磁化自由層は面内磁気異方性を有し、

前記磁化自由層の膜厚方向のベクトルと、前記第 1 書き込み電流の方向のベクトルとの外積は、前記磁化自由層の磁化の方向と平行な成分を有する

磁気メモリ。

[0209] 第 10 の実施の形態の構成をまとめると、以下のようになる。ただし、第

10の実施の形態はこの例に限定されるものではない。

(1) 磁気トンネル結合部と、

前記磁気トンネル結合部の近傍に設けられた磁気書き込み部と
を具備し、

前記磁気トンネル結合部は、

反転可能な磁化を有する磁化自由層と、

前記磁化自由層上に設けられたバリア層と、

前記バリア層上に設けられ、固定された磁化を有する磁化参照層と
を備え、

前記磁気書き込み部は、

シード層と、

前記シード層を覆うように設けられ、ほぼ一様に磁化された磁化書き込み層と、

前記磁化書き込み層を覆うように設けられ、前記シード層の材料と異なる材料で形成されたキャップ層と

を備え、

前記磁化自由層の磁化を反転させるとき、前記磁化書き込み層の面内方向に一方の端部から他方の端部へ書き込み電流を流す

磁気メモリ。

(2) 上記(1)に記載の磁気メモリにおいて、

前記シード層の両端に設けられた第1電極及び第2電極を更に具備し、

前記書き込み電流は前記第1電極及び前記第2電極のいずれか一方から他方へ流れる

磁気メモリ。

(3) 上記(1)又は(2)に記載の磁気メモリにおいて、

前記磁化自由層及び前記磁化参照層は面内磁気異方性を有し、

前記磁化書き込み層は垂直磁気異方性を有する

磁気メモリ。

(4) 上記(3)に記載の磁気メモリにおいて、
前記磁化自由層と前記磁化書き込み層とは磁氣的に磁結合し、
前記磁化自由層は前記磁化書き込み層からの漏洩磁界により反転可能である
磁気メモリ。

(5) 上記(1)乃至(4)のいずれか一項に記載の磁気メモリにおいて、
前記シード層及び前記キャップ層のいずれか一方は金属材料を含み、他方
は酸化物材料
を含む
磁気メモリ。

(6) 上記(1)乃至(5)のいずれか一項に記載の磁気メモリにおいて、
前記磁気書き込み部は、前記シード層、前記磁化書き込み層及び前記キャ
ップ層が複数回積層されている
磁気メモリ。

[0210] 本発明の磁気メモリは、磁気ランダムアクセスメモリ(MRAM)に例示
され、単体メモリだけではなく、メモリ混載型マイコン(メモリ部とロジッ
ク部とを含む半導体装置(図示されず))等にも用いることができる。

[0211] 本発明はいくつかの実施の形態と併せて上述されたが、これらの実施の形
態は本発明を説明するために単に提供されたものであることは当業者にとっ
て明らかであり、意義を限定するように添付のクレームを解釈するために頼
ってはならない。

[0212] 本発明は上記各実施の形態に限定されず、本発明の技術思想の範囲内にお
いて、各実施の形態は適宜変形又は変更され得ることは明らかである。また
、各実施の形態に記載された技術は、矛盾の発生しない限り、他の実施の形
態に適用可能である。

[0213] この出願は、2011年3月22日に出願された特許出願番号2011-
061930号の日本特許出願、2011年3月22日に出願された特許出
願番号2011-061939号の日本特許出願、及び2011年3月30
日に出願された特許出願番号2011-076361号の日本特許出願に基

づいており、その出願による優先権の利益を主張し、その出願の開示は、引用することにより、そっくりそのままここに組み込まれている。

請求の範囲

- [請求項1] 下地層と、
 前記下地層を覆うように設けられ、反転可能な磁化を有し、ほぼ一様に磁化された磁化自由層と、
 前記磁化自由層を覆うように設けられ、前記下地層の材料と異なる材料で形成されたバリア層と、
 前記バリア層上に設けられ、固定された磁化を有する磁化参照層とを具備し、
 前記磁化自由層の磁化を反転させるとき、前記磁化参照層を介さずに、前記磁化自由層をその面内方向に一方の端部から他方の端部へ第1書き込み電流を流す
 磁気メモリ。
- [請求項2] 請求項1に記載の磁気メモリにおいて、
 前記下地層の両端に設けられた第1電極及び第2電極を更に具備し、
 、
 前記第1書き込み電流は前記第1電極及び前記第2電極のいずれか一方から他方へ流れる
 磁気メモリ。
- [請求項3] 請求項1又は2に記載の磁気メモリにおいて、
 前記磁化自由層の近傍に設けられた配線を更に具備し、
 前記磁化自由層の磁化を反転させるとき、更に、前記配線に流れる第2書き込み電流により、前記磁化自由層近傍に電流誘起磁界を発生させる
 磁気メモリ。
- [請求項4] 請求項3に記載の磁気メモリにおいて、
 前記磁化自由層は垂直磁気異方性を有し、
 前記配線は、前記磁化自由層の上方の位置からずれた位置に配置されている

磁気メモリ。

[請求項5] 請求項3に記載の磁気メモリにおいて、
前記磁化自由層は面内磁気異方性を有し、
前記配線は、前記磁化自由層の上方の位置に配置されている
磁気メモリ。

[請求項6] 請求項1又は2に記載の磁気メモリにおいて、
前記磁化自由層は面内磁気異方性を有し、
前記磁化自由層の膜厚方向のベクトルと、前記第1書き込み電流の
方向のベクトルとの外積は、前記磁化自由層の磁化の方向と平行な成分を有する
磁気メモリ。

[請求項7] 請求項1又は2に記載の磁気メモリにおいて、
前記磁化自由層は垂直磁気異方性を有し、
前記磁化自由層は、前記第1書き込み電流が前記磁化自由層内で不均一に分布する形状を有する
磁気メモリ。

[請求項8] 請求項1又は2に記載の磁気メモリにおいて、
前記磁化自由層は垂直磁気異方性を有し、
前記磁化自由層は、前記磁化自由層の一部に反転核が生成しやすい領域を有する
磁気メモリ。

[請求項9] 請求項2に記載の磁気メモリにおいて、
前記第1電極及び前記第2電極は、前記磁化自由層に対して非対称に設けられている
磁気メモリ。

[請求項10] 請求項1又は2に記載の磁気メモリにおいて、
前記磁化自由層は、磁化容易軸が、前記磁化自由層の膜面に対して垂直と面内との中間に向いている

磁気メモリ。

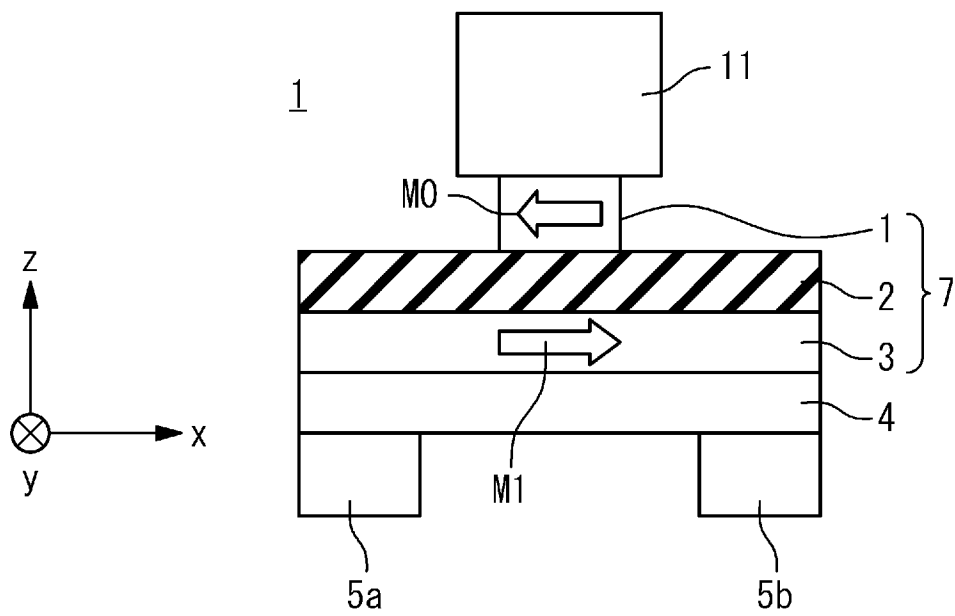
[請求項11]

請求項10に記載の磁気メモリにおいて、

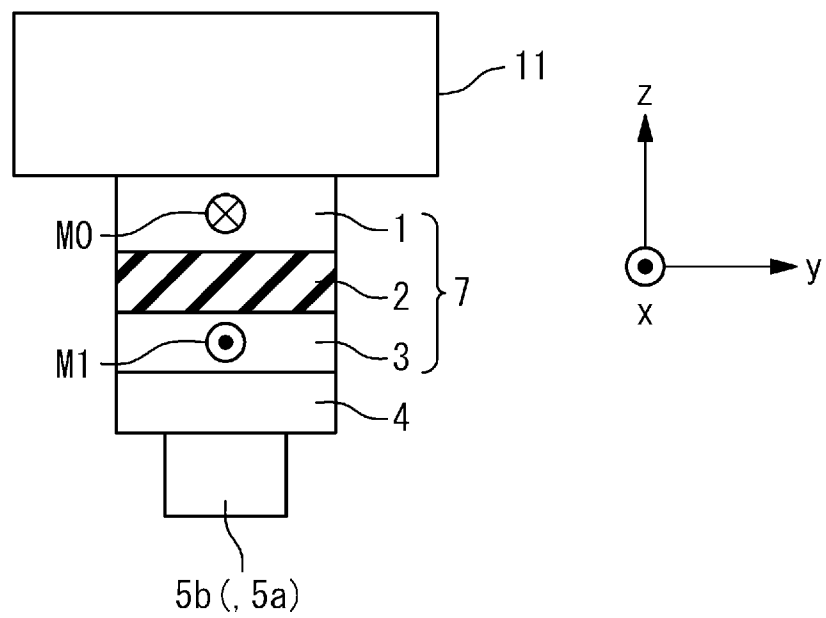
前記磁化自由層は、垂直異方性材料膜と面内異方性材料膜とを積層させた積層膜である

磁気メモリ。

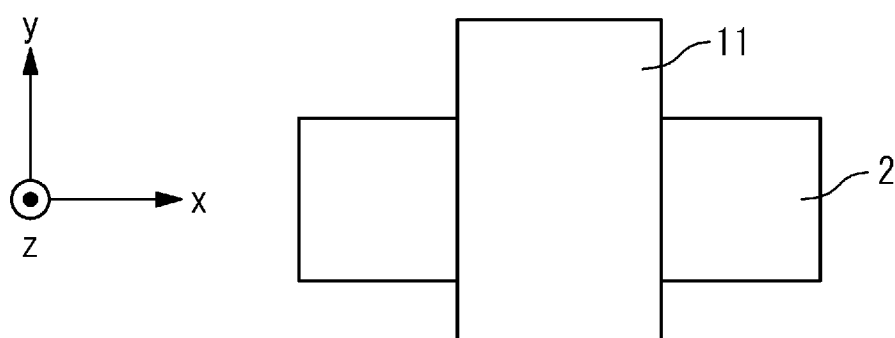
[図1A]



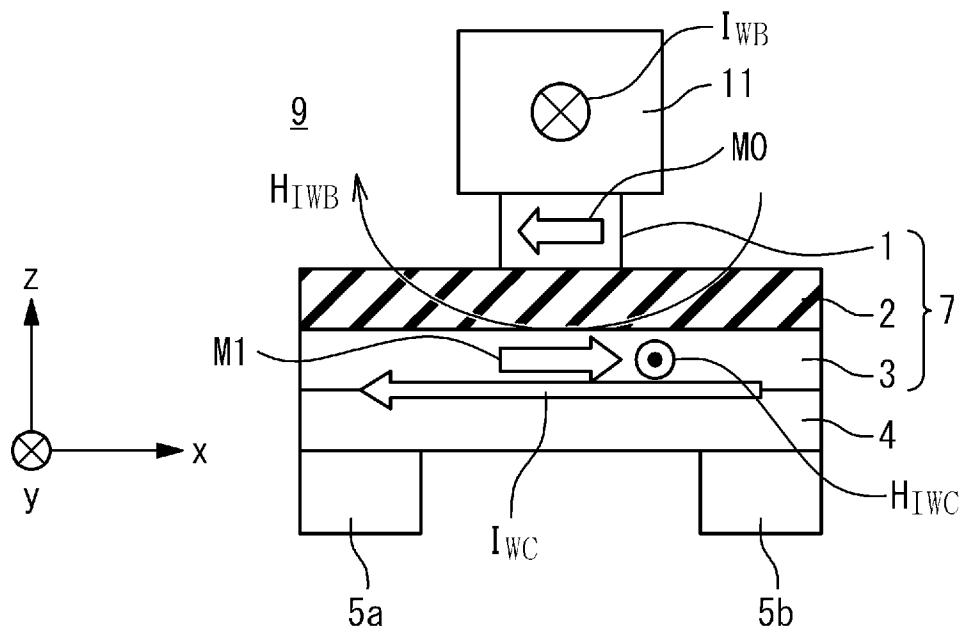
[図1B]



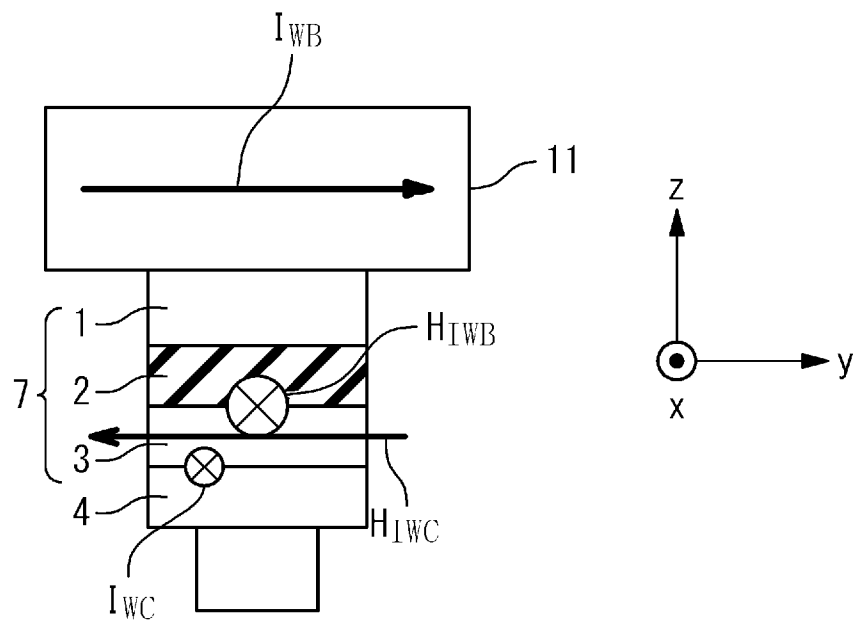
[図1C]



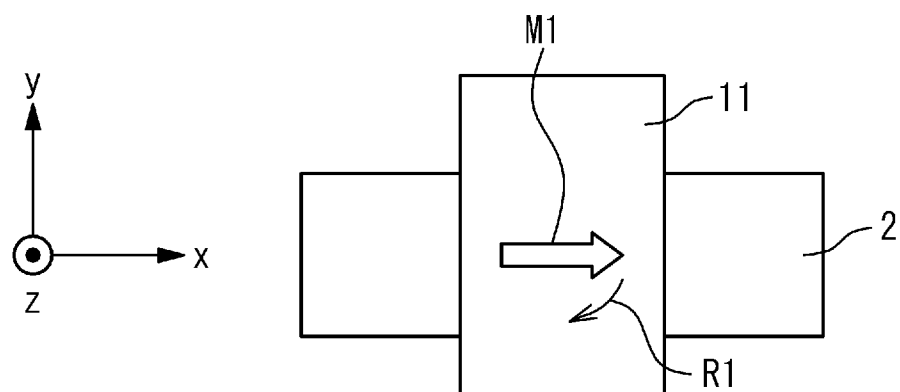
[図2A]

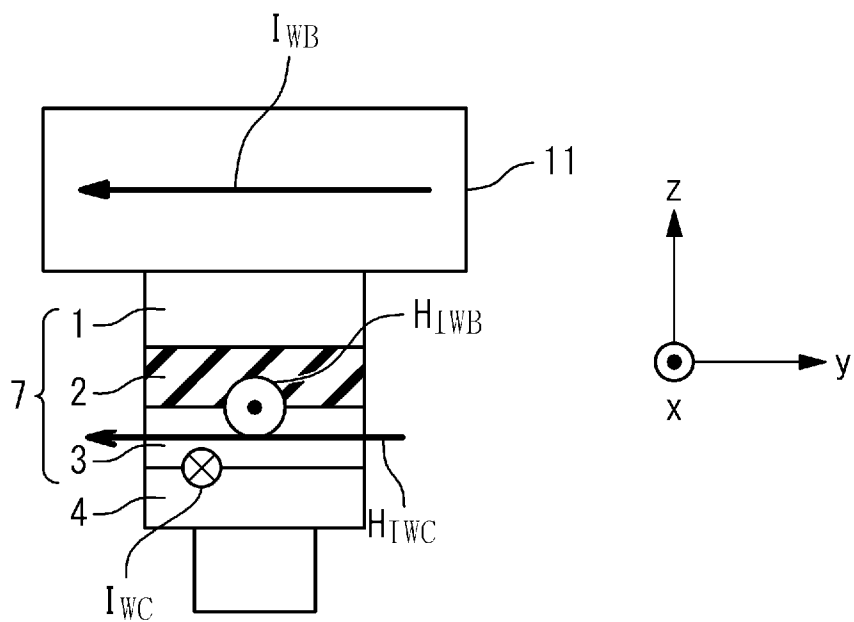
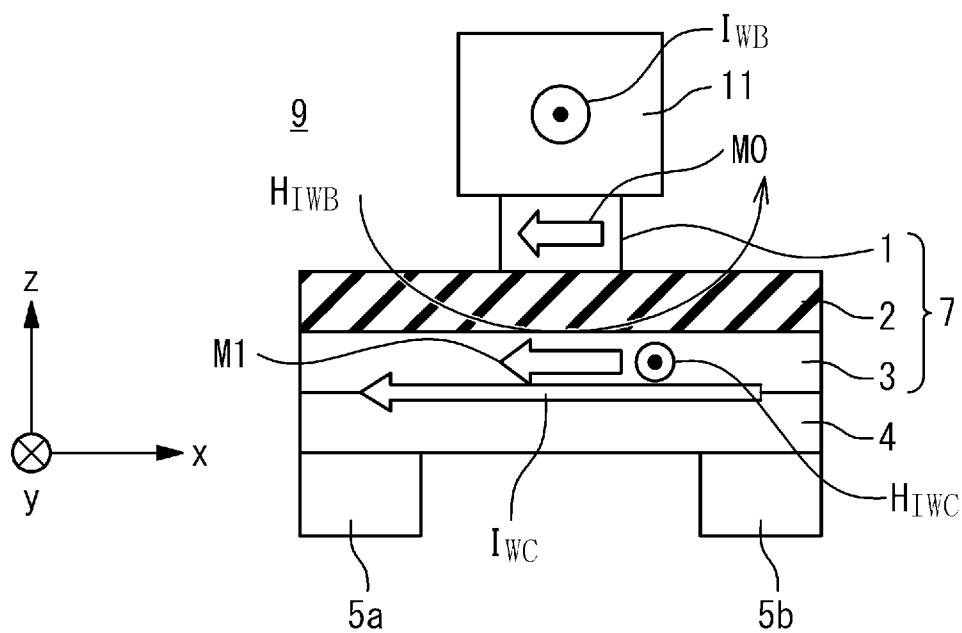


[図2B]

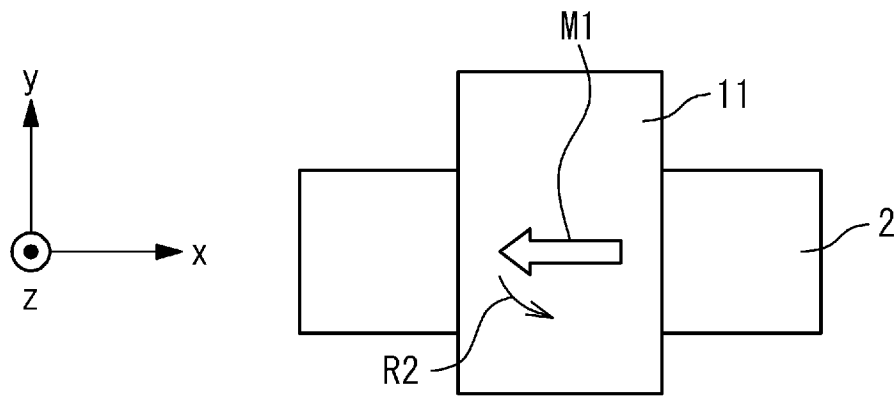


[図2C]

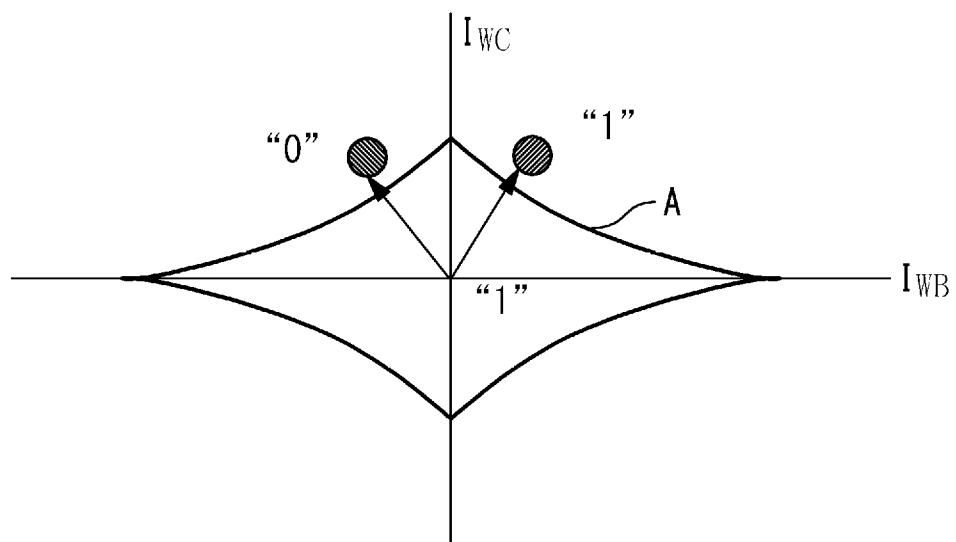




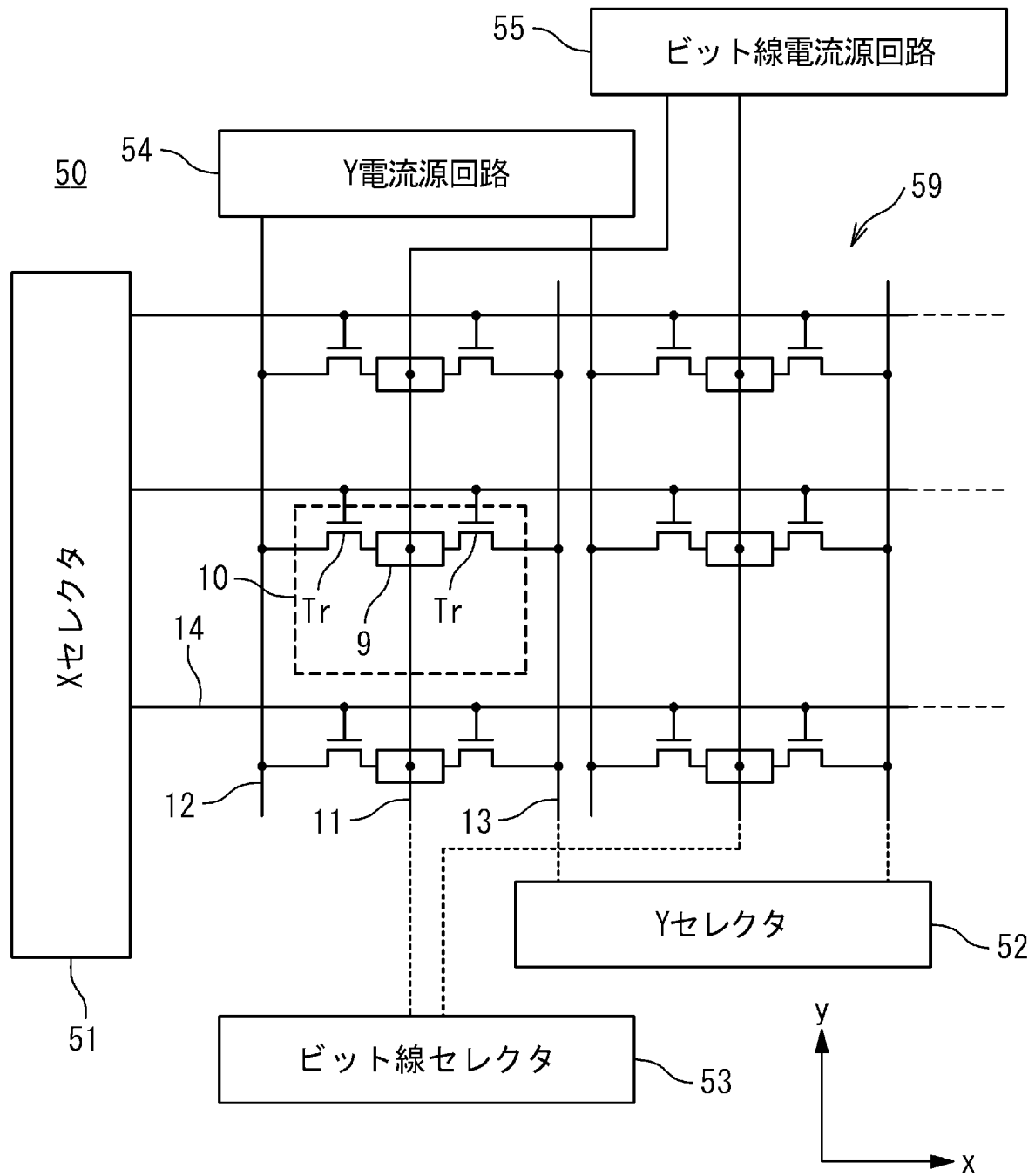
[図3C]



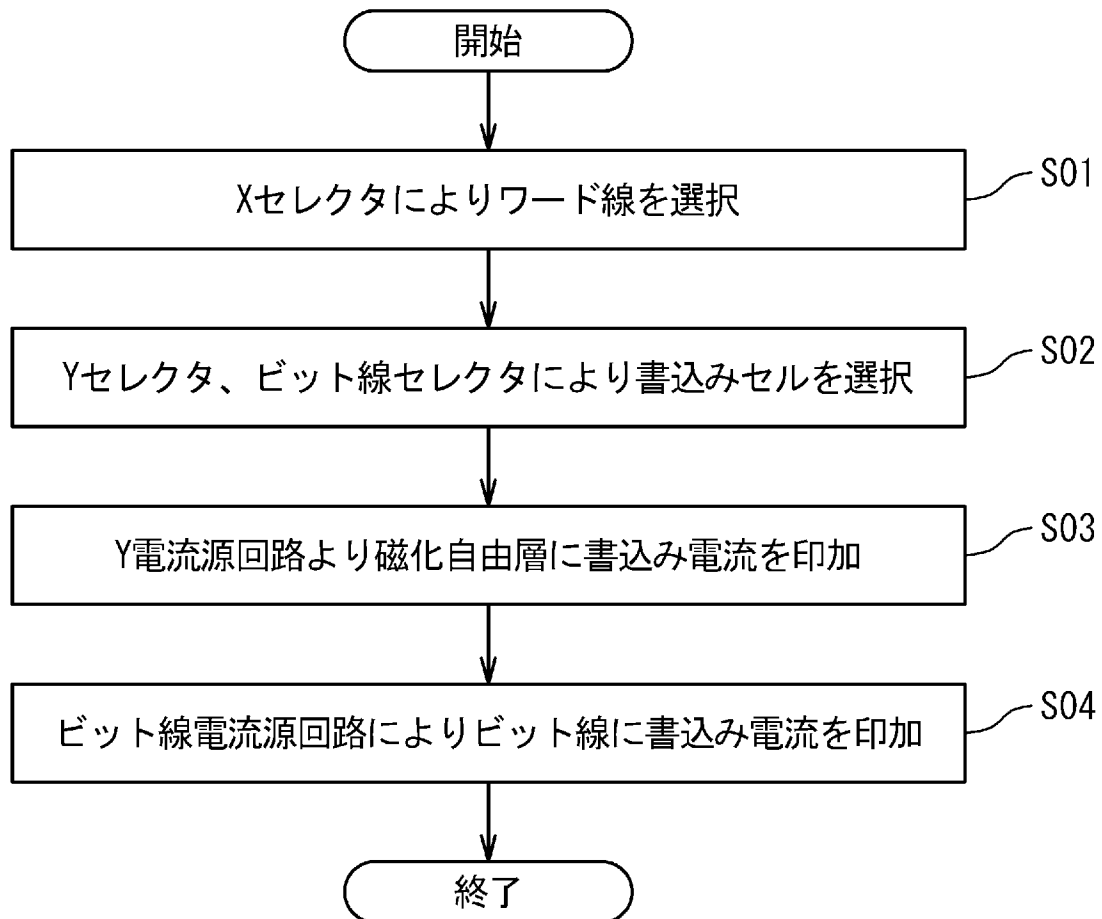
[図4]



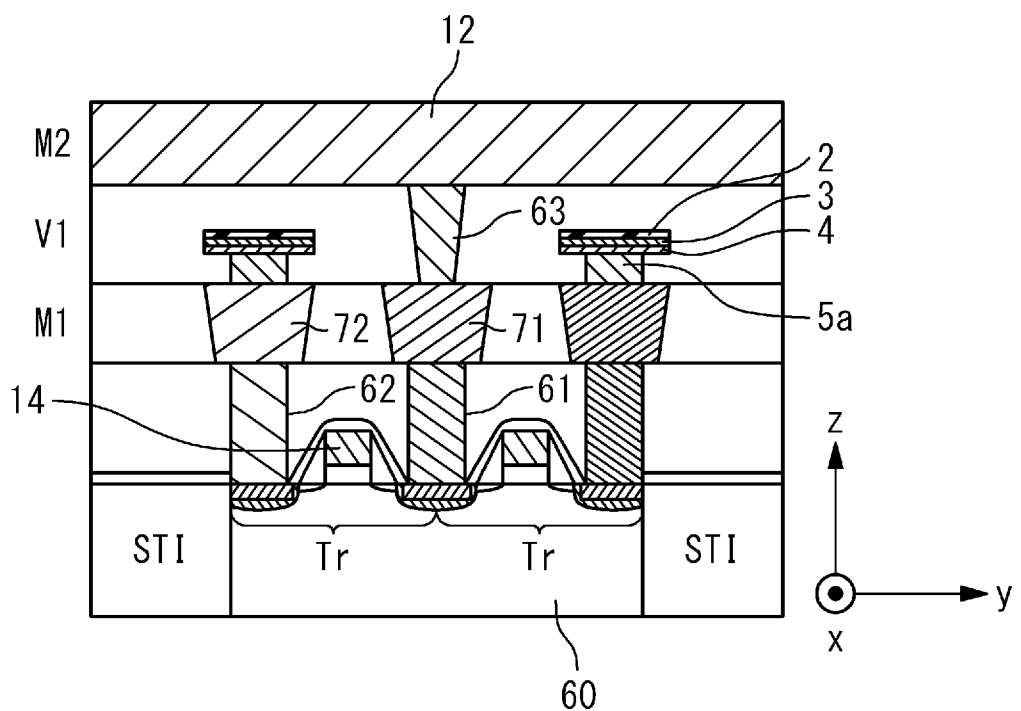
[図5]



[図6]

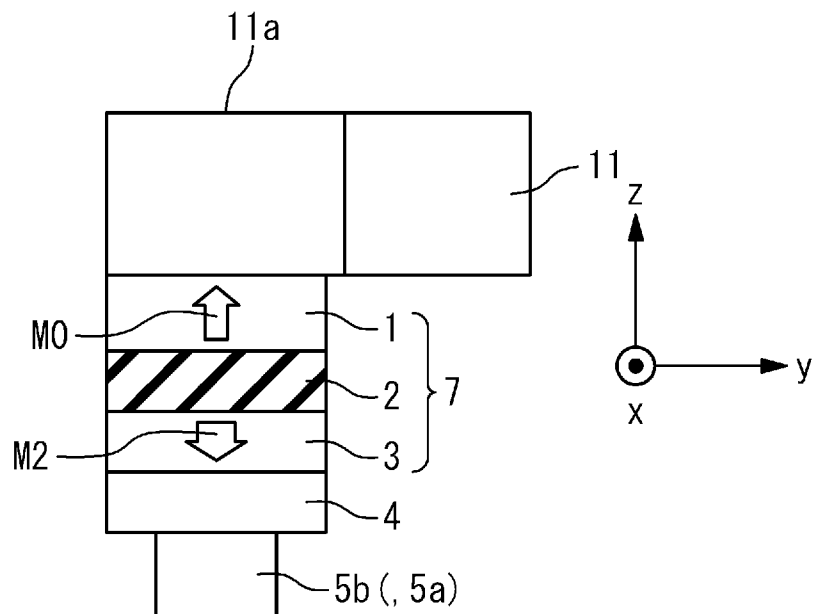


[図7A]

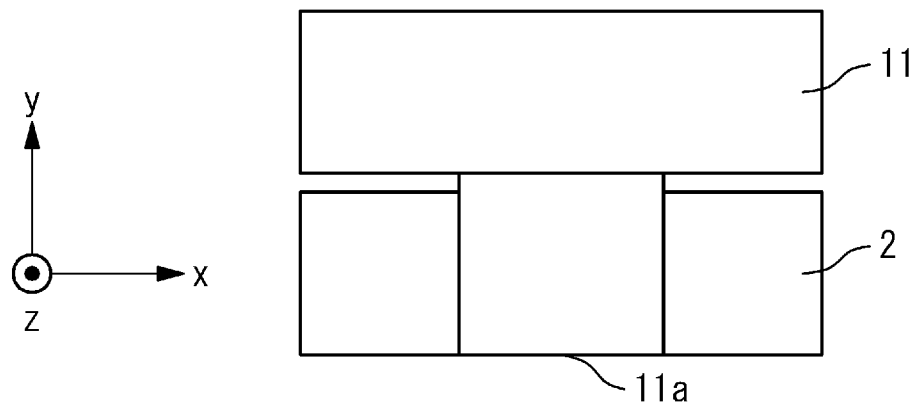


[illegible]

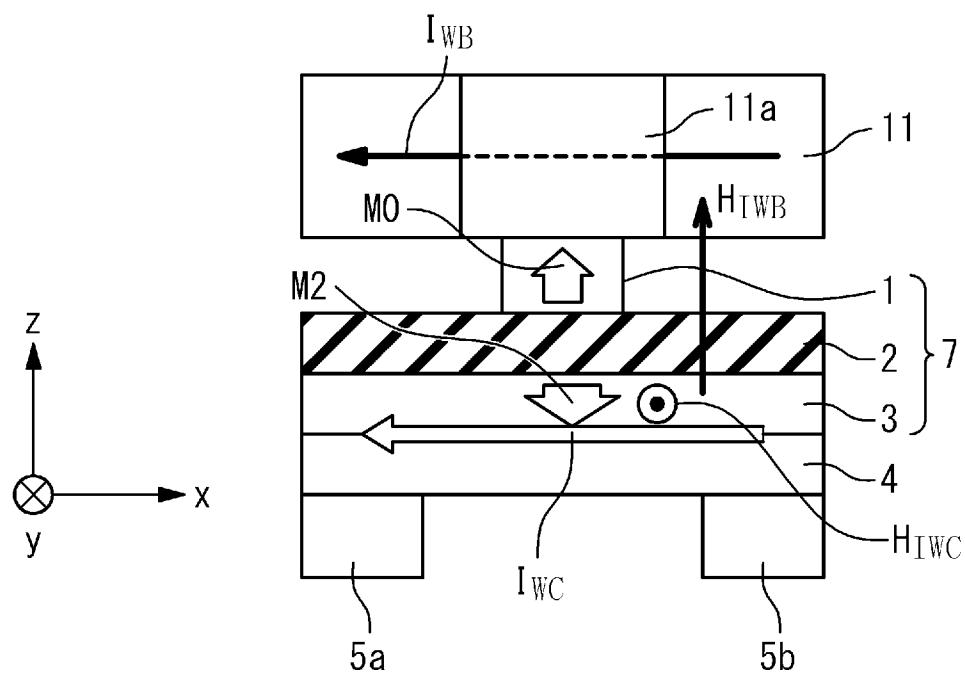
[図8B]



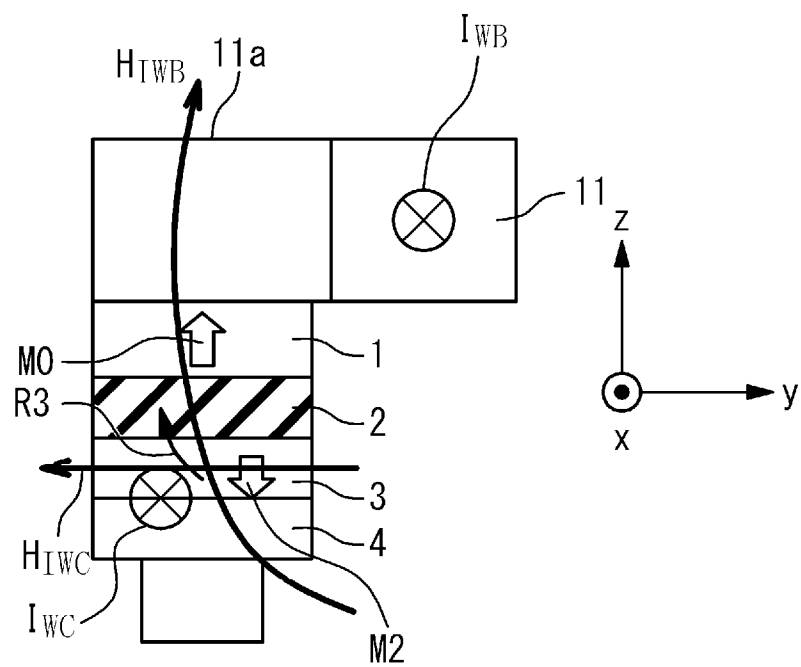
[図8C]



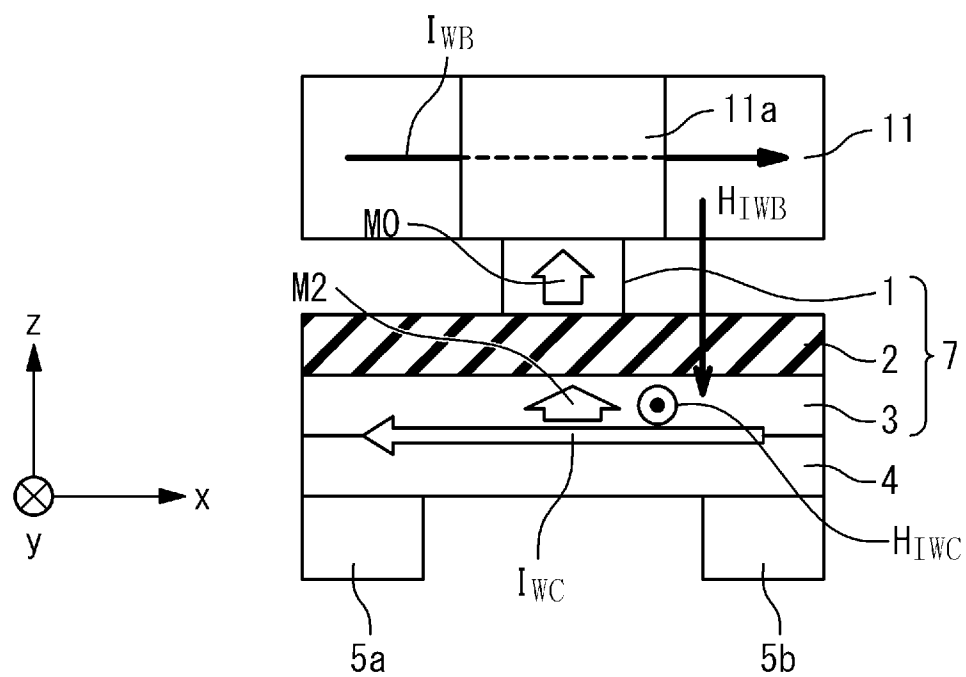
[図9A]



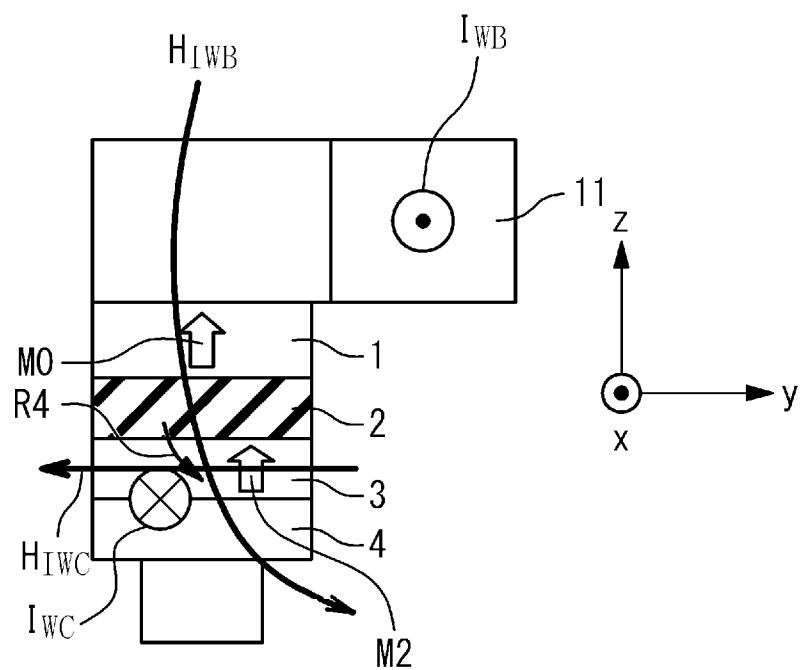
[図9B]



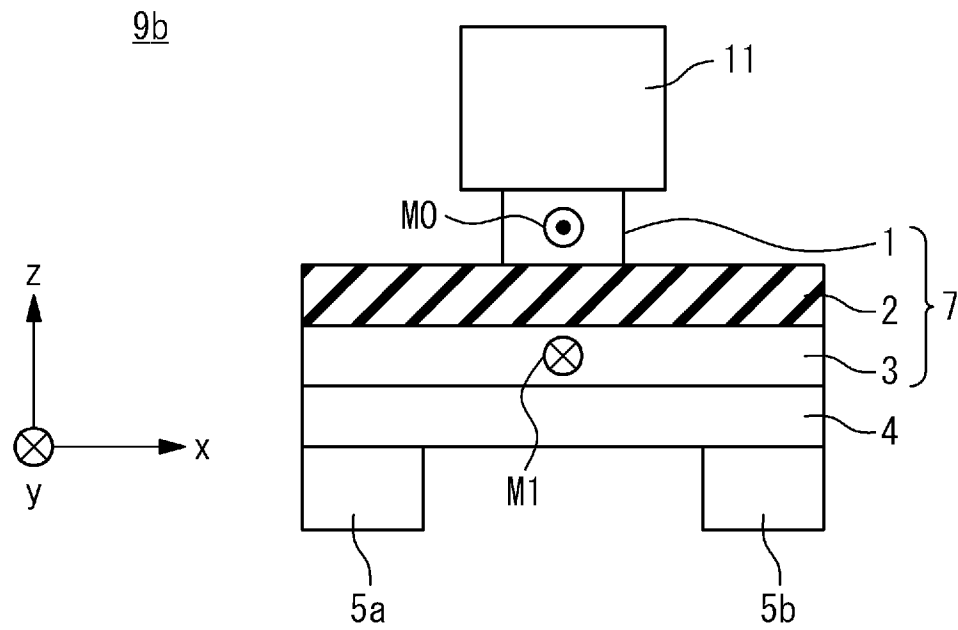
[図10A]



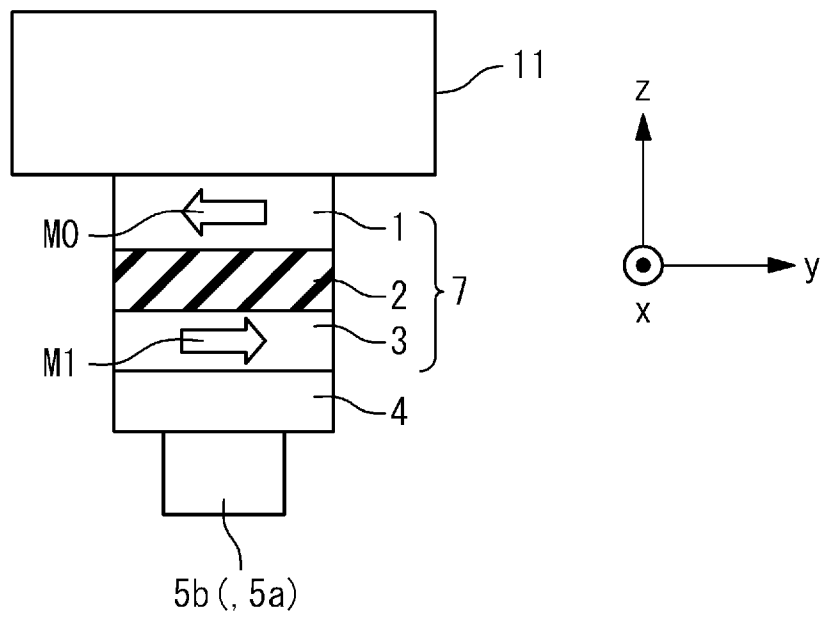
[図10B]



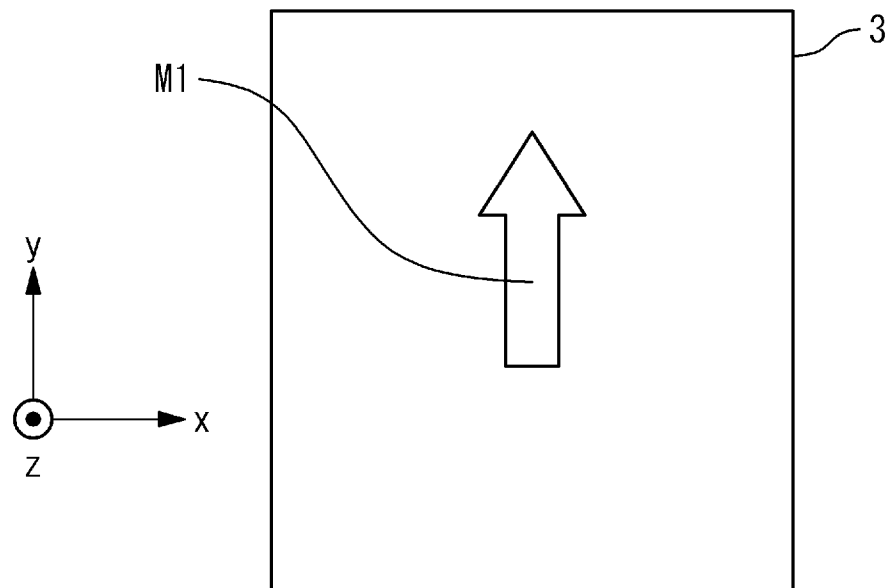
[図11A]



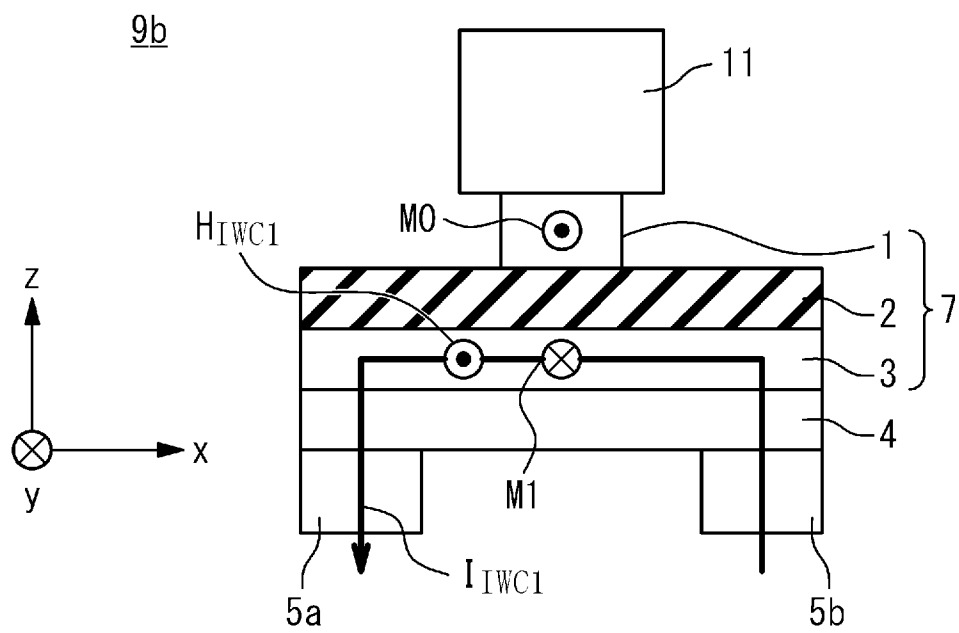
[図11B]



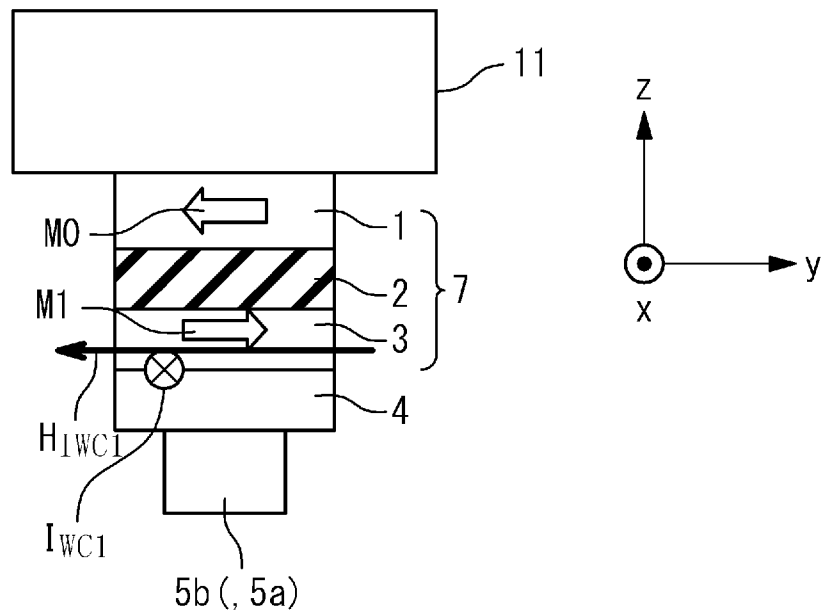
[図11C]



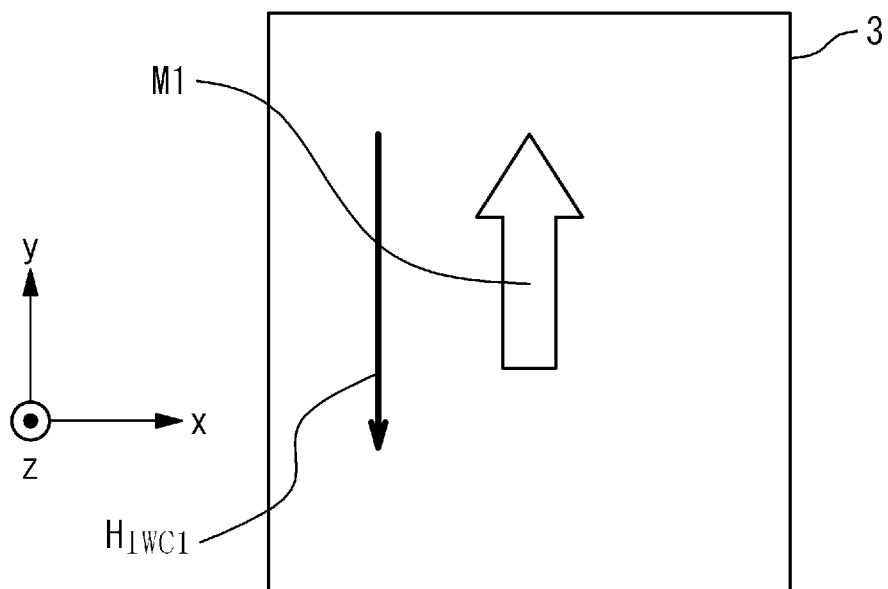
[図12A]



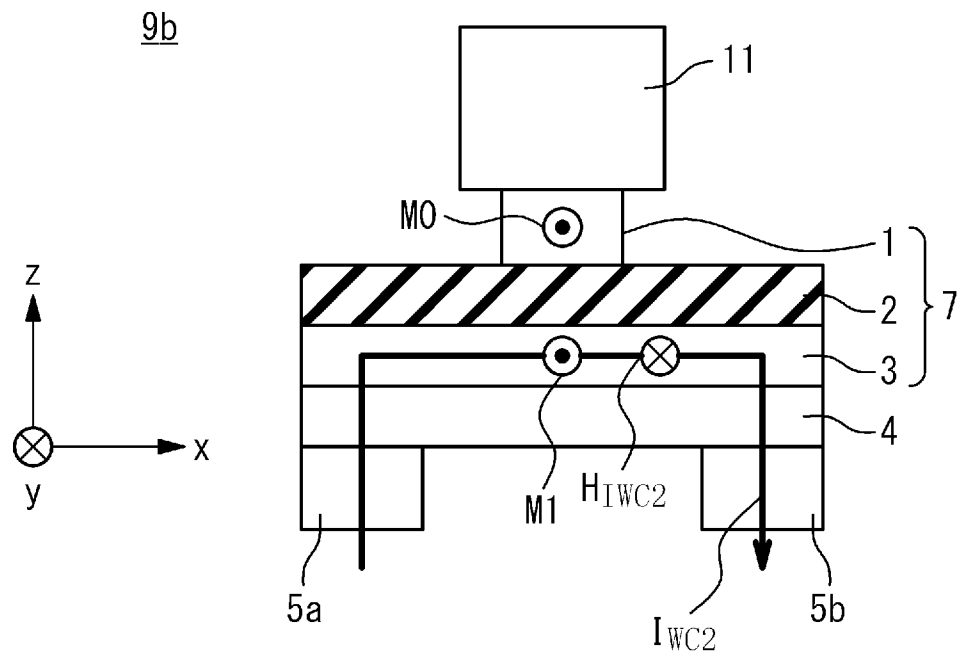
[図12B]



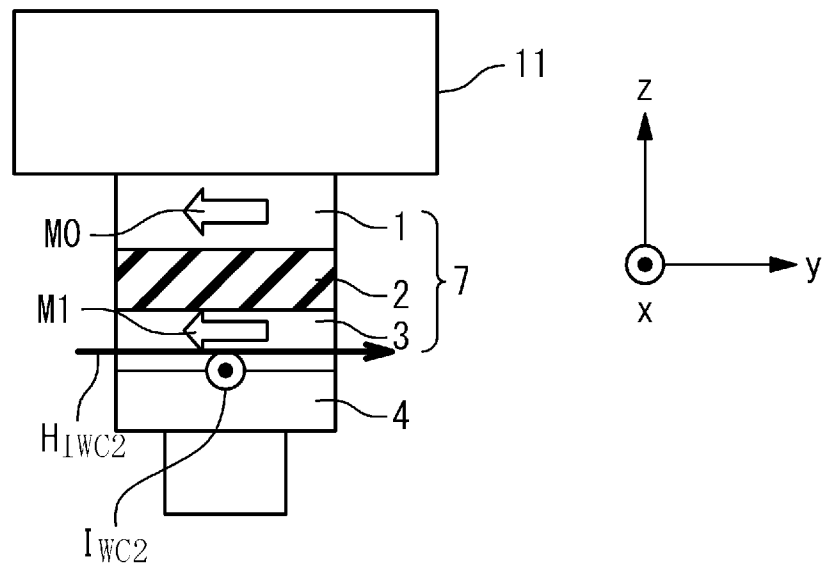
[図12C]



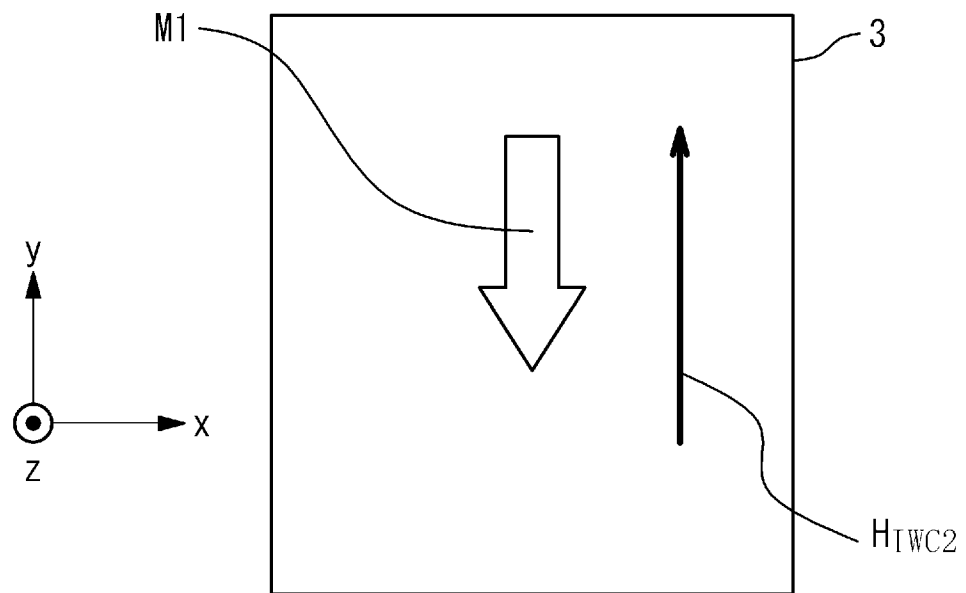
[図13A]



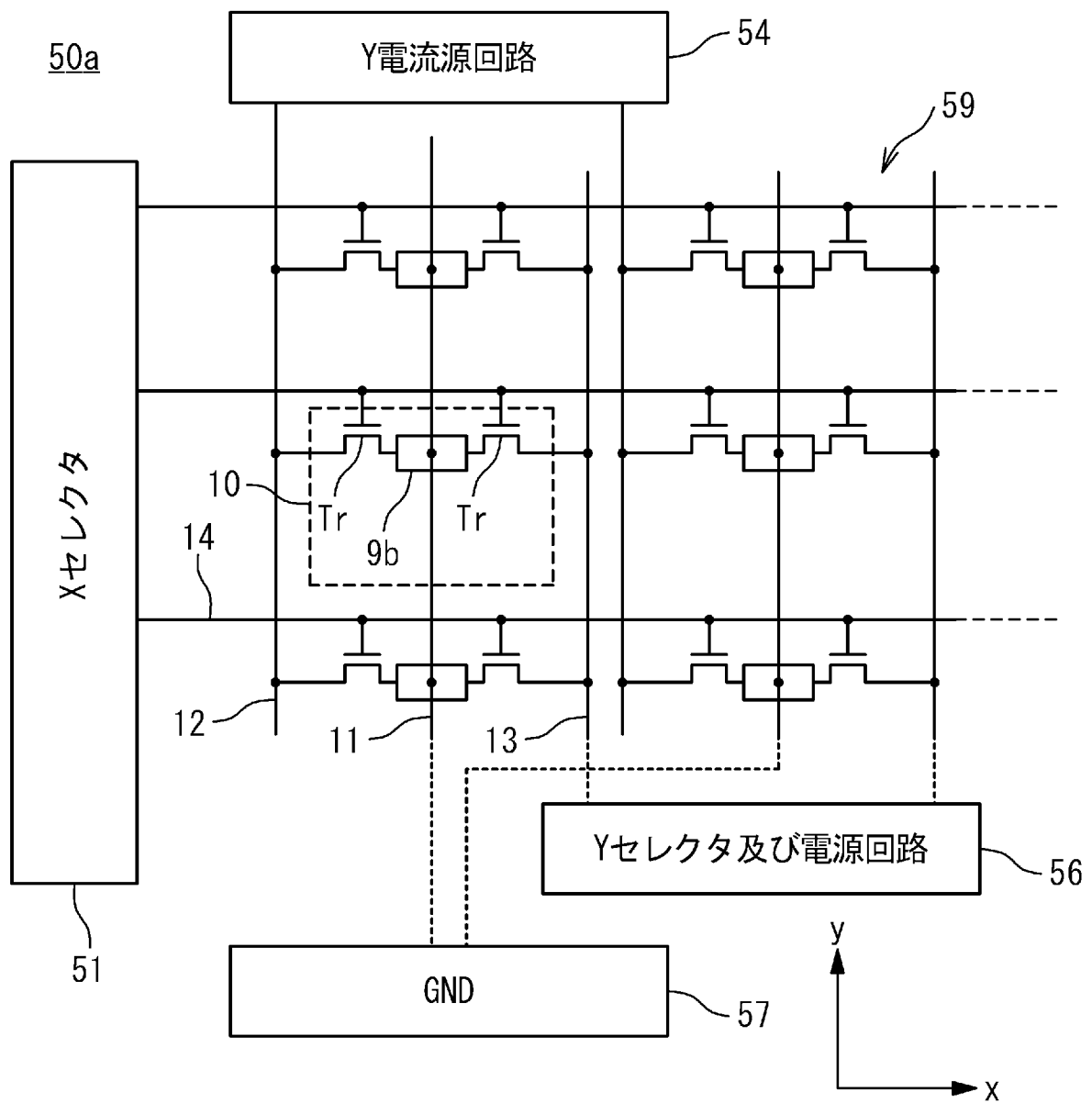
[図13B]



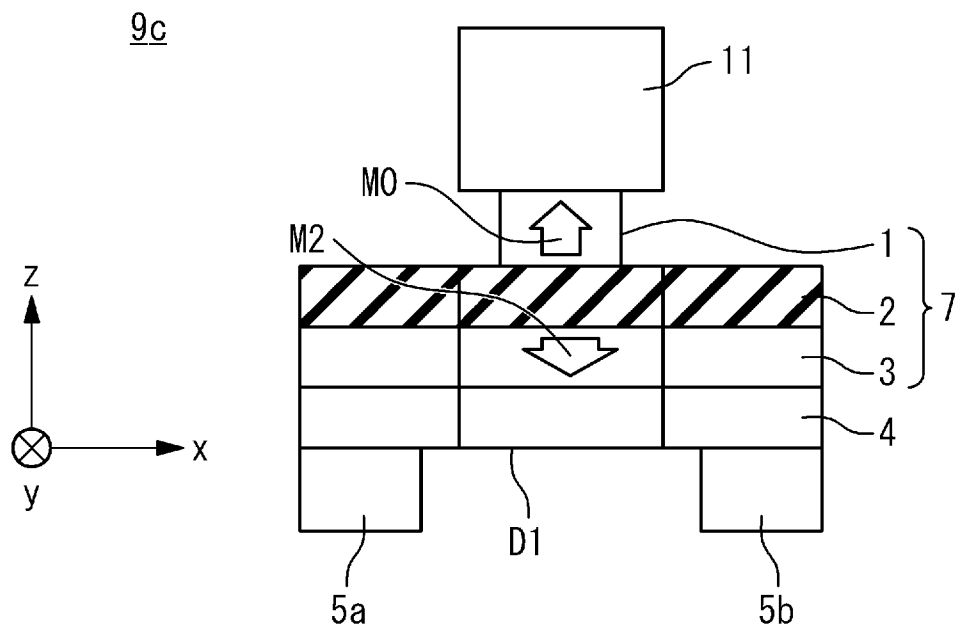
[図13C]



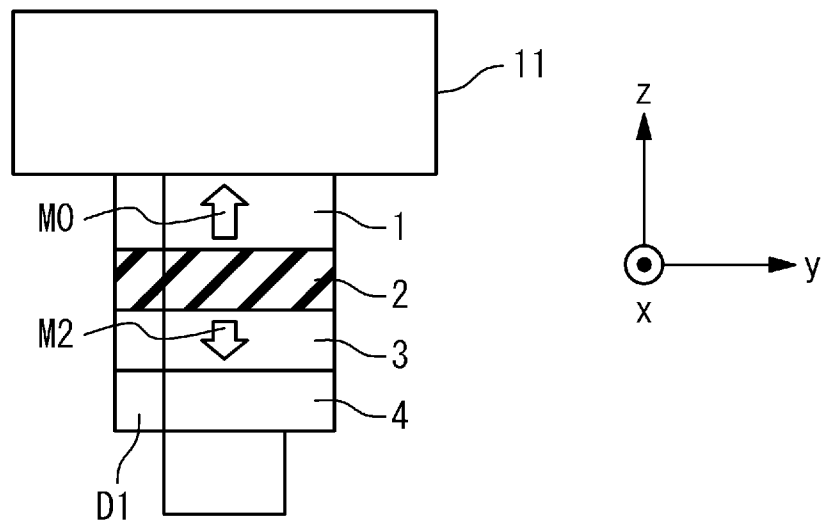
[図14]



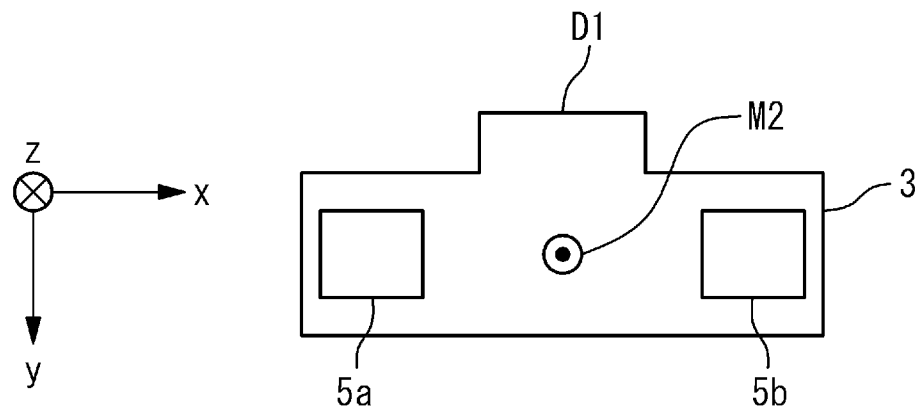
[図15A]



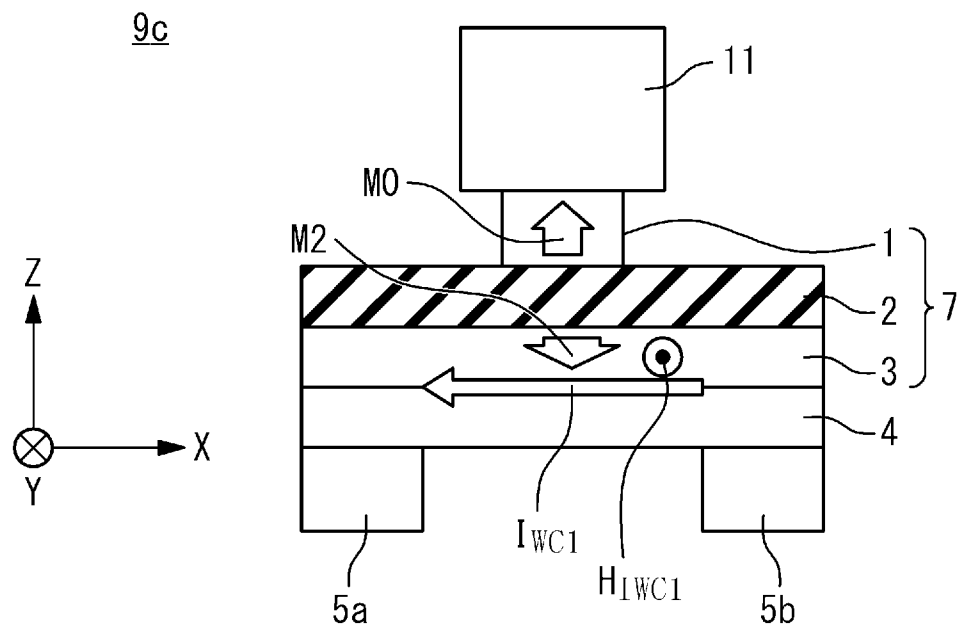
[図15B]



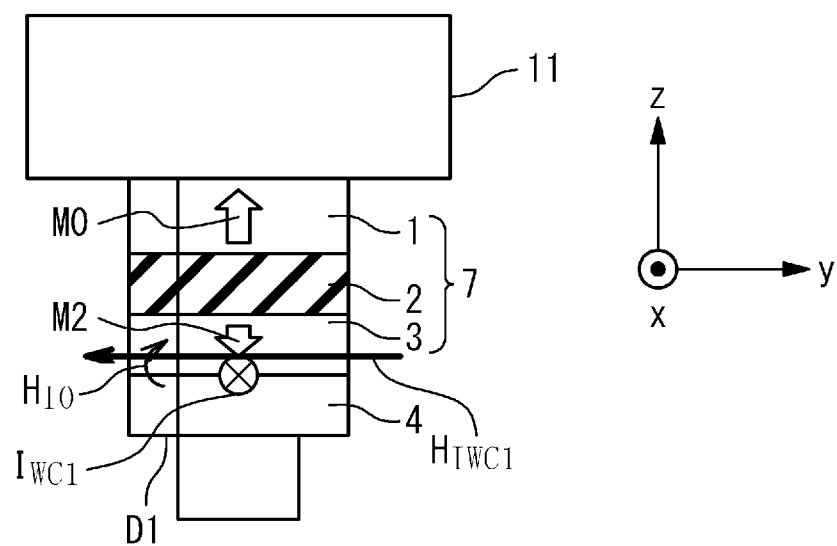
[図15C]



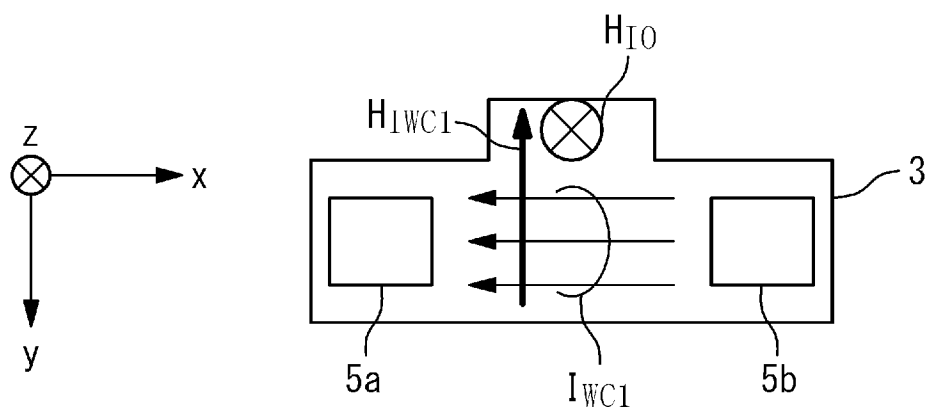
[図16A]



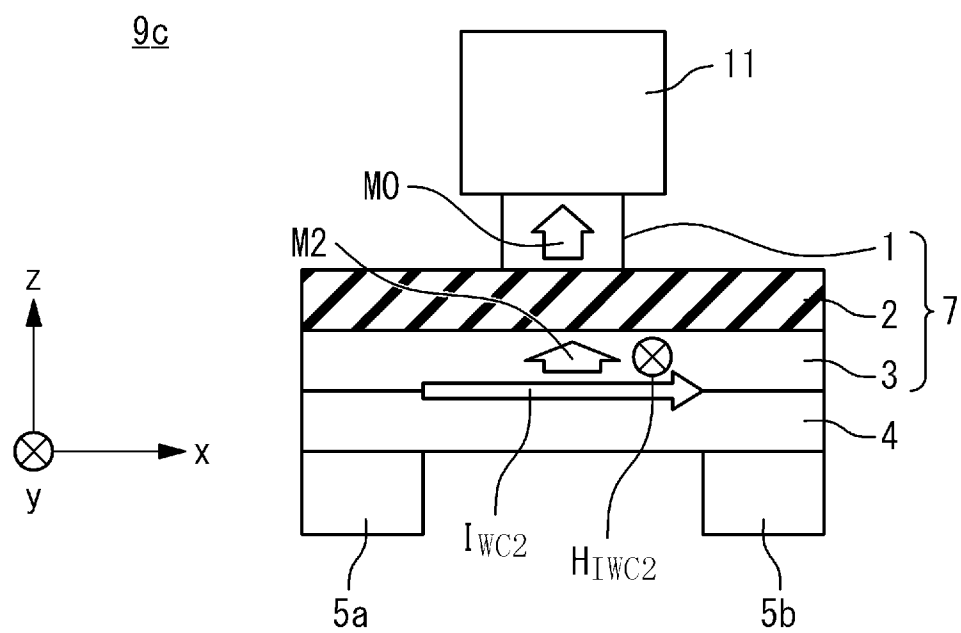
[図16B]



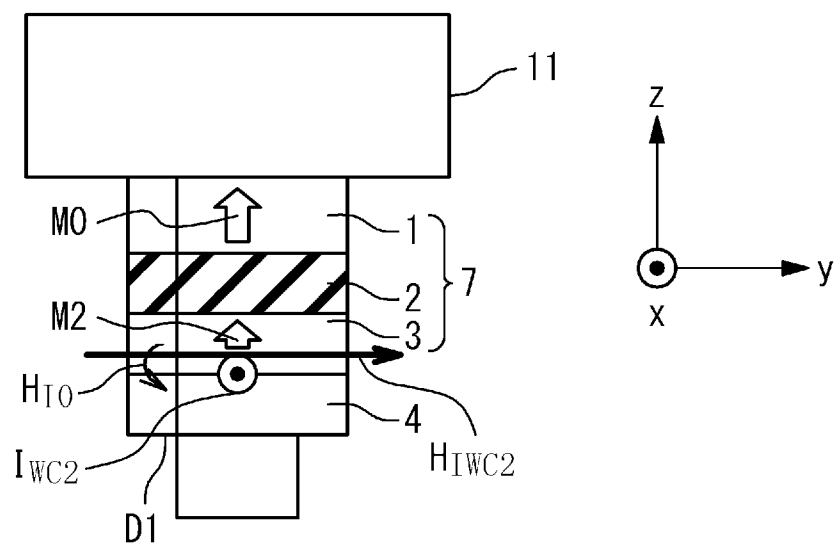
[図16C]



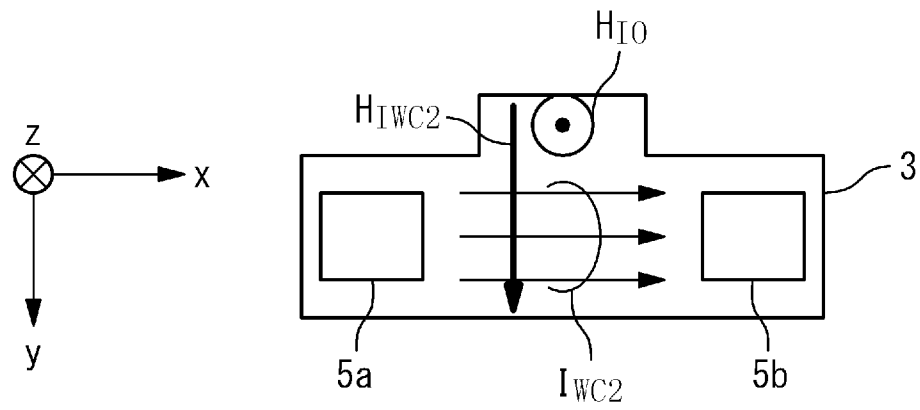
[図17A]



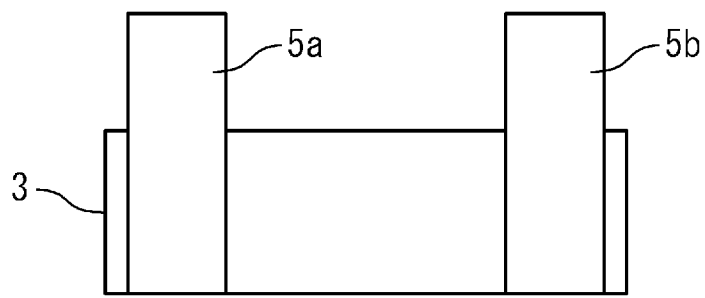
[図17B]



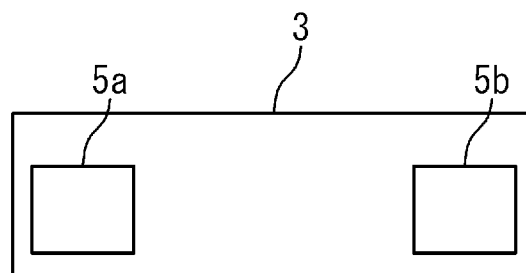
[図17C]



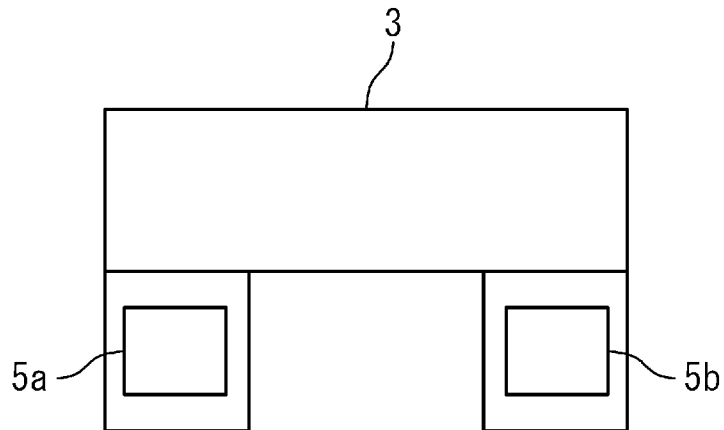
[図18A]



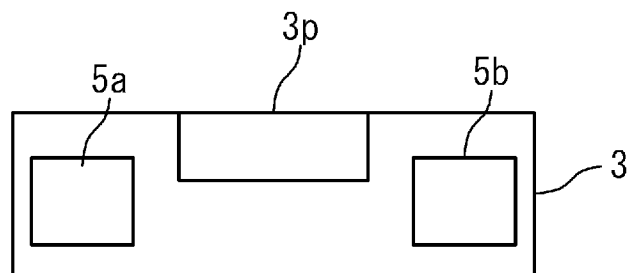
[図18B]



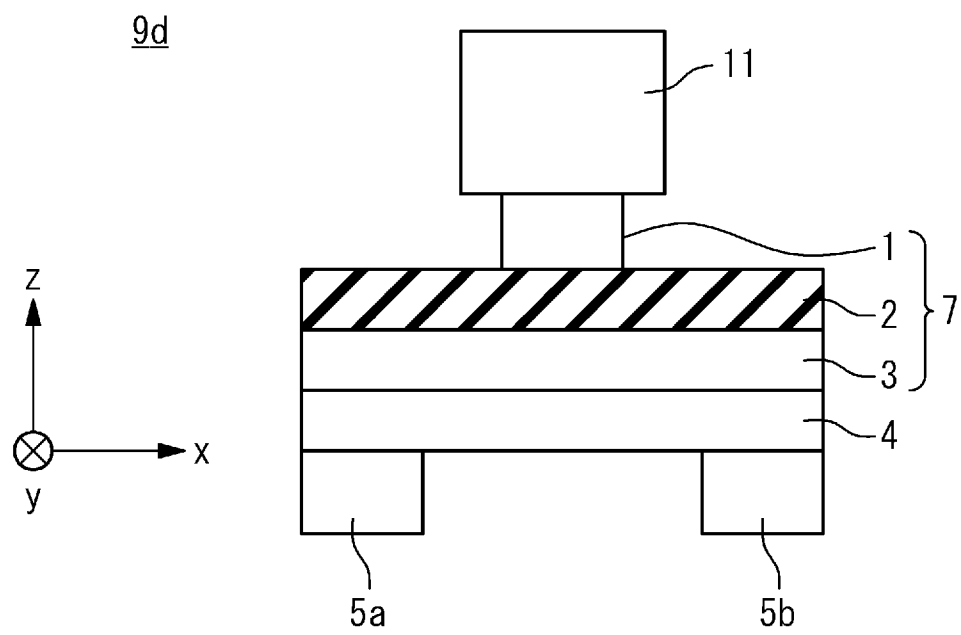
[図18C]



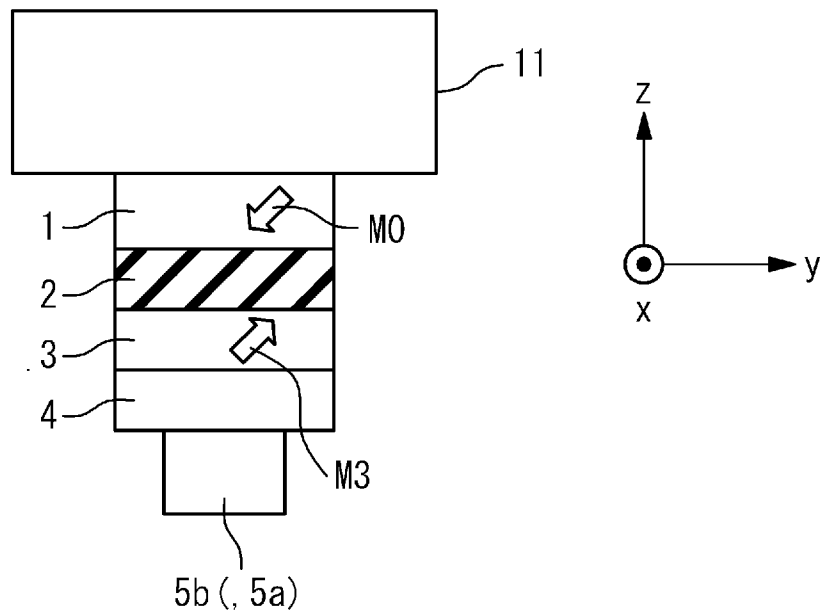
[図18D]



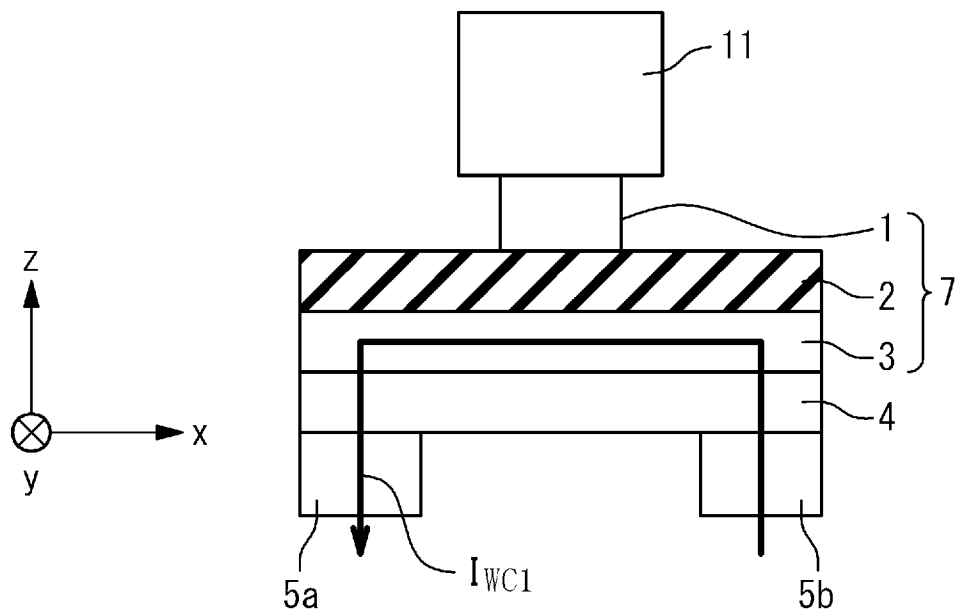
[図19A]



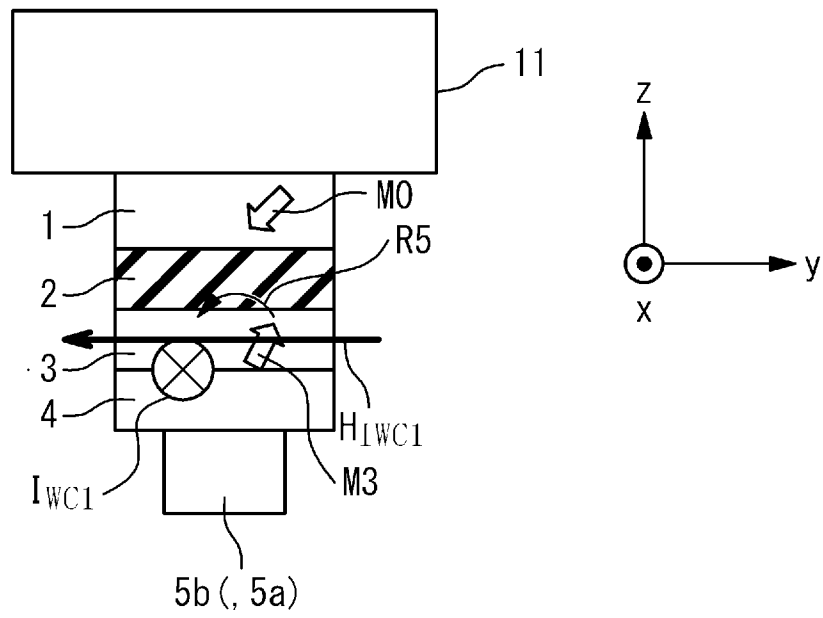
[図19B]



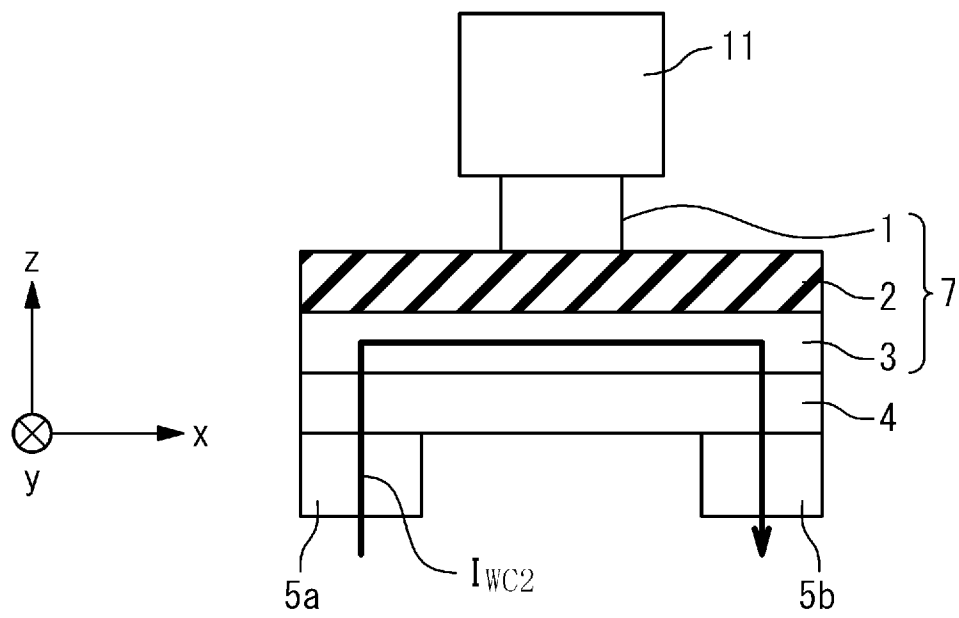
[図20A]



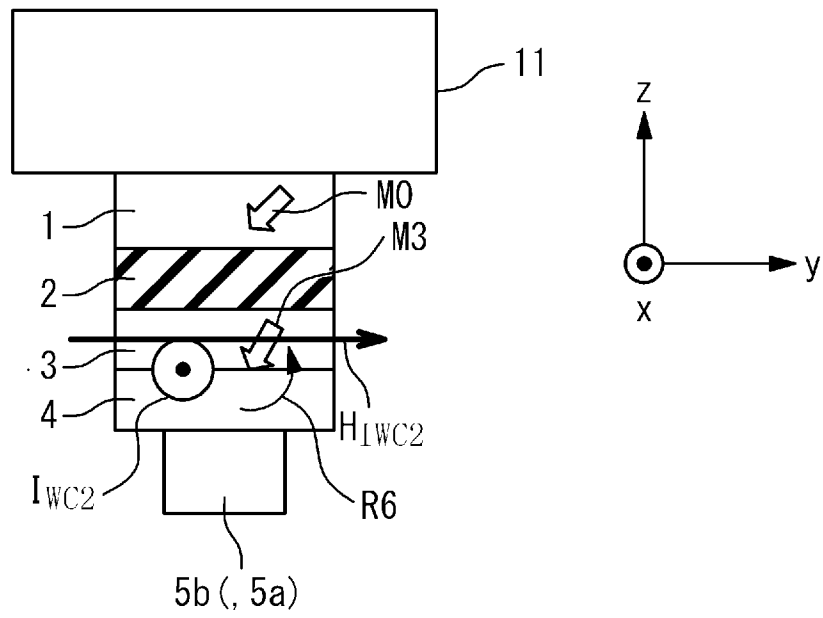
[図20B]



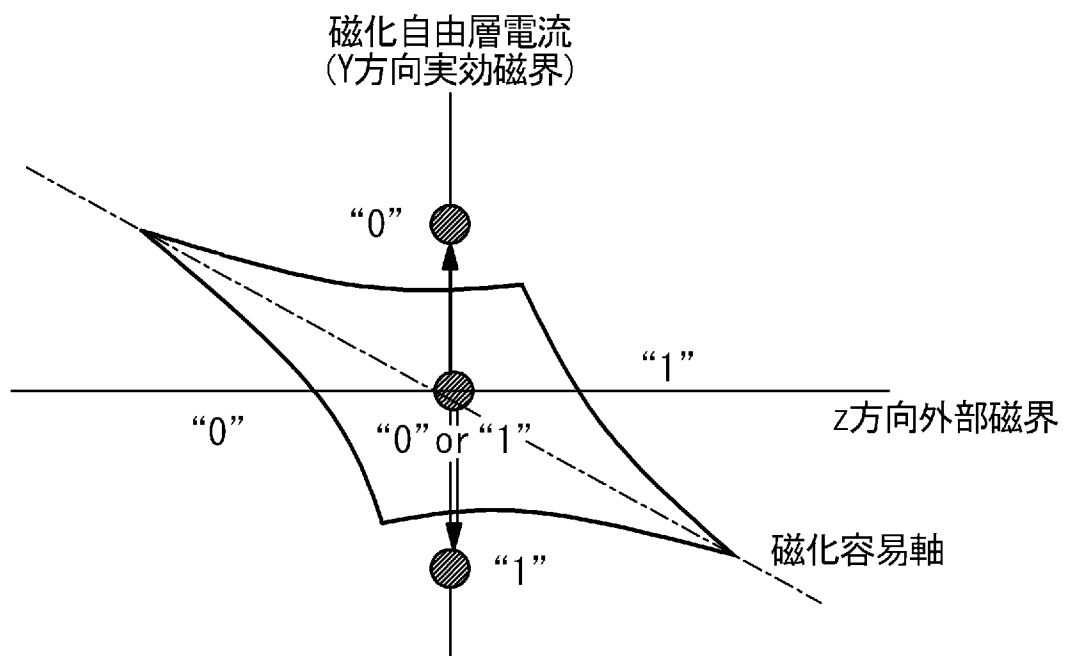
[図21A]



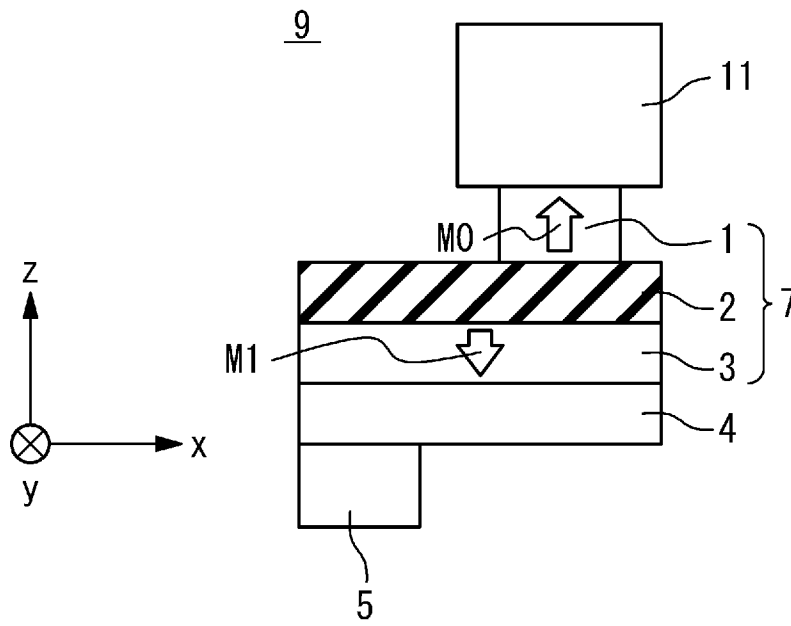
[図21B]



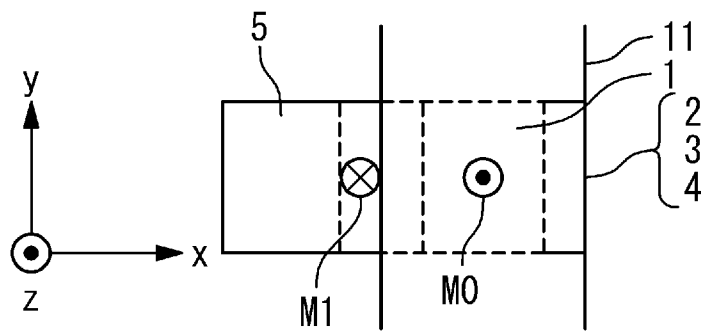
[図22]



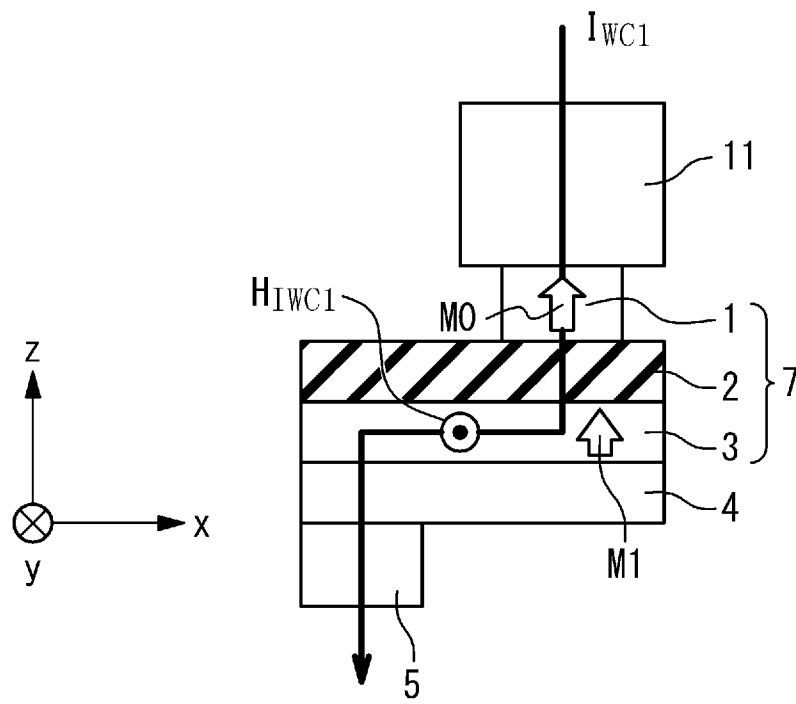
[図23A]



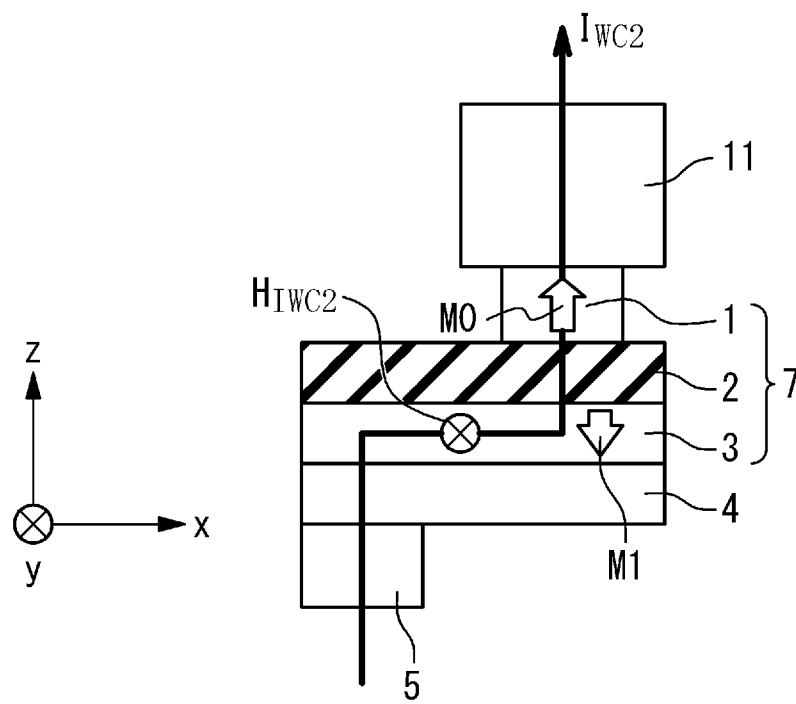
[図23B]



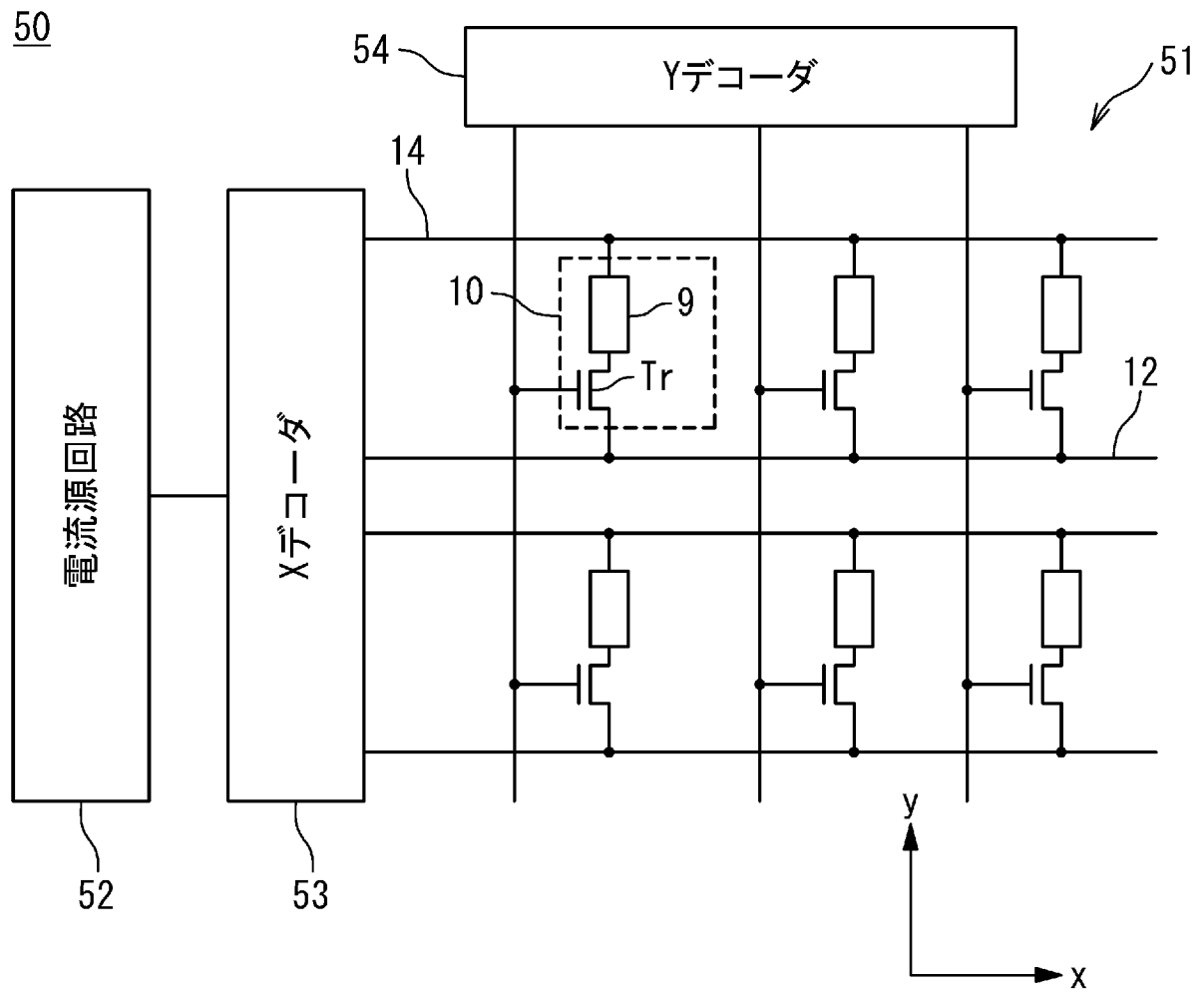
[図24]



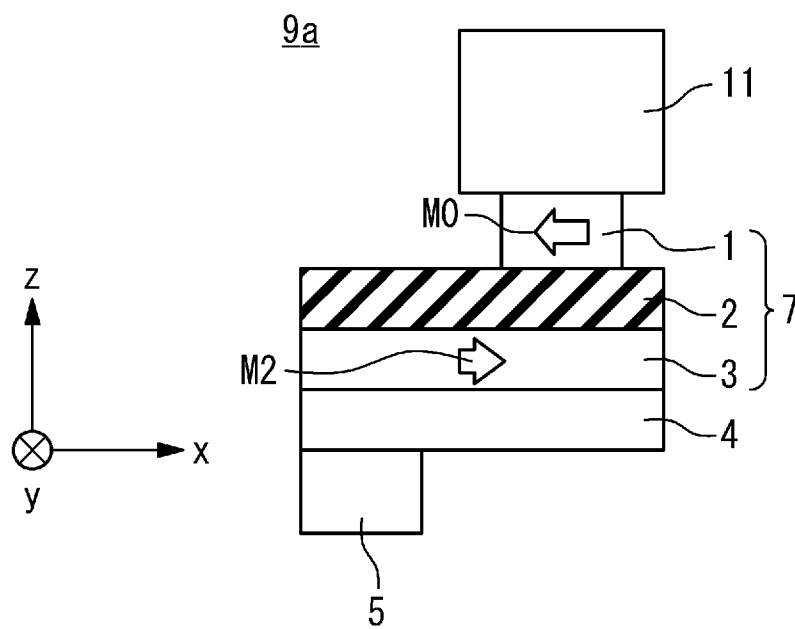
[図25]



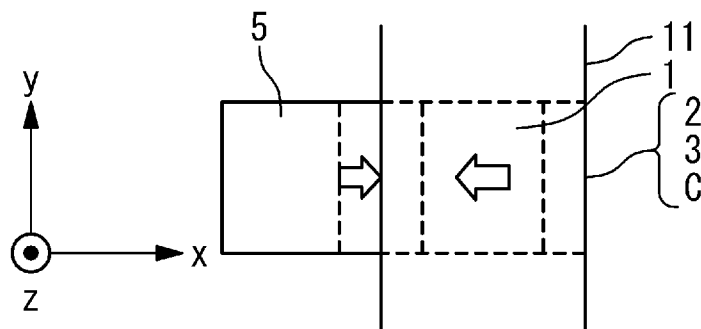
[図26]



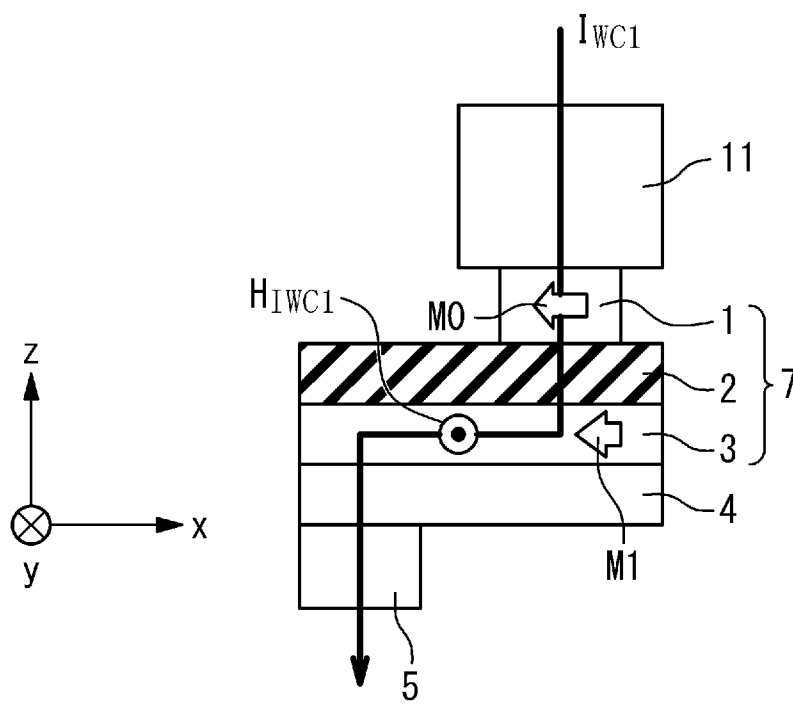
[図27A]

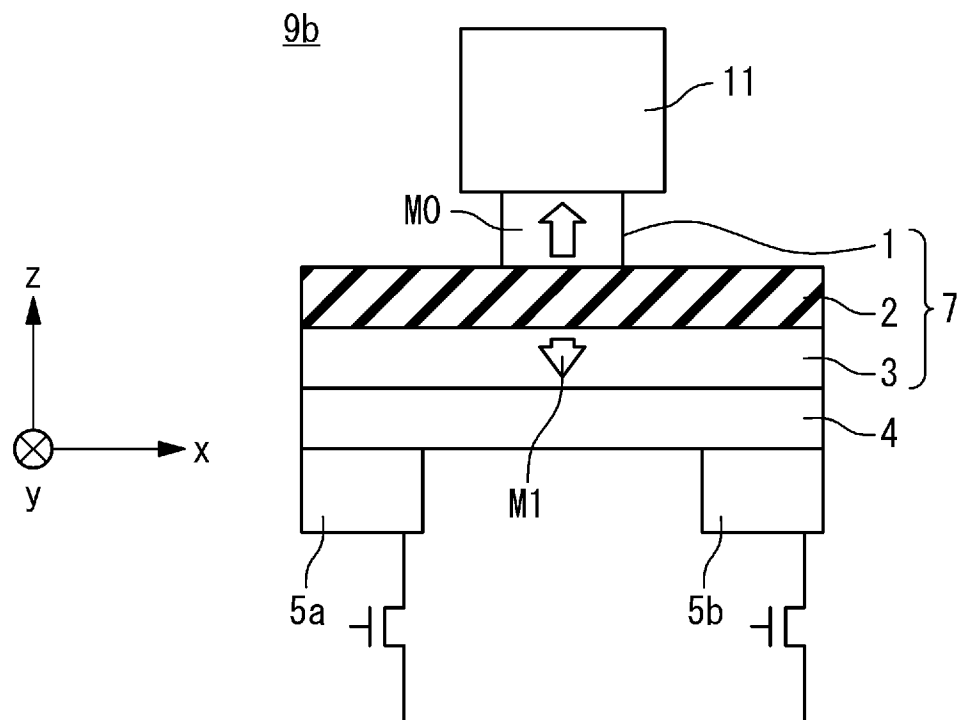
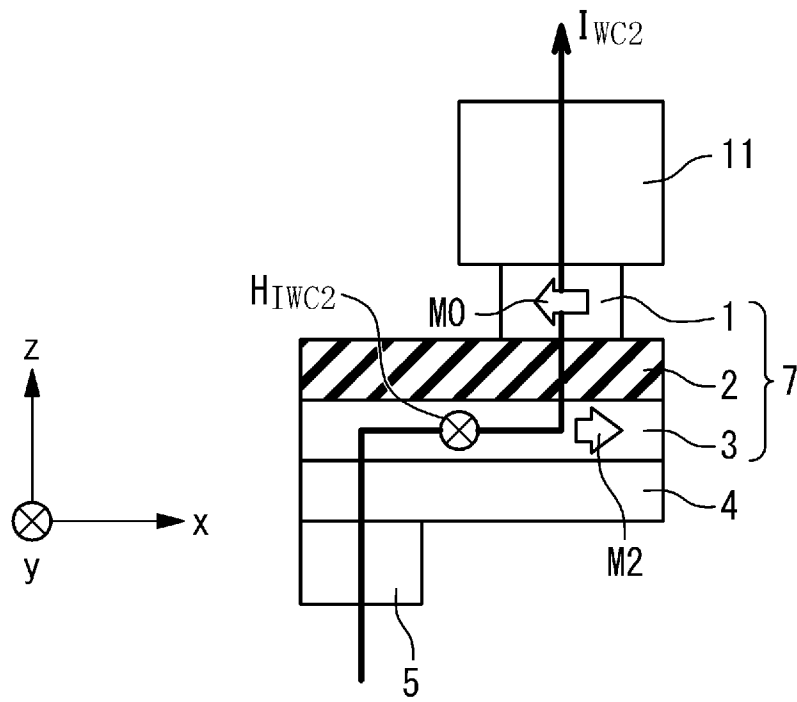


[図27B]

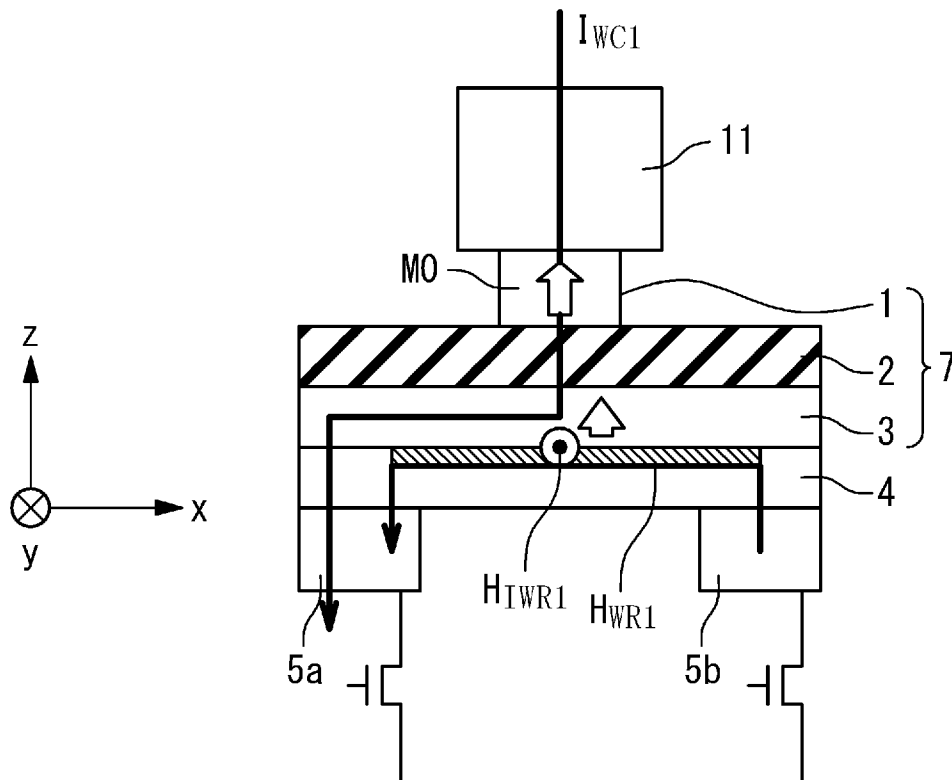


[図28]

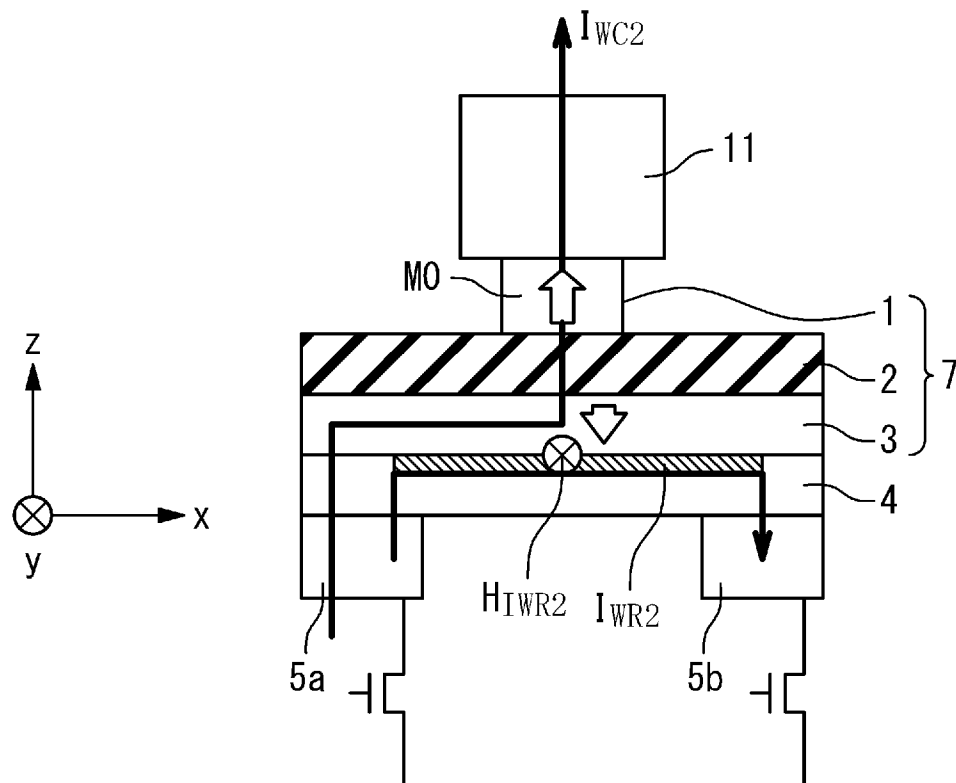




[図31]

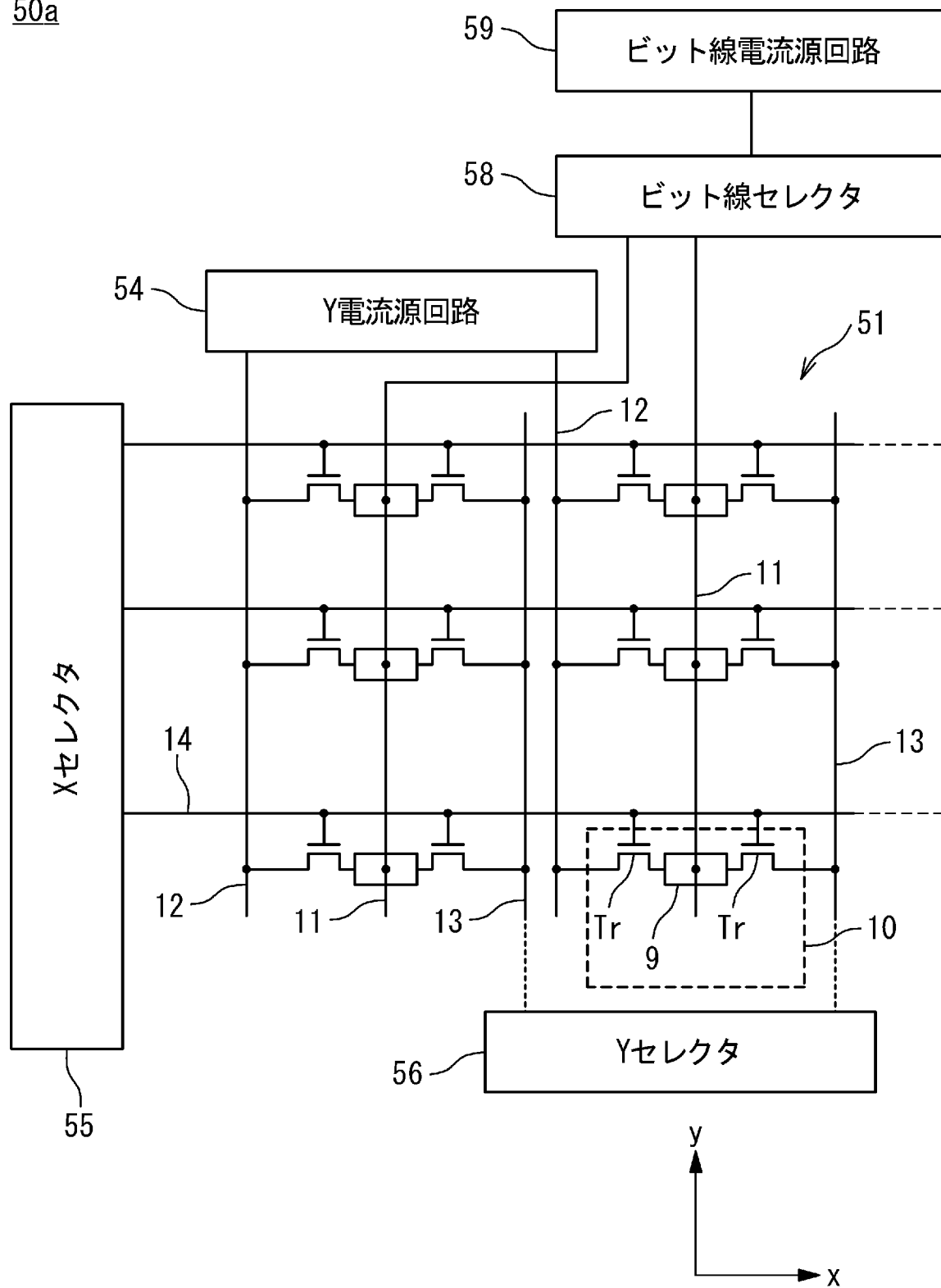


[図32]

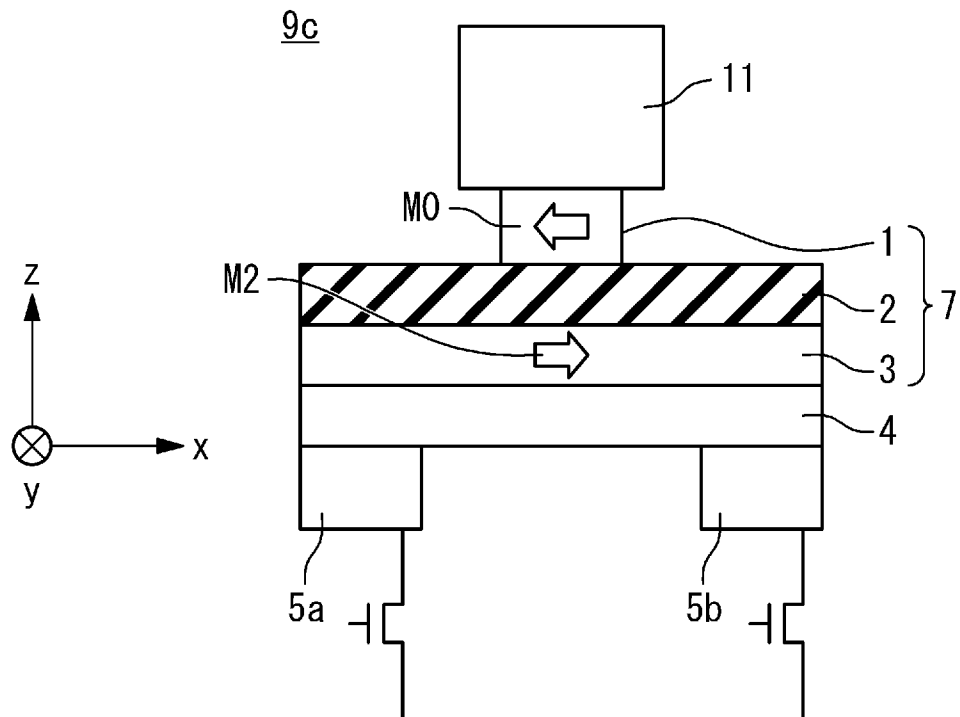


[図33]

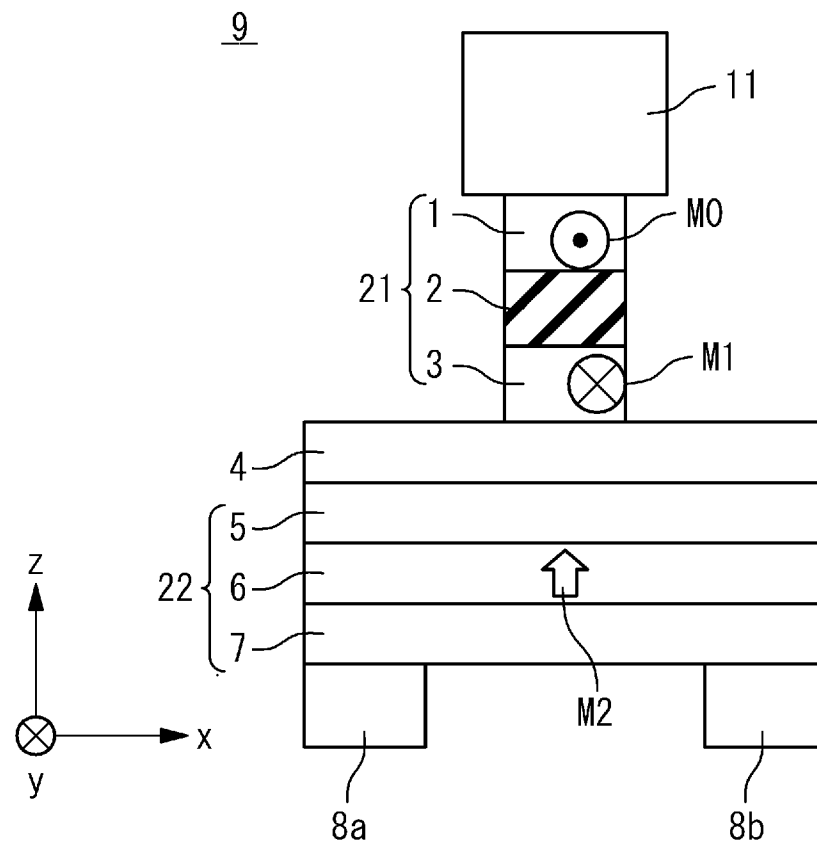
50a



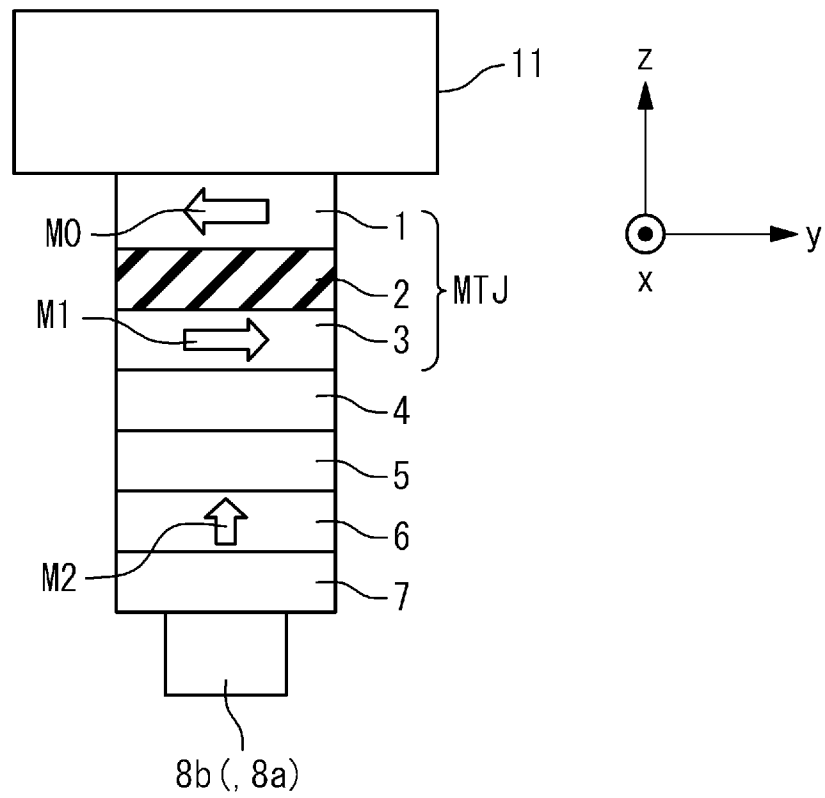
[図34]



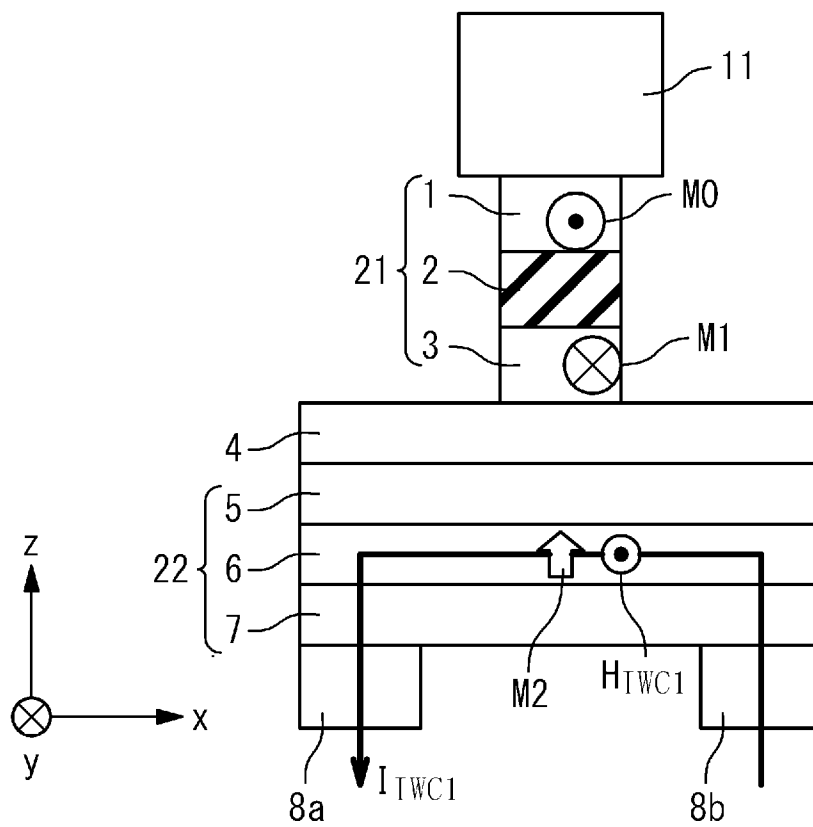
[図35A]



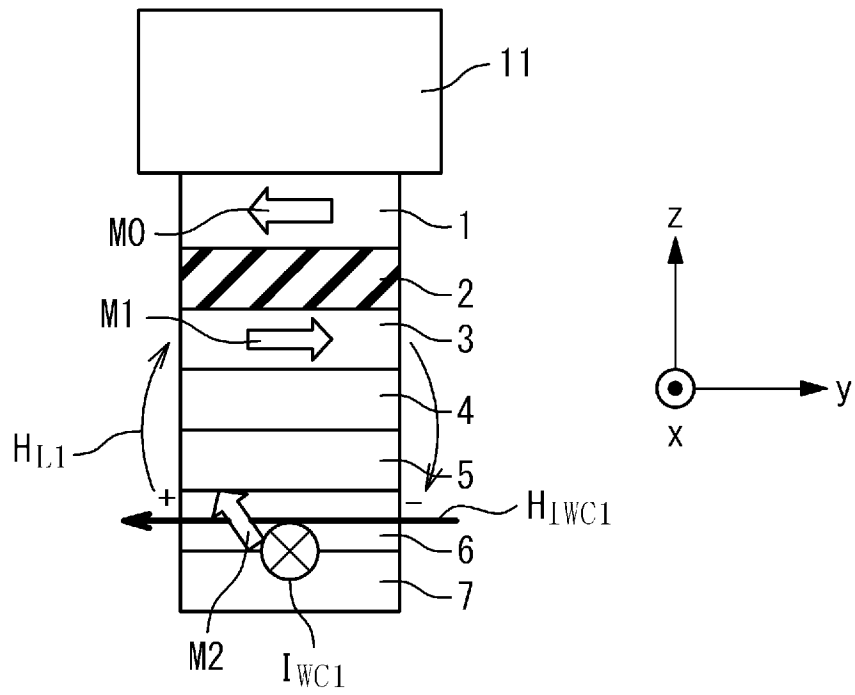
[図35B]



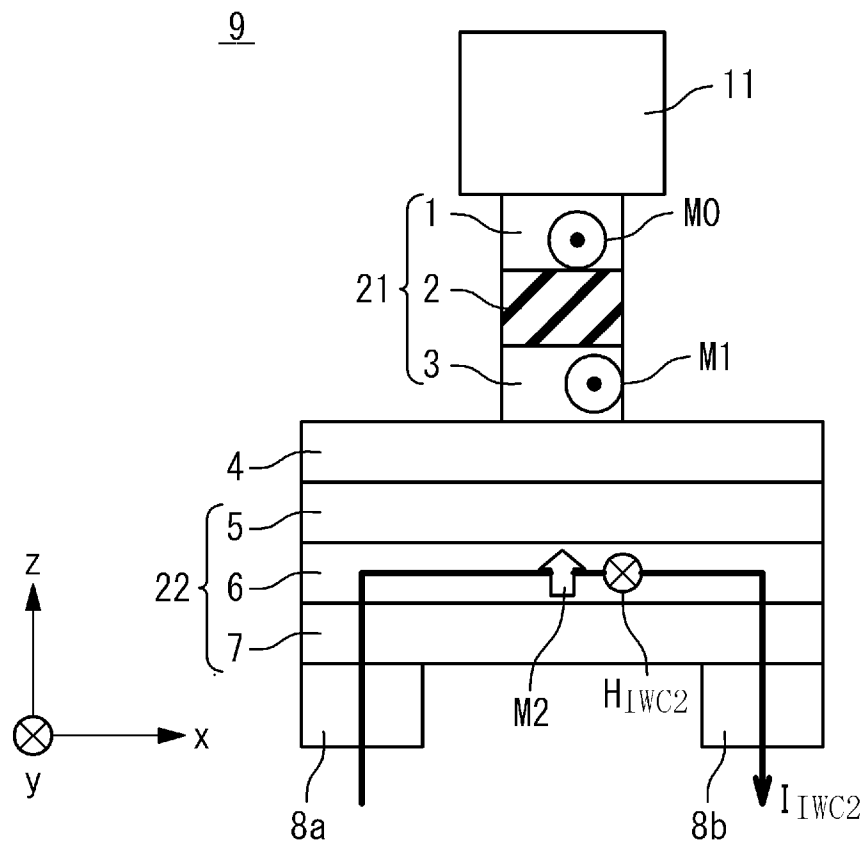
[図36A]



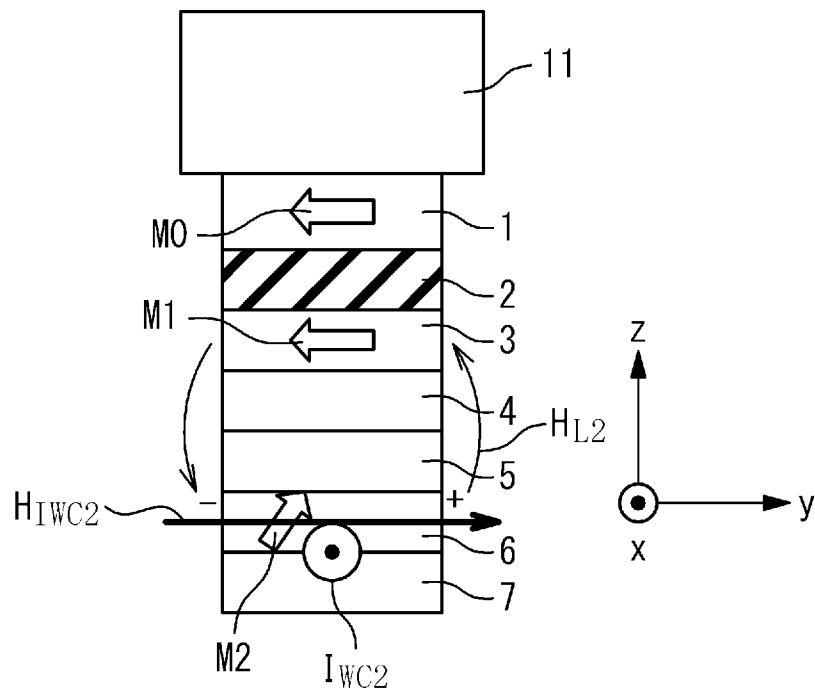
[図36B]



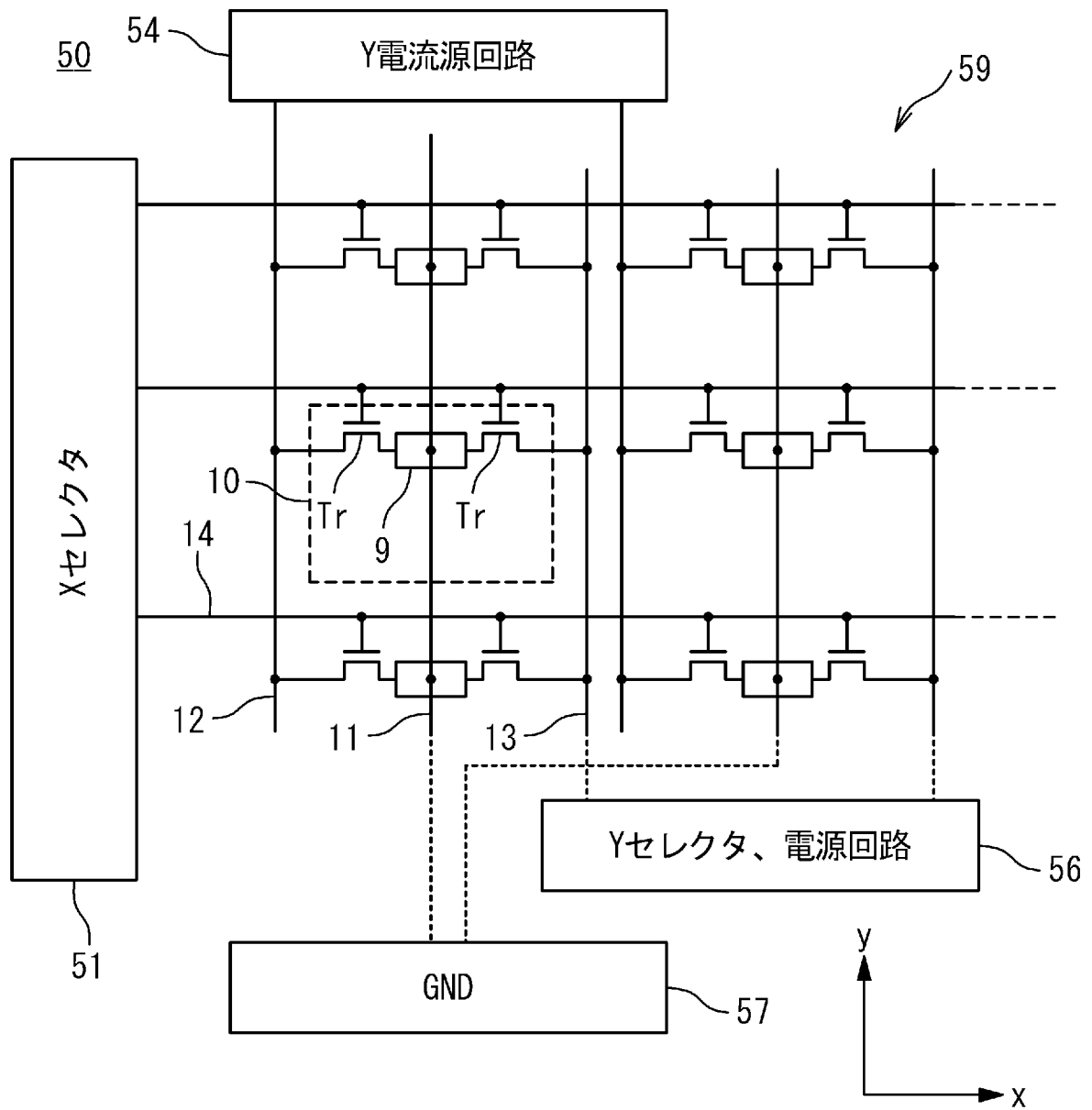
[図37A]



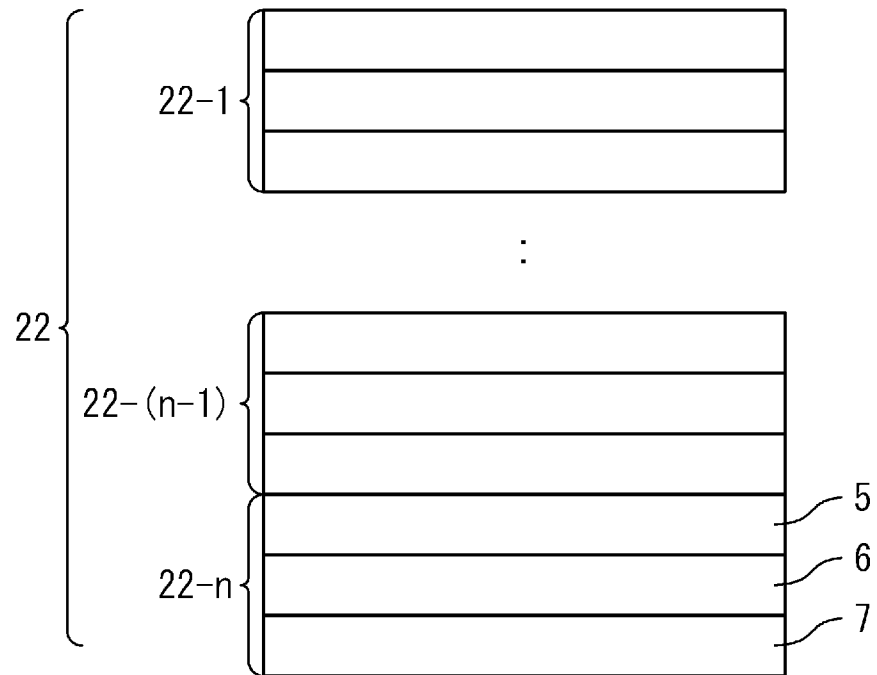
[図37B]



[図38]



[図39]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/073647

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/8246(2006.01)i, G11C11/15(2006.01)i, H01L27/105(2006.01)i,
H01L29/82(2006.01)i, H01L43/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/8246, G11C11/15, H01L27/105, H01L29/82, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-006774 A (Toshiba Corp.), 08 January 2004 (08.01.2004), entire text; all drawings & US 2005/0190594 A1 & EP 1349184 A1	1-11
A	JP 2006-093578 A (Hitachi, Ltd.), 06 April 2006 (06.04.2006), entire text; all drawings & US 2006/0067116 A1	1-11
A	JP 2009-099625 A (NEC Corp.), 07 May 2009 (07.05.2009), entire text; all drawings (Family: none)	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 November, 2011 (30.11.11)

Date of mailing of the international search report
13 December, 2011 (13.12.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/073647

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2009/110530 A1 (NEC Corp.), 11 September 2009 (11.09.2009), entire text; all drawings (Family: none)	1-11
E,A	JP 2011-044693 A (Samsung Electronics Co., Ltd.), 03 March 2011 (03.03.2011), entire text; all drawings & US 2011/0045318 A1 & KR 10-2011-0019142 A	1-11

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/8246 (2006.01) i, G11C11/15 (2006.01) i, H01L27/105 (2006.01) i, H01L29/82 (2006.01) i, H01L43/08 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/8246, G11C11/15, H01L27/105, H01L29/82, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-006774 A (株式会社東芝) 2004.01.08, 全文, 全図 & US 2005/0190594 A1 & EP 1349184 A1	1 - 11
A	JP 2006-093578 A (株式会社日立製作所) 2006.04.06, 全文, 全図 & US 2006/0067116 A1	1 - 11
A	JP 2009-099625 A (日本電気株式会社) 2009.05.07, 全文, 全図 (ファミリーなし)	1 - 11

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

3 0 . 1 1 . 2 0 1 1

国際調査報告の発送日

1 3 . 1 2 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

三浦 尊裕

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

4 M

3 7 7 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2009/110530 A1 (日本電気株式会社) 2009.09.11, 全文, 全図 (ファミリーなし)	1 - 11
E, A	JP 2011-044693 A (三星電子株式会社) 2011.03.03, 全文, 全図 & US 2011/0045318 A1 & KR 10-2011-0019142 A	1 - 11