

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年10月19日(19.10.2023)

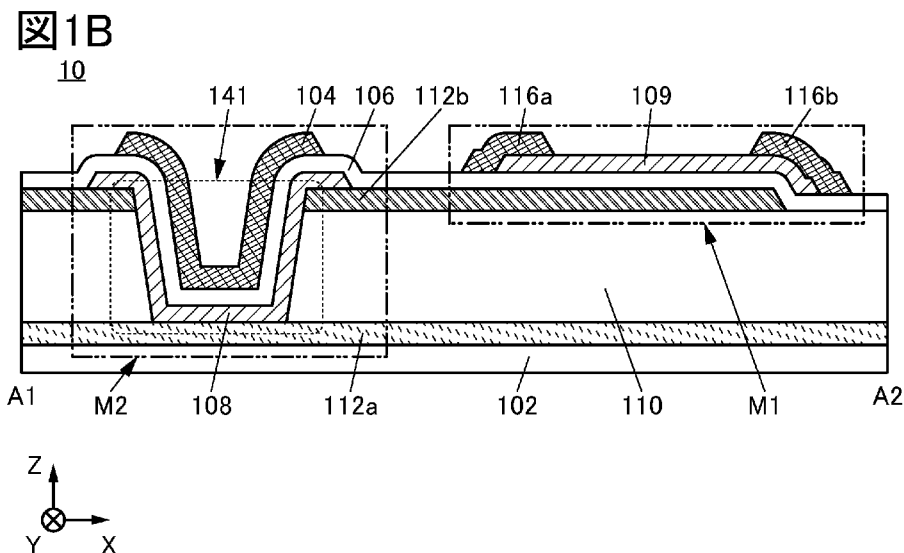


(10) 国際公開番号
WO 2023/199160 A1

- (51) 国際特許分類:
H01L 27/088 (2006.01) *H05B 33/10* (2006.01)
H01L 21/8234 (2006.01) *H10K 50/10* (2023.01)
H01L 29/786 (2006.01) *H10K 59/00* (2023.01)
H05B 33/02 (2006.01)
- (21) 国際出願番号: PCT/IB2023/053329
- (22) 国際出願日: 2023年4月3日(03.04.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-066782 2022年4月14日(14.04.2022) JP
- (71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷398 Kanagawa (JP).
- (72) 発明者: 保坂泰靖(HOSAKA, Yasuharu). 井口貴弘(IGUCHI, Takahiro). 三澤千恵子(MISAWA, Chieko). 佐藤亜美(SATO, Ami); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 土橋正佳(DOBASHI, Masayoshi). 神長正美(JINTYOU, Masami).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP,

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置、及び、半導体装置の作製方法



(57) Abstract: Provided is a semiconductor device (10) with a high degree of integration. This semiconductor device has a first and a second transistor that are electrically connected to each other, and a first insulation layer (110), wherein: the first transistor (M2) has a first semiconductor layer (108), a second insulation layer (106), and first through third conductive layers; the second transistor (M1) has a second semiconductor layer (109), a third insulation layer (106), and fourth through sixth conductive layers; the first insulation layer is positioned on the first conductive layer (112a), and has an opening that



WO 2023/199160 A1

KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

reaches the first conductive layer; the second conductive layer (112b) is positioned on the first insulation layer; the first semiconductor layer reaches the upper surface of the first conductive layer, the inner wall of the opening, and the second conductive layer; the third conductive layer (104) is positioned so as to overlap the inner wall of the opening on the second insulation layer; the third insulation layer is positioned on the fourth conductive layer (112b); the second semiconductor layer is positioned on the third insulation layer so as to overlap the fourth conductive layer; and in a cross-sectional view the fifth conductive layer (116a) reaches the upper surface of the second semiconductor layer on one side, while the sixth conductive layer (116b) reaches the upper surface on the other side opposing the one side.

(57) 要約：集積度の高い半導体装置 (10) を提供する。互いに電氣的に接続する第 1 及び第 2 のトランジスタと、第 1 の絶縁層 (110) と、を有し、第 1 のトランジスタ (M2) は、第 1 の半導体層 (108)、第 2 の絶縁層 (106)、第 1 乃至第 3 の導電層、を有し、第 2 のトランジスタ (M1) は、第 2 の半導体層 (109)、第 3 の絶縁層 (106)、第 4 乃至第 6 の導電層、を有し、第 1 の絶縁層は、第 1 の導電層 (112a) 上に位置し、第 1 の導電層に達する開口を有し、第 2 の導電層 (112b) は、第 1 の絶縁層上に位置し、第 1 の半導体層は、第 1 の導電層の上面、開口の内壁、第 2 の導電層、に接し、第 3 の導電層 (104) は、第 2 の絶縁層上に開口の内壁と重なるように位置し、第 3 の絶縁層は、第 4 の導電層 (112b) 上に位置し、第 2 の半導体層は、第 4 の導電層と重なるように第 3 の絶縁層上に位置し、断面視において、第 2 の半導体層の側端部の一方の上面とは、第 5 の導電層 (116a) が、側端部の一方と対向する側端部の他方の上面とは、第 6 の導電層 (116b) が、それぞれ接する。

明細書

発明の名称

半導体装置、及び、半導体装置の作製方法

技術分野

[0001]

本発明の一態様は、半導体装置、表示装置、表示モジュール、及び電子機器に関する。本発明の一態様は、半導体装置の作製方法、及び、表示装置の作製方法に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本発明の一態様の技術分野として、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、照明装置、入力装置（例えば、タッチセンサ）、入出力装置（例えば、タッチパネル）、それらを搭載した電子機器、それらの駆動方法、又はそれらの製造方法を一例として挙げる事ができる。

背景技術

[0003]

トランジスタを有する半導体装置は、表示装置及び電子機器に広く適用されており、半導体装置の高集積化、及び高速化が求められている。例えば、高精細な表示装置に半導体装置を適用する場合、高集積の半導体装置が求められる。トランジスタの集積度を高める手段の一つとして、微細なサイズのトランジスタの開発が進められている。

[0004]

近年、仮想現実（VR：Virtual Reality）、拡張現実（AR：Augmented Reality）、代替現実（SR：Substitutional Reality）、又は複合現実（MR：Mixed Reality）に適用可能な表示装置が求められている。VR、AR、SR、及びMRは総称してXR（Extended Reality）とも呼ばれる。XR向けの表示装置は、現実感、及び没入感を高めるために、精細度の高いこと、及び色再現性の高いことが望まれている。当該表示装置に適用可能なものとして、例えば、液晶表示装置、有機EL（Electro Luminescence）素子、発光ダイオード（LED：Light Emitting Diode）等の発光デバイス（発光素子ともいう。）を備える発光装置などが挙げられる。

[0005]

特許文献1には、有機ELデバイス（有機EL素子ともいう。）を用いた、VR向けの表示装置が開示されている。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 国際公開第2018/087625号

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、微細なサイズのトランジスタを有する半導体装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、高密度にトランジスタを配置した半導体

装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、オン電流の大きいトランジスタを有する半導体装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、集積度の高い半導体装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、電気特性の良好な半導体装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、信頼性の高い半導体装置、及び、その作製方法を提供することを課題の一とする。又は、本発明の一態様は、生産性の高い半導体装置の作製方法を提供することを課題の一とする。又は、本発明の一態様は、新規な半導体装置、及び、その作製方法を提供することを課題の一とする。

[0008]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0009]

本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、を有し、第1のトランジスタは、第1の半導体層と、第2の絶縁層と、第1の導電層乃至第3の導電層と、を有し、第2のトランジスタは、第2の半導体層と、第3の絶縁層と、第4の導電層乃至第6の導電層と、を有し、第1の絶縁層は、第1の導電層上に設けられ、かつ、第1の導電層に達する開口を有し、第2の導電層は、第1の絶縁層上に設けられ、第1の半導体層は、第1の導電層の上面と、開口の内壁と、第2の導電層と、に接し、第3の導電層は、第2の絶縁層を介して、第1の半導体層上に開口の内壁と重なる領域を有するように設けられ、第3の絶縁層は、第4の導電層上に設けられ、第2の半導体層は、第4の導電層と重なる領域を有するように、第3の絶縁層上に設けられ、第5の導電層は、第2の半導体層の、第1の側端部における側面及び上面と接し、第6の導電層は、第2の半導体層の、第1の側端部と対向する第2の側端部における側面及び上面と接し、第1のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、第2のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、は電気的に接続している半導体装置である。

[0010]

また上記において、第1の半導体層及び第2の半導体層は、それぞれ酸化半導体を有していることが好ましい。

[0011]

また上記において、第2の導電層と、第4の導電層と、は同じ導電層で形成されていることが好ましい。

[0012]

また上記において、第3の導電層と、第5の導電層と、は同じ導電層で形成されていることが好ましい。

[0013]

また上記において、第2の導電層と、第5の導電層と、は同じ導電層で形成されていることが好ましい。

[0014]

また、本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、を有し、第1のトランジスタは、第1の半導体層と、第2の絶縁層と、第1の導電層乃至第3の導電層と、を有し、第2のトランジスタは、第2の半導体層と、第3の絶縁層と、第4の導電層乃至第6の導電層と、を有し、第1の絶縁層は、第2の半導体層上に設けられ、かつ、第1の導電層に達する開口を有し、第2の導電層は、第1の絶縁層上に設けられ、第1の半導体層は、第1の導電層の上面と、開口の内壁と、第2の導電層と、に接し、第3の導電層は、第2の絶縁層を介して、第1の半導体層上に開口の内壁と重なる領域を有するように設けられ、第3の絶縁層は、第4の導電層上に設けられ、第2の半導体層は、第4の導電層と重なる領域を有するように、第3の絶縁層上に設けられ、第5の導電層は、第2の半導体層の、第1の側端部における側面及び上面と接し、第6の導電層は、第2の半導体層の、第1の側端部と対向する第2の側端部における側面及び上面と接し、第1のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、第2のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、は電氣的に接続している半導体装置である。

[0015]

また上記において、第1の半導体層及び第2の半導体層は、それぞれ酸化半導体を有していることが好ましい。

[0016]

また上記において、第1の導電層と、第4の導電層と、は同じ導電層で形成されていることが好ましい。

[0017]

また上記において、第1の導電層と、第5の導電層と、は同じ導電層で形成されていることが好ましい。

[0018]

また、本発明の一態様は、第1の導電膜を形成し、第1の導電膜を加工して、第1の導電層を形成し、第1の導電層上に、第1の絶縁層を形成し、第1の絶縁層上に、第2の導電膜を形成し、第2の導電膜、及び、第1の絶縁層を加工して、第2の導電膜、及び、第1の絶縁層に開口を形成し、第1の導電層の上面、開口の内壁、第2の導電膜の上面を覆うように、第1の金属酸化膜を形成し、第1の金属酸化膜を、開口の内壁と重なる領域を有するように加工して、第1の半導体層を形成し、第2の導電膜を加工して、第2の導電層を形成し、第1の半導体層、第2の導電層、及び、第1の絶縁層上に、第2の絶縁層を形成し、第2の絶縁層上に、第2の金属酸化膜を形成し、第2の金属酸化膜を加工して、第2の導電層と重なる領域を有するように、第2の半導体層を形成し、第2の半導体層、及び、第2の絶縁層上に、第3の導電膜を形成し、第3の導電膜を加工して、開口と重なる領域を有する第3の導電層と、第2の半導体層の第1の側端部を覆う第4の導電層と、第2の半導体層の第2の側端部を覆う第5の導電層と、を形成する半導体装置の作製方法である。

[0019]

また上記において、第1の絶縁層を形成後に、第1の絶縁層に酸素を供給する処理を行うことが好ましい。

発明の効果

[0020]

本発明の一態様により、微細なサイズのトランジスタを有する半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、高密度にトランジスタを配置した半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、オン電流の大きいトランジスタを有する半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、集積度の高い半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、電気特性の良好な半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、信頼性の高い半導体装置、及び、その作製方法を提供することができる。又は、本発明の一態様により、生産性の高い半導体装置の作製方法を提供することができる。又は、本発明の一態様により、新規な半導体装置、及び、その作製方法を提供することができる。

[0021]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0022]

図1Aは、半導体装置の一例を示す平面図である。図1Bは、半導体装置の一例を示す断面図である。

図2Aは、半導体装置の一例を示す平面図である。図2Bは、半導体装置の一例を示す断面図である。

図3Aは、半導体装置の一例を示す平面図である。図3Bは、半導体装置の一例を示す断面図である。

図4Aは、半導体装置の一例を示す平面図である。図4Bは、半導体装置の一例を示す断面図である。

図5Aは、半導体装置の一例を示す平面図である。図5Bは、半導体装置の一例を示す断面図である。

図6Aは、半導体装置の一例を示す平面図である。図6Bは、半導体装置の一例を示す断面図である。

図7A乃至図7Cは、半導体装置の一例を示す断面図である。

図8A乃至図8Cは、半導体装置の一例を示す断面図である。

図9A乃至図9Cは、半導体装置の作製方法の一例を示す断面図である。

図10A乃至図10Cは、半導体装置の作製方法の一例を示す断面図である。

図11A乃至図11Cは、半導体装置の作製方法の一例を示す断面図である。

図12A乃至図12Cは、半導体装置の作製方法の一例を示す断面図である。

図13A乃至図13Dは画素回路の回路図である。

図14A乃至図14Dは画素回路の回路図である。

図15は、表示装置の一例を示す斜視図である。

図16は、表示装置の一例を示す断面図である。

図17は、表示装置の一例を示す断面図である。

- 図18は、表示装置の一例を示す断面図である。
- 図19は、表示装置の一例を示す断面図である。
- 図20は、表示装置の一例を示す断面図である。
- 図21A乃至図21Hは、画素の一例を示す図である。
- 図22A乃至図22Kは、画素の一例を示す図である。
- 図23A乃至図23Fは、発光デバイスの構成例を示す図である。
- 図24A乃至図24Cは、発光デバイスの構成例を示す図である。
- 図25A及び図25Bは、受光デバイスの構成例を示す図である。図25C乃至図25Eは、表示装置の構成例を示す図である。
- 図26A乃至図26Dは、電子機器の一例を示す図である。
- 図27A乃至図27Fは、電子機器の一例を示す図である。
- 図28A乃至図28Gは、電子機器の一例を示す図である。

発明を実施するための形態

[0023]

実施の形態について、図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0024]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチングパターンを同じくし、特に符号を付さない場合がある。

[0025]

図面において示す各構成の、位置、大きさ、及び、範囲などは、理解の簡単のため、実際の位置、大きさ、及び、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、及び、範囲などに限定されない。

[0026]

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、又は、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能である。又は、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

[0027]

本明細書等において、メタルマスク、又はFMM（ファインメタルマスク、高精細なメタルマスク）を用いて作製されるデバイスをMM（メタルマスク）構造のデバイスと呼称する場合がある。また、本明細書等において、メタルマスク、又はFMMを用いることなく作製されるデバイスをMML（メタルマスクレス）構造のデバイスと呼称する場合がある。

[0028]

本明細書等では、発光波長が異なる発光デバイスで少なくとも発光層を作り分ける構造をSBS（Side By Side）構造と呼ぶ場合がある。SBS構造は、発光デバイスごとに材料及び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信

頼性の向上を図ることが容易となる。

[0029]

本明細書等において、正孔又は電子を、「キャリア」といって示す場合がある。具体的には、正孔注入層又は電子注入層を「キャリア注入層」といい、正孔輸送層又は電子輸送層を「キャリア輸送層」といい、正孔ブロック層又は電子ブロック層を「キャリアブロック層」という場合がある。なお、上述のキャリア注入層、キャリア輸送層、及びキャリアブロック層は、それぞれ、断面形状、又は特性などによって明確に区別できない場合がある。また、1つの層が、キャリア注入層、キャリア輸送層、及びキャリアブロック層のうち、2つ又は3つの機能を兼ねる場合がある。

[0030]

本明細書等において、発光デバイスは、一对の電極間にEL層を有する。EL層は、少なくとも発光層を有する。ここで、EL層が有する層（機能層ともいう。）として、発光層、キャリア注入層（正孔注入層及び電子注入層）、キャリア輸送層（正孔輸送層及び電子輸送層）、及び、キャリアブロック層（正孔ブロック層及び電子ブロック層）などが挙げられる。

[0031]

本明細書等において、受光デバイス（受光素子ともいう。）は、一对の電極間に少なくとも光電変換層として機能する活性層を有する。

[0032]

本明細書等において、島状とは、同一工程で形成された同一材料を用いた2以上の層が、物理的に分離されている状態であることを示す。例えば、島状の発光層とは、当該発光層と、隣接する発光層とが、物理的に分離されている状態であることを示す。

[0033]

本明細書等において、テーパ形状とは、構造の側面の少なくとも一部が、基板面又は被形成面に対して傾斜して設けられている形状のことを指す。例えば、傾斜した側面と基板面又は被形成面とがなす角（テーパ角ともいう。）が、90度未満である領域を有する形状のことを指す。なお、構造の側面、基板面又は被形成面は、必ずしも完全に平坦である必要はなく、微細な曲率を有する略平面状、又は微細な凹凸を有する略平面状であってもよい。

[0034]

本明細書等において、マスク層（犠牲層ともいう。）とは、少なくとも発光層（より具体的には、EL層を構成する層のうち、島状に加工される層）の上方に位置し、製造工程中において、当該発光層を保護する機能を有する。

[0035]

本明細書等において、段切れとは、層、膜、又は電極が、被形成面の形状（例えば段差など）に起因して分断されてしまう現象を示す。

[0036]

本明細書等において「平面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、又は一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、又は、上層が下層の外側に位置することもあり、この場合も「平面形状が概略一致」という。

[0037]

(実施の形態1)

本発明の一態様は、1つの横チャンネル型トランジスタ（後述する。）と、1つの縦チャンネル型トランジスタ（後述する。）と、を有し、横チャンネル型トランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、縦チャンネル型トランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、が電氣的に接続している半導体装置である。当該半導体装置は、2つの横チャンネル型トランジスタを有する半導体装置よりも、基板面内における半導体装置の占有面積を低減させることができる。本実施の形態では、本発明の一態様の半導体装置、及びその作製方法等について、図1A乃至図14Dを用いて説明する。

[0038]

<構成例>

本発明の一態様の半導体装置10について説明する。図1Aに、半導体装置10の平面図（上面図ともいう。）を示す。図1Bに、図1Aに示す一点鎖線A1-A2における断面図を示す。なお、図1Aでは、半導体装置10の構成要素の一部を省略している。半導体装置の平面図については、以降の図面においても、図1Aと同様に、構成要素の一部を省略する。

[0039]

半導体装置10は、基板102上に、トランジスタM1と、トランジスタM2と、を有する。

[0040]

トランジスタM1は、基板102上に積層された導電層112aと絶縁層110との上に設けられた導電層112bと、導電層112bの側面及び上面、並びに、絶縁層110の上面の一部を覆う絶縁層106と、導電層112bと重なる領域を有するように絶縁層106上に設けられた半導体層109と、断面視（図1B参照）にて、半導体層109の側端部の一方における側面及び上面、並びに、絶縁層106の上面と接する導電層116aと、半導体層109の側端部の一方と対向する側端部の他方における側面及び上面、並びに、絶縁層106の上面と接する導電層116bと、を有する。

[0041]

トランジスタM1において、導電層112bは、ゲート電極として機能する。絶縁層106は、ゲート絶縁層として機能する。半導体層109は、チャンネルが形成される半導体層として機能する。導電層116aは、ソース電極又はドレイン電極の一方として機能し、導電層116bは、ソース電極又はドレイン電極の他方として機能する。

[0042]

すなわち、トランジスタM1は、チャンネルが形成される半導体層（半導体層109）よりも下層にゲート電極（導電層112b）が位置し、かつ、チャンネルが形成される半導体層（半導体層109）の上面と、ソース電極及びドレイン電極（導電層116a及び導電層116b）のそれぞれと、が接する「ボトムゲートトップコンタクト型」のトランジスタである。

[0043]

トランジスタM2は、基板102上の導電層112aと、導電層112a上に設けられた絶縁層110上の導電層112bと、絶縁層110等に設けられた開口141の内壁（導電層112aの上面の一部、絶縁層110の側面、及び、導電層112bの側面）及び導電層112bの上面の一部に接する半導体層108と、半導体層108の上面及び側面、並びに、導電層112bの上面と接する領域を有する絶縁層106と、絶縁層106上に、開口141の内壁と重なる領域を有する

ように設けられた導電層104と、を有する。

[0044]

トランジスタM2において、導電層112aは、ソース電極又はドレイン電極の一方として機能し、導電層112bは、ソース電極又はドレイン電極の他方として機能する。半導体層108は、チャンネルが形成される半導体層として機能する。絶縁層106は、ゲート絶縁層として機能する。導電層104は、ゲート電極として機能する。

[0045]

トランジスタM2では、断面視（図1B参照）にて、導電層112aの上面と、導電層112bの下面と、の間の高さに位置し、かつ、絶縁層106を介して導電層104と重なる半導体層108の領域が、チャンネル形成領域として機能する。すなわち、当該領域の長さが、トランジスタM2のチャンネル長となる。したがって、トランジスタM2では、導電層112aと、導電層112bと、の間に設けられる絶縁層110の厚さを調整することで、チャンネル長を決定することができる。そのため、短いチャンネル長のトランジスタを精度よく作製することができる。また、複数のトランジスタM2を作製する場合、各トランジスタM2間の特性ばらつきを低減させることもできる。

[0046]

また、トランジスタM2は、平面視（図1A参照）にて、半導体層108が開口141と重なる領域に設けられているため、開口141の外周長、より正確には、開口141における半導体層108（トランジスタM2のチャンネル形成領域）の外周長が、トランジスタM2のチャンネル幅となる。なお、図1Bでは、開口141のX方向における幅が、導電層112a側ほど狭く、導電層112b側ほど広い構成となっている。当該構成の場合、開口141のX方向における幅が最も狭い領域におけるチャンネル形成領域の外周長を、トランジスタM2のチャンネル幅として定義してもよいし、逆に、開口141のX方向における幅が最も広い領域におけるチャンネル形成領域の外周長を、トランジスタM2のチャンネル幅として定義してもよい。あるいは、両者の中間値を、トランジスタM2のチャンネル幅として定義してもよい。

[0047]

前述のように、導電層112bは、トランジスタM1においては、ゲート電極として機能し、トランジスタM2においては、ソース電極又はドレイン電極の他方として機能する。すなわち、トランジスタM1のゲート電極と、トランジスタM2のソース電極又はドレイン電極の他方とは、電気的に接続している。したがって、本発明の一態様の半導体装置10は、電気的に接続する2つのトランジスタ（トランジスタM1及びトランジスタM2）を有しているといえる。

[0048]

ここで、トランジスタM1では、半導体層109の、導電層116aと導電層116bとの間の領域をドレイン電流が流れるのに対し、トランジスタM2では、半導体層108の、導電層112aと導電層112bとの間の領域をドレイン電流が流れる。すなわち、トランジスタM1では、ドレイン電流が流れる方向が、基板面に対して略平行な方向であるのに対し、トランジスタM2では、ドレイン電流が流れる方向が、基板面に対して略垂直な方向（より正確には、開口141の側面に沿った方向）となる。

[0049]

トランジスタM1のように、ソース電極と、ドレイン電極と、がそれぞれ横方向（図1A及び図1Bに示すX方向又はY方向）に配置され、ドレイン電流が横方向に流れるトランジスタのことを

「横チャンネル型トランジスタ」ともいう。一方、トランジスタM2のように、ソース電極と、ドレイン電極と、がそれぞれ縦方向（図1A及び図1Bに示すZ方向）に配置され、ドレイン電流が縦方向に流れるトランジスタのことを「縦チャンネル型トランジスタ」ともいう。

[0050]

縦チャンネル型トランジスタは、ソース電極と、ドレイン電極と、が基板面に対して垂直な方向（図1A及び図1Bに示すZ方向）に配置されるため、横チャンネル型トランジスタと比較して、基板面内におけるトランジスタの占有面積を著しく低減させることができる。本発明の一態様の半導体装置10においては、当該半導体装置が有する2つのトランジスタのうち、1つ（トランジスタM2）が縦チャンネル型トランジスタである。そのため、本発明の一態様の半導体装置10は、2つの横チャンネル型トランジスタを横方向に配置した半導体装置よりも、基板面内における半導体装置の占有面積を低減させることができる。また、本発明の一態様の半導体装置10においては、当該半導体装置が有する2つのトランジスタのうち、1つ（トランジスタM1）が横チャンネル型トランジスタである。そのため、ソース電極、ドレイン電極等の一部のトランジスタの構成要素については、同一平面上に一括で作製することができる。したがって、縦チャンネル型トランジスタよりも工程数を削減することができる。また、前述したように、トランジスタM1は、ボトムゲートトップコンタクト型のトランジスタである。ボトムゲートトップコンタクト型のトランジスタでは、半導体層において、ソース電極とドレイン電極とに挟まれ、ゲート電極と対向する側の領域が、チャンネル形成領域として機能する。したがって、ボトムゲートトップコンタクト型のトランジスタは、トランジスタの作製工程中に、半導体層におけるチャンネル形成領域が露出することがない。そのため、当該領域にトランジスタ作製工程時のダメージが入ることを抑制することができる。以上のように、本発明の一態様では、良好な特性を有するトランジスタを、高密度に配置した半導体装置を実現することができる。また、集積度の高い半導体装置を実現することができる。例えば、本発明の一態様の半導体装置10を、表示装置の画素回路（後述する。）に用いる場合、当該表示装置の高精細化を図ることができる。

[0051]

以下では、本発明の一態様の半導体装置10に用いることができる材料について説明する。

[0052]

[基板102]

基板102に用いる材料に大きな制限はない。目的に応じて、透光性の有無及び加熱処理に耐え得る程度の耐熱性などを勘案して決定すればよい。例えば、バリウムホウケイ酸ガラス及びアルミノホウケイ酸ガラスなどのガラス基板、セラミック基板、石英基板、サファイア基板などを用いることができる。また、絶縁表面を有する半導体基板、可撓性基板（フレキシブル基板）、貼り合わせフィルム、基材フィルムなどを用いてもよい。

[0053]

半導体基板としては、例えば、シリコン、若しくはゲルマニウムなどを材料とした半導体基板、又は炭化シリコン、シリコンゲルマニウム、ヒ化ガリウム、リン化インジウム、酸化亜鉛、若しくは酸化ガリウムを材料とした化合物半導体基板などがある。また、半導体基板は、単結晶半導体であってもよいし、多結晶半導体であってもよい。

[0054]

本発明の一態様の半導体装置10を表示装置に用いる場合の基板102として、例えば、第6世

代（1500mm×1850mm）、第7世代（1870mm×2200mm）、第8世代（2200mm×2400mm）、第9世代（2400mm×2800mm）、第10世代（2950mm×3400mm）等の、面積が大きなガラス基板を用いることができる。これにより、大型の表示装置を作製することができる。また、基板が大型化されることで、1枚の基板からより多くの表示装置を生産することができ、生産コストを削減することができる。

[0055]

なお、半導体装置の可撓性を高めるため、基板102として、可撓性基板、貼り合わせフィルム、基材フィルムなどを用いてもよい。

[0056]

可撓性基板、貼り合わせフィルム、基材フィルムなどの材料としては、例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（PC）樹脂、ポリエーテルスルホン（PES）樹脂、ポリアミド樹脂（ナイロン、アラミド等）、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリアリレート樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン（PTFE）樹脂、ABS樹脂、セルロースナノファイバーなどを用いることができる。

[0057]

基板102として上記材料を用いることにより、軽量な半導体装置を提供することができる。また、基板102として上記材料を用いることにより、衝撃に強い半導体装置を提供することができる。また、基板102として上記材料を用いることにより、破損しにくい半導体装置を提供することができる。

[0058]

基板102に可撓性基板を用いる場合、当該可撓性基板の線膨張率が低いほど、環境による変形が抑制されて好ましい。基板102に用いる可撓性基板は、例えば、線膨張率が $1 \times 10^{-3}/K$ 以下、 $5 \times 10^{-5}/K$ 以下、又は $1 \times 10^{-5}/K$ 以下である材質を用いればよい。特に、アラミドは、線膨張率が低いため、基板102に用いる可撓性基板として好適である。

[0059]

[導電層104、導電層112a、導電層112b、導電層116a、導電層116b]

トランジスタM1のソース電極及びドレイン電極として機能する導電層（導電層116a、導電層116b）、トランジスタM1のゲート電極として機能する導電層（導電層112b）、トランジスタM2のソース電極及びドレイン電極として機能する導電層（導電層112a、導電層112b）、及び、トランジスタM2のゲート電極として機能する導電層（導電層104）の他、本発明の一態様の半導体装置10を構成する各種配線及び電極などの導電層に用いることのできる導電性材料としては、アルミニウム（Al）、クロム（Cr）、銅（Cu）、銀（Ag）、金（Au）、白金（Pt）、タンタル（Ta）、ニッケル（Ni）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、マンガン（Mn）、マグネシウム（Mg）、ジルコニウム（Zr）、ベリリウム（Be）等から選ばれた金属元素、上述した金属元素を成分とする合金、又は上述した金属元素を組み合わせた合金などを用いることができる。また、リン等の不純物元素を含有させた多結晶シリコンに代表される半導体、ニッケルシ

リサイドなどのシリサイドを用いてもよい。導電性材料の形成方法は特に限定されず、蒸着法、化学気相堆積（CVD：Chemical Vapor Deposition）法、スパッタリング法、スピコート法などの各種形成方法を用いることができる。

[0060]

また、導電性材料として、Cu-X合金（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、又はTi）を適用してもよい。Cu-X合金で形成した層は、ウェットエッチングプロセスで加工することができるため、製造コストを抑制することが可能となる。また、導電性材料として、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた一又は複数の元素を含むアルミニウム合金を用いてもよい。

[0061]

また、導電層に用いることのできる導電性材料として、インジウムスズ酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウムスズ酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウムスズ酸化物などの、酸素を有する導電性材料を用いることもできる。また、窒化チタン、窒化タンタル、窒化タングステンなどの、窒素を含む導電性材料を用いることもできる。また、導電層を、酸素を有する導電性材料、窒素を含む導電性材料、前述した金属元素を含む材料を適宜組み合わせた積層構造とすることもできる。

[0062]

例えば、導電層を、シリコンを含むアルミニウム層の単層構造、アルミニウム層上にチタン層を積層する二層構造、窒化チタン層上にチタン層を積層する二層構造、窒化チタン層上にタングステン層を積層する二層構造、窒化タンタル層上にタングステン層を積層する二層構造、チタン層と、そのチタン層上にアルミニウム層を積層し、さらにその上にチタン層を積層する三層構造としてもよい。

[0063]

また、上記の導電性材料で形成される導電層を複数積層して用いてもよい。例えば、導電層を前述した金属元素を含む材料と、酸素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料と、窒素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料、酸素を含む導電性材料、及び窒素を含む導電性材料を組み合わせた積層構造としてもよい。

[0064]

例えば、導電層を、インジウム又は亜鉛の少なくとも一方と、酸素と、を含む導電層上に、銅を含む導電層を積層し、さらにその上にインジウム又は亜鉛の少なくとも一方と、酸素と、を含む導電層を積層する三層構造としてもよい。この場合、銅を含む導電層の側面もインジウム又は亜鉛の少なくとも一方と、酸素と、を含む導電層で覆うことが好ましい。また、例えば、導電層としてインジウム又は亜鉛の少なくとも一方と、酸素と、を含む導電層を複数積層して用いてもよい。

[0065]

例えば、半導体層108及び半導体層109に酸化物半導体を用いる場合、半導体層108と接する導電層112a及び導電層112b、及び、半導体層109と接する導電層116a及び導電層116bには、それぞれ、酸化物半導体をn型化する導電性材料を用いることが好ましい。例えば、窒素を含む導電性材料を用いればよい。例えば、チタン又はタンタルと、窒素と、を含む導電

性材料を用いればよい。また、窒素を含む導電性材料に重ねて、他の導電性材料を設けてもよい。

[0066]

[絶縁層106、絶縁層110]

トランジスタM1及びトランジスタM2のゲート絶縁層として機能する絶縁層106、並びに、層間膜として機能する絶縁層110の他、本発明の一態様の半導体装置10を構成する各種絶縁層には、窒化アルミニウム、酸化アルミニウム、窒化酸化アルミニウム、酸化窒化アルミニウム、酸化マグネシウム、窒化シリコン、酸化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、アルミニウムシリケートなどから選ばれた材料を、単層で又は積層して用いる。また、酸化物材料、窒化物材料、酸化窒化物材料、窒化酸化物材料のうち、複数の材料を混合した材料を用いてもよい。

[0067]

なお、本明細書などにおいて、酸化窒化物とは、窒素よりも酸素の含有量が多い材料をいう。また、窒化酸化物とは、酸素よりも窒素の含有量が多い材料をいう。なお、各元素の含有量は、例えば、ラザフォード後方散乱(RBS: Rutherford Backscattering Spectrometry)法等を用いて測定することができる。

[0068]

例えば、半導体層108及び半導体層109に酸化物半導体を用いる場合、絶縁層106及び絶縁層110には、水素が低減され、酸素を含む絶縁性材料を用いることが好ましい。例えば、絶縁層106及び絶縁層110には、それぞれ酸化シリコンを用いることが好ましい。絶縁層106及び絶縁層110に、それぞれ酸化シリコンを用いることで、これらの絶縁層と接する領域を有する半導体層108及び半導体層109がn型化しにくくなる。また、これらの絶縁層から、半導体層108及び半導体層109に、効率的に酸素を供給することができる。これにより、半導体層108及び半導体層109の酸素欠損(V_o : Oxygen Vacancy)が低減され、トランジスタM1及びトランジスタM2の電気特性向上と、信頼性向上と、を両立させることができる。

[0069]

一方、例えば、トランジスタM1及びトランジスタM2よりも上層又は下層に位置する絶縁層(いずれも図示しない。)には、不純物が透過しにくい絶縁性材料を用いることが好ましい。例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウム又はタンタルを含む絶縁性材料を、単層で、又は積層で用いればよい。不純物が透過しにくい絶縁性材料の一例として、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、窒化シリコンなどを挙げるができる。

[0070]

トランジスタM1及びトランジスタM2よりも上層又は下層に位置する絶縁層に、不純物が透過しにくい絶縁性材料を用いることで、トランジスタM1及びトランジスタM2の上方及び下方から、トランジスタM1及びトランジスタM2側に不純物が拡散することを抑制することができるため、半導体装置10の信頼性を高めることができる。

[0071]

また、トランジスタM1及びトランジスタM2よりも上層又は下層に位置する絶縁層として、平坦化層として機能できる絶縁層を用いてもよい。平坦化層として機能できる絶縁層としては、ポリイミド、アクリル樹脂、ベンゾシクロブテン樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層してもよい。

[0072]

なお、シロキサン樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン樹脂は置換基としては有機基（例えば、アルキル基又はアリール基）又はフルオロ基を用いてもよい。また、有機基はフルオロ基を有していてもよい。

[0073]

平坦化層として機能できる絶縁層に対し、表面に化学機械研磨（CMP：Chemical Mechanical Polishing）処理を行ってもよい。CMP処理を行うことにより、試料表面の凹凸を低減し、この後形成される絶縁層及び導電層の被覆性を高めることができる。

[0074]

[半導体層108、半導体層109]

トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109、及び、トランジスタM2のチャンネルが形成される半導体層として機能する半導体層108には、単結晶半導体、多結晶半導体、微結晶半導体、又は非晶質半導体などを、単体で又は組み合わせて用いることができる。半導体材料としては、例えば、シリコン、ゲルマニウムなどを用いることができる。また、シリコンゲルマニウム、炭化シリコン、ヒ化ガリウム、窒化物半導体などの化合物半導体を用いてもよい。化合物半導体としては、半導体特性を有する有機物、又は半導体特性を有する金属酸化物（酸化物半導体ともいう。）を用いることができる。なお、これらの半導体材料に、ドーパントとして不純物が含まれてもよい。

[0075]

特に、酸化物半導体は、バンドギャップが2eV以上であるため、チャンネルが形成される半導体層に金属酸化物の一種である酸化物半導体を用いたトランジスタ（「OSトランジスタ」ともいう。）は、他の材料を用いる場合に比べて、オフ電流が著しく小さくなる。よって、半導体装置10の消費電力を低減させることができる。また、OSトランジスタは、高温環境下においても動作が安定であり、特性変動が少ない。例えば、高温環境下でも、オフ電流がほとんど増加しない。具体的には、室温以上200℃以下の環境温度下でも、オフ電流がほとんど増加しない。また、高温環境下でも、オン電流が低下しにくい。よって、OSトランジスタを用いた半導体装置は、高温環境下においても動作が安定し、高い信頼性が得られる。

[0076]

また、チャンネルが形成される半導体層に用いることができるシリコンとしては、単結晶シリコン、多結晶シリコン、微結晶シリコン、非晶質シリコン等が挙げられる。多結晶シリコンとして、例えば、低温ポリシリコン（LTPS：Low Temperature Poly Silicon）が挙げられる。

[0077]

チャネルが形成される半導体層に非晶質シリコンを用いたトランジスタは、大型のガラス基板上に形成することができ、低コストで作製することができる。チャネルが形成される半導体層に多結晶シリコンを用いたトランジスタは、電界効果移動度が高く、高速動作が可能である。また、チャネルが形成される半導体層に微結晶シリコンを用いたトランジスタは、非晶質シリコンを用いたトランジスタより電界効果移動度が高く、高速動作が可能である。

[0078]

本実施の形態では、トランジスタM1とトランジスタM2の双方に、OSトランジスタを用いる。すなわち、半導体層108と半導体層109の双方に、酸化物半導体を用いる。OSトランジスタはソースとドレイン間の絶縁耐圧が高いため、チャネル長を短くすることができる。よって、トランジスタのオン電流を大きくすることができる。

[0079]

OSトランジスタのチャネルが形成される半導体層に用いることができる金属酸化物としては、例えば、インジウム酸化物、ガリウム酸化物、及び亜鉛酸化物が挙げられる。金属酸化物は、少なくともインジウム(In)又は亜鉛(Zn)を含むことが好ましい。また、金属酸化物は、インジウムと、元素Mと、亜鉛と、の中から選ばれる二又は三を有することが好ましい。なお、元素Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、スズ、アンチモン、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジウム、ハフニウム、タンタル、タングステン、コバルト、及びマグネシウムから選ばれた一種又は複数種である。特に、元素Mは、アルミニウム、ガリウム、イットリウム、及びスズから選ばれた一種又は複数種であることが好ましい。

[0080]

例えば、酸化インジウム、インジウムガリウム酸化物(In-Ga酸化物)、インジウム亜鉛酸化物(In-Zn酸化物)、インジウムスズ酸化物(In-Sn酸化物)、インジウムチタン酸化物(In-Ti酸化物)、ガリウム亜鉛酸化物(Ga-Zn酸化物)、インジウムアルミニウム亜鉛酸化物(In-Al-Zn酸化物、IAZOとも記す。)、インジウムスズ亜鉛酸化物(In-Sn-Zn酸化物)、インジウムチタン亜鉛酸化物(In-Ti-Zn酸化物)、インジウムガリウム亜鉛酸化物(In-Ga-Zn酸化物、IGZOとも記す。)、インジウムガリウムスズ亜鉛酸化物(In-Ga-Sn-Zn酸化物)、インジウムガリウムアルミニウム亜鉛酸化物(In-Ga-Al-Zn酸化物、IGAZO又はIAGZOとも記す。)などを用いることができる。又は、シリコンを含むインジウムスズ酸化物などを用いることができる。

[0081]

元素Mは、特に、ガリウム、アルミニウム、イットリウム、及びスズから選ばれた一種又は複数種であることが好ましい。特に、元素Mは、ガリウムが好ましい。

[0082]

ここで、チャネルが形成される半導体層に用いる金属酸化物の組成は、OSトランジスタの電気的特性、及び信頼性に大きく影響する。

[0083]

例えば、金属酸化物のインジウムの含有率を高くすることにより、オン電流の大きいトランジスタを実現することができる。

[0084]

OSトランジスタのチャンネルが形成される半導体層にIn-Zn酸化物を用いる場合、インジウムの原子数比が亜鉛の原子数比以上である金属酸化物を適用することが好ましい。例えば、金属元素の原子数比が、 $In:Zn=1:1$ 、 $In:Zn=2:1$ 、 $In:Zn=3:1$ 、 $In:Zn=4:1$ 、 $In:Zn=5:1$ 、 $In:Zn=7:1$ 、又は $In:Zn=10:1$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0085]

OSトランジスタのチャンネルが形成される半導体層にIn-Sn酸化物を用いる場合、インジウムの原子数比がスズの原子数比以上である金属酸化物を適用することが好ましい。例えば、金属元素の原子数比が、 $In:Sn=1:1$ 、 $In:Sn=2:1$ 、 $In:Sn=3:1$ 、 $In:Sn=4:1$ 、 $In:Sn=5:1$ 、 $In:Sn=7:1$ 、又は $In:Sn=10:1$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0086]

OSトランジスタのチャンネルが形成される半導体層にIn-Sn-Zn酸化物を用いる場合、インジウムの原子数比が、スズの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、スズの原子数比よりも高い金属酸化物を用いることが好ましい。例えば、金属元素の原子数比が、 $In:Sn:Zn=2:1:3$ 、 $In:Sn:Zn=3:1:2$ 、 $In:Sn:Zn=4:2:3$ 、 $In:Sn:Zn=4:2:4$ 、 $In:Sn:Zn=5:1:3$ 、 $In:Sn:Zn=5:1:6$ 、 $In:Sn:Zn=5:1:7$ 、 $In:Sn:Zn=5:1:8$ 、 $In:Sn:Zn=6:1:6$ 、 $In:Sn:Zn=10:1:3$ 、 $In:Sn:Zn=10:1:6$ 、 $In:Sn:Zn=10:1:7$ 、 $In:Sn:Zn=10:1:8$ 、 $In:Sn:Zn=5:2:5$ 、 $In:Sn:Zn=10:1:10$ 、 $In:Sn:Zn=20:1:10$ 、 $In:Sn:Zn=40:1:10$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0087]

OSトランジスタのチャンネルが形成される半導体層にIn-Al-Zn酸化物を用いる場合、インジウムの原子数比が、アルミニウムの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、アルミニウムの原子数比よりも高い金属酸化物を用いることが好ましい。例えば、金属元素の原子数比が、 $In:Al:Zn=2:1:3$ 、 $In:Al:Zn=3:1:2$ 、 $In:Al:Zn=4:2:3$ 、 $In:Al:Zn=4:2:4$ 、 $In:Al:Zn=5:1:3$ 、 $In:Al:Zn=5:1:6$ 、 $In:Al:Zn=5:1:7$ 、 $In:Al:Zn=5:1:8$ 、 $In:Al:Zn=6:1:6$ 、 $In:Al:Zn=10:1:3$ 、 $In:Al:Zn=10:1:6$ 、 $In:Al:Zn=10:1:7$ 、 $In:Al:Zn=10:1:8$ 、 $In:Al:Zn=5:2:5$ 、 $In:Al:Zn=10:1:10$ 、 $In:Al:Zn=20:1:10$ 、 $In:Al:Zn=40:1:10$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0088]

OSトランジスタのチャンネルが形成される半導体層にIn-Ga-Zn酸化物を用いる場合、金属元素の原子数に対するインジウムの原子数比が、ガリウムの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、ガリウムの原子数比よりも高い金属酸化物を用いることが、より好ましい。例えば、半導体層は、金属元素の原子数比が、 $In:Ga:Zn=2:1:3$ 、 $In:Ga:Zn=3:1:2$ 、 $In:Ga:Zn=4:2:3$ 、 $In:Ga:Zn$

= 4 : 2 : 4. 1、In : Ga : Zn = 5 : 1 : 3、In : Ga : Zn = 5 : 1 : 6、In : Ga : Zn = 5 : 1 : 7、In : Ga : Zn = 5 : 1 : 8、In : Ga : Zn = 6 : 1 : 6、In : Ga : Zn = 10 : 1 : 3、In : Ga : Zn = 10 : 1 : 6、In : Ga : Zn = 10 : 1 : 7、In : Ga : Zn = 10 : 1 : 8、In : Ga : Zn = 5 : 2 : 5、In : Ga : Zn = 10 : 1 : 10、In : Ga : Zn = 20 : 1 : 10、In : Ga : Zn = 40 : 1 : 10、又はこれらの近傍の金属酸化物を用いることができる。

[0089]

OSトランジスタのチャネルが形成される半導体層にIn-M-Zn酸化物を用いる場合、金属元素の原子数に対するインジウムの原子数比が、元素Mの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、元素Mの原子数比よりも高い金属酸化物を用いることが、より好ましい。例えば、半導体層は、金属元素の原子数比が、In : M : Zn = 2 : 1 : 3、In : M : Zn = 3 : 1 : 2、In : M : Zn = 4 : 2 : 3、In : M : Zn = 4 : 2 : 4. 1、In : M : Zn = 5 : 1 : 3、In : M : Zn = 5 : 1 : 6、In : M : Zn = 5 : 1 : 7、In : M : Zn = 5 : 1 : 8、In : M : Zn = 6 : 1 : 6、In : M : Zn = 10 : 1 : 3、In : M : Zn = 10 : 1 : 6、In : M : Zn = 10 : 1 : 7、In : M : Zn = 10 : 1 : 8、In : M : Zn = 5 : 2 : 5、In : M : Zn = 10 : 1 : 10、In : M : Zn = 20 : 1 : 10、又はこれらの近傍の金属酸化物を用いることができる。

[0090]

なお、元素Mとして複数の金属元素を有する場合は、当該金属元素の原子数比の合計を、元素Mの原子数比とすることができる。例えば、元素Mとしてガリウムとアルミニウムを有するIn-Ga-Al-Zn酸化物の場合、ガリウムの原子数比とアルミニウムの原子数比の合計を元素Mの原子数比とすることができる。また、インジウム、元素M、及び亜鉛の原子数比が前述の範囲であることが好ましい。

[0091]

金属酸化物に含有される金属元素の原子数に対するインジウムの原子数の割合が、30原子%以上100原子%以下、好ましくは30原子%以上95原子%以下、より好ましくは35原子%以上95原子%以下、より好ましくは35原子%以上90原子%以下、より好ましくは40原子%以上90原子%以下、より好ましくは45原子%以上90原子%以下、より好ましくは50原子%以上80原子%以下、より好ましくは60原子%以上80原子%以下、より好ましくは70原子%以上80原子%以下である金属酸化物を用いることが好ましい。例えば、半導体層にIn-Ga-Zn酸化物を用いる場合、インジウム、元素M、及び亜鉛の原子数の合計に対する、インジウムの原子数の割合が前述の範囲であることが好ましい。

[0092]

本明細書等において、含有される金属元素の原子数に対するインジウムの原子数の割合を、インジウムの含有率と記す場合がある。他の金属元素においても同様である。

[0093]

金属酸化物のインジウムの含有率を高くすることにより、オン電流の大きいトランジスタとすることができる。当該トランジスタを用いることにより、高速動作が可能な回路を作製することができる。さらには回路の占有面積を縮小することが可能となる。例えば、当該トランジスタを大型の表示装置、又は高精細な表示装置に適用する際、配線数が増加した場合においても、各配線にお

る信号遅延を低減することができ、表示ムラを抑制することができる。また、回路の占有面積を縮小できるため、表示装置の額縁を狭くすることができる。

[0094]

金属酸化物の組成の分析は、例えば、エネルギー分散型X線分光法（EDX：Energy Dispersive X-ray spectroscopy）、X線光電子分光法（XPS：X-ray Photoelectron Spectroscopy）、誘導結合プラズマ質量分析法（ICP-MS：Inductively Coupled Plasma-Mass Spectrometry）、又は誘導結合高周波プラズマ発光分光法（ICP-AES：Inductively Coupled Plasma-Atomic Emission Spectrometry）を用いることができる。又は、これらの手法を複数組み合わせる分析を行ってもよい。なお、含有率が低い元素は、分析精度の影響により、実際の含有率と分析によって得られた含有率が異なる場合がある。例えば、元素Mの含有率が低い場合、分析によって得られた元素Mの含有率が、実際の含有率より低くなる場合がある。

[0095]

本明細書等において、近傍の組成とは、所望の原子数比の±30%の範囲を含む。例えば、原子数比がIn：M：Zn=4：2：3又はその近傍の組成と記載する場合、インジウムの原子数比を4としたとき、Mの原子数比が1以上3以下であり、亜鉛の原子数比が2以上4以下である場合を含む。また、原子数比がIn：M：Zn=5：1：6又はその近傍の組成と記載する場合、インジウムの原子数比を5としたときに、Mの原子数比が0.1より大きく2以下であり、亜鉛の原子数比が5以上7以下である場合を含む。また、原子数比がIn：M：Zn=1：1：1又はその近傍の組成と記載する場合、インジウムの原子数比を1としたときに、Mの原子数比が0.1より大きく2以下であり、亜鉛の原子数比が0.1より大きく2以下である場合を含む。

[0096]

金属酸化物の形成には、スパッタリング法、又は原子層堆積（ALD：Atomic Layer Deposition）法を好適に用いることができる。なお、金属酸化物をスパッタリング法で形成する場合、ターゲットの原子数比と、当該金属酸化物の原子数比が異なる場合がある。特に、亜鉛は、ターゲットの原子数比よりも金属酸化物の原子数比が小さくなる場合がある。具体的には、ターゲットに含まれる亜鉛の原子数比の40%以上90%以下程度となる場合がある。

[0097]

ここで、トランジスタの信頼性について、説明する。トランジスタの信頼性を評価する指標の1つとして、ゲートに電界を印加した状態で保持する、GBT（Gate Bias Temperature）ストレス試験がある。その中でも、ソース電位及びドレイン電位に対して、ゲートに正の電位（正バイアス）を与えた状態で、高温下で保持する試験をPBTS（Positive Bias Temperature Stress）試験、ゲートに負の電位（負バイアス）を与えた状態で、高温下で保持する試験をNBTS（Negative Bias Temperature Stress）試験と呼ぶ。また、光を照射した状態で行うPBTS試験及びNBTS試験をそれぞれ、PBTIS（Positive Bias Temperature Illumination Stress）試験、NBTTIS（Negative Bias Temperature Illumination Stress）試験と呼ぶ。

[0098]

n型のトランジスタにおいては、トランジスタをオン状態（電流を流す状態）とする際にゲートに正の電位が与えられるため、P B T S試験でのしきい値電圧の変動量が、トランジスタの信頼性の指標として着目すべき重要な項目の1つとなる。

[0099]

トランジスタのチャンネルが形成される半導体層に、ガリウムを含まない、又は、ガリウムの含有率の低い金属酸化物を用いることにより、正バイアス印加に対する信頼性が高いトランジスタとすることができる。つまり、P B T S試験でのしきい値電圧の変動量が小さいトランジスタとすることができる。また、ガリウムを含む金属酸化物を用いる場合は、インジウムの含有率よりも、ガリウムの含有率を低くすることが好ましい。これにより、信頼性の高いトランジスタを実現することができる。

[0100]

P B T S試験でのしきい値電圧の変動の1つの要因として、トランジスタのチャンネルが形成される半導体層とゲート絶縁層との界面、又は、界面近傍における欠陥準位が挙げられる。欠陥準位密度が大きいほど、P B T S試験での劣化が顕著になる。トランジスタのチャンネルが形成される半導体層の、ゲート絶縁層と接する領域におけるガリウムの含有率を低くすることにより、当該欠陥準位の生成を抑制することができる。

[0101]

ガリウムを含まない、又は、ガリウムの含有率の低い金属酸化物を、トランジスタのチャンネルが形成される半導体層に用いることにより、P B T S試験でのしきい値電圧の変動を抑制することができる理由としては、例えば、以下のようなことが考えられる。金属酸化物に含まれるガリウムは、他の金属元素（例えば、インジウム又は亜鉛）と比較して、酸素を誘引しやすい性質を有する。そのため、ガリウムを多く含む金属酸化物と、ゲート絶縁層との界面において、ガリウムがゲート絶縁層中の余剰酸素と結合することにより、キャリア（ここでは電子）トラップサイトを生じさせやすくなると推察される。そのため、ゲートに正の電位を与えた際に、トランジスタのチャンネルが形成される半導体層と、ゲート絶縁層との界面にキャリアがトラップされることにより、しきい値電圧が変動することが考えられる。

[0102]

より具体的には、トランジスタのチャンネルが形成される半導体層にIn-Ga-Zn酸化物を用いる場合、インジウムの原子数比がガリウムの原子数比よりも高い金属酸化物を用いることが好ましい。また、亜鉛の原子数比がガリウムの原子数比よりも高い金属酸化物を用いることが、より好ましい。言い換えると、金属元素の原子数比が、 $In > Ga$ 、かつ $Zn > Ga$ を満たす金属酸化物を、トランジスタのチャンネルが形成される半導体層に適用することが好ましい。

[0103]

例えば、OSトランジスタのチャンネルが形成される半導体層に、金属元素の原子数比が、 $In : Ga : Zn = 2 : 1 : 3$ 、 $In : Ga : Zn = 3 : 1 : 2$ 、 $In : Ga : Zn = 4 : 2 : 3$ 、 $In : Ga : Zn = 4 : 2 : 4$ 、 $In : Ga : Zn = 5 : 1 : 3$ 、 $In : Ga : Zn = 5 : 1 : 6$ 、 $In : Ga : Zn = 5 : 1 : 7$ 、 $In : Ga : Zn = 5 : 1 : 8$ 、 $In : Ga : Zn = 6 : 1 : 6$ 、 $In : Ga : Zn = 10 : 1 : 3$ 、 $In : Ga : Zn = 10 : 1 : 6$ 、 $In : Ga : Zn = 10 : 1 : 7$ 、 $In : Ga : Zn = 10 : 1 : 8$ 、 $In : Ga : Zn = 5 : 2 : 5$ 、 $In : Ga : Zn = 10 : 1 : 10$ 、 $In : Ga : Zn = 20 : 1 : 10$ 、 $In : Ga : Zn = 40 : 1 :$

10、又はこれらの近傍の金属酸化物を用いることができる。

[0104]

OSトランジスタのチャンネルが形成される半導体層は、含有される金属元素の原子数に対するガリウムの原子数の割合が、0原子%より高く50原子%以下、好ましくは0.1原子%以上40原子%以下、より好ましくは0.1原子%以上35原子%以下、より好ましくは0.1原子%以上30原子%以下、より好ましくは0.1原子%以上25原子%以下、より好ましくは0.1原子%以上20原子%以下、より好ましくは0.1原子%以上15原子%以下、より好ましくは0.1原子%以上10原子%以下である金属酸化物を用いることが好ましい。当該半導体層中のガリウムの含有率を低くすることにより、PBTS試験に対する耐性の高いトランジスタとすることができる。なお、金属酸化物にガリウムを含有させることにより、金属酸化物に酸素欠損(V_O)が生じにくくなるといった効果を奏する。

[0105]

OSトランジスタのチャンネルが形成される半導体層に、ガリウムを含まない金属酸化物を適用してもよい。例えば、In-Zn酸化物を当該半導体層に適用することができる。このとき、金属酸化物に含まれる金属元素の原子数に対するインジウムの原子数比を高くすることにより、トランジスタの電界効果移動度を高めることができる。一方、金属酸化物に含まれる金属元素の原子数に対する亜鉛の原子数比を高くすることにより、結晶性の高い金属酸化物となるため、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。また、当該半導体層には、酸化インジウムなどの、ガリウム及び亜鉛を含まない金属酸化物を適用してもよい。ガリウムを含まない金属酸化物を用いることにより、特に、PBTS試験におけるしきい値電圧の変動を極めて小さなものとすることができる。

[0106]

例えば、OSトランジスタのチャンネルが形成される半導体層に、インジウムと亜鉛を含む酸化物を用いることができる。このとき、金属元素の原子数比が、例えば $In:Zn=2:3$ 、 $In:Zn=4:1$ 、又はこれらの近傍である金属酸化物を用いることができる。

[0107]

なお、代表的にガリウムを挙げて説明したが、ガリウムに代えて元素Mを用いた場合にも適用することができる。OSトランジスタのチャンネルが形成される半導体層には、インジウムの原子数比が元素Mの原子数比よりも高い金属酸化物を適用することが好ましい。また、亜鉛の原子数比が元素Mの原子数比よりも高い金属酸化物を適用することが好ましい。

[0108]

OSトランジスタのチャンネルが形成される半導体層に、元素Mの含有率が低い金属酸化物を適用することにより、正バイアス印加に対する信頼性が高いトランジスタを実現することができる。当該トランジスタを、正バイアス印加に対する高い信頼性が求められるトランジスタに適用することにより、高い信頼性を有する半導体装置を実現することができる。

[0109]

続いて、光に対するトランジスタの信頼性について、説明する。

[0110]

トランジスタに光が入射することにより、トランジスタの電気特性が変動してしまう場合がある。特に、光が入射し得る領域に適用されるトランジスタは、光照射下での電気特性の変動が小さく、

光に対する信頼性が高いことが好ましい。光に対する信頼性は、例えば、NBTIS試験でのしきい値電圧の変動量により評価することができる。

[0111]

トランジスタのチャネルが形成される半導体層に用いる金属酸化物の元素Mの含有率を高くすることにより、光に対する信頼性の高いトランジスタを実現することができる。つまり、NBTIS試験でのしきい値電圧の変動量が小さいトランジスタを実現することができる。具体的には、元素Mの原子数比がインジウムの原子数比以上である金属酸化物は、バンドギャップがより大きくなり、トランジスタのNBTIS試験でのしきい値電圧の変動量を小さくすることができる。トランジスタのチャネルが形成される半導体層が有する金属酸化物のバンドギャップは、2.0 eV以上が好ましく、さらには2.5 eV以上が好ましく、さらには3.0 eV以上が好ましく、さらには3.2 eV以上が好ましく、さらには3.3 eV以上が好ましく、さらには3.4 eV以上が好ましく、さらには3.5 eV以上が好ましい。

[0112]

例えば、トランジスタのチャネルが形成される半導体層に、金属元素の原子数比が、 $I_n : M : Z_n = 1 : 1 : 1$ 、 $I_n : M : Z_n = 1 : 1 : 1.2$ 、 $I_n : M : Z_n = 1 : 3 : 2$ 、 $I_n : M : Z_n = 1 : 3 : 3$ 、 $I_n : M : Z_n = 1 : 3 : 4$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0113]

特に、トランジスタのチャネルが形成される半導体層として、含有される金属元素の原子数に対する元素Mの原子数の割合が、20原子%以上70原子%以下、好ましくは30原子%以上70原子%以下、より好ましくは30原子%以上60原子%以下、より好ましくは40原子%以上60原子%以下、より好ましくは50原子%以上60原子%以下である金属酸化物を好適に用いることができる。

[0114]

トランジスタのチャネルが形成される半導体層にIn-Ga-Zn酸化物を用いた場合、金属元素の原子数に対するインジウムの原子数比が、ガリウムの原子数比以下の金属酸化物を適用することができる。例えば、金属元素の原子数比が、 $I_n : Ga : Z_n = 1 : 1 : 1$ 、 $I_n : Ga : Z_n = 1 : 1 : 1.2$ 、 $I_n : Ga : Z_n = 1 : 3 : 2$ 、 $I_n : Ga : Z_n = 1 : 3 : 3$ 、 $I_n : Ga : Z_n = 1 : 3 : 4$ 、又はこれらの近傍の金属酸化物を用いることができる。

[0115]

トランジスタのチャネルが形成される半導体層として、特に、含有される金属元素の原子数に対するガリウムの原子数の割合が、20原子%以上60原子%以下、好ましくは30原子%以上60原子%以下、より好ましくは40原子%以上60原子%以下、より好ましくは50原子%以上60原子%以下である金属酸化物を好適に用いることができる。

[0116]

トランジスタのチャネルが形成される半導体層に元素Mの含有率が高い金属酸化物を適用することにより、光に対する信頼性が高いトランジスタを実現することができる。当該トランジスタを、光に対する高い信頼性が求められるトランジスタに適用することにより、高い信頼性を有する半導体装置を実現することができる。

[0117]

前述したように、トランジスタのチャネルが形成される半導体層に適用する金属酸化物の組成により、トランジスタの電気特性、及び信頼性が異なる。したがって、トランジスタに求められる電気特性、及び信頼性に応じて金属酸化物の組成を異ならせることにより、優れた電気特性と、高い信頼性と、を両立した表示装置を実現することができる。

[0118]

トランジスタのチャネルが形成される半導体層は、2以上の金属酸化物層を有する積層構造としてもよい。当該半導体層が有する2以上の金属酸化物層は、組成が互いに同じ、又は概略同じであってもよい。組成が同じ金属酸化物層の積層構造とすることで、例えば、同じスパッタリングターゲットを用いて形成することができるため、製造コストを削減することができる。

[0119]

トランジスタのチャネルが形成される半導体層が有する2以上の金属酸化物層は、組成が互いに異なってもよい。例えば、 $In:M:Zn=1:3:4$ [原子数比] 若しくはその近傍の組成の第1の金属酸化物層と、当該第1の金属酸化物層上に設けられる $In:M:Zn=1:1:1$ [原子数比] 若しくはその近傍の組成の第2の金属酸化物層と、の積層構造を好適に用いることができる。また、元素Mとして、ガリウム又はアルミニウムを用いることが特に好ましい。例えば、インジウム酸化物、インジウムガリウム酸化物、及びIGZOの中から選ばれるいずれか一と、IAZO、IAGZO、及びITZO（登録商標）の中から選ばれるいずれか一と、の積層構造などを用いてもよい。

[0120]

トランジスタのチャネルが形成される半導体層は、結晶性を有する金属酸化物層を用いることが好ましい。例えば、CAAC (C-Axis Aligned Crystal) 構造、多結晶構造、微結晶 (nc: nano-crystal) 構造等を有する金属酸化物層を用いることができる。結晶性を有する金属酸化物層を当該半導体層に用いることにより、半導体層中の欠陥準位密度を低減でき、信頼性の高い表示装置を実現することができる。

[0121]

トランジスタのチャネルが形成される半導体層に用いる金属酸化物層の結晶性が高いほど、当該半導体層中の欠陥準位密度を低減することができる。一方、結晶性の低い金属酸化物層を用いることで、大きな電流を流すことができるトランジスタを実現することができる。

[0122]

金属酸化物層をスパッタリング法により形成する場合、形成時の基板温度（ステージ温度）が高いほど、結晶性の高い金属酸化物層を形成することができる。また、形成時に用いる成膜ガス全体に対する酸素ガスの流量の割合（以下、酸素流量比ともいう。）が高いほど、結晶性の高い金属酸化物層を形成することができる。

[0123]

OSトランジスタのチャネルが形成される半導体層は、結晶性が異なる2以上の金属酸化物層の積層構造であってもよい。例えば、第1の金属酸化物層と、当該第1の金属酸化物層上に設けられる第2の金属酸化物層と、の積層構造とし、第2の金属酸化物層は、第1の金属酸化物層より結晶性が高い領域を有する構成とすることができる。又は、第2の金属酸化物層は、第1の金属酸化物層より結晶性が低い領域を有する構成とすることができる。当該半導体層が有する2以上の金属酸化物層は、組成が互いに同じ、又は概略同じであってもよい。組成が同じ金属酸化物層の積層構造

とすることで、例えば、同じスパッタリングターゲットを用いて形成することができるため、製造コストを削減することができる。例えば、同じスパッタリングターゲットを用いて、酸素流量比を異ならせることにより、結晶性が異なる2以上の金属酸化物層の積層構造を形成することができる。なお、当該半導体層が有する2以上の金属酸化物層は、組成が互いに異なってもよい。

[0124]

以下では、上記構成例の変形例について説明する。なお、上記と重複する部分については、これを参照し、説明を省略する場合がある。

[0125]

<変形例1>

図2A及び図2Bに示す半導体装置10Aは、トランジスタM1が、絶縁層110の下方に設けられている点が、図1A及び図1Bで示した半導体装置10とは異なる。

[0126]

図2Bに示すように、半導体装置10Aでは、トランジスタM2のソース電極又はドレイン電極の一方として機能する導電層112a上に、トランジスタM1のゲート絶縁層として機能する絶縁層107が設けられ、絶縁層107上に、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109が設けられている。半導体層109は、絶縁層107を介して、導電層112aの側面を覆う領域を有するように設けられている。また、断面視(図2B参照)にて、トランジスタM1のソース電極又はドレイン電極の一方として機能する導電層116aが、半導体層109の側端部の一方における側面及び上面、並びに、絶縁層107の上面に接して設けられ、トランジスタM1のソース電極又はドレイン電極の他方として機能する導電層116bが、半導体層109の側端部の一方と対向する側端部の他方における側面及び上面、並びに、絶縁層107の上面に接して設けられている。

[0127]

半導体装置10Aでは、導電層112aが、トランジスタM1のゲート電極として機能するとともに、トランジスタM2のソース電極又はドレイン電極の一方としても機能する。すなわち、半導体装置10Aでは、トランジスタM1のゲート電極と、トランジスタM2のソース電極又はドレイン電極の一方と、が電氣的に接続した構成となっている。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。

[0128]

また、半導体装置10Aでは、絶縁層110がトランジスタM1を覆うように設けられている。すなわち、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109が、絶縁層110と、トランジスタM1のゲート絶縁層として機能する絶縁層107と、に覆われた構成を有している。絶縁層107には、例えば、トランジスタM2のゲート絶縁層として機能する絶縁層106と同じ材料を用いることができる。上述したように、絶縁層106(絶縁層107)及び絶縁層110には、それぞれ、水素が低減され、酸素を含む絶縁性材料を用いることができる。したがって、半導体層109が、絶縁層110及び絶縁層107に覆われた構成を有していることにより、絶縁層110及び絶縁層107から、半導体層109へ、効率的に酸素を供給することができる。これにより、半導体層109中の酸素欠損(V_o)、及び、酸素欠損に水素が入ることで生成される V_oH を低減し、トランジスタM1の電気特性及び信頼性を向上させることができる。

[0129]

また、トランジスタM2のソース電極又はドレイン電極の他方として機能する導電層112bが、絶縁層110を介して、トランジスタM1の上方に位置する構成を有している。当該構成の場合、例えば、導電層112bを、トランジスタM1の第2のゲート電極として用いることもできる。これにより、トランジスタM1が1つのゲート電極（導電層112a）を有する場合よりも、トランジスタM1のしきい値電圧の制御をより確実に行うことができる。この場合、導電層112bは、トランジスタM2のソース電極又はドレイン電極の他方としての機能と、トランジスタM1の第2のゲート電極としての機能と、を兼ねることになる。

[0130]

<変形例2>

図3A及び図3Bに示す半導体装置10Bは、トランジスタM1のゲート電極の構成と、トランジスタM1のソース電極又はドレイン電極の一方の構成と、トランジスタM2のゲート電極の構成と、が図1A及び図1Bで示した半導体装置10とは異なる。

[0131]

図3Bに示すように、半導体装置10Bでは、トランジスタM2のゲート電極として機能する導電層104の一方の端部が、トランジスタM1の側に延伸し、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109の一方の側端部の側面及び上面と接する構成を有している。また、図1で示した半導体装置10とは異なり、トランジスタM2のソース電極又はドレイン電極の他方として機能する導電層と、トランジスタM1のゲート電極として機能する導電層と、がそれぞれ独立した構成を有している。

[0132]

半導体装置10Bでは、導電層112cが、トランジスタM1のゲート電極として機能する。また、導電層104が、トランジスタM1のソース電極又はドレイン電極の一方として機能するとともに、トランジスタM2のゲート電極としても機能する。すなわち、半導体装置10Bでは、トランジスタM1のソース電極又はドレイン電極の一方と、トランジスタM2のゲート電極と、が電気的に接続した構成となっている。半導体装置10BにおけるトランジスタM1が、半導体装置10AのトランジスタM2に相当し、半導体装置10BにおけるトランジスタM2が、半導体装置10AのトランジスタM1に相当しているともいえる。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。

[0133]

<変形例3>

図4A及び図4Bに示す半導体装置10Cは、トランジスタM1のゲート電極の構成と、トランジスタM1のソース電極又はドレイン電極の一方の構成と、トランジスタM2のソース電極又はドレイン電極の他方の構成と、トランジスタM1のゲート絶縁層の構成と、が図1A及び図1Bで示した半導体装置10とは異なる。

[0134]

図4Bに示すように、半導体装置10Cでは、トランジスタM1のソース電極又はドレイン電極の一方として機能する導電層112bが、トランジスタM2の側に延伸し、トランジスタM2のチャンネルが形成される半導体層として機能する半導体層108の下面に接している。また、トランジスタM1のゲート絶縁層として機能する絶縁層107が、トランジスタM2のゲート絶縁層として機能する絶縁層106とは別に設けられている。また、トランジスタM2のゲート絶縁層として機

能する絶縁層106が、トランジスタM1側に延伸し、導電層112bと、トランジスタM1のチャネルが形成される半導体層として機能する半導体層109と、トランジスタM1のソース電極又はドレイン電極の他方として機能する導電層112dと、をそれぞれ覆う構成を有している。

[0135]

半導体装置10Cでは、導電層103が、トランジスタM1のゲート電極として機能する。また、導電層112bが、トランジスタM1のソース電極又はドレイン電極の一方として機能するとともに、トランジスタM2のソース電極又はドレイン電極の他方としても機能する。すなわち、半導体装置10Cでは、トランジスタM1のソース電極又はドレイン電極の一方と、トランジスタM2のソース電極又はドレイン電極の他方と、が電氣的に接続した構成となっている。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。

[0136]

また、半導体装置10Cでは、トランジスタM1のチャネルが形成される半導体層として機能する半導体層109が、トランジスタM2のゲート絶縁層として機能する絶縁層106と、トランジスタM1のゲート絶縁層として機能する絶縁層107と、に覆われた構成を有している。そのため、絶縁層106及び絶縁層107に、それぞれ、水素が低減され、酸素を含む絶縁性材料を用いることにより、絶縁層106及び絶縁層107から、半導体層109へ、効率的に酸素を供給することができる。これにより、半導体層109中の酸素欠損(V_O)、及び、酸素欠損に水素が入ることによって生成されるV_OHを低減し、トランジスタM1の電気特性及び信頼性を向上させることができる。

[0137]

<変形例4>

図5A及び図5Bに示す半導体装置10Dは、トランジスタM1が、絶縁層110の下方に設けられている点が、図1で示した半導体装置10とは異なる。また、トランジスタM1のゲート電極の構成と、トランジスタM1のソース電極又はドレイン電極の一方の構成と、トランジスタM2のソース電極又はドレイン電極の他方の構成と、が図1A及び図1Bで示した半導体装置10とは異なる。

[0138]

図5Bに示すように、半導体装置10Dでは、基板102上に、トランジスタM1のゲート電極として機能する導電層103が設けられ、導電層103及び基板102を覆うように、トランジスタM1のゲート絶縁層として機能する絶縁層107が設けられている。絶縁層107上には、導電層103を覆うように、トランジスタM1のチャネルが形成される半導体層として機能する半導体層109が設けられている。また、断面視(図5B参照)にて、トランジスタM1のソース電極又はドレイン電極の一方として機能する導電層112aが、半導体層109の側端部の一方における側面及び上面、絶縁層107の上面、及び、トランジスタM2のチャネルが形成される半導体層として機能する半導体層108の下面、にそれぞれ接して設けられ、トランジスタM1のソース電極又はドレイン電極の他方として機能する導電層112eが、半導体層109の側端部の一方と対向する側端部の他方における側面及び上面、並びに、絶縁層107の上面に接して設けられている。

[0139]

半導体装置10Dでは、導電層112aが、トランジスタM1のソース電極又はドレイン電極の一方として機能するとともに、トランジスタM2のソース電極又はドレイン電極の一方としても機能する。すなわち、半導体装置10Dでは、トランジスタM1のソース電極又はドレイン電極の一

方と、トランジスタM2のソース電極又はドレイン電極の一方と、が電氣的に接続した構成となっている。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。

[0140]

また、半導体装置10Dでは、絶縁層110がトランジスタM1を覆うように設けられている。すなわち、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109が、絶縁層110と、トランジスタM1のゲート絶縁層として機能する絶縁層107と、に覆われた構成を有している。絶縁層107には、例えば、トランジスタM2のゲート絶縁層として機能する絶縁層106と同じ材料を用いることができる。上述したように、絶縁層106（絶縁層107）及び絶縁層110には、それぞれ、水素が低減され、酸素を含む絶縁性材料を用いることができる。したがって、半導体層109が、絶縁層110及び絶縁層107に覆われた構成を有していることにより、絶縁層110及び絶縁層107から、半導体層109へ、効率的に酸素を供給することができる。これにより、半導体層109中の酸素欠損（ V_o ）、及び、酸素欠損に水素が入ることで生成される V_oH を低減し、トランジスタM1の電気特性及び信頼性を向上させることができる。

[0141]

また、トランジスタM2のソース電極又はドレイン電極の他方として機能する導電層112bが、絶縁層110を介して、トランジスタM1の上方に位置する構成を有している。当該構成の場合、例えば、導電層112bを、トランジスタM1の第2のゲート電極として用いることもできる。これにより、トランジスタM1が1つのゲート電極（導電層103）を有する場合よりも、トランジスタM1のしきい値電圧の制御をより確実に行うことができる。この場合、導電層112bは、トランジスタM2のソース電極又はドレイン電極の他方としての機能と、トランジスタM1の第2のゲート電極としての機能と、を兼ねることになる。

[0142]

<変形例5>

図6A及び図6Bに示す半導体装置10Eは、トランジスタM1のゲート電極の構成と、トランジスタM1のゲート絶縁層の構成と、トランジスタM1のソース電極又はドレイン電極の一方の構成と、トランジスタM2のソース電極又はドレイン電極の一方の構成と、トランジスタM2のソース電極又はドレイン電極の他方の構成と、が図1A及び図1Bで示した半導体装置10とは異なる。

[0143]

図6Bに示すように、半導体装置10Eでは、基板102上に、トランジスタM2のソース電極又はドレイン電極の一方として機能する導電層112aと、トランジスタM1のゲート電極として機能する導電層112gと、がそれぞれ独立して設けられている。導電層112a及び導電層112g上には、トランジスタM1のゲート絶縁層として機能する絶縁層110が設けられ、絶縁層110上には、導電層112gと重なる領域を有するように、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109が設けられている。また、断面視（図6B参照）にて、トランジスタM1のソース電極又はドレイン電極の一方として機能する導電層112bが、半導体層109の側端部の一方における側面及び上面、絶縁層110の上面、及び、トランジスタM2のチャンネルが形成される半導体層として機能する半導体層108の下面、にそれぞれ接して設けられ、トランジスタM1のソース電極又はドレイン電極の他方として機能する導電層112dが、半導体層109の側端部の一方と対向する側端部の他方における側面及び上面、並びに、絶縁層110の上面に接して設けられている。また、トランジスタM2のゲート絶縁層として機能する絶縁層10

6が、トランジスタM1側に延伸し、導電層112bと、半導体層109と、導電層112dと、をそれぞれ覆う構成を有している。

[0144]

半導体装置10Eでは、導電層112bが、トランジスタM1のソース電極又はドレイン電極の一方として機能するとともに、トランジスタM2のソース電極又はドレイン電極の他方としても機能する。すなわち、半導体装置10Eでは、トランジスタM1のソース電極又はドレイン電極の一方と、トランジスタM2のソース電極又はドレイン電極の他方と、が電氣的に接続した構成となっている。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。また、半導体装置10Eでは、絶縁層110が、層間膜としての機能と、トランジスタM1のゲート絶縁層としての機能と、を兼ね備える。前述したように、層間膜として機能する絶縁層110は、その膜厚によって、トランジスタM2のチャンネル長を決定する層でもある。したがって、半導体装置10Eの作製工程において、絶縁層110の膜厚を調整することによって、トランジスタM1のゲート絶縁層の膜厚と、トランジスタM2のチャンネル長と、の双方を同時に制御することが可能となり、全体の工程数を削減することができる。

[0145]

また、半導体装置10Eでは、前述したように、絶縁層106がトランジスタM1を覆うように設けられている。さらに、半導体層109の下面が、絶縁層110の上面と接する構成を有している。すなわち、トランジスタM1のチャンネルが形成される半導体層として機能する半導体層109が、絶縁層106と、絶縁層110と、に覆われた構成を有している。上述したように、絶縁層106及び絶縁層110には、それぞれ、水素が低減され、酸素を含む絶縁性材料を用いることができる。したがって、半導体層109が、絶縁層106及び絶縁層110に覆われた構成を有することにより、絶縁層106及び絶縁層110から、半導体層109へ、効率的に酸素を供給することができる。これにより、半導体層109中の酸素欠損(V_o)、及び、酸素欠損に水素が入ることによって生成されるV_oHを低減し、トランジスタM1の電気特性及び信頼性を向上させることができる。

[0146]

<変形例6>

図7Aに示す半導体装置10Fは、トランジスタM2のソース電極又はドレイン電極の他方(導電層112b)が、トランジスタM2のチャンネルが形成される半導体層(半導体層108)の上面と接している点、及び、当該半導体層の下面と、絶縁層110の上面と、が接している点が、図1A及び図1Bで示した半導体装置10と異なる。その他の構成については、半導体装置10と同様である。当該構成とすることで、半導体装置10で得られる効果と同様の効果を得ることができる。

[0147]

<変形例7>

図7Bに示す半導体装置10Gは、トランジスタM2のソース電極又はドレイン電極の他方(導電層112b)が、トランジスタM2のチャンネルが形成される半導体層(半導体層108)の上面と接している点、及び、当該半導体層の下面と、絶縁層110の上面と、が接している点が、図2A及び図2Bで示した半導体装置10Aと異なる。その他の構成については、半導体装置10Aと同様である。当該構成とすることで、半導体装置10Aで得られる効果と同様の効果を得ることができる。

[0148]

<変形例8>

図7Cに示す半導体装置10Hは、トランジスタM2のソース電極又はドレイン電極の他方（導電層112b）が、トランジスタM2のチャンネルが形成される半導体層（半導体層108）の上面と接している点、及び、当該半導体層の下面と、絶縁層110の上面と、が接している点が、図3A及び図3Bで示した半導体装置10Bと異なる。その他の構成については、半導体装置10Bと同様である。当該構成とすることで、半導体装置10Bで得られる効果と同様の効果を得ることができる。

[0149]

<変形例9>

図8Aに示す半導体装置10Iは、トランジスタM2のソース電極又はドレイン電極の他方（導電層112b）が、トランジスタM2のチャンネルが形成される半導体層（半導体層108）の上面と接している点、及び、当該半導体層の下面と、トランジスタM1のゲート絶縁層（絶縁層107）の上面と、が接している点が、図4A及び図4Bで示した半導体装置10Cと異なる。その他の構成については、半導体装置10Cと同様である。当該構成とすることで、半導体装置10Cで得られる効果と同様の効果を得ることができる。

[0150]

<変形例10>

図8Bに示す半導体装置10Jは、トランジスタM2のソース電極又はドレイン電極の他方（導電層112b）が、トランジスタM2のチャンネルが形成される半導体層（半導体層108）の上面と接している点、及び、当該半導体層の下面と、絶縁層110の上面と、が接している点が、図5A及び図5Bで示した半導体装置10Dと異なる。その他の構成については、半導体装置10Dと同様である。当該構成とすることで、半導体装置10Dで得られる効果と同様の効果を得ることができる。

[0151]

<変形例11>

図8Cに示す半導体装置10Kは、トランジスタM2のソース電極又はドレイン電極の他方（導電層112b）が、トランジスタM2のチャンネルが形成される半導体層（半導体層108）の上面と接している点、及び、当該半導体層の下面と、絶縁層110の上面と、が接している点が、図6A及び図6Bで示した半導体装置10Eと異なる。その他の構成については、半導体装置10Eと同様である。当該構成とすることで、半導体装置10Eで得られる効果と同様の効果を得ることができる。

[0152]

<作製方法例>

次に、半導体装置10の作製方法の一例を説明する。まず、各層の構成材料、及び各層の形成方法について説明する。

[0153]

[各層の形成方法]

絶縁層、半導体層、電極又は配線を形成するための導電層などは、スパッタリング法、CVD法、真空蒸着法、パルスレーザー堆積（PLD：Pulsed Laser Deposition）

法、ALD法などを用いて形成することができる。CVD法としては、プラズマ化学気相堆積（PECVD：Plasma Enhanced CVD）法又は熱CVD法でもよい。熱CVD法の例として、有機金属化学気相堆積（MOCVD：Metal Organic CVD）法を用いてもよい。

[0154]

また、半導体装置を構成する絶縁層、半導体層、及び導電層などは、スピコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成してもよい。

[0155]

PECVD法は、比較的低温で高品質の膜が得られる。MOCVD法、ALD法、又は熱CVD法などの、成膜時にプラズマを用いない成膜方法を用いると、被形成面にダメージが生じにくい。例えば、半導体装置に含まれる配線、電極、素子（トランジスタ、容量素子など）などは、プラズマから電荷を受け取ることによってチャージアップする可能性がある。このとき、蓄積した電荷によって、半導体装置に含まれる配線、電極、素子などが破壊される可能性がある。一方、プラズマを用いない成膜方法の場合、こういったプラズマダメージが生じないため、半導体装置の歩留まりを高くすることができる。また、成膜中のプラズマダメージが生じないため、欠陥の少ない膜が得られる。

[0156]

CVD法及びALD法は、ターゲットなどから放出される粒子が堆積する成膜方法とは異なり、被処理物の表面における反応により膜が形成される成膜方法である。したがって、被処理物の形状の影響を受けにくく、良好な段差被覆性を有する成膜方法である。特に、ALD法は、優れた段差被覆性と、優れた厚さの均一性を有するため、アスペクト比の高い開口部の表面を被覆する場合などに好適である。ただし、ALD法は、比較的成膜速度が遅いため、成膜速度の速いCVD法などの他の成膜方法と組み合わせて用いることが好ましい場合もある。

[0157]

CVD法及びALD法は、原料ガスの流量比によって、得られる膜の組成を制御することができる。例えば、CVD法及びALD法では、原料ガスの流量比によって、任意の組成の膜を成膜することができる。また、例えば、CVD法及びALD法では、成膜しながら原料ガスの流量比を変化させることによって、組成が連続的に変化した膜を成膜することができる。原料ガスの流量比を変化させながら成膜する場合、複数の成膜室を用いて成膜する場合と比べて、搬送及び圧力調整にかかる時間が不要になる分、成膜工程全体にかかる時間を短くすることができる。したがって、半導体装置の生産性を高めることができる場合がある。

[0158]

半導体装置を構成する層（薄膜）を加工する際には、フォトリソグラフィ法等を用いることができる。又は、遮蔽マスクを用いた成膜方法により、島状の層を形成してもよい。又は、ナノインプリント法、サンドブラスト法、リフトオフ法などにより層を加工してもよい。フォトリソグラフィ法としては、加工したい層（薄膜）上にレジストマスクを形成して、レジストマスクをマスクとして用いて、当該層（薄膜）の一部を選択的に除去し、その後レジストマスクを除去する方法と、感光性を有する層を成膜した後に、露光、現像を行って、当該層を所望の形状に加工する方法と、がある。

[0159]

フォトリソグラフィ法において光を用いる場合、露光に用いる光は、例えば、i線（波長365nm）、g線（波長436nm）、h線（波長405nm）、又はこれらを混合させた光を用いることができる。その他、紫外光、KrFレーザー光、又はArFレーザー光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外（EUV：Extreme Ultra-Violet）光又はX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線又は電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0160]

層（薄膜）の除去（エッチング）には、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。また、これらのエッチング方法を組み合わせて用いてもよい。

[0161]

以下では、半導体装置10の作製方法の一例について説明する。

[0162]

まず、基板102上に導電層112aを形成し、導電層112a上に絶縁層110を形成する（図9A参照）。

[0163]

基板102として、例えば、絶縁表面を有する絶縁体基板を用いる。絶縁体基板として、例えば、ガラス基板、石英基板、サファイア基板、安定化ジルコニア基板（イットリア安定化ジルコニア基板等）、樹脂基板等がある。

[0164]

また、必要に応じて、基板102として、半導体基板又は導電体基板を用いてもよい。半導体基板として、例えば、シリコン、ゲルマニウム等の半導体基板、又は炭化シリコン、シリコンゲルマニウム、ヒ化ガリウム、リン化インジウム、酸化亜鉛、酸化ガリウムからなる化合物半導体基板等がある。さらには、前述の半導体基板内部に絶縁体領域を有する半導体基板、例えば、SOI（Silicon On Insulator）基板等がある。導電体基板として、黒鉛基板、金属基板、合金基板、導電性樹脂基板等がある。又は、金属の窒化物を有する基板、金属の酸化物を有する基板等がある。さらには、絶縁体基板に導電体又は半導体が設けられた基板、半導体基板に導電体又は絶縁体が設けられた基板、導電体基板に半導体又は絶縁体が設けられた基板等がある。又は、これらの基板に素子が設けられたものを用いてもよい。基板に設けられる素子として、容量素子、抵抗素子、スイッチ素子、発光素子、記憶素子等がある。

[0165]

導電層112aとなる導電膜は、例えば、上述した材料を用いて、スパッタリング法により形成することができる。さらに、当該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成（図示しない。）した後、当該導電膜を加工することにより、後のトランジスタM2のソース電極又はドレイン電極の一方となる導電層112aを形成する。当該導電膜の加工には、ウェットエッチング法及びドライエッチング法の一方又は双方を用いればよい。

[0166]

なお、トランジスタM2のソース電極又はドレイン電極の一方としての機能を有する導電層112aに、配線としての機能も持たせる場合、当該配線は電気抵抗が低い材料で形成されていること

が好ましい。したがって、導電層 112a を、電気抵抗の低い材料で形成することが好ましい。又は、導電層 112a よりも電気抵抗の低い材料で形成した導電層を、導電層 112a の上又は下に積層して設けることが好ましい。

[0167]

例えば、導電層 112a に導電性酸化物材料を用い、導電層 112a と積層する導電層には、上述した導電層 104 等に用いることのできる金属、合金、又はこれらの窒化物を用いることが好ましい。導電層 112a よりも電気抵抗の低い導電層を導電層 112a に接して設けることにより、導電層 112a を配線として用いる場合に、その配線抵抗を低減することが可能となる。

[0168]

絶縁層 110 は、例えば、上述した材料を用いて、PECVD 法により形成することができる。絶縁層 110 は、2 層以上の積層構造であってもよい。この場合、それぞれの層の表面を、大気に曝すことなく、真空中で連続して形成することが好ましい。これにより、それぞれの層の表面に、大気由来の不純物が付着するのを抑制することができる。当該不純物としては、例えば、水、及び有機物が挙げられる。

[0169]

絶縁層 110 の形成時の基板温度は、180°C 以上 450°C 以下が好ましく、さらには 200°C 以上 450°C 以下が好ましく、さらには 250°C 以上 450°C 以下が好ましく、さらには 300°C 以上 450°C 以下が好ましく、さらには 300°C 以上 400°C 以下が好ましく、さらには 350°C 以上 400°C 以下が好ましい。絶縁層 110 の形成時の基板温度を前述の範囲とすることで、自身からの不純物（例えば、水及び水素）の放出を少なくすることができ、不純物が、後に形成する半導体層 108 及び半導体層 109 に拡散するのを抑制することができる。これにより、良好な電気特性を示し、かつ信頼性の高い半導体装置を実現することができる。

[0170]

なお、絶縁層 110 は、半導体層 108 及び半導体層 109 より先に形成されるため、絶縁層 110 の形成時に加わる熱によって、半導体層 108 及び半導体層 109 から酸素が脱離することを懸念する必要はない。

[0171]

絶縁層 110 を形成した後に、加熱処理を行ってもよい。当該加熱処理を行うことで、絶縁層 110 の表面及び膜中から、水及び水素を脱離させることができる。

[0172]

加熱処理の温度は、150°C 以上基板の歪み点未満が好ましく、さらには 200°C 以上 450°C 以下が好ましく、さらには 250°C 以上 450°C 以下が好ましく、さらには 300°C 以上 450°C 以下が好ましく、さらには 300°C 以上 400°C 以下が好ましく、さらには 350°C 以上 400°C 以下が好ましい。加熱処理は、希ガス、窒素又は酸素の一以上を含む雰囲気で行うことができる。窒素を含む雰囲気、又は酸素を含む雰囲気として、乾燥空気 (CDA: Clean Dry Air) を用いてもよい。なお、当該雰囲気に水素、水などの含有量が極力少ないことが好ましい。当該雰囲気として、露点が -60°C 以下、好ましくは -100°C 以下の高純度ガスを用いることが好ましい。水素、水などの含有量が極力少ない雰囲気を用いることで、絶縁層 110 に水素、水などが取り込まれることを可能な限り防ぐことができる。加熱処理には、オーブン、急速加熱 (RTA: Rapid Thermal Annealing) 装置等を用いることができる。RTA 装

置を用いることで、加熱処理時間を短縮することができる。

[0173]

次に、絶縁層110に対して、酸素160を供給する処理を行う（図9B参照）。酸素160としては、酸素ラジカル、酸素原子、酸素原子イオン、酸素分子イオン等が挙げられる。酸素160の供給方法としては、例えば、イオン注入法、イオンドーピング法、プラズマイマージョンイオン注入法、又はプラズマ処理を用いることができる。

[0174]

プラズマ処理としては、酸素ガスを高周波電力によってプラズマ化させる装置（プラズマエッチング装置又はプラズマアッシング装置ともいう。）を好適に用いることができる。例えば、酸素を含む雰囲気におけるプラズマ処理を行ってもよい。又は、一酸化二窒素（ N_2O ）などの酸化性気体を含む雰囲気におけるプラズマ処理により、絶縁層110に酸素を供給してもよい。一酸化二窒素ガスを含むプラズマ処理を行うと、絶縁層110の表面の有機物を好適に除去しつつ、酸素を供給することができる。

[0175]

次に、絶縁層110上に、後に導電層112bとなる導電膜112fを形成する（図9C参照）。導電膜112fは、例えば、上述した材料を用いて、スパッタリング法により形成することができる。

[0176]

次に、後にトランジスタM2を形成する位置と重ならない導電膜112f上に、フォトリソグラフィ工程によりレジストマスクを形成（図示しない。）した後、導電膜112f及び絶縁層110をそれぞれ加工することにより、導電層112aに達する開口141を形成する（図10A参照）。開口141の形成には、ウェットエッチング法及びドライエッチング法的一方又は双方を用いることができる。開口141の形成には、例えば、ドライエッチング法を好適に用いることができる。

[0177]

次に、開口141の内壁（導電層112aの上面の一部、絶縁層110の側面、及び、導電膜112fの側面）、及び、導電膜112fの上面を覆うように、後に半導体層108となる金属酸化物膜108fを形成する（図10B参照）。金属酸化物膜108fは、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

[0178]

金属酸化物膜108fは、可能な限り欠陥の少ない緻密な膜とすることが好ましい。また、金属酸化物膜108fは、可能な限り水素元素を含む不純物が低減され、高純度な膜であることが好ましい。特に、金属酸化物膜108fとして、結晶性を有する金属酸化物膜を用いることが好ましい。

[0179]

金属酸化物膜108fを形成する際に、酸素ガスをを用いることが好ましい。金属酸化物膜108fの形成時に酸素ガスをを用いることで、開口141の内壁から、絶縁層110中に好適に酸素を供給することができる。

[0180]

絶縁層110に酸素を供給することにより、後の工程で半導体層108に酸素が供給され、半導体層108中の酸素欠損（ V_o ）、及び、酸素欠損に水素が入ることで生成される V_oH を低減することができる。

[0181]

金属酸化物膜108fを成膜する際に、酸素ガスと、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）とを混合させてもよい。金属酸化物膜108fを成膜する際の成膜ガス全体に占める酸素ガスの割合（酸素流量比）が高いほど、金属酸化物膜108fの結晶性を高めることができる場合がある。これにより、信頼性の高いトランジスタM2を実現することができる場合がある。一方、酸素流量比が低いほど、金属酸化物膜108fの結晶性が低くなる場合がある。これにより、オン電流の高いトランジスタM2を実現することができる場合がある。

[0182]

金属酸化物膜108fを形成する際の基板温度が高いほど、結晶性が高く、緻密な金属酸化物膜とすることができる場合がある。一方、基板温度が低いほど、結晶性が低く、電気伝導性の高い金属酸化物膜108fとすることができる場合がある。

[0183]

金属酸化物膜108fの形成時の基板温度は、室温以上250℃以下、好ましくは室温以上200℃以下、より好ましくは室温以上140℃以下とすればよい。例えば、基板温度を、室温以上140℃以下とすると、生産性が高くなり好ましい。

[0184]

半導体層108を積層構造とする場合には、先に形成する金属酸化物膜を成膜した後に、その表面を大気に曝すことなく、連続して、次の金属酸化物膜を成膜することが好ましい。

[0185]

金属酸化物膜108fの形成後に、加熱処理を行ってもよい。当該加熱処理を行うことで、金属酸化物膜108fの表面及び膜中から、水及び水素を脱離させることができる。また、当該加熱処理により、絶縁層110から金属酸化物膜108fに酸素を供給することができる。さらに、当該加熱処理により、金属酸化物膜108fの膜質が向上する（例えば、欠陥の低減、結晶性の向上など）場合がある。なお、加熱処理の条件については、前述の絶縁層110の形成後に用いることのできる加熱処理の条件を適用することができる。

[0186]

なお、当該加熱処理は、不要であれば、行わなくてもよい。また、ここでは加熱処理は行わず、後の工程で行われる加熱処理と兼ねてもよい。また、後の工程での高温下の処理（例えば、成膜工程など）などで、当該加熱処理と兼ねることができる場合もある。

[0187]

次に、開口141の内壁と重なる領域を有するように金属酸化物膜108fを島状に加工し、半導体層108を形成する（図10C参照）。

[0188]

半導体層108の形成には、ウェットエッチング法及びドライエッチング法的一方又は双方を用いることができる。半導体層108の形成には、例えば、ウェットエッチング法を好適に用いることができる。

[0189]

次に、後にトランジスタM1のゲート電極となる位置と重なる導電膜112f上に、フォトリソグラフィ工程によりレジストマスクを形成（図示しない。）した後、当該導電膜を加工することにより、導電層112bを形成する（図11A参照）。導電層112bの形成には、ウェットエッチ

ング法及びドライエッチング法的一方又は双方を用いることができる。導電層112bの形成には、例えば、ウェットエッチング法を好適に用いることができる。

[0190]

次に、半導体層108、導電層112b、及び絶縁層110上に、後にトランジスタM1及びトランジスタM2のゲート絶縁層となる絶縁層106を形成する(図11B参照)。絶縁層106は、例えば、上述した材料を用いて、PECVD法により形成することができる。

[0191]

半導体層108、及び、後に形成する半導体層109に、それぞれ酸化半導体を用いる場合、絶縁層106には、水素が低減され、酸素を含む絶縁性材料を用いることが好ましい。これにより、絶縁層106と接する領域を有する半導体層108及び半導体層109が、それぞれn型化しにくくなる。また、絶縁層106から、半導体層108及び半導体層109に、それぞれ効率的に酸素を供給することができるため、半導体層108及び半導体層109の酸素欠損(V_o)を低減させることができる。半導体層108は、後にトランジスタM2のチャンネルが形成される半導体層として機能する層であり、半導体層109は、後にトランジスタM1のチャンネルが形成される半導体層として機能する層である。したがって、絶縁層106に上述したような材料を用いることで、良好な電気特性を示し、かつ信頼性の高いトランジスタM2及びトランジスタM1を、それぞれ実現することができる。

[0192]

トランジスタM1及びトランジスタM2のゲート絶縁層として機能する絶縁層106の形成時の温度を高くすることにより、欠陥の少ない絶縁層とすることができる。しかしながら、絶縁層106の形成時の温度が高いと、半導体層108から酸素が脱離し、半導体層108中の酸素欠損(V_o)、及び、酸素欠損に水素が入ることで生成される V_oH が増加してしまう場合がある。絶縁層106の形成時の基板温度は、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましい。絶縁層106の形成時の基板温度を前述の範囲とすることで、絶縁層106の欠陥を少なくするとともに、半導体層108から酸素が脱離することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタM2を実現することができる。

[0193]

絶縁層106を形成する前に、半導体層108の表面に対してプラズマ処理を行ってもよい。当該プラズマ処理により、半導体層108の表面に吸着する水などの不純物を低減することができる。そのため、半導体層108と絶縁層106との界面における不純物を低減することができ、信頼性の高いトランジスタM2を実現することができる。特に、半導体層108の形成から絶縁層106の形成までの間に、半導体層108の表面が大気に曝される場合には好適である。プラズマ処理は、例えば、酸素、オゾン、窒素、一酸化二窒素、アルゴンなどの雰囲気で行うことができる。また、プラズマ処理と、絶縁層106の成膜とは、大気に曝すことなく連続して行われることが好ましい。

[0194]

次に、絶縁層106上に、後に半導体層109となる金属酸化膜109fを形成する(図11C参照)。金属酸化膜109fは、金属酸化ターゲットを用いたスパッタリング法により形成することが好ましい。

[0195]

なお、金属酸化物膜109fの形成条件、及び、金属酸化物膜109fの形成後に行う加熱処理の条件については、上述した金属酸化物膜108fの形成条件、及び、金属酸化物膜108fの形成後に行う加熱処理の条件を参照することができる。

[0196]

次に、金属酸化物膜109fを島状に加工し、導電層112bと重なる領域を有するように、半導体層109を形成する（図12A参照）。

[0197]

半導体層109の形成には、ウェットエッチング法及びドライエッチング法的一方又は双方を用いることができる。半導体層109の形成には、例えば、ウェットエッチング法を好適に用いることができる。このとき、半導体層109と重ならない領域の絶縁層106の一部がエッチングされ、膜厚が薄くなる場合がある。なお、金属酸化物膜109fのエッチングにおいて、絶縁層106に選択比の高い材料を用いることで、絶縁層106の膜厚が薄くなることを抑制することができる。

[0198]

次に、半導体層109及び絶縁層106上に、後に導電層104、導電層116a、及び導電層116bとなる導電膜116fを形成する（図12B参照）。導電膜116fは、例えば、上述した材料を用いて、スパッタリング法により形成することができる。

[0199]

次に、導電膜116f上に、フォトリソグラフィ工程によりレジストマスクを形成する（図示しない。）。なお、当該レジストマスクは、少なくとも、開口141と重なる領域と、断面視にて半導体層109の側端部の一方を覆う領域と、断面視にて半導体層109の側端部の一方と対向する側端部の他方を覆う領域の、それぞれに設ける。その後、当該レジストマスク越しに導電膜116fを加工することにより、開口141と重なる領域を有する導電層104と、断面視にて半導体層109の側端部の一方を覆う導電層116aと、断面視にて半導体層109の側端部の一方と対向する側端部の他方を覆う導電層116bと、をそれぞれ形成する（図12C参照）。導電層104は、トランジスタM2のゲート電極となる導電層である。導電層116aは、トランジスタM1のソース電極又はドレイン電極の一方となる導電層である。導電層116bは、トランジスタM1のソース電極又はドレイン電極の他方となる導電層である。導電層104、導電層116a、及び導電層116bの形成には、ウェットエッチング法及びドライエッチング法的一方又は双方を用いることができる。導電層104、導電層116a、及び導電層116bの形成には、例えば、ウェットエッチング法を好適に用いることができる。

[0200]

なお、導電層104、導電層116a、及び導電層116bの形成の際に、導電層104、導電層116a、導電層116b、及び半導体層109と重なる領域の絶縁層106の膜厚より、導電層104、導電層116a、導電層116b、及び半導体層109と重ならない領域の絶縁層106の膜厚が薄くなる場合がある。また、導電層116a及び導電層116bと重なる領域の半導体層109の膜厚より、導電層116a及び導電層116bと重ならない領域の半導体層109の膜厚が薄くなる場合がある。

[0201]

導電層104、導電層116a、及び導電層116bを形成した後に、洗浄処理を行ってもよい。

当該洗浄処理として、洗浄液などを用いたウェット洗浄、又はプラズマを用いたプラズマ処理による洗浄を用いることができる。前述の洗浄を適宜組み合わせてもよい。当該洗浄処理を行うことで、導電層104、導電層116a、及び導電層116bの形成の際に絶縁層106及び半導体層109の表面に付着した不純物（例えば、金属、及び有機物）を除去することができる。

[0202]

ウェット洗浄には、例えば、リン酸、シュウ酸、及び塩酸のいずれか一以上を含む洗浄液を用いることができる。ウェット洗浄には、リン酸を含む洗浄液を好適に用いることができる。洗浄液の濃度は、絶縁層106及び半導体層109に対するエッチング速度を考慮して決定することが好ましい。

[0203]

プラズマ処理には、例えば、酸素、オゾン、窒素、一酸化二窒素（ N_2O ）、及びアルゴンの一以上を含むガスを用いることができる。プラズマ処理には、酸素を含むガスを用いることが好ましい。特に、一酸化二窒素（ N_2O ）を含むガスを用いることにより、絶縁層106及び半導体層109の表面の有機物を好適に除去することができる。プラズマ処理には、例えば、PECVD装置、又はエッチング装置を用いることができる。

[0204]

以上により、トランジスタM1と、トランジスタM2が、それぞれ形成される。

[0205]

以上により、トランジスタM1及びトランジスタM2を有する、本発明の一態様である半導体装置10（図1A及び図1B）を作製することができる。

[0206]

上述したように、本発明の一態様の半導体装置は、例えば、表示装置の画素回路に適用することができる。以下では、本発明の一態様の半導体装置を適用することができる、画素回路の構成例について説明する。

[0207]

<画素回路の構成例>

図13A乃至図13D、及び、図14A乃至図14Dに、本発明の一態様の半導体装置を適用することができる表示装置の画素230の構成例を示す。画素230は、画素回路51（画素回路51A、画素回路51B、画素回路51C、又は画素回路51D）及び発光デバイス61を有する。

[0208]

本実施の形態などで説明する「発光デバイス」とは、有機EL素子（OLED（Organic LED）ともいう。）などの自発光型の表示デバイス（表示素子ともいう。）をいう。なお、画素回路に電氣的に接続される発光素子は、LED、マイクロLED、QLED（Quantum-dot LED）、半導体レーザー等の、自発光型の発光素子とすることが可能である。

[0209]

図13Aに示す画素回路51Aは、トランジスタ52A、トランジスタ52B、及び容量53を有する2Tr1C型の画素回路である。

[0210]

トランジスタ52Aのソース又はドレインの一方は、配線SLと電氣的に接続され、トランジスタ52Aのゲートは、配線GLと電氣的に接続される。トランジスタ52Aのソース又はドレイン

の他方は、トランジスタ 5 2 B のゲートと電氣的に接続される。トランジスタ 5 2 B のソース又はドレインの一方と、容量 5 3 の一方の端子と、は配線 ANO と電氣的に接続される。容量 5 3 の他方の端子は、トランジスタ 5 2 B のゲートと電氣的に接続される。トランジスタ 5 2 B のソース又はドレインの他方は、発光デバイス 6 1 のアノードと電氣的に接続される。発光デバイス 6 1 のカソードは、配線 V COM と電氣的に接続される。

[0 2 1 1]

配線 GL は、半導体装置 1 0 の導電層 1 0 4 に相当し、配線 SL は、半導体装置 1 0 の導電層 1 1 2 a に相当する。配線 V COM は、発光デバイス 6 1 に電流を供給するための電位を与える配線である。トランジスタ 5 2 A は、配線 GL の電位に基づいて、配線 SL と、トランジスタ 5 2 B のゲートと、の間の導通状態又は非導通状態を制御する機能を有する。例えば、配線 ANO には、V DD が供給され、配線 V COM には、V SS が供給される。

[0 2 1 2]

トランジスタ 5 2 B は、発光デバイス 6 1 に流れる電流量を制御する機能を有する。容量 5 3 は、トランジスタ 5 2 B のゲート電位を保持する機能を有する。発光デバイス 6 1 が射出する光の強度は、トランジスタ 5 2 B のゲートに供給される画像信号に応じて制御される。

[0 2 1 3]

図 1 3 A に示す画素回路 5 1 A では、トランジスタ 5 2 A に n チャネル型トランジスタを用い、トランジスタ 5 2 B に p チャネル型トランジスタを用いている。ただし、図 1 3 B に示す画素回路 5 1 A のように、トランジスタ 5 2 B に n チャネル型トランジスタを用いてもよい。トランジスタ 5 2 B に n チャネル型トランジスタを用いる場合は、容量 5 3 の一方の端子をトランジスタ 5 2 B のソース又はドレインの他方と電氣的に接続すればよい。

[0 2 1 4]

図 1 3 B に示す画素回路 5 1 A に、本発明の一態様の半導体装置を用いることができる。例えば、画素回路 5 1 A が有するトランジスタ 5 2 A に、図 1 A 乃至図 2 B、並びに、図 7 A 及び図 7 B で示した各半導体装置が有するトランジスタ M2 を用いることができ、画素回路 5 1 A が有するトランジスタ 5 2 B に、図 1 A 乃至図 2 B、並びに、図 7 A 及び図 7 B で示した各半導体装置が有するトランジスタ M1 を用いることができる。また、例えば、画素回路 5 1 A が有するトランジスタ 5 2 A に、図 3 A 及び図 3 B、並びに図 7 C で示した各半導体装置が有するトランジスタ M1 を用いることができ、画素回路 5 1 A が有するトランジスタ 5 2 B に、図 3 A 及び図 3 B、並びに図 7 C で示した各半導体装置が有するトランジスタ M2 を用いることができる。

[0 2 1 5]

トランジスタ 5 2 B に p チャネル型トランジスタを用いる場合は、図 1 3 C に示す画素回路 5 1 B の回路構成にしてもよい。図 1 3 C に示す画素回路 5 1 B は、トランジスタ 5 2 A、トランジスタ 5 2 B、トランジスタ 5 2 C、及び容量 5 3 を有する 3 T r 1 C 型の画素回路である。図 1 3 C に示す画素回路 5 1 B は、図 1 3 A に示す画素回路 5 1 A にトランジスタ 5 2 C を追加した構成を有する。

[0 2 1 6]

同様に、トランジスタ 5 2 B に n チャネル型トランジスタを用いる場合は、図 1 3 D に示す画素回路 5 1 B の回路構成にしてもよい。図 1 3 D に示す画素回路 5 1 B は、図 1 3 B に示す画素回路 5 1 A にトランジスタ 5 2 C を追加した構成を有する。

[0217]

図13Cに示す画素回路51B、及び、図13Dに示す画素回路51Bにおいて、トランジスタ52Cのソース又はドレインの一方は、トランジスタ52Bのソース又はドレインの他方と電氣的に接続される。トランジスタ52Cのソース又はドレインの他方は、配線V0と電氣的に接続される。例えば、配線V0には、基準電位が供給される。

[0218]

トランジスタ52Cは、配線GLの電位に基づいて、トランジスタ52Bのソース又はドレインの他方と、配線V0と、の間の導通状態又は非導通状態を制御する機能を有する。配線V0は、基準電位を与えるための配線である。トランジスタ52Bにnチャネル型トランジスタを用いる場合は、トランジスタ52Cを介して与えられる配線V0の基準電位によって、トランジスタ52Bのゲートソース間電圧のばらつきを抑制することができる。

[0219]

また、配線V0を用いて、画素パラメータの設定に用いることのできる電流値を取得することができる。より具体的には、配線V0は、トランジスタ52Bに流れる電流、又は発光デバイス61に流れる電流を、外部に出力するためのモニタ線として機能させることができる。配線V0に出力された電流は、ソースフォロア回路などにより電圧に変換され、外部に出力することができる。又は、A-Dコンバータなどによりデジタル信号に変換され、外部に出力することができる。

[0220]

図13Dに示す画素回路51Bに、本発明の一態様の半導体装置を用いることができる。例えば、画素回路51Bが有するトランジスタ52Aに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM2を用いることができ、画素回路51Bが有するトランジスタ52Bに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM1を用いることができる。また、例えば、画素回路51Bが有するトランジスタ52Aに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM1を用いることができ、画素回路51Bが有するトランジスタ52Bに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM2を用いることができる。

[0221]

また、例えば、画素回路51Bが有するトランジスタ52Bに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Bが有するトランジスタ52Cに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0222]

図14Aに示す画素回路51Cは、図13Cに示す画素回路51Bにトランジスタ52Dを追加した構成を有する。図14Aに示す画素回路51Cは、トランジスタ52A、トランジスタ52B、トランジスタ52C、トランジスタ52D、及び容量53を有する4Tr1C型の画素回路である。

[0223]

トランジスタ52Dのソース又はドレインの一方は、配線ANOと電氣的に接続され、他方は、トランジスタ52Aのソース又はドレインの他方、容量53の他方の端子、及びトランジスタ52Bのゲートと電氣的に接続される。

[0224]

また、画素回路51Cには、配線GL1、配線GL2、及び配線GL3が電氣的に接続されている。なお、本実施の形態などにおいて、配線GL1、配線GL2、及び配線GL3をまとめて配線GLと呼ぶ場合がある。よって、配線GLは1本に限らず、複数本の場合がある。

[0225]

配線GL1は、トランジスタ52Aのゲートと電氣的に接続され、配線GL2は、トランジスタ52Cのゲートと電氣的に接続され、配線GL3は、トランジスタ52Dのゲートと電氣的に接続される。

[0226]

トランジスタ52Dをオン状態にすることで、トランジスタ52Bのソースと、ゲートと、が同電位となり、トランジスタ52Bを非導通状態とすることができる。これにより、発光デバイス61に流れる電流を強制的に遮断することができる。このような画素回路は、表示期間と消灯期間を交互に設ける表示方法を用いる場合に適している。トランジスタ52Dをオン状態にすると同時に、トランジスタ52Cをオン状態にしてもよい。

[0227]

図14Aに示す画素回路51Cに、本発明の一態様の半導体装置を用いることができる。例えば、画素回路51Cが有するトランジスタ52Aに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Cが有するトランジスタ52Dに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0228]

図14Aに示す画素回路51Cでは、トランジスタ52A、トランジスタ52C、及びトランジスタ52Dにnチャネル型トランジスタを用い、トランジスタ52Bにpチャネル型トランジスタを用いている。ただし、図14Bに示す画素回路51Cのように、トランジスタ52Bにnチャネル型トランジスタを用いてもよい。トランジスタ52Bにnチャネル型トランジスタを用いる場合は、容量53の一方の端子をトランジスタ52Bのソース又はドレインの他方と電氣的に接続すればよい。また、トランジスタ52Dのソース又はドレインの一方を配線V0と電氣的に接続すればよい。

[0229]

図14Bに示す画素回路51Cに、本発明の一態様の半導体装置を用いることができる。例えば、画素回路51Cが有するトランジスタ52Aに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Cが有するトランジスタ52Dに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0230]

また、例えば、画素回路51Cが有するトランジスタ52Bに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Cが有するトランジスタ52Cに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0231]

また、例えば、画素回路51Cが有するトランジスタ52Aに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM2を用いることができ、画素回路51Cが有するトランジスタ52Bに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM1を用いることができる。また、例えば、画素回路51Cが有するトランジスタ52Aに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM1を用いることができ、画素回路51Cが有するトランジスタ52Bに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM2を用いることができる。

[0232]

また、例えば、画素回路51Cが有するトランジスタ52Dに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM2を用いることができ、画素回路51Cが有するトランジスタ52Bに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM1を用いることができる。また、例えば、画素回路51Cが有するトランジスタ52Dに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM1を用いることができ、画素回路51Cが有するトランジスタ52Bに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM2を用いることができる。

[0233]

図14Cに示す画素回路51Dは、図14Aに示す画素回路51Cに容量53Aを追加した構成を有する。図14Cに示す画素回路51Dでは、容量53Aの一方の端子が、トランジスタ52Bのソース又はドレインの他方と電氣的に接続され、他方の端子が、トランジスタ52Bのゲートと電氣的に接続される。

[0234]

図14Cに示す画素回路51Dに、本発明の一態様の半導体装置を用いることができる。例えば、画素回路51Dが有するトランジスタ52Aに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Dが有するトランジスタ52Dに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0235]

図14Dに示す画素回路51Dは、図14Bに示す画素回路51Cに容量53Aを追加した構成を有する。図14Dに示す画素回路51Dでは、容量53Aの一方の端子が、配線ANOと電氣的に接続され、他方の端子が、トランジスタ52Bのゲートと電氣的に接続される。容量53及び容量53Aは、それぞれ保持容量として機能する。図14C及び図14Dに示す画素回路51Dは、4Tr2C型の画素回路である。

[0236]

図14Dに示す画素回路51Dに、本発明の一態様の半導体装置を用いることができる。例えば、画素回路51Dが有するトランジスタ52Aに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Dが有するトランジスタ52Dに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0237]

また、例えば、画素回路51Dが有するトランジスタ52Bに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM1（トランジスタM2）を用いることができ、画素回路51Dが有するトランジスタ52Cに、図4A乃至図6B、並びに、図8A乃至図8Cで示した各半導体装置が有するトランジスタM2（トランジスタM1）を用いることができる。

[0238]

また、例えば、画素回路51Dが有するトランジスタ52Aに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM2を用いることができ、画素回路51Dが有するトランジスタ52Bに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM1を用いることができる。また、例えば、画素回路51Dが有するトランジスタ52Aに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM1を用いることができ、画素回路51Dが有するトランジスタ52Bに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM2を用いることができる。

[0239]

また、例えば、画素回路51Dが有するトランジスタ52Dに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM2を用いることができ、画素回路51Dが有するトランジスタ52Bに、図1A乃至図2B、並びに、図7A及び図7Bで示した各半導体装置が有するトランジスタM1を用いることができる。また、例えば、画素回路51Dが有するトランジスタ52Dに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM1を用いることができ、画素回路51Dが有するトランジスタ52Bに、図3A及び図3B、並びに図7Cで示した各半導体装置が有するトランジスタM2を用いることができる。

[0240]

トランジスタ52A、トランジスタ52B、トランジスタ52C、トランジスタ52Dの各トランジスタは、バックゲート電極（第2のゲート電極）を備えていることが好ましく、この場合、バックゲート電極にゲート電極と同じ信号を与える構成、バックゲート電極にゲート電極と異なる信号を与える構成とすることができる。

[0241]

トランジスタ52Bだけでなく、トランジスタ52A、トランジスタ52C、及びトランジスタ52Dとして、pチャネル型トランジスタを用いてもよい。

[0242]

上述してきたように、本発明の一態様の半導体装置は、表示装置の画素回路に適用することができる。本発明の一態様の半導体装置は、トランジスタが高密度に配置され、高集積化が可能であるため、当該半導体装置を画素回路に適用した表示装置は、高精細化を図ることができる。

[0243]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。また、本明細書において、1つの実施の形態の中に、複数の構成例が示される場合は、構成例を適宜組み合わせることが可能である。

[0244]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置を適用した表示装置について、説明する。

[0245]

本実施の形態の表示装置は、高精細な表示装置とすることができる。したがって、本実施の形態の表示装置は、例えば、腕時計型、及び、ブレスレット型などの情報端末機（ウェアラブル機器）の表示部、並びにヘッドマウントディスプレイ（HMD）などのVR向け機器、及び、メガネ型のAR向け機器などの頭部に装着可能なウェアラブル機器の表示部に用いることができる。

[0246]

本実施の形態の表示装置は、高解像度の表示装置又は大型の表示装置とすることができる。したがって、本実施の形態の表示装置は、例えば、テレビジョン装置、デスクトップ型若しくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ、及び、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、及び、音響再生装置の表示部に用いることができる。

[0247]

<表示装置200A>

図15に、表示装置200Aの斜視図を示す。

[0248]

表示装置200Aは、基板152と、基板151と、が貼り合わされた構成を有する。図15では、基板152を破線で明示している。

[0249]

表示装置200Aは、表示部162、接続部140、回路164、配線165等を有する。図15では、表示装置200Aに、IC173及びFPC172が実装されている例を示している。そのため、図15に示す構成は、表示装置200Aと、IC（集積回路）と、FPCと、を有する表示モジュールということもできる。

[0250]

表示部162は、複数の画素がマトリクス状に配置される。画素はそれぞれ、複数の副画素を有する。

[0251]

副画素はそれぞれ、表示デバイスを有する。表示デバイスとして、例えば、液晶デバイス（液晶素子ともいう。）及び発光デバイスが挙げられる。発光デバイスとして、例えば、OLED、又はQLEDを用いることが好ましい。発光デバイスが有する発光物質として、例えば、蛍光を発する物質（蛍光材料）、燐光を発する物質（燐光材料）、熱活性化遅延蛍光を示す物質（熱活性化遅延蛍光（Thermally Activated Delayed Fluorescence：TADF）材料）、及び、無機化合物（量子ドット材料等）が挙げられる。また、発光デバイスとして、マイクロLEDなどのLEDを用いることもできる。

[0252]

発光デバイスの発光色は、赤外、赤、緑、青、シアン、マゼンタ、黄、又は白などとすることができる。また、発光デバイスにマイクロキャビティ構造を付与することにより、色純度を高めることができる。

[0253]

以降では、表示デバイスとして発光デバイスを用いる構成を例に挙げて、説明する。

[0254]

本発明の一態様の表示装置は、発光色ごとに作り分けられた発光デバイスを有し、フルカラー表示が可能である。

[0255]

本発明の一態様の表示装置は、発光デバイスが形成されている基板とは反対方向に光を射出する上面射出型（トップエミッション型）、発光デバイスが形成されている基板側に光を射出する下面射出型（ボトムエミッション型）、両面に光を射出する両面射出型（デュアルエミッション型）のいずれであってもよい。

[0256]

接続部140は、表示部162の外側に設けられる。接続部140は、例えば、表示部162の一边又は複数の辺に沿って設けることができる。接続部140の平面形状は特に限定されず、帯状、L字状、U字状、又は枠状等とすることができる。接続部140は、単数であっても複数であってもよい。図15では、表示部162の四辺を囲むように接続部140が設けられている例を示す。接続部140では、発光デバイスの共通電極と、導電層と、が電氣的に接続されており、共通電極に電位を供給することができる。接続部140は、カソードコンタクト部と呼ぶこともできる。

[0257]

回路164には、例えば、走査線駆動回路を用いることができる。

[0258]

配線165は、表示部162及び回路164に信号及び電力を供給する機能を有する。当該信号及び電力は、FPC172を介して外部から配線165に入力される、又はIC173から配線165に入力される。

[0259]

図15では、COG（Chip On Glass）方式又はCOF（Chip On Film）方式等により、基板151にIC173が設けられている例を示す。IC173には、例えば、走査線駆動回路又は信号線駆動回路などを有するICを適用することができる。なお、表示装置200A及び表示モジュールは、ICを設けない構成としてもよい。また、ICを、COF方式等により、FPCに実装してもよい。

[0260]

表示装置200Aの、FPC172を含む領域の一部、回路164の一部、表示部162の一部、接続部140の一部、及び、端部を含む領域の一部をそれぞれ切断したときの断面の一例を、図16に示す。

[0261]

図16に示す表示装置200Aは、基板151と基板152の間に、トランジスタ201、トランジスタ205R（図示しない。）、トランジスタ205G、トランジスタ205B、トランジスタ206R（図示しない。）、トランジスタ206G、トランジスタ206B（図示しない。）、発光デバイス130R（図示しない。）、発光デバイス130G、及び発光デバイス130B等を有する。

[0262]

基板151上に、トランジスタ201、トランジスタ205R、トランジスタ205G、トランジスタ205B、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bが設

けられる。トランジスタ201、トランジスタ205R、トランジスタ205G、トランジスタ205B、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bを覆うように、絶縁層218と、絶縁層218上の絶縁層235と、が設けられる。絶縁層235上に、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bが設けられる。

[0263]

なお、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bに共通する事項を説明する場合には、これらを区別するアルファベットを省略し、発光デバイス130と記す場合がある。同様に、トランジスタ205R、トランジスタ205G、及びトランジスタ205Bなど、アルファベットで区別する構成要素についても、これらに共通する事項を説明する場合には、アルファベットを省略した符号を用いて説明する場合がある。

[0264]

トランジスタ201、トランジスタ205R、トランジスタ205G、及びトランジスタ205Bは、同一の材料及び同一の工程により作製することができる。また、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bは、同一の材料及び同一の工程により作製することができる。なお、図16では、トランジスタ201が、トランジスタ205（トランジスタ205R、トランジスタ205G、及びトランジスタ205B）と同じ構成である例を示しているが、この限りではない。トランジスタ201は、トランジスタ206（トランジスタ206R、トランジスタ206G、及びトランジスタ206B）と同じ構成であってもよい。

[0265]

トランジスタ201、トランジスタ205R、トランジスタ205G、トランジスタ205B、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bには、実施の形態1に示したトランジスタを好適に用いることができる。図16では、トランジスタ201、トランジスタ205R、トランジスタ205G、及びトランジスタ205Bに、図1A及び図1Bに示した半導体装置10におけるトランジスタM2を適用した構成を示している。また、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bに、図1A及び図1Bに示した半導体装置10におけるトランジスタM1を適用した構成を示している。

[0266]

すなわち、トランジスタ205R及びトランジスタ206Rが、赤色（R）の光を呈する副画素における半導体装置を構成し、トランジスタ205G及びトランジスタ206Gが、緑色（G）の光を呈する副画素における半導体装置を構成し、トランジスタ205B及びトランジスタ206Bが、青色（B）の光を呈する副画素における半導体装置を構成している、ともいうことができる。なお、図16では、絶縁層110が、絶縁層110c、絶縁層110a、及び絶縁層110bの3層積層構造である例を示している。実施の形態1に示したトランジスタを、表示部162に用いることにより、高精細な表示装置とすることができる。また、実施の形態1に示したトランジスタを、回路164に用いることにより、狭額縁の表示装置とすることができる。

[0267]

表示部162が有するトランジスタの全てをOSトランジスタとしてもよく、表示部162が有するトランジスタの全てをSiトランジスタとしてもよく、表示部162が有するトランジスタの一部をOSトランジスタとし、残りをSiトランジスタとしてもよい。Siトランジスタとして、LTPSを用いたトランジスタ（以下、LTPSトランジスタと記す。）を用いてもよい。

[0268]

例えば、表示部162に、LTPSトランジスタと、OSトランジスタと、の双方を用いることで、消費電力が低く、駆動能力の高い表示装置を実現することができる。また、LTPSトランジスタと、OSトランジスタと、を組み合わせる構成を、LTPOと呼称する場合がある。例えば、配線間の導通、非導通を制御するためのスイッチとして機能するトランジスタにOSトランジスタを適用し、電流を制御するトランジスタにLTPSトランジスタを適用すると好適である。

[0269]

例えば、表示部162が有するトランジスタの一（トランジスタ206）は、発光デバイスに流れる電流を制御するためのトランジスタとして機能し、駆動トランジスタとも呼ぶことができる。駆動トランジスタのソース及びドレインの一方は、発光デバイスの画素電極と電気的に接続される。当該駆動トランジスタには、LTPSトランジスタを用いることが好ましい。これにより、画素回路において発光デバイスに流れる電流を大きくすることができる。一方、表示部162が有するトランジスタの他の一（トランジスタ205）は、画素の選択、非選択を制御するためのスイッチとして機能し、選択トランジスタとも呼ぶことができる。選択トランジスタのゲートはゲート線と電気的に接続され、ソース及びドレインの一方は、ソース線（信号線）と電気的に接続される。選択トランジスタには、OSトランジスタを適用することが好ましい。これにより、フレーム周波数を著しく小さく（例えば1fps以下）しても、画素の階調を維持することができるため、静止画を表示する際にドライバを停止することで、消費電力を低減することができる。

[0270]

発光デバイス130R、発光デバイス130G、及び発光デバイス130Bは、それぞれ、一对の電極と、一对の電極に挟持される層を有する。層は少なくとも発光層を有する。発光デバイスが有する一对の電極のうち、一方の電極は陽極として機能し、他方の電極は陰極として機能する。以下では、画素電極が陽極として機能し、共通電極が陰極として機能する場合を例に挙げて説明する場合がある。

[0271]

発光デバイス130Rは、絶縁層235上の画素電極111Rと、画素電極111R上の島状の層113R（図示しない。）と、島状の層113R上の共通電極115と、を有する。

[0272]

発光デバイス130Gは、絶縁層235上の画素電極111Gと、画素電極111G上の島状の層113Gと、島状の層113G上の共通電極115と、を有する。

[0273]

発光デバイス130Bは、絶縁層235上の画素電極111Bと、画素電極111B上の島状の層113Bと、島状の層113B上の共通電極115と、を有する。

[0274]

層113R、層113G、又は層113Bは、それぞれ、少なくとも発光層を有する。例えば、発光デバイス130Rは、赤色（R）の光を発し、発光デバイス130Gは、緑色（G）の光を発し、発光デバイス130Bは、青色（B）の光を発する構成とすることができる。層113Rは、赤色の光を発する発光層を有し、層113Gは、緑色の光を発する発光層を有し、層113Bは、青色の光を発する発光層を有する。言い換えると、層113Rは、赤色の光を発する発光材料を有し、層113Gは、緑色の光を発する発光材料を有し、層113Bは、青色の光を発する発光材料

を有する。層 1 1 3 R、層 1 1 3 G、又は層 1 1 3 Bは、それぞれ、1以上の機能層を有してもよい。機能層として、キャリア注入層（正孔注入層及び電子注入層）、キャリア輸送層（正孔輸送層及び電子輸送層）、及びキャリアブロック層（正孔ブロック層及び電子ブロック層）が挙げられる。

[0275]

図 16では、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bを全て同じ膜厚で示すが、本発明はこれに限られない。層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bのそれぞれの膜厚は、異なってもよい。例えば、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bそれぞれの発する光を強める光路長に対応して、膜厚を設定することが好ましい。これにより、マイクロキャビティ構造を実現し、それぞれの発光デバイス 1 3 0から射出される光の色純度を高めることができる。

[0276]

層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bは、それぞれ、例えば、ファインメタルマスクを用いた真空蒸着法により形成することができる。ファインメタルマスクを用いた真空蒸着法では、ファインメタルマスクの開口よりも広い範囲に層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bが形成され得る。また、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bの端部は、それぞれ、テーパ形状となる。なお、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bの形成に、ファインメタルマスクを用いたスパッタリング法、又はインクジェット法を用いてもよい。

[0277]

本実施の形態の発光デバイスには、シングル構造（発光ユニットを1つだけ有する構造）を適用してもよく、タンデム構造（発光ユニットを複数有する構造）を適用してもよい。発光ユニットは、少なくとも1層の発光層を有する。

[0278]

タンデム構造の発光デバイスを用いる場合、層 1 1 3 Rは、赤色の光を発する発光ユニットを複数有する構造であり、層 1 1 3 Gは、緑色の光を発する発光ユニットを複数有する構造であり、層 1 1 3 Bは、青色の光を発する発光ユニットを複数有する構造であると好ましい。各発光ユニットの間には、電荷発生層（中間層ともいう。）を設けることが好ましい。

[0279]

共通電極 1 1 5は、発光デバイス 1 3 0 R、発光デバイス 1 3 0 G、及び発光デバイス 1 3 0 Bで共有されている。共通電極 1 1 5は、接続部 1 4 0に設けられた導電層 1 2 3と電氣的に接続される。導電層 1 2 3には、画素電極 1 1 1 R、画素電極 1 1 1 G、及び画素電極 1 1 1 Bと同じ材料及び同じ工程で形成された導電層を用いることが好ましい。導電層 1 2 3上には、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bを形成しないことが好ましい。

[0280]

接続部 1 4 0において、導電層 1 2 3上に共通電極 1 1 5が設けられる。共通電極 1 1 5の形成には、例えば、スパッタリング法又は真空蒸着法を用いることができる。又は、蒸着法で形成した膜と、スパッタリング法で形成した膜を積層させてもよい。共通電極 1 1 5を形成する際、共通電極 1 1 5を形成する領域を規定するためのマスク（ファインメタルマスクと区別して、エリアマスク、又はラフメタルマスクともいう。）を用いてもよい。

[0281]

トランジスタ 2 0 5 R、トランジスタ 2 0 5 G、トランジスタ 2 0 5 B、トランジスタ 2 0 6 R、トランジスタ 2 0 6 G、及びトランジスタ 2 0 6 B上に設けられる絶縁層 2 1 8は、トランジスタ

205R、トランジスタ205G、トランジスタ205B、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bの保護層として機能する。絶縁層218には、不純物が拡散しにくい材料を用いることが好ましい。絶縁層218は、不純物が外部からトランジスタに拡散することを抑制するブロッキング膜として機能する。不純物として、例えば、水及び水素が挙げられる。絶縁層218を設けることにより、表示装置の信頼性を高めることができる。

[0282]

絶縁層218は、無機材料を有する絶縁層、又は有機材料を有する絶縁層とすることができる。絶縁層218には、無機材料を好適に用いることができる。無機材料として、酸化物、酸化窒化物、窒化酸化物、及び窒化物の一又は複数を用いることができる。より具体的には、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、及びハフニウムアルミネートの一又は複数を用いることができる。例えば、窒化酸化シリコンは自身からの不純物（例えば、水及び水素）の放出が少なく、また、トランジスタより上側から、トランジスタへ不純物が拡散することを抑制するブロッキング膜として機能することができるため、絶縁層218として好適に用いることができる。有機材料としては、例えば、アクリル樹脂、及びポリイミド樹脂の一又は複数を用いることができる。有機材料として、感光性の材料を用いてもよい。また、上述の絶縁膜を2以上積層して用いてもよい。絶縁層218は、無機材料を有する絶縁層と、有機材料を有する絶縁層との積層構造としてもよい。

[0283]

絶縁層218となる絶縁膜の形成時の温度を高くすることにより、不純物（例えば、水及び水素）のブロッキング性を高めることができる。しかしながら、トランジスタ205及びトランジスタ206のチャンネルが形成される半導体層としてそれぞれ機能する半導体層108及び半導体層109に酸化物半導体を用いる場合、当該絶縁膜の形成時の温度が高いと半導体層108及び半導体層109から酸素が脱離し、半導体層108中及び半導体層109中の酸素欠損（ V_o ）及び V_oH が増加してしまう場合がある。当該絶縁膜の形成時の基板温度は、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましい。当該絶縁膜の形成時の基板温度を前述の範囲とすることで、絶縁層218の不純物に対するブロッキング性を高めるとともに、半導体層108及び半導体層109から酸素が脱離することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタ205及びトランジスタ206を実現することができる。

[0284]

絶縁層235は、トランジスタ205R、トランジスタ205G、トランジスタ205B、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bに起因する凹凸を小さくし、発光デバイス130の被形成面をより平坦にする機能を有する。なお、本明細書等において、絶縁層235を平坦化層と記す場合がある。

[0285]

絶縁層235には、有機材料を好適に用いることができる。有機材料として、感光性の有機樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いることが好ましい。なお、本明細書などにおいて、アクリル樹脂とは、ポリメタクリル酸エステル、又はメタクリル樹脂だけを指すものではなく、広義のアクリル系ポリマー全体を指す場合がある。

[0286]

絶縁層235には、アクリル樹脂、ポリアミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリアミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及び、これら樹脂の前駆体等を用いてもよい。また、絶縁層235には、ポリビニルアルコール（PVA）、ポリビニルブチラル、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、又はアルコール可溶性のポリアミド樹脂等の有機材料を用いてもよい。また、感光性の樹脂としてフォトレジストを用いてもよい。感光性の有機樹脂として、ポジ型の材料及びネガ型の材料のどちらを用いてもよい。

[0287]

絶縁層235を、有機絶縁層と、無機絶縁層との積層構造にしてもよい。例えば、絶縁層235を、有機絶縁層と、当該有機絶縁層上の無機絶縁層との積層構造とすることができる。絶縁層235の最表面に無機絶縁層を設けることにより、エッチング保護層として機能させることができる。これにより、画素電極111を形成する際に絶縁層235の一部がエッチングされ、絶縁層235の平坦性が低くなってしまうことを抑制することができる。

[0288]

発光デバイス130の被形成面である絶縁層235の上面の平坦性が低い場合、例えば、共通電極115の段切れによる接続不良、又は共通電極115の膜厚が局所的に薄くなり、電気抵抗が上昇する等の不具合が発生する場合がある。また、絶縁層235の上面の平坦性が低い場合、絶縁層235上に形成される層の加工精度が低くなる場合がある。絶縁層235の上面を平坦にすることにより、絶縁層235上に設けられる発光デバイス130等の加工精度が高まり、精細度の高い表示装置とすることができる。また、共通電極115の段切れによる接続不良、及び、共通電極115の膜厚が局所的に薄くなって電気抵抗が上昇する等の不具合が発生することを防止することができる。表示品位の高い表示装置とすることができる。

[0289]

なお、画素電極111R、画素電極111G、及び画素電極111Bを形成する際に、絶縁層235の一部が除去される場合がある。絶縁層235は、画素電極111R、画素電極111G、及び画素電極111Bのいずれとも重ならない領域に凹部を有してもよい。

[0290]

なお、本発明の一態様である表示装置に適用することができる画素電極の構成は、図16等に示す画素電極111の構成に限定されない。

[0291]

絶縁層237は、画素電極111R、画素電極111G、及び画素電極111Bの上面端部を覆う。絶縁層237は、隔壁（土手、バンク、スペーサともいう。）として機能する。絶縁層237は、無機材料を有する絶縁層、又は有機材料を有する絶縁層とすることができる。絶縁層237には、絶縁層218に用いることができる材料、又は絶縁層235に用いることができる材料を用いることができる。絶縁層237は、無機絶縁層と、有機絶縁層との積層構造としてもよい。

[0292]

絶縁層237を設けることにより、画素電極111と、共通電極115と、が接し、発光デバイス130がショートしてしまうことを抑制することができる。絶縁層237の端部は、テーパ形状であることが好ましい。絶縁層237の端部をテーパ形状とすることにより、後に形成される膜の

被覆性を高めることができる。特に、絶縁層 237 に、有機絶縁層として感光性の材料を用いる場合は、露光及び現像の条件により、端部の形状を制御しやすいため好ましい。なお、絶縁層 237 には、無機絶縁層を用いてもよい。絶縁層 237 に無機絶縁層を用いることにより、高精細な表示装置とすることができる。

[0293]

絶縁層 237 となる膜に、感光性の有機材料を用いる場合、有機材料を含む組成物をスピコート法により塗布した後、選択的に露光、現像を行うことにより、絶縁層 237 を形成することができる。絶縁層 237 となる膜に、感光性の有機材料を用いる場合、ポジ型の感光性の樹脂を用いてもよく、ネガ型の感光性の樹脂を用いてもよい。露光に用いる光は、i 線を含むことが好ましい。また、露光に用いる光は、g 線、及び h 線の少なくとも一方を含んでもよい。露光量を調整することにより、開口の幅を制御することができる。この他の形成方法として、スパッタリング法、蒸着法、液滴吐出法（インクジェット法）、スクリーン印刷、又はオフセット印刷の一又は複数を用いてもよい。

[0294]

画素電極 111R、画素電極 111G、及び画素電極 111B は、絶縁層 218 及び絶縁層 235 が有する開口を覆うように形成される。画素電極 111R、画素電極 111G、及び画素電極 111B の凹部には、絶縁層 237 が埋め込まれている。例えば、画素電極 111 の上面端部及び当該開口を覆う絶縁層 237 を形成した後に、ファインメタルマスクを用いて、島状の層 113R、層 113G、及び層 113B を、それぞれ形成することができる。

[0295]

絶縁層 237 上に、層 113R、層 113G、及び層 113B が設けられてもよい。なお、図 16 は、隣り合う層 113 が接しない構成を示しているが、本発明の一態様はこれに限られない。絶縁層 237 上において、隣り合う層 113 が接してもよい。また、絶縁層 237 上において、隣り合う層 113 が重なってもよい。例えば、絶縁層 237 上において、層 113R と、層 113G と、が接してもよく、また、層 113R と、層 113G と、が重なってもよい。

[0296]

なお、絶縁層 237 は、他の構成例にも適用することができる。

[0297]

発光デバイス 130R、発光デバイス 130G、及び発光デバイス 130B 上には、保護層 131 が設けられている。保護層 131 と、基板 152 とは、接着層 142 を介して、接着されている。基板 152 には、遮光層 117 が設けられている。発光デバイスの封止には、固体封止構造又は中空封止構造などを適用することができる。図 16 では、基板 152 と、基板 151 と、の間の空間が、接着層 142 で充填されており、固体封止構造が適用されている。又は、当該空間を不活性ガス（窒素又はアルゴンなど）で充填し、中空封止構造を適用してもよい。このとき、接着層 142 は、発光デバイスと重ならないように設けられていてもよい。また、当該空間を、枠状に設けられた接着層 142 とは異なる樹脂で充填してもよい。

[0298]

発光デバイス 130R、発光デバイス 130G、及び発光デバイス 130B 上に、保護層 131 を設けることが好ましい。保護層 131 を設けることで、共通電極 115 が酸化されること、及び、発光デバイスに不純物（水及び酸素等）が入り込むことを抑制することができる。したがって、発

光デバイスの劣化が抑制され、表示装置の信頼性を高めることができる。保護層131は、単層構造でもよく、2層以上の積層構造であってもよい。保護層131の導電性は問わない。保護層131は、絶縁層、半導体層、及び導電層の少なくとも一種を用いることができる。

[0299]

保護層131には、無機物を用いることができる。保護層131には、例えば、酸化物、酸化窒化物、窒化酸化物、又は窒化物の一又は複数を用いることができる。具体的には、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、及び酸化ハフニウムが挙げられる。特に、保護層131は、窒化物又は窒化酸化物を有することが好ましく、窒化物を有することがより好ましい。

[0300]

保護層131には、In-Sn酸化物(ITO)、In-Zn酸化物、Ga-Zn酸化物、Al-Zn酸化物、又はIn-Ga-Zn酸化物(IGZO)を含む層を用いることもできる。当該層は、高抵抗であることが好ましく、具体的には、共通電極115よりも高抵抗であることが好ましい。当該層は、さらに窒素を含んでいてもよい。

[0301]

発光デバイスの発光を、保護層131を介して取り出す場合、保護層131は、可視光に対する透過性が高いことが好ましい。例えば、In-Sn酸化物、In-Ga-Zn酸化物、及び酸化アルミニウムは、それぞれ、可視光に対する透過性が高いため、好ましい。

[0302]

さらに、保護層131は、有機膜を有してもよい。例えば、保護層131は、有機膜と無機膜の双方を有してもよい。

[0303]

保護層131の成膜方法として、真空蒸着法、スパッタリング法、CVD法、及びALD法が挙げられる。保護層131は、異なる成膜方法を用いて形成された積層構造であってもよい。

[0304]

保護層131は、少なくとも表示部162に設けられており、表示部162全体を覆うように設けられていることが好ましい。保護層131は、表示部162だけでなく、接続部140及び回路164を覆うように設けられていることが好ましい。また、保護層131は、表示装置200Aの端部にまで設けられていることが好ましい。

[0305]

基板151の、基板152が重ならない領域には、接続部204が設けられている。接続部204では、配線165が、導電層166及び接続層242を介して、FPC172と電氣的に接続されている。導電層166は、画素電極111R、画素電極111G、及び画素電極111Bと同じ工程で形成することができる。接続部204の上面では、導電層166が露出している。これにより、接続部204と、FPC172とを、接続層242を介して、電氣的に接続することができる。

[0306]

接続層242には、例えば、異方性導電フィルム(ACF: Anisotropic Conductive Film)、又は異方性導電ペースト(ACP: Anisotropic Conductive Paste)を用いることができる。

[0307]

なお、接続部 204 には、FPC172 と、導電層 166 と、を電氣的に接続させるため、保護層 131 が設けられていない部分が生じる。例えば、保護層 131 を表示装置 200A の一面全体に成膜した後、マスクを用いて、保護層 131 の導電層 166 と重なる領域を除去することで、導電層 166 を露出させることができる。

[0308]

導電層 166 上に、少なくとも、1 層の有機層と、導電層と、の積層構造を設け、当該積層構造上に、保護層 131 を設けてもよい。そして、当該積層構造に対して、レーザ、又は、鋭利な刃物（例えば、針又はカッター）を用いて、剥離の起点（剥離のきっかけとなる部分）を形成し、当該積層構造、及び、その上の保護層 131 を選択的に除去し、導電層 166 を露出させてもよい。例えば、粘着性のローラーを基板 151 に押し付け、ローラーを回転させながら相対的に移動させることで、保護層 131 を選択的に除去することができる。又は、粘着性のテープを基板 151 に貼り付け、剥してもよい。有機層と導電層との密着性、又は、有機層同士の密着性が低いため、有機層と導電層の界面、又は、有機層中で分離が生じる。これにより、保護層 131 の導電層 166 と重なる領域を選択的に除去することができる。なお、導電層 166 上に有機層等が残存した場合は、有機溶剤等により除去することができる。

[0309]

有機層には、例えば、層 113B、層 113G、及び層 113R のいずれかに用いる少なくとも 1 層の有機層（発光層、キャリアブロック層、キャリア輸送層、又はキャリア注入層として機能する層）を用いることができる。有機層は、層 113B、層 113G、及び層 113R のいずれかの形成時に形成してもよく、別途設けてもよい。導電層は、共通電極 115 と同一工程及び同一材料で形成することができる。例えば、共通電極 115 及び導電層として、ITO 膜を形成することが好ましい。なお、共通電極 115 に積層構造を用いる場合、導電層として、共通電極 115 を構成する層のうち、少なくとも 1 層を設ける。

[0310]

導電層 166 上に保護層 131 が成膜されないように、導電層 166 の上面をマスクで覆ってもよい。マスクは、例えば、メタルマスク（エリアメタルマスク）を用いてもよく、粘着性又は吸着性を有するテープ又はフィルムを用いてもよい。当該マスクを配置した状態で保護層 131 を形成し、その後、マスクを取り除くことで、保護層 131 を形成した後でも、導電層 166 が露出した状態を保つことができる。

[0311]

このような方法を用いて、接続部 204 に保護層 131 が設けられていない領域を形成し、当該領域において、導電層 166 と、FPC172 とを、接続層 242 を介して、電氣的に接続することができる。

[0312]

接続部 140 において、絶縁層 235 上に導電層 123 が設けられている。導電層 123 の端部は、絶縁層 237 によって覆われている。また、導電層 123 上に、共通電極 115 が設けられている。

[0313]

図 16 に示す表示装置 200A は、トップエミッション型である。発光デバイスが発する光は、基板 152 側に射出される。基板 152 には、可視光に対する透過性が高い材料を用いることが好

ましい。画素電極 111 は、可視光を反射する材料を含み、共通電極 115 は、可視光を透過する材料を含む。図 16 では、発光デバイス 130G 及び発光デバイス 130B から基板 152 側に射出される光 G 及び光 B を、それぞれ、破線の矢印で示している。

[0314]

基板 152 の基板 151 側の面には、遮光層 117 を設けることが好ましい。遮光層 117 は、隣り合う発光デバイスの間、接続部 140、及び回路 164 に設けることができる。遮光層 117 を設けることで、隣り合う副画素から発せられる光が遮られ、混色を防ぐことができる。また、外光が、トランジスタ 201、トランジスタ 205R、トランジスタ 205G、トランジスタ 205B、トランジスタ 206R、トランジスタ 206G、及びトランジスタ 206B に到達することを抑制することができ、トランジスタ 201、トランジスタ 205R、トランジスタ 205G、トランジスタ 205B、トランジスタ 206R、トランジスタ 206G、及びトランジスタ 206B が、当該外光によって劣化することを抑制することができる。なお、遮光層 117 を設けない構成としてもよい。

[0315]

基板 152 の外側には、各種光学部材を配置することができる。光学部材として、偏光板、位相差板、光拡散層（例えば、拡散フィルム）、反射防止層、及び集光フィルムが挙げられる。また、基板 152 の外側には、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜、衝撃吸収層等の表面保護層を配置してもよい。例えば、表面保護層として、ガラス層又はシリカ層（ SiO_x 層）を設けることで、表面汚染及び傷の発生を抑制することができ、好ましい。また、表面保護層として、DLC（ダイヤモンドライクカーボン）、酸化アルミニウム（ AlO_x ）、ポリエステル系材料、又はポリカーボネート系材料などを用いてもよい。なお、表面保護層には、可視光に対する透過率が高い材料を用いることが好ましい。また、表面保護層には、硬度が高い材料を用いることが好ましい。

[0316]

基板 151 及び基板 152 には、それぞれ、図 1B 等に示す基板 102 に用いることができる材料を用いることができる。発光デバイスからの光を取り出す側の基板には、当該光を透過する材料を用いる。また、発光デバイスからの光を取り出す側の基板として偏光板を用いてもよい。

[0317]

基板 151 及び基板 152 に可撓性を有する材料を用いると、表示装置の可撓性を高めることができる。基板 151 及び基板 152 には、それぞれ、例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（PC）樹脂、ポリエーテルスルホン（PES）樹脂、ポリアミド樹脂（ナイロン、アラミド等）、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン（PTFE）樹脂、ABS樹脂、又はセルロースナノファイバーを用いることができる。基板 151 及び基板 152 には、それぞれ、可撓性を有する程度の厚さのガラスを用いてもよい。

[0318]

なお、表示装置に円偏光板を重ねる場合、表示装置が有する基板には、光学等方性の高い基板を用いることが好ましい。光学等方性が高い基板は、複屈折が小さい（複屈折量が小さい、ともいえ

る)。

[0319]

光学等方性が高い基板のリタレーション（位相差）値の絶対値は、30nm以下が好ましく、20nm以下がより好ましく、10nm以下がさらに好ましい。

[0320]

光学等方性が高いフィルムとして、トリアセチルセルロース（TAC、セルローストリアセテートともいう。）フィルム、シクロオレフィンポリマー（COP）フィルム、シクロオレフィンコポリマー（COC）フィルム、及びアクリルフィルム等が挙げられる。

[0321]

基板としてフィルムを用いる場合、フィルムが吸水することで、表示装置にしわが発生するなどの形状変化が生じる恐れがある。そのため、基板には、吸水率の低いフィルムを用いることが好ましい。例えば、吸水率が1%以下のフィルムを用いることが好ましく、0.1%以下のフィルムを用いることがより好ましく、0.01%以下のフィルムを用いることがさらに好ましい。

[0322]

接着層142には、紫外線硬化型等の光硬化型接着剤、反応硬化型接着剤、熱硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。これら接着剤として、エポキシ樹脂、アクリル樹脂、シリコン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC（ポリビニルクロライド）樹脂、PVB（ポリビニルブチラル）樹脂、EVA（エチレンビニルアセテート）樹脂等が挙げられる。特に、エポキシ樹脂等の透湿性が低い材料が好ましい。また、二液混合型の樹脂を用いてもよい。また、接着シート等を用いてもよい。

[0323]

以下では、前述の表示装置と異なる構成例について、説明する。なお、前述の表示装置と重複する部分は、説明を省略する場合がある。また、以下で示す図面において、前述の表示装置と同様の機能を有する部分については、ハッチングパターンを同じくし、符号を付さない場合もある。

[0324]

<表示装置200B>

図17に示す表示装置200Bは、発光デバイス130R（図示しない。）、発光デバイス130G、及び発光デバイス130Bの構成が異なる点で、図16に示す表示装置200Aと主に異なる。

[0325]

発光デバイス130Rは、層113Rに代わり、層113Wを有する。発光デバイス130Gは、層113Gに代わり、層113Wを有する。発光デバイス130Bは、層113Bに代わり、層113Wを有する。層113Wは、例えば、白色の光を発する構成とすることができる。層113Wの形成には、例えば、真空蒸着法又はスパッタリング法を用いることができる。層113Wは、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bで共有される構成とすることができる。複数の発光デバイス130で層113Wを共有させることにより、ファインメタルマスクを用いずに層113Wを形成することができる。層113Wは、表示部162に設けられる。層113Wの形成に、例えば、エリアマスクを用いることができる。

[0326]

画素電極111と、層113と、の間に光学調整層（図示しない。）を設けてもよい。光学調整

層として、可視光に対して透過性を有する導電層を用いることができる。発光デバイス130R、発光デバイス130G、及び発光デバイス130Bで、それぞれ、光学調整層の膜厚を異ならせてもよい。光学調整層の膜厚を最適な光路長となるように調整することで、白色の光を発する層113Wを用いた場合であっても、発光デバイス130から、所望の波長の光が強められた光を得ることができる。

[0327]

基板152の接着層142側の面には、赤色の光を透過する着色層132R（図示しない。）、緑色の光を透過する着色層132G、及び、青色の光を透過する着色層132Bを設けてもよい。着色層132Rは、発光デバイス130Rと重なる領域に設けられる。着色層132Gは、発光デバイス130Gと重なる領域に設けられる。着色層132Bは、発光デバイス130Bと重なる領域に設けられる。例えば、赤色の発光デバイス130Rから射出される不要な波長の光を、着色層132Rで遮光することができる。このような構成とすることで、各発光デバイスから射出される光の色純度を高めることができる。なお、発光デバイス130Gと着色層132Gの組み合わせ、及び発光デバイス130Bと着色層132Bの組み合わせにおいても、それぞれ同様の効果を奏する。

[0328]

なお、着色層132R、着色層132G、及び着色層132Bは、他の構成例にも適用することができる。

[0329]

<表示装置200C>

図18に示す表示装置200Cは、画素電極111R（図示しない。）、画素電極111G、画素電極111B、導電層123、及び導電層166の構成が異なる点、絶縁層237を有さない点、層113が画素電極111の上面及び側面を覆う点、並びに、共通層114、絶縁層125、及び絶縁層127を有する点で、図16に示す表示装置200Aと主に異なる。

[0330]

発光デバイス130R（図示しない。）は、絶縁層235上の画素電極111Rと、画素電極111R上の島状の層113R（図示しない。）と、島状の層113R上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Rにおいて、層113R及び共通層114を、まとめてEL層と呼ぶことができる。

[0331]

発光デバイス130Gは、絶縁層235上の画素電極111Gと、画素電極111G上の島状の層113Gと、島状の層113G上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Gにおいて、層113G及び共通層114を、まとめてEL層と呼ぶことができる。

[0332]

発光デバイス130Bは、絶縁層235上の画素電極111Bと、画素電極111B上の島状の層113Bと、島状の層113B上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Bにおいて、層113B及び共通層114を、まとめてEL層と呼ぶことができる。

[0333]

本明細書等では、発光デバイスが有するEL層のうち、発光デバイスごとに島状に設けられた層を層113R、層113G、又は層113Bと示し、複数の発光デバイスが共有して有する層を共通層114と示す。なお、本明細書等において、共通層114を含めず、層113R、層113G、及び層113Bを指して、島状のEL層、島状に形成されたEL層などと呼ぶ場合もある。

[0334]

例えば、層113R、層113G、及び層113Bは、それぞれ、正孔注入層、正孔輸送層、発光層、及び、電子輸送層を、この順で有してもよい。また、正孔輸送層と発光層との間に、電子ブロック層を有してもよい。また、電子輸送層と発光層との間に、正孔ブロック層を有してもよい。また、電子輸送層上に、電子注入層を有してもよい。

[0335]

例えば、層113R、層113G、及び層113Bは、それぞれ、電子注入層、電子輸送層、発光層、及び、正孔輸送層を、この順で有してもよい。また、電子輸送層と発光層との間に、正孔ブロック層を有してもよい。また、正孔輸送層と発光層との間に、電子ブロック層を有してもよい。また、正孔輸送層上に、正孔注入層を有してもよい。

[0336]

このように、層113R、層113G、及び層113Bは、それぞれ、発光層と、発光層上のキャリア輸送層（電子輸送層又は正孔輸送層）と、を有することが好ましい。又は、層113R、層113G、及び層113Bは、それぞれ、発光層と、発光層上のキャリアブロック層（正孔ブロック層又は電子ブロック層）と、を有することが好ましい。又は、層113R、層113G、及び層113Bは、それぞれ、発光層と、発光層上のキャリアブロック層と、キャリアブロック層上のキャリア輸送層と、を有することが好ましい。

[0337]

発光デバイス130R、発光デバイス130G、及び発光デバイス130BにタンDEM構造を適用してもよい。タンDEM構造を適用する場合、層113Rは、赤色の光を発する発光ユニットを複数有する構造であり、層113Gは、緑色の光を発する発光ユニットを複数有する構造であり、層113Bは、青色の光を発する発光ユニットを複数有する構造であると好ましい。各発光ユニットの間には、電荷発生層を設けることが好ましい。層113R、層113G、及び層113Bは、例えば、第1の発光ユニットと、第1の発光ユニット上の電荷発生層と、電荷発生層上の第2の発光ユニットと、を有してもよい。

[0338]

第2の発光ユニットは、発光層と、発光層上のキャリア輸送層（電子輸送層又は正孔輸送層）と、を有することが好ましい。又は、第2の発光ユニットは、発光層と、発光層上のキャリアブロック層（正孔ブロック層又は電子ブロック層）と、を有することが好ましい。又は、第2の発光ユニットは、発光層と、発光層上のキャリアブロック層と、キャリアブロック層上のキャリア輸送層と、を有することが好ましい。第2の発光ユニットの表面は、表示装置の作製工程中に露出するため、キャリア輸送層及びキャリアブロック層の一方又は双方を発光層上に設けることで、発光層が最表面に露出することを抑制し、発光層が受けるダメージを低減することができる。これにより、発光デバイスの信頼性を高めることができる。なお、発光ユニットを3つ以上有する場合は、最も上層に設けられる発光ユニットにおいて、発光層と、発光層上のキャリア輸送層及びキャリアブロック層の一方又は双方と、を有することが好ましい。

[0339]

共通層114は、例えば、電子注入層、又は正孔注入層を有する。又は、共通層114は、電子輸送層と、電子注入層と、を積層して有していてもよく、正孔輸送層と、正孔注入層と、を積層して有していてもよい。共通層114は、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bで共有されている。共通層114の形成には、例えば、蒸着法（真空蒸着法を含む。）、転写法、印刷法、インクジェット法、又は塗布法を用いることができる。

[0340]

接続部140には、共通層114を設けなくてもよい。図18では、導電層123上に直接共通電極115が設けられる構成を示している。なお、導電層123上に共通層114が設けられ、共通層114を介して、導電層123と共通電極115とが電氣的に接続される構成としてもよい。例えば、エリアマスクを用いることで、共通層114と、共通電極115とで、成膜される領域を変えることができる。

[0341]

図18に示すように、発光デバイス130Gが有する画素電極111Gは、導電層124Gと、導電層124G上の導電層126Gと、導電層126G上の導電層129Gと、の積層構造を有する。

[0342]

導電層124Gは、絶縁層218及び絶縁層235に設けられた開口を介して、トランジスタ206Gが有する導電層116bと電氣的に接続される。

[0343]

導電層124Gの端部は、導電層126Gの端部より外側に位置している。導電層126Gの端部は、導電層129Gの端部より内側に位置している。導電層124Gの端部は、導電層129Gの端部より外側に位置している。つまり、導電層126Gの端部は、導電層124G上に位置する。また、導電層129Gの端部は、導電層124G上に位置する。導電層126Gの上面及び側面は、導電層129Gで覆われる。

[0344]

導電層124Gの、可視光に対する透過性及び反射性については、特に限定されない。導電層124Gには、可視光に対して透過性を有する導電層、又は可視光に対して反射性を有する導電層を用いることができる。可視光に対して透過性を有する導電層として、例えば、酸化物導電体を含む導電層（酸化物導電層ともいう。）を用いることができる。具体的には、導電層124Gとして、In-Si-Sn酸化物（ITSOともいう。）を好適に用いることができる。可視光に対して反射性を有する導電層として、例えば、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、スズ、亜鉛、銀、白金、金、モリブデン、タンタル、又はタングステンなどの金属、又はこれを主成分とする合金（例えば、銀とパラジウムと銅の合金（APC: Ag-Pd-Cu））を用いることができる。導電層124Gは、可視光に対して透過性を有する導電層と、当該導電層上の反射性を有する導電層との積層構造としてもよい。導電層124Gには、導電層124Gの被形成面（ここでは、絶縁層235）との密着性が高い材料を適用することが好ましい。これにより、導電層124Gの膜剥がれを抑制することができる。

[0345]

導電層126Gには、可視光に対して反射性を有する導電層を用いることができる。導電層12

6Gは、可視光に対して透過性を有する導電層と、当該導電層上の反射性を有する導電層との積層構造としてもよい。導電層126Gには、導電層124Gと同じ材料を適用することができる。具体的には、導電層126Gとして、In-Si-Sn酸化物(ITSO)と、In-Si-Sn酸化物(ITSO)上の銀とパラジウムと銅の合金(APC)の積層構造を好適に用いることができる。

[0346]

導電層129Gには、導電層124Gと同じ材料を適用することができる。導電層129Gには、例えば、可視光に対して透過性を有する導電層を用いることができる。具体的には、導電層129Gとして、In-Si-Sn酸化物(ITSO)を用いることができる。

[0347]

導電層126Gに酸化されやすい材料を用いる場合、導電層129Gに酸化されにくい材料を適用し、導電層129Gで導電層126Gを覆うことにより、導電層126Gが酸化されてしまうことを抑制することができる。また、導電層126Gに含まれる金属成分が析出してしまうことを抑制することができる。例えば、導電層126Gに銀を含む材料を適用する場合、導電層129Gには、In-Si-Sn酸化物(ITSO)を好適に用いることができる。これにより、導電層126Gが酸化されることを抑制することができ、銀の析出を抑制することができる。

[0348]

発光デバイス130Rにおける導電層124R(図示しない。)、導電層126R(図示しない。)、及び導電層129R(図示しない。)、並びに、発光デバイス130Bにおける導電層124B、導電層126B、及び導電層129Bについては、それぞれ、発光デバイス130Gにおける導電層124G、導電層126G、及び導電層129Gと同様であるため、詳細な説明は省略する。

[0349]

なお、図18等に示す画素電極111R、画素電極111G、画素電極111B、導電層123、及び導電層166は、他の構成例にも適用することができる。

[0350]

導電層124R、導電層124G、及び導電層124Bは、絶縁層218及び絶縁層235に設けられた開口を覆うように形成される。導電層124R、導電層124G、及び導電層124Bの凹部には、層128が埋め込まれている。

[0351]

層128は、導電層124R、導電層124G、及び導電層124Bの凹部を平坦にする機能を有する。導電層124R、導電層124G、導電層124B、及び層128上には、導電層124R、導電層124G、及び導電層124Bとそれぞれ電氣的に接続される導電層126R、導電層126G、及び導電層126Bが設けられている。したがって、発光デバイス130において、導電層124R、導電層124G、及び導電層124Bの凹部と重なる領域も発光領域として機能し、画素の開口率を高めることができる。

[0352]

層128は、絶縁層であってもよく、導電層であってもよい。層128には、各種無機絶縁材料、有機絶縁材料、及び導電材料を適宜用いることができる。層128は、有機材料を用いて形成されることが好ましい。有機材料として、感光性の有機樹脂を用いることが特に好ましい。層128に

は、例えば、アクリル樹脂を含む感光性の樹脂組成物を好適に用いることができる。

[0353]

なお、層128を導電層とする場合、層128は、画素電極の一部として機能することができる。層128には、例えば、金属粒子を分散させた有機樹脂を用いることができる。

[0354]

なお、図18等に示す層128は、他の構成例にも適用することができる。

[0355]

図18では、画素電極111Gの端部よりも、層113Gの端部の方が、外側に位置する例を示している。層113Gは、画素電極111Gの端部を覆うように形成される。このような構成とすることで、画素電極の上面全体を発光領域とすることも可能となり、島状のEL層の端部が、画素電極の端部よりも内側に位置する構成に比べて、開口率を高めることができる。また、画素電極111の側面をEL層で覆うことにより、画素電極111と、共通電極115と、が接することを抑制することができるため、発光デバイス130のショートを抑制することができる。なお、ここでは、画素電極111Gと、層113Gと、を例に挙げて説明するが、画素電極111Rと層113R、及び、画素電極111Bと層113Bにおいても、同様のことがいえる。

[0356]

画素電極111Gと、層113Gと、の間には、画素電極111Gの上面端部を覆う絶縁層（図16の絶縁層237参照）が設けられていない。また、画素電極111Bと、層113Bと、の間には、画素電極111Bの上面端部を覆う絶縁層が設けられていない。そのため、隣り合う発光デバイスの間隔を小さくすることができる。したがって、高精細、又は高解像度の表示装置を実現することができる。また、当該絶縁層を形成するためのマスクも不要となり、表示装置の製造コストを削減することができる。

[0357]

EL層は、例えば、フォトリソグラフィ法を用いて形成することができる。具体的には、副画素ごとに画素電極を形成した後、複数の画素電極にわたって発光層となる膜を成膜する。その後、当該膜を、フォトリソグラフィ法を用いて加工し、1つの画素電極に対して1つの島状の発光層を形成する。これにより、発光層が副画素ごとに分割され、副画素ごとに島状の発光層を形成することができる。フォトリソグラフィ法を用いることにより、微細なサイズのEL層を形成することができる。EL層を発光デバイスごとに島状に設けることで、隣接する発光デバイス間のリーク電流を抑制することができる。これにより、意図しない発光に起因したクロストークを防ぐことができ、コントラストの極めて高い表示装置を実現することができる。特に、低輝度における電流効率の高い表示装置を実現することができる。

[0358]

層113R、層113G、及び層113Bに含まれる化合物の耐熱温度は、それぞれ、100℃以上180℃以下であることが好ましく、120℃以上180℃以下が好ましく、140℃以上180℃以下がより好ましい。例えば、これらの化合物のガラス転移点(T_g)は、それぞれ、100℃以上180℃以下であることが好ましく、120℃以上180℃以下が好ましく、140℃以上180℃以下がより好ましい。これにより、工程中に加わる熱により、層113R、層113G、及び層113Bがダメージを受けて発光効率が低下すること、及び、寿命が短くなることを抑制することができる。

[0359]

隣り合う発光デバイス130の間の領域には、絶縁層125と、絶縁層125上の絶縁層127と、が設けられている。図18では、絶縁層125及び絶縁層127の断面が、複数示されているが、表示装置200Cを上面から見た場合、絶縁層125及び絶縁層127は、それぞれ1つに繋がっている。つまり、表示装置200Cは、例えば、絶縁層125及び絶縁層127を1つずつ有する構成とすることができる。なお、表示装置200Cは、互いに分離された複数の絶縁層125を有してもよく、また互いに分離された複数の絶縁層127を有してもよい。

[0360]

絶縁層125は、層113R、層113G、及び層113Bのそれぞれの側面と接することが好ましい。絶縁層125が、層113R、層113G、及び層113Bと接する構成とすることで、層113R、層113G、及び層113Bの膜剥がれを防止することができる。絶縁層125と、層113R、層113G、又は層113Bと、が密着することで、隣り合う層113などが、絶縁層125によって固定される、又は、接着される効果を奏する。これにより、発光デバイスの信頼性を高めることができる。また、発光デバイスの作製歩留まりを高めることができる。

[0361]

絶縁層125には、無機材料を用いることができる。絶縁層125には、例えば、酸化物、酸化窒化物、窒化酸化物、及び窒化物の一又は複数を用いることができる。絶縁層125は、単層構造であってもよく、積層構造であってもよい。酸化物として、酸化シリコン、酸化アルミニウム、酸化マグネシウム、インジウムガリウム亜鉛酸化物、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジウム、酸化ハフニウム、及び酸化タンタルが挙げられる。窒化物として、窒化シリコン及び窒化アルミニウムが挙げられる。酸化窒化物として、酸化窒化シリコン、及び酸化窒化アルミニウムが挙げられる。窒化酸化物として、窒化酸化シリコン、及び窒化酸化アルミニウムが挙げられる。特に、酸化アルミニウムは、エッチングにおいて、EL層との選択比が高く、EL層を保護する機能を有するため、好ましい。

[0362]

絶縁層125は、水及び酸素の少なくとも一方に対するバリア絶縁層としての機能を有することが好ましい。また、絶縁層125は、水及び酸素の少なくとも一方の拡散を抑制する機能を有することが好ましい。また、絶縁層125は、水及び酸素の少なくとも一方を捕獲、又は固着する（ゲッターリングともいう。）機能を有することが好ましい。なお、本明細書等において、バリア絶縁層とは、バリア性を有する絶縁層を指す。また、本明細書等において、バリア性とは、対応する物質の拡散を抑制する機能（透過性が低いともいう。）を指す。

[0363]

絶縁層125が、バリア絶縁層としての機能、又はゲッターリング機能を有することで、外部から各発光デバイスに拡散し得る不純物（代表的には、水及び酸素の少なくとも一方）の侵入を抑制することが可能な構成となる。当該構成とすることで、信頼性の高い発光デバイス、さらには、信頼性の高い表示装置を提供することができる。

[0364]

絶縁層127は、絶縁層125の凹部を充填するように、絶縁層125上に設けられる。絶縁層127は、絶縁層125を介して、層113R、層113G、及び層113Bのそれぞれの上面の一部及び側面と重なる構成とすることができる。絶縁層127は、絶縁層125の側面の少なくとも

も一部を覆うことが好ましい。絶縁層125及び絶縁層127を設けることで、隣り合う島状の層の間を埋めることができるため、島状の層上に設ける層（例えばキャリア注入層、及び共通電極など）の被形成面の凹凸を低減し、当該層の被覆性を高めることができる。絶縁層127の上面は、より平坦性の高い形状を有することが好ましいが、凸部、凸曲面、凹曲面、又は凹部を有してもよい。

[0365]

絶縁層127として、有機材料を有する絶縁層を好適に用いることができる。有機材料として、感光性の有機樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いることが好ましい。

[0366]

絶縁層127として、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等を用いてもよい。また、絶縁層127として、ポリビニルアルコール（PVA）、ポリビニルブチラル、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、又はアルコール可溶性のポリアミド樹脂等の有機材料を用いてもよい。また、感光性の樹脂として、フォトレジストを用いてもよい。感光性の有機樹脂として、ポジ型の材料及びネガ型の材料のどちらを用いてもよい。

[0367]

絶縁層127には、可視光を吸収する材料を用いてもよい。絶縁層127が発光デバイスからの発光を吸収することで、発光デバイスから、絶縁層127を介して、隣接する発光デバイスに光が漏れること（迷光）を抑制することができる。これにより、表示装置の表示品位を高めることができる。また、表示装置に偏光板を用いなくても、表示品位を高めることができるため、表示装置の軽量化及び薄型化を図ることができる。

[0368]

可視光を吸収する材料として、黒色などの顔料を含む材料、染料を含む材料、光吸収性を有する樹脂材料（例えばポリイミドなど）、及び、カラーフィルタに用いることのできる樹脂材料（カラーフィルタ材料）が挙げられる。特に、2色、又は3色以上のカラーフィルタ材料を積層又は混合した樹脂材料を用いると、可視光の遮蔽効果を高めることができるため好ましい。特に、3色以上のカラーフィルタ材料を混合させることで、黒色又は黒色近傍の樹脂層とすることが可能となる。

[0369]

発光デバイス130Rが有する層113R上に、マスク層118R及びマスク層119Rが位置し、発光デバイス130Gが有する層113G上に、マスク層118G及びマスク層119Gが位置し、発光デバイス130Bが有する層113B上に、マスク層118B及びマスク層119Bが位置する。マスク層118及びマスク層119は、発光領域を囲むように設けられる。言い換えると、マスク層118及びマスク層119は、発光領域と重なる部分に開口を有する。マスク層118R及びマスク層119Rは、層113Rを形成する際に、層113R上に設けたマスク層の一部が残存しているものである。同様に、マスク層118G及びマスク層119Gは、層113Gを形成する際に、また、マスク層118B及びマスク層119Bは、層113Bを形成する際に、それぞれ設けたマスク層の一部が残存しているものである。このように、本発明の一態様の表示装置は、その作製時にEL層を保護するために用いるマスク層が、一部残存していてもよい。

[0370]

共通層114及び共通電極115は、層113R、層113G、層113B、マスク層118、マスク層119、絶縁層125、及び絶縁層127上に設けられる。絶縁層125及び絶縁層127を設ける前の段階では、画素電極及び島状のEL層が設けられる領域と、画素電極及び島状のEL層が設けられない領域（発光デバイス間の領域）と、に起因する段差が生じている。本発明の一態様の表示装置は、絶縁層125及び絶縁層127を有することで、当該段差を小さくすることができ、共通層114及び共通電極115の被覆性を向上させることができる。したがって、共通層114及び共通電極115の段切れによる接続不良を抑制することができる。また、当該段差によって、共通電極115の膜厚が局所的に薄くなり、共通電極115の電気抵抗が上昇することを抑制することができる。

[0371]

なお、絶縁層127は、絶縁層125の側面、マスク層118Rの側面、マスク層119Rの側面、マスク層118Gの側面、マスク層119Gの側面、マスク層118Bの側面、及びマスク層119Bの側面の少なくとも一部を覆ってもよい。また、絶縁層127は、層113R、層113G、及び層113Bと接する領域を有してもよい。

[0372]

<表示装置200D>

図19に示す表示装置200Dは、絶縁層239を有する点で、図18に示す表示装置200Cと主に異なる。

[0373]

絶縁層239は、絶縁層235上に設けられ、絶縁層235が有する開口と重なる領域に開口を有する。画素電極111は、絶縁層239、絶縁層235、及び絶縁層218に設けられた開口を覆うように設けられる。

[0374]

絶縁層239は、層113、マスク層118、及びマスク層119を形成する際にエッチング保護膜として機能することができる。絶縁層239を設けることにより、層113、マスク層118、及びマスク層119を形成する際に、絶縁層235の一部がエッチングされ、絶縁層235に凹凸が生じることを防止することができる。つまり、絶縁層125の被形成面の段差が小さくなり、絶縁層125の被覆性を高めることができる。したがって、層113の側面が絶縁層125で覆われ、層113の膜剥がれを防止することができる。

[0375]

絶縁層239は、無機材料を有する絶縁層とすることができる。絶縁層239には、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜等の無機絶縁膜を用いることができる。絶縁層239は、単層構造であってもよく、積層構造であってもよい。酸化絶縁膜としては、酸化シリコン膜、酸化アルミニウム膜、酸化マグネシウム膜、インジウムガリウム亜鉛酸化物膜、酸化ガリウム膜、酸化ゲルマニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ランタン膜、酸化ネオジム膜、酸化ハフニウム膜、及び酸化タンタル膜等が挙げられる。窒化絶縁膜としては、窒化シリコン膜及び窒化アルミニウム膜等が挙げられる。酸化窒化絶縁膜としては、酸化窒化シリコン膜、及び酸化窒化アルミニウム膜等が挙げられる。窒化酸化絶縁膜としては、窒化酸化シリコン膜、及び窒化酸化アルミニウム膜等が挙げられる。絶縁層239には、例えば、酸化シリコ

ン膜又は酸化窒化シリコン膜を好適に用いることができる。

[0376]

絶縁層239には、層113、マスク層118、及びマスク層119となる膜をエッチングする際に、当該膜とエッチングレートの比が大きい（選択比が大きいともいう。）材料を選択することが好ましい。

[0377]

ここで、発光デバイス130の被形成面の平坦性が低い場合、例えば、共通電極115の段切れによる接続不良、又は共通電極115の膜厚が局所的に薄くなり、電気抵抗が上昇する等の不具合が生じる恐れがある。また、当該被形成面に形成される層の加工精度が低くなる恐れがある。

[0378]

本発明の一態様である表示装置は、絶縁層239を設けることにより、発光デバイス130の被形成面をより平坦にすることができる。したがって、絶縁層239上に設けられる発光デバイス130等の加工精度が高まり、精細度の高い表示装置とすることができる。また、共通電極115の段切れによる接続不良、及び、共通電極115の膜厚が局所的に薄くなり、電気抵抗が上昇する等の不具合が発生することを防止することができ、表示品位の高い表示装置とすることができる。

[0379]

なお、図19では、絶縁層239を単層構造で示しているが、本発明の一態様はこれに限られない。絶縁層239は、積層構造であってもよい。

[0380]

層113R、層113G、及び層113Bのいずれとも重ならない領域において、絶縁層239の一部が除去されてもよい。層113R、層113G、及び層113Bのいずれとも重ならない領域の絶縁層239の膜厚が、層113R、層113G、又は層113Bと重なる領域の絶縁層239の膜厚より薄くなってもよい。

[0381]

なお、絶縁層239は、他の構成例にも適用することができる。

[0382]

<表示装置200E>

図20に示す表示装置200Eは、受光デバイス150を有する点で、図19に示す表示装置200Dと主に異なる。

[0383]

受光デバイス150として、例えば、pn型又はpin型のフォトダイオードを用いることができる。受光デバイス150は、受光デバイスに入射する光を検出し、電荷を発生させる光電変換デバイス（光電変換素子ともいう。）として機能する。受光デバイス150に入射する光量に基づき、受光デバイス150から発生する電荷量が決まる。

[0384]

受光デバイス150は、可視光及び赤外光の一方又は双方を検出することができる。可視光を検出する場合、例えば、青色、紫色、青紫色、緑色、黄緑色、黄色、橙色、赤色などの光のうち、一つ又は複数を検出することができる。赤外光を検出する場合、暗い場所でも対象物の検出が可能となり、好ましい。

[0385]

特に、受光デバイス150として、有機化合物を含む層を有する有機フォトダイオードを用いることが好ましい。有機フォトダイオードは、薄型化、軽量化、及び大面積化が容易であり、また、形状及びデザインの自由度が高いため、様々な表示装置に適用することができる。

[0386]

本発明の一態様では、発光デバイス130として、有機ELデバイスを用い、受光デバイス150として、有機フォトダイオードを用いる。有機ELデバイス及び有機フォトダイオードは、同一基板上に形成することができる。したがって、有機ELデバイスを用いた表示装置に、有機フォトダイオードを内蔵することができる。

[0387]

受光デバイス150は、画素電極111Sと、共通電極115と、の間に逆バイアスをかけて駆動することで、受光デバイスに入射する光を検出し、電荷を発生させ、電流として取り出すことができる。

[0388]

図20は、発光デバイス130Gから基板152側に射出される光G、及び、基板152側から受光デバイス150に入射する光Linを、それぞれ、破線の矢印で示している。

[0389]

受光デバイス150には、発光デバイス130と同様の作製方法を適用することができる。受光デバイスが有する島状の活性層（光電変換層ともいう。）は、例えば、ファインメタルマスクを用いて形成することができる。又は、活性層はファインメタルマスクを用いて形成されるのではなく、フォトリソグラフィ法を用いて形成することができる。フォトリソグラフィ法を用いる場合、活性層となる膜を一面に成膜した後加工することで形成されるため、島状の活性層を均一の厚さで形成することができる。また、活性層上にマスク層を設けることで、表示装置の作製工程中に活性層が受けるダメージを低減し、受光デバイスの信頼性を高めることができる。ここでは、フォトリソグラフィ法を用いて活性層を形成する構成を例に挙げて、説明する。

[0390]

受光デバイス150は、画素電極111Sと、層113Sと、共通層114と、共通電極115と、を有する。層113Sは、少なくとも活性層を有する。画素電極111Sは、導電層124Sと、導電層124S上の導電層126Sと、導電層126S上の導電層129Sと、の積層構造を有する。画素電極111Sは、画素電極111R（図示しない。）、画素電極111G、及び画素電極111B（図示しない。）と同じ工程で形成することができる。

[0391]

画素電極111Sは、トランジスタ206Sが有する導電層116bと、電氣的に接続される。トランジスタ205Sは、トランジスタ205R、トランジスタ205G、及びトランジスタ205Bと同じ工程で形成することができる。また、トランジスタ206Sは、トランジスタ206R、トランジスタ206G、及びトランジスタ206Bと同じ工程で形成することができる。絶縁層235及び絶縁層218は、それぞれ、トランジスタ206Sが有する導電層116bと重なる領域に開口を有する。当該開口を覆うように、受光デバイス150が有する画素電極111Sが設けられる。トランジスタ206Sが有する導電層116bは、当該開口を介して画素電極111Sと電氣的に接続される。層113Sは、画素電極111S上に設けられる。層113S上に、共通層114が設けられ、共通層114上に共通電極115が設けられている。共通層114は、受光デバ

イス150と、発光デバイス130と、に共通して設けられる一続きの層である。

[0392]

層113Sは、少なくとも活性層を含み、好ましくは複数の機能層を有する。例えば、機能層として、キャリア輸送層（正孔輸送層及び電子輸送層）、及び、キャリアブロック層（正孔ブロック層及び電子ブロック層）などが挙げられる。また、活性層上に1層以上の層を有することが好ましい。活性層と、マスク層と、の間に他の層を有することで、表示装置の作製工程中に活性層が最表面に露出することを抑制し、活性層が受けるダメージを低減することができる。これにより、受光デバイス150の信頼性を高めることができる。したがって、層113Sは、活性層と、活性層上のキャリアブロック層（正孔ブロック層又は電子ブロック層）、若しくはキャリア輸送層（電子輸送層又は正孔輸送層）と、を有することが好ましい。

[0393]

層113Sは、受光デバイス150に設けられ、発光デバイス130には設けられない層である。ただし、層113Sに含まれる活性層以外の機能層は、層113R、層113G、及び層113Bに含まれる発光層以外の機能層と同じ材料を有する場合がある。一方、共通層114は、発光デバイス130と、受光デバイス150と、が共有する一続きの層である。

[0394]

ここで、受光デバイスと、発光デバイスと、が共通で有する層は、発光デバイスにおける機能と、受光デバイスにおける機能と、が異なる場合がある。本明細書中では、発光デバイスにおける機能に基づいて構成要素を呼称することがある。例えば、正孔注入層は、発光デバイスにおいて正孔注入層として機能し、受光デバイスにおいて正孔輸送層として機能する。同様に、電子注入層は、発光デバイスにおいて電子注入層として機能し、受光デバイスにおいて電子輸送層として機能する。また、受光デバイスと、発光デバイスと、が共通で有する層は、発光デバイスにおける機能と、受光デバイスにおける機能と、が同一である場合もある。例えば、正孔輸送層は、発光デバイス及び受光デバイスのいずれにおいても、正孔輸送層として機能し、電子輸送層は、発光デバイス及び受光デバイスのいずれにおいても、電子輸送層として機能する。

[0395]

隣り合う発光デバイス130と、受光デバイス150と、の間の領域には、絶縁層125と、絶縁層125上の絶縁層127と、が設けられている。また、図示していないが、隣り合う発光デバイス同士の間領域にも、絶縁層125と、絶縁層125上の絶縁層127と、が設けられている。

[0396]

層113Rと、絶縁層125と、の間には、マスク層118R及びマスク層119Rが位置し、層113Sと、絶縁層125と、の間には、マスク層118S及びマスク層119Sが位置する。マスク層118R及びマスク層119Rは、層113Rを加工する際に、層113R上に設けたマスク層の一部が残存しているものである。また、マスク層118S及びマスク層119Sは、活性層を含む層である層113Sを加工する際に、層113Sの上面に接して設けたマスク層の一部が残存しているものである。マスク層118Rと、マスク層118Sと、は同じ材料を有していてもよく、異なる材料を有してもよい。マスク層119Rと、マスク層119Sと、は同じ材料を有していてもよく、異なる材料を有してもよい。

[0397]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0398]

(実施の形態3)

本実施の形態では、本発明の一態様の表示装置について、図21A乃至図22Kを用いて説明する。

[0399]

画素レイアウトについて説明する。副画素の配列に特に限定はなく、様々な方法を適用することができる。副画素の配列として、例えば、ストライプ配列、Sストライプ配列、マトリクス配列、デルタ配列、ベイヤー配列、及びペンタイル配列が挙げられる。

[0400]

副画素の平面形状として、例えば、三角形、四角形（長方形、正方形を含む。）、五角形などの多角形、これら多角形の角が丸い形状、楕円形、及び円形が挙げられる。副画素の平面形状は、発光デバイスの発光領域、又は受光デバイスの受光領域の平面形状に相当する。

[0401]

図21Aに示す画素210には、ストライプ配列が適用されている。画素210は、副画素11a、副画素11b、及び副画素11cの3種類の副画素で構成される。副画素11a、副画素11b、及び副画素11cは、それぞれ異なる色の光を呈する。副画素11a、副画素11b、及び副画素11cとして、赤色（R）、緑色（G）、及び青色（B）の3色の副画素、黄色（Y）、シアン（C）、及びマゼンタ（M）の3色の副画素などが挙げられる。また、副画素の色の種類は3つに限られず、4つ以上としてもよい。4色の副画素として、R、G、B、及び白色（W）の4色の副画素、R、G、B、及びYの4色の副画素、並びに、R、G、B、及び赤外光（IR）の4色の副画素が挙げられる。

[0402]

副画素は、それぞれ、発光デバイスを制御する画素回路を有する。画素回路は、図21Aに示す副画素の範囲に限定されず、その外側に配置されてもよい。例えば、副画素11aの画素回路が有するトランジスタは、図21Aに示す副画素11aの範囲内に位置してもよく、一部又は全てが副画素11aの範囲外に位置してもよい。

[0403]

図21Aでは、副画素11a、副画素11b、及び副画素11cの開口率（サイズ、発光領域のサイズともいえる。）を等しく又は概略等しく示すが、本発明の一態様はこれに限定されない。副画素11a、副画素11b、及び副画素11cの開口率は、それぞれ適宜決定することができる。副画素11a、副画素11b、及び副画素11cの開口率は、それぞれ異なってもよく、2つ以上が等しい又は概略等しくてもよい。

[0404]

図21Bに示す画素210には、Sストライプ配列が適用されている。図21Bに示す画素210は、副画素11a、副画素11b、及び副画素11cの3種類の副画素で構成され、左の列（1列目）に、2つの副画素（副画素11a、及び副画素11b）を有し、右の列（2列目）に、1つの副画素（副画素11c）を有する。

[0405]

図21Cに示す画素210は、角が丸い略台形の平面形状を有する副画素11aと、角が丸い略三角形の平面形状を有する副画素11bと、角が丸い略四角形又は略六角形の平面形状を有する副

画素 1 1 c と、を有する。また、副画素 1 1 a は、副画素 1 1 b よりも発光面積が小さい。このように、各副画素の形状及びサイズは、それぞれ、独立に決定することができる。例えば、信頼性の高い発光デバイスを有する副画素ほど、サイズを小さくすることができる。

[0406]

図 2 1 D に示す画素 2 1 0 a、及び画素 2 1 0 b には、ペントイル配列が適用されている。図 2 1 D では、副画素 1 1 a 及び副画素 1 1 b を有する画素 2 1 0 a と、副画素 1 1 b 及び副画素 1 1 c を有する画素 2 1 0 b と、が交互に配置されている例を示す。

[0407]

図 2 1 E 乃至図 2 1 G に示す画素 2 1 0 a、及び画素 2 1 0 b には、デルタ配列が適用されている。画素 2 1 0 a は上の行（1 行目）に、2 つの副画素（副画素 1 1 a、及び副画素 1 1 b）を有し、下の行（2 行目）に、1 つの副画素（副画素 1 1 c）を有する。画素 2 1 0 b は上の行（1 行目）に、1 つの副画素（副画素 1 1 c）を有し、下の行（2 行目）に、2 つの副画素（副画素 1 1 a、及び副画素 1 1 b）を有する。

[0408]

図 2 1 E は、各副画素が、角が丸い略四角形の平面形状を有する例であり、図 2 1 F は、各副画素が、円形の平面形状を有する例であり、図 2 1 G は、各副画素が、角が丸い略六角形の平面形状を有する例である。

[0409]

図 2 1 G では、各副画素が、最密に配列した六角形の領域の内側に配置されている。各副画素は、その 1 つの副画素に着目したとき、6 つの副画素に囲まれるように、配置されている。また、同じ色の光を呈する副画素が隣り合わないよう設けられている。例えば、副画素 1 1 a に着目したとき、これを囲むように 3 つの副画素 1 1 b と 3 つの副画素 1 1 c が、交互に配置されるように、それぞれの副画素が設けられている。

[0410]

図 2 1 H は、各色の副画素がジグザグに配置されている例である。具体的には、平面視において、列方向に並ぶ 2 つの副画素（例えば、副画素 1 1 a と副画素 1 1 b、又は、副画素 1 1 b と副画素 1 1 c）の上辺の位置がずれている。

[0411]

図 2 1 A 乃至図 2 1 H に示す各画素において、例えば、副画素 1 1 a を赤色の光を呈する副画素 R とし、副画素 1 1 b を緑色の光を呈する副画素 G とし、副画素 1 1 c を青色の光を呈する副画素 B とすることが好ましい。なお、副画素の構成はこれに限定されず、副画素が呈する色とその並び順は、適宜決定することができる。例えば、副画素 1 1 b を赤色の光を呈する副画素 R とし、副画素 1 1 a を緑色の光を呈する副画素 G としてもよい。

[0412]

フォトリソグラフィ法では、加工するパターンが微細になるほど、光の回折の影響を無視できなくなるため、露光によりフォトマスクのパターンを転写する際に忠実性が損なわれ、レジストマスクを所望の形状に加工することが困難になる。そのため、フォトマスクのパターンが矩形であっても、角が丸まったパターンが形成されやすい。したがって、副画素の平面形状が、多角形の角が丸い形状、楕円形、又は円形などになることがある。

[0413]

なお、副画素の平面形状を所望の形状とするために、設計パターンと、転写パターンとが、一致するように、あらかじめマスクパターンを補正する技術（OPC（Optical Proximity Correction：光近接効果補正）技術）を用いてもよい。具体的には、OPC技術では、マスクパターン上の図形コーナー部などに、補正用のパターンを追加する。

[0414]

図22A乃至図22Iに示すように、画素は副画素を4種類有する構成とすることができる。

[0415]

図22A乃至図22Cに示す画素210には、ストライプ配列が適用されている。

[0416]

図22Aは、各副画素が、長方形の平面形状を有する例であり、図22Bは、各副画素が、2つの半円と長方形をつなげた平面形状を有する例であり、図22Cは、各副画素が、楕円形の平面形状を有する例である。

[0417]

図22D乃至図22Fに示す画素210には、マトリクス配列が適用されている。

[0418]

図22Dは、各副画素が、正方形の平面形状を有する例であり、図22Eは、各副画素が、角が丸い略正方形の平面形状を有する例であり、図22Fは、各副画素が、円形の平面形状を有する例である。

[0419]

図22G及び図22Hでは、1つの画素210が、2行3列で構成されている例を示す。

[0420]

図22Gに示す画素210は、上の行（1行目）に、3つの副画素（副画素11a、副画素11b、及び副画素11c）を有し、下の行（2行目）に、1つの副画素（副画素11d）を有する。言い換えると、画素210は、左の列（1列目）に、副画素11aを有し、中央の列（2列目）に副画素11bを有し、右の列（3列目）に副画素11cを有し、さらに、この3列にわたって、副画素11dを有する。

[0421]

図22Hに示す画素210は、上の行（1行目）に、3つの副画素（副画素11a、副画素11b、及び副画素11c）を有し、下の行（2行目）に、3つの副画素11dを有する。言い換えると、画素210は、左の列（1列目）に、副画素11a及び副画素11dを有し、中央の列（2列目）に副画素11b及び副画素11dを有し、右の列（3列目）に副画素11c及び副画素11dを有する。図22Hに示すように、上の行と下の行との副画素の配置を揃える構成とすることで、製造プロセスで生じ得るゴミなどを効率よく除去することが可能となる。したがって、表示品位の高い表示装置を提供することができる。

[0422]

図22Iでは、1つの画素210が、3行2列で構成されている例を示す。

[0423]

図22Iに示す画素210は、上の行（1行目）に、副画素11aを有し、中央の行（2行目）に、副画素11bを有し、1行目から2行目にわたって副画素11cを有し、下の行（3行目）に、1つの副画素（副画素11d）を有する。言い換えると、画素210は、左の列（1列目）に、副

画素 1 1 a、及び副画素 1 1 b を有し、右の列（2 列目）に副画素 1 1 c を有し、さらに、この 2 列にわたって、副画素 1 1 d を有する。

[0 4 2 4]

図 2 2 A 乃至図 2 2 I に示す画素 2 1 0 は、副画素 1 1 a、副画素 1 1 b、副画素 1 1 c、及び副画素 1 1 d の 4 つの副画素で構成される。

[0 4 2 5]

副画素 1 1 a、副画素 1 1 b、副画素 1 1 c、及び副画素 1 1 d は、それぞれ異なる色の光を発生する発光デバイスを有する構成とすることができる。副画素 1 1 a、副画素 1 1 b、副画素 1 1 c、及び副画素 1 1 d として、R、G、B、及び白色（W）の 4 色の副画素、R、G、B、及び Y の 4 色の副画素、又は、R、G、B、及び赤外光（IR）の 4 色の副画素などが挙げられる。

[0 4 2 6]

図 2 2 A 乃至図 2 2 I に示す各画素 2 1 0 において、例えば、副画素 1 1 a を、赤色の光を呈する副画素 R とし、副画素 1 1 b を、緑色の光を呈する副画素 G とし、副画素 1 1 c を、青色の光を呈する副画素 B とし、副画素 1 1 d を、白色の光を呈する副画素 W、黄色の光を呈する副画素 Y、又は近赤外光を呈する副画素 IR のいずれかとするのが好ましい。このような構成とする場合、図 2 2 G 及び図 2 2 H に示す画素 2 1 0 では、R、G、B のレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図 2 2 I に示す画素 2 1 0 では、R、G、B のレイアウトがいわゆる S ストライプ配列となるため、表示品位を高めることができる。

[0 4 2 7]

画素 2 1 0 は、受光デバイスを有する副画素を有してもよい。

[0 4 2 8]

図 2 2 A 乃至図 2 2 I に示す各画素 2 1 0 において、副画素 1 1 a 乃至副画素 1 1 d のいずれか一つを、受光デバイスを有する副画素としてもよい。

[0 4 2 9]

図 2 2 A 乃至図 2 2 I に示す各画素 2 1 0 において、例えば、副画素 1 1 a を赤色の光を呈する副画素 R とし、副画素 1 1 b を緑色の光を呈する副画素 G とし、副画素 1 1 c を青色の光を呈する副画素 B とし、副画素 1 1 d を、受光デバイスを有する副画素 S とすることが好ましい。このような構成とする場合、図 2 2 G 及び図 2 2 H に示す画素 2 1 0 では、R、G、B のレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図 2 2 I に示す画素 2 1 0 では、R、G、B のレイアウトがいわゆる S ストライプ配列となるため、表示品位を高めることができる。

[0 4 3 0]

受光デバイスを有する副画素 S が検出する光の波長は、特に限定されない。副画素 S は、可視光及び赤外光の一方又は双方を検出する構成とすることができる。

[0 4 3 1]

図 2 2 J 及び図 2 2 K に示すように、画素は副画素を 5 種類有する構成とすることができる。

[0 4 3 2]

図 2 2 J では、1 つの画素 2 1 0 が、2 行 3 列で構成されている例を示す。

[0 4 3 3]

図 2 2 J に示す画素 2 1 0 は、上の行（1 行目）に、3 つの副画素（副画素 1 1 a、副画素 1 1 b、及び副画素 1 1 c）を有し、下の行（2 行目）に、2 つの副画素（副画素 1 1 d、及び副画素

1 1 e) を有する。言い換えると、画素 2 1 0 は、左の列 (1 列目) に、副画素 1 1 a、及び副画素 1 1 d を有し、中央の列 (2 列目) に副画素 1 1 b を有し、右の列 (3 列目) に副画素 1 1 c を有し、さらに、2 列目から 3 列目にわたって、副画素 1 1 e を有する。

[0 4 3 4]

図 2 2 K では、1 つの画素 2 1 0 が、3 行 2 列で構成されている例を示す。

[0 4 3 5]

図 2 2 K に示す画素 2 1 0 は、上の行 (1 行目) に、副画素 1 1 a を有し、中央の行 (2 行目) に、副画素 1 1 b を有し、1 行目から 2 行目にわたって副画素 1 1 c を有し、下の行 (3 行目) に、2 つの副画素 (副画素 1 1 d、及び副画素 1 1 e) を有する。言い換えると、画素 2 1 0 は、左の列 (1 列目) に、副画素 1 1 a、副画素 1 1 b、及び副画素 1 1 d を有し、右の列 (2 列目) に副画素 1 1 c、及び副画素 1 1 e を有する。

[0 4 3 6]

図 2 2 J 及び図 2 2 K に示す各画素 2 1 0 において、例えば、副画素 1 1 a を赤色の光を呈する副画素 R とし、副画素 1 1 b を緑色の光を呈する副画素 G とし、副画素 1 1 c を青色の光を呈する副画素 B とすることが好ましい。このような構成とする場合、図 2 2 J に示す画素 2 1 0 では、R、G、B のレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図 2 2 K に示す画素 2 1 0 では、R、G、B のレイアウトがいわゆる S ストライプ配列となるため、表示品位を高めることができる。

[0 4 3 7]

図 2 2 J 及び図 2 2 K に示す各画素 2 1 0 において、例えば、副画素 1 1 d と副画素 1 1 e のうち、少なくとも一方に、受光デバイスを有する副画素 S を適用することが好ましい。副画素 1 1 d と副画素 1 1 e の両方に受光デバイスを用いる場合、受光デバイスの構成が互いに異なってもよい。例えば、互いに検出する光の波長域の少なくとも一部が、異なってもよい。具体的には、副画素 1 1 d と副画素 1 1 e のうち、一方は、主に可視光を検出する受光デバイスを有し、他方は、主に赤外光を検出する受光デバイスを有してもよい。

[0 4 3 8]

図 2 2 J 及び図 2 2 K に示す各画素 2 1 0 において、例えば、副画素 1 1 d と副画素 1 1 e のうち、一方に、受光デバイスを有する副画素 S を適用し、他方に、光源として用いることが可能な発光デバイスを有する副画素を適用することが好ましい。例えば、副画素 1 1 d と副画素 1 1 e のうち、一方は、赤外光を呈する副画素 I R とし、他方は、赤外光を検出する受光デバイスを有する副画素 S とすることが好ましい。

[0 4 3 9]

副画素 R、副画素 G、副画素 B、副画素 I R、及び副画素 S を有する画素では、副画素 R、副画素 G、及び副画素 B を用いて画像を表示しながら、副画素 I R を光源として用いて、副画素 S にて副画素 I R が発する赤外光の反射光を検出することができる。

[0 4 4 0]

以上のように、本発明の一態様の表示装置は、発光デバイスを有する副画素からなる構成の画素について、様々なレイアウトを適用することができる。また、本発明の一態様の表示装置は、画素に発光デバイスと、受光デバイスと、の双方を有する構成を適用することができる。この場合においても、様々なレイアウトを適用することができる。

[0441]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0442]

(実施の形態4)

本実施の形態では、本発明の一態様の表示装置に用いることができる発光デバイスについて、説明する。

[0443]

[発光デバイス]

図23Aに示すように、発光デバイスは、一对の電極（下部電極761及び上部電極762）の間に、EL層763を有する。EL層763は、層780、発光層771、及び、層790などの複数の層で構成することができる。

[0444]

発光層771は、少なくとも発光物質（発光材料ともいう。）を有する。

[0445]

下部電極761が陽極であり、上部電極762が陰極である場合、層780は、正孔注入性の高い材料を含む層（正孔注入層）、正孔輸送性の高い材料を含む層（正孔輸送層）、及び、電子ブロック性の高い材料を含む層（電子ブロック層）のうち一つ又は複数を含む。また、層790は、電子注入性の高い材料を含む層（電子注入層）、電子輸送性の高い材料を含む層（電子輸送層）、及び、正孔ブロック性の高い材料を含む層（正孔ブロック層）のうち一つ又は複数を含む。下部電極761が陰極であり、上部電極762が陽極である場合、層780と層790は互いに上記と逆の構成になる。

[0446]

一对の電極間に設けられた層780、発光層771、及び層790を有する構成は単一の発光ユニットとして機能することができ、本明細書では図23Aの構成をシングル構造と呼ぶ。

[0447]

図23Bは、図23Aに示す発光デバイスが有するEL層763の変形例である。具体的には、図23Bに示す発光デバイスは、下部電極761上の層781と、層781上の層782と、層782上の発光層771と、発光層771上の層791と、層791上の層792と、層792上の上部電極762と、を有する。

[0448]

下部電極761が陽極であり、上部電極762が陰極である場合、例えば、層781を正孔注入層、層782を正孔輸送層、層791を電子輸送層、層792を電子注入層とすることができる。また、下部電極761が陰極であり、上部電極762が陽極である場合、層781を電子注入層、層782を電子輸送層、層791を正孔輸送層、層792を正孔注入層とすることができる。このような層構造とすることで、発光層771に効率よくキャリアを注入し、発光層771内におけるキャリアの再結合の効率を高めることができる。

[0449]

なお、図23C及び図23Dに示すように、層780と、層790と、の間に複数の発光層（発光層771、発光層772、及び発光層773）が設けられる構成もシングル構造のバリエーションである。なお、図23C及び図23Dでは、発光層を3層有する例を示すが、シングル構造の発

光デバイスにおける発光層は、2層であってもよく、4層以上であってもよい。また、シングル構造の発光デバイスは、2つの発光層の間に、バッファ層を有してもよい。バッファ層として、例えば、キャリア輸送層（正孔輸送層又は電子輸送層）を用いることができる。

[0450]

図23E及び図23Fに示すように、複数の発光ユニット（発光ユニット763a及び発光ユニット763b）が、電荷発生層785を介して、直列に接続された構成を、本明細書ではタンデム構造と呼ぶ。なお、タンデム構造を、スタック構造と呼んでもよい。タンデム構造とすることで、高輝度発光が可能な発光デバイスとすることができる。また、タンデム構造は、シングル構造と比べて、同じ輝度を得るために必要な電流を低減することができるため、信頼性を高めることができる。

[0451]

なお、図23D及び図23Fは、表示装置が、発光デバイスと重なる層764を有する例である。図23Dは、層764が、図23Cに示す発光デバイスと重なる例であり、図23Fは、層764が、図23Eに示す発光デバイスと重なる例である。図23D及び図23Fでは、上部電極762側に光を取り出すため、上部電極762には、可視光を透過する導電膜を用いる。

[0452]

層764として、色変換層及びカラーフィルタ（着色層）の一方又は双方を用いることができる。

[0453]

図23C及び図23Dにおいて、発光層771、発光層772、及び発光層773に、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、発光層771、発光層772、及び発光層773に、青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素及び緑色の光を呈する副画素においては、図23Dに示す層764として色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色又は緑色の光を取り出すことができる。また、層764として、色変換層と着色層との双方を用いることが好ましい。発光デバイスが発する光の一部は、色変換層で変換されずにそのまま透過してしまうことがある。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

[0454]

図23C及び図23Dにおいて、発光層771、発光層772、及び発光層773に、それぞれ異なる色の光を発する発光物質を用いてもよい。発光層771、発光層772、及び発光層773がそれぞれ発する光が補色の関係である場合、それぞれの光が混ざり合って、全体として白色発光が得られる。例えば、シングル構造の発光デバイスは、青色の光を発する発光物質を有する発光層、及び、青色よりも長波長の可視光を発する発光物質を有する発光層を有することが好ましい。

[0455]

図23Dに示す層764として、カラーフィルタを設けてもよい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

[0456]

例えば、シングル構造の発光デバイスが3層の発光層を有する場合、赤色（R）の光を発する発光物質を有する発光層、緑色（G）の光を発する発光物質を有する発光層、及び、青色（B）の光

を発する発光物質を有する発光層を有することが好ましい。発光層の積層順は、陽極側から、R、G、B、又は、陽極側からR、B、Gなどとすることができる。このとき、RとG又はBとの間に、バッファ層が設けられていてもよい。

[0457]

例えば、シングル構造の発光デバイスが2層の発光層を有する場合、青色（B）の光を発する発光物質を有する発光層、及び、黄色（Y）の光を発する発光物質を有する発光層を有する構成が好ましい。当該構成をBYシングル構造と呼称する場合がある。

[0458]

白色の光を発する発光デバイスは、2種類以上の発光物質を含むことが好ましい。白色発光を得るには、2以上の発光物質の各々の発光が補色の関係となるような発光物質を選択すればよい。例えば、第1の発光層の発光色と、第2の発光層の発光色と、を補色の関係になるようにすることで、発光デバイス全体として、白色発光する発光デバイスを得ることができる。また、発光層を3つ以上有する発光デバイスの場合も同様である。

[0459]

なお、図23C、図23Dにおいても、図23Bに示すように、層780と、層790とを、それぞれ独立に、2層以上の層からなる積層構造としてもよい。

[0460]

図23E及び図23Fにおいて、発光層771と、発光層772とに、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、各色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素及び緑色の光を呈する副画素においては、図23Fに示す層764として色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色又は緑色の光を取り出すことができる。また、層764として、色変換層と着色層との双方を用いることが好ましい。

[0461]

各色の光を呈する副画素に、図23E又は図23Fに示す構成の発光デバイスを用いる場合、副画素によって、異なる発光物質を用いてもよい。具体的には、赤色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ赤色の光を発する発光物質を用いてもよい。同様に、緑色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ緑色の光を発する発光物質を用いてもよい。青色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ青色の光を発する発光物質を用いてもよい。このような構成の表示装置は、タンデム構造の発光デバイスが適用されており、かつ、SBS構造であるといえる。そのため、タンデム構造のメリットと、SBS構造のメリットの両方を併せ持つことができる。これにより、高輝度発光が可能であり、信頼性の高い発光デバイスを実現することができる。

[0462]

図23E及び図23Fにおいて、発光層771と、発光層772とに、異なる色の光を発する発光物質を用いてもよい。発光層771が発する光と、発光層772が発する光と、が補色の関係である場合、それぞれの光が混ざり合って、全体として白色発光が得られる。図23Fに示す層76

4として、カラーフィルタを設けてもよい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

[0463]

なお、図23E及び図23Fにおいて、発光ユニット763aが、1層の発光層771を有し、発光ユニット763bが、1層の発光層772を有する例を示すが、これに限られない。発光ユニット763a及び発光ユニット763bは、それぞれ、2層以上の発光層を有してもよい。

[0464]

図23E及び図23Fでは、発光ユニットを2つ有する発光デバイスを例示したが、これに限られない。発光デバイスは、発光ユニットを3つ以上有してもよい。なお、発光ユニットを2つ有する構成を2段タンデム構造と、発光ユニットを3つ有する構成を3段タンデム構造と、それぞれ呼称してもよい。

[0465]

図23E及び図23Fにおいて、発光ユニット763aは、層780a、発光層771、及び、層790aを有し、発光ユニット763bは、層780b、発光層772、及び、層790bを有する。

[0466]

下部電極761が陽極であり、上部電極762が陰極である場合、層780a及び層780bは、それぞれ、正孔注入層、正孔輸送層、及び、電子ブロック層のうち一つ又は複数を有する。また、層790a及び層790bは、それぞれ、電子注入層、電子輸送層、及び、正孔ブロック層のうち一つ又は複数を有する。下部電極761が陰極であり、上部電極762が陽極である場合、層780aと層790aは、互いに上記と逆の構成になり、層780bと層790bも、互いに上記と逆の構成になる。

[0467]

下部電極761が陽極であり、上部電極762が陰極である場合、例えば、層780aは、正孔注入層と、正孔注入層上の正孔輸送層と、を有し、さらに、正孔輸送層上の電子ブロック層を有してもよい。また、層790aは、電子輸送層を有し、さらに、発光層771と電子輸送層との間の正孔ブロック層を有してもよい。また、層780bは、正孔輸送層を有し、さらに、正孔輸送層上の電子ブロック層を有してもよい。また、層790bは、電子輸送層と、電子輸送層上の電子注入層と、を有し、さらに、発光層772と電子輸送層との間の正孔ブロック層を有してもよい。下部電極761が陰極であり、上部電極762が陽極である場合、例えば、層780aは、電子注入層と、電子注入層上の電子輸送層と、を有し、さらに、電子輸送層上の正孔ブロック層を有してもよい。また、層790aは、正孔輸送層を有し、さらに、発光層771と正孔輸送層との間の電子ブロック層を有してもよい。また、層780bは、電子輸送層を有し、さらに、電子輸送層上の正孔ブロック層を有してもよい。また、層790bは、正孔輸送層と、正孔輸送層上の正孔注入層と、を有し、さらに、発光層772と正孔輸送層との間の電子ブロック層を有してもよい。

[0468]

タンデム構造の発光デバイスを作製する場合、2つの発光ユニットは、電荷発生層785を介して積層される。電荷発生層785は、少なくとも電荷発生領域を有する。電荷発生層785は、一対の電極間に電圧を印加したときに、2つの発光ユニットの一方に電子を注入し、他方に正孔を注入する機能を有する。

[0469]

タンデム構造の発光デバイスの一例として、図24A乃至図24Cに示す構成が挙げられる。

[0470]

図24Aは、発光ユニットを3つ有する構成である。図24Aでは、複数の発光ユニット（発光ユニット763a、発光ユニット763b、及び発光ユニット763c）が、それぞれ電荷発生層785を介して、直列に接続されている。また、発光ユニット763aは、層780aと、発光層771と、層790aと、を有し、発光ユニット763bは、層780bと、発光層772と、層790bと、を有し、発光ユニット763cは、層780cと、発光層773と、層790cと、を有する。なお、層780cは、層780a及び層780bに適用可能な構成を用いることができ、層790cは、層790a及び層790bに適用可能な構成を用いることができる。

[0471]

図24Aにおいて、発光層771、発光層772、及び発光層773は、同じ色の光を発する発光物質を有すると好ましい。具体的には、発光層771、発光層772、及び発光層773が、それぞれ赤色（R）の発光物質を有する構成（いわゆるR\R\Rの3段タンデム構造）、発光層771、発光層772、及び発光層773が、それぞれ緑色（G）の発光物質を有する構成（いわゆるG\G\Gの3段タンデム構造）、又は発光層771、発光層772、及び発光層773が、それぞれ青色（B）の発光物質を有する構成（いわゆるB\B\Bの3段タンデム構造）とすることができる。なお、「a\b」は、aの光を発する発光物質を有する発光ユニット上に、電荷発生層を介して、bの光を発する発光物質を有する発光ユニットが設けられていることを意味し、a、bは、色を意味する。

[0472]

図24Aにおいて、発光層771、発光層772、及び発光層773のうち、一部又は全てに異なる色の光を発する発光物質を用いてもよい。発光層771、発光層772、及び発光層773の発光色の組み合わせは、例えば、いずれか2つが青色（B）、残りの一つが黄色（Y）の構成、並びに、いずれか一つが赤色（R）、他の一つが緑色（G）、残りの一つが青色（B）の構成が挙げられる。

[0473]

なお、それぞれ同じ色の光を発する発光物質は、上記の構成に限定されない。例えば、図24Bに示すように、複数の発光層を有する発光ユニットを積層したタンデム型の発光デバイスとしてもよい。図24Bは、2つの発光ユニット（発光ユニット763a、及び発光ユニット763b）が、電荷発生層785を介して、直列に接続された構成である。また、発光ユニット763aは、層780aと、発光層771a、発光層771b、及び発光層771cと、層790aと、を有し、発光ユニット763bは、層780bと、発光層772a、発光層772b、及び発光層772cと、層790bと、を有する。

[0474]

図24Bにおいては、発光層771a、発光層771b、及び発光層771cについて、補色の関係となる発光物質を選択し、発光ユニット763aを、白色発光（W）が可能な構成とする。また、発光層772a、発光層772b、及び発光層772cについても、補色の関係となる発光物質を選択し、発光ユニット763bを、白色発光（W）が可能な構成とする。すなわち、図24Bに示す構成は、W\Wの2段タンデム構造である。なお、補色の関係となる発光物質の積層順につ

いては、特に限定はない。実施者が適宜最適な積層順を選択することができる。また、図示しないが、W\W\Wの3段タンデム構造、又は4段以上のタンデム構造としてもよい。

[0475]

タンデム構造の発光デバイスを用いる場合、黄色（Y）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットと、を有するB\Y又はY\Bの2段タンデム構造、赤色（R）と緑色（G）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットと、を有するR・G\B又はB\R・Gの2段タンデム構造、青色（B）の光を発する発光ユニットと、黄色（Y）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットと、をこの順で有するB\Y\Bの3段タンデム構造、青色（B）の光を発する発光ユニットと、黄緑色（YG）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットと、をこの順で有するB\YG\Bの3段タンデム構造、青色（B）の光を発する発光ユニットと、緑色（G）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットと、をこの順で有するB\G\Bの3段タンデム構造などが挙げられる。なお、「a・b」は、1つの発光ユニットが、aの光を発する発光物質と、bの光を発する発光物質と、を有することを意味する。

[0476]

図24Cに示すように、1つの発光層を有する発光ユニットと、複数の発光層を有する発光ユニットと、を組み合わせてもよい。

[0477]

具体的には、図24Cに示す構成においては、複数の発光ユニット（発光ユニット763a、発光ユニット763b、及び発光ユニット763c）が、それぞれ電荷発生層785を介して、直列に接続された構成である。また、発光ユニット763aは、層780aと、発光層771と、層790aと、を有し、発光ユニット763bは、層780bと、発光層772a、発光層772b、及び発光層772cと、層790bと、を有し、発光ユニット763cは、層780cと、発光層773と、層790cと、を有する。

[0478]

例えば、図24Cに示す構成において、発光ユニット763aが、青色（B）の光を発する発光ユニットであり、発光ユニット763bが、赤色（R）、緑色（G）、及び黄緑色（YG）の光を発する発光ユニットであり、発光ユニット763cが、青色（B）の光を発する発光ユニットである、B\R・G・YG\Bの3段タンデム構造などを適用することができる。

[0479]

例えば、発光ユニットの積層数と色の順番は、陽極側から、B、Yの2段構造、Bと発光ユニットXとの2段構造、B、Y、Bの3段構造、B、X、Bの3段構造が挙げられ、発光ユニットXにおける発光層の積層数と色の順番は、陽極側から、R、Yの2層構造、R、Gの2層構造、G、Rの2層構造、G、R、Gの3層構造、又は、R、G、Rの3層構造などとする事ができる。また、2つの発光層の間に、他の層が設けられていてもよい。

[0480]

次に、発光デバイスに用いることができる材料について説明する。

[0481]

下部電極761と上部電極762のうち、光を取り出す側の電極には、可視光を透過する導電膜を用いる。また、光を取り出さない側の電極には、可視光を反射する導電膜を用いることが好まし

い。また、表示装置が赤外光を発する発光デバイスを有する場合には、光を取り出す側の電極には、可視光及び赤外光を透過する導電膜を用い、光を取り出さない側の電極には、可視光及び赤外光を反射する導電膜を用いることが好ましい。

[0482]

光を取り出さない側の電極にも、可視光を透過する導電膜を用いてもよい。この場合、反射層と、EL層763との間に、当該電極を配置することが好ましい。つまり、EL層763の発光は、当該反射層によって反射されて、表示装置から取り出されてもよい。

[0483]

発光デバイスの一対の電極を形成する材料として、金属、合金、電気伝導性化合物、及び、これらの混合物などを適宜用いることができる。当該材料として、具体的には、アルミニウム、マグネシウム、チタン、クロム、マンガン、鉄、コバルト、ニッケル、銅、ガリウム、亜鉛、インジウム、スズ、モリブデン、タンタル、タングステン、パラジウム、金、白金、銀、イットリウム、ネオジムなどの金属、及び、これらを適宜組み合わせる含む合金が挙げられる。また、当該材料として、インジウムスズ酸化物（In-Sn酸化物、ITOともいう。）、In-Si-Sn酸化物（ITSOともいう。）、インジウム亜鉛酸化物（In-Zn酸化物）、及びIn-W-Zn酸化物などを挙げることができる。また、当該材料として、アルミニウム、ニッケル、及びランタンの合金（Al-Ni-La）等のアルミニウムを含む合金（アルミニウム合金）、並びに、銀とマグネシウムの合金、及び、銀とパラジウムと銅の合金（APC）等の銀を含む合金が挙げられる。その他、当該材料として、上記例示のない元素周期表の第1族又は第2族に属する元素（例えば、リチウム、セシウム、カルシウム、ストロンチウム）、ユウロピウム、イッテルビウムなどの希土類金属、及び、これらを適宜組み合わせる含む合金、グラフェン等が挙げられる。

[0484]

発光デバイスには、微小光共振器（マイクロキャビティ）構造が適用されていることが好ましい。したがって、発光デバイスが有する一対の電極の一方は、可視光に対する透過性及び反射性を有する電極（半透過・半反射電極）を有することが好ましく、他方は、可視光に対する反射性を有する電極（反射電極）を有することが好ましい。発光デバイスがマイクロキャビティ構造を有することで、発光層から得られる発光を両電極間で共振させ、発光デバイスから射出される光を強めることができる。

[0485]

透明電極の光の透過率は、40%以上とする。例えば、発光デバイスの透明電極には、可視光（波長400nm以上750nm未満の光）の透過率が40%以上である電極を用いることが好ましい。半透過・半反射電極の可視光の反射率は、10%以上95%以下、好ましくは30%以上80%以下とする。反射電極の可視光の反射率は、40%以上100%以下、好ましくは70%以上100%以下とする。また、これらの電極の抵抗率は、 $1 \times 10^{-2} \Omega \text{ cm}$ 以下が好ましい。

[0486]

発光デバイスは、少なくとも発光層を有する。また、発光デバイスは、発光層以外の層として、正孔注入性の高い材料、正孔輸送性の高い材料、正孔ブロック材料、電子輸送性の高い材料、電子ブロック材料、電子注入性の高い材料、又はバイポーラ性の材料（電子輸送性及び正孔輸送性が高い材料）等を含む層を、さらに有してもよい。例えば、発光デバイスは、発光層の他に、正孔注入層、正孔輸送層、正孔ブロック層、電荷発生層、電子ブロック層、電子輸送層、及び電子注入層の

うち、1層以上を有する構成とすることができる。

[0487]

発光デバイスには、低分子化合物及び高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。発光デバイスを構成する層は、それぞれ、蒸着法（真空蒸着法を含む。）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

[0488]

発光層は、1種又は複数種の発光物質を有する。発光物質として、青色、紫色、青紫色、緑色、黄緑色、黄色、橙色、又は赤色などの発光色を呈する物質を適宜用いる。また、発光物質として、近赤外光を発する物質を用いることもできる。

[0489]

発光物質として、蛍光材料、燐光材料、TADF材料、及び量子ドット材料などが挙げられる。

[0490]

蛍光材料として、例えば、ピレン誘導体、アントラセン誘導体、トリフェニレン誘導体、フルオレン誘導体、カルバゾール誘導体、ジベンゾチオフェン誘導体、ジベンゾフラン誘導体、ジベンゾキノキサリン誘導体、キノキサリン誘導体、ピリジン誘導体、ピリミジン誘導体、フェナントレン誘導体、及びナフタレン誘導体などが挙げられる。

[0491]

燐光材料として、例えば、4H-トリアゾール骨格、1H-トリアゾール骨格、イミダゾール骨格、ピリミジン骨格、ピラジン骨格、又はピリジン骨格を有する有機金属錯体（特にイリジウム錯体）、電子吸引基を有するフェニルピリジン誘導体を配位子とする有機金属錯体（特にイリジウム錯体）、白金錯体、及び希土類金属錯体等が挙げられる。

[0492]

発光層は、発光物質（ゲスト材料）に加えて、1種又は複数種の有機化合物（ホスト材料、アシスト材料等）を有してもよい。1種又は複数種の有機化合物として、正孔輸送性の高い材料（正孔輸送性材料）及び電子輸送性の高い材料（電子輸送性材料）の一方又は双方を用いることができる。正孔輸送性材料として、後述の、正孔輸送層に用いることができる正孔輸送性の高い材料を用いることができる。電子輸送性材料として、後述の、電子輸送層に用いることができる電子輸送性の高い材料を用いることができる。また、1種又は複数種の有機化合物として、バイポーラ性材料、又はTADF材料を用いてもよい。

[0493]

発光層は、例えば、燐光材料と、励起錯体を形成しやすい組み合わせである正孔輸送性材料及び電子輸送性材料と、を有することが好ましい。このような構成とすることにより、励起錯体から発光物質（燐光材料）へのエネルギー移動であるExTET（Exciplex-Triplet Energy Transfer）を用いた発光を効率よく得ることができる。発光物質の最も低エネルギー側の吸収帯の波長と重なるような発光を呈する励起錯体を形成するような組み合わせを選択することで、エネルギー移動がスムーズとなり、効率よく発光を得ることができる。この構成により、発光デバイスの高効率、低電圧駆動、長寿命を同時に実現することができる。

[0494]

正孔注入層は、陽極から正孔輸送層に正孔を注入する層であり、正孔注入性の高い材料を含む層である。正孔注入性の高い材料として、芳香族アミン化合物、及び、正孔輸送性材料とアクセプタ

一性材料（電子受容性材料）とを含む複合材料などが挙げられる。

[0495]

正孔輸送性材料として、後述の、正孔輸送層に用いることができる正孔輸送性の高い材料を用いることができる。

[0496]

アクセプター性材料として、例えば、元素周期表における第4族乃至第8族に属する金属の酸化物を用いることができる。具体的には、酸化モリブデン、酸化バナジウム、酸化ニオブ、酸化タンタル、酸化クロム、酸化タングステン、酸化マンガン、及び、酸化レニウムが挙げられる。中でも特に、酸化モリブデンは大気中でも安定であり、吸湿性が低く、扱いやすいため好ましい。また、フッ素を含む有機アクセプター性材料を用いることもできる。また、キノジメタン誘導体、クロラニル誘導体、及び、ヘキサアザトリフェニレン誘導体などの有機アクセプター性材料を用いることもできる。

[0497]

例えば、正孔注入性の高い材料として、正孔輸送性材料と、上述の元素周期表における第4族乃至第8族に属する金属の酸化物（代表的には、酸化モリブデン）とを含む材料を用いてもよい。

[0498]

正孔輸送層は、正孔注入層によって陽極から注入された正孔を、発光層に輸送する層である。正孔輸送層は、正孔輸送性材料を含む層である。正孔輸送性材料として、 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上の正孔移動度を有する物質が好ましい。なお、電子よりも正孔の輸送性の高い材料であれば、これら以外のものも用いることができる。正孔輸送性材料として、 π 電子過剰型複素芳香族化合物（例えば、カルバゾール誘導体、チオフェン誘導体、フラン誘導体など）、芳香族アミン（芳香族アミン骨格を有する化合物）等の正孔輸送性の高い材料が好ましい。

[0499]

電子ブロック層は、発光層に接して設けられる。電子ブロック層は、正孔輸送性を有し、かつ、電子をブロックすることが可能な材料を含む層である。電子ブロック層には、上記正孔輸送性材料のうち、電子ブロック性を有する材料を用いることができる。

[0500]

電子ブロック層は、正孔輸送性を有するため、正孔輸送層と呼ぶこともできる。また、正孔輸送層のうち、電子ブロック性を有する層を、電子ブロック層と呼ぶこともできる。

[0501]

電子輸送層は、電子注入層によって陰極から注入された電子を、発光層に輸送する層である。電子輸送層は、電子輸送性材料を含む層である。電子輸送性材料として、 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上の電子移動度を有する物質が好ましい。なお、正孔よりも電子の輸送性の高い材料であれば、これら以外のものも用いることができる。電子輸送性材料として、キノリン骨格を有する金属錯体、ベンゾキノリン骨格を有する金属錯体、オキサゾール骨格を有する金属錯体、チアゾール骨格を有する金属錯体等の他、オキサジアゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、オキサゾール誘導体、チアゾール誘導体、フェナントロリン誘導体、キノリン配位子を有するキノリン誘導体、ベンゾキノリン誘導体、キノキサリン誘導体、ジベンゾキノキサリン誘導体、ピリジン誘導体、ビピリジン誘導体、ピリミジン誘導体、その他、含窒素複素芳香族化合物を含む π 電子不足型複素芳香族化合物等の電子輸送性の高い材料を用いることができる。

[0502]

正孔ブロック層は、発光層に接して設けられる。正孔ブロック層は、電子輸送性を有し、かつ、正孔をブロックすることが可能な材料を含む層である。正孔ブロック層には、上記電子輸送性材料のうち、正孔ブロック性を有する材料を用いることができる。

[0503]

正孔ブロック層は、電子輸送性を有するため、電子輸送層と呼ぶこともできる。また、電子輸送層のうち、正孔ブロック性を有する層を、正孔ブロック層と呼ぶこともできる。

[0504]

電子注入層は、陰極から電子輸送層に電子を注入する層であり、電子注入性の高い材料を含む層である。電子注入性の高い材料として、アルカリ金属、アルカリ土類金属、又はそれらの化合物を用いることができる。電子注入性の高い材料として、電子輸送性材料とドナー性材料（電子供与性材料）とを含む複合材料を用いることもできる。

[0505]

電子注入性の高い材料の最低空軌道（LUMO: Lowest Unoccupied Molecular Orbital）準位は、陰極に用いる材料の仕事関数の値との差が小さい（具体的には0.5 eV以下）であることが好ましい。

[0506]

電子注入層には、例えば、リチウム、セシウム、イッテルビウム、フッ化リチウム（LiF）、フッ化セシウム（CsF）、フッ化カルシウム（CaF_x、Xは任意数）、8-（キノリノラト）リチウム（略称：Li q）、2-（2-ピリジル）フェノラトリチウム（略称：Li PP）、2-（2-ピリジル）-3-ピリジノラトリチウム（略称：Li PPy）、4-フェニル-2-（2-ピリジル）フェノラトリチウム（略称：Li PPP）、リチウム酸化物（LiO_x）、炭酸セシウム等のようなアルカリ金属、アルカリ土類金属、又はこれらの化合物を用いることができる。また、電子注入層は、2以上の積層構造としてもよい。当該積層構造として、例えば、1層目にフッ化リチウムを用い、2層目にイッテルビウムを設ける構成が挙げられる。

[0507]

電子注入層は、電子輸送性材料を有してもよい。例えば、非共有電子対を備え、電子不足型複素芳香環を有する化合物を、電子輸送性材料に用いることができる。具体的には、ピリジン環、ジアジン環（ピリミジン環、ピラジン環、ピリダジン環）、トリアジン環の少なくとも1つを有する化合物を用いることができる。

[0508]

なお、非共有電子対を備える有機化合物のLUMO準位は、-3.6 eV以上-2.3 eV以下であると好ましい。また、一般にCV（サイクリックボルタンメトリ）、光電子分光法、光吸収分光法、逆光電子分光法等により、有機化合物の最高被占有軌道（HOMO: Highest Occupied Molecular Orbital）準位及びLUMO準位を見積もることができる。

[0509]

例えば、4,7-ジフェニル-1,10-フェナントロリン（略称：BPhen）、2,9-ジ（ナフタレン-2-イル）-4,7-ジフェニル-1,10-フェナントロリン（略称：NBPhen）、2,2'-（1,3-フェニレン）ビス（9-フェニル-1,10-フェナントロリン）

(略称：mPPhen2P)、ジキノキサリノ[2, 3-a:2', 3'-c]フェナジン(略称：HATNA)、2, 4, 6-トリス[3'-(ピリジン-3-イル)ビフェニル-3-イル]-1, 3, 5-トリアジン(略称：TmPPPyTz)等を、非共有電子対を備える有機化合物に用いることができる。なお、NBPhenはBPhenと比較して、高いガラス転移点(T_g)を備え、耐熱性に優れる。

[0510]

電荷発生層は、上述の通り、少なくとも電荷発生領域を有する。電荷発生領域は、アクセプター性材料を含むことが好ましく、例えば、上述の正孔注入層に適用可能な、正孔輸送性材料とアクセプター性材料とを含むことが好ましい。

[0511]

電荷発生層は、電子注入性の高い材料を含む層を有することが好ましい。当該層は、電子注入バッファ層と呼ぶこともできる。電子注入バッファ層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子注入バッファ層を設けることで、電荷発生領域と電子輸送層との間の注入障壁を緩和することができるため、電荷発生領域で生じた電子を電子輸送層に容易に注入することができる。

[0512]

電子注入バッファ層は、アルカリ金属又はアルカリ土類金属を含むことが好ましく、例えば、アルカリ金属の化合物又はアルカリ土類金属の化合物を含む構成とすることができる。具体的には、電子注入バッファ層は、アルカリ金属と酸素とを含む無機化合物、又は、アルカリ土類金属と酸素とを含む無機化合物を有することが好ましく、リチウムと酸素とを含む無機化合物(酸化リチウム(Li₂O)など)を有することがより好ましい。その他、電子注入バッファ層には、上述の電子注入層に適用可能な材料を好適に用いることができる。

[0513]

電荷発生層は、電子輸送性の高い材料を含む層を有することが好ましい。当該層は、電子リレー層と呼ぶこともできる。電子リレー層は、電荷発生領域と電子注入バッファ層との間に設けられることが好ましい。電荷発生層が電子注入バッファ層を有さない場合、電子リレー層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子リレー層は、電荷発生領域と電子注入バッファ層(又は電子輸送層)との相互作用を防いで、電子をスムーズに受け渡す機能を有する。

[0514]

電子リレー層は、銅(II)フタロシアニン(略称：CuPc)などのフタロシアニン系の材料、又は、金属-酸素結合と芳香族配位子を有する金属錯体を用いることが好ましい。

[0515]

なお、上述の電荷発生領域、電子注入バッファ層、及び電子リレー層は、断面形状、又は特性などによって明確に区別できない場合がある。

[0516]

なお、電荷発生層は、アクセプター性材料の代わりに、ドナー性材料を有してもよい。例えば、電荷発生層として、上述の電子注入層に適用可能な、電子輸送性材料とドナー性材料とを含む層を有してもよい。

[0517]

発光ユニットを積層する際、2つの発光ユニットの間に電荷発生層を設けることで、駆動電圧の

上昇を抑制することができる。

[0518]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0519]

(実施の形態5)

本実施の形態では、本発明の一態様の表示装置に用いることができる受光デバイスと、光検出機能を有する表示装置と、について説明する。

[0520]

[受光デバイス]

図25Aに示すように、受光デバイスは、一对の電極（下部電極761及び上部電極762）の間に層765を有する。層765は、少なくとも1層の活性層を有し、さらに他の層を有してもよい。

[0521]

図25Bは、図25Aに示す受光デバイスが有する層765の変形例である。具体的には、図25Bに示す受光デバイスは、下部電極761上の層766と、層766上の活性層767と、活性層767上の層768と、層768上の上部電極762と、を有する。

[0522]

活性層767は、光電変換層として機能する。

[0523]

下部電極761が陽極であり、上部電極762が陰極である場合、層766は、正孔輸送層、及び、電子ブロック層のうち、一方又は双方を有する。また、層768は、電子輸送層、及び、正孔ブロック層のうち、一方又は双方を有する。下部電極761が陰極であり、上部電極762が陽極である場合、層766と層768は、互いに上記と逆の構成になる。

[0524]

次に、受光デバイスに用いることができる材料について説明する。

[0525]

受光デバイスには低分子化合物及び高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。受光デバイスを構成する層は、それぞれ、蒸着法（真空蒸着法を含む。）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

[0526]

受光デバイスが有する活性層は、半導体を含む。当該半導体として、シリコンなどの無機半導体、及び、有機化合物を含む有機半導体が挙げられる。本実施の形態では、活性層が有する半導体として、有機半導体を用いる例を示す。有機半導体を用いることで、発光層と、活性層と、を同じ方法（例えば、真空蒸着法）で形成することができ、製造装置を共通化できるため好ましい。

[0527]

活性層が有するn型半導体の材料として、フラーレン（例えばC₆₀、C₇₀等）、フラーレン誘導体等の電子受容性の有機半導体材料が挙げられる。フラーレン誘導体として、例えば、[6, 6]-Phenyl-C₇₁-butyric acid methyl ester（略称：PC70BM）、[6, 6]-Phenyl-C₆₁-butyric acid methyl ester（略称：PC60BM）、1', 1'', 4', 4''-Tetrahydro-di[1,

4] methanonaphthaleno [1, 2 : 2', 3', 5, 6, 60 : 2'', 3'']
[5, 6] fullerene-C60 (略称: ICBA) などが挙げられる。

[0528]

n型半導体の材料として、例えば、N, N'-ジメチル-3, 4, 9, 10-ペリレンテトラカルボン酸ジイミド (略称: Me-PTCDI) などのペリレンテトラカルボン酸誘導体、及び、2, 2'-(5, 5'-(チエノ [3, 2-b] チオフェン-2, 5-ジイル) ビス (チオフェン-5, 2-ジイル)) ビス (メタン-1-イル-1-イリデン) ジマロノニトリル (略称: FT2TDMN) が挙げられる。

[0529]

n型半導体の材料として、キノリン骨格を有する金属錯体、ベンゾキノリン骨格を有する金属錯体、オキサゾール骨格を有する金属錯体、チアゾール骨格を有する金属錯体、オキサジアゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、オキサゾール誘導体、チアゾール誘導体、フェナントロリン誘導体、キノリン誘導体、ベンゾキノリン誘導体、キノキサリン誘導体、ジベンゾキノキサリン誘導体、ピリジン誘導体、ビピリジン誘導体、ピリミジン誘導体、ナフタレン誘導体、アントラセン誘導体、クマリン誘導体、ローダミン誘導体、トリアジン誘導体、及び、キノン誘導体等が挙げられる。

[0530]

活性層が有するp型半導体の材料として、銅 (II) フタロシアニン (Copper (II) phthalocyanine; CuPc)、テトラフェニルジベンゾペリフランテン (Tetra phenyldibenzoperiflanthene; DBP)、亜鉛フタロシアニン (Zinc Phthalocyanine; ZnPc)、スズフタロシアニン (SnPc)、キナクリドン、及び、ルブレン等の電子供与性の有機半導体材料が挙げられる。

[0531]

p型半導体の材料として、カルバゾール誘導体、チオフェン誘導体、フラン誘導体、芳香族アミン骨格を有する化合物等が挙げられる。さらに、p型半導体の材料として、ナフタレン誘導体、アントラセン誘導体、ピレン誘導体、トリフェニレン誘導体、フルオレン誘導体、ピロール誘導体、ベンゾフラン誘導体、ベンゾチオフェン誘導体、インドール誘導体、ジベンゾフラン誘導体、ジベンゾチオフェン誘導体、インドロカルバゾール誘導体、ポルフィリン誘導体、フタロシアニン誘導体、ナフタロシアニン誘導体、キナクリドン誘導体、ルブレン誘導体、テトラセン誘導体、ポリフェニレンビニレン誘導体、ポリパラフェニレン誘導体、ポリフルオレン誘導体、ポリビニルカルバゾール誘導体、及び、ポリチオフェン誘導体等が挙げられる。

[0532]

電子供与性の有機半導体材料のHOMO準位は、電子受容性の有機半導体材料のHOMO準位よりも浅い (高い) ことが好ましい。電子供与性の有機半導体材料のLUMO準位は、電子受容性の有機半導体材料のLUMO準位よりも浅い (高い) ことが好ましい。

[0533]

電子受容性の有機半導体材料として、球状のフラーレンを用い、電子供与性の有機半導体材料として、平面に近い形状の有機半導体材料を用いることが好ましい。似た形状の分子同士は集まりやすい傾向にあり、同種の分子が凝集すると、分子軌道のエネルギー準位が近いため、キャリア輸送性を高めることができる。

[0534]

活性層に、ドナーとして機能する Poly [[4, 8-bis [5-(2-ethylhexyl)-2-thienyl] benzo [1, 2-b:4, 5-b'] dithiophene-2, 6-diyl] -2, 5-thiophenediyl [5, 7-bis (2-ethylhexyl) -4, 8-dioxo-4H, 8H-benzo [1, 2-c:4, 5-c'] dithiophene-1, 3-diyl]] polymer (略称: PBDB-T)、又は、PBDB-T誘導体などの高分子化合物を用いることができる。例えば、PBDB-T又はPBDB-T誘導体にアクセプター材料を分散させる方法などを使用することができる。

[0535]

例えば、活性層は、n型半導体とp型半導体とを共蒸着して形成することが好ましい。又は、活性層は、n型半導体とp型半導体とを積層して形成してもよい。

[0536]

活性層は、3種類以上の材料を有していてもよい。例えば、吸収波長域を拡大する目的で、n型半導体の材料と、p型半導体の材料と、に加えて、第3の材料を混合してもよい。このとき、第3の材料は、低分子化合物でも高分子化合物でもよい。

[0537]

受光デバイスは、活性層以外の層として、正孔輸送性の高い材料、電子輸送性の高い材料、又はバイポーラ性の材料（電子輸送性及び正孔輸送性の高い材料）等を含む層をさらに有してもよい。また、上記に限られず、正孔注入性の高い材料、正孔ブロック材料、電子注入性の高い材料、又は電子ブロック材料などを含む層をさらに有してもよい。受光デバイスが有する活性層以外の層には、例えば、上述の発光デバイスに用いることができる材料を用いることができる。

[0538]

例えば、正孔輸送性材料又は電子ブロック材料として、ポリ(3, 4-エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)(PEDOT/PSS)などの高分子化合物、及び、モリブデン酸化物、ヨウ化銅(CuI)などの無機化合物を用いることができる。また、電子輸送性材料又は正孔ブロック材料として、酸化亜鉛(ZnO)などの無機化合物、ポリエチレンイミンエトキシレート(PEIE)などの有機化合物を用いることができる。受光デバイスは、例えば、PEIEと、ZnOと、の混合膜を有してもよい。

[0539]

[光検出機能を有する表示装置]

本発明の一態様の表示装置は、表示部に、発光デバイスがマトリクス状に配置されており、当該表示部で画像を表示することができる。また、当該表示部には、受光デバイスがマトリクス状に配置されており、表示部は、画像表示機能に加えて、撮像機能及びセンシング機能の一方又は双方を有する。表示部は、イメージセンサ又はタッチセンサに用いることができる。つまり、表示部で光を検出することで、画像を撮像すること、又は、対象物(指、手、又はペンなど)の近接若しくは接触を検出することができる。

[0540]

さらに、本発明の一態様の表示装置は、発光デバイスを、センサの光源として利用することができる。本発明の一態様の表示装置では、表示部が有する発光デバイスが発した光を対象物が反射(又は散乱)した際、受光デバイスが、その反射光(又は散乱光)を検出することができるため、

暗い場所でも、撮像又はタッチ検出が可能である。

[0541]

したがって、表示装置と別に、受光部及び光源を設けなくてもよく、電子機器の部品点数を削減することができる。例えば、電子機器に設けられる生体認証装置、又はスクロールなどを行うための静電容量方式のタッチパネルなどを、別途設ける必要がない。したがって、本発明の一態様の表示装置を用いることで、製造コストが低減された電子機器を提供することができる。

[0542]

具体的には、本発明の一態様の表示装置は、画素に、発光デバイスと受光デバイスを有する。本発明の一態様の表示装置では、発光デバイスとして有機ELデバイスを用い、受光デバイスとして有機フォトダイオードを用いる。有機ELデバイス及び有機フォトダイオードは、同一基板上に形成することができる。したがって、有機ELデバイスを用いた表示装置に有機フォトダイオードを内蔵することができる。

[0543]

画素に、発光デバイス及び受光デバイスを有する表示装置では、画素が受光機能を有するため、画像を表示しながら、対象物の接触又は近接を検出することができる。例えば、表示装置が有する副画素全てで画像を表示するだけでなく、一部の副画素は、光源としての光を呈し、他の一部の副画素は、光検出を行い、残りの副画素で、画像を表示することもできる。

[0544]

受光デバイスをイメージセンサに用いる場合、表示装置は、受光デバイスを用いて、画像を撮像することができる。例えば、本実施の形態の表示装置は、スキャナとして用いることができる。

[0545]

例えば、イメージセンサを用いて、指紋、掌紋、虹彩、脈形状（静脈形状、動脈形状を含む。）、又は顔などを用いた個人認証のための撮像を行うことができる。

[0546]

例えば、イメージセンサを用いて、ウェアラブル機器の使用者の、目の周辺、目の表面、又は目の内部（眼底など）の撮像を行うことができる。したがって、ウェアラブル機器は、使用者の瞬き、黒目の動き、及び瞼の動きの中から選ばれるいずれか一又は複数を検出する機能を備えることができる。

[0547]

受光デバイスは、タッチセンサ（ダイレクトタッチセンサともいう。）又はニアタッチセンサ（ホバーセンサ、ホバータッチセンサ、非接触センサ、タッチレスセンサともいう。）などに用いることができる。

[0548]

ここで、タッチセンサ又はニアタッチセンサは、対象物（指、手、又はペンなど）の近接若しくは接触を検出することができる。

[0549]

タッチセンサは、表示装置と、対象物とが、直接接することで、対象物を検出することができる。また、ニアタッチセンサは、対象物が表示装置に接触しなくても、当該対象物を検出することができる。例えば、表示装置と、対象物との間の距離が0.1mm以上300mm以下、好ましくは3mm以上50mm以下の範囲で、表示装置が当該対象物を検出することができる構成であると好ま

しい。当該構成とすることで、表示装置に対象物が直接触れずに操作することが可能となる、別言すると、非接触（タッチレス）で表示装置を操作することが可能となる。上記構成とすることで、表示装置に汚れ、又は傷がつくリスクを低減することができる、又は対象物が表示装置に付着した汚れ（例えば、ゴミ、又はウイルスなど）に直接触れずに、表示装置を操作することが可能となる。

[0550]

本発明の一態様の表示装置は、リフレッシュレートを可変にすることができる。例えば、表示装置に表示されるコンテンツに応じてリフレッシュレートを調整（例えば、1 Hz以上240 Hz以下の範囲で調整）して、消費電力を低減させることができる。また、当該リフレッシュレートに応じて、タッチセンサ、又はニアタッチセンサの駆動周波数を変化させてもよい。例えば、表示装置のリフレッシュレートが120 Hzの場合、タッチセンサ、又はニアタッチセンサの駆動周波数を120 Hzよりも高い周波数（代表的には、240 Hz）とする構成とすることができる。当該構成とすることで、低消費電力を実現することができ、かつ、タッチセンサ又はニアタッチセンサの応答速度を高めることが可能となる。

[0551]

図25C乃至図25Eに示す表示装置200は、基板351と、基板359と、の間に、受光デバイスを有する層353、機能層355、及び、発光デバイスを有する層357を有する。

[0552]

機能層355は、受光デバイスを駆動する回路、及び、発光デバイスを駆動する回路を有する。機能層355には、スイッチ、トランジスタ、容量、抵抗、配線、及び端子などのうち、一つ又は複数を設けることができる。なお、発光デバイス及び受光デバイスをパッシブマトリクス方式で駆動させる場合には、スイッチ及びトランジスタを設けない構成としてもよい。機能層355に設けるトランジスタは、実施の形態1に示したトランジスタを好適に用いることができる。

[0553]

例えば、図25Cに示すように、発光デバイスを有する層357において発光デバイスが発した光を、表示装置200に接触した指352が反射することで、受光デバイスを有する層353における受光デバイスが、その反射光を検出する。これにより、表示装置200に指352が接触したことを検出することができる。

[0554]

図25D及び図25Eに示すように、表示装置に近接している（接触していない）対象物を検出又は撮像する機能を有してもよい。図25Dでは、人の指を検出する例を示し、図25Eでは、人の目の周辺、表面、又は内部の情報（瞬きの回数、眼球の動き、瞼の動きなど）を検出する例を示す。

[0555]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0556]

(実施の形態6)

本実施の形態では、本発明の一態様の電子機器について、図26A乃至図28Gを用いて説明する。

[0557]

本実施の形態の電子機器は、表示部に本発明の一態様の表示装置を有する。本発明の一態様の表

示装置は、高精細化及び高解像度化が容易である。したがって、様々な電子機器の表示部に用いることができる。

[0558]

電子機器として、例えば、テレビジョン装置、デスクトップ型若しくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

[0559]

特に、本発明の一態様の表示装置は、精細度を高めることが可能なため、比較的小さな表示部を有する電子機器に好適に用いることができる。このような電子機器として、例えば、腕時計型及びブレスレット型の情報端末機（ウェアラブル機器）、並びに、ヘッドマウントディスプレイなどのVR向け機器、メガネ型のAR向け機器、及び、MR向け機器など、頭部に装着可能なウェアラブル機器等が挙げられる。

[0560]

本発明の一態様の表示装置は、HD（画素数1280×720）、FHD（画素数1920×1080）、WQHD（画素数2560×1440）、WQXGA（画素数2560×1600）、4K（画素数3840×2160）、8K（画素数7680×4320）といった極めて高い解像度を有していることが好ましい。特に4K、8K、又はそれ以上の解像度とすることが好ましい。また、本発明の一態様の表示装置における画素密度（精細度）は、100ppi以上が好ましく、300ppi以上が好ましく、500ppi以上がより好ましく、1000ppi以上がより好ましく、2000ppi以上がより好ましく、3000ppi以上がより好ましく、5000ppi以上がより好ましく、7000ppi以上がさらに好ましい。このように高い解像度及び高い精細度の一方又は双方を有する表示装置を用いることで、臨場感及び奥行き感などをより高めることが可能となる。また、本発明の一態様の表示装置の画面比率（アスペクト比）については、特に限定はない。例えば、表示装置は、1:1（正方形）、4:3、16:9、16:10など様々な画面比率に対応することができる。

[0561]

本実施の形態の電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を検知、検出、又は測定する機能を含むもの）を有してもよい。

[0562]

本実施の形態の電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラム又はデータを読み出す機能等を有することができる。

[0563]

図26A乃至図26Dを用いて、頭部に装着可能なウェアラブル機器の一例を説明する。これらウェアラブル機器は、ARのコンテンツを表示する機能、VRのコンテンツを表示する機能、SRのコンテンツを表示する機能、MRのコンテンツを表示する機能のうち、少なくとも一つを有する。

電子機器が、AR、VR、SR、及びMRなどの少なくとも一つのコンテンツを表示する機能を有することで、使用者の没入感を高めることが可能となる。

[0564]

図26Aに示す電子機器700A、及び、図26Bに示す電子機器700Bは、それぞれ、一对の表示パネル751と、一对の筐体721と、通信部（図示しない。）と、一对の装着部723と、制御部（図示しない。）と、撮像部（図示しない。）と、一对の光学部材753と、フレーム757と、一对の鼻パッド758と、を有する。

[0565]

表示パネル751には、本発明の一態様の表示装置を適用することができる。したがって極めて精細度の高い表示が可能な電子機器とすることができる。

[0566]

電子機器700A、及び、電子機器700Bは、それぞれ、光学部材753の表示領域756に、表示パネル751で表示した画像を投影することができる。光学部材753は透光性を有するため、使用者は、光学部材753を通して視認される透過像に重ねて、表示領域に表示された画像を見ることができる。したがって、電子機器700A、及び、電子機器700Bは、それぞれ、AR表示が可能な電子機器である。

[0567]

電子機器700A、及び、電子機器700Bには、撮像部として、前方を撮像することのできるカメラが設けられていてもよい。また、電子機器700A、及び、電子機器700Bは、それぞれ、ジャイロセンサなどの加速度センサを備えることで、使用者の頭部の向きを検知して、その向きに応じた画像を表示領域756に表示することもできる。

[0568]

通信部は無線通信機を有し、当該無線通信機により、映像信号等を供給することができる。なお、無線通信機に代えて、又は無線通信機に加えて、映像信号及び電源電位が供給されるケーブルを接続可能なコネクタを備えていてもよい。

[0569]

電子機器700A、及び、電子機器700Bには、バッテリーが設けられており、無線及び有線の一方又は双方によって充電することができる。

[0570]

筐体721には、タッチセンサモジュールが設けられていてもよい。タッチセンサモジュールは、筐体721の外側の面がタッチされることを検出する機能を有する。タッチセンサモジュールにより、使用者のタップ操作又はスライド操作などを検出し、様々な処理を実行することができる。例えば、タップ操作によって、動画の一時停止又は再開などの処理を実行することが可能となり、スライド操作により、早送り又は早戻しの処理を実行することなどが可能となる。また、2つの筐体721のそれぞれにタッチセンサモジュールを設けることで、操作の幅を広げることができる。

[0571]

タッチセンサモジュールは、様々なタッチセンサを適用することができる。例えば、静電容量方式、抵抗膜方式、赤外線方式、電磁誘導方式、表面弾性波方式、光学方式等、種々の方式を採用することができる。特に、静電容量方式又は光学方式のセンサを、タッチセンサモジュールに適用することが好ましい。

[0572]

光学方式のタッチセンサを用いる場合には、受光デバイスとして、光電変換デバイス（光電変換素子ともいう。）を用いることができる。光電変換デバイスの活性層には、無機半導体及び有機半導体の一方又は双方を用いることができる。

[0573]

図26Cに示す電子機器800A、及び、図26Dに示す電子機器800Bは、それぞれ、一对の表示部820と、筐体821と、通信部822と、一对の装着部823と、制御部824と、一对の撮像部825と、一对のレンズ832と、を有する。

[0574]

表示部820には、本発明の一態様の表示装置を適用することができる。したがって、極めて精細度の高い表示が可能な電子機器とすることができる。これにより、使用者に高い没入感を感じさせることができる。

[0575]

表示部820は、筐体821の内部の、レンズ832を通して視認することができる位置に設けられる。また、一对の表示部820に異なる画像を表示させることで、視差を用いた3次元表示を行うこともできる。

[0576]

電子機器800A、及び、電子機器800Bは、それぞれ、VR向けの電子機器ということができる。電子機器800A又は電子機器800Bを装着した使用者は、レンズ832を通して、表示部820に表示される画像を視認することができる。

[0577]

電子機器800A、及び、電子機器800Bは、それぞれ、レンズ832及び表示部820が、使用者の目の位置に応じて最適な位置となるように、これらの左右の位置を調整可能な機構を有していることが好ましい。また、レンズ832と表示部820との距離を変えることで、ピントを調整する機構を有していることが好ましい。

[0578]

装着部823により、使用者は電子機器800A又は電子機器800Bを頭部に装着することができる。なお、図26Cなどにおいては、メガネのつる（ジョイント、テンプルともいう。）のような形状として例示しているが、これに限定されない。装着部823は、使用者が装着できればよく、例えば、ヘルメット型又はバンド型の形状としてもよい。

[0579]

撮像部825は、外部の情報を取得する機能を有する。撮像部825が取得したデータは、表示部820に出力することができる。撮像部825には、イメージセンサを用いることができる。また、望遠、広角などの複数の画角に対応可能なように、複数のカメラを設けてもよい。

[0580]

なお、ここでは撮像部825を有する例を示したが、対象物の距離を測定することのできる測距センサ（以下、検知部とも呼ぶ。）を設ければよい。すなわち、撮像部825は、検知部の一態様である。検知部には、例えば、イメージセンサ、又は、ライダー（LIDAR: Light Detection And Ranging）などの距離画像センサを用いることができる。カメラによって得られた画像と、距離画像センサによって得られた画像と、を用いることにより、より多

くの情報を取得し、より高精度なジェスチャー操作を可能にすることができる。

[0581]

電子機器800Aは、骨伝導イヤフォンとして機能するために、振動機構を有してもよい。例えば、表示部820、筐体821、及び装着部823のいずれか一又は複数に、当該振動機構を有する構成を適用することができる。これにより、別途、ヘッドフォン、イヤフォン、又はスピーカなどの音響機器を必要とせず、電子機器800Aを装着しただけで映像と音声を楽しむことができる。

[0582]

電子機器800A、及び、電子機器800Bは、それぞれ、入力端子を有してもよい。入力端子には、映像出力機器等からの映像信号、及び、電子機器内に設けられるバッテリーを充電するための電力等を供給するケーブルを接続することができる。

[0583]

本発明の一態様の電子機器は、イヤフォン750と無線通信を行う機能を有してもよい。イヤフォン750は、通信部（図示しない。）を有し、無線通信機能を有する。イヤフォン750は、無線通信機能により、電子機器から情報（例えば、音声データ）を受信することができる。例えば、図26Aに示す電子機器700Aは、無線通信機能によって、イヤフォン750に情報を送信する機能を有する。また、例えば、図26Cに示す電子機器800Aは、無線通信機能によって、イヤフォン750に情報を送信する機能を有する。

[0584]

電子機器がイヤフォン部を有してもよい。図26Bに示す電子機器700Bは、イヤフォン部727を有する。例えば、イヤフォン部727と制御部とは、互いに有線接続されている構成とすることができる。イヤフォン部727と制御部とをつなぐ配線の一部は、筐体721又は装着部723の内部に配置されていてもよい。

[0585]

同様に、図26Dに示す電子機器800Bは、イヤフォン部827を有する。例えば、イヤフォン部827と制御部824とは、互いに有線接続されている構成とすることができる。イヤフォン部827と制御部824とをつなぐ配線の一部は、筐体821又は装着部823の内部に配置されていてもよい。また、イヤフォン部827と装着部823とが、マグネットを有してもよい。これにより、イヤフォン部827を、装着部823に磁力によって固定することができ、収納が容易となり好ましい。

[0586]

なお、電子機器は、イヤフォン又はヘッドフォンなどを接続することができる音声出力端子を有してもよい。また、電子機器は、音声入力端子及び音声入力機構の一方又は双方を有してもよい。音声入力機構は、例えば、マイクなどの集音装置を用いることができる。電子機器が音声入力機構を有することで、電子機器に、いわゆるヘッドセットとしての機能を付与してもよい。

[0587]

このように、本発明の一態様の電子機器は、メガネ型（電子機器700A、及び、電子機器700Bなど）と、ゴーグル型（電子機器800A、及び、電子機器800Bなど）の、どちらに対しても適用しても好適である。

[0588]

本発明の一態様の電子機器は、有線又は無線によって、イヤフォンに情報を送信することができ

る。

[0589]

図27Aに示す電子機器6500は、スマートフォンとして用いることのできる携帯情報端末機である。

[0590]

電子機器6500は、筐体6501、表示部6502、電源ボタン6503、ボタン6504、スピーカ6505、マイク6506、カメラ6507、及び光源6508等を有する。表示部6502はタッチパネル機能を備える。

[0591]

表示部6502に、本発明の一態様の表示装置を適用することができる。

[0592]

図27Bは、筐体6501のマイク6506側の端部を含む断面概略図である。

[0593]

筐体6501の表示面側には、透光性を有する保護部材6510が設けられ、筐体6501と保護部材6510に囲まれた空間内に、表示パネル6511、光学部材6512、タッチセンサパネル6513、プリント基板6517、バッテリー6518等が配置されている。

[0594]

保護部材6510には、表示パネル6511、光学部材6512、及びタッチセンサパネル6513が、接着層（図示しない。）により固定されている。

[0595]

表示部6502よりも外側の領域において、表示パネル6511の一部が折り返されており、当該折り返された部分にFPC6515が接続されている。FPC6515には、IC6516が実装されている。FPC6515は、プリント基板6517に設けられた端子に接続されている。

[0596]

表示パネル6511には、本発明の一態様の可撓性を有する表示装置を適用することができる。そのため、極めて軽量の電子機器を実現することができる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、表示部6502の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現することができる。

[0597]

図27Cにテレビジョン装置の一例を示す。テレビジョン装置7100は、筐体7101に表示部7000が組み込まれている。ここでは、スタンド7103により、筐体7101を支持した構成を示している。

[0598]

表示部7000に、本発明の一態様の表示装置を適用することができる。

[0599]

図27Cに示すテレビジョン装置7100の操作は、筐体7101が備える操作スイッチ、及び、別体のリモコン操作機7111により行うことができる。又は、表示部7000にタッチセンサを備えていてもよく、指等で表示部7000に触れることでテレビジョン装置7100を操作してもよい。リモコン操作機7111は、当該リモコン操作機7111から出力する情報を表示する表示

部を有してもよい。リモコン操作機 7 1 1 1 が備える操作キー又はタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部 7 0 0 0 に表示される映像を操作することができる。

[0600]

なお、テレビジョン装置 7 1 0 0 は、受信機及びモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線又は無線による通信ネットワークに接続することにより、一方向（送信者から受信者）又は双方向（送信者と受信者間、あるいは受信者同士など）の情報通信を行うことも可能である。

[0601]

図 2 7 D に、ノート型パーソナルコンピュータの一例を示す。ノート型パーソナルコンピュータ 7 2 0 0 は、筐体 7 2 1 1、キーボード 7 2 1 2、ポインティングデバイス 7 2 1 3、外部接続ポート 7 2 1 4 等を有する。筐体 7 2 1 1 に、表示部 7 0 0 0 が組み込まれている。

[0602]

表示部 7 0 0 0 に、本発明の一態様の表示装置を適用することができる。

[0603]

図 2 7 E 及び図 2 7 F に、デジタルサイネージの一例を示す。

[0604]

図 2 7 E に示すデジタルサイネージ 7 3 0 0 は、筐体 7 3 0 1、表示部 7 0 0 0、及びスピーカ 7 3 0 3 等を有する。さらに、LED ランプ、操作キー（電源スイッチ、又は操作スイッチを含む。）、接続端子、各種センサ、マイクロフォン等を有することができる。

[0605]

図 2 7 F は、円柱状の柱 7 4 0 1 に取り付けられたデジタルサイネージ 7 4 0 0 である。デジタルサイネージ 7 4 0 0 は、柱 7 4 0 1 の曲面に沿って設けられた表示部 7 0 0 0 を有する。

[0606]

図 2 7 E 及び図 2 7 F において、表示部 7 0 0 0 に、本発明の一態様の表示装置を適用することができる。

[0607]

表示部 7 0 0 0 が広いほど、一度に提供できる情報量を増やすことができる。また、表示部 7 0 0 0 が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0608]

表示部 7 0 0 0 にタッチパネルを適用することで、表示部 7 0 0 0 に画像又は動画を表示するだけでなく、使用者が直感的に操作することができ、好ましい。また、路線情報若しくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0609]

図 2 7 E 及び図 2 7 F に示すように、デジタルサイネージ 7 3 0 0 又はデジタルサイネージ 7 4 0 0 は、使用者が所持するスマートフォン等の情報端末機 7 3 1 1 又は情報端末機 7 4 1 1 との無線通信により、連携可能であることが好ましい。例えば、表示部 7 0 0 0 に表示される広告の情報を、情報端末機 7 3 1 1 又は情報端末機 7 4 1 1 の画面に表示させることができる。また、情報端末機 7 3 1 1 又は情報端末機 7 4 1 1 を操作することで、表示部 7 0 0 0 の表示を切り替えることができる。

[0610]

デジタルサイネージ7300又はデジタルサイネージ7400に、情報端末機7311又は情報端末機7411の画面を操作手段（コントローラ）としたゲームを実行させることもできる。これにより、不特定多数の使用者が同時にゲームに参加し、楽しむことができる。

[0611]

図28A乃至図28Gに示す電子機器は、筐体9000、表示部9001、スピーカ9003、操作キー9005（電源スイッチ、又は操作スイッチを含む。）、接続端子9006、センサ9007（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にお^い又は赤外線を検知、検出、又は測定する機能を含むもの）、マイクロフォン9008、等を有する。

[0612]

図28A乃至図28Gにおいて、表示部9001に、本発明の一態様の表示装置を適用することができる。

[0613]

図28A乃至図28Gに示す電子機器は、様々な機能を有する。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、記録媒体に記録されているプログラム又はデータを読み出して処理する機能、等を有することができる。なお、電子機器の機能はこれらに限られず、様々な機能を有することができる。電子機器は、複数の表示部を有してもよい。また、電子機器にカメラ等を設け、静止画又は動画を撮影し、記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有してもよい。

[0614]

図28A乃至図28Gに示す電子機器の詳細について、以下説明を行う。

[0615]

図28Aは、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えば、スマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端子9006、センサ9007等を設けてもよい。また、携帯情報端末9101は、文字及び画像情報をその複数の面に表示することができる。図28Aでは、3つのアイコン9050を表示した例を示している。また、破線の矩形で示す情報9051を、表示部9001の他の面に表示することもできる。情報9051の一例として、電子メール、SNS、電話などの着信の通知、電子メール又はSNSなどの題名、送信者名、日時、時刻、バッテリーの残量、電波強度などがある。又は、情報9051が表示されている位置には、アイコン9050などを表示してもよい。

[0616]

図28Bは、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054が、それぞれ異なる面に表示されている例を示す。例えば、使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、携帯情報端末9102の上方から観察できる位置に表示された情報9053を確認することもできる。使用者は、携帯情報端末9102をポケットから取り出すことなく表示を確認し、例えば、電話を受けるか否かを判断することができる。

[0617]

図28Cは、タブレット端末9103を示す斜視図である。タブレット端末9103は、一例として、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲーム等の種々のアプリケーションの実行が可能である。タブレット端末9103は、筐体9000の正面に表示部9001、カメラ9002、マイクロフォン9008、スピーカ9003を有し、筐体9000の側面には、操作作用のボタンとしての操作キー9005、底面には、接続端子9006を有する。

[0618]

図28Dは、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、例えば、スマートウォッチ（登録商標）として用いることができる。また、表示部9001は、その表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、例えば、無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006により、他の情報端末と相互にデータ伝送を行うこと、及び、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

[0619]

図28E乃至図28Gは、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図28Eは、携帯情報端末9201を展開した状態、図28Gは、折り畳んだ状態、図28Fは、図28Eと図28Gの一方から他方に変化する途中の状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では、可搬性に優れ、展開した状態では、継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。例えば、表示部9001は、曲率半径0.1mm以上150mm以下で曲げることができる。

[0620]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[符号の説明]

[0621]

10A：半導体装置、10B：半導体装置、10C：半導体装置、10D：半導体装置、10E：半導体装置、10F：半導体装置、10G：半導体装置、10H：半導体装置、10I：半導体装置、10J：半導体装置、10K：半導体装置、10L：半導体装置、11a：副画素、11b：副画素、11c：副画素、11d：副画素、11e：副画素、51A：画素回路、51B：画素回路、51C：画素回路、51D：画素回路、51E：画素回路、52A：トランジスタ、52B：トランジスタ、52C：トランジスタ、52D：トランジスタ、53A：容量、53B：容量、61：発光デバイス、102：基板、103：導電層、104：導電層、105：絶縁層、106：絶縁層、107：絶縁層、108f：金属酸化物膜、108g：半導体層、109f：金属酸化物膜、109g：半導体層、110a：絶縁層、110b：絶縁層、110c：絶縁層、110d：絶縁層、111B：画素電極、111G：画素電極、111R：画素電極、111S：画素電極、111：画素電極、112a：導電層、112b：導電層、112c：導電層、112d：導電層、112e：導電層、112f：導電膜、112g：導電層、113B：層、113G：層、113R：層、113S：層、113W：層、113：層、114：共通層、115：共通電極、116a：導電層、116b：導電層、

116f: 導電膜、117: 遮光層、118B: マスク層、118G: マスク層、118R: マスク層、118S: マスク層、118: マスク層、119B: マスク層、119G: マスク層、119R: マスク層、119S: マスク層、119: マスク層、123: 導電層、124B: 導電層、124G: 導電層、124R: 導電層、124S: 導電層、125: 絶縁層、126B: 導電層、126G: 導電層、126R: 導電層、126S: 導電層、127: 絶縁層、128: 層、129B: 導電層、129G: 導電層、129R: 導電層、129S: 導電層、130B: 発光デバイス、130G: 発光デバイス、130R: 発光デバイス、130: 発光デバイス、131: 保護層、132B: 着色層、132G: 着色層、132R: 着色層、140: 接続部、141: 開口、142: 接着層、150: 受光デバイス、151: 基板、152: 基板、160: 酸素、162: 表示部、164: 回路、165: 配線、166: 導電層、172: FPC、173: IC、200A: 表示装置、200B: 表示装置、200C: 表示装置、200D: 表示装置、200E: 表示装置、200: 表示装置、201: トランジスタ、204: 接続部、205B: トランジスタ、205G: トランジスタ、205R: トランジスタ、205S: トランジスタ、205: トランジスタ、206B: トランジスタ、206G: トランジスタ、206R: トランジスタ、206S: トランジスタ、206: トランジスタ、210a: 画素、210b: 画素、210: 画素、218: 絶縁層、230: 画素、235: 絶縁層、237: 絶縁層、239: 絶縁層、242: 接続層、351: 基板、352: 指、353: 層、355: 機能層、357: 層、359: 基板、700A: 電子機器、700B: 電子機器、721: 筐体、723: 装着部、727: イヤフォン部、750: イヤフォン、751: 表示パネル、753: 光学部材、756: 表示領域、757: フレーム、758: 鼻パッド、761: 下部電極、762: 上部電極、763a: 発光ユニット、763b: 発光ユニット、763c: 発光ユニット、763: EL層、764: 層、765: 層、766: 層、767: 活性層、768: 層、771a: 発光層、771b: 発光層、771c: 発光層、771: 発光層、772a: 発光層、772b: 発光層、772c: 発光層、772: 発光層、773: 発光層、780a: 層、780b: 層、780c: 層、780: 層、781: 層、782: 層、785: 電荷発生層、790a: 層、790b: 層、790c: 層、790: 層、791: 層、792: 層、800A: 電子機器、800B: 電子機器、820: 表示部、821: 筐体、822: 通信部、823: 装着部、824: 制御部、825: 撮像部、827: イヤフォン部、832: レンズ、6500: 電子機器、6501: 筐体、6502: 表示部、6503: 電源ボタン、6504: ボタン、6505: スピーカ、6506: マイク、6507: カメラ、6508: 光源、6510: 保護部材、6511: 表示パネル、6512: 光学部材、6513: タッチセンサパネル、6515: FPC、6516: IC、6517: プリント基板、6518: バッテリ、7000: 表示部、7100: テレビジョン装置、7101: 筐体、7103: スタンド、7111: リモコン操作機、7200: ノート型パーソナルコンピュータ、7211: 筐体、7212: キーボード、7213: ポインティングデバイス、7214: 外部接続ポート、7300: デジタルサイネージ、7301: 筐体、7303: スピーカ、7311: 情報端末機、7400: デジタルサイネージ、7401: 柱、7411: 情報端末機、9000: 筐体、9001: 表示部、9002: カメラ、9003: スピーカ、9005: 操作キー、9006: 接続端子、9007: センサ、9008: マイクロフォン、9050: アイコン、9051: 情報、9052: 情報、9053: 情報、9054: 情報、9055: ヒンジ、9101: 携帯情報端末、9102: 携帯情報端末、9103: タブレット端末、9200: 携帯情報端末、9201: 携帯情報端末

請求の範囲

[請求項1]

第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、を有し、
前記第1のトランジスタは、第1の半導体層と、第2の絶縁層と、第1の導電層乃至第3の導電層と、を有し、
前記第2のトランジスタは、第2の半導体層と、第3の絶縁層と、第4の導電層乃至第6の導電層と、を有し、
前記第1の絶縁層は、前記第1の導電層上に設けられ、かつ、前記第1の導電層に達する開口を有し、
前記第2の導電層は、前記第1の絶縁層上に設けられ、
前記第1の半導体層は、前記第1の導電層の上面と、前記開口の内壁と、前記第2の導電層と、に接し、
前記第3の導電層は、前記第2の絶縁層を介して、前記第1の半導体層上に前記開口の内壁と重なる領域を有するように設けられ、
前記第3の絶縁層は、前記第4の導電層上に設けられ、
前記第2の半導体層は、前記第4の導電層と重なる領域を有するように、前記第3の絶縁層上に設けられ、
前記第5の導電層は、前記第2の半導体層の、第1の側端部における側面及び上面と接し、
前記第6の導電層は、前記第2の半導体層の、前記第1の側端部と対向する第2の側端部における側面及び上面と接し、
前記第1のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、前記第2のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、は電氣的に接続している、
半導体装置。

[請求項2]

請求項1において、
前記第1の半導体層及び前記第2の半導体層は、それぞれ酸化物半導体を有する、
半導体装置。

[請求項3]

請求項1又は請求項2において、
前記第2の導電層と、前記第4の導電層と、は同一の導電層で形成されている、
半導体装置。

[請求項4]

請求項1又は請求項2において、
前記第3の導電層と、前記第5の導電層と、は同一の導電層で形成されている、
半導体装置。

[請求項5]

請求項1又は請求項2において、
前記第2の導電層と、前記第5の導電層と、は同一の導電層で形成されている、
半導体装置。

[請求項 6]

第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、を有し、
前記第1のトランジスタは、第1の半導体層と、第2の絶縁層と、第1の導電層乃至第3の導電層と、を有し、
前記第2のトランジスタは、第2の半導体層と、第3の絶縁層と、第4の導電層乃至第6の導電層と、を有し、
前記第1の絶縁層は、前記第2の半導体層上に設けられ、かつ、前記第1の導電層に達する開口を有し、
前記第2の導電層は、前記第1の絶縁層上に設けられ、
前記第1の半導体層は、前記第1の導電層の上面と、前記開口の内壁と、前記第2の導電層と、に接し、
前記第3の導電層は、前記第2の絶縁層を介して、前記第1の半導体層上に前記開口の内壁と重なる領域を有するように設けられ、
前記第3の絶縁層は、前記第4の導電層上に設けられ、
前記第2の半導体層は、前記第4の導電層と重なる領域を有するように、前記第3の絶縁層上に設けられ、
前記第5の導電層は、前記第2の半導体層の、第1の側端部における側面及び上面と接し、
前記第6の導電層は、前記第2の半導体層の、前記第1の側端部と対向する第2の側端部における側面及び上面と接し、
前記第1のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、前記第2のトランジスタのソース電極、ドレイン電極、又はゲート電極のいずれか一つと、は電気的に接続している、
半導体装置。

[請求項 7]

請求項 6 において、
前記第1の半導体層及び前記第2の半導体層は、それぞれ酸化物半導体を有する、
半導体装置。

[請求項 8]

請求項 6 又は請求項 7 において、
前記第1の導電層と、前記第4の導電層と、は同一の導電層で形成されている、
半導体装置。

[請求項 9]

請求項 6 又は請求項 7 において、
前記第1の導電層と、前記第5の導電層と、は同一の導電層で形成されている、
半導体装置。

[請求項 10]

第1の導電膜を形成し、
前記第1の導電膜を加工して、第1の導電層を形成し、
前記第1の導電層上に、第1の絶縁層を形成し、
前記第1の絶縁層上に、第2の導電膜を形成し、

前記第2の導電膜、及び、前記第1の絶縁層を加工して、前記第2の導電膜、及び、前記第1の絶縁層に開口を形成し、

前記第1の導電層の上面、前記開口の内壁、前記第2の導電膜の上面を覆うように、第1の金属酸化物膜を形成し、

前記第1の金属酸化物膜を、前記開口の内壁と重なる領域を有するように加工して、第1の半導体層を形成し、

前記第2の導電膜を加工して、第2の導電層を形成し、

前記第1の半導体層、前記第2の導電層、及び、前記第1の絶縁層上に、第2の絶縁層を形成し、前記第2の絶縁層上に、第2の金属酸化物膜を形成し、

前記第2の金属酸化物膜を加工して、前記第2の導電層と重なる領域を有するように、第2の半導体層を形成し、

前記第2の半導体層、及び、前記第2の絶縁層上に、第3の導電膜を形成し、

前記第3の導電膜を加工して、前記開口と重なる領域を有する第3の導電層と、前記第2の半導体層の第1の側端部を覆う第4の導電層と、前記第2の半導体層の第2の側端部を覆う第5の導電層と、を形成する、

半導体装置の作製方法。

[請求項11]

請求項10において、

前記第1の絶縁層を形成後に、前記第1の絶縁層に酸素を供給する処理を行う、

半導体装置の作製方法。

図1A

10

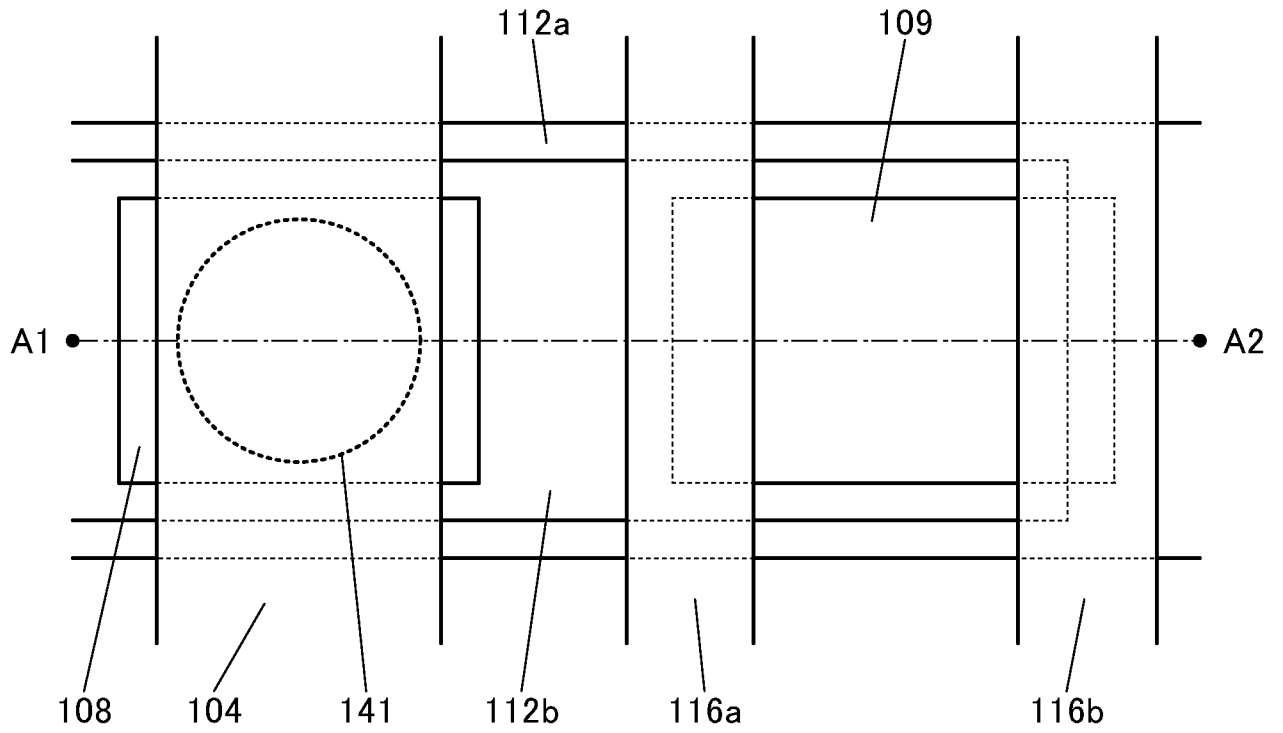
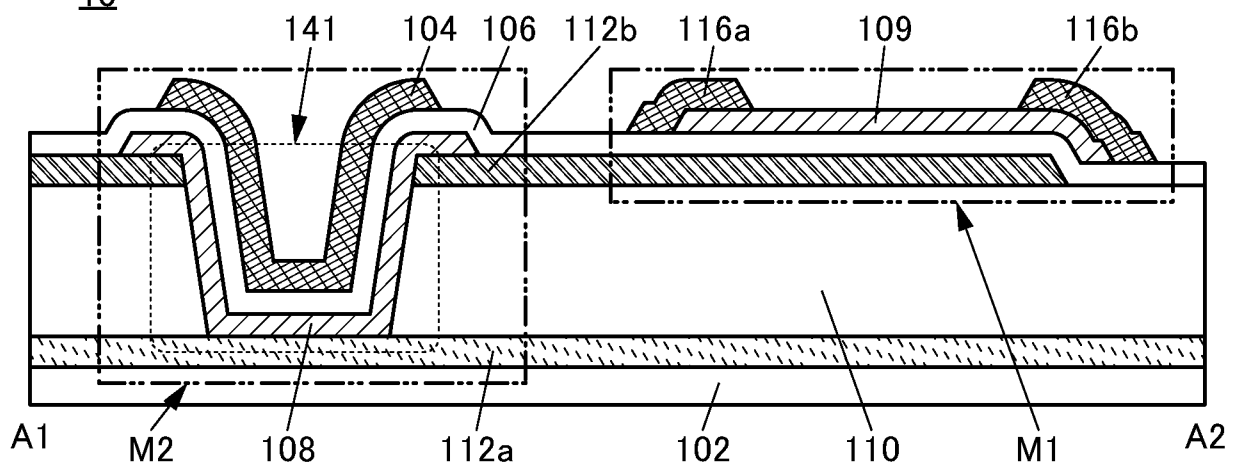


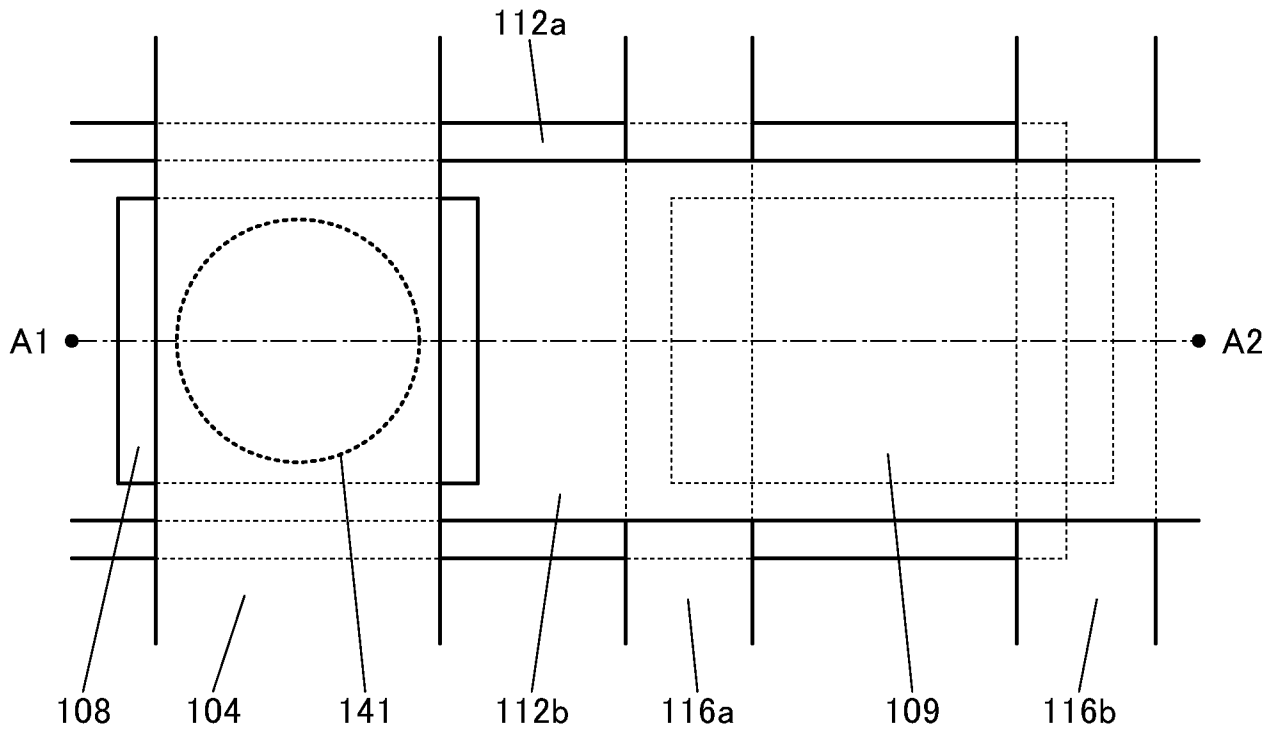
図1B

10



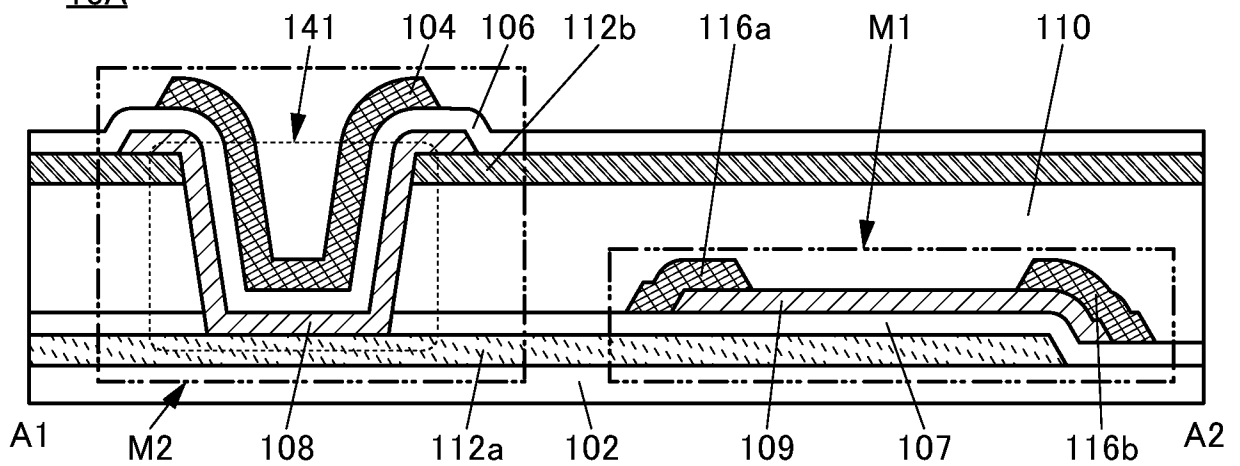
2A

10A



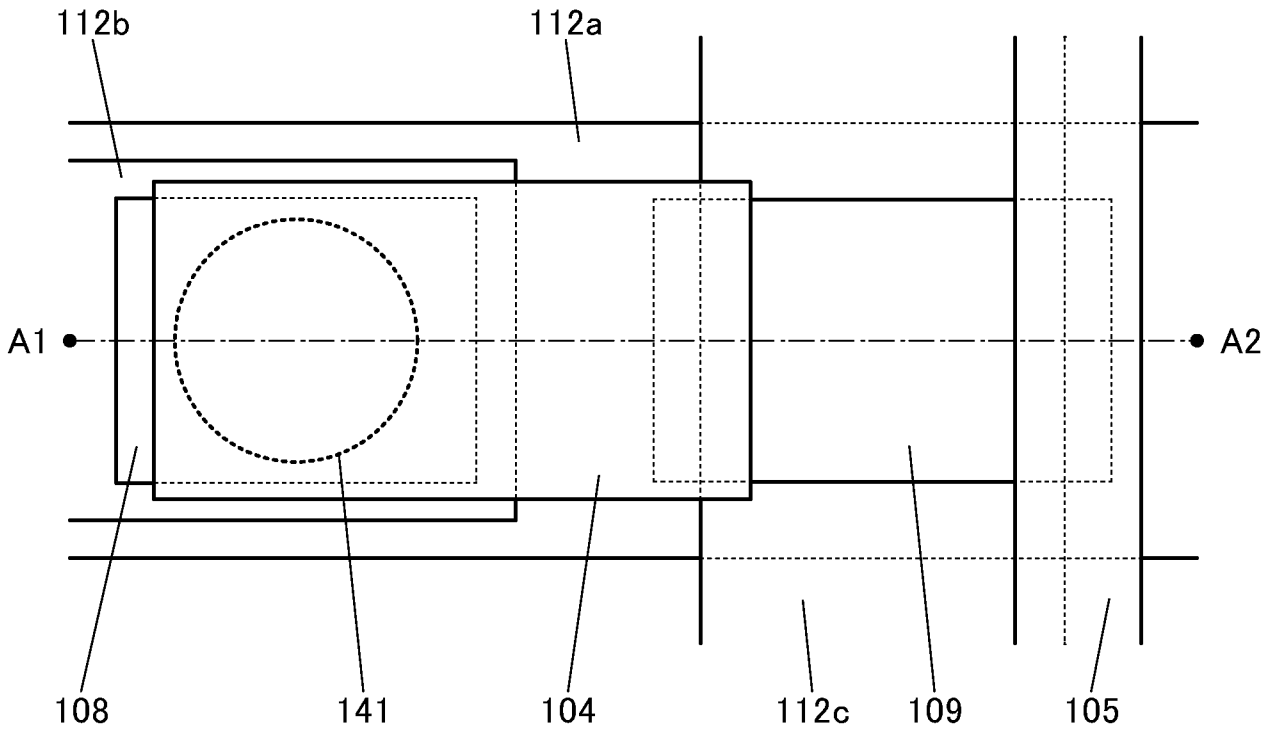
2B

10A



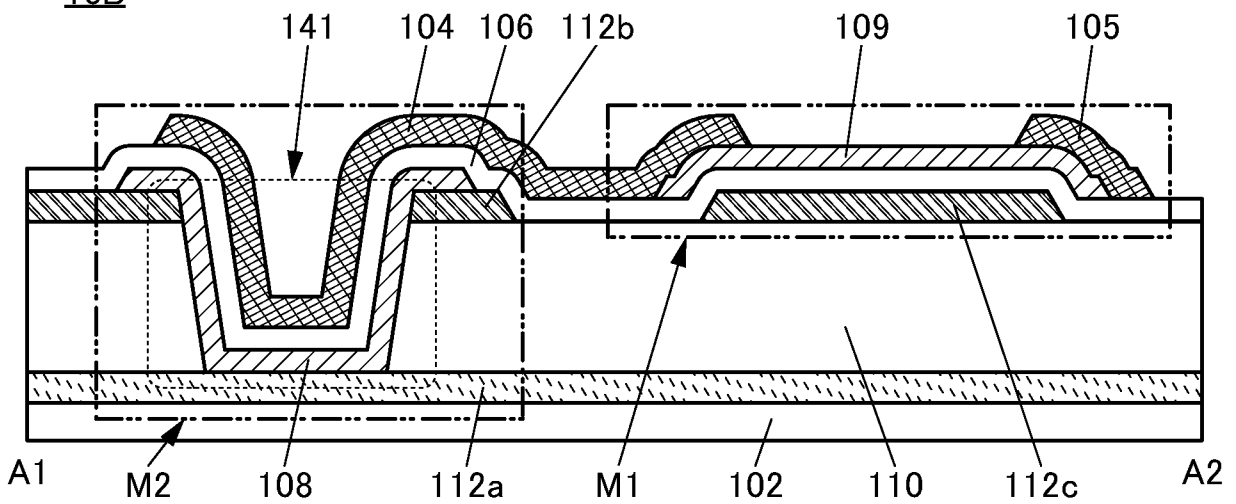
3A

10B



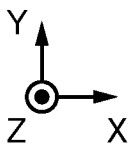
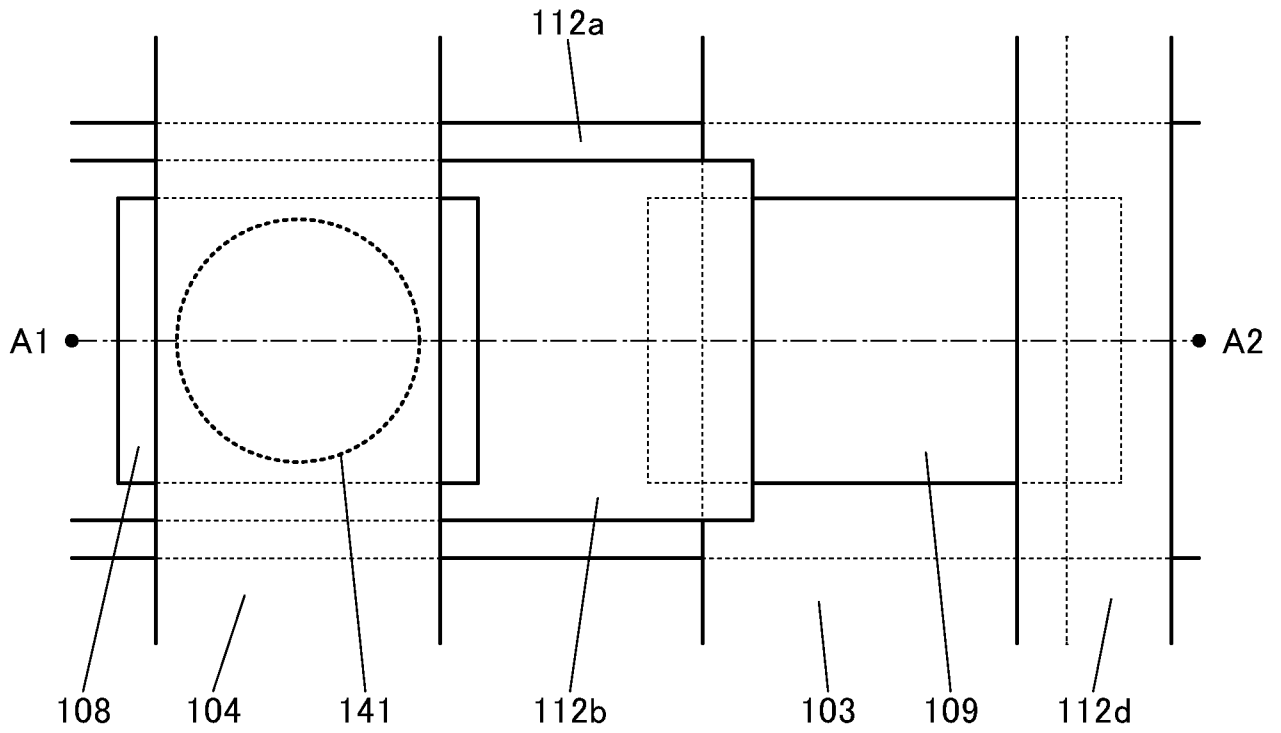
3B

10B



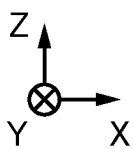
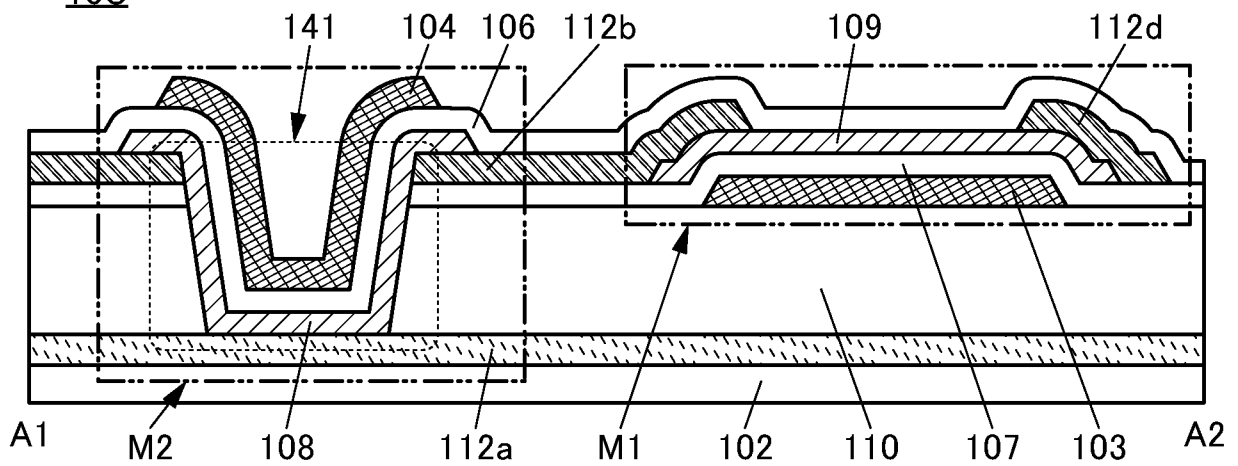
4A

10C



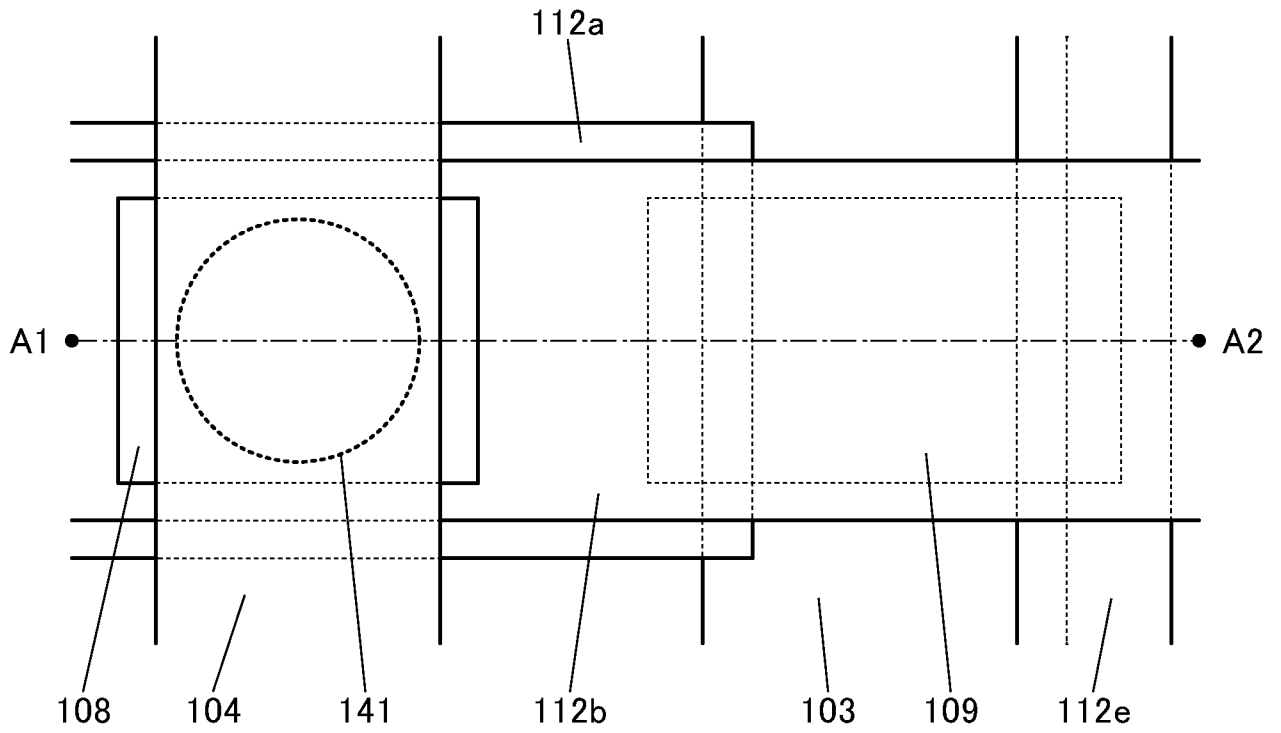
4B

10C



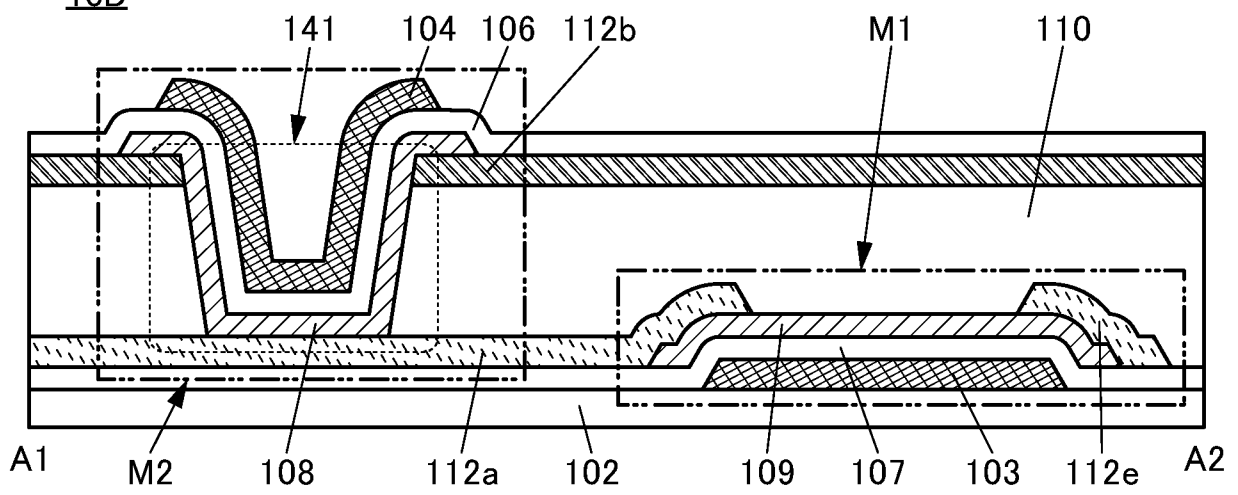
5A

10D



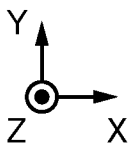
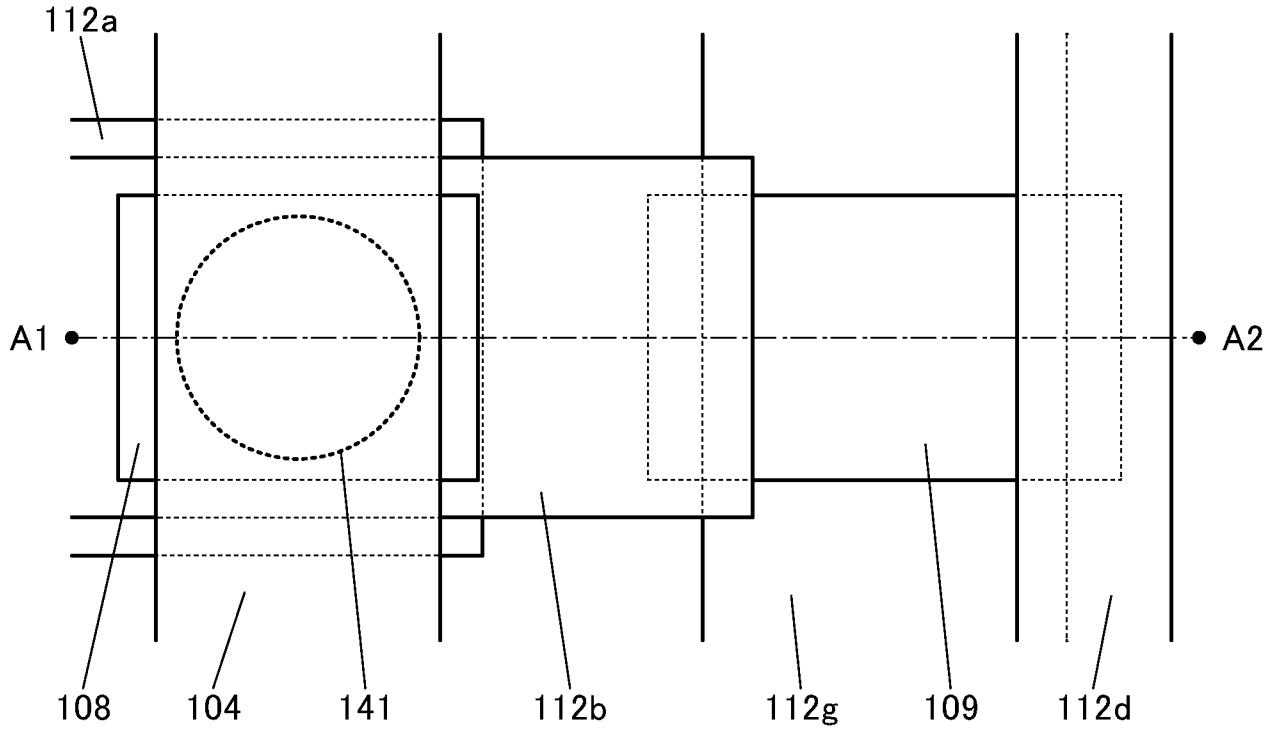
5B

10D



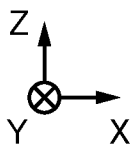
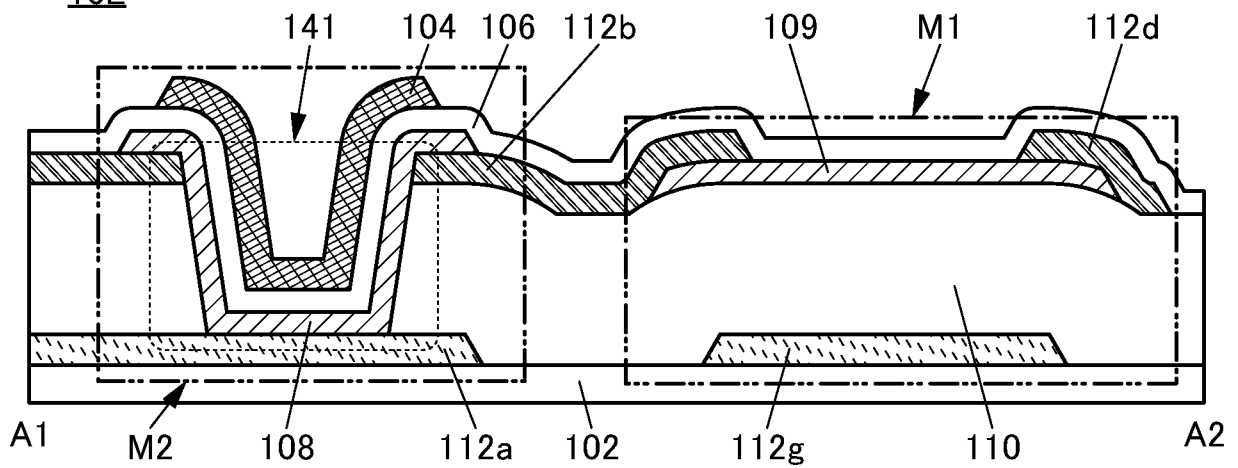
6A

10E

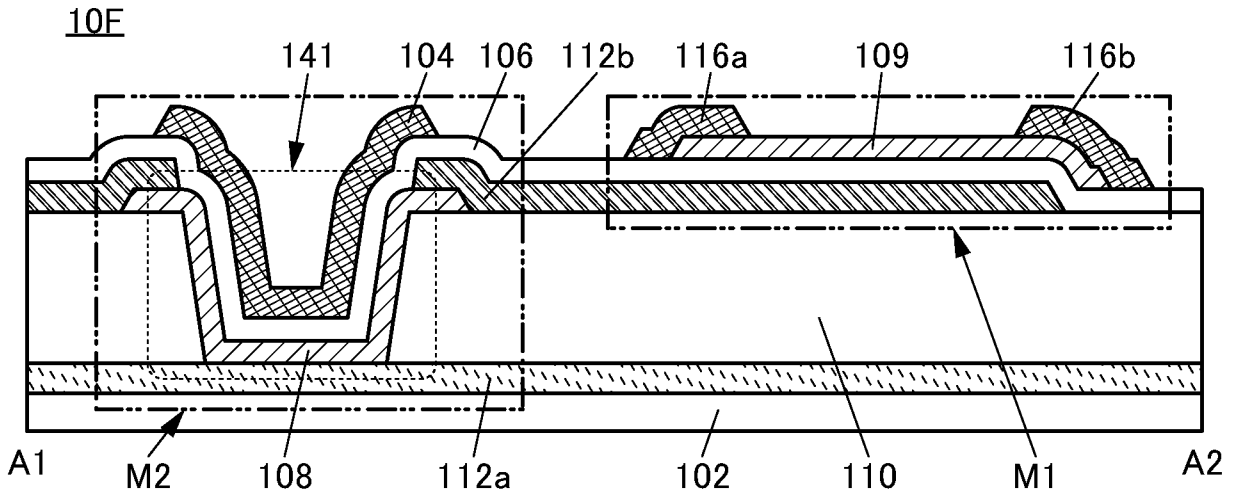


6B

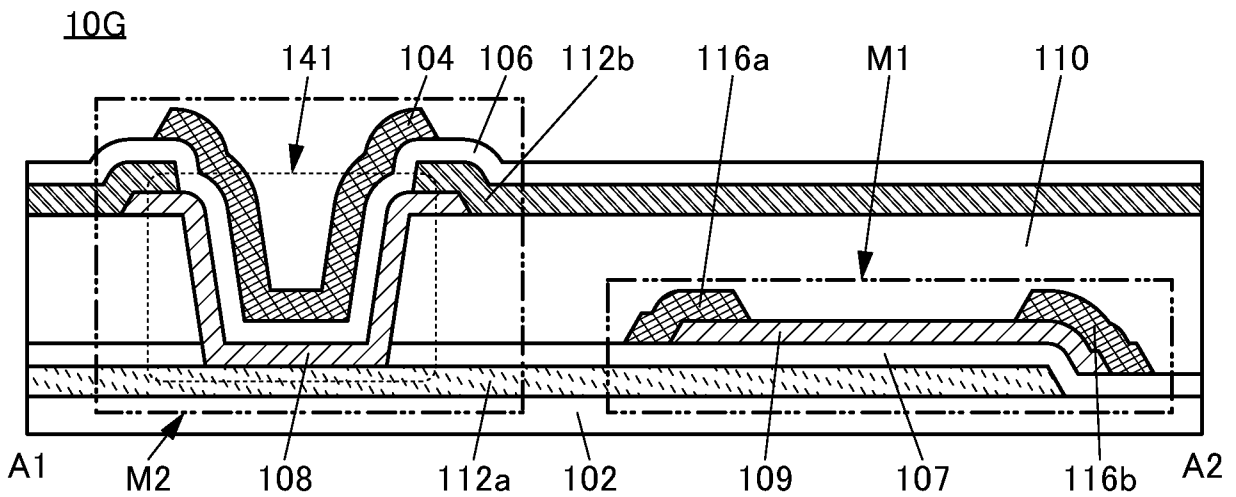
10E



7A



7B



7C

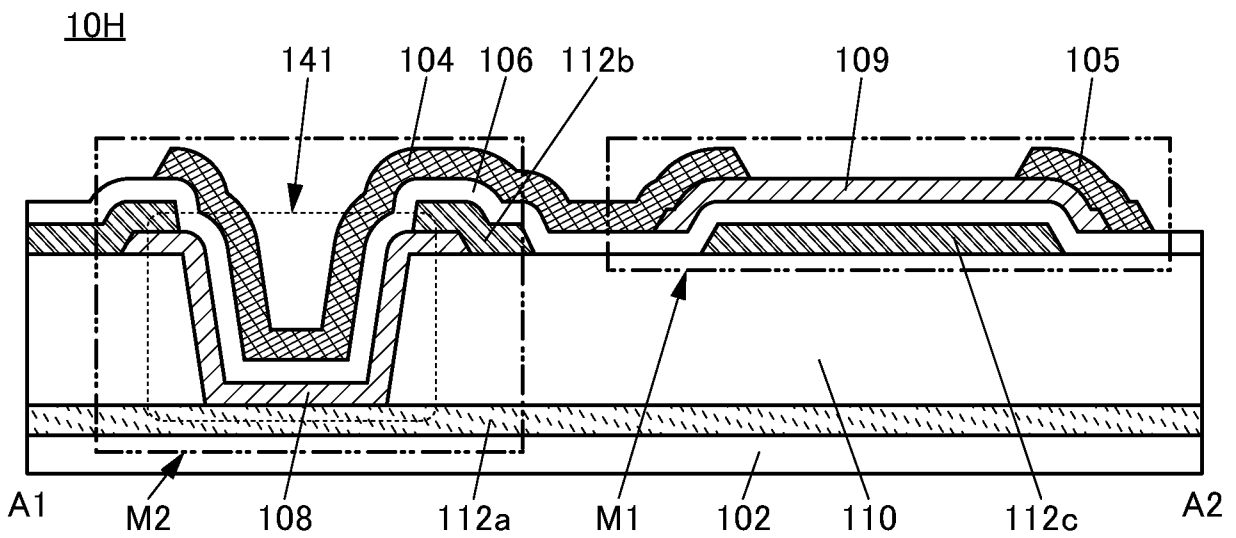


図9A

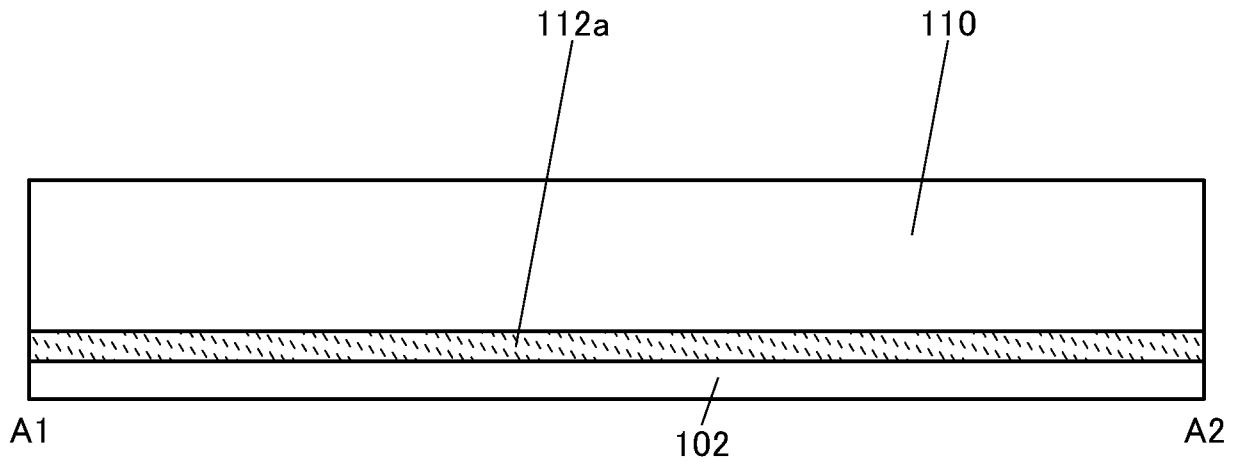


図9B

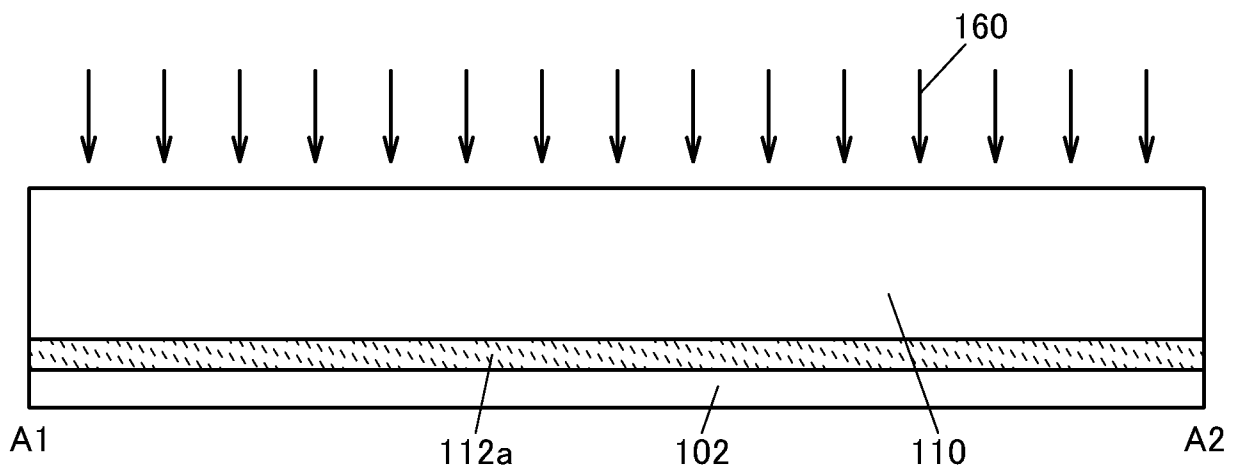
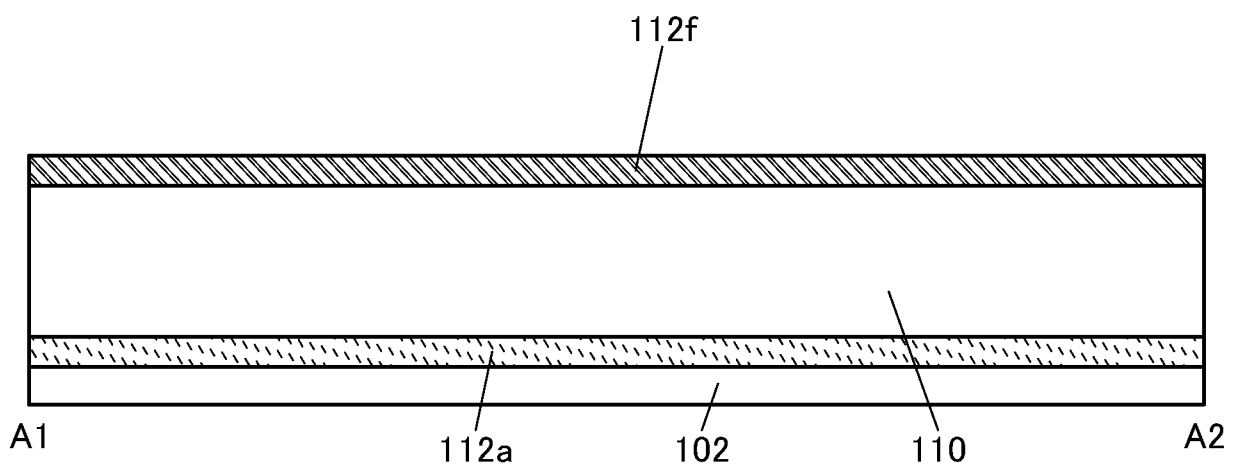
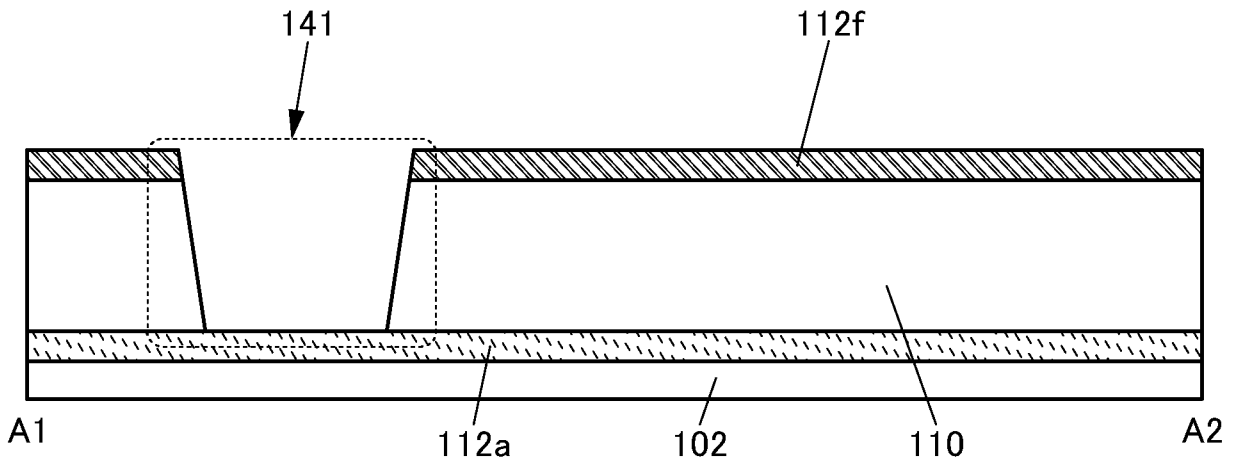


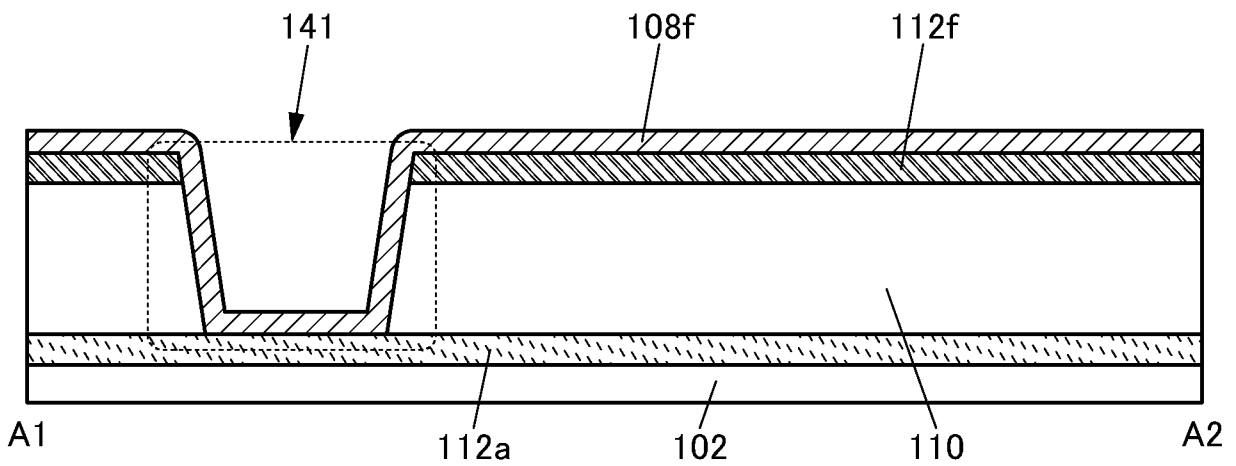
図9C



10A



10B



10C

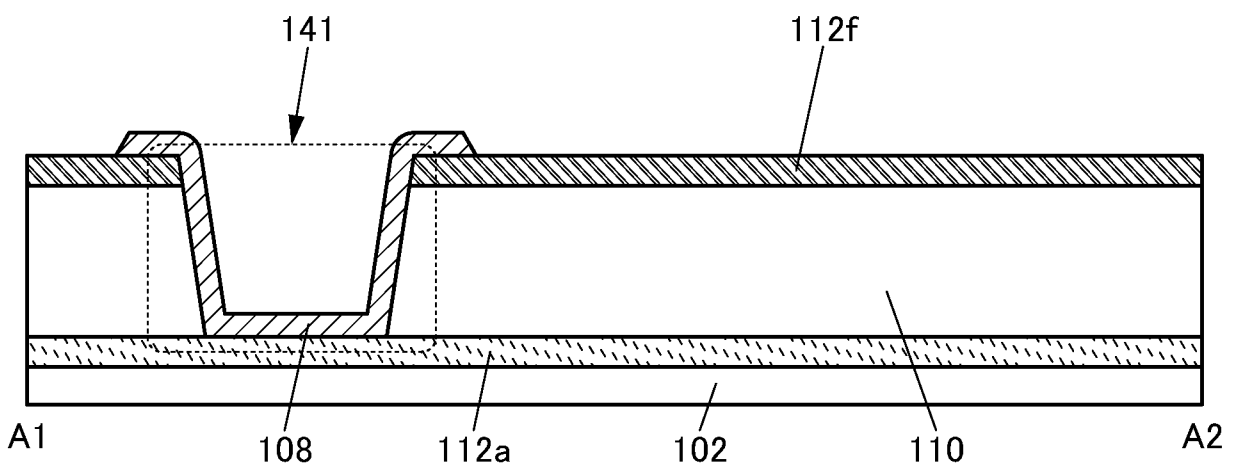


図11A

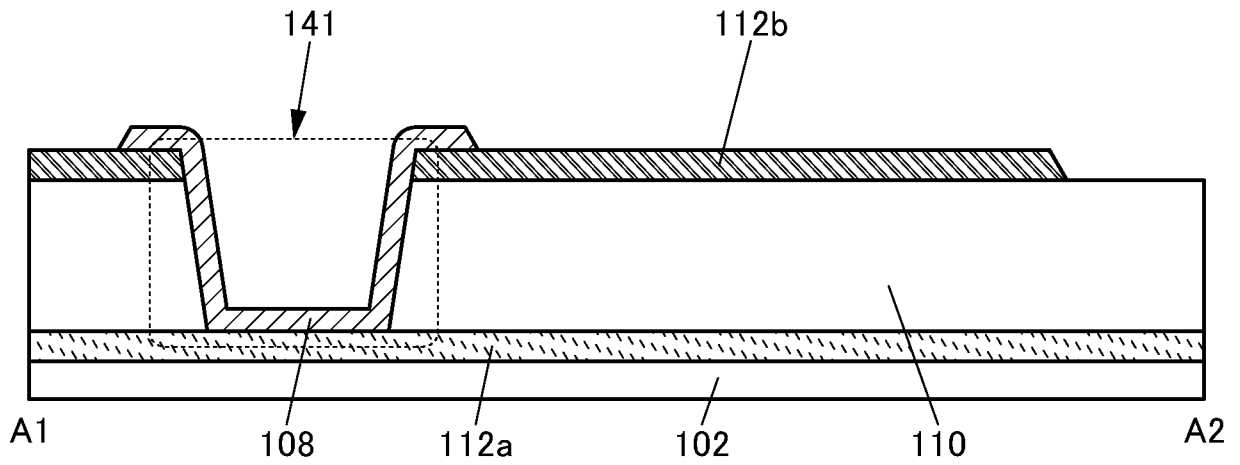


図11B

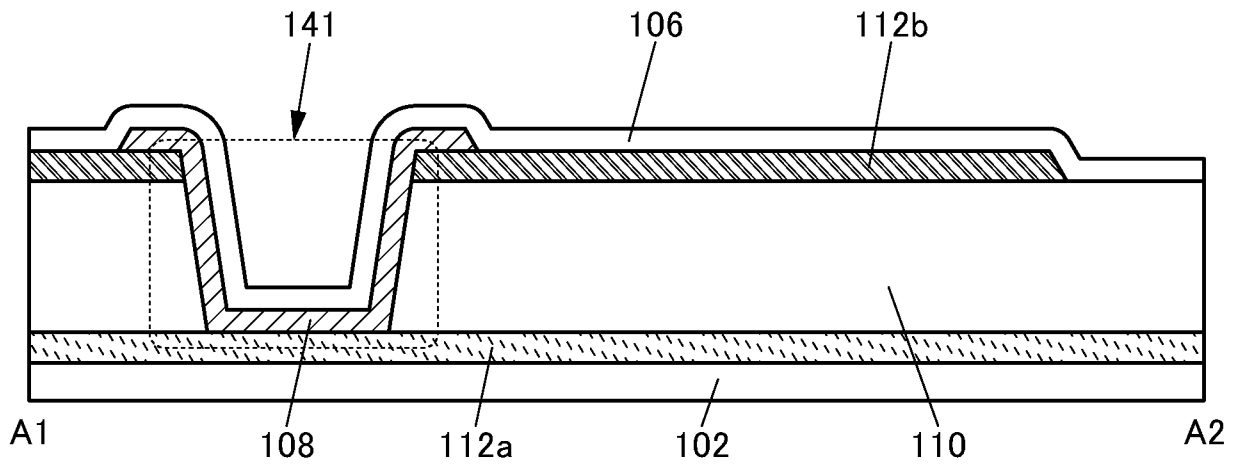
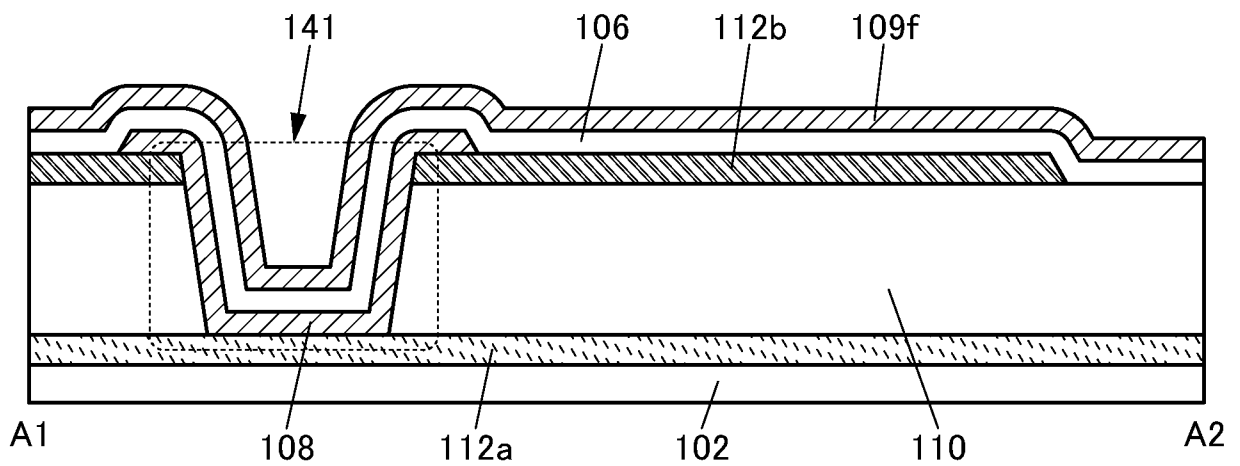
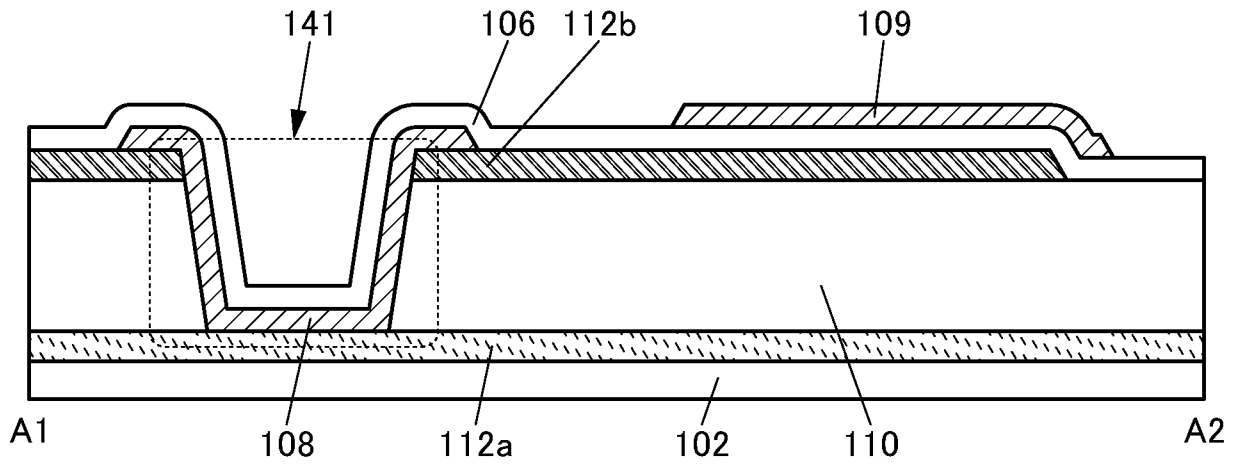


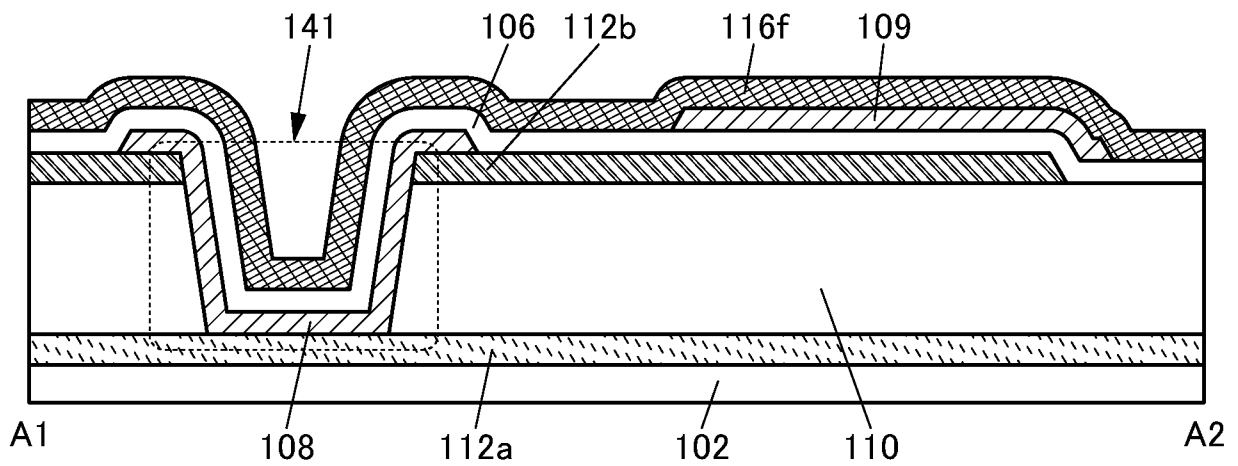
図11C



12A



12B



12C

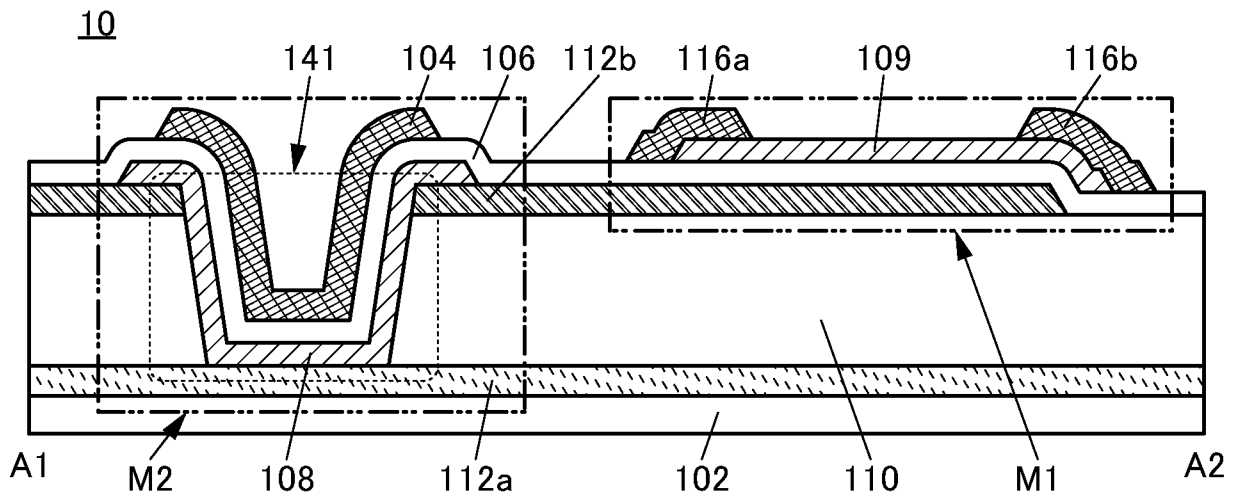


図13A

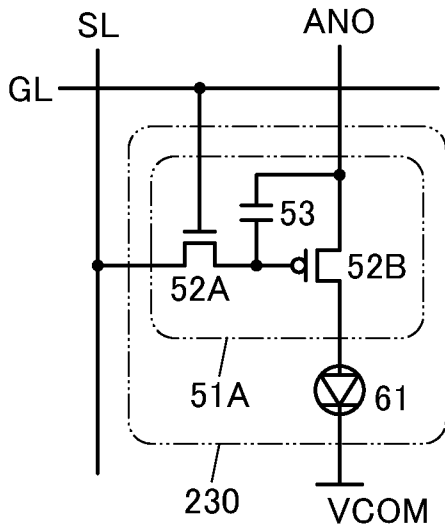


図13B

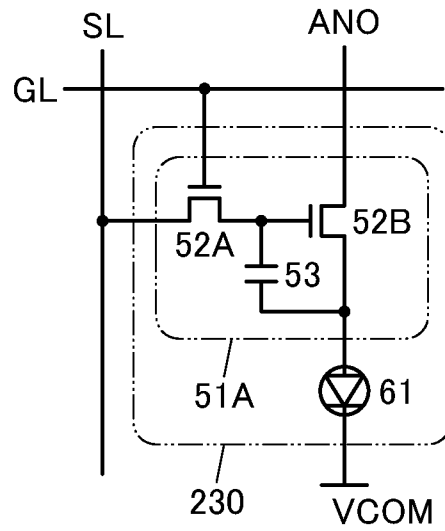


図13C

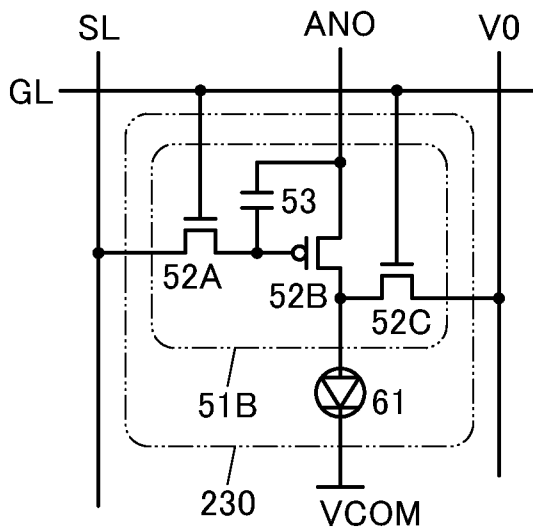
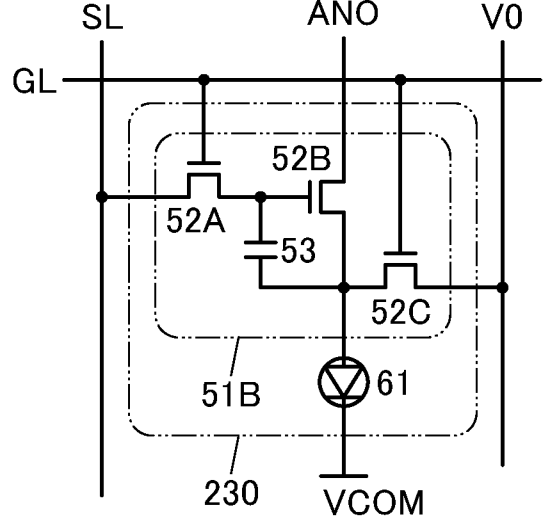
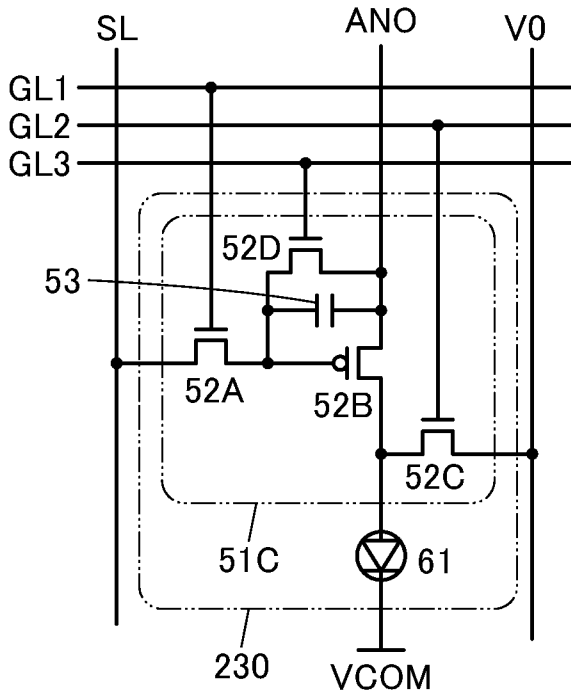


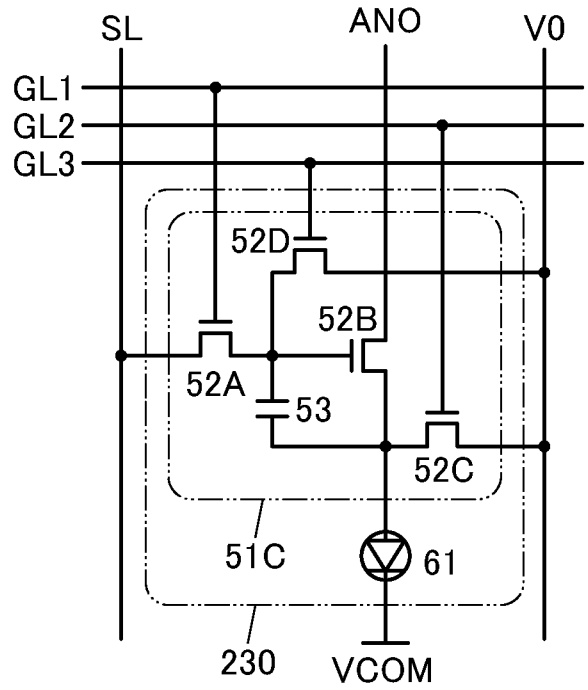
図13D



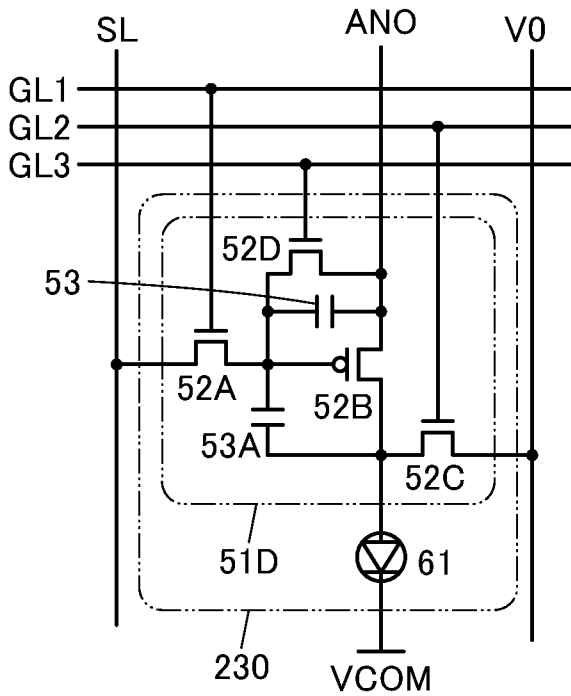
14A



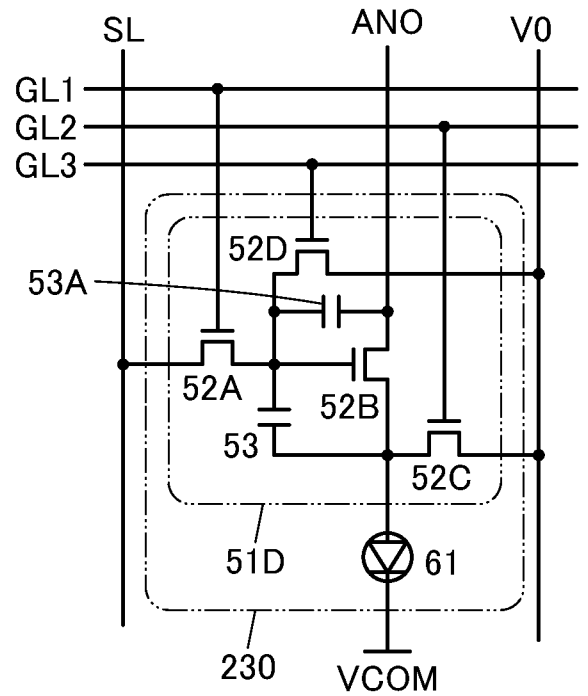
14B



14C



14D



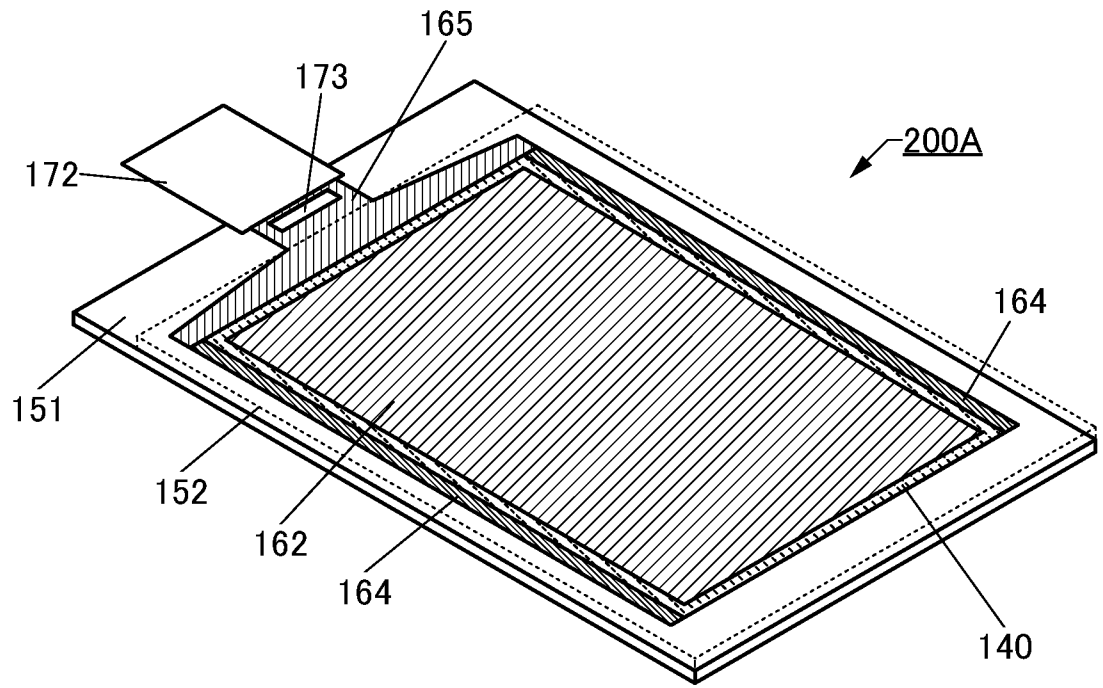
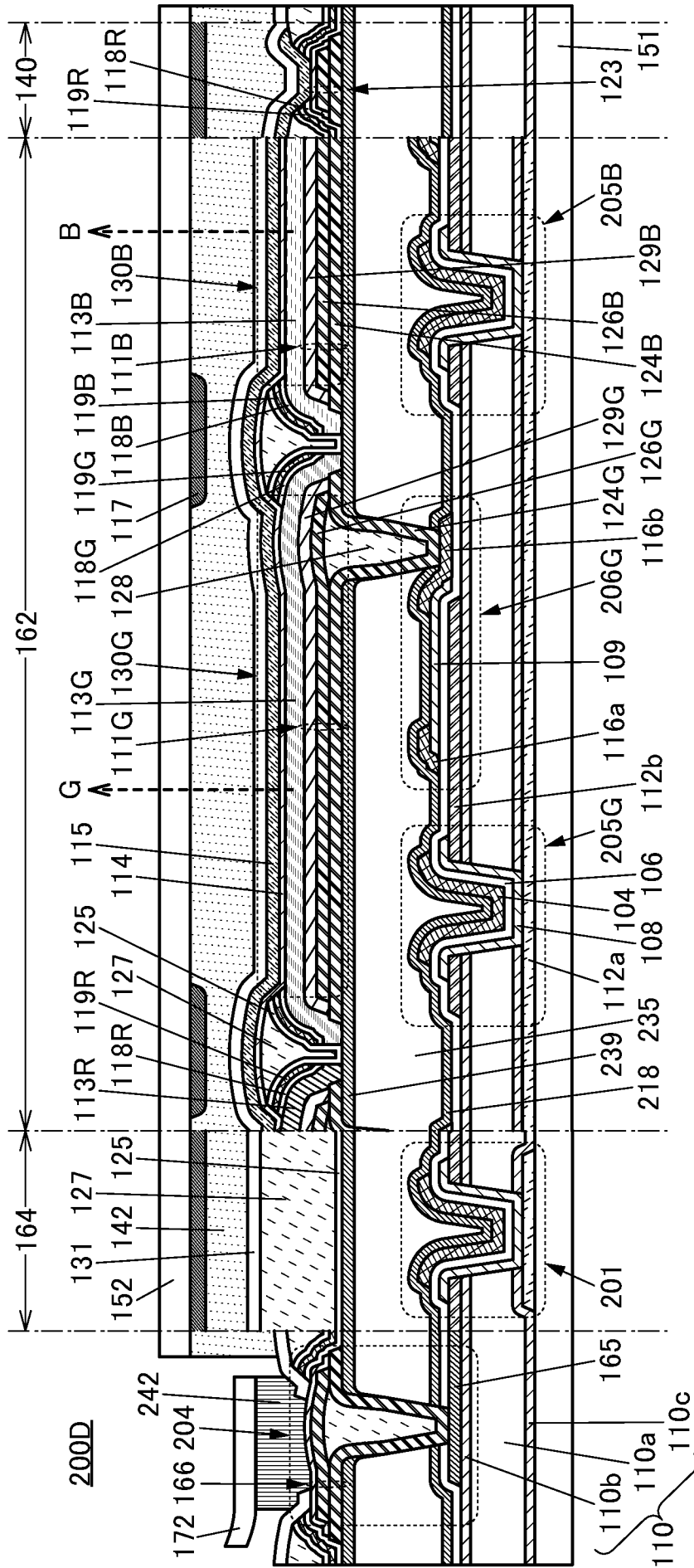


图19



20

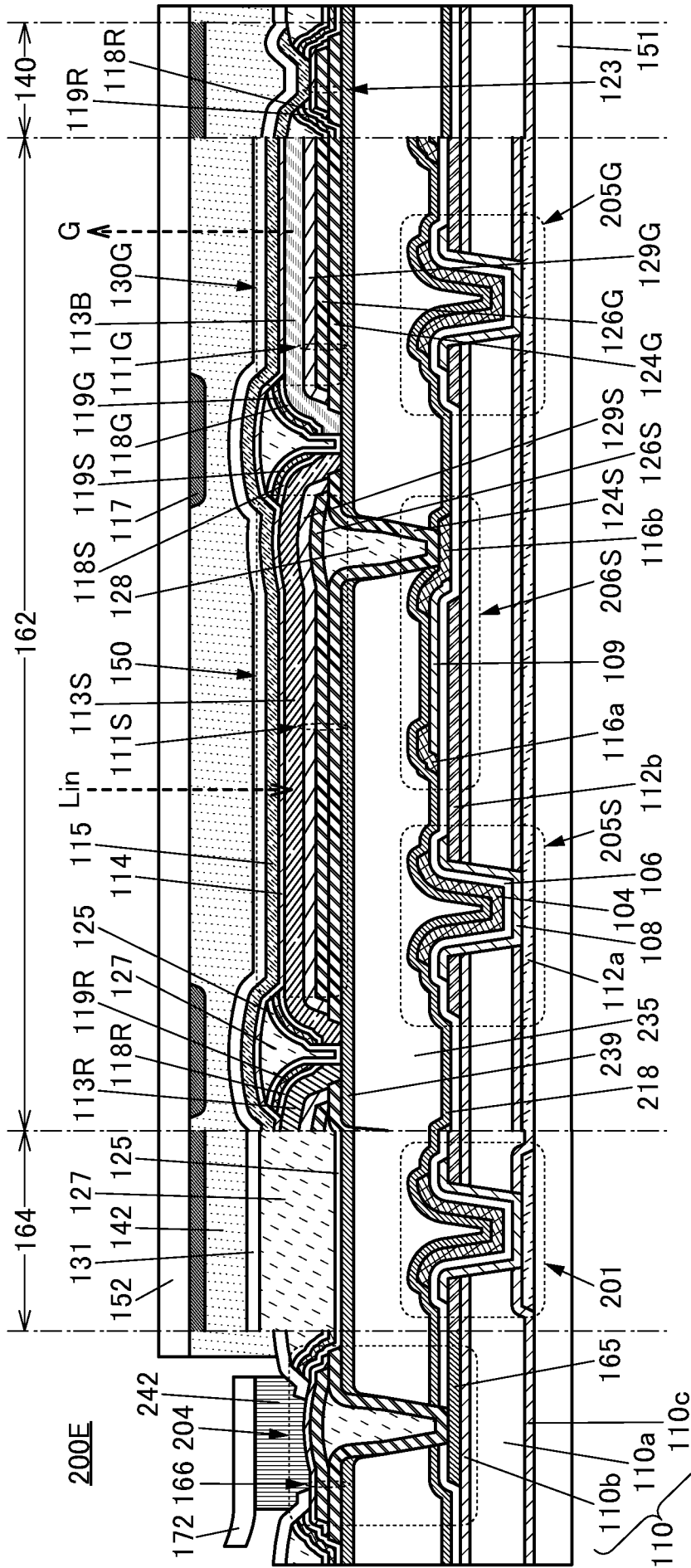


図21A

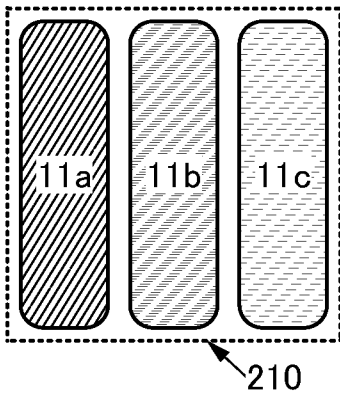


図21B

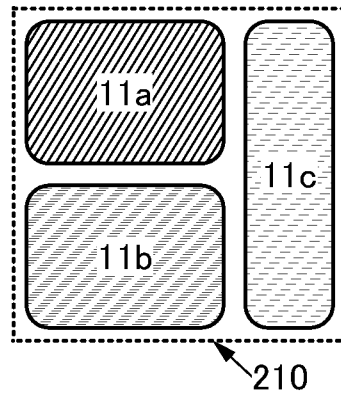


図21C

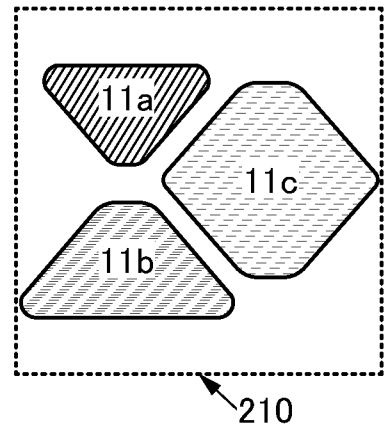


図21D

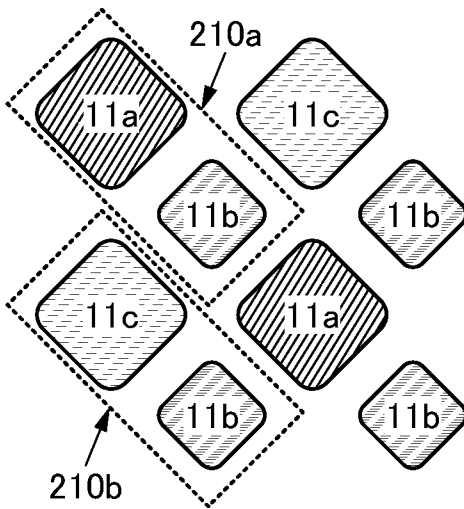


図21E

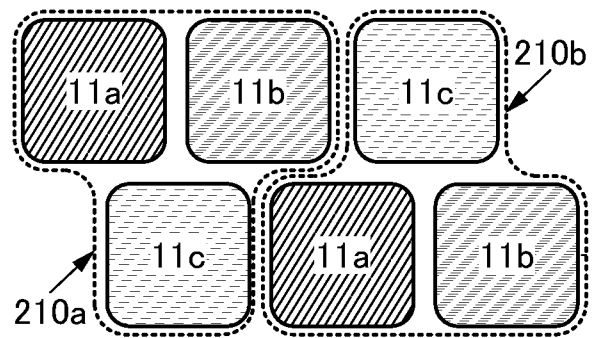


図21F

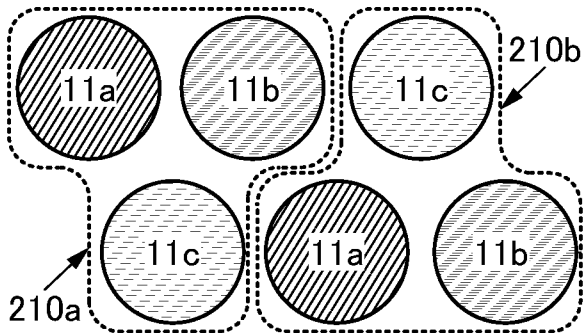


図21H

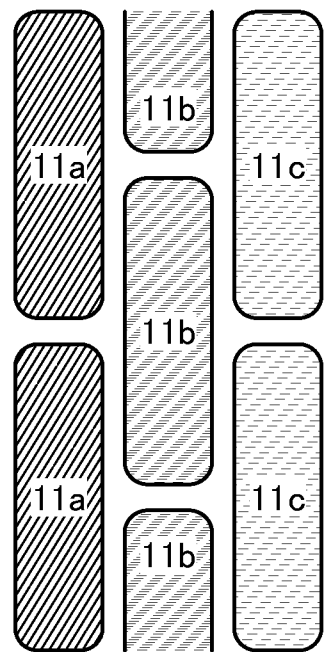


図21G

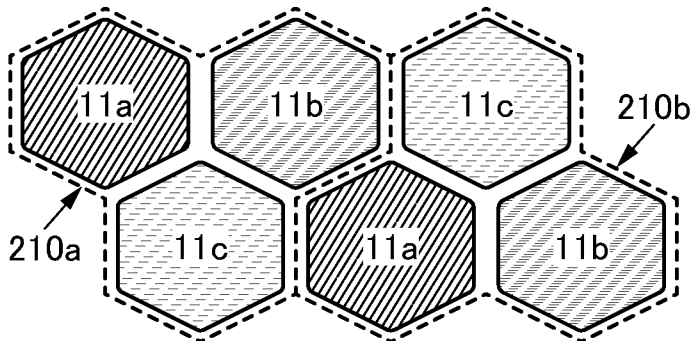


図22A

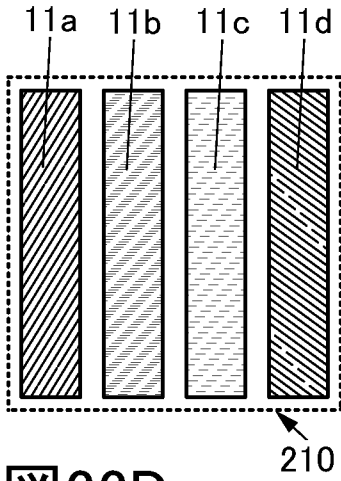


図22B

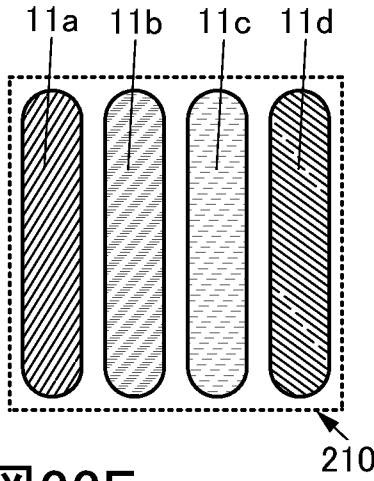


図22C

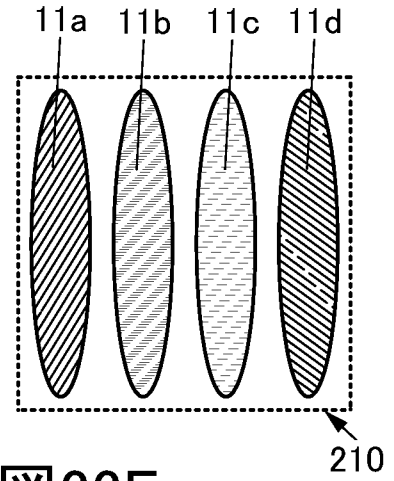


図22D

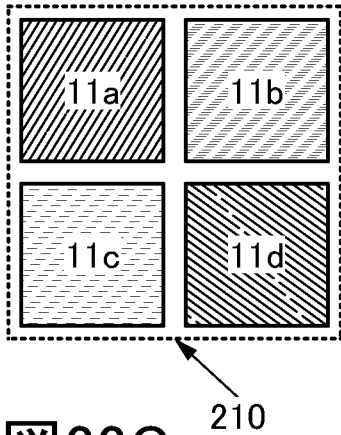


図22E

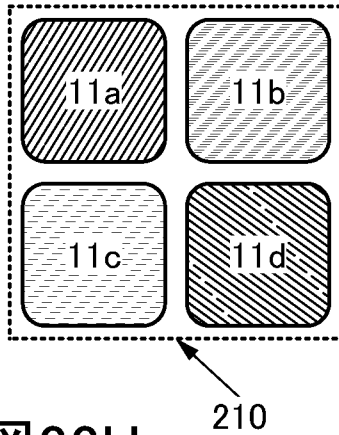


図22F

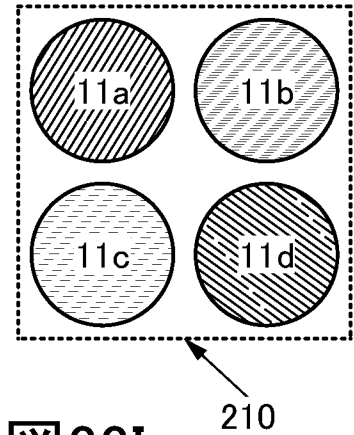


図22G

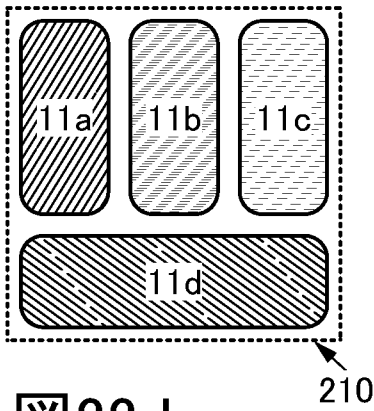


図22H

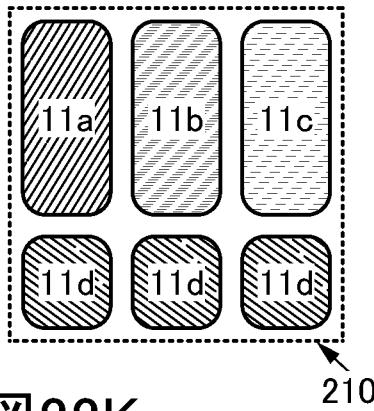


図22I

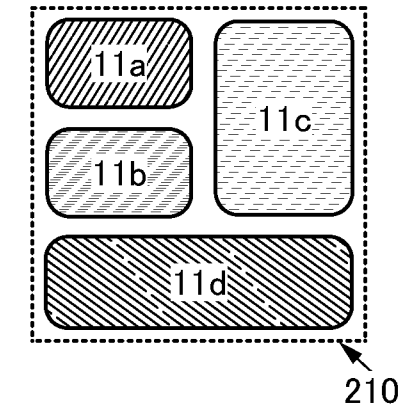


図22J

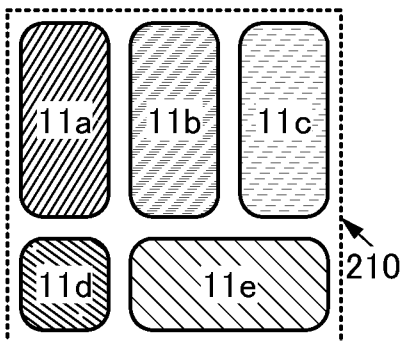


図22K

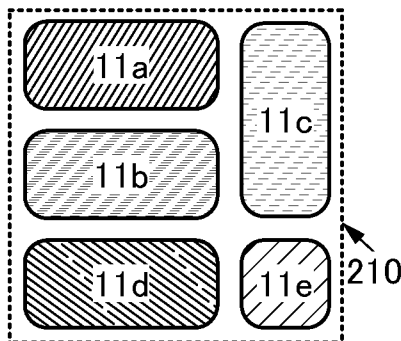


図23A

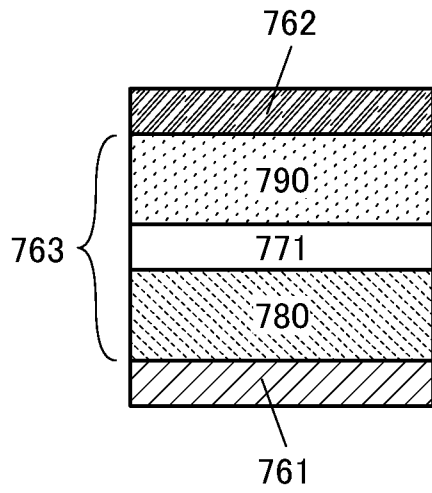


図23B

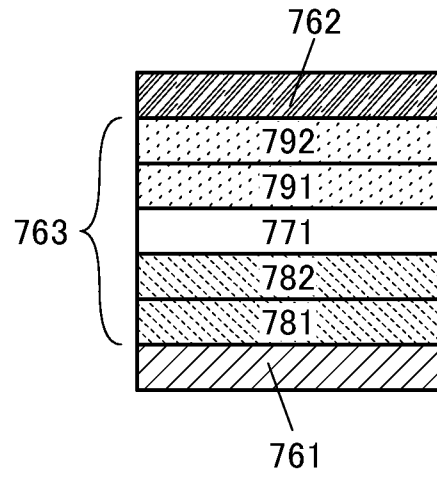


図23C

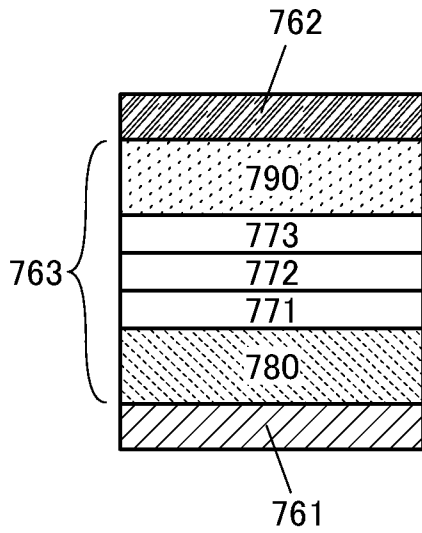


図23D

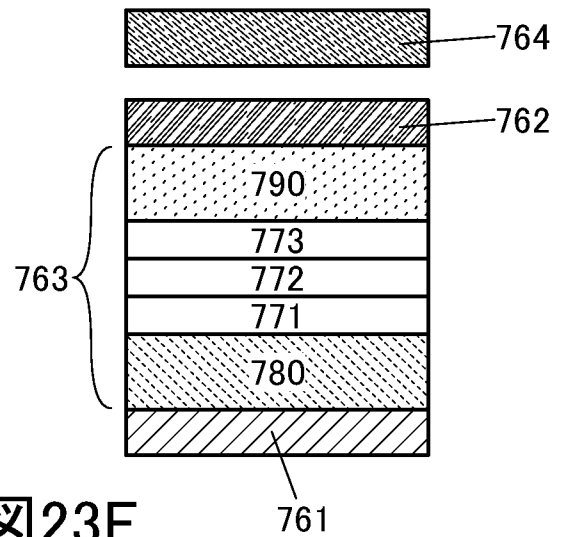


図23E

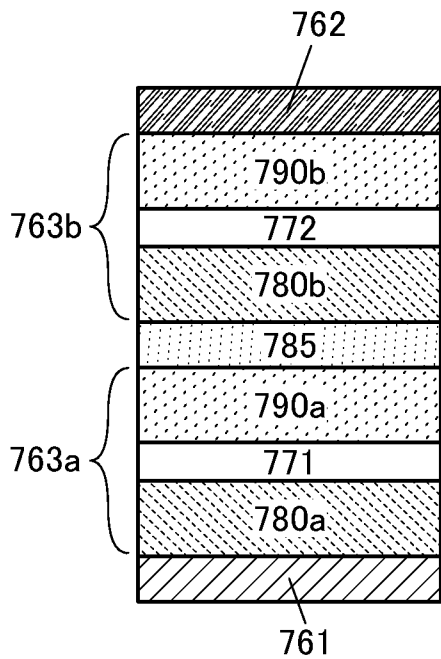


図23F

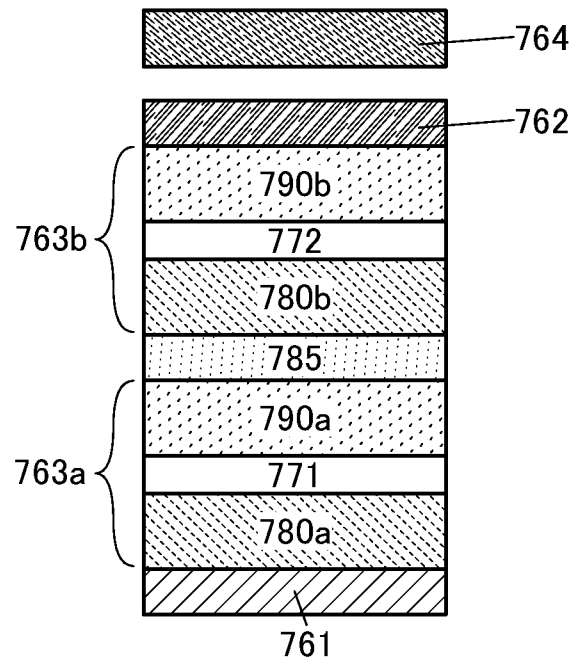


図24A

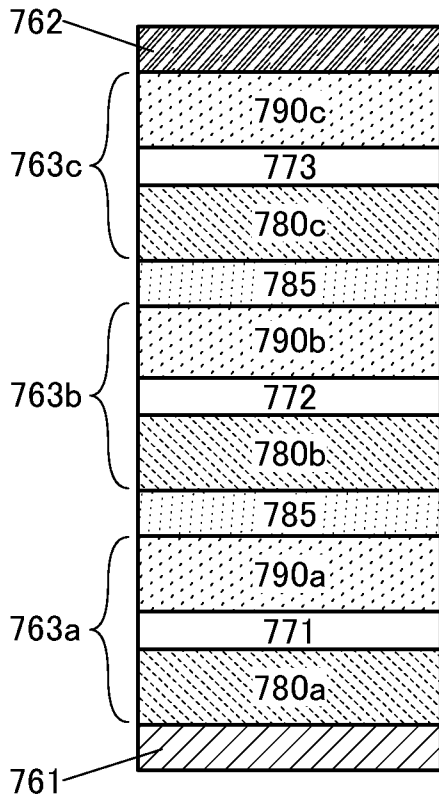


図24B

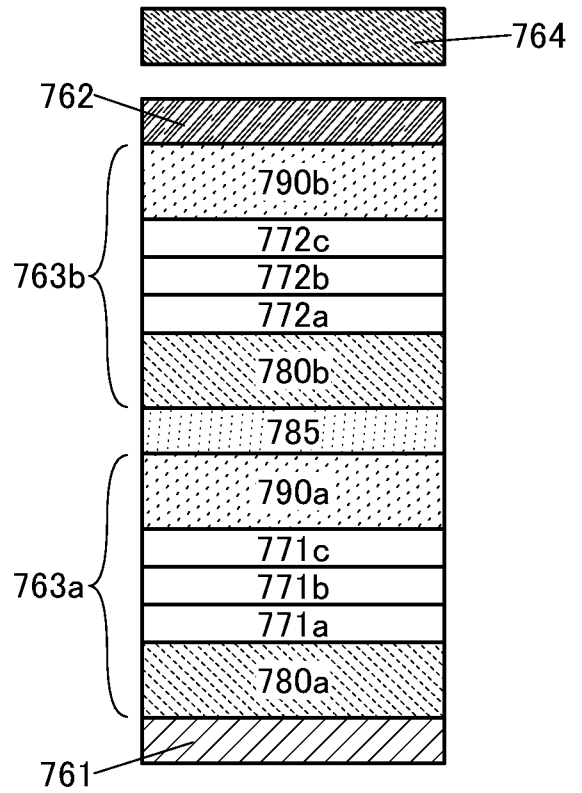


図24C

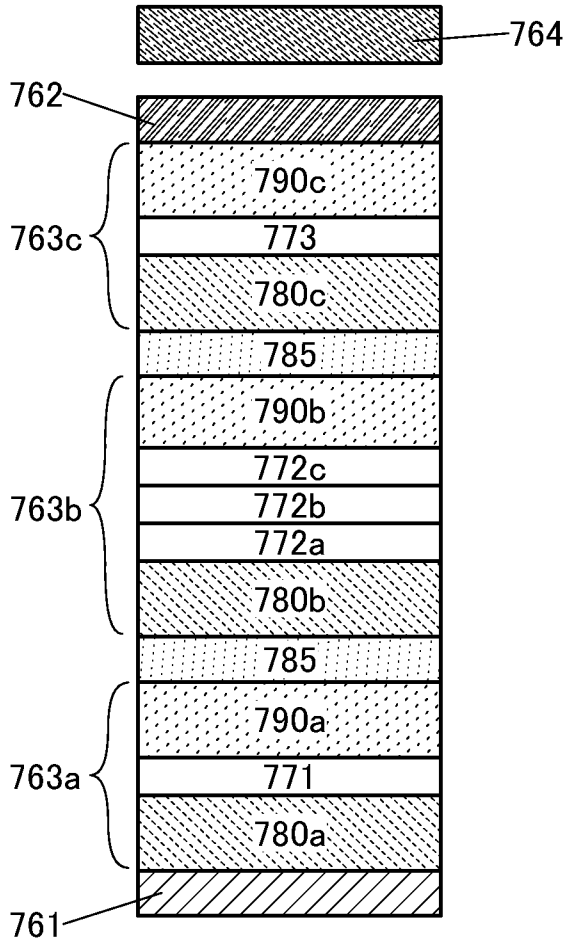


図25A

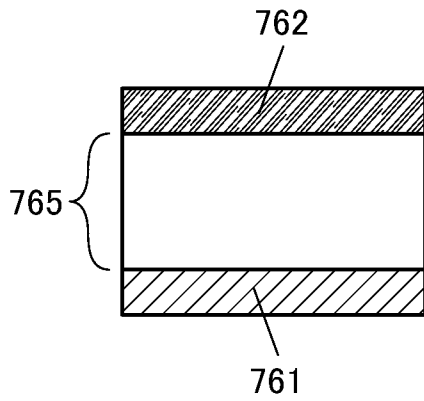


図25B

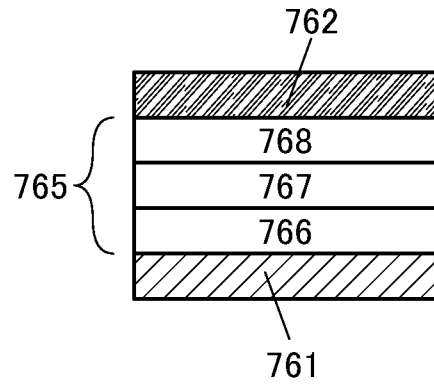


図25C

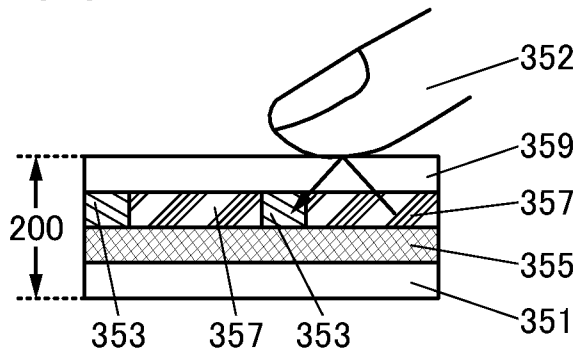


図25D

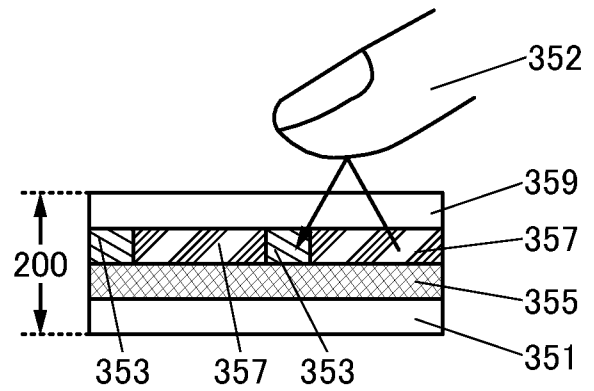


図25E

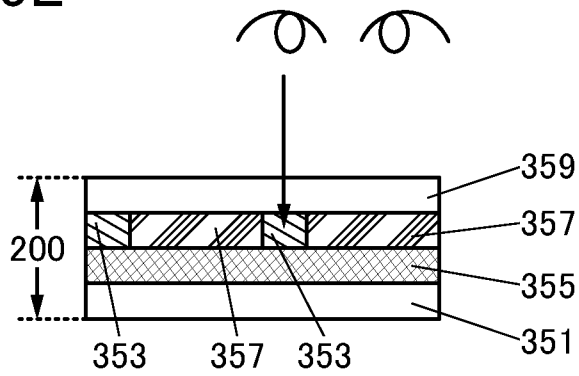


図26A

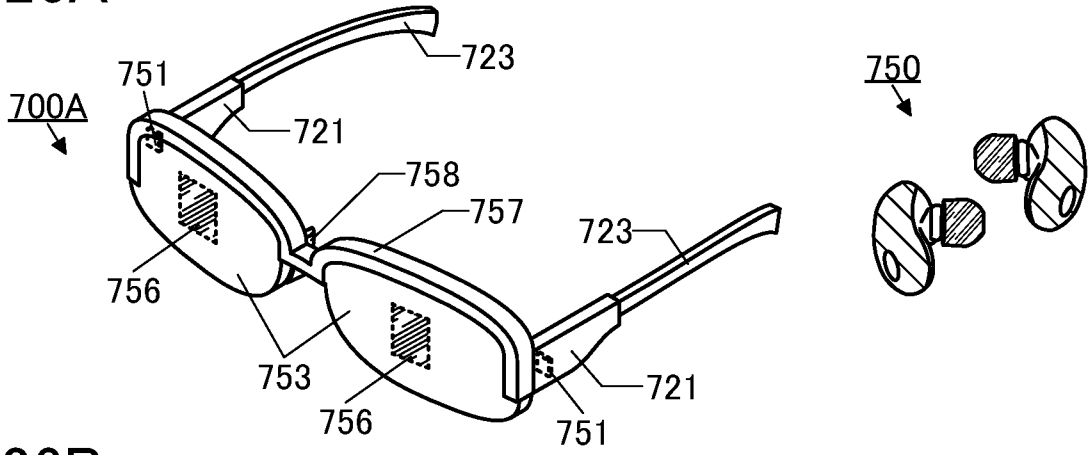


図26B

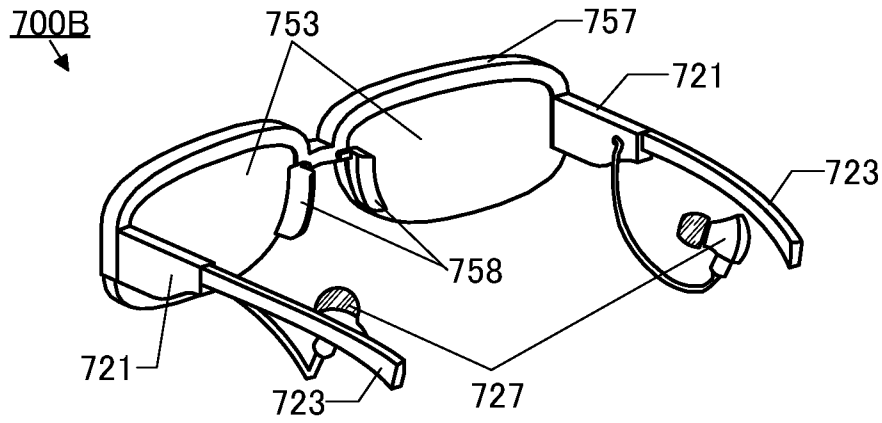


図26C

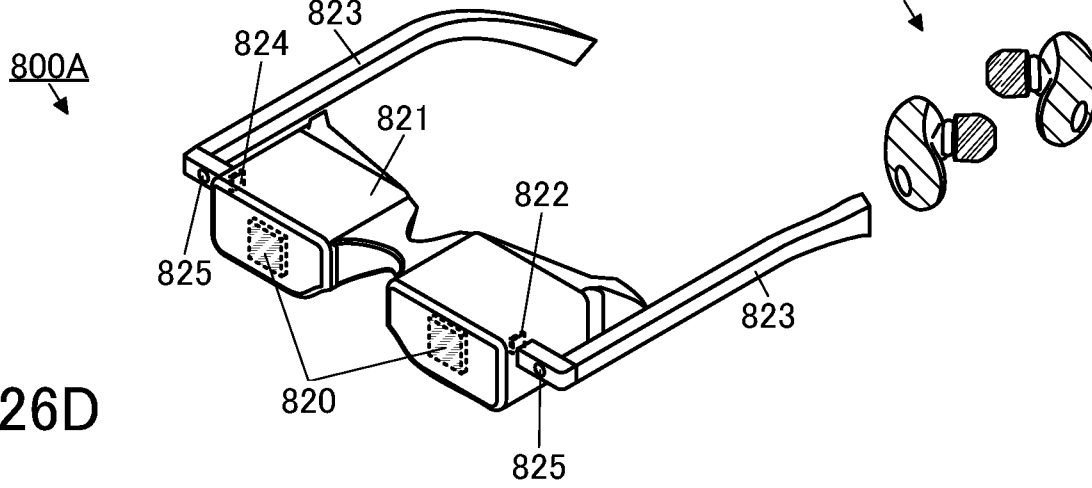


図26D

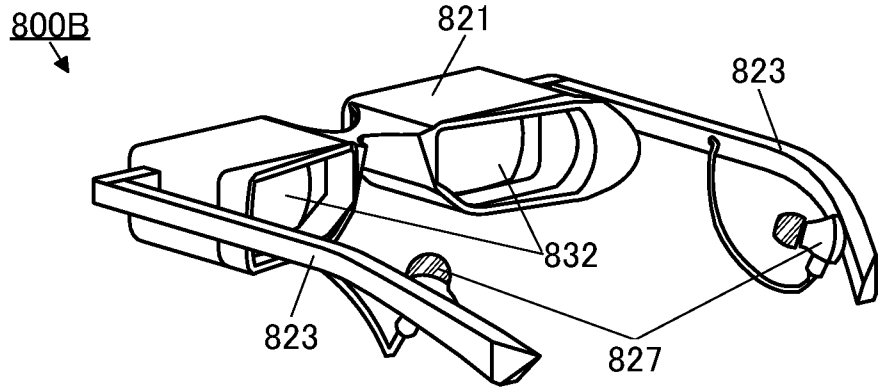


图27A

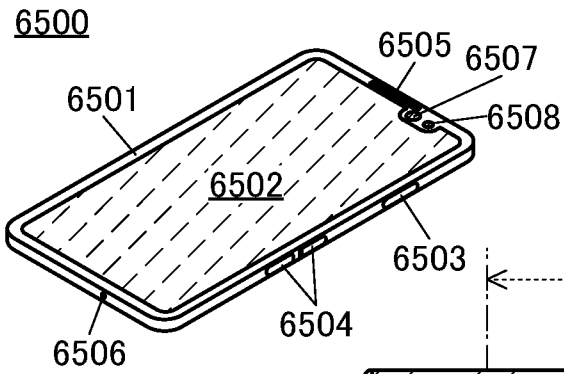


图27B

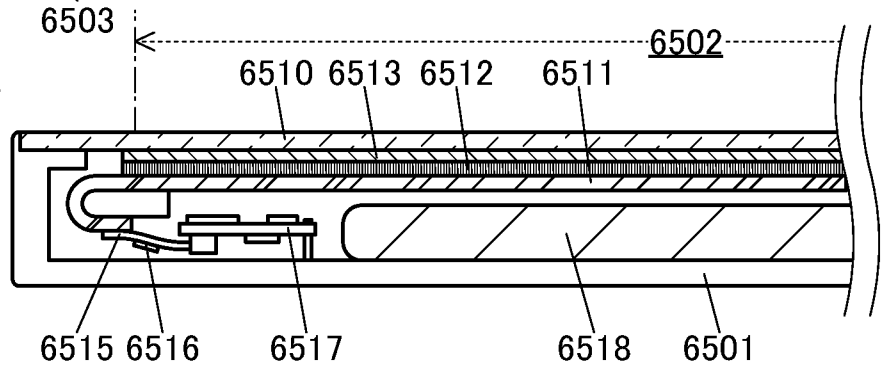


图27C

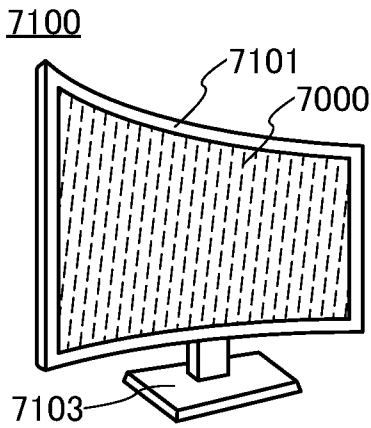


图27D

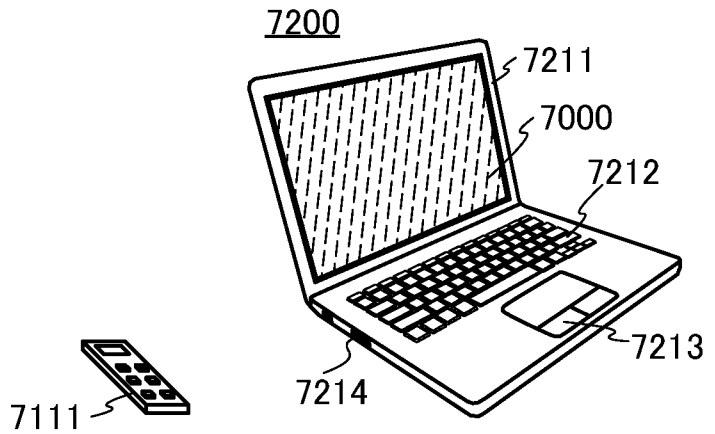


图27E

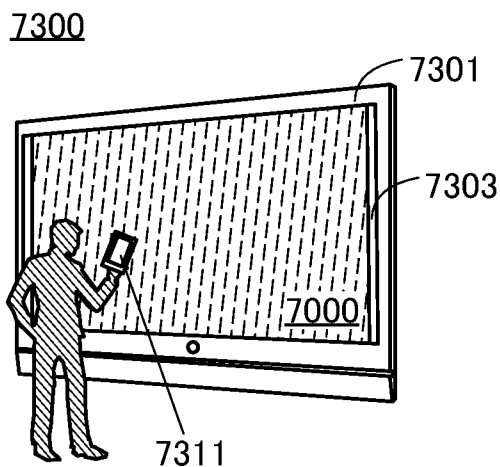


图27F

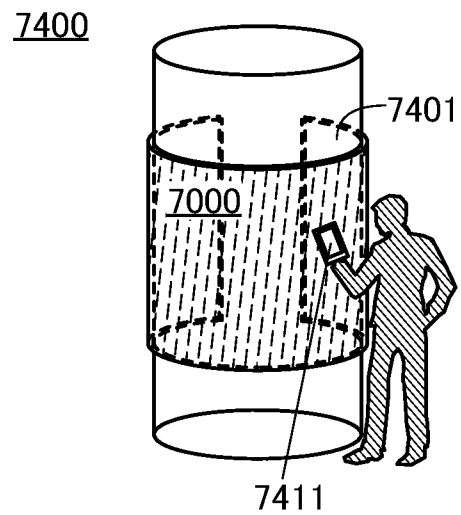


图 28A

9101

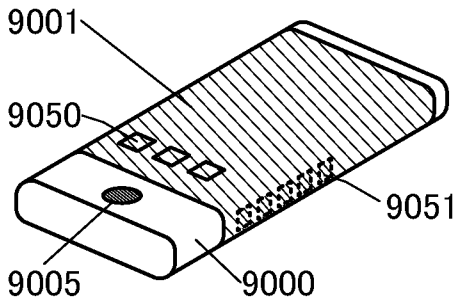


图 28D

9200

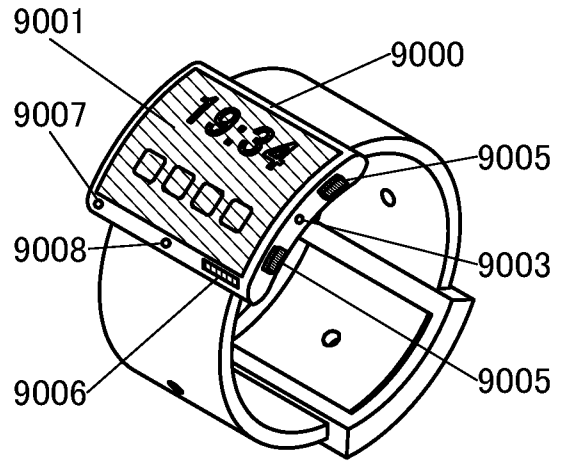


图 28B

9102

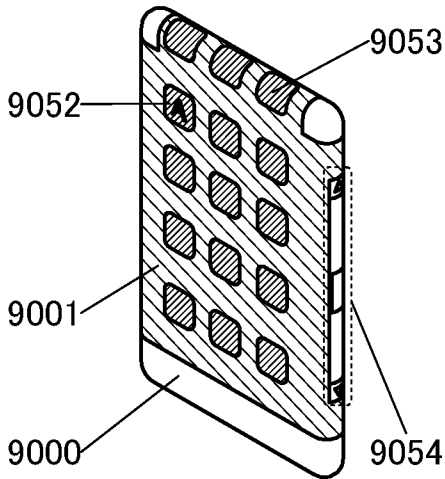


图 28E

9201

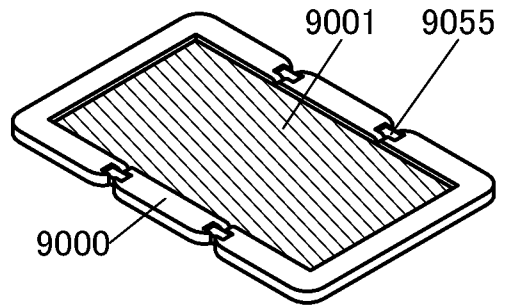


图 28C

9103

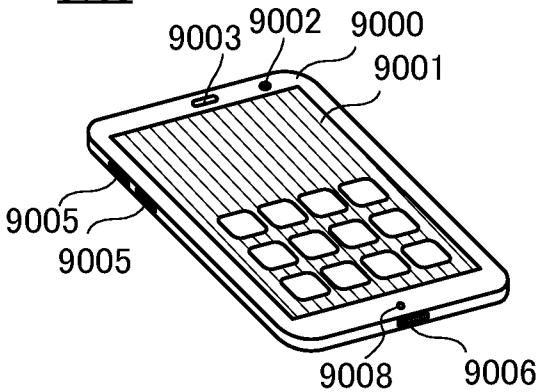


图 28F

9201

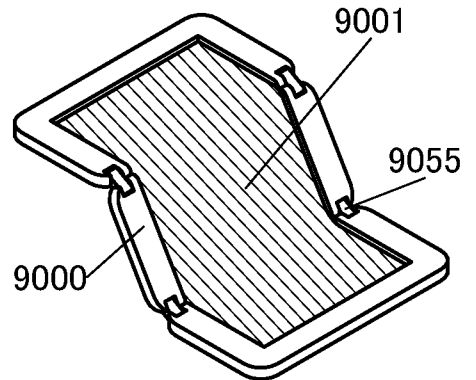
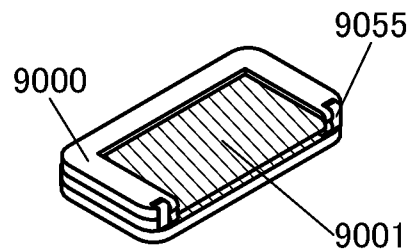


图 28G

9201



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2023/053329

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 27/088</i> (2006.01)i; <i>H01L 21/8234</i> (2006.01)i; <i>H01L 29/786</i> (2006.01)i; <i>H05B 33/02</i> (2006.01)i; <i>H05B 33/10</i> (2006.01)i; <i>H10K 50/10</i> (2023.01)i; <i>H10K 59/00</i> (2023.01)i FI: H01L27/088 E; H01L27/088 331E; H01L29/78 618B; H05B33/02; H05B33/10; H05B33/14 A; H10K59/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L27/088; H01L21/8234; H01L29/786; H05B33/02; H05B33/10; H10K50/10; H10K59/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2019-220516 A (SEMICONDUCTOR ENERGY LAB CO LTD) 26 December 2019 (2019-12-26) entire text, all drawings	1-11
A	JP 2018-78344 A (SEMICONDUCTOR ENERGY LAB CO LTD) 17 May 2018 (2018-05-17) entire text, all drawings	1-11
A	JP 2013-211537 A (SEMICONDUCTOR ENERGY LAB CO LTD) 10 October 2013 (2013-10-10) entire text, all drawings	1-11
A	US 2020/0161312 A1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 21 May 2020 (2020-05-21) entire text, all drawings	1-11
A	US 2016/0268382 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 15 September 2016 (2016-09-15) entire text, all drawings	1-11
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 June 2023		Date of mailing of the international search report 18 July 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/IB2023/053329

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2019-220516	A	26 December 2019	(Family: none)	
JP	2018-78344	A	17 May 2018	US 2014/0106502	A1
				entire text, all drawings	
				US 2016/0111546	A1
				KR 10-2014-0049934	A
JP	2013-211537	A	10 October 2013	US 2013/0221356	A1
				entire text, all drawings	
				KR 10-2013-0099847	A
US	2020/0161312	A1	21 May 2020	(Family: none)	
US	2016/0268382	A1	15 September 2016	CN 105977255	A
JP	2022-153051	A	12 October 2022	US 2022/0308379	A1
				entire text, all drawings	
				CN 115148745	A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/088(2006.01)i; H01L 21/8234(2006.01)i; H01L 29/786(2006.01)i; H05B 33/02(2006.01)i; H05B 33/10(2006.01)i; H10K 50/10(2023.01)i; H10K 59/00(2023.01)i FI: H01L27/088 E; H01L27/088 331E; H01L29/78 618B; H05B33/02; H05B33/10; H05B33/14 A; H10K59/00		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/088; H01L21/8234; H01L29/786; H05B33/02; H05B33/10; H10K50/10; H10K59/00 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2019-220516 A（株式会社半導体エネルギー研究所）26.12.2019（2019-12-26） 全文、全図	1-11
A	JP 2018-78344 A（株式会社半導体エネルギー研究所）17.05.2018（2018-05-17） 全文、全図	1-11
A	JP 2013-211537 A（株式会社半導体エネルギー研究所）10.10.2013（2013-10-10） 全文、全図	1-11
A	US 2020/0161312 A1（INTERNATIONAL BUSINESS MACHINES CORPORATION）21.05.2020 （2020-05-21） 全文、全図	1-11
A	US 2016/0268382 A1（TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.） 15.09.2016（2016-09-15） 全文、全図	1-11
P, A	JP 2022-153051 A（株式会社ジャパンディスプレイ）12.10.2022（2022-10-12） 全文、全図	1-11
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	27.06.2023	国際調査報告の発送日 18.07.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 上田 智志 5F 3664 電話番号 03-3581-1101 内線 3514	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/IB2023/053329

引用文献	公表日	パテントファミリー文献	公表日
JP 2019-220516 A	26.12.2019	(ファミリーなし)	
JP 2018-78344 A	17.05.2018	US 2014/0106502 A1 全文、全図 US 2016/0111546 A1 KR 10-2014-0049934 A	
JP 2013-211537 A	10.10.2013	US 2013/0221356 A1 全文、全図 KR 10-2013-0099847 A	
US 2020/0161312 A1	21.05.2020	(ファミリーなし)	
US 2016/0268382 A1	15.09.2016	CN 105977255 A	
JP 2022-153051 A	12.10.2022	US 2022/0308379 A1 全文、全図 CN 115148745 A	