

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-165254
(P2013-165254A)

(43) 公開日 平成25年8月22日(2013.8.22)

(51) Int.Cl.
H01L 21/265 (2006.01)

F I
H01L 21/265 F

テーマコード (参考)

審査請求 未請求 請求項の数 23 O L (全 27 頁)

(21) 出願番号 特願2012-220099 (P2012-220099)
(22) 出願日 平成24年10月2日 (2012.10.2)
(31) 優先権主張番号 特願2012-4959 (P2012-4959)
(32) 優先日 平成24年1月13日 (2012.1.13)
(33) 優先権主張国 日本国(JP)

(71) 出願人 000219967
東京エレクトロン株式会社
東京都港区赤坂五丁目3番1号
(74) 代理人 110001586
特許業務法人アイミー国際特許事務所
(72) 発明者 堀込 正弘
東京都港区赤坂五丁目3番1号 赤坂B i
zタワー 東京エレクトロン株式会社内
(72) 発明者 上田 博一
東京都港区赤坂五丁目3番1号 赤坂B i
zタワー 東京エレクトロン株式会社内
(72) 発明者 岡 正浩
東京都港区赤坂五丁目3番1号 赤坂B i
zタワー 東京エレクトロン株式会社内

最終頁に続く

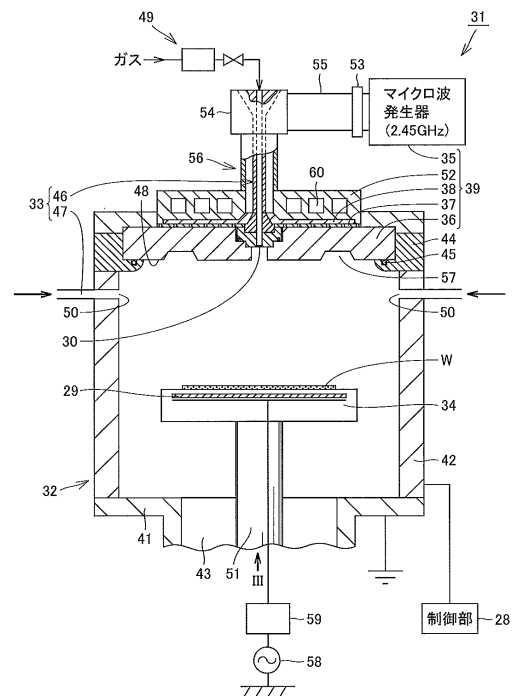
(54) 【発明の名称】 プラズマドーピング装置、プラズマドーピング方法、半導体素子の製造方法、および半導体素子

(57) 【要約】 (修正有)

【課題】ダメージの発生を抑制すると共に、高いコンフォーマリティを有するプラズマドーピングを行うプラズマドーピング装置を提供する。

【解決手段】プラズマドーピング装置31は、被処理基板Wにドーパントを注入してドーピングを行うプラズマドーピング装置31であって、その内部で被処理基板Wにドーパントを注入させる処理容器32と、処理容器32内にドーピングガスおよびプラズマ励起用の不活性ガスを供給するガス供給部33と、処理容器32内に配置され、その上で被処理基板Wを保持する保持台34と、マイクロ波を用い、処理容器32内にプラズマを発生させるプラズマ発生機構39と、処理容器32内の圧力を調整する圧力調整機構と、プラズマドーピング装置31を制御する制御部28とを備える。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

被処理基板にドーパントを注入してドーピングを行うプラズマドーピング装置であって、その内部で被処理基板にドーパントを注入させる処理容器と、前記処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給するガス供給部と、

前記処理容器内に配置され、その上で前記被処理基板を保持する保持台と、マイクロ波を用い、前記処理容器内にプラズマを発生させるプラズマ発生機構と、前記処理容器内の圧力を調整する圧力調整機構と、前記プラズマドーピング装置を制御する制御部とを備え、

前記制御部は、前記処理容器内の圧力を 100 mTorr 以上 500 mTorr 未満とするよう前記圧力調整機構を制御して、前記プラズマ発生機構により発生させたプラズマにより前記被処理基板にプラズマ処理を行う、プラズマドーピング装置。

【請求項 2】

前記制御部は、前記処理容器内の圧力を 450 mTorr 以下とするよう前記圧力調整機構を制御する、請求項 1 に記載のプラズマドーピング装置。

【請求項 3】

前記制御部は、前記処理容器内の圧力を 150 mTorr 以上 250 mTorr 以下とするよう前記圧力調整機構を制御する、請求項 1 または 2 に記載のプラズマドーピング装置。

【請求項 4】

前記制御部は、前記被処理基板にプラズマ処理を行った後に、前記処理容器内の圧力を、前記被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させた前記プラズマによる前記被処理基板のプラズマ処理を行う、請求項 1 ~ 3 のいずれかに記載のプラズマドーピング装置。

【請求項 5】

前記被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力は、 100 mTorr 未満である、請求項 4 に記載のプラズマドーピング装置。

【請求項 6】

前記ドーピングガスは、 B_2H_6 、 PH_3 、 AsH_3 、 GeH_4 、 CH_4 、 NH_3 、 NF_3 、 N_2 、 HF 、および SiH_4 からなる群から選択される少なくとも一種のガスを含む、請求項 1 ~ 5 のいずれかに記載のプラズマドーピング装置。

【請求項 7】

前記プラズマ励起用の不活性ガスは、 He 、 Ne 、 Ar 、 Kr 、 Xe からなる群から選択される少なくとも一種のガスを含む、請求項 1 ~ 6 のいずれかに記載のプラズマドーピング装置。

【請求項 8】

前記プラズマ発生機構は、プラズマ励起用のマイクロ波を発生させるマイクロ波発生器と、前記マイクロ波発生器により発生させたマイクロ波を前記処理容器内へ透過させる誘電体窓と、複数のスロット孔が設けられており、前記マイクロ波を前記誘電体窓に放射するスロットアンテナ板とを含む、請求項 1 ~ 7 のいずれかに記載のプラズマドーピング装置。

【請求項 9】

前記プラズマ発生機構により発生させるプラズマは、ラジアルラインスロットアンテナにより生成される、請求項 8 に記載のプラズマドーピング装置。

【請求項 10】

被処理基板にドーパントを注入してドーピングを行うプラズマドーピング方法であって、処理容器内に配置された保持台上に被処理基板を保持し、前記処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて前記処理容器内にプラズマを発生させ、前記処理容器内の圧力を 100 mTorr 以上 500 mTorr 未

10

20

30

40

50

満として、前記被処理基板にプラズマ処理を行う、プラズマドーピング方法。

【請求項 11】

前記処理容器内の圧力を 450 mTorr 以下として、前記被処理基板にプラズマ処理を行う、請求項 10 に記載のプラズマドーピング方法。

【請求項 12】

前記処理容器内の圧力を 150 mTorr 以上 250 mTorr 以下として、前記被処理基板にプラズマ処理を行う、請求項 10 または 11 に記載のプラズマドーピング方法。

【請求項 13】

前記被処理基板にプラズマ処理を行った後に、前記処理容器内の圧力を、前記被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させた前記プラズマによる前記被処理基板のプラズマ処理を行う、請求項 10 ~ 12 のいずれかに記載のプラズマドーピング方法。

10

【請求項 14】

前記被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力は、 100 mTorr 未満である、請求項 13 に記載のプラズマドーピング方法。

【請求項 15】

前記ドーピングガスは、 B_2H_6 、 PH_3 、 AsH_3 、 GeH_4 、 CH_4 、 NH_3 、 NF_3 、 N_2 、 HF 、および SiH_4 からなる群から選択される少なくとも一種のガスを含む、請求項 10 ~ 14 のいずれかに記載のプラズマドーピング方法。

【請求項 16】

前記プラズマ励起用の不活性ガスは、 He 、 Ne 、 Ar 、 Kr 、 Xe からなる群から選択される少なくとも一種のガスを含む、請求項 10 ~ 15 のいずれかに記載のプラズマドーピング方法。

20

【請求項 17】

マイクロ波を用いて発生させるプラズマは、ラジアルラインスロットアンテナにより生成される、請求項 10 ~ 16 のいずれかに記載のプラズマドーピング方法。

【請求項 18】

被処理基板にドーパントを注入して製造される半導体素子の製造方法であって、
処理容器内に配置された保持台上に被処理基板を保持し、前記処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて前記処理容器内にプラズマを発生させ、前記処理容器内の圧力を 100 mTorr 以上 500 mTorr 未満として、前記被処理基板にプラズマ処理を行う工程を含む、半導体素子の製造方法。

30

【請求項 19】

被処理基板にドーパントを注入して製造される半導体素子であって、
処理容器内に配置された保持台上に被処理基板を保持し、前記処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて前記処理容器内にプラズマを発生させ、前記処理容器内の圧力を 100 mTorr 以上 500 mTorr 未満として、前記被処理基板にプラズマ処理を行って製造される、半導体素子。

【請求項 20】

シリコンの $2p$ スペクトルの $Si-H$ 結合のピーク面積をシリコン基板のピーク面積で規格化した値が、 0.1 以上である、半導体素子。

40

【請求項 21】

被処理基板にドーパントを注入してドーピングを行うプラズマドーピング方法であって、
処理容器内に配置された保持台上に被処理基板を保持し、前記処理容器内に As (ヒ素) を含むドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて前記処理容器内にプラズマを発生させ、前記処理容器内の圧力を 100 mTorr 以上 500 mTorr 未満とし、かつ、 $5.0E+13 \text{ (m}^{-2} \cdot \text{秒}^{-1}) <$ 被処理基板に対して垂直な方向に供給する As 原子の流束 $F_1 < 1.0E+14 \text{ (m}^{-2} \cdot \text{秒}^{-1})$ の関係を具備するようにして、前記被処理基板にプラズマ処理を行う、プラズマドーピング方法。

50

【請求項 2 2】

前記処理容器内の圧力を 100 mTorr 以上 150 mTorr 未満とし、かつ、 $7.0 \times 10^{13} (\text{m}^{-2} \cdot \text{秒}^{-1}) < \text{被処理基板に対して垂直な方向に供給する As 原子の流束 } F_1 < 9.0 \times 10^{13} (\text{m}^{-2} \cdot \text{秒}^{-1})$ の関係を具備するようにして、前記被処理基板にプラズマ処理を行う、請求項 2 1 に記載のプラズマドーピング方法。

【請求項 2 3】

前記ドーピングガスおよび前記プラズマ励起用の不活性ガスの総流量を 1000 sccm としたとき、水素を 1 sccm 以上 2.5 sccm 以下の流量で供給し、前記被処理基板にプラズマ処理を行う、請求項 2 1 または 2 2 に記載のプラズマドーピング方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

この発明は、プラズマドーピング装置、プラズマドーピング方法、半導体素子の製造方法、および半導体素子に関するものである。

【背景技術】

【0002】

LSI (Large Scale Integrated circuit) や MOS (Metal Oxide Semiconductor) トランジスタ等の半導体素子は、被処理基板となる半導体基板 (ウェハ) に対して、ドーピング、エッチング、CVD (Chemical Vapor Deposition)、スパッタリング等の処理を施して製造される。

20

【0003】

ここで、被処理基板へのドーパント注入に関する技術が、特表 2010-519735 号公報 (特許文献 1) に開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特表 2010-519735 号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0005】

特許文献 1 によると、処理容器内の圧力を $10\text{ mTorr} \sim 95\text{ mTorr}$ の範囲内に調整してドーピングを行っている。このような比較的低下下においてドーピングを行うと、例えば、ドーパントを注入される側である被処理基板にダメージ等の悪影響を及ぼすおそれがある。具体的には、例えば、3次元構造 (3D構造) を有する FinFET (Fin Field Effect Transistor) 型半導体素子を形成する際の被処理基板に対してのドーピングにおいては、フィンのいわゆる肩部分の角が削れてしまう肩落ち状態 (エロージョン) を引き起こし、物理的な形状が損なわれる可能性がある。したがって、ドーピングを行う際には、被処理基板へのダメージ等の悪影響をできるだけ小さくすることが望まれる。

40

【0006】

また、特に、FinFET 型半導体素子のような 3次元構造を有するドーピング被対象物に対してドーピングを行う場合には、ドーパントを注入する際のドーピング深さを、ドーピング被対象物の表面からの各箇所において、等しくすることが望まれる。すなわち、ドーピングの高いコンフォーマリティ (均一性) が要求される。

【課題を解決するための手段】

【0007】

この発明の一つの局面においては、プラズマドーピング装置は、被処理基板にドーパントを注入してドーピングを行うプラズマドーピング装置であって、その内部で被処理基板にドーパントを注入させる処理容器と、処理容器内にドーピングガスおよびプラズマ励起

50

用の不活性ガスを供給するガス供給部と、処理容器内に配置され、その上で被処理基板を保持する保持台と、マイクロ波を用い、処理容器内にプラズマを発生させるプラズマ発生機構と、処理容器内の圧力を調整する圧力調整機構と、プラズマドーピング装置を制御する制御部とを備える。制御部は、処理容器内の圧力を100mTorr(13.3Pa)以上500mTorr(66.7Pa)未満とするよう圧力調整機構を制御して、プラズマ発生機構により発生させたプラズマにより被処理基板にプラズマ処理を行う。

【0008】

このような構成によると、プラズマドーピングにおいて、プラズマ発生機構によりマイクロ波を用いてプラズマを発生させて、処理容器内の圧力を100mTorr以上500mTorr未満として被処理基板のプラズマ処理を行っている。したがって、ドーピング対象物である被処理基板に対して、ダメージの発生を抑制すると共に、高いコンフォーマリティを有するプラズマドーピングを行うことができる。

10

【0009】

また、制御部は、処理容器内の圧力を450mTorr以下とするよう圧力調整機構を制御するようにしてもよい。

【0010】

また、制御部は、処理容器内の圧力を150mTorr以上250mTorr以下とするよう圧力調整機構を制御するようにしてもよい。

【0011】

また、制御部は、被処理基板にプラズマ処理を行った後に、処理容器内の圧力を、被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させたプラズマによる被処理基板のプラズマ処理を行うようにしてもよい。

20

【0012】

また、被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力は、100mTorr未満であるようにしてもよい。

【0013】

また、ドーピングガスは、 B_2H_6 、 PH_3 、 AsH_3 、 GeH_4 、 CH_4 、 NH_3 、 NF_3 、 N_2 、 HF 、および SiH_4 からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。

【0014】

また、プラズマ励起用の不活性ガスは、 He 、 Ne 、 Ar 、 Kr 、 Xe からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。

30

【0015】

また、プラズマ発生機構は、プラズマ励起用のマイクロ波を発生させるマイクロ波発生器と、マイクロ波発生器により発生させたマイクロ波を処理容器内へ透過させる誘電体窓と、複数のスロット孔が設けられており、マイクロ波を誘電体窓に放射するスロットアンテナ板とを含むよう構成してもよい。

【0016】

また、プラズマ発生機構により発生させるプラズマは、ラジアルラインスロットアンテナ(Radial Line Slot Antenna)により生成されるよう構成してもよい。

40

【0017】

この発明の他の局面においては、プラズマドーピング方法は、被処理基板にドーパントを注入してドーピングを行う。プラズマドーピング方法は、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満として、被処理基板にプラズマ処理を行う。

【0018】

また、処理容器内の圧力を450mTorr以下として、被処理基板にプラズマ処理を

50

行うよう構成してもよい。

【0019】

また、処理容器内の圧力を150mTorr以上250mTorr以下として、被処理基板にプラズマ処理を行うよう構成してもよい。

【0020】

また、被処理基板にプラズマ処理を行った後に、処理容器内の圧力を、被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させたプラズマによる被処理基板のプラズマ処理を行うよう構成してもよい。

【0021】

また、被処理基板にプラズマ処理を行ったときの圧力よりも低い圧力は、100mTorr未満であるよう構成してもよい。

10

【0022】

また、ドーピングガスは、 B_2H_6 、 PH_3 、 AsH_3 、 GeH_4 、 CH_4 、 NH_3 、 NF_3 、 N_2 、 HF 、および SiH_4 からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。

【0023】

また、プラズマ励起用の不活性ガスは、 He 、 Ne 、 Ar 、 Kr 、 Xe からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。

【0024】

また、マイクロ波を用いて発生させるプラズマは、ラジアルラインスロットアンテナにより生成されるよう構成してもよい。

20

【0025】

この発明のさらに他の局面においては、半導体素子の製造方法は、被処理基板にドーパントを注入して製造される半導体素子の製造方法である。半導体素子の製造方法は、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満として、被処理基板にプラズマ処理を行う工程を含む。

【0026】

この発明のさらに他の局面においては、半導体素子は、被処理基板にドーパントを注入して製造される。半導体素子は、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満として、被処理基板にプラズマ処理を行って製造される。

30

【0027】

この発明のさらに他の局面においては、半導体素子は、シリコンの2pスペクトルのSi-H結合のピーク面積をシリコン基板のピーク面積で規格化した値が、0.1以上である。

【0028】

この発明のさらに他の局面においては、プラズマドーピング方法は、被処理基板にドーパントを注入してドーピングを行うプラズマドーピング方法であって、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にAs(ヒ素)を含むドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満とし、かつ、 $5.0E+13(m^{-2} \cdot 秒^{-1}) <$ 被処理基板に対して垂直な方向に供給するAs原子の流束 $F_1 < 1.0E+14(m^{-2} \cdot 秒^{-1})$ の関係を具備するようにして、被処理基板にプラズマ処理を行う。

40

【0029】

また、処理容器内の圧力を100mTorr以上150mTorr未満とし、かつ、 $7.0E+13(m^{-2} \cdot 秒^{-1}) <$ 被処理基板に対して垂直な方向に供給するAs原子の

50

流束 $F_1 < 9.0 E + 13 (m^{-2} \cdot 秒^{-1})$ の関係を具備するようにして、被処理基板にプラズマ処理を行うよう構成してもよい。

【0030】

また、ドーピングガスおよびプラズマ励起用の不活性ガスの総流量を $1000 sccm$ としたとき、水素を $1 sccm$ 以上 $2.5 sccm$ 以下の流量で供給し、被処理基板にプラズマ処理を行うよう構成してもよい。

【発明の効果】

【0031】

このような構成によると、プラズマ発生機構によりマイクロ波を用いてプラズマを発生させて、処理容器内の圧力を $100 mTorr$ 以上 $500 mTorr$ 未満として被処理基板のプラズマ処理を行っている。したがって、ドーピング対象物である被処理基板に対して、ダメージの発生を抑制すると共に、高いコンフォーマリティを有するプラズマドーピングを行うことができる。

10

【図面の簡単な説明】

【0032】

【図1】FinFET型半導体素子の一部を示す概略斜視図である。

【図2】この発明の一実施形態に係る半導体素子の製造方法に用いられるプラズマドーピング装置の要部を示す概略断面図である。

【図3】図2に示すプラズマドーピング装置に含まれるスロットアンテナ板を、図2中の矢印IIIの方向から見た概略図である。

20

【図4】この発明の一実施形態に係るプラズマドーピング方法の概略的な工程を示すフローチャートである。

【図5】処理容器内の圧力を $200 mTorr$ とした場合のFinFET型半導体素子の一部を拡大して示す電子顕微鏡写真である。

【図6】処理容器内の圧力を $750 mTorr$ とした場合のFinFET型半導体素子の一部を拡大して示す電子顕微鏡写真である。

【図7】FinFET型半導体素子の断面の一部を示す断面図である。

【図8】プラズマドーピングの深さの比を示すグラフである。

【図9】FinFET型半導体素子のフィンに対し、イオン注入装置を用いてドーピングを行う場合を示す模式図である。

30

【図10】本願発明の一実施形態に係るプラズマドーピング装置を用いてプラズマドーピングを行う場合を示す模式図である。

【図11】この発明の他の実施形態に係るプラズマドーピング方法の概略的な工程を示すフローチャートである。

【図12】被処理基板に対してDHFによる洗浄処理を行った際のSiの $2p3/2$ スペクトルの波形成分を示すグラフである。

【図13】Pの $2p$ スペクトルのピーク面積の減少率とSiの $2p$ スペクトルのSi-Si結合で規格化したSi-H結合のピーク面積比との関係を示すグラフである。

【図14】この発明のさらに他の実施形態に係るMOS型半導体素子の一部を示す概略断面図である。

40

【図15】ドーピングガスの流量を変更した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフであり、縦軸の範囲が $0 \sim 14000 (/ cm^2)$ ものを示す。

【図16】ドーピングガスの流量を変更した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフであり、縦軸の範囲が $0 \sim 800 (/ cm^2)$ のものを示す。

【図17】ドーピングガスのうちの AsH_3 の流量とシート抵抗値との関係を示すグラフである。

【図18】センターガスとエッジガスの流量比を変更した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフである。

50

【図19】センターガス/エッジガス = 70 / 30 の流量比の場合のシート抵抗値の分布を示す図である。

【図20】センターガス/エッジガス = 50 / 50 の流量比の場合のシート抵抗値の分布を示す図である。

【図21】センターガス/エッジガス = 30 / 70 の流量比の場合のシート抵抗値の分布を示す図である。

【図22】センターガス/エッジガス = 20 / 80 の流量比の場合のシート抵抗値の分布を示す図である。

【図23】センターガス/エッジガス = 10 / 90 の流量比の場合のシート抵抗値の分布を示す図である。

【図24】水素を添加した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフであり、縦軸の範囲が0 ~ 3000 (/ cm²) のものを示す。

【図25】水素を添加した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフであり、縦軸の範囲が0 ~ 200 (/ cm²) のものを示す。

【発明を実施するための形態】

【0033】

以下、この発明の実施の形態を、図面を参照して説明する。まず、この発明の一実施形態に係る半導体素子の構成について説明する。

【0034】

図1は、この発明の一実施形態に係る半導体素子であるFinFET型半導体素子の一部を示す概略斜視図である。図1を参照して、この発明の一実施形態に係るFinFET型半導体素子11には、シリコン基板12の表面13から上方向に長く突出したフィン14が形成されている。フィン14の延びる方向は、図1中の矢印Iで示す方向である。フィン14の部分は、FinFET型半導体素子11の横方向である矢印Iの方向から見ると、略矩形状である。フィン14の一部を覆うようにして、フィン14の延びる方向と直交する方向に延びるゲート15が形成されている。フィン14のうち、形成されたゲート15の手前側にソース16が形成されることになり、奥側にドレイン17が形成されることになる。このようなフィン14の形状、すなわち、シリコン基板12の表面13から上方向に突出した部分の表面に対して、マイクロ波を用いて発生させたプラズマによるドーピングが行われる。

【0035】

なお、図1において図示はしないが、半導体素子の製造工程によっては、プラズマドーピングが行われる前の段階で、フォトレジスト層が形成される場合もある。フォトレジスト層は、所定の間隔を開けてフィン14の側方側、例えば、図1中の紙面左右方向に位置する部分に形成される。フォトレジスト層は、フィン14と同じ方向に延び、シリコン基板12の表面13から上方向に長く突出するようにして形成される。

【0036】

図2は、この発明の一実施形態に係るプラズマドーピング装置の要部を示す概略断面図である。また、図3は、図2に示すプラズマドーピング装置に含まれるスロットアンテナ板を下方側、すなわち、図2中の矢印IIIの方向から見た図である。なお、図2において、理解の容易の観点から、部材の一部のハッチングを省略している。また、この実施形態においては、図2における紙面上下方向を、プラズマドーピング装置における上下方向としている。

【0037】

図2および図3を参照して、プラズマドーピング装置31は、その内部で被処理基板Wにプラズマドーピングを行う処理容器32と、処理容器32内にプラズマ励起用のガスや、注入するドーパントの基となるドーピングガスを供給するガス供給部33と、その上で被処理基板Wを保持する円板状の保持台34と、マイクロ波を用い、処理容器32内にプラズマを発生させるプラズマ発生機構39と、処理容器32内の圧力を調整する圧力調整機構と、プラズマドーピング装置31全体の動作を制御する制御部28とを備える。制御

10

20

30

40

50

部 2 8 は、ガス供給部 3 3 におけるガス流量、処理容器 3 2 内の圧力等、プラズマドーピング装置 3 1 全体の制御を行う。

【 0 0 3 8 】

処理容器 3 2 は、保持台 3 4 の下方側に位置する底部 4 1 と、底部 4 1 の外周から上方に延びる側壁 4 2 とを含む。側壁 4 2 は、略円筒状である。処理容器 3 2 の底部 4 1 には、その一部を貫通するように排気用の排気孔 4 3 が設けられている。処理容器 3 2 の上部側は開口しており、処理容器 3 2 の上部側に配置される蓋部 4 4、後述する誘電体窓 3 6、および誘電体窓 3 6 と蓋部 4 4 との間に介在するシール部材としての Oリング 4 5 によって、処理容器 3 2 は密封可能に構成されている。

【 0 0 3 9 】

ガス供給部 3 3 は、被処理基板 W の中央に向かってガスを吹付ける第一のガス供給部 4 6 と、被処理基板 W の外側からガスを吹付ける第二のガス供給部 4 7 とを含む。第一のガス供給部 4 6 においてガスを供給するガス供給孔 3 0 は、誘電体窓 3 6 の径方向中央であって、保持台 3 4 と対向する対向面となる誘電体窓 3 6 の下面 4 8 よりも誘電体窓 3 6 の内方側に後退した位置に設けられている。第一のガス供給部 4 6 は、第一のガス供給部 4 6 に接続されたガス供給系 4 9 により流量等を調整しながらプラズマ励起用の不活性ガスやドーピングガスを供給する。第二のガス供給部 4 7 は、側壁 4 2 の上部側の一部において、処理容器 3 2 内にプラズマ励起用の不活性ガスやドーピングガスを供給する複数のガス供給孔 5 0 を設けることにより形成されている。複数のガス供給孔 5 0 は、周方向に等しい間隔を開けて設けられている。第一のガス供給部 4 6 および第二のガス供給部 4 7 には、同じガス供給源から同じ種類のプラズマ励起用の不活性ガスやドーピングガスが供給される。なお、要求や制御内容等に応じて、第一のガス供給部 4 6 および第二のガス供給部 4 7 から別のガスを供給することもでき、それらの流量比等を調整することもできる。

【 0 0 4 0 】

保持台 3 4 には、RF (radio frequency) バイアス用の高周波電源 5 8 がマッチングユニット 5 9 を介して保持台 3 4 内の電極に電氣的に接続されている。この高周波電源 5 8 は、例えば、13.56 MHz の高周波を所定の電力 (バイアスパワー) で出力可能である。マッチングユニット 5 9 は、高周波電源 5 8 側のインピーダンスと、主に電極、プラズマ、処理容器 3 2 といった負荷側のインピーダンスとの間で整合をとるための整合器を収容しており、この整合器の中に自己バイアス生成用のブロッキングコンデンサが含まれている。なお、プラズマドーピング時において、この保持台 3 4 へのバイアス電圧の供給は、必要に応じて行ってもよいし、行わなくてもよい。

【 0 0 4 1 】

保持台 3 4 は、静電チャック (図示せず) によりその上に被処理基板 W を保持可能である。また、保持台 3 4 は、加熱のためのヒータ (図示せず) 等を備え、保持台 3 4 の内部に設けられた温度調整機構 2 9 により所望の温度に設定可能である。保持台 3 4 は、底部 4 1 の下方側から垂直上方に延びる絶縁性の筒状支持部 5 1 に支持されている。上記した排気孔 4 3 は、筒状支持部 5 1 の外周に沿って処理容器 3 2 の底部 4 1 の一部を貫通するように設けられている。環状の排気孔 4 3 の下方側には排気管 (図示せず) を介して排気装置 (図示せず) が接続されている。排気装置は、ターボ分子ポンプなどの真空ポンプを有している。排気装置により、処理容器 3 2 内を所定の圧力まで減圧することができる。制御部 2 8 は、圧力調整機構として、排気装置による排気の制御等により、処理容器 3 2 内の圧力を調整する。

【 0 0 4 2 】

プラズマ発生機構 3 9 は、処理容器 3 2 外に設けられており、プラズマ励起用のマイクロ波を発生させるマイクロ波発生器 3 5 を含む。また、プラズマ発生機構 3 9 は、保持台 3 4 と対向する位置に配置され、マイクロ波発生器 3 5 により発生させたマイクロ波を処理容器 3 2 内に導入する誘電体窓 3 6 を含む。また、プラズマ発生機構 3 9 は、複数のスロット孔 4 0 が設けられており、誘電体窓 3 6 の上方側に配置され、マイクロ波を誘電体窓 3 6 に放射するスロットアンテナ板 3 7 を含む。また、プラズマ発生機構 3 9 は、スロ

10

20

30

40

50

ットアンテナ板 37 の上方側に配置され、後述する同軸導波管 56 により導入されたマイクロ波を径方向に伝播する誘電体部材 38 を含む。

【0043】

マッチング 53 を有するマイクロ波発生器 35 は、モード変換器 54 および導波管 55 を介して、マイクロ波を導入する同軸導波管 56 の上部に接続されている。例えば、マイクロ波発生器 35 で発生させた TE モードのマイクロ波は、導波管 55 を通り、モード変換器 54 により TEM モードへ変換され、同軸導波管 56 を伝播する。マイクロ波発生器 35 において発生させるマイクロ波の周波数としては、例えば、2.45 GHz が選択される。

【0044】

誘電体窓 36 は、略円板状であって、誘電体で構成されている。誘電体窓 36 の下面 48 の一部には、導入されたマイクロ波による定在波の発生を容易にするためのテーパ状に凹んだ環状の凹部 57 が設けられている。この凹部 57 により、誘電体窓 36 の下部側にマイクロ波によるプラズマを効率的に生成することができる。なお、誘電体窓 36 の具体的な材質としては、石英やアルミナ等が挙げられる。

【0045】

スロットアンテナ板 37 は、薄板状であって、円板状である。複数のスロット孔 40 については、図 3 に示すように、それぞれ所定の間隔を開けて直交するように 2 つのスロット孔 40 が一対となるように設けられており、一対をなしたスロット孔 40 が周方向に所定の間隔を開けて設けられている。また、径方向においても、複数の一対のスロット孔 40 が所定の間隔を開けて設けられている。

【0046】

マイクロ波発生器 35 により発生させたマイクロ波は、同軸導波管 56 を通って、誘電体部材 38 に伝播される。内部に冷媒等を循環させる循環路 60 を有し誘電体部材 38 等の温度調整を行う冷却ジャケット 52 とスロットアンテナ板 37 との間に挟まれた誘電体部材 38 の内部を径方向外側に向かって、マイクロ波は放射状に広がり、スロットアンテナ板 37 に設けられた複数のスロット孔 40 から誘電体窓 36 に放射される。誘電体窓 36 を透過したマイクロ波は、誘電体窓 36 の直下に電界を生じさせ、処理容器 32 内にプラズマを生成させる。

【0047】

プラズマドーピング装置 31 においてマイクロ波プラズマを発生させた場合、誘電体窓 36 の下面 48 の直下、具体的には、誘電体窓 36 の下面 48 の数 cm 程度下に位置する領域においては、プラズマの電子温度が比較的高いいわゆるプラズマ生成領域が形成される。そして、その下側に位置する領域には、プラズマ生成領域で生成されたプラズマが拡散するいわゆるプラズマ拡散領域が形成される。このプラズマ拡散領域は、プラズマの電子温度が比較的低い領域であり、この領域でプラズマ処理、すなわち、プラズマドーピングを行う。そうすると、プラズマドーピング時における被処理基板 W に対するいわゆるプラズマダメージを与えず、かつ、プラズマの電子密度が高いので、効率的なプラズマドーピング、具体的には例えば、ドーピング時間の短縮を図ることができる。

【0048】

次に、このようなプラズマドーピング装置を用いて、被処理基板 W に対してプラズマドーピングを行う方法について説明する。図 4 は、この発明の一実施形態に係るプラズマドーピング方法の概略的な工程を示すフローチャートである。

【0049】

図 4 を参照して、まず、被処理基板 W を処理容器内に搬入 (図 4 (A)) し、保持台の上に保持させる。次に、制御部による圧力調整機構の調整により処理容器内の圧力を、100 mTorr 以上 500 mTorr 未満とする (図 4 (B))。その後、処理容器内にドーピングガスを供給し、プラズマ処理、すなわち、プラズマによるドーピングを行う (図 4 (C))。次に、必要に応じてアニール処理、いわゆる熱処理を行い、被処理基板 W を処理容器外に搬出する (図 4 (D))。

10

20

30

40

50

【0050】

このようにして、被処理基板Wに対して、プラズマドーピングを行う。すなわち、この発明の一実施形態に係るプラズマドーピング装置は、処理容器内の圧力を100mTorr以上500mTorr未満とするよう圧力調整機構を制御してプラズマ発生機構により発生させたプラズマにより被処理基板Wにプラズマ処理を行う制御部を含む構成である。

【0051】

このような構成によると、プラズマ発生機構によりマイクロ波を用いてプラズマを発生させて、処理容器内の圧力を100mTorr以上500mTorr未満として被処理基板のプラズマ処理を行っている。したがって、ドーピング対象物である被処理基板に対して、プラズマダメージの発生を抑制すると共に、高いコンフォーマリティを有するプラズマドーピングを行うことができる。

10

【0052】

図5は、処理容器内の圧力を200mTorrとした場合のFinFET型半導体素子の一部を拡大して示す電子顕微鏡写真である。図6は、処理容器内の圧力を750mTorrとした場合のFinFET型半導体素子の一部を拡大して示す電子顕微鏡写真である。図5および図6に示す場合において、処理容器内の圧力以外は同様のプロセス条件である。具体的には、マイクロ波電力を3kW、RFバイアス電力を450W、供給するガスとして、PH₃の割合を全体の0.7%としたPH₃とHeとの混合ガスのガス流量を28sccm、Heガスのガス流量を972sccmとしている。なお、保持台の温度としては、例えば、200以下を採用することができる。

20

【0053】

図5を参照して、処理容器内の圧力を200mTorrとした場合、フィンの肩の部分はほぼ直角の形状を維持しており、ダメージ（ここでは、エロージョン）は発生していないことが把握できる。これに対し、図6を参照して、処理容器内の圧力を750mTorrとした場合、フィンの肩の部分が削れており、エロージョンが発生していることが把握できる。なお、処理容器内の圧力を100mTorr以下とした場合にも、フィンの形状が図6に示すような状態となり、エロージョンが発生する。

【0054】

図7は、FinFET型半導体素子61の断面の一部を示す断面図である。図7に示す断面は、図1中の矢印Iの方向から見た図に相当する。図7を参照して、FinFET型半導体素子61においては、シリコン基板62の表面63から上方向、すなわち、図7における矢印VIIの方向に延びるようにして、第一のフィン64および第二のフィン65が形成されている。シリコン基板62上に形成された隣り合う第一のフィン64および第二のフィン65間の距離、すなわち、第二のフィン65側に位置する第一のフィン64の側壁66から第一のフィン64側に位置する第二のフィン65の側壁67までの紙面横方向の長さL₁は、90nmとしている。また、第一のフィン64の高さ、すなわち、シリコン基板62の表面63から上方向に延びる第一のフィン64の上壁68までの長さL₂は、75nmとしている。なお、第二のフィン65の高さは、第一のフィン64の高さとほぼ等しく形成されている。

30

【0055】

ドーピングにおいては、フィン64の表面、すなわち、上壁68および両側壁66、69に対して所定のドーピング深さまでドーパントを注入するようにして行われる。フィン65に対しても同様に行われる。この場合において、コンフォーマルなドーピングを行うためには、上壁68側におけるドーピング深さと、側壁66の上部側におけるドーピング深さと、側壁66の下部側におけるドーピング深さとをできるだけ等しくするようにする。なお、図7において、フィン64の上壁68および側壁66、69のドーピングされた領域を、領域70で示している。上壁68側におけるドーピング深さは、図7中の長さL₃で示し、側壁66の上部側におけるドーピング深さは、図7中の長さL₄で示し、側壁66の上部側におけるドーピング深さは、図7中の長さL₅で示している。なお、長さL₄で示す部分は、シリコン基板62の表面63から高さ方向に70nmの位置であり、長

40

50

長さ L_5 で示す部分は、シリコン基板 62 の表面 63 から高さ方向に 5 nm の位置である。

【0056】

図 8 は、プラズマドーピングの深さの比を示すグラフである。左側の縦軸は、長さ L_3 に相当する上壁 68 におけるドーピング深さに対する長さ L_5 に相当する下部側の側壁 66 のドーピング深さの比を、百分率 (%) で示したものである。右側の縦軸は、長さ L_4 に相当する上部側の側壁 66 のドーピング深さに対する長さ L_5 に相当する下部側の側壁 66 のドーピング深さの比を示したものである。横軸は、処理容器内の圧力 (mTorr) を示す。横軸は、数値が大きくなるにつれ、すなわち、グラフの横軸の右側に向かうにつれ、高圧となることを示すものである。また、図 8 中の白抜け菱形は、長さ L_3 に相当する上壁 68 におけるドーピング深さに対する長さ L_5 に相当する下部側の側壁 66 のドーピング深さの比を示す。以下、この比を比 R_1 という。図 8 中の黒塗り菱形は、長さ L_4 に相当する上部側の側壁 66 のドーピング深さに対する長さ L_5 に相当する下部側の側壁 66 のドーピング深さの比を示す。以下、この比を、比 R_2 という。比 R_1 の値については、数値が 100 に近い方が、コンフォーマリティの面から好ましいものとなる。比 R_2 の値については、数値が 1 に近い方が、コンフォーマリティの面から好ましいものとなる。

10

【0057】

図 8 を参照して、比 R_1 については、処理容器内の圧力が 100 mTorr である場合においては、90% 程度である。処理容器内の圧力が 100 mTorr よりも高くなっていくと比 R_1 は 100% に近づき、150 mTorr で比 R_1 はほぼ 100% となる。そして、150 mTorr 以上圧力を高くしても、比 R_1 は、ほぼ 100% を維持している。

20

【0058】

比 R_2 については、処理容器内の圧力が 100 mTorr である場合においては、0.4 程度である。そして、処理容器内の圧力が 100 mTorr よりも高くなっていくと比 R_2 は上昇し、200 mTorr ~ 500 mTorr の間で 0.6 程度となる。

【0059】

処理容器内の圧力が 100 mTorr 未満である場合、図 8 に示すように、比 R_1 、 R_2 のいずれもが小さくなる傾向、すなわち、それぞれ 100、1 という値から遠ざかる傾向がある。また、処理容器内の圧力が 500 mTorr 以上である場合、比 R_1 はほとんどその値が変わらない傾向があるものの、比 R_2 については、小さくなる傾向がある。

30

【0060】

なお、比 R_2 については、処理容器内の圧力を 450 mTorr 以下とすれば、比 R_1 の値が 100 に近くなり、比 R_2 の値についても 1 に近づいて比較的高い値とすることができる。また、150 mTorr 以上 250 mTorr 以下とすれば、確実に比 R_1 、比 R_2 の値の双方をそれぞれ 100、1 に近い値とすることができる。

【0061】

ここで、イオン注入装置を用いてドーピングを行った場合について説明する。図 9 は、FinFET 型半導体素子 71 のフィン 72 に対し、イオン注入装置を用いてドーピングを行う場合を示す模式図である。一方、図 10 は、上記した構成のプラズマドーピング装置を用いてプラズマドーピングを行う場合を示す模式図である。まず、図 9 を参照して、シリコン基板 73 上に形成されたフォトレジスト層 74 がフィン 72 に対して比較的高く形成されている。このような場合、イオン注入装置を用いてのドーピングにおいては、イオン注入が異方性を有する。そうすると、フィン 72 の側壁の領域、特に、側壁の下部側領域は、高く形成されるフォトレジスト層 74 の影となり、図 9 中の点線 75 で示す斜め方向から照射されるイオンは、適切に注入できない。すなわち、特にフォトレジスト層 74 の近傍に配置されるフィン 72 において、フォトレジスト層 74 側のイオン注入が不十分となってしまう。

40

【0062】

これに対し、図 10 を参照して、マイクロ波によって生成されたプラズマによるドーピ

50

ングにおいては、FinFET型半導体素子76のシリコン基板78上に形成されたフォトレジスト層79の高さに関わらず、フィン77が形成されている領域は、いわゆるプラズマ拡散領域80に配置される。そして、フォトレジスト層79の高さに関係なく、フィン77の全面に対して、プラズマ拡散領域80において、等方的にプラズマドーピングがなされる。したがって、このようなFinFET型半導体素子76に対し、コンフォーマルなドーピングを行うことができる。

【0063】

以上より、上記した構成のプラズマドーピング装置およびプラズマドーピング方法によれば、ドーピング対象物である被処理基板に対して、ダメージ（エロージョン）の発生を抑制すると共に、高いコンフォーマリティを有するプラズマドーピングを行うことができる。

10

【0064】

また、この発明の一実施形態に係る半導体素子の製造方法は、被処理基板にドーパントを注入して製造される半導体素子の製造方法である。そして、半導体素子の製造方法は、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満として、被処理基板にプラズマ処理を行う工程を含む。

【0065】

また、この発明の一実施形態に係る半導体素子は、被処理基板にドーパントを注入して製造される。半導体素子は、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内にドーピングガスおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満として、被処理基板にプラズマ処理を行って製造される。

20

【0066】

なお、被処理基板Wに上記したプラズマ処理を行った後に、処理容器内の圧力を、被処理基板Wにプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させたプラズマによる被処理基板Wのプラズマ処理を行うことにしてもよい。

【0067】

図11は、この場合におけるプラズマドーピング方法の概略的な工程を示すフローチャートである。図11を参照して、まず、この発明の他の実施形態に係るプラズマドーピング方法は、被処理基板Wを処理容器内に搬入（図11（E））し、保持台の上に保持させる。次に、処理容器内の圧力を、100mTorr以上500mTorr未満とする（図11（F））。この工程を、第一の圧力調整工程という。その後、マイクロ波プラズマによるプラズマ処理、すなわち、プラズマドーピングを行う（図11（G））。次に、プラズマドーピングが終了した後、プラズマ処理を行った際の圧力よりも低圧となるよう、処理容器内の圧力を調整する（図11（H））。この工程を、第二の圧力調整工程という。その後、プラズマ処理を行う（図11（I））。必要に応じてアニール処理、いわゆる熱処理を行い、被処理基板Wを、処理容器外に搬出する（図11（J））。

30

【0068】

このような構成とすれば、プラズマ処理を行った被処理基板Wにおいて、ドーピングにより注入したドーパントの被処理基板からの脱離を抑制することができる。すなわち、ドーピングを行った被処理基板に対しては、ドーピングの後の工程において、薬液等による洗浄処理が行われ、このような洗浄処理によるドーパントの溶出による脱離を抑制することができる。

40

【0069】

これについては、以下の通りである。圧力を低圧として2回目のプラズマ処理を行わなかった被処理基板において、処理容器から搬出した後のドーパント量を測定すると、 1.78×10^{15} (atoms/cm²)であった。測定は、SIMS（二次イオン質量分析計）による分析を行い、Si（シリコン）基板の表面からのP（リン）の深さ方向のプロファ

50

イルを取ることにより行った。なお、プラズマドーピングにおけるプロセス条件としては、マイクロ波電力を3 kW、RFバイアス電力を450 W、供給するガスとして、 PH_3 の割合を全体の0.7%とした PH_3 とHeとの混合ガスのガス流量を28 sccm、Heガスのガス流量を972 sccmとし、ドーピング時間を40秒、処理容器内の圧力を150 mTorrとしている。そして、この2回目のプラズマ処理を行わなかった被処理基板を、DHF（濃度が0.5%である希フッ酸）に20秒間浸漬させた。その後、再び同様にドーズ量を測定すると、 1.65×10^{14} (atoms/cm²)であった。すなわち、90.7%程度ドーズ量が低減した。

【0070】

これに対し、上記した図11に示すように圧力を低圧として2回目のプラズマ処理を行った被処理基板において、処理容器から搬出した後のドーズ量を測定すると、 1.98×10^{15} (atoms/cm²)であった。なお、プラズマドーピングにおけるプロセス条件としては、上記と同じである。すなわち、マイクロ波電力を3 kW、RFバイアス電力を450 W、供給するガスとして、 PH_3 の割合を全体の0.7%とした PH_3 とHeとの混合ガスのガス流量を28 sccm、Heガスのガス流量を972 sccmとし、ドーピング時間を40秒、処理容器内の圧力を150 mTorrとしている。そして、処理容器内の圧力を第二の圧力、すなわち、被処理基板Wにドーピングを行ったときの圧力よりも低い圧力に制御して、発生させたマイクロ波プラズマによる被処理基板Wのプラズマ処理を行った。2回目のプラズマ処理におけるプロセス条件としては、マイクロ波電力を3 kW、RFバイアス電力を450 W、供給するガスとして、 PH_3 の割合を全体の0.7%とした PH_3 とHeとの混合ガスのガス流量を14 sccm、Heガスのガス流量を972 sccmとし、プラズマ処理時間を20秒、処理容器内の圧力を75 mTorrとしている。

【0071】

そして、この2回目のプラズマ処理を行った被処理基板を、上記した2回目のプラズマ処理を行わなかった場合と同様に、DHFに20秒間浸漬させた。その後、再びドーズ量を測定すると、 1.39×10^{15} (atoms/cm²)であった。すなわち、29.8%程度のドーズ量の低減で抑えられた。

【0072】

このように、被処理基板Wに上記したプラズマ処理を行った後に、処理容器内の圧力を、被処理基板Wにプラズマ処理を行ったときの圧力よりも低い圧力に制御して、発生させたプラズマによる被処理基板Wのプラズマ処理を行ってもよい。これによると、ドーピングにより注入したドーパントの脱離を抑制することができる。なお、高温の熱処理等、アニール処理を行うことにより、洗浄工程における注入したドーパントの脱離の抑制を行ってもよい。しかし、プロセス条件により、ドーピング後のアニール処理が行えない場合やアニール処理時間をできるだけ短くしたい場合には、上記した図11に示す構成を用いてもよい。ここで、プラズマ処理を行う際の処理容器内の圧力については、上記した場合においては、150 mTorrよりも低い圧力であってよく、100 mTorr未満でもよい。また、上記した2回目のプラズマ処理を行う際に供給するガスとしては、 PH_3 を含まないガスを用いることにしてもよい。

【0073】

図12は、被処理基板に対してDHFによる洗浄処理を行った際のSi（シリコン）の2p_{3/2}スペクトルの波形成分を示すグラフ（XPSによる分析結果）を示す。XPS分析については、X線源としてAlK（1486.6 eV）を使用し、光電子脱出角度（TOA）を50°とした。なお、Siの2p_{3/2}スペクトルは、Si_{2p}スペクトルからスピン軌道1/2の成分を差し引いたものである。図12中、紙面左側の棒グラフは、2回目のプラズマ処理を行わなかった被処理基板を示し、紙面中央側の棒グラフは、2回目のプラズマ処理を行った後の被処理基板を示し、紙面右側の棒グラフは、2回目のプラズマ処理を行った後DHFで洗浄した後の被処理基板を示している。図12中の領域S₁は、Si-H結合のピークを示し、領域S₂は、Si¹⁺軌道のピークを示し、領域S

10

20

30

40

50

S_3 は、 Si^{2+} 軌道のピークを示し、領域 S_4 は、 Si^{3+} 軌道のピークを示し、領域 S_5 は、 Si^{4+} 軌道のピークを示す。なお、 Si^{1+} 、 Si^{2+} 、 Si^{3+} 、 Si^{4+} はそれぞれ、 $Si_3 - Si - O$ 、 $Si_2 - Si - O_2$ 、 $Si - Si - O_3$ 、 $O_2 - Si - O_2$ 結合の存在を示すと考えられる。なお、酸素の存在は、自然酸化膜によるものと推測される。

【0074】

図12を参照して、2回目のプラズマ処理を行わなかった場合には、領域 S_2 ~ 領域 S_5 は存在するものの、領域 S_1 は表れず、 $Si - H$ 結合を含んでいないことが把握できる。これに対し、2回目のプラズマ処理を行った場合には、全ての領域 S_1 ~ 領域 S_5 が表れており、 $Si - H$ 結合が含まれていることが把握できる。また、2回目のプラズマ処理を行った後 DHF で洗浄した場合には、領域 S_1 で表される $Si - H$ 結合のピーク面積量が減少している。そうすると、この $Si - H$ 結合の存在が、ドーパントの脱離の抑制に寄与していると考えられる。

10

【0075】

図13は、P (リン) の 2p スペクトルのピーク面積の減少率と Si (シリコン) の 2p スペクトルの $Si - Si$ 結合で規格化した $Si - H$ 結合のピーク面積比との関係を示すグラフである。縦軸は、P の 2p スペクトルのピーク面積の減少率を示し、横軸は、Si の 2p スペクトルの $Si - Si$ 結合で規格化した $Si - H$ 結合のピーク面積比を示す。

【0076】

図13を参照して、シリコンの 2p スペクトルの $Si - H$ 結合のピーク面積をシリコン基板のピーク面積で規格化した値が 0 であると、P の 2p スペクトルのピーク面積の減少率が 80% と高い値である。このような値については、注入したドーパントの脱離が比較的多いものである。これに対し、シリコンの 2p スペクトルの $Si - H$ 結合のピーク面積をシリコン基板のピーク面積で規格化した値が 0.1 以上であると、P の 2p スペクトルのピーク面積の減少率が 20% 程度に抑制できる。このような値については、注入したドーパントの脱離が比較的少ないものである。したがって、半導体素子においては、シリコンの 2p スペクトルの $Si - H$ 結合のピーク面積をシリコン基板のピーク面積で規格化した値を、0.1 以上としてもよい。

20

【0077】

すなわち、この発明の他の実施形態に係る半導体素子は、シリコンの 2p スペクトルの $Si - H$ 結合のピーク面積をシリコン基板のピーク面積で規格化した値が、0.1 以上であってよい。

30

【0078】

なお、上記の実施の形態においては、ドーピングガスとして、 PH_3 を含むガスを用いることとしたが、これに限らず、ドーピングガスは、 B_2H_6 、 PH_3 、 AsH_3 、 GeH_4 、 CH_4 、 NH_3 、 NF_3 、 N_2 、 HF 、および SiH_4 からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。すなわち、As (ヒ素) や C (炭素) をドーピングする際にも有効に用いられるものである。

【0079】

また、上記の実施の形態においては、プラズマ励起用の不活性ガスは、He を用いることとしたが、これに限らず、He、Ne、Ar、Kr、Xe からなる群から選択される少なくとも一種のガスを含むよう構成してもよい。

40

【0080】

なお、上記の実施の形態においては、半導体素子として、FinFET 型半導体素子の場合について説明したが、これに限らず、MOS 型半導体素子の場合についても適用される。図14は、この発明のさらに他の実施形態に係る MOS 型半導体素子の一部を示す概略断面図である。なお、図14に示す MOS 型半導体素子において、導電層をハッチングで示している。

【0081】

図14によれば、MOS 型半導体素子 81 には、シリコン基板 82 上に、素子分離領域

50

83、p型ウェル84a、n型ウェル84b、高濃度n型不純物拡散領域85a、高濃度p型不純物拡散領域85b、n型不純物拡散領域86a、p型不純物拡散領域86b、およびゲート酸化膜87が形成されている。ゲート酸化膜87を間に挟むように形成される高濃度n型不純物拡散領域85aのいずれか一方、およびゲート酸化膜87を間に挟むように形成される高濃度p型不純物拡散領域85bのいずれか一方は、ドレインとなり、他方はソースとなる。

【0082】

また、ゲート酸化膜87の上には、導電層となるゲート電極88が形成されており、ゲート電極88の側部には、絶縁膜となるゲート側壁部89が形成される。さらに、上記したゲート電極88等が形成されたシリコン基板82の上には、絶縁膜91が形成される。絶縁膜91には、高濃度n型不純物拡散領域85aおよび高濃度p型不純物拡散領域85bに接続してコンタクトホール92が形成され、コンタクトホール92内には穴埋め電極93が形成される。さらにその上に導電層となるメタル配線層94が形成される。さらに、絶縁層となる層間絶縁膜(図示せず)および導電層となるメタル配線層を交互に形成し、最後に外部との接点となるパッド(図示せず)を形成する。このようにMOS型半導体素子81が形成されている。

10

【0083】

この発明の他の実施形態に係るMOS型半導体素子81は、n型不純物拡散領域86a、およびp型不純物拡散領域86bにおいて、上記したプラズマドーピング装置によって、ドーピングすることにより形成されている。具体的には、例えば、n型不純物拡散領域86aにおいて、ドーピングガスとして B_2H_6 ガスが用いられ、ドーパントとしてB(ボロン:ホウ素)が注入されている。このような領域においては、極浅接合の形成が要求され、接合耐圧や接合リークの低減が求められている。ここで、上記した構成によるプラズマドーピングによると、被処理基板へのダメージの軽減と、高いコンフォーマリティの実現を図ることができる。

20

【0084】

次に、上記したプラズマドーピング装置31を用いて行うプラズマドーピングについて、As(ヒ素)をドーパントとして注入する場合について説明する。なお、上記したプラズマドーピング装置31の構成についてさらに説明すると、プラズマドーピング装置31に備えられる第一のガス供給部46は、1つのガス供給孔30が設けられているだけであるのに対し、第二のガス供給部47は、合計24個のガス供給孔50が設けられている。24個のガス供給孔50は、周方向に等しい間隔を開けて設けられている。なお、本願明細書において、ガス供給孔30から供給されるガスをセンターガス、複数のガス供給孔50から供給されるガスをエッジガスという場合がある。また、ここでは、センターガスとエッジガスについては、同じガス組成のものが供給される。

30

【0085】

ドーピングを行った後には、ランプアニール処理等の熱処理がなされる。そうすると、シリコン基板に注入されたドーパントが活性化され、シリコン基板の表面抵抗値、いわゆる被処理基板のシート抵抗値が低下する。このようにして、シリコン基板の電気的特性をより良好にする。なお、このようなシート抵抗値については、被処理基板の各位置において、等しいことが望まれる。すなわち、シート抵抗値については、高い面内均一性が求められる。

40

【0086】

ここで、シリコン基板に対してAs(ヒ素)をドーピングする場合について考える。Asをドーパントとして注入する際には、例えば、 AsH_3 を含むドーパントガスが用いられる。一般的な傾向として、ドーピングにより注入されるドーパント量、すなわち、注入される原子の数を増加させるに従い、アニール処理後のシート抵抗値が低下する。しかし、ドーパントがAsである場合、所定量までの増加に対しては、これに応じてシート抵抗値が低下するが、所定量を超えると、逆にシート抵抗値が上昇する。このようなシート抵抗値の逆転現象は、ドーパントがAsの場合に顕著に見られる。

50

【0087】

これについて、さらに詳しく説明する。図15および図16は、ドーピングガスの流量を変更した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフである。図15および図16において、縦軸は、シート抵抗値 (Ω / cm^2) を示し、横軸は、被処理基板Wにおける位置 (mm) を示す。横軸の中央において示す数値の0は円板状の被処理基板Wの中心を指し、横軸の左右に遠ざかるに従い、円板状の被処理基板Wの端部に近づくものである。この場合、直径が300mmの被処理基板Wを用いているため、横軸は、-150mm ~ (+) 150mmの値を示すこととなる。なお、図15は、縦軸の範囲が広く、0 ~ 14000 Ω / cm^2 の範囲を示すものであり、図16は、縦軸の範囲が狭く、0 ~ 500 Ω / cm^2 の範囲を示すものである。

10

【0088】

図15および図16中、黒菱形印および実線95aは、ドーピングガスの流量が14 sccm (standard cc/min.) の場合を示し、黒四角印および実線95bは、ドーピングガスの流量が24 sccmの場合を示し、白抜き菱形印および実線95cは、ドーピングガスの流量が34 sccmの場合を示し、黒三角印および実線95dは、ドーピングガスの流量が49 sccmの場合を示し、黒丸印および実線95eは、ドーピングガスの流量が61 sccmの場合を示し、白抜き三角印および実線95fは、ドーピングガスの流量が73 sccmの場合を示し、白丸印および実線95gは、ドーピングガスの流量が98 sccmの場合を示す。なお、いずれか一方のグラフのみに具体的に表されているものもある。

20

【0089】

ここで、ドーピングガスについては、AsH₃ / Heの混合ガスをHeで希釈したものが用いられる。具体的には、AsH₃ / He = 61 / 939の流量比で混合した混合ガスを、Heで希釈し、全体の総流量として、1000 sccmの流量のガスが処理容器32内に流れるように、ガス供給部33によりガスが供給される。すなわち、上記したドーピングガスが14 sccmの場合とは、AsH₃ / He : Heの割合が、14 sccm : 986 sccmということになる。

【0090】

なお、この場合の他のプロセス条件としては、マイクロ波電力を3kW、バイアス電力を450W、処理容器32内の圧力を150mTorr、処理時間を40秒、センターガスとエッジガスとの流量比を20 / 80、誘電体窓36の下面48から保持台34の上表面までの距離を135mmとしている。また、ドーピング処理後のランプアニール処理について、1050で120秒の処理をしている。なお、シート抵抗値の測定については、4探針測定器を用いている。

30

【0091】

まず、図15を参照して、縦軸の範囲を広く見た場合、ドーピングガスの流量が14 sccmの場合は、被処理基板Wの中央と端部側とで、シート抵抗値が大きく異なる傾向が見られるが、全体的に見て、ドーピングガスの流量が増加するに従い、シート抵抗値が低下する傾向にある。しかし、図16を参照して、縦軸の範囲を狭く見た場合、特に被処理基板Wの中央において、この現象が逆転している。具体的には、ドーピングガスの流量が49 sccmの場合と比較して、ドーピングガスの流量が61 sccmの場合、シート抵抗値が-25mm ~ 25mmの範囲に亘って、シート抵抗値が大きくなっている。この傾向は、ドーピングガスの流量が多くなるに従って顕著となり、ドーピングガスの流量が98 sccmの場合、シート抵抗値が-50mm ~ 50mmの範囲に亘って、シート抵抗値が大きくなっている。

40

【0092】

この現象は、図17に示すグラフを見ても把握できる。図17は、ドーピングガスのうちのAsH₃の流量とシート抵抗値との関係を示すグラフである。図17において、縦軸は、シート抵抗値 (Ω / cm^2) を示し、横軸は、AsH₃の流量 (sccm) を示す。図17中の黒菱形印および実線96aは、被処理基板Wの中心の位置における測定を示し

50

、黒四角印および実線 9 6 b は、被処理基板 W の各位置を測定した平均値を示す。図 1 7 を参照して、 AsH_3 の流量が増加するにつれ、シート抵抗値の平均値は減少していく傾向にある。しかし、被処理基板 W の中心の位置においては、 AsH_3 の流量が増加するにつれ、 AsH_3 の流量がおおよそ 0.35 sccm までは減少傾向にあるが、 AsH_3 の流量がおおよそ 0.5 sccm からは上昇している。

【0093】

このような現象については、以下のことが考えられる。すなわち、所定量のドーズ量までは、Ar の原子がドーピング被対象物である被処理基板、すなわち、シリコン基板に打ち込まれ、各々の Ar 原子が単独でシリコン基板中に存在することになる。そして、後のアニール処理により、各々の Ar の原子が活性化され、その結果、シート抵抗値の低下に寄与することになる。しかし、所定量のドーズ量以上となると、打ち込まれた Ar の原子がシリコン基板中において結合し、クラスター化する。クラスター化された Ar の原子群については、後にアニール処理を行ったとしても、活性化されない。その結果、このクラスター化された Ar 原子群は、シート抵抗値の低下に寄与することはなく、むしろ活性化されない多数のクラスター化された Ar 原子群の存在により、シート抵抗値の上昇を招くものと考えられる。

10

【0094】

このような現象については、電気的特性に関する以下の点から好ましくない。まず、被処理基板 W の面内均一性の悪化が挙げられる。具体的には、上記した例に示す通り、ドーピングガスの流量を増加させていくに従い、被処理基板 W のうち、中心と端部側とでシート抵抗値が大きく異なる現象が生ずることになる。また、適切なプロセス条件の構築の困難性も挙げられる。すなわち、シート抵抗値の低下を狙ってドーズ量の増加を図るべく、ドーピングガスの流量を多くしても、シート抵抗値の低下どころか、逆にシート抵抗値の上昇を招くおそれがある。

20

【0095】

このような As をドーパントとして注入する場合、得られるシリコン基板の良好な電気的特性を確保する観点から、シート抵抗値の最小の値を狙って、適切な量のドーピングガスを供給する必要がある。すなわち、多すぎず、少なすぎず、As をドーパントとして注入する場合に得られる最小のシート抵抗値を狙った適切なドーズ量をシリコン基板に打ち込むべく、ドーピングガスを供給する必要がある。また、できるだけ、シート抵抗値における面内均一性を高くすることが望ましい。

30

【0096】

ここで、As をドーパントとして注入する場合について、電気的特性を良好にするために、以下の構成とする。すなわち、本願発明者らは、As をドーパントとして注入する際の上記した課題を見出し、鋭意検討の結果、As 原子によるドーピングを行う際の As 原子の供給数に大きく影響を及ぼす As 原子の流束 (Flux (フラックス)) について着目した。そして、以下の関係を導き出した。すなわち、 $5.0E+13 \text{ (m}^{-2} \cdot \text{秒}^{-1}) < \text{被処理基板に対して垂直な方向に供給する As 原子の流束 } F_1 < 1.0E+14 \text{ (m}^{-2} \cdot \text{秒}^{-1})$ の関係を具備すれば、As をドーパントとして注入した際に、良好な電気的特性を図ることができると共に、面内均一性を高く維持することができることを導出した。換言すれば、被処理基板に対して垂直な方向に供給する As 原子の流束 F_1 について、1 秒当たり、かつ、1 平方メートル当たり、 $5.0E+13$ 個よりも多く、 $1.0E+14$ 個よりも少ない数の As 原子をドーピングガスとして供給すれば、クラスター化を引き起こさない程度であって、できるだけ多くの As 原子をドーパントとして打ち込むことができ、その結果、良好な電気的特性を図ることができると共に、面内均一性を高く維持することができる考えた。

40

【0097】

すなわち、この発明の他の実施形態に係るプラズマドーピング方法は、被処理基板にドーパントを注入してドーピングを行うプラズマドーピング方法であって、処理容器内に配置された保持台上に被処理基板を保持し、処理容器内に As (ヒ素) を含むドーピングガ

50

スおよびプラズマ励起用の不活性ガスを供給し、マイクロ波を用いて処理容器内にプラズマを発生させ、処理容器内の圧力を100mTorr以上500mTorr未満とし、かつ、 $5.0E+13$ ($m^{-2} \cdot 秒^{-1}$) < 被処理基板に対して垂直な方向に供給するAs原子の流束 $F_1 < 1.0E+14$ ($m^{-2} \cdot 秒^{-1}$) の関係を具備するようにして、被処理基板にプラズマ処理を行う。

【0098】

ここで、下限値である $5.0E+13$ ($m^{-2} \cdot 秒^{-1}$) については、必要とされるドーズ量 ($5E+15$ (atoms/cm²)) 以上のドーズ量が得られるプロセス条件を用いて、2次元のプラズマ分布シミュレーションを行って得られた結果から算出されたものである。上限値である $1.0E+14$ ($m^{-2} \cdot 秒^{-1}$) については、As原子がクラスタ化せず十分に低いシート抵抗値 ($300 / cm^2$) が得られるプロセス条件を用いて、2次元のプラズマ分布シミュレーションを行って得られた結果から算出されたものである。

10

【0099】

この場合、供給するバイアス電力の範囲については、250(W) ~ 650(W) の範囲とすることが好ましい。

【0100】

なお、プラズマドーピングにおける処理容器32内の圧力を100(mTorr) ~ 150(mTorr) の範囲内に設定した場合については、被処理基板に対して垂直な方向に供給するAs原子の流束 F_1 について、 $7.0E+13$ ($m^{-2} \cdot 秒^{-1}$) < As原子の流束 $F_1 < 9.0E+13$ ($m^{-2} \cdot 秒^{-1}$) の関係を具備することが好ましい。

20

【0101】

すなわち、処理容器内の圧力を100mTorr以上150mTorr未満とし、かつ、 $7.0E+13$ ($m^{-2} \cdot 秒^{-1}$) < 被処理基板に対して垂直な方向に供給するAs原子の流束 $F_1 < 9.0E+13$ ($m^{-2} \cdot 秒^{-1}$) の関係を具備するようにして、被処理基板にプラズマ処理を行うよう構成してもよい。

【0102】

図18は、センターガスとエッジガスの流量比を変更した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフである。縦軸は、シート抵抗値 ($/ cm^2$) を示し、横軸は、被処理基板Wにおける位置 (mm) を示す。横軸については、図15および図16の横軸と同じである。縦軸についても、抵抗値の範囲は異なるが、図15および図16の縦軸と同じである。図18中、黒菱形印および実線97aは、センターガス/エッジガス = 70/30の流量比の場合を示し、黒四角印および実線97bは、センターガス/エッジガス = 50/50の流量比の場合を示し、白抜き四角印および実線97cは、センターガス/エッジガス = 30/70の流量比の場合を示し、黒三角印および実線97dは、センターガス/エッジガス = 20/80の流量比の場合を示し、黒丸印および実線97eは、センターガス/エッジガス = 10/90の流量比の場合を示す。

30

【0103】

また、図19は、センターガス/エッジガス = 70/30の流量比の場合のシート抵抗値の分布を示す図である。図20は、センターガス/エッジガス = 50/50の流量比の場合のシート抵抗値の分布を示す図である。図21は、センターガス/エッジガス = 30/70の流量比の場合のシート抵抗値の分布を示す図である。図22は、センターガス/エッジガス = 20/80の流量比の場合のシート抵抗値の分布を示す図である。図23は、センターガス/エッジガス = 10/90の流量比の場合のシート抵抗値の分布を示す図である。ここで、シート抵抗値については、大きく4つの領域98a、98b、98c、98dで区切っている。領域98a、98b、98c、98dの順に、抵抗値が高い状態を示している。なお、その他のプロセス条件、およびアニール条件については、図15および図16に示した場合と同様である。また、これらのシート抵抗値については、実験で得られたものを各ドットの位置において4探針測定器 (ナブソン株式会社製) で測定し、二次元分布の一部を抜き出して、大きく4つの領域の分布となるよう描画ソフトで描画し

40

50

たものである。

【0104】

図18～図23を参照して、センターガスとエッジガスとの流量比について、センターガスの割合が少なく、エッジガスの割合が多くなるほど、シート抵抗値が減少すると共に、面内均一性が高くなっていることが把握できる。すなわち、センターガスの割合を少なく、エッジガスの割合を多くして、上記した被処理基板に対して垂直な方向に供給するAs原子の流束 F_1 について、 $7.0E+13$ ($m^{-2} \cdot 秒^{-1}$)よりも多く、 $9.0E+13$ ($m^{-2} \cdot 秒^{-1}$)よりも少ない範囲に近づけることにより、電気的特性を良好にすることができる。また、面内均一性を高くすることもできる。

【0105】

なお、Asをドーパントとして注入した際に、良好な電気的特性を図ることができると共に、面内均一性を高く維持するに際し、希釈ガスとして水素を微量添加してもよい。

【0106】

図24および図25は、希釈ガスとして水素(H_2)を添加した場合における被処理基板Wの位置とシート抵抗値との関係を示すグラフである。図24および図25において、縦軸および横軸は、図15および図16に示す場合と同様に、シート抵抗値(Ω/cm^2)を示し、横軸は、被処理基板Wにおける位置(mm)を示す。なお、図24は、縦軸の範囲が広く、 $0 \sim 3000 \Omega/cm^2$ の範囲を示すものであり、図25は、縦軸の範囲が狭く、 $0 \sim 200 \Omega/cm^2$ の範囲を示すものである。

【0107】

図24および図25中、黒菱形印および実線99aは、ガスの総流量を $1000 sccm$ とした場合の水素ガスの流量が $1 sccm$ の場合を示し、黒四角印および実線99bは、水素ガスの流量が $2.5 sccm$ の場合を示し、白抜き菱形印および実線99cは、水素ガスの流量が $5 sccm$ の場合を示し、黒三角印および実線99dは、水素ガスの流量が $10 sccm$ の場合を示し、黒丸印および実線99eは、水素ガスの流量が $25 sccm$ の場合を示す。なお、いずれか一方のグラフのみに具体的に表されているものもある。

【0108】

図24および図25を参照して、水素ガスの流量が $1 sccm$ の場合、および $2.5 sccm$ の場合、シート抵抗値が低下すると共に、面内均一性が向上する。したがって、全体の総流量を $1000 sccm$ とした場合に、全体の総流量に対し、 $1 sccm$ 以上 $2.5 sccm$ 以下の水素を供給することにより、より電気的特性が良好になり、面内均一性も向上する。この場合、被処理基板に対して垂直な方向に供給するAs原子の流束 F_1 については、 $9.0E+13$ ($m^{-2} \cdot 秒^{-1}$) $<$ As原子の流束 F_1 $<$ $4.0E+14$ ($m^{-2} \cdot 秒^{-1}$)の関係を具備することが好ましい。

【0109】

すなわち、ドーピングガスおよびプラズマ励起用の不活性ガスの総流量を $1000 sccm$ としたとき、水素ガスを $1 sccm$ 以上 $2.5 sccm$ 以下の流量で供給し、被処理基板にプラズマ処理を行うよう構成してもよい。

【0110】

なお、上記の実施の形態においては、被処理基板としてシリコン基板を用いることとしたが、これに限らず、例えば、層間膜におけるドーピングを行う際にも、十分に適用できるものである。

【0111】

また、上記の実施の形態においては、スロットアンテナ板を用いたラジアルラインスロットアンテナを用いたマイクロ波によりプラズマ処理を行うこととしたが、これに限らず、くし型のアンテナ部を有し、マイクロ波によりプラズマを生成するプラズマドーピング装置やスロットからマイクロ波を放射しプラズマ生成するプラズマドーピング装置を用いてもよい。

【0112】

以上、図面を参照してこの発明の実施形態を説明したが、この発明は、図示した実施形

10

20

30

40

50

態のものに限定されない。図示した実施形態に対して、この発明と同一の範囲内において、あるいは均等の範囲内において、種々の修正や変形を加えることが可能である。

【符号の説明】

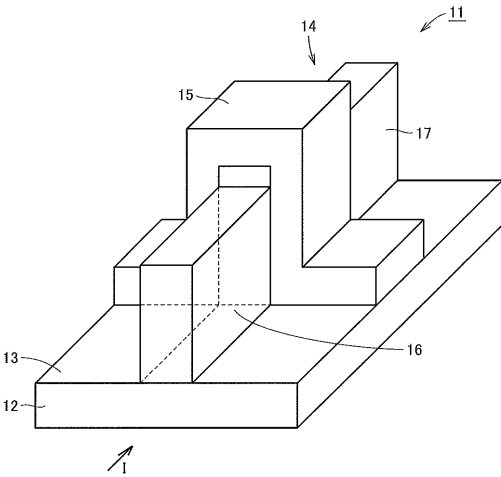
【0113】

11, 61, 71, 76 FinFET型半導体素子、12, 62, 73, 78, 82 シリコン基板、13, 63 表面、14, 64, 65, 72, 77 フィン、15 ゲート、16 ソース、17 ドレイン、28 制御部、29 温度調整機構、31 プラズマドーピング装置、32 処理容器、33, 46, 47 ガス供給部、34 保持台、35 マイクロ波発生器、36 誘電体窓、37 スロットアンテナ板、38 誘電体部材、39 プラズマ発生機構、40 スロット孔、41 底部、42 側壁、43 排気孔、44 蓋部、45 オリング、48 下面、49 ガス供給系、30, 50 ガス供給孔、51 筒状支持部、52 冷却ジャケット、53 マッチング、54 モード変換器、55 導波管、56 同軸導波管、57 凹部、58 高周波電源、59 マッチングユニット、60 循環路、66, 67, 69 側壁、68 上壁、70 領域、74, 79 フォトリソト層、75 点線、80 プラズマ拡散領域、81 MOS型半導体素子、83 素子分離領域、84a p型ウェル、84b n型ウェル、85a 高濃度n型不純物拡散領域、85b 高濃度p型不純物拡散領域、86a n型不純物拡散領域、86b p型不純物拡散領域、87 ゲート酸化膜、88 ゲート電極、89 ゲート側壁部、91 絶縁膜、92 コンタクトホール、93 穴埋め電極、94 メタル配線層、95a, 95b, 95c, 95d, 95e, 95f, 95g, 96a, 96b, 97a, 97b, 97c, 97d, 97e, 99a, 99b, 99c, 99d, 99e 実線、98a, 98b, 98c, 98d 領域。

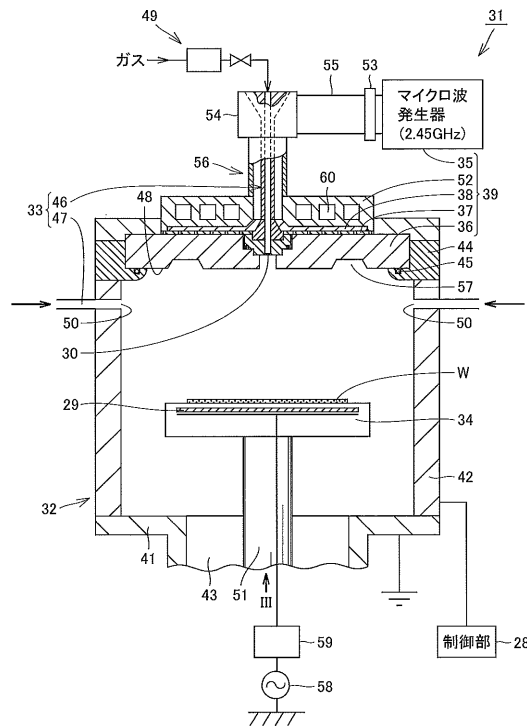
10

20

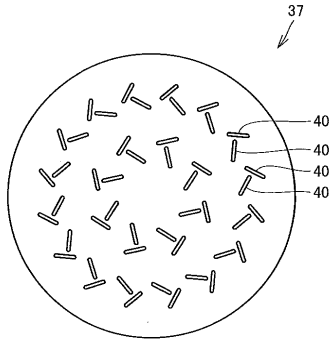
【図1】



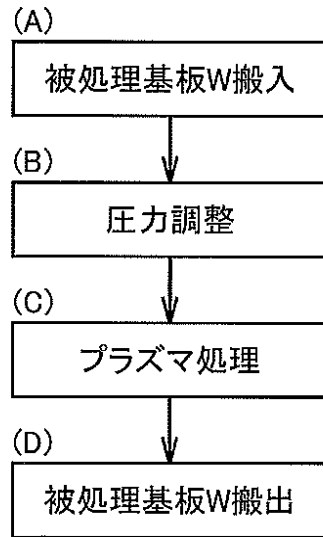
【図2】



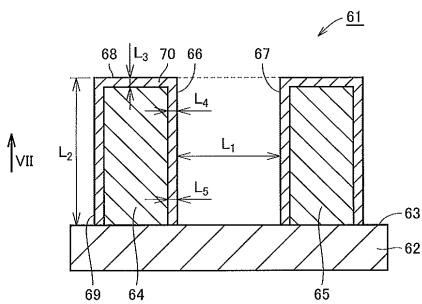
【 図 3 】



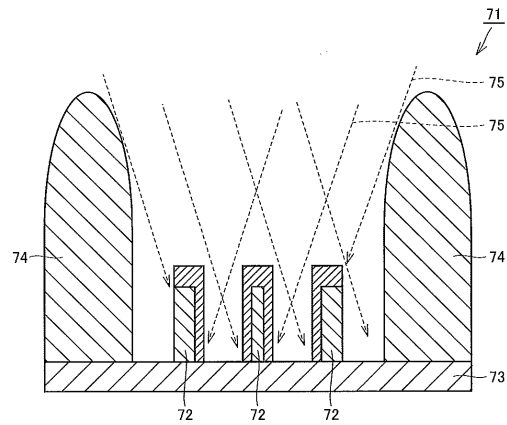
【 図 4 】



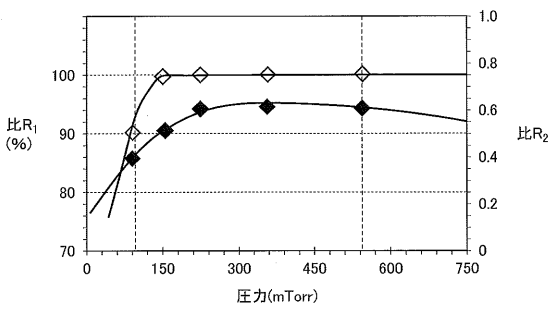
【 図 7 】



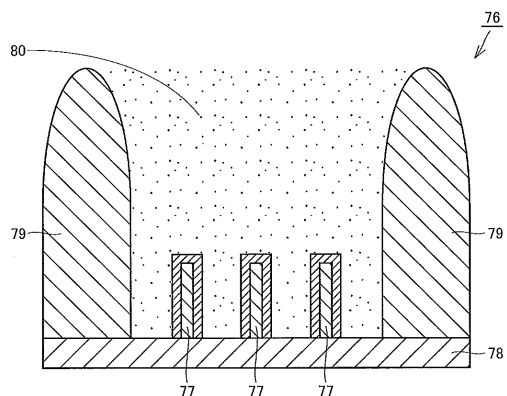
【 図 9 】



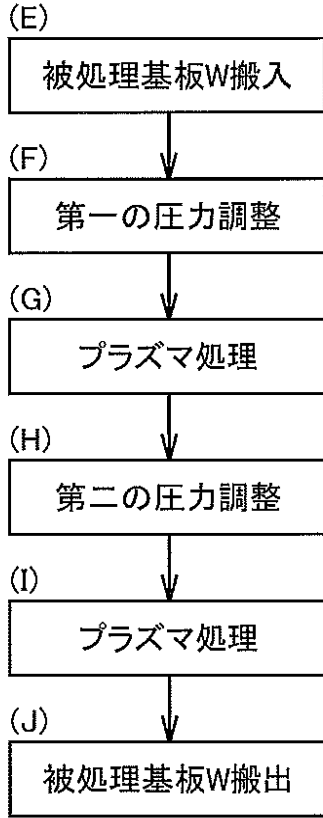
【 図 8 】



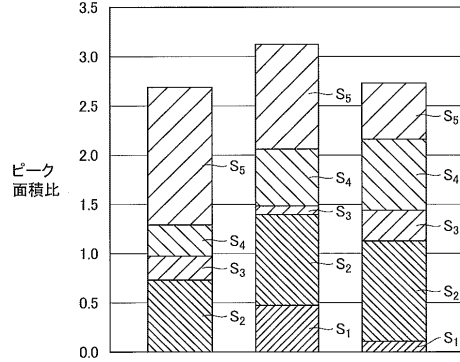
【 図 10 】



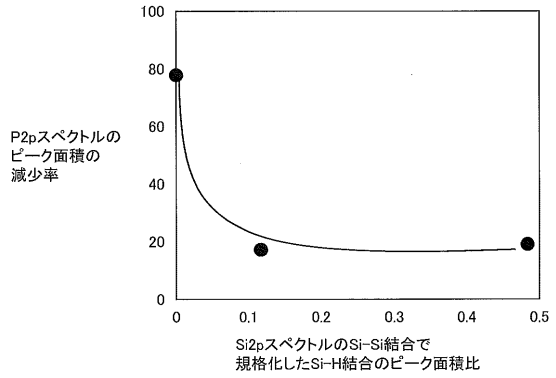
【図11】



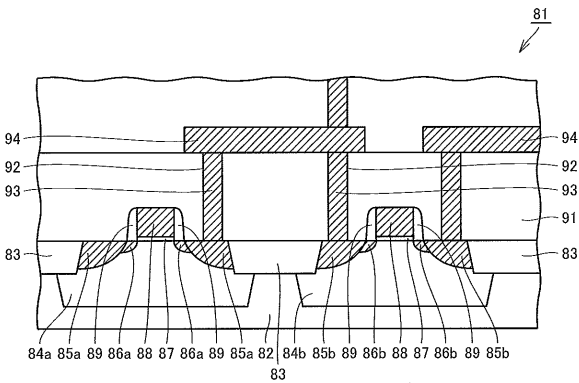
【図12】



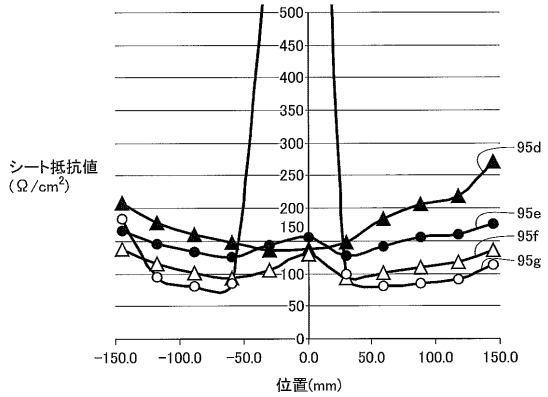
【図13】



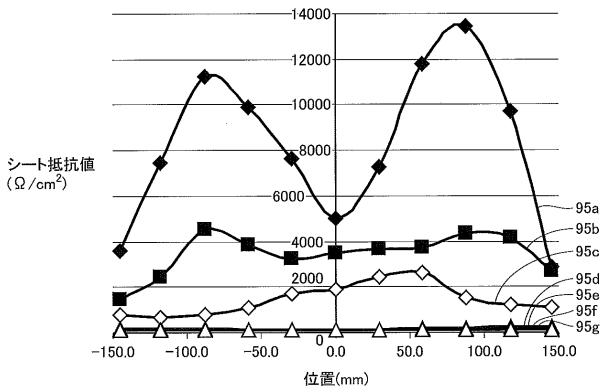
【図14】



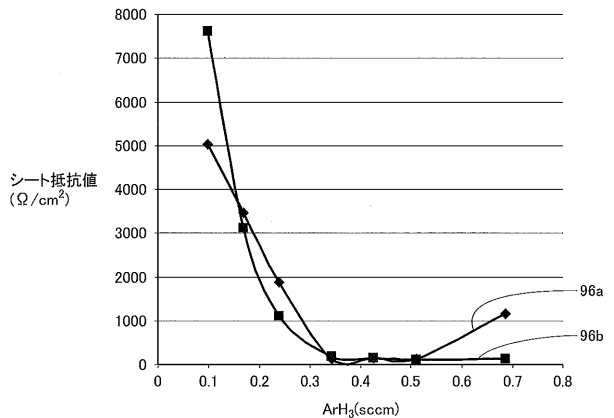
【図16】



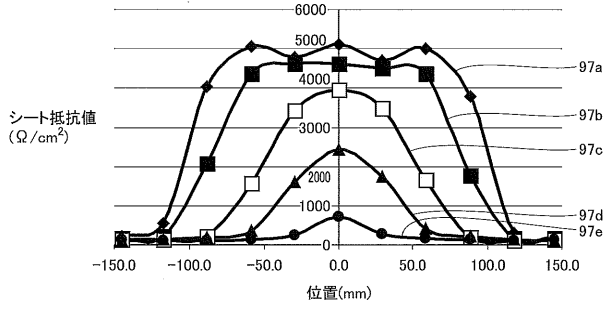
【図15】



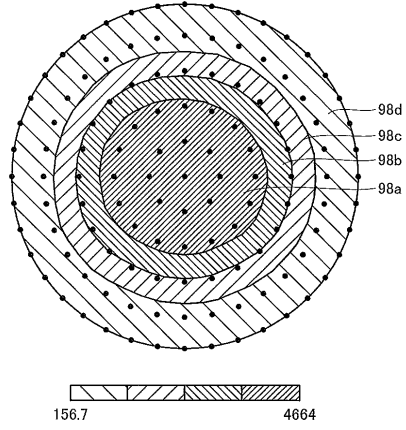
【図17】



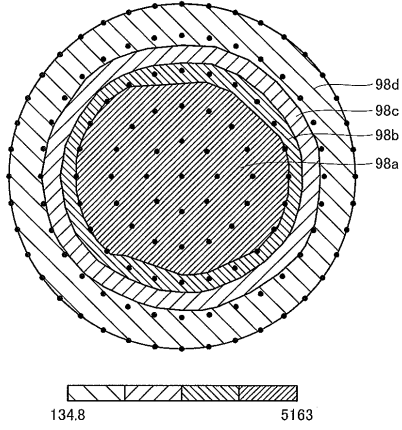
【図18】



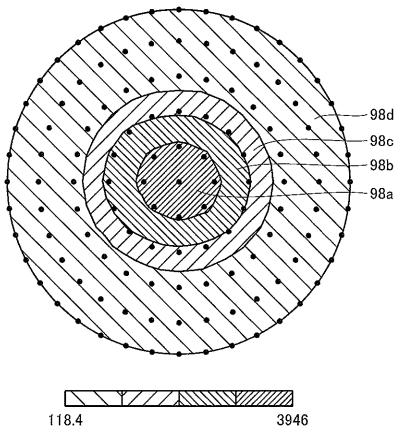
【図20】



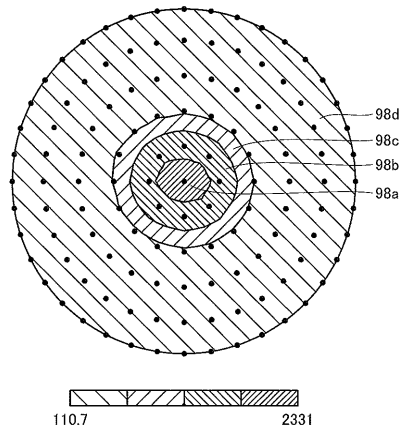
【図19】



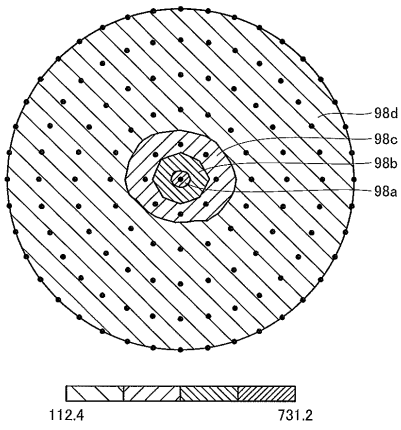
【図21】



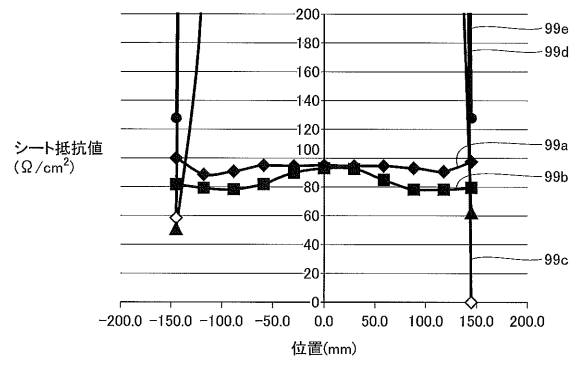
【図22】



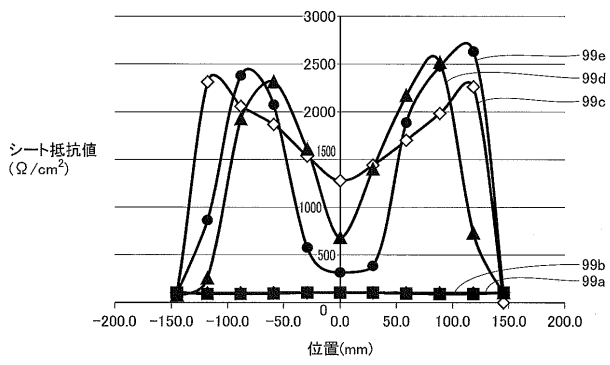
【 図 2 3 】



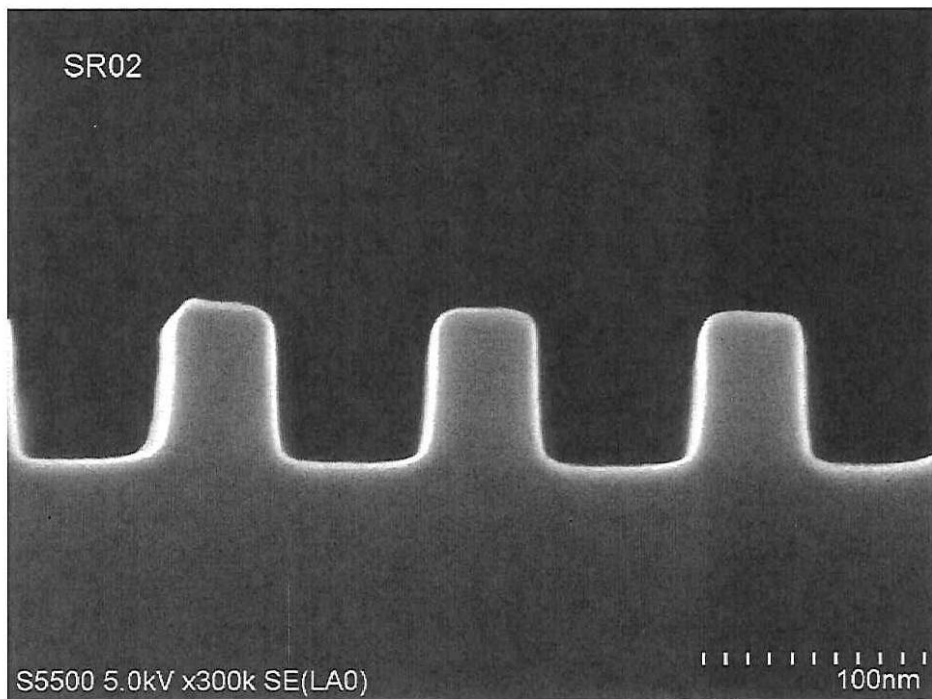
【 図 2 5 】



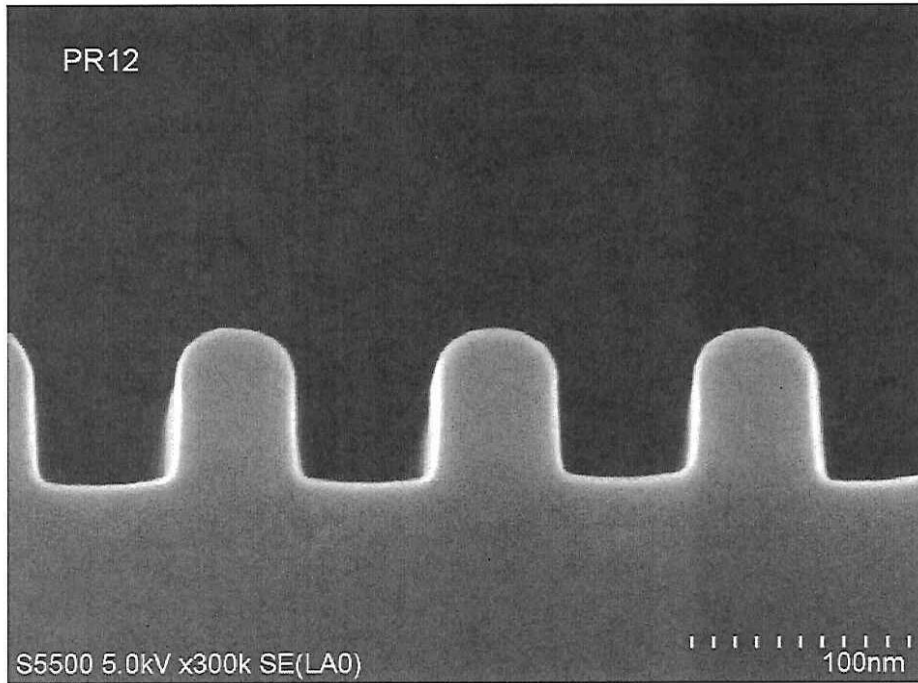
【 図 2 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(72)発明者 小林 勇氣

東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内

(72)発明者 辛川 孝行

東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内