

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3873089号

(P3873089)

(45) 発行日 平成19年1月24日(2007.1.24)

(24) 登録日 平成18年11月2日(2006.11.2)

(51) Int. Cl.		F I		
<b>G06F 13/36</b>	<b>(2006.01)</b>	G06F 13/36	310F	
<b>G06F 13/42</b>	<b>(2006.01)</b>	G06F 13/42	340A	

請求項の数 6 (全 17 頁)

(21) 出願番号	特願平9-501122	(73) 特許権者	390019839
(86) (22) 出願日	平成8年6月6日(1996.6.6)		三星電子株式会社
(65) 公表番号	特表平11-506851		Samsung Electronics
(43) 公表日	平成11年6月15日(1999.6.15)		Co., Ltd.
(86) 国際出願番号	PCT/US1996/008575		大韓民国京畿道水原市靈通区梅灘洞416
(87) 国際公開番号	W01996/041268	(74) 代理人	100062144
(87) 国際公開日	平成8年12月19日(1996.12.19)		弁理士 青山 稔
審査請求日	平成14年3月28日(2002.3.28)	(74) 代理人	100091465
(31) 優先権主張番号	08/483,505		弁理士 石井 久夫
(32) 優先日	平成7年6月7日(1995.6.7)	(74) 代理人	100100479
(33) 優先権主張国	米国(US)		弁理士 竹内 三喜夫
(31) 優先権主張番号	08/510,545	(72) 発明者	モート, エル・ランドール・ジュニア
(32) 優先日	平成7年8月2日(1995.8.2)		アメリカ合衆国 92653カリフォルニア州 ラグーナ・ヒルズ、レッド・コーラル・ロード 26152番
(33) 優先権主張国	米国(US)		最終頁に続く

(54) 【発明の名称】 互いに非同期の2つのバス間でデータ転送を同期する際の累積時間遅延を低減するもの

## (57) 【特許請求の範囲】

## 【請求項1】

互いに非同期で動作する第1のバスと第2のバスとの間のインターフェイス回路であって、上記第1のバスは第1のバスクロックと同期して上記インターフェイス回路にデータを提供し、上記第2のバスは第2のバスクロックと同期して上記インターフェイス回路からの上記データを受け入れるようにしたインターフェイス回路において、  
 上記第1のバスクロックに同期して、上記第1のバスからのデータを格納する第1と第2のバッファー部とを少なくとも有する入出力バッファーと、  
 上記入出力バッファーから第2のバスにデータを転送し、上記第2のバスクロックと同期して動作するバス状態機械と、  
 上記第1と第2のバッファー部のそれぞれに関連して、データ格納を表示するための第1と第2のデータ確認表示器と、  
 データ確認表示出力として、上記第1と第2のデータ確認表示器から一つを選択するデータ確認表示器セクターと、  
 上記第1のデータ確認表示器の出力を受けて、該出力を上記第2のバスクロックに同期させ、上記データ確認表示器セクターの入力として第1の同期したデータ確認表示器を提供する第1の同期回路と、  
 上記第2のデータ確認表示器の出力を受けて、該出力を上記第2のバスクロックに同期させ、上記データ確認表示器セクターの入力として第2の同期したデータ確認表示器を提供する第2の同期回路とを備え、

10

20

上記第1のデータ確認表示器は、上記第1のバッファ部にデータが格納された場合に上記第1のバスクロックに同期してセットされ、

上記第2のデータ確認表示器は、上記第2のバッファ部にデータが格納された場合に上記第1のバスクロックに同期してセットされ、

上記バス状態機械は、データ確認表示出力に基づいて上記第2のバスに転送されるデータのソースとして上記第1と第2のバッファ部のうち一つを選択し、データ確認表示出力として上記第1と第2のデータ確認表示器の各1つを選択するように上記データ確認表示器セレクターを制御し、上記第1のバスからのデータが上記第1と第2のバッファ部のうち選択した一つに格納されたか否かを示す上記データ確認表示器出力をモニターするものであり、

10

各第1および第2の同期回路は、個々のデータ確認表示器出力がデータ確認表示器セレクターへ入力される前は個々の同期を実行するようにし、データ確認表示器セレクターが第1および第2のデータ確認表示器出力の間の選択を変化させた後、変化したデータ確認表示器出力がバス状態機械に提供されるまでは、更なる同期を要しないように構成されており、

第1および第2の同期回路は、互いに並列に配置され、個々の同期は、第1および第2の同期回路によって実質的に同時にそれぞれ実行されるようにしたインターフェイス回路。

#### 【請求項2】

互いに非同期で動作する第1のバスと第2のバス間でデータを転送する装置であって、データを格納する複数のデータ格納部を備えるデータ保持装置と、

20

上記第1のデータバスに接続され、上記第1のデータバスから上記複数のデータ格納部のうち選択された一つにデータを転送する第1のバスインターフェイス状態機械と、

上記第2のデータバスに接続され、上記複数のデータ格納部のうち選択された一つから上記第2のデータバスにデータを転送する第2のバスインターフェイス状態機械と、

上記複数のデータ格納部用に個々の表示器を有するデータ存在バッファと、

上記データ存在バッファと上記第2のバスインターフェイス状態機械との間に接続され、上記表示器を遅延させるための各遅延回路のセットと、

上記表示器の一つを選択し、選択した表示器が第2のバスインターフェイス状態機械に提供されるようにした各遅延回路の出力に接続された表示器セレクターとを備え、

データ存在バッファにおける上記表示器の一つは、上記複数のデータ格納部の上記一つにデータを転送する上記第1のバス状態機械に応答してセットされ、かつ上記複数のデータ格納部から上記第2のデータバスへデータを転送する上記第2のバス状態機械に応答して消去され、上記表示器の上記一つがセットされた場合のみ、上記第2のバスインターフェイス状態機械が上記複数のデータ格納部の上記一つからデータを転送するものであり、各遅延回路のセットは、上記第1のバスインターフェイス機械が上記複数のデータ格納部の上記一つにデータを転送した後で所定の時間が経過するまでは、上記第2のバスインターフェイス状態機械が上記複数のデータ格納部の上記一つからデータを転送しないようにするものであり、

30

各遅延回路のセットは、第1および第2の同期回路を備えており、

各第1および第2の同期回路は、個々の表示器が表示器セレクターへ入力される前は個々の同期を実行するようにし、表示器セレクターが1つの表示器から他の表示器までの選択を変化させた後、変化した表示器が第2のバス状態機械に提供されるまでは、更なる同期を要しないように構成されており、

40

第1および第2の同期回路は、互いに並列に配置され、個々の同期は、第1および第2の同期回路によって実質的に同時にそれぞれ実行されるようにした装置。

#### 【請求項3】

上記データ格納装置が、バッファである請求項2記載の装置。

#### 【請求項4】

上記第2のデータバスは、上記第2のデータバスのデータ転送に同期するクロック信号を有する請求項2記載の装置。

50

## 【請求項5】

上記遅延回路のセットが遅延回路の第1のセットであり、上記所定時間が第1の所定時間であって、

上記装置は、さらに、上記バスインターフェイス状態機械に対して上記表示器を遅延させる上記データ存在バッファと上記第1のインターフェイス状態機械との間に接続された遅延回路の第2のセットを含んでおり、

上記第2のバスインターフェイス機械は、上記複数のデータ格納部の上記一つから上記第2のデータバスにデータを転送した後で第2の所定の時間が経過するまでは、上記第1のバスインターフェイス状態機械が、上記複数のデータ格納部の一つにデータを転送しないようにした請求項2記載の装置。

10

## 【請求項6】

互いに非同期に動作する第1のバスと第2のバスとの間でデータを転送する装置であって、

データを格納する第1と第2のデータ格納部を備えるバッファと、

上記第1のデータバスと上記バッファとの間に接続され、第1のバスクロック信号に従って、上記第1のデータバスから上記第1と第2のデータ格納部から選択された一つへのデータ転送を制御する第1のバスインターフェイス状態機械と、

上記第2のデータバスと上記バッファとの間に接続され、上記第1のバスクロック信号に対して非同期で動作する第2のバスクロック信号に従って、上記バッファから上記第2のデータバスへのデータ転送を制御する第2のバスインターフェイス状態機械と、

20

上記第1と第2のバスインターフェイス状態機械の両方に接続された各第1と第2のフラグ出力を有する第1と第2のフラグバッファと、

上記第1のフラグバッファと上記第2のバスインターフェイス状態機械との間に接続された第1の同期器と、

上記第2のフラグバッファと上記第2のインターフェイス状態機械との間に接続された第2の同期器と、

第1および第2のフラグ出力の一つを選択し、選択したフラグ出力が第2のバスインターフェイス状態機械に提供されるようにした各第1および第2の同期器の出力に接続されたセレクターとを備え、

上記第1のフラグバッファの出力は、上記第1のデータバスから上記第1のデータ格納部にデータが転送される場合に、上記第1のバスクロック信号に同期してセットされ、上記第1のデータ格納部から上記第2のデータバスにデータが転送された場合に、第2バスクロック信号に同期して消去されるものであり、

30

上記第2のフラグバッファの出力は、上記第1のデータバスから上記第2のデータ格納部にデータが転送される場合に、上記第1のバスクロック信号に同期してセットされ、上記第2のデータ格納部から上記第2のデータバスにデータが転送された場合に、第2のバスクロック信号に同期して消去されるものであり、

上記第1の同期器は、上記第1のフラグ出力を上記第2のバスクロック信号に同期させ、上記第1のフラグ出力が変化した後で上記第2のバスインターフェイス状態機械が上記第1のフラグ出力を受け入れ可能になる前の少なくとも所定の時間、上記第1のフラグ出力を遅延させるものであり、

40

上記第2の同期器は、上記第2のフラグ出力を上記第2のバスクロック信号に同期させ、上記第2のフラグ出力が変化した後で上記第2のバスインターフェイス状態機械が上記第2のフラグ出力を受け入れ可能になる前の少なくとも上記所定の時間、上記第2のフラグ出力を遅延させるものであり、

各第1および第2の同期器は、個々のフラグ出力がセレクターへ入力される前は個々の同期を実行するようにし、セレクターが第1のフラグ出力と第2のフラグ出力との間の選択を変化させた後、変化したフラグ出力が第2のバスインターフェイス状態機械に提供されるまでは、更なる同期を要しないように構成されており、

第1および第2の同期器は、互いに並列に配置され、個々の同期は、第1および第2の同

50

期器によって実質的に同時にそれぞれ実行されるようにした装置。

#### 【発明の詳細な説明】

本発明の背景

発明の技術分野

本発明は、一般的なコンピューターシステムに関するものであり、詳細には互いに非同期である一方の同期データバスから別の同期バスへのデータの転送を制御するデジタルサブシステムに関する。

関連技術の開示

最も最新のコンピューターシステムは、異なるデータ速度で動作する複数の異なるデータバスを保持している。システムのいくつかでは、異なるデータバスが互いに同期して動作するように異なるデータ速度を共通のクロックの一つに関連させることが可能である。しかし、多くのシステムでは、異なるデータバスは互いに非同期で動作する。つまり、異なるデータバスは異なるクロックで制御され、異なるクロックの周波数と位相には一定の関係はない。従って、ソースバスのデータは、データが転送される格納バスの制御信号に関して不規則に変換される。レジスタや別の貯蔵装置のようなデジタル装置の保持時間と最小セットアップ時間を満たすことが必要であり、2つのバス間でデータ転送の同期を必要とするからである。このことは、同期回路で達成される。例えば、ソースバスはデータストロープ信号を発生させ、ソースバスのデータが転送される準備がされたことを示す。通常データストロープ信号は、格納バスを直接制御することに用いられることができない。むしろ、格納バスを制御するクロックにデータストロープ信号をクロッキングすることで、最初データストロープ信号は格納バスに結合された制御回路に保持される。その後保持されたデータストロープ信号は、格納バスの貯蔵装置（例えばレジスタ、ラッチ）を制御するのに利用される。格納バスにデータストロープ信号（又は制御信号）が同期されることで、ソースからのデータが格納バスに対して安定されて、転送されたことを保証することができる。

データを損失させることなく、互いに非同期の2つのバス間でデータ転送を保証するデータストロープ信号の同期は発生させられるが、同期に関する手続き時間が存在する。特に、同期を実行するには格納バスのクロック周期2つ分と同じ時間を要する可能性がある。時々データ転送することには、同期の手続き時間は容易に容認することが可能であるが、多重転送（例えばバースト転送）によって多量のデータが転送される場合、累積された手続き時間は、コンピューターシステムの全能力を低減させる可能性が十分にある。従って、互いに非同期の2つのバス間のデータのバースト転送に関する同期手続き時間を低減させる必要が存在する。

本発明の要約

本発明の様相の一つは、互いに非同期で動作する第1と第2のバス間のインターフェイス回路である。第1のバスは、第1のバスクロックに同期されたインターフェイス回路にデータを提供し、かつ第2のバスは第2のバスクロックに同期されたインターフェイス回路からのデータを受ける。装置は、第1のバスからのデータが第1のバスクロックに同期され格納される第1及び第2のバッファー部を少なくとも保持する入出力バッファーを含む。少なくとも第1と第2のデータ確認表示器は、それぞれ第1と第2のバッファー部である。データが第1のバッファー部に格納された場合、第1のデータ表示器は第1のバスクロックに同期して、セットされる。データが第2のバッファー部に格納された場合、第2のデータ表示器は、第2のバスクロックに同期してセットされる。データ確認表示器のセレクターは、データ確認表示器の出力として第1と第2のデータ確認表示器の一つを選択する。バス状態機械は第2のバスクロックに同期し、入出力バッファーから第2のバスにデータを転送する。第2のバスに転送されるデータのソースとして、バス状態機械は第1と第2のバッファー部の一つを選択する。バス状態機械はデータ確認表示器のセレクターを制御し、データ確認表示器出力として第1と第2のデータ確認表示器のそれぞれ一つを選択する。バス状態機械はデータ確認表示器出力をモニターし、第1のバスからのデータをいつ選択された第1又は第2のバッファー部に格納するかを決定する。第1の同期回路は

10

20

30

40

50

第1のデータ確認表示器を受け、それを第2のバスクロックに同期し、データ確認表示器のセクターの入力として同期された第1のデータ確認表示器を提供する。第2の同期回路は第2のデータ確認表示器を受け、それを第2のバスクロックに同期し、データ確認表示器のセクターの入力として同期された第2のデータ確認表示器を提供する。

本発明の別の様相は、互いに非同期で動作する第1と第2のバス間でデータを転送する装置である。装置は、データを格納する複数のデータ格納部を含む。第1のバスインターフェイス状態機械は第1のデータバスに接続されている。第1のバス状態機械は、第1のバスから複数のデータ格納部の選択された一つにデータを転送する。第2のバスインターフェイス状態機械は第2のデータバスに接続されている。第2のバス状態機械は、複数のデータ格納部の選択された一つから第2のデータバスにデータを転送する。各複数のデータ格納部用の表示器を保持する現行のデータバッファが含まれる。表示器の一つは、複数のデータ部の選択された一つにデータを転送する第1のバス表示器に応じてセットされ、複数のデータ域の選択された一つから第2のバスにデータを転送する第2のバス状態機械に応じて消去される。選択された表示器がセットされた場合のみ、第2のバスインターフェイス状態機械は、複数のデータ格納部の選択された一つからデータを転送する。現行のデータバッファと第2のバスインターフェイス状態機械との間に各々遅延回路のセットが接続されていて、表示器を遅延させるので、バスインターフェイス機械がデータを選択されたデータ格納部に転送した後には、第2のバスインターフェイス状態機械は、複数のデータ格納部の一つから転送されなくてもよい。

10

本発明の別の様相は、第1のバスと第2のバスでデータを転送する装置である。第1と第2のデータバスは互いに非同期で動作する。装置は、データを格納する第1と第2のデータ格納部を保持するバッファを含む。第1のバス状態機械は第1のデータバスに接続され、第1のデータバスから第1のバスクロック信号に関する第1と第2のデータ格納部から選択された一つへのデータの転送を制御する。第2のバスインターフェイス状態機械は第2のデータバスに接続され、バッファから第1のバスクロック信号と非同期で動作する第2のバスクロック信号に関する第2のデータバスへのデータの転送を制御する。第1と第2のフラグバッファは、各々が第1と第2のインターフェイス状態機械の両方に接続された第1と第2のフラグ出力を有する。第1のフラグバッファは、データが第1のデータバスから第1のデータ格納部に転送された場合に第1のバスクロック信号と同期してセットされ、データが第1のデータ格納部から第2のデータバスに転送された場合第2のバスクロック信号と同期して消去される。第2のフラグバッファは、データが第1のデータバスから第2のデータ格納部に転送された場合に第1のバスクロック信号と同期してセットされ、データが第2のデータ格納部から第2のデータバスに転送された場合第2のバスクロック信号と同期して消去される。第1の同期器は、第1のフラグバッファと第2のバスインターフェイス機械との間に接続される。第2の同期器は、第2のフラグバッファと第2のバスインターフェイス機械との間に接続される。第1の同期器は、第1のフラグ出力を第2のバスクロック信号に同期させるので、第1のフラグ出力が変化した後で第1のフラグ出力が第2のバスインターフェイス状態機械によって受け入れられることが可能になる前に、第1のフラグ出力は少なくとも所定の時間遅延する。第2の同期器は第2のフラグ出力を第2のバスクロック信号に同期させるので、第2のフラグ出力が変化した後で第1のフラグ出力が第1のバスインターフェイス状態機械によって受け入れることができる前に、第2のフラグ出力は少なくとも所定の時間遅延する。

20

30

40

#### 【図面の簡単な説明】

本発明は、添付図面に関して以下で説明される。

図1は、非同期バス間のインターフェイスの例を図示したものである。

図2は、図1のインターフェイスで用いられるデータ確認フラグバッファの好ましい実施例を図示したものである。

図3は、図1の2つの同期バス間のインターフェイスであって、本発明に係る改良された同期回路に組み込まれたものを図示するものである。

図4は、図1のインターフェイス状態機械のバス2の直接関係ある部分の状態図の例を図

50

示するものである。

図5は、図3のインターフェイス状態機械のバス2の直接関係ある部分の状態図の例を示すものである。

好ましい実施例の詳細な説明

図1は、既知のシステムに係る互いに非同期のバス間のインターフェイス100の例を示すものである。図1では、インターフェイスは第1のバス(バス1)110に接続されている。ここで記載された実施例では、第1のバス110は、P C I ( P e r i p h e r a l C o m p o n e n t I n t e r c o n n e c t )バスであるのが好ましい。インテル系列のマイクロプロセッサ(例えばインテル80486、インテルペンティアム、インテルP6、及びこれらに類するもの)をベースにするコンピュータのような、マイクロプロセッサをベースとするコンピュータで利用されるP C Iバス用に設立された規格に従って、P C Iが動作する。基本的に第1のバス110は、第1のバスでデータを転送する複数のデータ線(バス1 データで示される)、第1のバス110で転送されたデータ用のソース又は格納先のアドレスを提供する複数のアドレス線(図示せず)、及び第1のバスでデータの転送を制御する制御信号を通信する複数の制御線(制御114で示される)を保持する32ビットデータバスである。第1のバス110は、アドレス、データ、第1のバス110の制御信号を同期するクロック信号を保持する第1のバスクロック線(バス1 C L K ) 1 1 6 も含む。例えばバス1 C L K 線 1 1 6 のクロック信号は、33MHzで動作するのが都合よい。第1のバスの動作は当業者にとって既知のものであるから、本明細書では詳細に説明しないだろう。例えば第1のバス110へのデータのソースであることが可能な周辺部の制御装置のような、コンピュータシステムの別の機器にも第1のバス110は接続される。

インターフェイスは、本明細書の実施例では例えばP6バスのような高速プロセッサバスであるのが好ましい第2のバス120にも接続されている。好ましい実施例では、第2のバス120は、インテルP6マイクロプロセッサと通信し、第1のバス110に関して非同期で動作する64ビットバスである。例えば、第2のバス120は、50Hz、60Hz、又は第2のバス120に接続されたP6マイクロプロセッサのクロック周波数に関する別の周波数のいくつかで動作するのが都合がよい。本明細書では第2のバス120に関するもの記載されているが、第1のバス110に関して非同期に動作する別のプロセッサバスが用いられてもよい。第2のバス120の特定の特性は、第2のバスのデータ転送が第1のバスのデータ転送に関して非同期を発生させることよりも、本発明に直接的に関係しない。第2のバス120は、複数のデータ線122、複数のアドレス線(図示せず)、複数の制御線124及びバス2 C L K 線 1 2 6 を含む

第1のバス110と第2のバス120との間の非同期関係が原因で、インターフェイス100は、第1のバスからデータ線112を経由し、通信線114の第1のバス制御信号とバス1 C L K 線 1 1 6 のクロック信号の制御下でデータを受けるバッファ130をさらに含んでいる。データバッファ130はデータをバッファし、さらに第2のバスからの制御線124の制御信号の制御下でバッファされたデータをバス120へ提供し、バス2 C L K 線 1 2 6 のクロック信号に同期する。

データバッファ130は複数の格納部132を含んでいる。図1の実施例では、データバッファ0、データバッファ1、データバッファ2、データバッファ3で分類された4つの格納部132のみが示されている。以下の記載から、2つのバス間でデータの追加格納を提供するように追加格納部が含まれることが可能であることを理解すべきである。例えば特定の好ましい実施例の一つでは、8つの格納部が含まれている。示された4つの格納部のおかげで、本発明は容易に理解される。各格納部132は64のデータ信号を格納する。通常格納部132の入力は、バス1データ線112に接続されている。格納部132の出力は、64ビット4:1ワイドマルチプレクサ(MUX)134の入力として提供される。追加格納部(例えば8つ)が提供された場合、マルチプレクサは拡張され、その入力に従う追加セットを提供する(例えば、このような実施例ではマルチプレクサ134は8:1のマルチプレクサであるだろう)。マルチプレクサ134は、一対の選択

10

20

30

40

50

線 1 4 2 を介してバス 2 インターフェイス状態機械 1 4 0 で制御される。特に、バス 2 インターフェイス状態機械 1 4 0 は、前もってデータが第 2 のバス 1 2 0 に転送された格納部に続いて、次に大きな番号が付けられた格納部を指示する出力ポインターを維持する。出力ポインターがデータバッファ 3 格納部に続いてデータバッファ 0 格納部を指示するように出力ポインターは、0、1、2、3、0 とカウントするモジュロ 4 出力ポインターであることを理解すべきである。

選択線 1 4 2 の出力指示値に応じて、マルチプレクサ 1 3 4 は、出力データのソースとして 4 つの格納部 1 3 2 の 1 つからデータを選択し、第 2 のバス 1 2 0 と通信し、以下で検討するように選択された格納部 1 3 2 のデータが確認されたと想定する。選択されたデータは、通信線 1 2 6 のバス 2 CLK 信号でクロックされる 6 4 ビットのワイドレジスタ 1 5 0 に記録されるので、データは第 2 のバス 1 2 0 に同期される。さらにレジスタ 1 5 0 はイネーブル信号線 1 5 2 のイネーブル入力信号で制御される。イネーブル信号線 1 5 2 が非活性の場合、レジスタ 1 5 0 に記憶されたデータに関わらず、レジスタ 1 5 0 の出力は不活性である。イネーブル信号が活性である場合、レジスタ 1 5 0 は、複数のバス 2 データ線 1 2 2 を経由して第 2 のバス 1 2 0 に記録されたデータを出力する。バス 2 インターフェイス状態機械 1 4 0 でイネーブル線 1 5 2 は制御され、インターフェイス 1 0 0 が選択された場合のみ、レジスタ 1 5 0 はデータを第 2 のバス 1 2 0 に転送することが可能になる。

バス 1 インターフェイス状態機械 1 6 0 の制御下で、データは第 1 のバス 1 1 0 からデータバッファ 1 3 0 に格納される。バス 1 インターフェイス状態機械 1 6 0 は、第 1 のバス 1 1 0 から制御線 1 1 4 とバス 1 CLK 線 1 1 6 とを経由する制御信号とバス 1 CLK 信号とを受ける。バス 1 インターフェイス状態機械は、制御線 1 1 4 で通信されるデータ制御準備信号の各々に応答して、8 つのデータストロブ線 1 6 4 の一つを経由してデータ格納部 1 3 2 に選択されたデータストロブを発生させる（好ましい実施の形態では、第 1 のバス 1 1 0 から各データ格納部 1 3 2 のそれぞれの上部及び下部に 3 2 ビットのデータをストロブするために、各データ格納部 1 3 2 に対して 2 つのデータストロブ線が設けられている）。バス 1 データ線 1 1 2 のデータが、活性されたデータストロブ線 1 6 4 の一つに対応するデータ格納部 1 3 2 の選択された一つに格納されるように、データ格納部 1 3 2 へのクロック信号として、データストロブ線は動作する。従来の手段でバス 1 インターフェイス状態機械 1 6 0 は動作し、環状 FIFO（ファーストイン/ファーストアウト）バッファとしてデータバッファ 1 3 0 を制御する。つまり、バス 1 インターフェイスは、データバッファ 1 3 0 の次に利用可能な空き格納部である入力域 1 3 2 の現在使用中の 1 つである入力ポインターを継続する。データが選択された格納部 1 3 2 に書き込まれた場合、入力ポインターは次に大きな番号にインクリメントする。入力ポインターが数値 3 からインクリメントする場合入力ポインターは 0 に変化するように、入力ポインターはモジュロ 4 ポインターである（記載された実施例では、4 つの格納部を有する）。ここでは、データバッファ 1 3 0 は、データバッファ 3 に近接したデータバッファ 0 を備えた環状バッファであるとみなすことができる。

バス 1 インターフェイス状態機械 1 6 0 は、複数（例えば 4 つ）のデータ確認フラグバッファ部を含んでいて、フラグバッファ 1 7 0 の各セット入力（S）への入力として提供される制御線 1 6 6 のセットの複数のフラグセット信号を出力する。以下の図 2 で詳細に記載されたように、フラグセット信号は、フラグバッファ 1 7 0 の各フラグ格納セルの各第 1 のクロック入力として提供される信号線 1 6 のバス 1 CLK 信号と同期する。フラグバッファ 1 7 0 は、データバッファ 1 3 0 の各バッファ部（データバッファ 0 . . . データバッファ 3）に対応する確認されたデータを 1 つ有する 4 つのデータフラグ（フラグ 0、フラグ 1、フラグ 2、フラグ 3）を格納する。非活性のデータ確認バッファは、対応するバッファ部 1 3 2 が空きであること、かつデータがデータバッファ 1 3 0 に格納可能なことを示すものである。バス 2 インターフェイス状態機械（以下で検討するもの）に対して、活性データ確認バッファは、対応するバッファ部のデータが第 2 のバス 1 2 0 に転送される準備がされていることも示す。データが各データバッ

10

20

30

40

50

ァー部に格納された場合、データ確認フラグがセットされる。データが各データバッファ

ァー部から第2にバス120に転送された場合、データ確認フラグは消去される。

フラグバッファ170のデータ確認フラグは、データ確認フラグ線172のセットを経由して第1の4:1フラグマルチプレクサ(MUX)180に提供される。第1のフラグマルチプレクサ180は、バス1インターフェイス状態機械160からの一対のバス1選択線182で制御される。バス1インターフェイス160は一対のバス1選択線182を制御し、入力ポインタの現在値をエンコードする。このように、第1のフラグマルチプレクサ180は、入力ポインタが現在指示しているデータ格納部に対応するデータ確認フラグを選択するので、マルチプレクサ180の出力は、現在の入力部のデータが既に確認されたか否かを示すデータ確認フラグである。即ち、選択されたデータ確認フラグは、選択されたバッファ部の先に格納されたデータが既に第2のバス120に転送されたかどうか(データ確認フラグは未確認であるだろう)、選択されたデータバッファ部の先に格納されたデータは、未だ第2のバス120に転送されていないか(データ確認フラグは確認されているだろう)を示す。

10

フラグバッファ170のデータ確認フラグは、通信線174のシステムリセット信号を介して既知の状態(例えば全データ確認フラグが非活性である状態)にリセットされることが可能である。システムリセット信号は、コンピューターシステムの電源オンされた場合、又はコンピューターシステムがユーザーによってリセットされた場合、又はこれに類することがされた場合に発生する通常のリセット信号である。

第1のフラグマルチプレクサ180は、バス1同期フィリップフロップ192を含むデータ同期器190の入力として提供される。第1バス同期フィリップフロップ192のデータ出力は、第2のバス1同期フィリップフロップ194の入力として提供される。2つのバス1同期フィリップフロップ192、194は、クロック線116のバス1CLK信号でクロックされる。第2のバス1同期フィリップフロップの出力データは、データ確認1データ線196を経由して、バス1インターフェイス状態機械160の入力として提供される。このように、選択された確認フラグは、状態機械の入力ポインタで選択された現在のデータ格納部が新しいデータ用に利用可能であるか、又は新しいデータは受け入れられないかを示すフィードバックを提供する。別の種類の同期されたデータも利用可能であることを理解すべきである。

20

フラグバッファ170のデータ確認フラグは、データ確認線172のセットを経由して第2のフラグマルチプレクサ(MUX)200の入力として提供される。第2のフラグマルチプレクサ200は、バス2インターフェイス状態機械140からの一対のバス2選択線202で制御される。データバッファ130のデータ格納部132を第2のバス120に出力されるデータのソースとして選択する出力ポインタ線142に対応して、バス2選択線202は制御される。従って、第2のフラグマルチプレクサ200の出力は、現在選択されたデータ格納部が確認されたデータを有するか、又はその領域のデータが既に転送されていて、もはや確認されたものでないかを示すものである。

30

第2のフラグマルチプレクサ200の出力は、第1のバス2同期フリップフロップ212を含むデータ確認同期器210の入力として提供される。バス2同期フリップフロップ212のデータ出力は、第2のバス2同期フリップフロップ214のデータ入力として提供される。このように現在出力ポインタが指示しているデータ格納部のデータの確認のようなフィードバックを備えている、バス2インターフェイス状態機械140が提供される。

40

フラグバッファ170のデータ確認バッファ部(例えばフラグ0、フラグ1、フラグ2、フラグ3)は、バス2インターフェイス状態機械140で発生させられる4つのフラグ消去線220で消去される。各フラグ消去線220は、信号線126でバス2CLKに同期するデータ確認バッファ部の各フラグ消去入力(C)として提供される。データバッファ130の各格納部からのデータが第2のバスに転送された場合、各フラグ消去線が活性される。例えば、バス2インターフェイス状態機械140が、データバッファ130のデータバッファ2格納部のデータを第2のバス120への出力データとして選択

50

した場合、バス2インターフェイス状態機械140は、フラグ2データ確認バッファ部の消去入力(C)として提供されるフラグ消去線220に対応するものの一つを活性化させる。信号線126のバス2CLKに同期して、フラグ2データ確認バッファ部は消去される。

図2は、図1のデータ確認格納部170の好ましい実施例の一つを図示するものである。特に、図2はフラグ0データ確認格納部170Aを図示するものである。フラグ1、フラグ2及びフラグ3用の別の3つのデータ確認格納部は、フラグ0データ確認格納部と同一であるのが好ましい。記載されているように、データ確認格納部170は第1のトグルフリップフロップ300と第2のトグルフリップフロップ302とを含んでいる。

第1のトグルフリップフロップ300は、信号線116のバス1CLK信号を受けるクロック入力310を保持する。第1のトグルフリップフロップ300は、2入力の第1の論理積ゲート314の出力を受け入れるトグルイネーブル(TE)入力312を保持する。第1の論理積ゲート314は、信号線166A(図1のデータ確認フラグ線166のセットの一つであるもの)でバス1インターフェイス状態機械160からのセット確認0信号を受け、ハイで活性する第1の入力を保持する。第1の論理積ゲート314は、信号172A(図1の信号線172の一つであるもの)からのフィードバックとして、フラグ0データ確認フラグを受け、ローで活性する第2の入力を保持する。第1のトグルフリップフロップ300は、好ましい実施例でバス1のCLKのロー-ハイ遷移の状態を変化させる(例えば、ロー論理レベルからハイ論理レベルへ、又はハイ論理レベルからロー論理レベルへ)Q出力316を保持する。フラグ0データ確認フラグが非活性であるのと同時に、信号線166Aのセット確認0信号が活性である場合のみ、第1のトグルフリップフロップ300のQ出力信号は変化する。セット確認0信号が活性され、かつフラグ0データ確認フラグが不活性の場合、論理積ゲート314の出力は活性であり、さらに第1のトグルフリップフロップ300のQ出力は、バス1CLK信号が各ロー-ハイ遷移する時間で、ハイ状態からロー状態へ、又はロー状態からハイ状態へ変化する。セット確認0信号が不活性である、フラグ0データ確認フラグが活性であるのどちらか一方である場合、第1のトグルフリップフロップ300のQ出力は、バス1CLK信号の変化によって変化しないであろう。

第2のトグルフリップフロップ302は、信号線126のバス2CLK信号を受けるクロック入力330を保持する。第2のトグルフリップフロップ302は、2入力の第2の論理積ゲート334の出力を受け入れるトグルイネーブル(TE)入力332を保持する。第2の論理積ゲート334は、バス2インターフェイス状態機械140からの信号線220A(図1のデータ確認フラグ消去線220一つであるもの)で消去確認0信号を受け、ハイで活性する第1の入力を保持する。第2の論理積ゲート334は、信号172Aのフィードバックとして、フラグ0データ確認フラグを受け、ハイで活性する第2の入力を保持する。第2のトグルフリップフロップ302は、好ましい実施例でバス2のCLKのロー-ハイ遷移の状態(例えば、ロー論理レベルからハイ論理レベルへ、又はハイ論理レベルからロー論理レベルへ)を変化させるQ出力336を保持する。フラグ0出力信号が活性であるのと同時に、信号線220Aの消去確認0信号が活性である場合のみ、第2のトグルフリップフロップ302のQ出力信号は変化する。消去確認0信号が活性で、かつフラグ0データ確認フラグが活性の場合、論理積ゲート334の出力は活性であり、さらに第1のトグルフリップフロップ302のQ出力は、バス2CLK信号が各ロー-ハイ遷移する時間で、ハイ状態からロー状態へ、又はロー状態からハイ状態へ変化する。消去確認0信号が不活性である、フラグ0データ確認フラグが活性であるのどちらか一方である場合、バス2CLK信号の変化に関わらず、第2のトグルフリップフロップ302のQ出力は変化しないであろう。

第1のトグルフリップフロップ300はリセット(RST)入力340を保持し、さらに第2のトグルフリップフロップ302はリセット(RST)入力342を保持する。RST入力340、342は、信号線340でシステムリセット信号を受け、システムリセット信号が活性の場合、2つのトグルフリップフロップ300、302はリセットされ、

10

20

30

40

50

各Q出力は消去されて非活性ロー状態になる。

第1及び第2のトグルフリップフロップ300、302のQ出力は、それぞれ排他的論理和ゲート350の第1の入力、第2の入力として提供される。排他的論理和ゲート350の出力は、フラグ0データ確認格納部の出力である通信線172Aにフラグ0データ確認フラグを提供する。先に検討したように、通信線172Aのフラグ0データ確認フラグは、各論理積ゲート314、334を経由する2つのトグルフリップフロップ300、302のフィードバックとしても提供される。出力Qが互いに異なる場合（例えば一方のQ出力がハイ活性で、別のQ出力がロー活性である場合）、排他的論理和ゲート350は、2つの入力に応答して動作して、通信線172Aに活性フラグ0データ確認フラグを提供し、さらに2つのQ出力が同じ場合（例えば両Q出力がハイ活性の場合、又は両Q出力がロー活性である場合）には、通信線172Aに不活性フラグ0データ確認フラグが提供される。先に検討したように、排他的論理和ゲート350の出力が、第2のトグルフリップフロップ302のQ出力が第1のトグルフリップフロップ300の出力Qと異なることを示すハイ活性である場合のみ、消去確認0信号線220Aが活性である場合に第2のトグルフリップフロップ302が使用可能であるように、第2の論理積ゲート334が潜在的に使用可能になる。第2のトグルフリップフロップ302は、信号線126のバス2CLK信号の次のロー-ハイ遷移をトグルする。このことで、第2のトグルフリップフロップ302の出力Qが第1のトグルフリップフロップ300の出力Qと同じになり、排他的論理和ゲート350の出力が非活性になる。排他的論理和ゲート350の非活性状態は、フラグ0が消去されたこと（例えばデータが非活性であること）を示す。さらには、第2のトグルフリップフロップ302はトグルが不可能であり、またバス1インターフェイス状態機械160によってセット確認0シグナル線166Aが活性される場合、第1のトグルフリップフロップ300はトグル可能である。フラグ0データ確認フラグは、バス1CLK信号と同時にセットされ、かつバス2CLK信号と同時に消去される。

米国特許第5,083,049号を例とする格納部に基づくトグルフリップフロップに関する追加情報は先に説明され、本発明の応用に割り当てられ、本明細書に参照として組み込まれている。当業者は、本発明に関してもう一つのデータ確認格納部が用いられることを認識するだろう。

再度図1を参照にする。バス1データ確同期器190とバス2データ確同期器210との目的は、2つの状態機械を制御する各クロックと同期して、データ確認フラグの遷移がバス1インターフェイス状態機械160とバス2インターフェイス状態機械140とに提供されることを保証することであることが理解できる。特に先に検討したように、データ確認フラグはバス1CLK信号と同期してセットされ、バス2CLK信号と同期して消去される。このように、データ確認フラグは、バス1CLK信号に同期して非活性状態から活性状態に変化するであろう、さらにバス2CLK信号に同期して活性状態から非活性状態に変化するだろう。バス1CLK信号は、バス2CLK信号に非同期であるから、バス1インターフェイス状態機械160は、内部的な状態変化に対する非同期のデータ確認フラグの活性-非活性変化を受け入れる。このように、バス1インターフェイス状態機械が安定させ変化させないデータ確認フラグの状態を要求する一方で、遷移が発生する可能性がある。バス1同期器190は、データ確認フラグのロー-ハイ遷移をバス1CLKに同期し、バス1インターフェイス状態機械160の内部遷移状態を同期する。同様にバス2同期器210は、データ確認フラグのロー-ハイ遷移をバス2CLKに同期し、こうしてバス2インターフェイス状態機械140の内部遷移状態に同期する。データが現在選択された入力部に書き込まれるように各データ確認フラグがセットされるので、データ確認フラグの遷移はバス2CLKに同期することが特に重要である。現在選択された入力部が、現在選択された出力部でもある場合（例えば、バス2インターフェイス状態機械140が前述の全格納データを保持する場合）、バス2インターフェイス状態機械140は、データ確認フラグが活性され第2のバス120へのデータを出力することを即座に感知する。しかしながら、特にデータが各データ格納部に格納され、マルチプレクサ134とレジスタとを介して伝搬される前に、データ確認フラグが非活性から活性へ遷移する場合、こ

10

20

30

40

50

のポテンシャルがバス 2 インターフェイス状態機械 1 4 0 内部の準安定状態を引き起こす。バス 2 同期器は、バス 2 インターフェイス状態機械 1 4 0 が第 2 のバス 1 2 0 にデータを出力する前にデータが安定することを保証する。

図 1 のバス 1 からバス 2 へのインターフェイス 1 0 0 は、所望の目的用に優れて動作する。しかしながら、バーストモードにおいてデータがインターフェイス 1 0 0 から転送される、又はインターフェイス 1 0 0 に転送される場合、インターフェイス 1 0 0 は、インターフェイス 1 0 0 の全データ速度を低減するバス 1 同期器 1 9 0 とバス 2 同期器 2 1 0 で発生する同期遅延を含む。データバッファ 1 3 0 の全 4 つのデータバッファ部（データバッファ 0 . . . データバッファ 3）が満たされ、かつ対応するデータ確認フラグ（フラグ 0 . . . フラグ 3）がセットされている場合のバス 2 インターフェイス状態機械 1 4 0 の動作を考慮することで、この問題が理解されることができるとは。バス 2 インターフェイス状態機械 1 4 0 が第 1 のデータ格納部（例えばデータバッファ 0）からデータを転送した後、バス 2 インターフェイス状態機械 1 4 0 は、マルチプレクサ 1 3 4 を経由して次のバッファ部（例えばデータバッファ 1）を選択し、さらに第 2 のフラグマルチプレクサ 2 0 0 への選択線 2 0 2 を経由してデータ確認フラグ（例えばフラグ 1）も選択する。第 2 のバッファ部（データバッファ 1）のデータが多量のクロック周期に安定しているが、バス 2 インターフェイス状態機械 1 4 0 が第 2 のバス 1 2 0 にデータを出力するまで、バス 2 インターフェイス状態機械 1 4 0 はバス 2 同期器 2 1 0 に同期されるデータ確認フラグを待たなければならない。このように、バス 2 C L K 信号の不必要な 2 つのサイクルは同期されたデータ確認フラグに割り込む。

バス 1 インターフェイス状態機械が入力インターを次の部分にインクリメントする場合、同様の不必要な遅延が割り込む。バス 1 インターフェイス状態機械が第 1 のフラグマルチプレクサ 1 8 0 への選択線 1 8 2 を遷移させる場合、次のデータ格納部がクロック周期に対して空きであってもよいが、バス 1 インターフェイス状態機械が、データ確認フラグが消去されること、及びデータ格納部が利用可能であることを決定する前に、バス 1 インターフェイス状態機械がバス 1 同期器 1 8 0 に同期される選択されたフラグ用の 2 つのクロック周期を待たなければならない。

データ確認フラグをバス 2 フラグマルチプル 2 0 0 に適用される前に、データ確認フラグを同期することで、不必要な遅延が除去することが可能なことを応用例は発見した。改良されたインターフェイスは図 3 に図示されていて、ここでは先に記載された図 1 と同じ参照番号は同じ要素を示す。バス 2 インターフェイス状態機械 1 4 0 が改造され、図 3 のバス 2 インターフェイス状態機械 4 0 4 として示される。同様に、バス 1 インターフェイス状態機械 1 6 0 が改造され、図 3 のバス 1 インターフェイス状態機械 4 0 6 として示される。

図 3 で示されたように、図 1 の第 1 のフラグマルチプル 1 8 0 の出力の 1 つのバス 1 同期器 1 9 0 は、4 つのバス 1 同期器 4 1 0、4 1 2、4 1 4 及び 4 1 6 を備えて再設置される。各バス 1 同期器 4 1 0、4 1 2、4 1 4 及び 4 1 6 は、4 つのデータ確認フラグバッファ部 1 7 0 のそれぞれ一つに接続された各入力と、第 1 のフラグマルチプレクサ 1 8 0 の入力に接続された各出力とを保持する。第 1 のバス 1 同期器 4 1 0 にさらに図示されているように、各同期器は、タンデムで接続され、信号線 1 1 6 のバス 1 C L K 信号でク

ロックされる一対のフリップフロップ 4 2 0 と 4 2 2 を含む。同様に、一つのバス 2 同期器 2 1 0 は、4 つのバス 1 同期器 4 3 0、4 3 2、4 3 4 及び 4 3 6 を備えて再設置される。各バス 2 同期器 4 3 0、4 3 2、4 3 4 及び 4 3 6 は、4 つのデータ確認フラグバッファ部 1 7 0 のそれぞれ一つに接続された各入力と、第 2 のフラグマルチプレクサ 2 0 0 の入力に接続された各出力とを保持する。第 1 のバス 2 同期器 4 3 0 にさらに図示されているように、各同期器は、タンデムで接続され、信号線 1 2 6 のバス 2 C L K 信号でクロックされる一対のフリップフロップ 4 4 0 と 4 4 2 とを含む。

データ確認フラグが、バス 1 インターフェイス状態機械 4 0 6 とバス 2 インターフェイス状態機械 4 0 4 とに適切に同期されることを保証することで、改良されたインターフェイス 4 0 0

10

20

30

40

50

が図1のインターフェイスの目的を達成する。例えば、バス2インターフェイス状態機械404は、データバッファ130の全データ出力を保持し、格納部132に格納される次のデータを待つ場合、入力ポインタ及び出力ポインタは同じ格納部132を指示するだろう。バス1インターフェイス状態機械がデータ確認フラグ(例えばフラグ0)をセットした場合、フラグ0フラグバッファ170A(図2)の出力は遷移され活性状態になり、第1のバス2同期器430を経由して伝達され、出力がバス2インターフェイス状態機械404の活性された入力として適用させる前にバス2インターフェイス状態機械404に同期させられるだろう。フラグ0フラグバッファ170Aの活性出力はバス2クロックを同期するのに必要であり、このようにバス2インターフェイス状態機械404に同期される。フラグ0フラグバッファ170Aの活性された出力は遅延され、データバッファ0データ格納部132に格納させ、安定されることを可能にする必須時間を提供する。他方、バス2インターフェイス状態機械がデータバッファ130から集中的にデータも出力していて、さらに次に選択されるべきバッファ部132が多数のクロック周期のために格納されたデータを有する場合、データ確認フラグは各バス2同期器(例えば第2のバス2同期器432)を経由して伝達され、第2のフラグマルチプレクサ200の入力で活性されるだろう。従って、バス2インターフェイス状態機械は選択線202を変更してフラグ1データ確認バッファを選択する場合、フラグの活性状態は、遅延なく、即座にバス2インターフェイス状態機械404に提供される。

10

図3の改良されたインターフェイスをさらに理解することを補助するため、図4は図1のバス2インターフェイス状態機械140に直接関係する部分の例的な状態図500を示し、図5は図3のバス2インターフェイス状態機械404に直接関係する部分の例的な状態図510を示すものである。各状態機械140、404は、本発明に直接関係する部分でなく、ここでは説明されていない、図4と5に示されない付加的な機能を含んでいる。図4と5においては、状態機械の適切な内部状態は、状態名を有する円によって従来の手段で示される。円をつなぐ線は、一つの状態から別の状態へ、又は図1と2のバス2CLK信号126に同期する状態からそれ自身へ戻る遷移状態を示すものである。

20

遷移状態を発生させる為にアンパサンドで結合された全条件が満たされなくてはならないことを意味するANDを示すアンパサンド(" & ")を有する各遷移状態に隣接して配置されたパラメータと遷移状態に先立つ条件は同一である。条件の上のラインは条件が不活性でなくてはならないことを示す。遷移状態に隣接する"1"は、バス2CLK信号の次の周期の発生時、一つの状態から次の状態への遷移が無制限を発生することを示すものである。遷移状態の横の"ELSE"は、遷移状態が、与えられた状態から別の遷移への条件が満足されない場合に発生するデフォルト遷移であることを示す。特定の遷移の発生時にバス2インターフェイス状態機械140が適切な動作を実行する場合の各動作は動作名が続いているスラッシュ("/)されたパラメータとの同一である

30

図4で示されたように、状態図500は、アイドル状態520、マスク1状態522、DATA\_XFR\_IN\_PROG(データ転送進行)状態526を含む。状態図500は、データバッファ132から第2のバスへのデータの多重カッド語の遷移の進行を示す。アイドル状態520は、バス2状態機械140の通常状態であり、リセット遷移状態530で図示されたように、コンピューターシステムがリセットされた場合に入る状態である。以下で検討するように、データ転送が完了した場合、バス2インターフェイス状態機械140はアイドル状態520に戻る。

40

第2のバス120の制御信号と、いつ新しい読み込み周期が開始されるかを決定する条件とをモニターするバス2インターフェイス状態機械140の別の部分によって新しい周期が開始されない限り、バス2インターフェイス状態機械140はアイドル状態520に維持される。新しい読み出し周期が開始されるまで、アイドル状態に維持されたバス2インターフェイス状態機械140の動作は、ELSE遷移状態532で示されたバス2状態機械140のこの部分がバス2状態機械140の別の部分をモニターし、いつ新しい読み出しサイクルが開始されるかを決定する。特に、バス2インターフェイス状態機械140はアイドル状態520に維持される一方、内部のNEW\_RD信号は非活性である。

50

バス 2 インターフェイス状態機械によって新しい読み出しサイクルが開始され (NEW\_RD が活性である)、かつバス 2 インターフェイス状態機械がバスインターフェイス 1 0 0 に割り当てられた (BUS\_RD\_TIME で示された信号が活性である) 場合、バス 2 インターフェイス状態機械 1 4 0 は、マスク状態 5 2 2 への遷移状態 5 4 0 をつくる。遷移状態パラメーターの "/LOAD\_QW\_CNT" 部でさらに記載されているように、バス 2 インターフェイス状態機械はカッド語カウンタをロードし、遷移状態が発生した場合のカッド語カウンタ (図示せず) に至る。カッド語カウンタは、第 1 のバス 1 1 0 から第 2 のバス 1 2 0 へ多数の与えられたデータの転送を発生させなくてはならない転送数を示す。マスク 1 状態 5 2 2 とマスク 2 状態 5 2 4 とは遅延状態であり、バス 2 インターフェイス状態機械 1 4 0 が選択されたデータ確認フラグの状態を確認する前に、選択されたデータ確認フラグは、バス 2 フラグマルチプル 2 0 0 からバス 2 同期器 2 1 0 を経由して伝達されるのに十分な時間を保持する。従って、マスク 1 からマスク 2 への遷移 5 4 2 は、条件を発生しないように記載されている (近接するパラメーター 1 で示されている。同様に、マスク 2 状態から DATA\_XFR\_IN\_PROG への遷移 5 4 4 も条件を発生しない)。

10

DATA\_XFR\_IN\_PROG 状態 5 2 6 では、バス 2 インターフェイス状態 1 4 0 は、DATA\_VALID\_2 フラグを確認し、それが活性でない場合、バス 2 インターフェイス状態機械は、ELSE 遷移 5 5 0 によって、DATA\_XFR\_IN\_PROG 状態 5 2 6 に維持される。別の方法では、DATA\_VALID\_2 フラグが活性でかつ BUS\_RD\_TIME が活性である場合、バス 2 インターフェイス状態機械 1 4 0 は、それぞれが遷移 5 5 2 又は遷移 5 5 4 を経由して、アイドル状態 5 2 0 又はマスク 1 状態 5 2 2 のいずれかに遷移し、現在選択されているバッファ部 1 3 2 の一つにデータを出力するだろう。このことは、遷移 5 5 2 と 5 5 4 の両方で /OUT\_DATA パラメータで図示されている。データを出力することに加えて、バス 2 インターフェイス状態機械がフラグバッファ 1 7 0 の一つに対応する CLR\_VALID 信号を活性させる。

20

遷移 5 5 2 又は遷移 5 5 4 を選択することは、DONE パラメータの状態に依存する。DONE パラメータは、カッド語カウンタの QW\_CNT 出力の状態を示すものである。

QW\_CNT がゼロでない数値を保持する場合、DONE は非活性である

(即ち DONE が活性であるだろう)。

30

DONE が活性である場合、バス 2 インターフェイス状態機械 1 4 0 は、遷移 5 5 2 をアイドル状態 5 2 0 に戻され、パラメータ /INC\_BUF\_NUM で示されるように、次の出力バッファとして次のバッファ部 1 3 2 を指示する為にポインタを現在の出力バッファ部にインクリメントする。別の方法では、DONE が活性である場合

(即ち DONE が非活性である場合)、

バス 2 インターフェイス状態機械 1 4 0 は遷移をマスク 1 状態 5 2 2 にし、ポインタを現在の出力バッファ部にインクリメントし、/DEC\_QW\_CNT で示されるようにカッド語カウンタをデクリメントする。図 1 で先に検討したように、DATA\_VALID\_2 信号がバス 2 インターフェイス状態機械 1 4 0 で評価される前に、先に選択されたデータ確認フラグがバス 2 同期器に伝わり、さらにバス 2 インターフェイス状態機械 1 4 0 の入力 DATA\_VALID\_2 信号の前に新たに選択されたデータ確認フラグで再設置される時間を提供するように、マスク 1 状態とマスク 5 2 2 とマスク 2 状態 5 2 4 とを経由してサイクルバックすることが必要である。

40

選択されたデータバッファ部 1 3 2 に格納される出力バッファ部の新しく選択されたデータの大きさ、及び対応する活性されたデータ確認フラグの大きさに関わらずに、この遅延は割り込むであろう。

図 1 で記載されたようなマルチプル 2 0 0 の後に記載された一つのバス同期器 2 1 0 のみを保持するよりもむしろ、図 3 で記載されたようにバス 2 フラグマルチプレクサ 2 0 0 の入力とフラグバッファ 1 7 0 の出力との間にマルチプルバス 2 同期器 4 3 0、4 3 2、

50

434及び436が設置されていることが原因で、図4の状態図500とは対照的に、図5の状態図510は、より少ない状態とより効果的な動作を必要とする。特に、図5の状態図510は、アイドル状態600とDATA\_XFR\_IN\_PROG状態610のみを含む。先に検討したようにアイドル状態600にはリセット遷移620で入る。DATA\_XFR\_IN\_PROG状態610への遷移62に隣接するパラメータで記載されたような一定の条件を満たすまで、ELSE遷移で記載されたように図3のバス2インターフェイス状態機械404は、アイドル状態600に維持されるであろう。特にNEW\_RDが開始され、かつBUS\_RD\_TIME条件が活性になるまで、バス2インターフェイス状態機械404はアイドル状態に維持されるであろう、バス2インターフェイス状態機械404は、遷移状態624を経由してDATA\_XFR\_IN\_PROG状態610に遷移し、/LOAD\_QW\_CNTパラメータで示されるようにカッド語の数を転送するカッド語カウンターをロードするだろう。

10

DATA\_XFR\_IN\_PROG状態610では、バス2インターフェイス状態機械404は、DATA\_VALID\_2信号の状態をモニターする。DATA\_VALID\_2信号が活性でかつ、BUS\_RD\_TIMEが活性を維持する場合、バス2インターフェイス状態機械404は、DONE状態に関する2つの遷移状態630と632の一つのを実行するだろう。DONE状態が非活性の場合、バス2インターフェイス状態機械404は、遷移状態630で記載されたようなDATA\_XFR\_PROG状態に維持され、/OUT\_DATAパラメータで記載されているように現在選択されているデータバッファ部132の中身を出力する。バス2インターフェイス状態機械404は、現行のバッファ数(/INC\_BUF\_NUM)をインクリメントし、カッド語カウンター(/DEC\_QW\_CNT)をデクリメントする。DONE状態が活性である場合、バス2インターフェイス状態機械404は、遷移状態632を経由してアイドル状態600に戻る一方、最後のカッド語(/OUT\_DATA)を出力し、バッファ番号(INC\_BUF\_NUM)をインクリメントする。DATA\_VALID\_2信号が活性でない場合、又はBUS\_RD\_TIME状態が合致しない(例えば、第2のバス120が現行で利用できない場合)場合、バス2インターフェイス状態機械404は、ELSE遷移634で記載されたようにDATA\_XFR\_IN\_PROG状態610に維持される。

20

状態図510で記載されたように、図3と5に関するバス2インターフェイス状態機械404は、図1と4のバス2インターフェイス状態機械140の固有の時間遅延を保持しない。特に、バス2インターフェイス状態機械404が遷移状態630でバッファ番号をインクリメントするやいなや、バス2インターフェイス状態機械404はDATA\_XFR\_IN\_PROG状態610にとどまり、即座にDATA\_VALID\_2信号を確認し、新しく選択されたバッファ部132からデータが出力が可能か否かを決定する。対応するデータ確認フラグ(フラグ0、フラグ1、フラグ2又はフラグ3)が各バス2同期器430、432、434又は436を経由して伝達され、フラグマルチプレクサ200の次の入力を選択されると直ぐに、フラグマルチプレクサ200への入力が可能となるので、上記のことが発生することができる。このように、第2のバス120がバス2インターフェイス状態機械404に割り当てられて維持されることが保証され、第1のバスがデータバッファ部132で満たされることが保証されるので、データは、各出力間に2つのクロック周期遅延を割り込ませなくてはならないことよりもむしろ、連続する各クロック周期のバッファ部132から出力されることが可能になる。

30

40

本発明の特定の実施例に関して先に記載されているが、実施例の記載は本発明の例示であり、制限を目的とするものではないことを理解すべきである。添付の請求項で定義された本発明の真の範囲と思想から離れることなく、当業者によって様々な変形と応用が思い起こされていてもよい。

【図1】

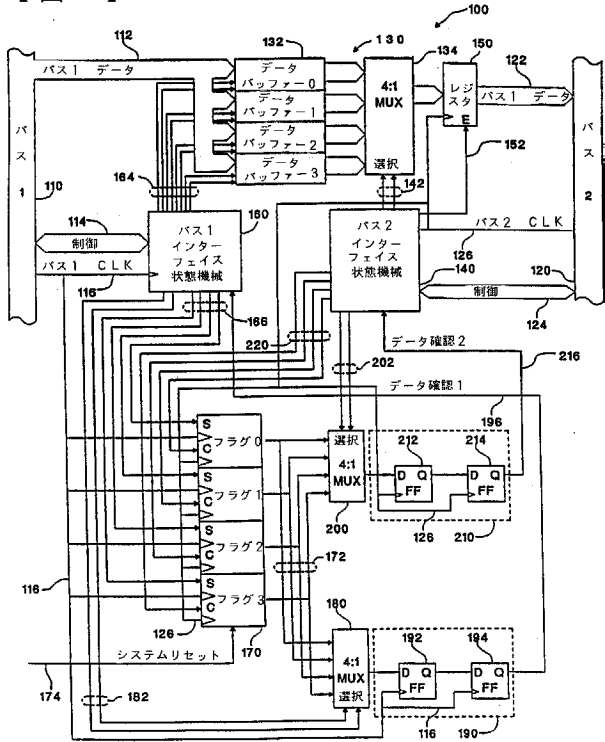


FIG. 1

【図2】

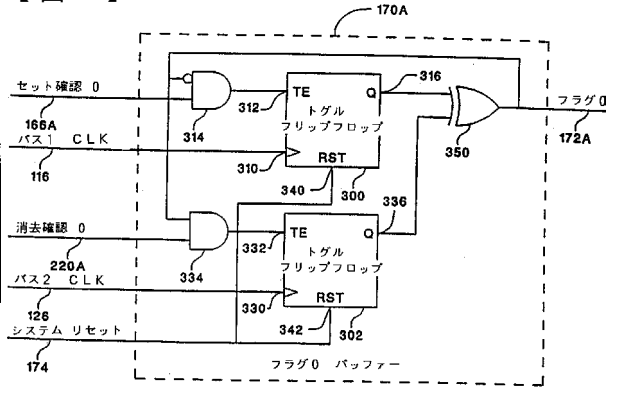


FIG. 2

【図3】

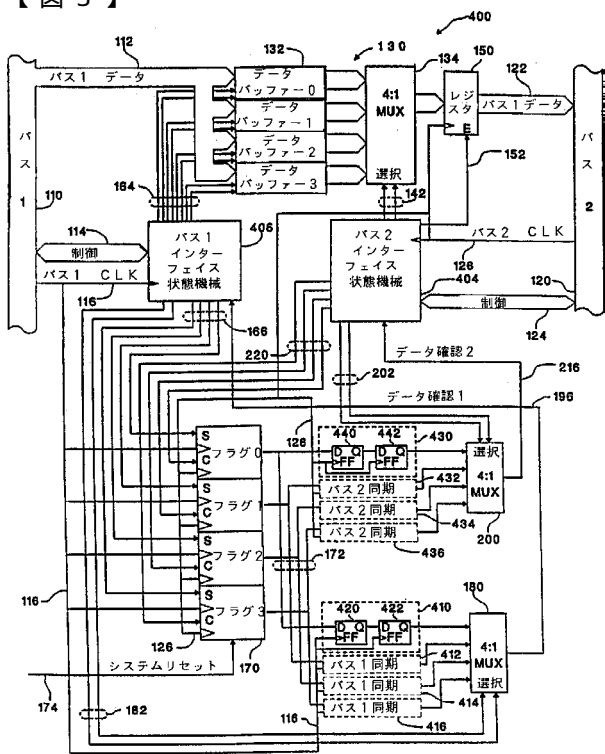


FIG. 3

【図4】

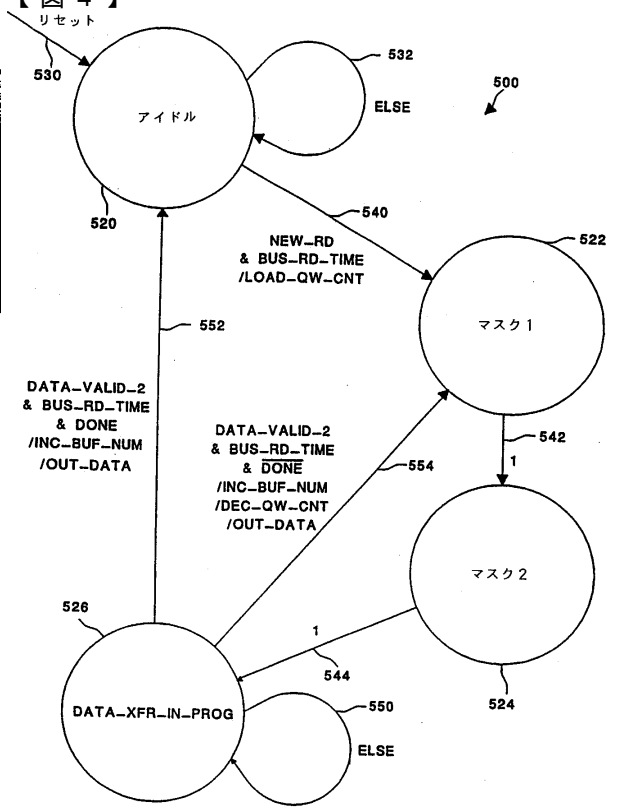


FIG. 4

【 図 5 】

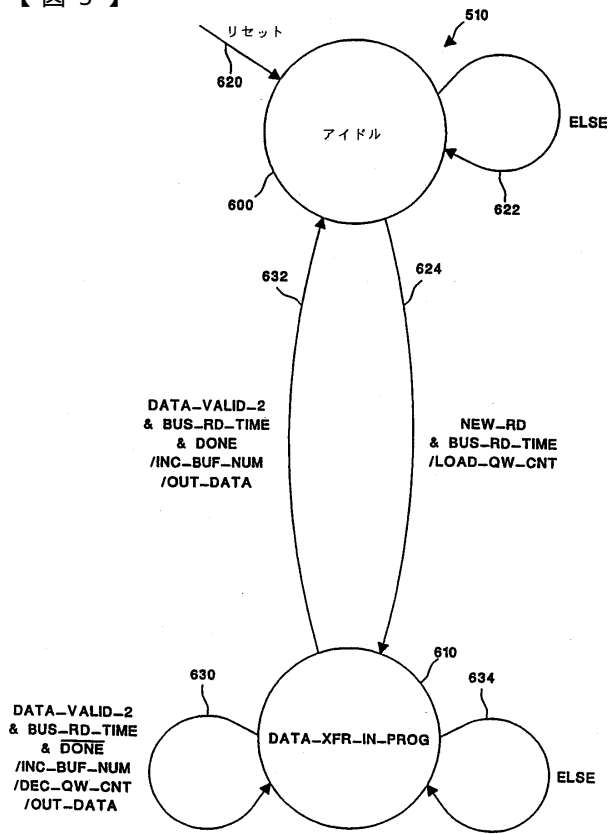


FIG. 5

フロントページの続き

審査官 吉田美彦

(56)参考文献 特開昭63-255760(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 13/36

G06F 13/42