



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년03월12일
(11) 등록번호 10-1242293
(24) 등록일자 2013년03월05일

- (51) 국제특허분류(Int. Cl.)
G06F 12/06 (2006.01) *G06F 13/10* (2006.01)
G06F 9/00 (2006.01)
- (21) 출원번호 10-2009-0058216
(22) 출원일자 2009년06월29일
심사청구일자 2009년06월29일
- (65) 공개번호 10-2010-0019322
(43) 공개일자 2010년02월18일
- (30) 우선권주장
JP-P-2008-205414 2008년08월08일 일본(JP)
- (56) 선행기술조사문현
JP06231317 A*
KR100806341 B1*
KR1020070027533 A*
JP01205792 A
- *는 심사관에 의하여 인용된 문헌

(73) 특허권자
르네사스 일렉트로닉스 가부시키가이샤
일본 가나가와쿄 가와사끼시 나카하라구 시모누마
베 1753

(72) 발명자
모찌즈끼 요시노리
일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내
우께다 마사하루
일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내
시오따 시게마사
일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내

(74) 대리인
이중희, 장수길

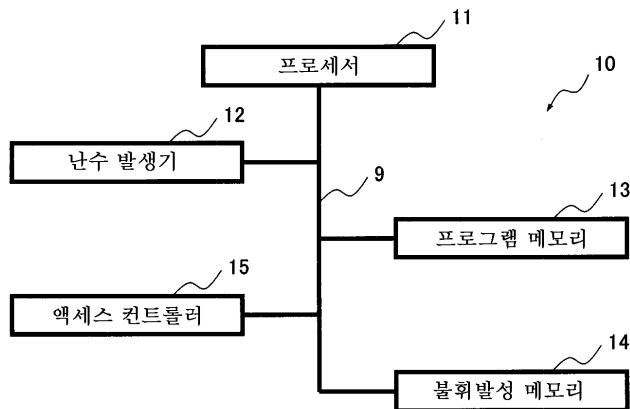
전체 청구항 수 : 총 11 항

심사관 : 권오성

(54) 발명의 명칭 불휘발성 메모리 제어 방법 및 반도체 장치

(57) 요 약

불휘발성 메모리에서, 기입 횟수를 원하지 않게 증대시키지 않고, 임계값을 변동 전의 상태로 되돌린다. 불휘발성 메모리(14)와, 난수 발생기(12)와, 상기 불휘발성 메모리에 액세스 가능한 컨트롤러(11)를 포함하는 시스템에서, 상기 불휘발성 메모리에의 액세스가 행하여질 때마다, 상기 난수 발생기에서 발생된 난수에 기초하여, 리프레시 대상 영역을 상기 컨트롤러에서 결정한다. 그리고, 상기 리프레시 대상 영역에 대하여 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시킨다. 이와 같은 리프레시 제어에 의해, 기입 횟수를 원하지 않게 증대시키지 않고, 임계값을 변동 전의 상태로 되돌린다.

대 표 도 - 도1

특허청구의 범위

청구항 1

삭제

청구항 2

불휘발성 메모리와,

상기 불휘발성 메모리에 액세스 가능한 컨트롤러를 갖는 시스템에서의 불휘발성 메모리 제어 방법으로서,

상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 리프레시 대상 영역을 관리하여, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에 대한 액세스 횟수의 합계값을 갱신하고, 상기 액세스 횟수의 합계값에 따라 리프레시를 행하는지 여부의 판별을 행하고, 그 판별에 기초하여 상기 리프레시 대상 영역에 대하여 상기 불휘발성 메모리를 구성하는 메모리 셀의 임계값 전압을 변동 전의 상태로 복귀하기 위한 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시키는 것을 특징으로 하는 불휘발성 메모리 제어 방법.

청구항 3

제2항에 있어서,

상기 컨트롤러에서의 리프레시 제어는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값을 취득하는 제1 처리와,

상기 제1 처리에서 취득된 합계값과, 소정의 액세스 횟수 임계값을 비교하는 제2 처리와,

상기 제2 처리에서의 비교 결과에 따라, 상기 리프레시 대상 영역에 대한 상기 메모리 셀의 임계값 전압을 변동 전의 상태로 복귀하기 위한 재기입을 실행하는 제3 처리와,

상기 제3 처리 후에, 상기 합계값이 상기 임계값을 초과한 경우, 상기 임계값을 갱신하는 제4 처리를 포함하는 불휘발성 메모리 제어 방법.

청구항 4

제2항에 있어서,

상기 컨트롤러에서의 리프레시 제어는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제5 처리와,

상기 제5 처리에서 얻어진 차분과 상기 불휘발성 메모리에 대한 액세스 횟수의 임계값을 비교하는 제6 처리와,

상기 제6 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 상기 메모리 셀의 임계값 전압을 변동 전의 상태로 복귀하기 위한 재기입을 실행하는 제7 처리를 포함하는 불휘발성 메모리 제어 방법.

청구항 5

제2항에 있어서,

상기 컨트롤러에서의 리프레시의 판별 및 리프레시 제어는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 상기 불휘발성 메모리에서의 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제8 처리와,

상기 제8 처리에서 얻어진 차분 중, 상기 불휘발성 메모리에 대한 액세스 횟수의 임계값보다 작은 차분에 대응하는 제1 액세스 대상 영역을 취득하는 제9 처리와,

상기 제9 처리에서 취득된 제1 액세스 대상 영역이 그것과는 상이한 제2 액세스 대상 영역과의 사이에서, 논리

어드레스에 대한 물리 어드레스의 교체가 가능한지 여부의 판별을 행하는 제10 처리와,

상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능하다고 판단된 경우에는, 상기 제1 액세스 대상 영역과 상기 제2 액세스 대상 영역 사이에서 논리 어드레스에 대한 물리 어드레스의 교체를 행하는 제11 처리와,

상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 불가능하다고 판단된 경우에는, 상기 제8 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제12 처리

를 포함하는 불휘발성 메모리 제어 방법.

청구항 6

제5항에 있어서,

상기 제2 액세스 대상 영역은, 상기 제8 처리에서 얻어진 차분에 기초하여 결정되는 불휘발성 메모리 제어 방법.

청구항 7

삭제

청구항 8

불휘발성 메모리와,

상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과 리프레시 대상 영역을 관리 가능한 관리 에리어와,

상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에 대한 액세스 횟수의 합계값을 갱신하고, 상기 액세스 횟수의 합계값에 따라 리프레시를 행하는지 여부의 판별을 행하고, 상기 판별 결과에 기초하여, 상기 리프레시 대상 영역에 대하여 상기 불휘발성 메모리의 메모리 셀에서의 임계값 전압을 변동 전의 상태로 복귀하기 위한 재기입을 행하는 리프레시 제어를 실행하는 컨트롤러

를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 9

제8항에 있어서,

상기 관리 에리어는, 상기 불휘발성 메모리에서의 기억 영역의 일부를 사용하여 형성된 반도체 장치.

청구항 10

제8항에 있어서,

상기 관리 에리어는, 상기 불휘발성 메모리와는 별도로 설치된 반도체 메모리에 형성된 반도체 장치.

청구항 11

제8항에 있어서,

상기 컨트롤러는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값을 취득하는 제1 처리와,

상기 제1 처리에서 취득된 합계값과, 소정의 액세스 횟수의 임계값을 비교하는 제2 처리와,

상기 제2 처리에서의 비교 결과에 따라, 상기 리프레시 대상 영역에 대한 재기입을 실행하는 제3 처리와,

상기 제3 처리 후에, 상기 합계값이 상기 임계값을 초과한 경우, 상기 액세스 횟수의 임계값을 갱신하는 제4 처리

를 포함하는 반도체 장치.

청구항 12

제8항에 있어서,

상기 컨트롤러는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제5 처리와,

상기 제5 처리에서 얻어진 차분과 액세스 횟수 임계값을 비교하는 제6 처리와,

상기 제6 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제7 처리

를 포함하는 반도체 장치.

청구항 13

제8항에 있어서,

상기 반도체 장치는, 외부로부터 공급된 논리 어드레스를 상기 불휘발성 메모리에서의 물리 어드레스로 변환하기 위한 논리/물리 어드레스 변환 테이블을 더 포함하고,

상기 컨트롤러는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 상기 불휘발성 메모리에서의 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제8 처리와,

상기 제8 처리에서 얻어진 차분 중, 액세스 횟수의 임계값보다 작은 상기 차분에 대응하는 제1 액세스 대상 영역을 취득하는 제9 처리와,

상기 제9 처리에서 취득된 제1 액세스 대상 영역이 그것과는 상이한 제2 액세스 대상 영역과의 사이에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능한지 여부의 판별을 행하는 제10 처리와,

상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능하다고 판단된 경우에는, 상기 제1 액세스 대상 영역과 상기 제2 액세스 대상 영역 사이에서 논리 어드레스에 대한 물리 어드레스의 교체를 행하는 제11 처리와,

상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 불가능하다고 판단된 경우에는, 상기 제8 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제12 처리

를 포함하는 반도체 장치.

명세서

발명의 상세한 설명

기술 분야

[0001]

본 발명은, 불휘발성 메모리에서의 리프레시 제어 기술에 관한 것으로, 예를 들면 불휘발성 메모리를 구비한 마이크로컴퓨터에 적용하기에 유효한 기술에 관한 것이다.

배경 기술

[0002]

대용량의 메모리에 대한 요망이 높아지고 있어, 불휘발성 메모리가 널리 사용되도록 되고 있다. 불휘발성 메모리의 대용량화를 저해하는 큰 요인으로서는, 칩 면적의 증대에 의한 칩 코스트의 증대가 있다. 불휘발성 메모리에서의 칩 면적의 축소화를 위해 1 비트/1 트랜지스터로 구성된 Single · MONOS(Metal Oxide Nitride Oxide Semiconductor) 메모리가 제안되어 있다(예를 들면, 특허 문헌 1 참조).

[0003]

특허 문헌 1: 일본 특허 공개 제2006-185530호 공보

발명의 내용

해결 하고자하는 과제

- [0004] 1 비트/1 트랜지스터로 구성된 Single · MONOS 메모리에서는, 특히 문헌 1의 도 1a~도 1d에 도시된 바와 같은 소정 전압을 메모리 게이트 MG, 웰, 소스(S) 및 드레인(D)에 인가하는 것에 의해, 선택한 비트에 대하여 소거, 기입 및 판독을 행할 수 있다. 또한, 이 경우, 선택하지 않은 비트(비선택 비트)의 오동작을 방지하기 위해, 비선택 비트에 저지 전압을 인가할 필요가 있다. 그러나, 그것에 대해 본원 발명자가 검토한 바, 상기 저지 전압의 인가에 의해, 소거, 기입 및 판독 시에 비선택 비트가 약한 소거 상태 혹은 기입 상태로 되고, 그것에 의해 메모리 셀의 임계값(Vth)이 변동하는 현상(이것을 "디스터브"라고 함)이 생기게 된다. 디스터브 대책으로서, 기입 시마다, 혹은 판독 시마다, 혹은 소거마다, 재기입에 의한 리프레시를 행하는 것이 고려된다. 그러나, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있다.
- [0005] 본 발명의 목적은, 불휘발성 메모리에서, 기입 횟수를 원하지 않게 증대시키지 않고, 임계값을 변동 전의 상태로 되돌리기 위한 기술을 제공하는 데 있다.
- [0006] 본 발명의 상기 및 그 밖의 목적과 신규 특징은 본 명세서의 기술 및 첨부 도면으로부터 명백해 질 것이다.

과제 해결手段

- [0007] 본원에서 개시되는 발명 중 대표적인 것에 대해 간단히 설명하면 하기와 같다.
- [0008] 즉, 불휘발성 메모리와, 난수 발생기와, 상기 불휘발성 메모리에 액세스 가능한 컨트롤러를 포함하는 시스템에서, 상기 불휘발성 메모리에의 액세스가 행하여질 때마다, 상기 난수 발생기에서 발생된 난수에 기초하여, 리프레시 대상 영역을 상기 컨트롤러에서 결정한다. 그리고, 상기 리프레시 대상 영역에 대하여 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시킨다. 이와 같은 리프레시 제어에 의해, 기입 횟수를 원하지 않게 증대시키지 않고, 임계값을 변동 전의 상태로 되돌릴 수 있다.
- [0009] 또한, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 리프레시 대상 영역을 관리하여, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에 대한 액세스 횟수의 합계값을 갱신하고, 그 갱신 결과에 기초하여, 상기 리프레시 대상 영역에 대하여 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시킨다. 이것이 의해, 불휘발성 메모리에서의 액세스 대상 영역에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값을 변동 전의 상태로 되돌릴 수 있다.

효과

- [0010] 본원에서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면 하기와 같다.
- [0011] 즉, 불휘발성 메모리에서, 기입 횟수를 원하지 않게 증대시키지 않고, 임계값을 변동 전의 상태로 되돌릴 수 있다.

발명의 실시를 위한 구체적인 내용

- [0012] 1. 대표적인 실시 형태
- [0013] 먼저, 본원에서 개시되는 발명의 대표적인 실시 형태에 대해 개요를 설명한다. 대표적인 실시 형태에 관한 개요 설명에서 괄호를 붙여서 참조하는 도면의 참조 부호는 그 부호가 붙여진 구성 요소의 개념에 포함되는 것을 예시하는 것에 불과하다.
- [0014] (1) 본 발명의 대표적인 실시 형태에 따른 불휘발성 메모리 제어 방법은, 불휘발성 메모리(14)와, 난수를 생성 가능한 난수 발생기(12)와, 상기 난수 발생기에 결합되고, 또한, 상기 불휘발성 메모리에 액세스 가능한 컨트롤러(15)를 포함하는 시스템에서 실시한다. 즉, 상기 불휘발성 메모리에의 액세스가 행하여질 때마다, 상기 난수 발생기에서 발생된 난수에 기초하여, 리프레시 대상 영역을 결정하고, 그 영역에 대하여 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시킨다.
- [0015] 이와 같은 제어 방법에 따르면, 상기 난수 발생기에서 발생된 난수에 기초하여, 리프레시 대상 영역이 결정되고, 그 영역에 대하여 재기입이 불휘발성 메모리에서의 각 액세스 대상 영역(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값을 변동 전의 상태로 되돌

릴 수 있다. 또한, 상기 불휘발성 메모리에의 액세스가 행하여질 때마다 난수가 발생되어, 그 난수에 대응하는 액세스 대상 영역에 대해 재기입이 행하여지므로, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대하는 것을 회피할 수 있다.

[0016] (2) 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 리프레시 대상 영역을 관리하여, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에 대한 액세스 횟수의 합계값을 갱신하고, 그 갱신 결과에 기초하여, 상기 리프레시 대상 영역에 대하여 재기입을 행하는 리프레시 제어를 상기 컨트롤러에 실행시킨다. 이것에 의해, 불휘발성 메모리에서의 액세스 대상 영역(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값을 변동 전의 상태로 되돌릴 수 있다.

[0017] (3) 상기 (2)에서, 상기 컨트롤러에서의 리프레시 제어는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값을 취득하는 제1 처리(602, 1001)와, 상기 제1 처리에서 취득된 합계값과, 소정의 임계값을 비교하는 제2 처리(603, 1004)와, 상기 제2 처리에서의 비교 결과에 따라, 상기 리프레시 대상 영역에 대한 재기입을 실행하는 제3 처리(605, 1006)와, 상기 제3 처리 후에, 필요에 따라 상기 임계값을 갱신하는 제4 처리(607, 1009)를 포함시킬 수 있다.

[0018] (4) 상기 (2)에서, 상기 컨트롤러에서의 리프레시 제어는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제5 처리(1202, 1404)와, 상기 제5 처리에서 얻어진 차분과 소정의 임계값을 비교하는 제6 처리(1203, 1405)와, 상기 제6 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제7 처리(1204, 1406)를 포함시킬 수 있다.

[0019] (5) 상기 (2)에서, 상기 컨트롤러에서의 리프레시 제어에는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 상기 불휘발성 메모리에서의 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제8 처리(1804)와, 상기 제8 처리에서 얻어진 차분 중, 소정의 임계값보다 작은 차분에 대응하는 제1 액세스 대상 영역을 취득하는 제9 처리(1806)를 포함시킬 수 있다. 그리고, 상기 제9 처리에서 취득된 제1 액세스 대상 영역이 그것과는 상이한 제2 액세스 대상 영역과의 사이에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능한지 여부의 판별을 행하는 제10 처리(1807)와, 상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능하다고 판단된 경우에는, 상기 제1 액세스 대상 영역과 상기 제2 액세스 대상 영역 사이에서 논리 어드레스에 대한 물리 어드레스의 교체를 행하는 제11 처리(1808)를 포함시킬 수 있다. 또한, 상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 불가능하다고 판단된 경우에는, 상기 제8 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제12 처리(1810)를 포함시킬 수 있다.

[0020] (6) 상기 (5)에서, 상기 제2 액세스 대상 영역은, 상기 제8 처리에서 얻어진 차분에 기초하여 결정할 수 있다.

[0021] (7) 본 발명의 대표적인 실시 형태에 따른 반도체 장치(10)는, 불휘발성 메모리(14)를 포함한다. 그리고, 난수를 생성 가능한 난수 발생기(12)와, 상기 불휘발성 메모리에의 액세스가 행하여질 때마다, 상기 난수 발생기에서 발생된 난수에 기초하여, 리프레시 대상 영역을 결정하고, 그 영역에 대하여 재기입을 행하는 리프레시 제어를 실행하는 컨트롤러(15)가 설치된다.

[0022] (8) 본 발명의 대표적인 실시 형태에 따른 반도체 장치(10)는 불휘발성 메모리(14)를 포함한다. 그리고, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과 리프레시 대상 영역을 관리 가능한 관리 에리어(51)와, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에 대한 액세스 횟수의 합계값을 갱신하고, 그 갱신 결과에 기초하여, 상기 리프레시 대상 영역에 대하여 재기입을 행하는 리프레시 제어를 실행하는 컨트롤러(15)가 형성된다.

[0023] (9) 상기 (8)에서, 상기 관리 에리어는, 상기 불휘발성 메모리에서의 기억 영역의 일부를 사용하여 형성할 수 있다.

[0024] (10) 상기 (8)에서, 상기 불휘발성 메모리와는 별도로 설치된 반도체 메모리에 형성할 수 있다.

[0025] (11) 상기 (8)에서, 상기 컨트롤러에, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값을 취득하는 제1 처리(602, 1001)와, 상기 제1

처리에서 취득된 합계값과, 소정의 임계값을 비교하는 제2 처리(603, 1004)와, 상기 제2 처리에서의 비교 결과에 따라, 상기 리프레시 대상 영역에 대한 재기입을 실행하는 제3 처리(605, 1006)와, 상기 제3 처리 후에, 필요에 따라 상기 임계값을 갱신하는 제4 처리(607, 1009)를 실행시킬 수 있다.

[0026] (12) 상기 (8)에서, 상기 컨트롤러에, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제5 처리(1202, 1404)와, 상기 제5 처리에서 얻어진 차분과 소정의 임계값을 비교하는 제6 처리(1203, 1405)와, 상기 제6 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제7 처리(1204, 1406)를 실행시킬 수 있다.

[0027] (13) 상기 (8)에서, 상기 반도체 장치는, 외부로부터 공급된 논리 어드레스를 상기 불휘발성 메모리에서의 물리 어드레스로 변환하기 위한 논리/물리 어드레스 변환 테이블(17)을 더 포함한다. 그리고, 상기 컨트롤러에는, 상기 불휘발성 메모리에 대한 액세스가 발생될 때마다, 상기 불휘발성 메모리에서의 모든 액세스 대상 영역에 대한 액세스 횟수의 합계값과, 불휘발성 메모리에서의 액세스 대상 영역마다의 액세스 횟수와의 차분을 얻는 제8 처리(1804)와, 상기 제8 처리에서 얻어진 차분 중, 소정의 임계값보다 작은 상기 차분에 대응하는 제1 액세스 대상 영역을 취득하는 제9 처리(1806)를 실행시킬 수 있다. 또한, 상기 컨트롤러에는, 상기 제9 처리에서 취득된 제1 액세스 대상 영역이 그것과는 상이한 제2 액세스 대상 영역과의 사이에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능한지 여부의 판별을 행하는 제10 처리(1807)와, 상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 가능하다고 판단된 경우에는, 상기 제1 액세스 대상 영역과 상기 제2 액세스 대상 영역 사이에서 논리 어드레스에 대한 물리 어드레스의 교체를 행하는 제11 처리(1808)를 실행시킬 수 있다. 그리고, 상기 컨트롤러에는, 상기 제10 처리에서의 판별에서, 논리 어드레스에 대한 물리 어드레스의 교체가 불가능하다고 판단된 경우에는, 상기 제8 처리에서 구하여진 차분에 따라 리프레시 대상 영역을 결정하고, 그 리프레시 대상 영역에 대하여 리프레시를 위한 재기입을 실행하는 제12 처리(1810)를 실행시킬 수 있다.

[0028] (14) 상기 액세스 대상 영역은, 상기 불휘발성 메모리가 섹터 단위로 액세스되는 경우에는 "섹터"로 되고, 상기 불휘발성 메모리가 페이지 단위로 액세스되는 경우에는 "페이지"로 되며, 상기 불휘발성 메모리가 블록 단위로 액세스되는 경우에는 "블록"으로 된다. 또한, 상기 액세스에는, 상기 불휘발성 메모리에의 기입을 위한 액세스, 상기 불휘발성 메모리의 소거를 위한 액세스, 상기 불휘발성 메모리로부터의 판독을 위한 액세스가 포함된다.

2. 실시 형태의 설명

[0030] 다음으로, 실시 형태에 대해 더 상술한다.

<실시 형태 1>

[0032] 도 1에는, 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 구성예가 도시된다. 도 1에 도시된 마이크로컴퓨터(10)는, 특별히 제한되지 않지만, 프로세서(11), 난수 발생기(12), 프로그램 메모리(13), 불휘발성 메모리(14), 및 액세스 컨트롤러(15)를 포함하고, 공지의 반도체 집적 회로 제조 기술에 의해, 단결정 실리콘 기판 등의 하나의 반도체 기판에 형성된다. 프로세서(11), 난수 발생기(12), 프로그램 메모리(13), 및 불휘발성 메모리(14)는, 버스(9)를 통하여 서로 각종 신호의 교환이 가능하도록 결합된다. 불휘발성 메모리(14)는, 예를 들면 1 비트/1 트랜지스터로 구성된 Single MONOS(Metal Oxide Nitride Oxide Semiconductor) 메모리로 이루어진다.

[0033] 상기 불휘발성 메모리(14)는, 복수의 불휘발성 메모리 셀이 어레이 형상으로 배열되어 이루어지고, 상기 프로세서(11)에는, 처리에 이용되는 각종 데이터가 저장된다. 불휘발성 메모리(14)는, 복수의 블록에 의해 구성되고, 각 블록은 또한 도 2에 도시된 바와 같이, 복수의 페이지 Page 1~Page N에 의해 구성된다. 기입이나 소거나 판독은, 이 페이지 단위로 행하여진다. 소거나, 기입이나, 판독 등의 각 모드에서의 소정의 동작 바이어스가 인가되도록 되어 있다. 예를 들면, 도 20a에 도시된 바와 같이, 소거 시에는, 메모리 게이트(MG)에 -8.5V, 웨, 소스(S) 및 드레인(D)에 전원 전압인 1.5V를 인가하고, 터널 효과로 Nitride막 내의 전자를 웨측으로 빼는 것에 의해, 메모리 셀의 임계값(V_{th})을 마이너스 측으로 하고 있다. 도 20b에 도시된 바와 같이, 기입 시에는, 메모리 게이트 MG에 1.5V, 웨, 소스(S) 및 드레인(D)에 -10.5V를 인가하고, 터널 효과로 Nitride막 내에 전자를 주입하는 것에 의해, 메모리 셀의 임계값(V_{th})을 플러스 측으로 하고 있다. 도 20c에 도시된 바와 같이, 판독 시에는, 선택하는 MG에 0V, 소스(S)에 0V, 드레인(D)에 1.0V를 설정함으로써, 만일 메모리 셀이 소거 상태이면, V_{th}가 마이너스이기 때문에, 드레인(D)-소스(S) 사이에 전류가 흘러, 드레인 전위가 내려가는 것을 검출하고,

메모리 셀이 기입 상태이면, V_{th} 가 플러스이기 때문에, 드레인(D)-소스(S) 사이에는 전류가 흐르지 않아 드레인 전위는 1V인 상태로 유지되는 것을 검출하게 된다. 또한, 도 20d에 도시된 바와 같이, 스탠바이 시에는, MG, 웰에 메모리 셀 소거 V_{th} 이하인 -1.5V를 인가하는 것으로 하고 있다.

[0034] 도 20a~도 20d에 도시된 바와 같은 소정 전압을 메모리 게이트 MG, 웰, 소스(S) 및 드레인(D)에 인가하는 것에 의해, 선택한 비트에 대하여 소거, 기입 및 판독을 행할 수 있다. 또한, 이 경우, 선택하지 않은 비트(비선택 비트)의 오동작을 방지하기 위해, 비선택 비트에 저지 전압을 인가할 필요가 있다. 그러나, 상기저지 전압의 인가에 의해, 소거, 기입 및 판독 시에 비선택 비트가 약한 소거 상태 혹은 기입 상태로 되고, 그것에 의해 메모리 셀의 임계값(V_{th})이 변동, 즉 디스터브를 발생시킨다. 디스터브 대책으로서, 기입마다, 혹은 판독마다, 혹은 소거마다, 재기입에 의한 리프레시를 행하는 것이 고려되지만, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있다. 따라서, 본 예에서는 이하와 같이 리프레시를 행하도록 하고 있다.

[0035] 상기 난수 발생기(12)는, 진성 난수, 즉, 출현하는 수에 치우침이 없는 난수를 발생한다. 상기 프로세서(11)는, 소정의 프로그램에 따라서 소정의 연산 처리를 실행한다. 또한, 상기 프로세서(11)는, 마이크로컴퓨터(10) 전체의 동작 제어를 담당한다. 본 예에서 상기 불휘발성 메모리(14)의 리프레시 제어는, 상기 프로세서(11)나 상기 액세스 컨트롤러(15) 등에 의해 행하여지지만, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 상기 액세스 컨트롤러(15)에 의한 리프레시 제어에서는, 상기 불휘발성 메모리(14)에의 기입이 행하여질 때마다, 상기 난수 발생기(12)에서 발생된 난수에 기초하여 리프레시 대상 페이지가 결정되고, 그 페이지에 대하여 재기입이 행하여지도록 되어 있다.

[0036] 여기에서, 상기 난수 발생기(12)에서 생성되는 난수의 최대값은, 상기 불휘발성 메모리(14)에서의 총 페이지수 N보다도 충분히 큰 값으로 된다. 이와 같이 하는 것은, 본 예의 리프레시 제어에서는, 발생된 난수의 값이 1~N에 포함되는지의 여부를 판정하여, 난수의 값이 1~N에 포함되는 경우에 리프레시를 위한 재기입이 실행되기 때문이다. 만약, 상기 난수 발생기(12)에서 생성되는 난수의 최대값을 상기 불휘발성 메모리(14)에서의 총 페이지수 N보다도 작은 값으로 한 경우에는, 난수가 발생될 때마다 리프레시를 위한 재기입이 실행되게 되고, 그 결과, 필요 이상으로 리프레시가 행하여지게 된다.

[0037] 상기 프로그램 메모리(13)에는, 상기 프로세서(11)에서 실행되는 프로그램이 저장되어 있다.

[0038] 도 3에는, 리프레시 제어의 흐름이 도시된다.

[0039] 프로세서(11)가 액세스 컨트롤러(15)에, 어느 하나의 페이지, 예를 들면 Page M에의 데이터 기입을 요구하여, 액세스 컨트롤러(15)가 Page M에 데이터를 기입하면(301), 액세스 컨트롤러(15)는, 또한, 난수 생성기(12)에 대하여 난수 X를 발생시키고(302), 발생된 난수 X의 값이 1~N에 포함되는지 여부의 판별을 행한다(303). 이 판별에서, 발생된 난수의 값이 1~N에 포함된다(예)고 판단한 경우, 액세스 컨트롤러(15)는, 그 난수에 대응하는 페이지(Page X)에 대한 재기입을 행함으로써 리프레시를 실행한다. 예를 들면, 발생된 난수의 값이 "3"인 경우, Page 3에 대한 리프레시가 행하여진다. 이와 같이 본 예에 따르면, 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 난수 생성기(12)에 의해 진성 난수가 발생되고, 그 진성 난수에 대응하는 페이지에 대해 재기입이 행하여진다. 여기서 진성 난수는, 출현하는 수에 치우침이 없으므로, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다. 또한, 불휘발성 메모리(14)가 복수의 블록에 의해 구성되고, 각 블록이 또한 복수의 페이지(Page 1~Page N)에 의해 구성되는 경우에는, 해당 다른 블록에서도, 상기와 마찬가지로 프로세서(11)에 의한 리프레시 제어가 행하여진다.

[0040] 상기 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0041] (1) 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 난수 생성기(12)에 의해 진성 난수가 발생되고, 그 진성 난수에 대응하는 페이지에 대해 재기입이 행하여지므로, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0042] (2) 상기 (1)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0043] (3) 불휘발성 메모리(14)에서, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 상기한 바와 같이 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 난수 생성기(12)에 의해 진성 난수가 발생되고,

그 진성 난수에 대응하는 페이지에 대해 재기입이 행하여지기 때문에, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0044] <실시 형태 2>

도 4에는, 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성예가 도시된다. 도 4에 도시된 마이크로컴퓨터(10)가 도 1에 도시된 것과 크게 상위한 것은, 난수 발생기(12)가 생략되고, 그 대신에, 불휘발성 메모리(14) 내에, 리프레시에 관한 관리 에리어가 확보되어 있는 점이다. 본 예에서 액세스 컨트롤러(15)는, 상기 관리 에리어에서의 관리 정보에 기초하여 리프레시 제어를 행한다. 상기 불휘발성 메모리(14)는, 예를 들면 도 5에 도시된 바와 같이, Page 1~Page N과는 별도로, 관리 에리어(51)가 형성된다. 이 관리 에리어(51)에는, 불휘발성 메모리(14)에서의 모든 페이지에 대한 기입 횟수의 합계값("전체 기입 횟수"라고 함)과, 리프레시 대상으로 되는 페이지(리프레시 Page)를 특정하기 위한 정보가 설정된다. 이 관리 에리어(51) 내의 각 정보는, 액세스 컨트롤러(15)에 의해 갱신된다.

도 6에는, 도 4에 도시된 마이크로컴퓨터(10)에서의 리프레시 제어의 전체적인 흐름이 도시된다. 또한, 이 리프레시 제어는 프로세서(11)나 액세스 컨트롤러(15) 등에 의해 행하여지지만, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 또한, 도 7에는 상기 리프레시 제어에서의 불휘발성 메모리(14)의 상태 변화가 도시된다. 또한, 도 7에서, 해칭이 그어져 있는 것은 기입이 행하여지는 페이지이며, 밑줄이 그어져 있는 것은 리프레시가 행하여지는 페이지이다.

도 7의 (A)의 상태를 초기 상태로 한다. 이 초기 상태에서, 전체 기입 횟수는 "0", 리프레시 Page는 "Page 1"로 된다. 또한, 임계값 X는, "10000"으로 설정된다. 이 상태에서 액세스 컨트롤러(15)의 제어에 의해 상기 불휘발성 메모리(14)에의 데이터 기입이 행하여지는 경우를 생각한다. 액세스 컨트롤러(15)의 제어에 의해, 예를 들면 상기 불휘발성 메모리(14)에서의 Page 2에 데이터의 기입이 행하여지는 것으로 한다(601). 이 기입이 종료되면, 프로세서(11)에 의해, 관리 에리어(51)가 참조됨으로써, 불휘발성 메모리(14)의 전체 기입 횟수가 취득된다(602). 그리고, 프로세서(11)에서, 전체 기입 횟수가 임계값 X보다 큰지 여부의 판별이 행하여진다(603). 임계값 X는 프로세서(11) 내의 적절한 레지스터 등에 설정되어 있다. 스텝 603의 판별에서, 전체 기입 횟수가 임계값 X보다 크지 않다(아니오)고 판단된 경우에는, 액세스 컨트롤러(15)의 제어에 의해, 전체 기입 횟수가 갱신된다(609). 예를 들면, 도 7의 (A)의 초기 상태에서, 전체 기입 횟수는 "0"이며, 그것은 임계값 X보다 크지 않기 때문에, 스텝 603의 판별에서 "아니오"라고 판단되어, 전체 기입 횟수가 갱신된다(609). 도 7의 (B)에 도시된 예에서는, 전체 기입 횟수가 "0"으로부터 "1"로 갱신되어 있다. 마찬가지로, 도 7의 (C)에 도시된 상태에서는, Page 300에의 데이터 기입이 행하여진다. 이때 전체 기입 횟수는 "9999"로 되어 있다. 도 7의 (D)에 도시된 상태에서는, Page 150에의 데이터 기입이 행하여진다. 이때 전체 기입 횟수는 "10000"으로 되어 있다. 도 7의 (E)에 도시된 상태에서는, Page 511에의 데이터 기입이 행하여진다. 이때 전체 기입 횟수는 "10001"로 되어, 그 때의 임계값 X=10000을 초과하였다. 이 상태에서는, 스텝 603에서의 판별에서 "예"로 판단된다. 그리고, 상기 스텝 603의 판별에서, "예"로 판단된 경우에는, 관리 에리어(51)로부터 리프레시 Page의 정보가 취득된다(604). 그리고, 리프레시가 필요한지 여부의 판별이 행하여진다(605). 예를 들면, 상기 스텝 604에서 취득된 리프레시 Page에의 기입이 상기 스텝 601에서 행하여진 경우에는, 이 리프레시 Page에의 리프레시를 위한 재기입은 불필요하다. 따라서, 상기 스텝 605에서는, 상기 스텝 604에서 취득된 리프레시 Page와, 상기 스텝 601에서 기입을 행한 Page를 비교하여, 동일 Page인 경우에는, 그 페이지에 대한 리프레시는 불필요하다(아니오)고 판단하고, 서로 다른 Page인 경우에는, 그 페이지에 대한 리프레시는 필요하다(예)고 판단한다. 상기 스텝 605의 판별에서, 리프레시가 필요하다(예)고 판단된 경우에는, 대응하는 페이지(여기서는, Page 1)의 리프레시, 즉 재기입이 실행된다(606). 그리고, 전체 기입 횟수와의 관계에서 임계값 X를 갱신할 필요가 있는지 여부의 판별이 행하여진다(607). 또한, 상기 스텝 605의 판별에서, 리프레시가 불필요하다(아니오)고 판단된 경우에는, 상기 스텝 606에서의 리프레시를 행하지 않고, 상기 스텝 607의 판별이 행하여진다.

전체 기입 횟수가 임계값 X를 초과한 경우에는, 스텝 607의 판별에서 "예"로 판단되어, 그것에 의해 임계값 X가, 그때까지의 값보다 큰 값으로 갱신된다(608). 여기에서 만일 임계값 X의 값을 그때까지의 값보다 큰 값으로 변경하지 않으면, 어느 하나의 페이지에의 기입이 행하여질 때마다, 스텝 603의 판별에서 반드시 "예"로 판단되어 리프레시가 실행되기 때문에, 불필요한 재기입이 빈번하게 행하여지게 된다. 이것을 피하기 위해, 전체 기입 횟수가 임계값 X를 초과한 경우에는, 스텝 606의 판별에서 "예"로 판단되어, 그것에 의해 임계값 X가, 그때까지의 값보다 큰 값으로 갱신되도록 되어 있다(608). 그리고 임계값 X가 갱신된 후에 리프레시 Page가 갱신되고(609), 그 후, 전체 기입 횟수가 갱신된다(610). 전체 기입 횟수와의 관계에서 임계값 X를 갱신할 필요가 없는 경우에는, 상기 스텝 607의 판별에서 "아니오"로 판단되어, 임계값 X가 갱신되지 않고, 리프레시 Page가

갱신되고(609), 그 후, 전체 기입 횟수가 갱신된다(610). 도 7의 (E)에 도시된 예에서는, 전체 기입 횟수가 "10001"로 되고, 리프레시 Page가 "Page 2"로 갱신되어 있기 때문에, Page 511에의 데이터 기입이 행하여진 경우에, 스텝 603의 판별에서 "예"로 판단되어, 스텝 605에서 Page 2의 리프레시가 행하여지게 된다.

[0049] 상기 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0050] (1) 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 전체 기입 횟수가 임계값보다 큰지 여부의 판별이 행하여지고(603), 전체 기입 횟수가 임계값보다 큰 경우에, 리프레시 Page로서 취득된 페이지가 리프레시된다. 그리고, 전체 기입 횟수와의 관계에서 임계값 X가 갱신된다(609). 이와 같은 리프레시 제어에 의해, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0051] (2) 상기 (1)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0052] (3) 불휘발성 메모리(14)에서, 기입마다, 혹은 환독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 상기와 같이 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 전체 기입 횟수가 임계값보다 큰지 여부의 판별이 행하여지고(603), 전체 기입 횟수가 임계값보다 큰 경우에, 리프레시 Page로서 취득된 페이지가 리프레시되기 때문에, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0053] <실시 형태 3>

[0054] 도 8에는, 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성 예가 도시된다. 도 8에 도시된 마이크로컴퓨터(10)가 도 4에 도시된 것과 크게 상위한 것은, 불휘발성 메모리(14) 내의 각 Page에, 리프레시에 관한 관리 에리어가 확보되어 있는 점과 외부에 리프레시 관리 에리어(16)가 형성되어 있는 점이다. 상기 리프레시 관리 에리어(16)는, 버스(9)에 결합된 RAM(Random Access Memory) 등에 형성된다. 상기 불휘발성 메모리(14)는, 예를 들면 도 9의 (A)에 도시한 바와 같이, Page마다 관리 에리어가 형성된다. 이 관리 에리어는, 도 9의 (B)에 도시된 바와 같이, 리프레시 플래그와, 전체 기입 횟수와의 기억 에리어를 포함한다. 여기서, 리프레시 플래그는, 리프레시가 행하여졌는지의 여부를 나타내는 것으로, 예를 들면 리프레시 플래그가 논리 값 "0"인 경우에는, 아직 리프레시가 행하여지고 있지 않음을 나타내며, 리프레시 플래그가 논리 값 "1"인 경우에는, 리프레시 완료임을 나타내고 있다. 리프레시 관리 에리어(16)는, 전원 투입 시에 관리 에리어를 검색함으로써 입수하는 전체 기입 횟수 및 리프레시 Page를 보존하는 에리어이다. 이 리프레시 관리 에리어(16)에 의해, 전체 기입 횟수 및 리프레시 Page를 메모리 액세스마다 검색하는 수고를 줄이는 것이 가능하게 된다.

[0055] 도 10에는, 도 8에 도시된 마이크로컴퓨터(10)에서의 리프레시 제어의 전체적인 흐름이 도시된다. 또한, 이 리프레시 제어는 프로세서(11)나 액세스 컨트롤러(15) 등에 의해 행하여지지만, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 또한, 도 11에는 상기 리프레시 제어에서의 불휘발성 메모리(14)의 상태 변화가 도시된다. 또한, 도 11에서, 해칭이 그어져 있는 것은 기입이 행하여지는 페이지이며, 밑줄이 그어져 있는 것은 리프레시가 행하여지는 페이지이다.

[0056] 도 11의 (A)의 상태를 초기 상태로 한다. 이 초기 상태에서는, 모든 페이지(예를 들면, Page 1~Page 511)에서, 리프레시 플래그는 논리 값 "0", 전체 기입 횟수는 "0"으로 각각 설정되어 있다. 또한, 임계값 X는, "10000"으로 설정되어 있는 것으로 한다.

[0057] 먼저, 액세스 컨트롤러(15)에 의해, 리프레시 관리 에리어(16)가 참조되어, 불휘발성 메모리(14)에서의 전체 기입 횟수가 취득된다(1001). 그리고, 액세스 컨트롤러(15)의 제어에 의해, 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터의 기입이 행하여지면(1002), 그 페이지의 관리 에리어도 갱신된다(1003). 그리고, 전체 기입 횟수가 임계값 X에 도달하였는지 여부의 판별이 행하여진다(1004). 이 판별에서, 전체 기입 횟수가 임계값 X에 도달하지 않았다(아니오)고 판단된 경우에는, 처리가 종료된다. 예를 들면, 도 11의 (B)에 도시된 바와 같이, Page 2에 데이터가 기입된 경우에는, 이 Page 2의 관리 에리어도 갱신된다. 도 11의 (B)에 도시된 예에서는, Page 2 이외의 기입은 행하여져 있지 않으므로, 불휘발성 메모리(14)에서의 전체 기입 횟수는, 그때까지의 "0"으로부터 "1"로 갱신되어 있다. 또한, 도 11의 (C)에 도시된 예에서는, Page 300에 데이터 기입이 행하여지고 있지만, 이때, 이미 다른 페이지에의 데이터 기입이 행하여지고 있어, 불휘발성 메모리(14)에서의 전체 기입 횟수는, "9999"로 갱신되어 있다. 또한, 도 11의 (D)에 도시된 예에서는, Page 150에 데이터 기입이 행하여지고, 이 Page 150에의 데이터 기입에 의해, 불휘발성 메모리(14)에서의 전체 기입 횟수는, "10000"으로 되어, 그 때의 임계값 X=10000에 도달하였기 때문에, 스텝 1004의 판별에서, "예"로 판단되어, 리프레시 Page가

취득된다(1005). 그리고, 리프레시가 필요한지 여부의 판별이 행하여진다(1006). 예를 들면, 상기 스텝 1004에서 취득된 리프레시 Page에의 기입이 상기 스텝 1001에서 행하여진 경우에는, 이 리프레시 Page에의 리프레시를 위한 재기입은 불필요하다. 따라서, 상기 스텝 1006에서는, 상기 스텝 1005에서 취득된 리프레시 Page와, 상기 스텝 1001에서 기입을 행한 Page를 비교하여, 동일 Page인 경우에는, 그 페이지에 대한 리프레시는 불필요하다(아니오)고 판단하고, 서로 다른 Page인 경우에는, 그 페이지에 대한 리프레시는 필요하다(예)고 판단한다. 상기 스텝 1006의 판별에서, 리프레시가 필요하다(예)고 판단된 경우에는, 대응하는 페이지(여기서는, Page 1)의 리프레시, 즉 재기입이 실행된다(1007). 또한, 전원 투입 시에 관리 에리어 내의 리프레시 플래그를 참조하여, 이 리프레시 플래그가 논리 값 "0"인 페이지가 리프레시 Page로서 리프레시 관리 에리어(16)에 보존되어 있다. 리프레시 Page가 복수 있는 경우, 그 중에서 페이지 번호가 가장 작은 것이 선택된다. 그리고, 리프레시 관리 에리어(16)의 갱신이나 리프레시된 페이지의 관리 에리어가 갱신된다(1008). 예를 들면, 도 11의 (D)에 도시된 예에서는, Page 1의 리프레시가 행하여지고, 그것에 대응하는 리프레시 플래그가, 그때까지의 논리 값 "0"으로부터 논리 값 "1"로 갱신되어 있다. 또한, 도 11의 (E)에 도시된 예에서는, Page 511에의 데이터 기입에 의해, 불휘발성 메모리(14)에서의 전체 기입 횟수는, "10001"로 되어, 그 때의 임계값 $X=10000$ 에 도달하였기 때문에, 스텝 1004의 판별에서, "예"로 판단되어, 리프레시 Page의 취득이 행하여진다(1005). 본 예에서는, Page 1에 관한 리프레시 플래그는 논리 값 "1"로 되어, 이미 리프레시가 완료되어 있기 때문에, Page 2에 관한 리프레시가 행하여지고(1007), 이 Page 2에 대응하는 리프레시 플래그가, 그때까지의 논리 값 "0"으로부터 논리 값 "1"로 갱신된다(1008). 이와 같이, 어느 하나의 페이지에의 데이터 기입이 행하여질 때마다, 전체 기입 횟수가 임계값 X 에 도달하였는지 여부의 판별이 행하여지고(1004), 그 판별 결과에 기초하여 리프레시가 행하여진다(1007). 그리고, 임계값 X 를 갱신할 필요가 있는지 여부의 판별이 행하여진다(1008). Page 1~Page 511에 대응하는 모든 리프레시 플래그가 논리 값 "1"로 된 경우에는, 임계값 X 를 갱신할 필요가 있다(예)고 판단되어, 임계값 X 가, 그때까지의 "10000"으로부터 예를 들면 "30000" 등으로 갱신되어(1010), 관리 에리어가 초기 상태로 복귀된다. 그리고, 도 10에 도시된 리프레시 제어가 다시 개시된다.

[0058] 상기의 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0059] (1) 어느 하나의 페이지에의 데이터 기입이 행하여질 때마다, 전체 기입 횟수가 임계값 X 에 도달하였는지 여부의 판별이 행하여지고(1004), 그 판별 결과에 기초하여 리프레시가 행하여진다(1007). 그리고, 임계값 X 를 갱신할 필요가 있는지 여부의 판별이 행하여진다(1009). Page 1~Page 511에 대응하는 모든 리프레시 플래그가 논리 값 "1"로 된 경우에는, 임계값 X 가 갱신된다. 이와 같은 리프레시 제어에 의해, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page N)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0060] (2) 상기 (1)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0061] (3) 불휘발성 메모리(14)에서, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 상기와 같이 전체 기입 횟수가 임계값 X 에 도달하였는지 여부의 판별이 행하여지고(1004), 그 판별 결과에 기초하여 리프레시가 행하여지기 때문에(1007), 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0062] <실시 형태 4>

[0063] 도 12에는, 도 4 및 도 5에 도시된 구성에서의 다른 리프레시 제어의 전체적인 흐름이 도시된다.

[0064] 도 5에 도시된 관리 에리어(51)에는, 불휘발성 메모리(14)에서의 전체 기입 횟수와, 각 페이지의 기입이 행하여졌을 때의 전체 기입 횟수가 저장되고, 그것에 기초하여 프로세서(11)나 액세스 컨트롤러(15) 등에 의해 리프레시 제어가 행하여진다. 또한, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 또한, 도 13에는 상기 리프레시 제어에서의 불휘발성 메모리(14)의 상태 변화가 도시된다. 또한, 도 13에서, 해칭이 그어져 있는 것은 기입이 행하여지는 페이지이며, 밑줄이 그어져 있는 것은 리프레시가 행하여지는 페이지이다.

[0065] 도 13의 (A)의 상태를 초기 상태로 한다. 이 초기 상태에서, 전체 기입 횟수는 "0", 각 페이지의 기입 횟수는 "0"으로 된다. 또한, 임계값 X 는, "4000"으로 설정된다. 이 상태에서 액세스 컨트롤러(15)의 제어에 의해 상기 불휘발성 메모리(14)에의 데이터 기입이 행하여지는 경우를 생각한다.

[0066] 먼저, 어느 하나의 페이지에 데이터의 기입이 행하여지면(1201), 액세스 컨트롤러(15)는, 도 5에 도시된 관리 에리어(51)를 참조하여, 각 페이지의 기입을 행하였을 때의 전체 기입 횟수와 전체적인 기입 횟수와의 차분이 구하여진다(1202). 예를 들면, 도 13의 (B)에 도시된 바와 같이 Page 150에 데이터의 기입이 행하여진 경우

(1201), 이 Page 150에 대한 데이터 기입 횟수는 "1", 다른 페이지에 대한 데이터 기입 횟수는 "0"이기 때문에, 이 시점에서, 불휘발성 메모리(14)의 전체 기입 횟수는 "1"로 된다.

[0067] 그리고, 각 페이지의 기입을 행하였을 때의 전체 기입 횟수와 전체적인 기입 횟수와의 차분이 임계값 X에 도달하였는지 여부의 판별이 행하여진다(1203). 이 판별에서, 차분이 임계값 X에 도달하지 않았다(아니오)고 판단된 경우, 기입을 행한 페이지의 전체 기입 횟수, 전체 기입 횟수가 갱신된다(1206). 또한, 스텝 1203의 판별에서, 차분이 임계값 X에 도달하였다(예)고 판단된 경우, 구하여진 차분 중에서, 차분 값이 가장 큰 페이지가 리프레시된다(1204). 도 13의 (C)에 도시된 예에서는, Page 1의 전체 기입 횟수는 "5000", Page 2의 전체 기입 횟수는 "1000", Page 150의 전체 기입 횟수는 "3340", Page 300의 전체 기입 횟수는 "2300", Page 511의 전체 기입 횟수는 "4300", 불휘발성 메모리(14)의 전체 기입 횟수는 "5000"으로 된다. Page 2의 전체 기입 횟수는 "1000"이고, 이것과 불휘발성 메모리(14)의 전체 기입 횟수는 "5000"과의 차분이 "4000"으로 되고, 이 차분이 임계값 X=4000에 도달하였기 때문에, 스텝 1004의 판별에서 예로 판단되고, 차분이 가장 큰 페이지(여기서는 Page 2)가 리프레시된다(1204). 이와 같이 하는 것은, 차분이 가장 큰 페이지는 기입 횟수가 가장 적어, 다른 페이지에 우선하여 디스터브에 대책할 필요가 있기 때문이다. 그리고, 도 13의 (D)에 도시된 바와 같이, 기입을 행한 페이지 및 리프레시한 페이지의 기입 횟수, 전체의 기입 횟수가 갱신된다(1205).

[0068] 상기 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0069] (1) 불휘발성 메모리(14)에서의 어느 하나의 페이지에 데이터가 기입될 때마다, 각 페이지의 기입 횟수와 전체적인 기입 횟수와의 차분이 구하여지고(1202), 각 페이지의 기입 횟수와 전체적인 기입 횟수와의 차분이 임계값 X에 도달하였는지 여부의 판별이 행하여지고(1203), 스텝 1203의 판별에서, 차분이 임계값 X에 도달하였다(예)고 판단된 경우, 구하여진 차분 중에서, 차분 값이 가장 큰 페이지가 리프레시되는 것에 의해(1204), 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page 511)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0070] (2) 상기 (1)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0071] (3) 불휘발성 메모리(14)에서, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 각 페이지의 기입 횟수와 전체적인 기입 횟수와의 차분이 구하여지고, 이 차분이 임계값 X에 도달하였다(예)고 판단된 경우, 구하여진 차분 중에서, 차분 값이 가장 큰 페이지가 리프레시되는 것에 의해, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0072] <실시 형태 5>

[0073] 도 14에는, 도 8 및 도 9에 도시된 구성에서의 다른 리프레시 제어의 전체적인 흐름이 도시된다. 각 Page의 관리 에리어에는, 각 페이지의 기입이 행하여졌을 때의 전체 기입 횟수가 저장된다. 또한, 도 8에 도시된 리프레시 관리 에리어(16)는, 전원 투입 시에 관리 에리어를 검색함으로써 입수하는 전체 기입 횟수가 저장되고, 그것에 기초하여 프로세서(11)나 액세스 컨트롤러(15)에 의해 리프레시 제어가 행하여진다. 또한, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 또한, 도 15에는, 상기 리프레시 제어에서의 관리 에리어의 상태 변화가 도시된다. 또한, 도 15에서, 해칭이 그어져 있는 것은 기입이 행하여지는 페이지이며, 밑줄이 그어져 있는 것은 리프레시가 행하여지는 페이지이다.

[0074] 도 15의 (A)의 상태를 초기 상태로 한다. 이 초기 상태에서, 전체 기입 횟수는 "0", 각 페이지의 기입 횟수는 "0"으로 된다. 또한, 임계값 X는 "4000"으로 설정된다. 이 상태에서 프로세서(11)의 제어에 의해 상기 불휘발성 메모리(14)에의 데이터 기입이 행하여지는 경우를 생각한다.

[0075] 먼저, 액세스 컨트롤러(15)에 의해 리프레시 관리 에리어(16)가 참조되어, 불휘발성 메모리(14)의 전체 기입 횟수가 취득된다(1401). 그리고, 어느 하나의 페이지에 데이터 기입이 행하여진 경우(1402), 그 페이지의 관리 에리어도 갱신된다(1403). 즉, 각 페이지의 관리 에리어에는, 그 페이지에 데이터 기입이 행하여진 시점에서의 전체 기입 횟수가 저장되도록 되어 있다. 또한, 리프레시 관리 에리어(16)에 저장되어 있는 전체 기입 횟수도 갱신한다. 그리고, 액세스 컨트롤러(15)에 의해, 각 페이지의 관리 에리어의 유지값과, 현시점에서의 전체의 기입 횟수와의 차분이 구하여진다(1404). 그 후, 상기 스텝 1404에서 구하여진 차분이 임계값 X에 도달하였는지 여부의 판별이 행하여진다(1405). 스텝 1405의 판별에서, 상기 스텝 1404에서 구하여진 차분이 임계값 X에 도달하지 않았다(아니오)고 판단된 경우에는, 처리가 종료된다. 스텝 1405의 판별에서, 상기 스텝 1404에서 구하여진 차분이 임계값 X에 도달하였다(예)고 판단된 경우에는, 상기 스텝 1404에서 구하여진 차분이 가장 큰 페

이지가 리프레시되어(1406), 리프레시한 페이지의 관리 에리어가 갱신된다(1407). 또한, 리프레시 관리 에리어(16)에 저장되어 있는 전체 기입 횟수도 갱신한다. 예를 들면, 도 15의 (B)에서는, Page 150에의 데이터 기입이 행하여짐으로써, 관리 에리어에서의 전체 기입 횟수가 "1"로 갱신된다. 도 15의 (C)에 도시된 예에서는, Page 1에 대응하는 관리 에리어가 "5000"으로 되어 있어, 이 값이 가장 크기 때문에, 불휘발성 메모리(14)의 현재의 전체 기입 횟수가 "5000"인 것이 도시된다. 다음으로, Page 300에 데이터 기입이 행하여진 경우, 이 Page 300에 대응하는 관리 에리어는, 도 15의 (D)에 도시된 바와 같이, $5000+1=5001$ 로 갱신된다(1403). 또한, 도 15의 (C)의 상태에서, 각 페이지의 관리 에리어의 유지값과, 현시점에서의 전체의 기입 횟수와의 차분이 구하여지고(1404), Page 2의 관리 에리어의 유지값(1000)과, 현시점에서의 전체의 기입 횟수(5000)와의 차분은 "4000"이고, 그것이, 임계값 $X=4000$ 에 도달하였기 때문에, 구하여진 차분이 가장 큰 페이지(여기서는 Page 2)가 리프레시되어(1406), 그 페이지의 관리 에리어가 "5001"로 갱신된다.

[0076] 상기 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0077] (1) 어느 하나의 페이지에 데이터 기입이 행하여진 경우(1402), 그 기입이 행하여진 페이지의 관리 에리어에서 전체 기입 횟수가 갱신된다(1403). 그리고, 액세스 컨트롤러(15)에 의해, 각 페이지의 관리 에리어의 유지값과, 현시점에서의 전체의 기입 횟수와의 차분이 구하여지고(1404), 그 후, 상기 스텝 1404에서 구하여진 차분이 임계값 X 에 도달하였는지 여부의 판별이 행하여진다(1405). 스텝 1405의 판별에서, 예로 판단된 경우에는, 상기 스텝 1404에서 구하여진 차분이 가장 큰 페이지가 리프레시되어(1406), 리프레시한 페이지의 관리 에리어가 갱신된다(1407). 이것에 의해, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page 511)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0078] (2) 상기 (1)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0079] (3) 불휘발성 메모리(14)에서, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 각 페이지의 관리 에리어의 유지값과, 현시점에서의 전체의 기입 횟수와의 차분이 구하여지고(1404), 이 차분이 임계값 X 에 도달하였다(예)고 판단된 경우, 구하여진 차분 중에서, 차분 값이 가장 큰 페이지가 리프레시되는 것에 의해, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0080] <실시 형태 6>

[0081] 도 16에는, 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성예가 도시된다. 도 16에 도시된 마이크로컴퓨터(10)가, 도 8에 도시된 것과 크게 상위한 것은, 프로세서(11)로부터 공급된 논리 어드레스를, 불휘발성 메모리(14)에서의 물리 어드레스로 변환하기 위한 논리/물리 어드레스 변환 테이블(17)이 설치되어 있는 점이다. 액세스 컨트롤러(15)에 의해 불휘발성 메모리(14)가 액세스될 때에, 논리/물리 어드레스 변환 테이블(17)에 의해 논리 어드레스가 불휘발성 메모리(14)의 물리 어드레스로 변환되고, 그 물리 어드레스에 의해 불휘발성 메모리(14)의 기입이나 판독 등이 행하여진다. 상기 불휘발성 메모리(14)는, 예를 들면 도 17의 (A)에 도시한 바와 같이, Page마다 관리 에리어가 형성된다. 이 관리 에리어는, 도 17의 (B)에 도시된 바와 같이, 변환 플래그와, 전체 기입 횟수와의 기억 에리어를 포함한다. 여기에서, 변환 플래그란, 논리 어드레스에 대응하는 물리 어드레스의 교체가 가능한지의 여부를 나타내는 것으로, 예를 들면 변환 플래그가 논리 값 "0"인 경우에는, 교체가 가능함을 나타내고, 변환 플래그가 논리 값 "1"인 경우에는, 교체가 불가능함을 나타내고 있다. 리프레시 관리 에리어(16)는, 전원 투입 시에 관리 에리어를 검색함으로써 입수하는 전체 기입 횟수를 저장하는 에리어이다. 이 리프레시 관리 에리어(16)에 의해, 전체 기입 횟수를 메모리 액세스마다 검색하는 수고를 줄이는 것이 가능하게 된다.

[0082] 도 18에는, 도 16에 도시된 마이크로컴퓨터(10)에서의 리프레시 제어의 전체적인 흐름이 도시된다. 이 리프레시 제어는 프로세서(11)나 액세스 컨트롤러(15)에 의해 행하여지지만, 본 설명에서는, 액세스 컨트롤러(15)가 행하는 것으로 한다. 또한, 도 19에는 상기 리프레시 제어에서의 관리 에리어의 상태 변화가 도시된다. 또한, 도 19에서, 해칭이 그어져 있는 것은 기입이 행하여지는 페이지이며, 밑줄이 그어져 있는 것은 리프레시가 행하여지는 페이지이다.

[0083] 도 19의 (A)의 상태를 초기 상태로 한다. 이 초기 상태에서는, 모든 페이지(예를 들면 Page 1~Page 511)에서, 변환 플래그는 논리 값 "0", 전체 기입 횟수는 "0"으로 각각 설정되어 있다. 또한, 임계값 X 는, "4000"으로 설정되어 있는 것으로 한다. 이 상태에서 액세스 컨트롤러(15)에 의해, 전체 기입 횟수가 취득된다(1801). 그리고, 어느 하나의 페이지에 데이터의 기입이 행하여지면(1802), 그 페이지의 관리 에리어가 갱신된다(1803). 또

한, 리프레시 관리 에리어(16)의 전체 기입 횟수도 갱신된다. 예를 들면, 도 19의 (B)에 도시된 바와 같이, 액세스 컨트롤러(15)에 의해 Page 150에 데이터의 기입이 행하여진 경우에는, 액세스 컨트롤러(15)에 의해 Page 150의 관리 에리어에서의 전체 기입 횟수가, 그때까지의 "0"으로부터 "1"로 갱신된다. 그리고, 각 페이지의 관리 에리어의 값과 전체의 기입 횟수의 차분을 구하고(1804), 차분이 임계값 X에 도달하였는지 여부의 판별이 행하여진다(1805). 예를 들면, 도 19의 (C)에 도시된 예에서는, Page 2의 관리 에리어의 값이 "1000"으로 되고, 그것과, 그 때의 전체 기입 횟수 "5000"과의 차분 "4000"이 임계값 X(여기에서는 4000으로 설정)에 도달해 있다. 이것에 의해, 스텝 1805의 판별에서, 예로 판단되고, 이번에는, 상기 스텝 1804에서 구하여진 차분이, 임계값 Y보다 작은 페이지가 취득된다(1806). 여기서 임계값 Y는, 임계값 X보다도 작은 값으로 되어, 예를 들면 "100" 등으로 되어, 프로세서(11) 내의 적절한 레지스터 등에 설정되어 있는 것으로 한다. 그리고, 취득한 페이지의 변환 플래그의 상태가 체크된다(1807). 변환 플래그의 상태가 논리 값 "0"인 경우에는, 교체가 가능함을 나타내고 있기 때문에, 구한 차분이 가장 큰 페이지와, 차분이 임계값 Y보다 작은 페이지와의 사이에서, 페이지의 교체가 행하여지고(1808), 각 페이지의 관리 에리어도 갱신된다(1809). 예를 들면, 도 19의 (D)에 도시된 예에서는, 전체의 기입 횟수(5001)와의 차분이 가장 큰 페이지는, Page 2이고, 차분이 임계값 Y보다 작은 페이지는, Page 1이다. 그리고, 그들 변환 플래그의 상태가 논리 값 "0"이기 때문에, 여기서는, Page 1과 Page 2와의 교체가 행하여진다(1808). 이 페이지의 교체는, Page 1의 물리 어드레스와, Page 2의 물리 어드레스를 교체함으로써 실현된다. Page 1과 Page 2와의 교체가 행하여진 후, 각 페이지의 관리 에리어가 갱신된다(1809). 또한, 상기 스텝 1807의 판별에서, 교체 불가능하다(아니오)고 판단된 경우에는, 차분이 가장 큰 페이지가 리프레시되고(1810), 리프레시한 페이지의 관리 에리어가 갱신된다(1811). 예를 들면, 도 19의 (E)에 도시된 예에서는, 차분이 가장 큰 Page 2의 리프레시가 행하여지고, 그 관리 에리어의 최대 기입 횟수가 "5001"로 갱신되어 있다.

[0084] 상기의 예에 따르면, 이하의 작용 효과를 얻을 수 있다.

[0085] (1) 액세스 컨트롤러(15)에 의해 데이터의 기입이 행하여진 경우에는, 각 페이지의 관리 에리어의 값과 전체의 기입 횟수의 차분이 구하여지고(1804), 차분이 임계값 X에 도달하였는지 여부의 판별이 행하여지고(1805), 차분이 가장 큰 페이지가 리프레시되고(1810), 리프레시한 페이지의 관리 에리어도 갱신된다(1811). 이것에 의해, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page 511)에 대해 치우치지 않게 리프레시할 수 있다. 그리고, 이 리프레시에 의해, 메모리 셀의 임계값이 변동 전의 상태로 복귀된다.

[0086] (2) 구한 차분이 가장 큰 페이지와, 차분이 임계값 Y보다 작은 페이지 사이에서, 페이지의 교체가 행하여지고(1808), 각 페이지의 관리 에리어도 갱신된다(1809). 이 페이지의 교체는, Page 1의 물리 어드레스와, Page 2의 물리 어드레스를 교체함으로써 실현된다. 이것에 의해, 불휘발성 메모리(14)에서의 각 페이지(Page 1~Page 511)에서의 기입 횟수의 치우침이 더욱 저감된다.

[0087] (3) 상기 (1), (2)의 작용 효과에 의해, 마이크로컴퓨터(10)의 신뢰성의 향상을 도모할 수 있다.

[0088] (4) 불휘발성 메모리(14)에서, 기입마다, 혹은 판독마다, 혹은 소거마다 리프레시를 행하도록 하면, 이 리프레시 동작에 의해 각 페이지의 기입 횟수가 원하지 않게 증대될 우려가 있지만, 각 페이지의 관리 에리어의 유저값과, 현시점에서의 전체의 기입 횟수와의 차분이 구하여지고(1804), 이 차분이 임계값 X에 도달하였다고 판단된 경우, 구하여진 차분 중에서, 차분 값이 가장 큰 페이지가 리프레시되는 것에 의해, 리프레시에 기인하여 기입 횟수가 원하지 않게 증대되는 것이 회피된다.

[0089] 이상 본 발명자에 의해 이루어진 발명을 구체적으로 설명하였지만, 본 발명은 이것에 한정되는 것이 아니며, 그 요지를 일탈하지 않는 범위에서 다양한 변경가능한 것은 물론이다.

[0090] 예를 들면, 상기의 예에서는 액세스 컨트롤러(15)에 의해 리프레시 제어를 행하도록 하였지만, 이 리프레시 제어 전용의 컨트롤러를 상기 프로세서(11)나 액세스 컨트롤러(15)와는 별도로 설치할 수 있다.

[0091] 상기의 예에서는, 상기 불휘발성 메모리에의 기입이 행하여질 때마다 난수 발생기에서 발생된 난수에 기초하여 리프레시 대상 페이지를 결정하거나, 기입 횟수의 합계값(전체 기입 횟수)을 갱신하거나 하였지만, 상기 불휘발성 메모리의 소거 또는 판독이 행하여질 때마다 난수 발생기에서 발생된 난수에 기초하여 리프레시 대상 페이지를 결정하거나, 소거 횟수 또는 판독 횟수의 합계값을 갱신하도록 하여도 된다.

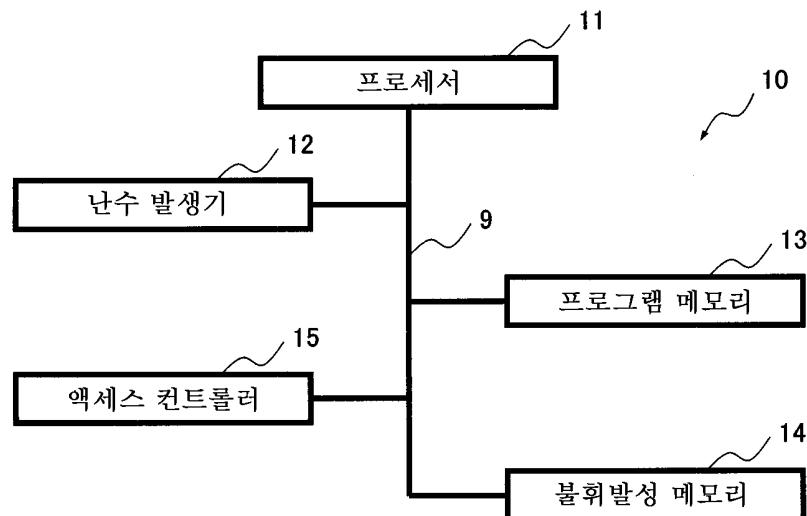
[0092] 상기의 예에서는, 불휘발성 메모리의 기입 횟수를 이용하여 리프레시 제어하도록 하였지만, 불휘발성 메모리에서의 모든 페이지에 관한 기입 횟수 대신에, 불휘발성 메모리에서의 모든 페이지에 관한 소거 횟수 또는 판독 횟수를 이용하여 리프레시 제어할 수 있다.

- [0093] 상기의 예에서는, 액세스 대상 영역을 페이지(Page)로 하였지만, 이것에 한정되지 않는다. 예를 들면, 액세스 대상 영역을 섹터나 블록으로 할 수 있다.
- [0094] 또한, 마이크로컴퓨터(10) 내의 RAM(Random Access Memory)에, 전체 기입 횟수를 기록하도록 하여도 된다. 배터리 등에 의해 상기 RAM이 백업되어 있지 않은 경우에는, 시스템의 전원 차단 직전에 상기 RAM 내의 전체 기입 횟수를 적절한 불휘발성 메모리에 대피시키고, 시스템의 파워 온 리세트에서, 상기 불휘발성 메모리 내의 전체 기입 횟수를 상기 RAM에 로드하면 된다.
- [0095] 이상의 설명에서는 주로 본 발명자에 의해 이루어진 발명을 그 배경으로 된 이용 분야인 마이크로컴퓨터에 적용한 경우에 대해 설명하였지만, 본 발명은 이것에 한정되는 것이 아니며, 반도체 장치에 널리 적용할 수 있다.
- ### 도면의 간단한 설명
- [0096] 도 1은 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 구성예 블록도이다.
- [0097] 도 2는 도 1에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 구성예 설명도이다.
- [0098] 도 3은 도 1에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 리프레시 제어의 플로우차트이다.
- [0099] 도 4는 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성예 블록도이다.
- [0100] 도 5는 도 4에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 구성예 설명도이다.
- [0101] 도 6은 도 4에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 리프레시 제어의 플로우차트이다.
- [0102] 도 7은 도 4에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 상기 리프레시 제어에서의 상태 변화의 설명도이다.
- [0103] 도 8은 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성예 블록도이다.
- [0104] 도 9는 도 8에 도시된 마이크로컴퓨터에 포함되는 리프레시 관리 에리어의 구성예 설명도이다.
- [0105] 도 10은 도 8에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 리프레시 제어의 플로우차트이다.
- [0106] 도 11은 도 8에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 리프레시 제어에서의 상태 변화의 설명도이다.
- [0107] 도 12는 도 4 및 도 5에 도시된 구성에서의 다른 리프레시 제어의 플로우차트이다.
- [0108] 도 13은 도 4 및 도 5에 도시된 구성에서의 다른 리프레시 제어에서의 상태 변화의 설명도이다.
- [0109] 도 14는 도 8 및 도 9에 도시된 구성에서의 다른 리프레시 제어의 플로우차트이다.
- [0110] 도 15는 도 8 및 도 9에 도시된 구성에서의 다른 리프레시 제어에서의 상태 변화의 설명도이다.
- [0111] 도 16은 본 발명에 따른 반도체 장치의 일례로 되는 마이크로컴퓨터의 다른 구성예 블록도이다.
- [0112] 도 17은 도 16에 도시된 마이크로컴퓨터에 포함되는 리프레시 관리 에리어의 구성예 설명도이다.
- [0113] 도 18은 도 16에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 리프레시 제어의 플로우차트이다.
- [0114] 도 19는 도 16에 도시된 마이크로컴퓨터에 포함되는 불휘발성 메모리의 상기 리프레시 제어에서의 상태 변화의 설명도이다.
- [0115] 도 20a는 상기 불휘발성 메모리에서의 주요부의 구성과 전압 인가의 설명도이다.
- [0116] 도 20b는 상기 불휘발성 메모리에서의 주요부의 구성과 전압 인가의 설명도이다.
- [0117] 도 20c는 상기 불휘발성 메모리에서의 주요부의 구성과 전압 인가의 설명도이다.
- [0118] 도 20d는 상기 불휘발성 메모리에서의 주요부의 구성과 전압 인가의 설명도이다.
- [0119] <부호의 설명>
- [0120] 10: 마이크로컴퓨터
- [0121] 11: 프로세서

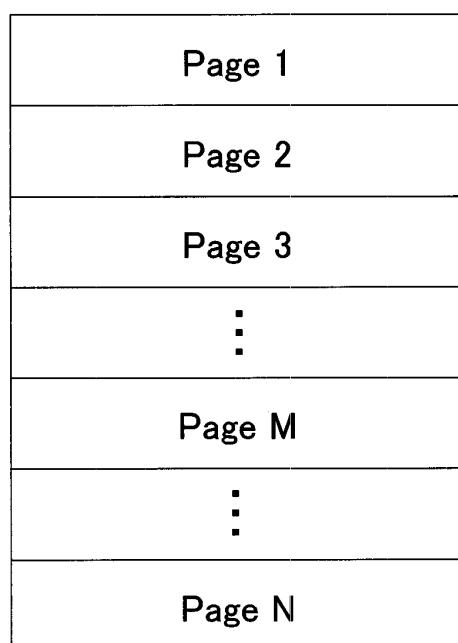
- [0122] 12: 난수 생성기
- [0123] 13: 프로그램 메모리
- [0124] 14: 불휘발성 메모리
- [0125] 15: 액세스 컨트롤러
- [0126] 16: 리프레시 관리 에리어

도면

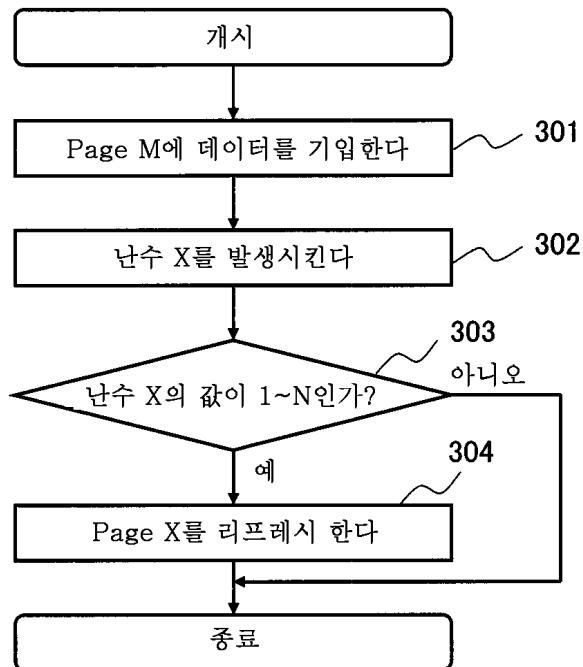
도면1



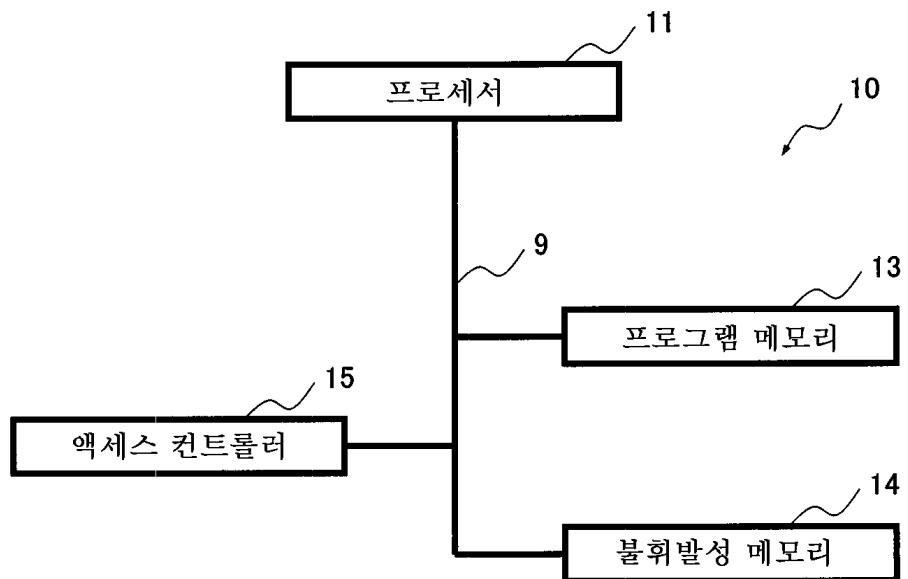
도면2



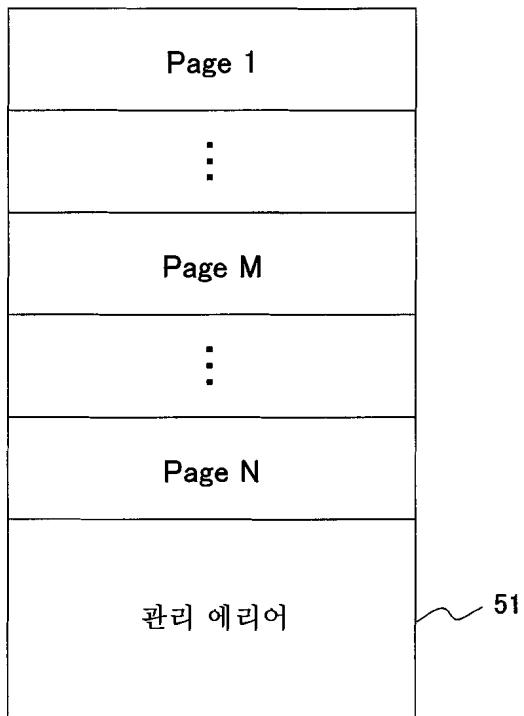
도면3



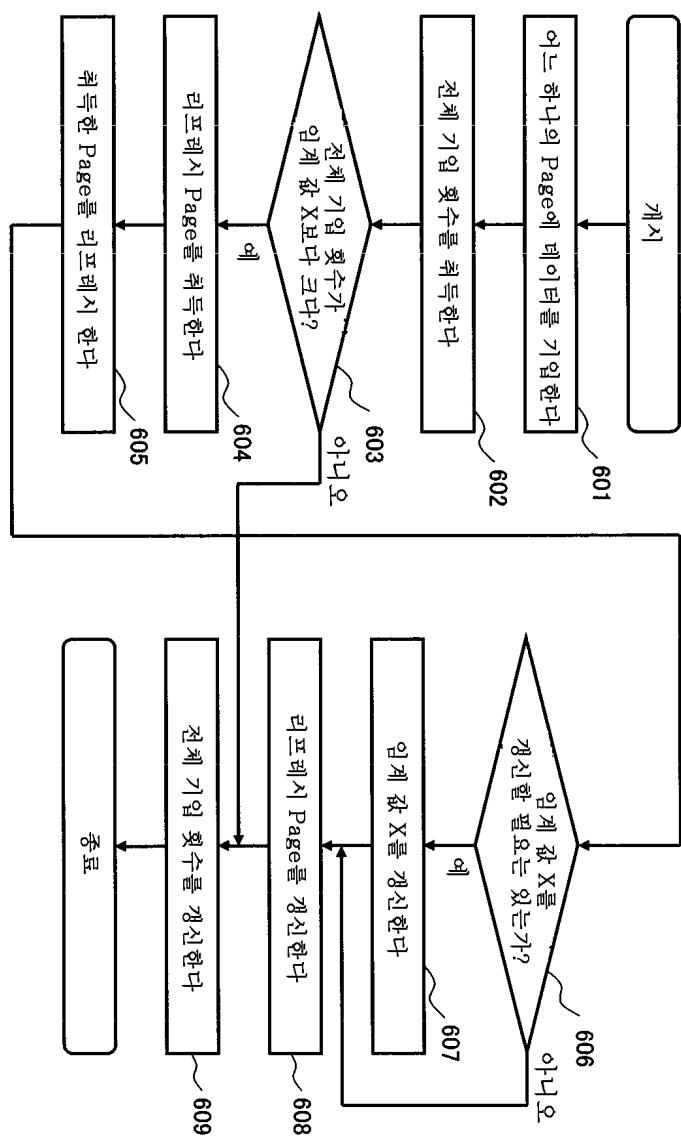
도면4



도면5



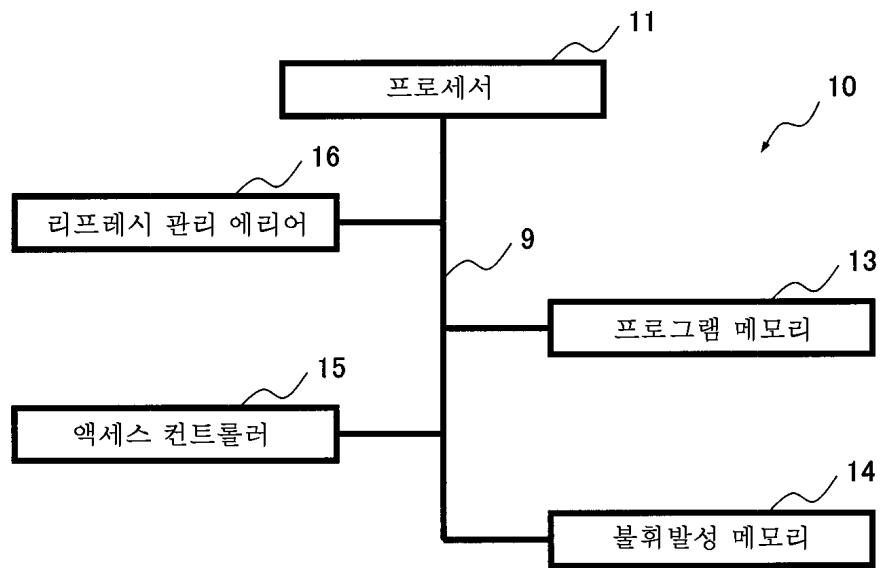
도면6



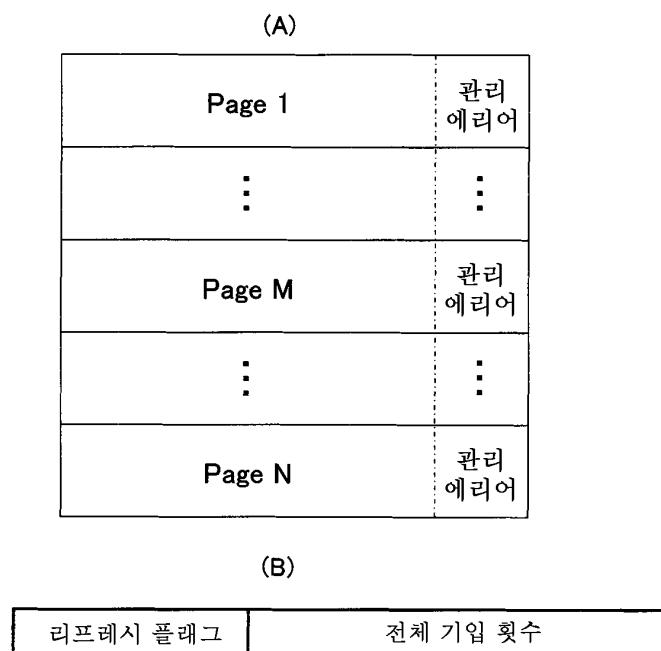
도면7

(A)	(B)	(C)	(D)	(E)
Page 1				
Page 2				
⋮	⋮	⋮	⋮	⋮
Page 150				
⋮	⋮	⋮	⋮	⋮
Page 300				
⋮	⋮	⋮	⋮	⋮
Page 511				
전체 기입 횟수 0회	전체 기입 횟수 1회	전체 기입 횟수 9999회	전체 기입 횟수 10000회	전체 기입 횟수 10001회
리프레이시 Page Page 1	리프레이시 Page Page 1	리프레이시 Page Page 1	리프레이시 Page Page 1	리프레이시 Page Page 2
초기 상태	1회	9999회	10000회	10001회

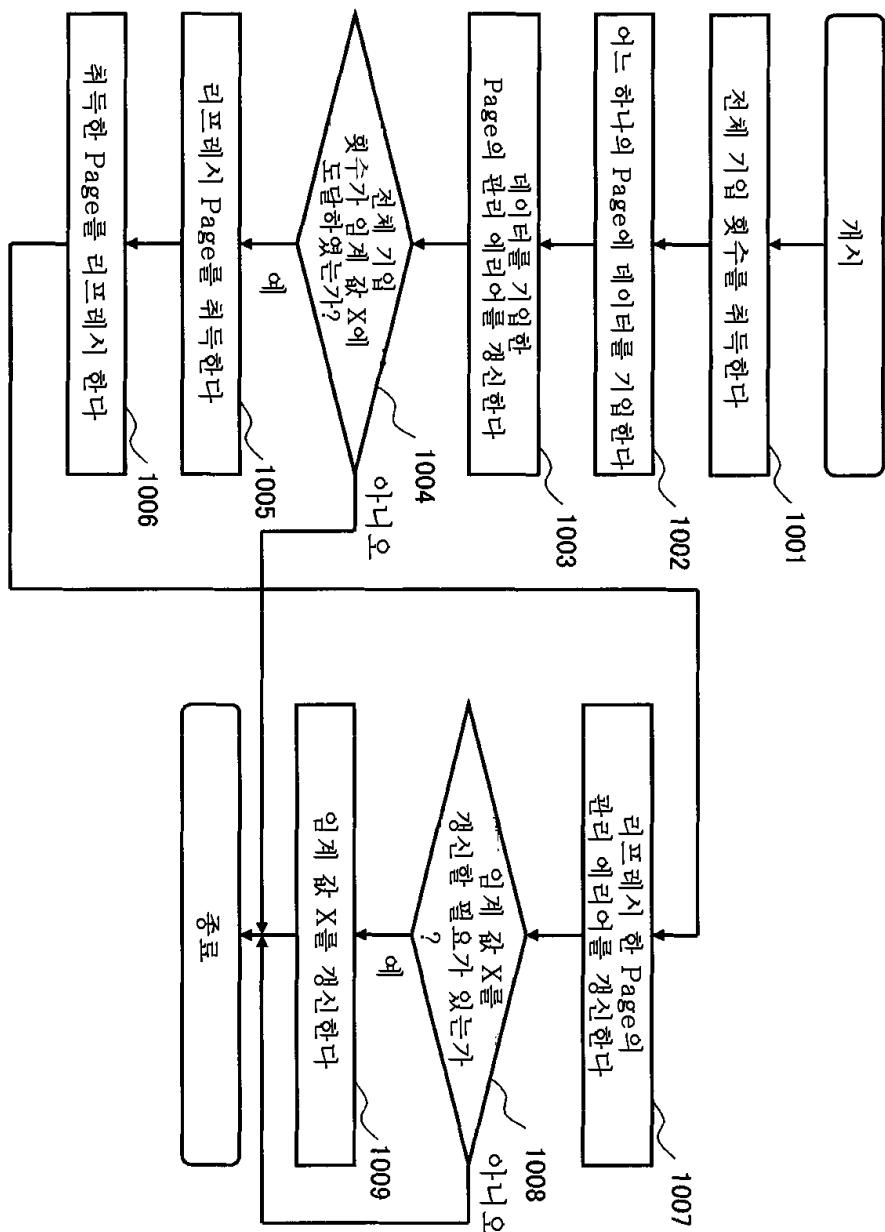
도면8



도면9



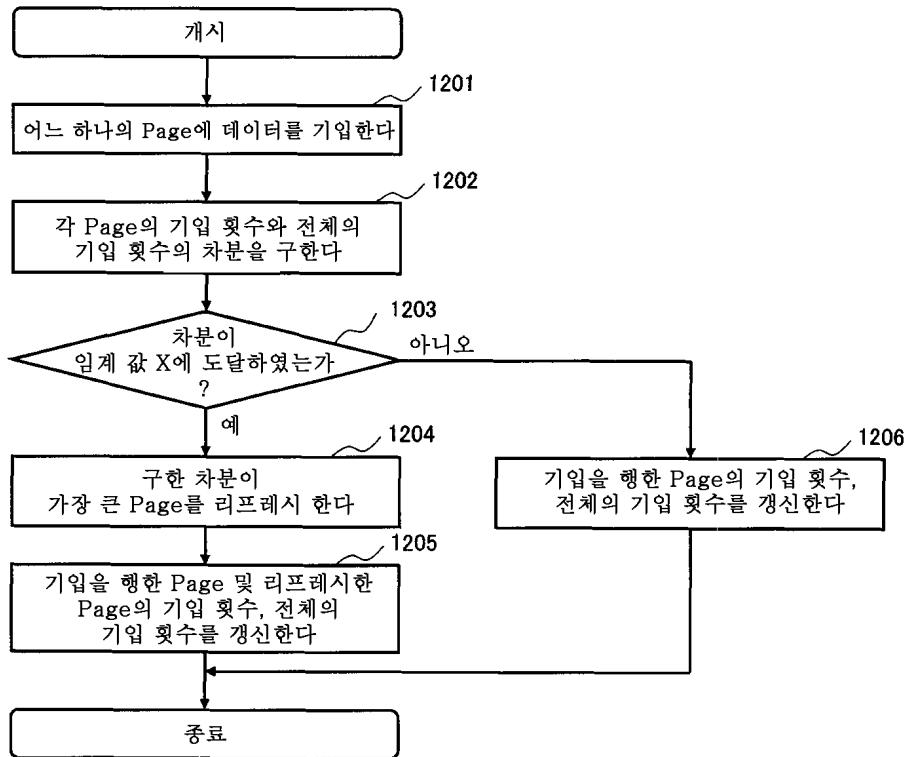
도면10



도면11

(A)	(B)	(C)	(D)	(E)
Page 1 0 0	Page 1 0 0	Page 1 0 549	Page 1 1 549	Page 1 1 549
Page 2 0 0	Page 2 0 1	Page 2 0 42	Page 2 1 42	Page 2 1 42
⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮
Page 150 0 0	Page 150 0 0	Page 150 0 3419	Page 150 0 10000	Page 150 0 10000
⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮
Page 300 0 0	Page 300 0 0	Page 300 0 9999	Page 300 0 9999	Page 300 0 9999
⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮
Page 511 0 0	Page 511 0 0	Page 511 0 8283	Page 511 0 10001	Page 511 0 10001
1회	9999회	10000회	10001회	
초기 상태				

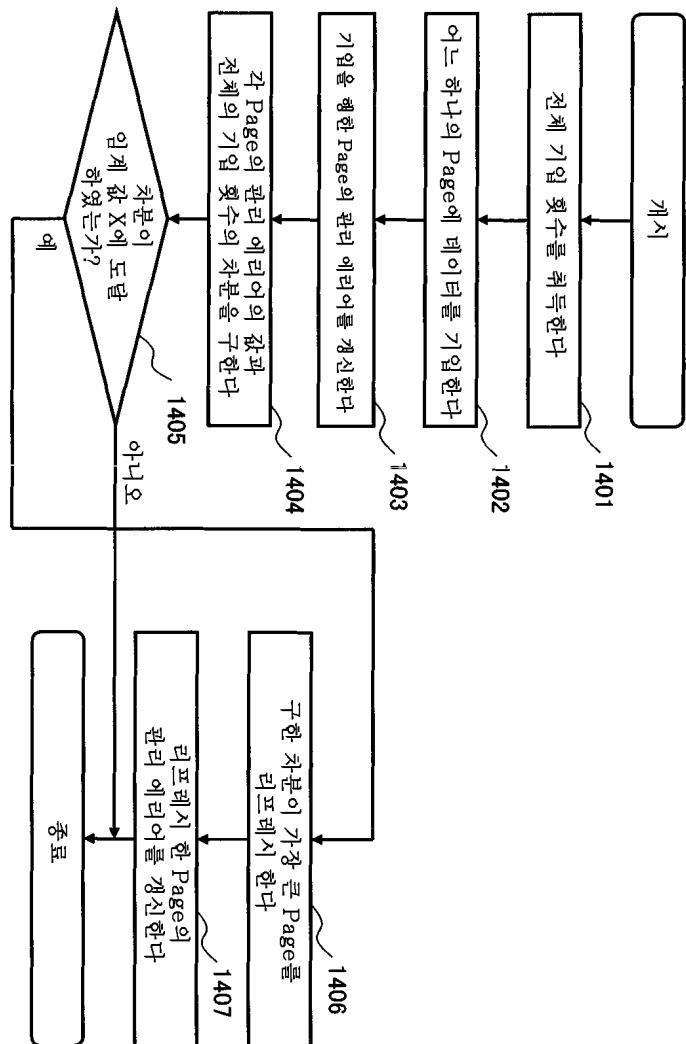
도면12



도면13

(A)	(B)	(C)	(D)
Page 1	Page 1	Page 1	Page 1
Page 2	Page 2	Page 2	<u>Page 2</u>
⋮	⋮	⋮	⋮
Page 150	Page 150	Page 150	Page 150
⋮	⋮	⋮	⋮
Page 300	Page 300	Page 300	Page 300
⋮	⋮	⋮	⋮
Page 511	Page 511	Page 511	Page 511
기입 횟수 Page1:0	기입 횟수 Page1:5000	기입 횟수 Page1:5000	기입 횟수 Page1:5000
기입 횟수 Page2:0	기입 횟수 Page2:1000	기입 횟수 Page2:5001	기입 횟수 Page2:5001
⋮	⋮	⋮	⋮
기입 횟수 Page150:0	기입 횟수 Page150:1	기입 횟수 Page150:3340	기입 횟수 Page150:3340
⋮	⋮	⋮	⋮
기입 횟수 Page300:0	기입 횟수 Page300:0	기입 횟수 Page300:2300	기입 횟수 Page300:5001
⋮	⋮	⋮	⋮
기입 횟수 Page511:0	기입 횟수 Page511:0	기입 횟수 Page511:4300	기입 횟수 Page511:4300
⋮	⋮	⋮	⋮
전체 기입 횟수:0	전체 기입 횟수:1	전체 기입 횟수:5000	전체 기입 횟수:5001
초기 상태	1회	5000회	5001회

도면14



도면15

(A)	(B)	(C)	(D)
Page 1 0	Page 1 0	Page 1 5000	Page 1 5000
Page 2 0	Page 2 0	Page 2 1000	Page 2 5001
⋮	⋮	⋮	⋮
Page 150 0	Page 150 1	Page 150 3340	Page 150 3340
⋮	⋮	⋮	⋮
Page 300 0	Page 300 2300	Page 300 5001	Page 300 5001
⋮	⋮	⋮	⋮
Page 511 0	Page 511 0	Page 511 4300	Page 511 4300

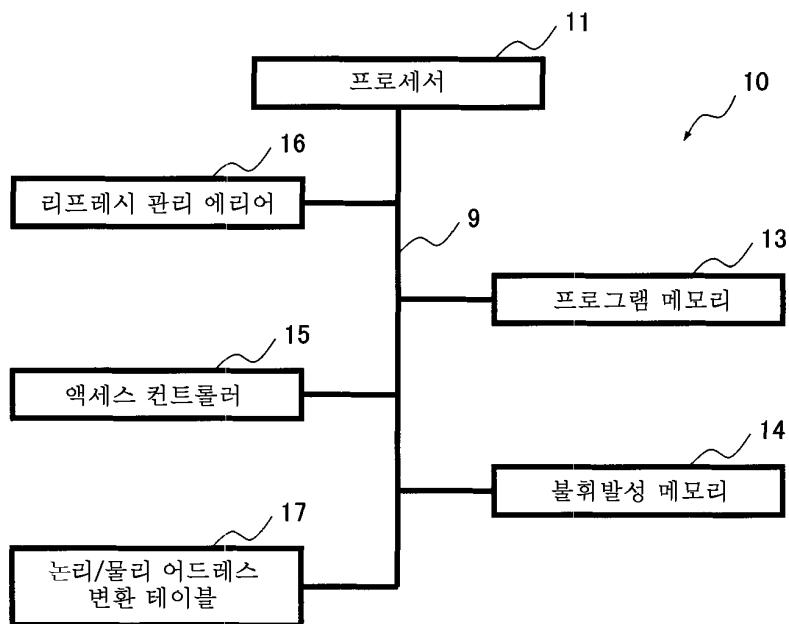
[↑] 상태

1 호]

5000 호]

5001 호]

도면16



도면17

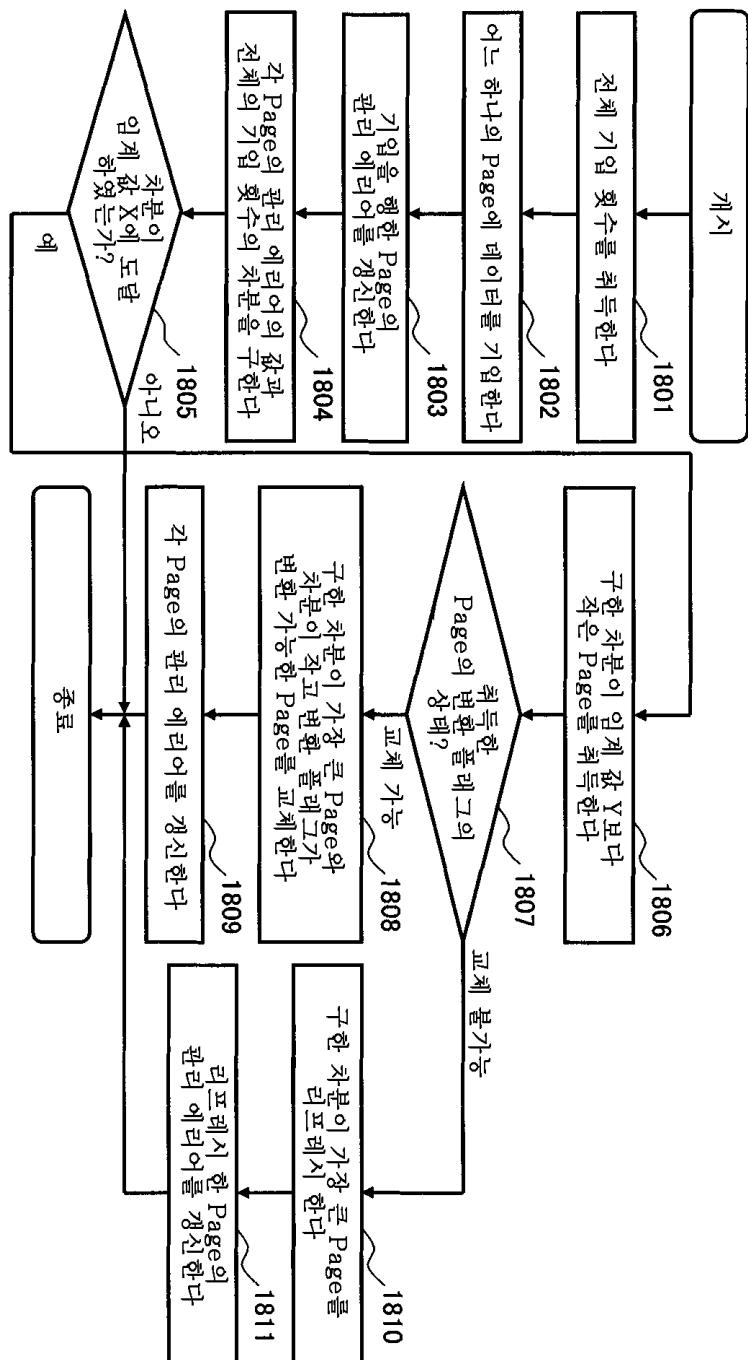
(A)

Page 1	관리 에리어
:	:
Page M	관리 에리어
:	:
Page N	관리 에리어

(B)

변환 플래그	전체 기입 횟수
--------	----------

도면18

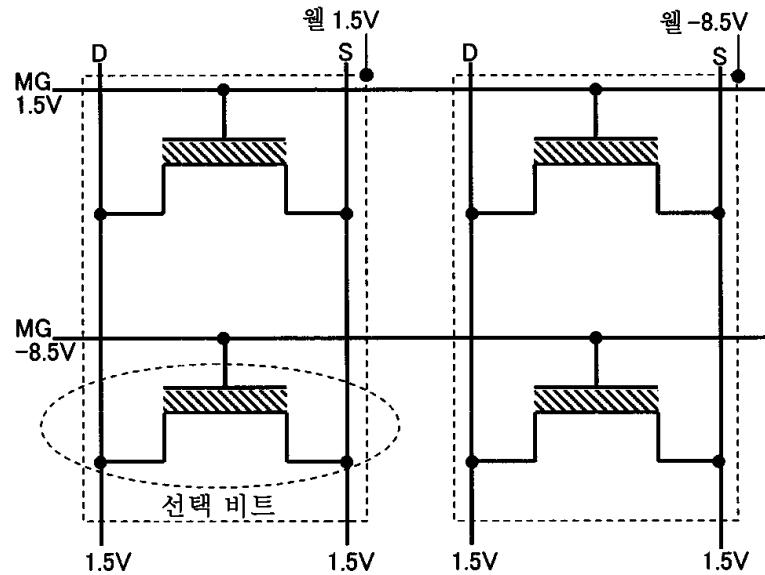


도면19

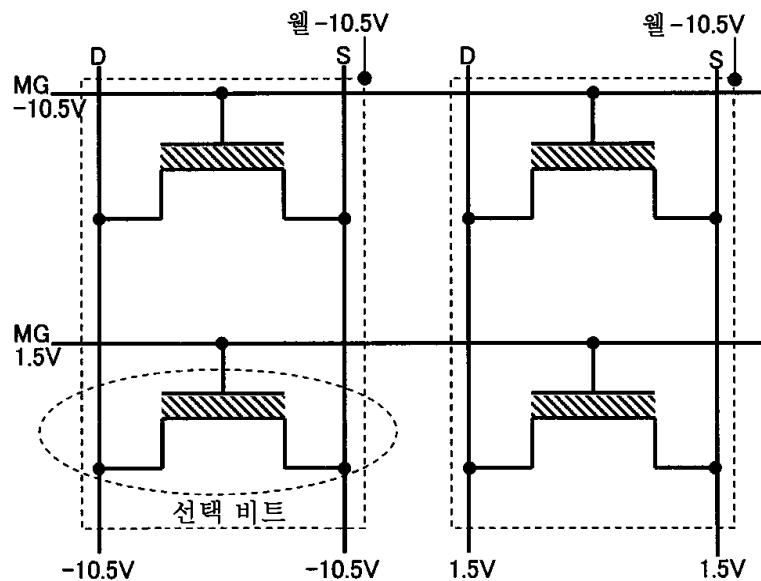
(A)	(B)	(C)	(D)	(E)
Page 1 0 0	Page 1 0 0	Page 1 0 5000	Page 1 0 5000	Page 1 1 5001
Page 2 0 0	Page 2 0 0	Page 2 0 1000	Page 2 0 1000	Page 2 1 5001
⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮
Page 150 0 0	Page 150 0 1	Page 150 0 3340	Page 150 0 3340	Page 150 0 3340
⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮
Page 300 0 0	Page 300 0 0	Page 300 0 2300	Page 300 0 5001	Page 300 0 5001
⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮	⋮ ⋮
Page 511 0 0	Page 511 0 0	Page 511 0 4300	Page 511 0 4300	Page 511 0 4300
초기 상태	1 회	5000 회	5001 회	5001 회



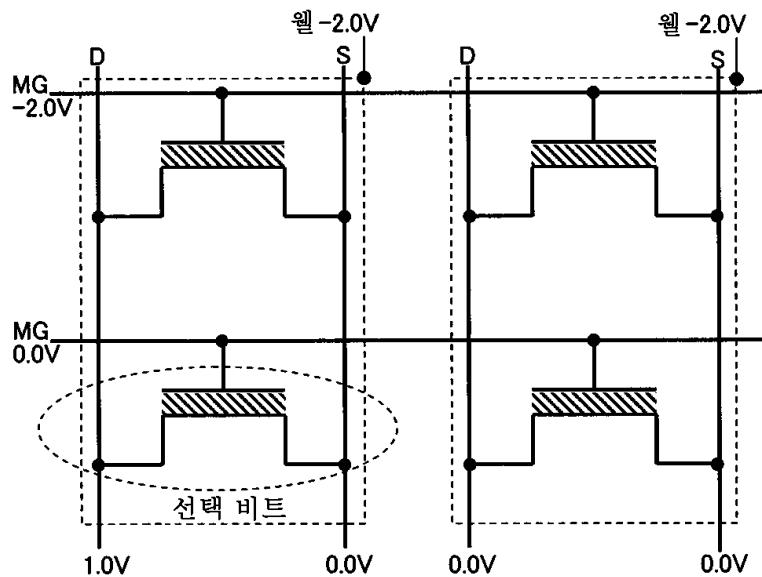
도면20a



도면20b



도면20c



도면20d

