

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 4 日 (04.06.2020)



(10) 国际公布号
WO 2020/107534 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2018/120281

(22) 国际申请日: 2018 年 12 月 11 日 (11.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201821985999.X 2018 年 11 月 29 日 (29.11.2018) CN

(71) 申请人: 惠科股份有限公司(**HKC CORPORATION LIMITED**) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(72) 发明人: 黄笑宇 (**HUANG, Xiaoyu**); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (**ADVANCE CHINA IP LAW OFFICE**); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: DISPLAY PANEL DRIVING CIRCUIT

(54) 发明名称: 显示面板驱动电路

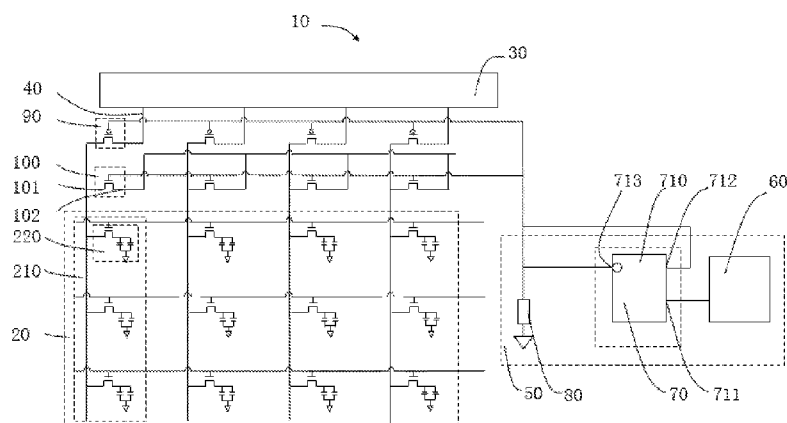


图 1

(57) Abstract: A display panel driving circuit. The display panel driving circuit comprises: a pixel unit array, multiple data signal lines, a gate driving unit, a switch control unit, multiple first switch units and multiple second switch units. Each pixel unit column is connected to the gate driving unit by means of one data signal line. The switch control unit is connected to each of the first switch units and each of the second switch units, respectively. When the multiple first switch units are turned off, the multiple second switch units are turned on, and charges of pixel units in the multiple pixel unit columns are neutralized.

(57) 摘要: 一种显示面板驱动电路。显示面板驱动电路包括: 像素单元阵列、多条数据信号线、栅极驱动单元、开关控制单元、多个第一开关单元和多个第二开关单元。每个像素单元列通过一条数据信号线与栅极驱动单元连接。开关控制单元分别与每个第一开关单元和每个第二开关单元连接。多个第一开关单元关断时, 多个第二开关单元导通, 多个像素单元列中的像素单元电荷中和。

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

显示面板驱动电路

相关申请

本申请要求 2018 年 11 月 29 日申请的，申请号为 201821985999.X，名称为“显示面板驱动电路”的中国专利申请的优先权，在此将其全文引入作为参考。

技术领域

本申请涉及显示技术领域，更具体的说，涉及一种显示面板驱动电路。

背景技术

这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。

薄膜晶体管液晶显示器中数据经过时序控制器处理后，由控制电路板输出。控制电路板分别通过源级驱动单元和栅极驱动单元与显示面板连接。源级驱动单元输出扫描信号，栅极驱动单元输出数据信号。扫描信号和数据信号共同控制显示面板上的像素单元显示发光，呈现图像。

在液晶显示过程中，为了避免液晶极化，作用于像素单元上的电压会在正极性与负极性之间切换。显示面板的工作个过程是不断地将像素单元由正极性充电至负极性，再由负极性充电至正极性，像素单元的电压实现翻转。随着显示面板尺寸的不断增加，显示面板的负载也相应增加，导致功耗大幅上升。因此，如何降低显示面板的功耗成为亟待解决的问题。

申请内容

有鉴于此，本申请公开一种显示面板驱动电路，以实现随着显示面板尺寸的增加，降低显示面板的功耗。

一种显示面板驱动电路，包括：像素单元阵列、栅极驱动单元、多条数据

信号线、开关控制单元、多个第一开关单元和多个第二开关单元。

所述像素单元阵列包括多个像素单元列，每个所述像素单元列包括多个串联的像素单元。所述栅极驱动单元与所述像素单元阵列连接，为所述像素单元阵列充电。每个所述像素单元列通过一条所述数据信号线与所述栅极驱动单元连接。所述开关控制单元分别与每个所述第一开关单元和每个所述第二开关单元连接。

每个第一开关单元通过一条所述数据信号线连接于所述栅极驱动单元和一个所述像素单元列之间。每个所述第二开关单元包括第一端和第二端，每个所述第二开关单元的所述第一端通过一条所述数据信号线与一个所述像素单元列连接，所述多个第二开关单元的第二端相互连接。所述开关控制单元控制所述多个第一开关单元导通时，所述栅极驱动单元通过所述多条数据信号线给所述多个像素单元列充电。所述多个第一开关单元关断时，所述多个第二开关单元导通，所述多个像素单元列中的所述像素单元电荷中和。

在其中一个实施例中，所述开关控制单元包括时序控制器和触发器，所述触发器的输入端与所述时序控制器连接，所述触发器的输出端与所述多个第一开关单元和所述多个第二开关单元连接。

在其中一个实施例中，所述开关控制单元还包括：

电阻，所述电阻的一端与所述第一开关单元和所述第二开关单元连接。

在其中一个实施例中，所述触发器包括：

反向触发器，所述反向触发器包括第一反向输入端、第二反向输入端和第一反向输出端。所述第一反向输入端与所述时序控制器连接，接受时序控制。所述第二反向输入端与所述多个第一开关单元和所述多个第二开关单元连接，获取电压信号。所述第一反向输出端与所述第一开关单元和所述第二开关单元连接，控制所述第一开关单元和所述第二开关单元的导通和关断。

在其中一个实施例中，所述第一开关单元为场效应晶体管。所述第一开关单元的场效应晶体管的栅极与所述触发器的输出端连接，用于接收所述触发器的输出电压。所述第一开关单元的所述场效应晶体管的源极通过所述数据信号线与所述栅极驱动单元连接，所述场效应晶体管的漏极通过所述数据信号线与所述像素单元阵列连接，用于为所述像素单元充电。

在其中一个实施例中，所述第二开关单元为场效应晶体管。所述第二开关单元的场效应晶体管的栅极与所述触发器的输出端连接，用于接收所述触发器的输出电压。所述场效应晶体管的漏极通过所述数据信号线与所述像素单元阵列连接，所述第二开关单元的所述场效应晶体管的源极相互连接，用于中和所述多个像素单元列中的所述像素单元电荷。

在其中一个实施例中，多个所述第一开关单元的场效应晶体管的类型相同。

在其中一个实施例中，多个所述第二开关单元的场效应晶体管的类型相同。

在其中一个实施例中，所述第一开关单元的场效应晶体管与所述第二开关单元的场效应晶体管的类型不同。

一种显示面板驱动电路，包括：像素单元阵列、栅极驱动单元、多条数据信号线、时序控制器、反相器、跟随触发器、多个第一开关单元和多个第二开关单元。

所述像素单元阵列包括多个像素单元列。每个所述像素单元列包括多个串联的像素单元。所述栅极驱动单元与所述像素单元阵列连接，为所述像素单元阵列充电。每个所述像素单元列通过一条所述数据信号线与所述栅极驱动单元连接。

所述跟随触发器包括第一输入端、第二输入端和第一输出端。所述第一输入端与所述时序控制器连接，接受时序控制。所述第二输入端与所述多个第一开关单元和所述多个第二开关单元连接，获取电压信号。所述第一输出端通过所述反相器与所述第一开关单元和所述第二开关单元连接，控制所述第一开关单元和所述第二开关单元的导通和关断。

每个第一开关单元通过一条所述数据信号线连接于所述栅极驱动单元和一个所述像素单元列之间。每个所述第二开关单元包括第一端和第二端。每个所述第二开关单元的所述第一端通过一条所述数据信号线与一个所述像素单元列连接。所述多个第二开关单元的第二端相互连接。所述多个第一开关单元导通时，所述栅极驱动单元通过所述多条数据信号线给所述多个像素单元列充电。所述多个第一开关单元关断时，所述多个第二开关单元导通，所述多个像素单元列中的所述像素单元电荷中和。

在其中一个实施例中，所述显示面板驱动电路还包括电阻，所述电阻的一

端与所述第一开关单元和所述第二开关单元连接。

在其中一个实施例中，所述第一开关单元为场效应晶体管。所述第一开关单元的场效应晶体管的栅极与所述触发器的输出端连接，用于接收所述触发器的输出电压。所述第一开关单元的所述场效应晶体管的源极通过所述数据信号线与所述栅极驱动单元连接。所述场效应晶体管的漏极通过所述数据信号线与所述像素单元阵列连接，用于为所述像素单元充电。

在其中一个实施例中，所述第二开关单元为场效应晶体管。所述第二开关单元的场效应晶体管的栅极与所述触发器的输出端连接，用于接收所述触发器的输出电压。所述场效应晶体管的漏极通过所述数据信号线与所述像素单元阵列连接，所述第二开关单元的所述场效应晶体管的源极相互连接，用于中和所述多个像素单元列中的所述像素单元电荷。

在其中一个实施例中，多个所述第一开关单元的场效应晶体管的类型相同。

在其中一个实施例中，多个所述第二开关单元的场效应晶体管的类型相同。

在其中一个实施例中，所述第一开关单元的场效应晶体管与所述第二开关单元的场效应晶体管的类型不同。

在其中一个实施例中，所述第一开关单元的所述场效应晶体管为 P 型，所述第二开关单元的所述场效应晶体管为 N 型，所述电阻的另一端接地。

在其中一个实施例中，所述第一开关单元的所述场效应晶体管为 N 型，所述第二开关单元的所述场效应晶体管为 P 型，所述电阻的另一端为阈值电压。

一种显示面板，包括：显示面板驱动电路。所述显示面板驱动电路包括：包括：像素单元阵列、栅极驱动单元、多条数据信号线、开关控制单元、多个第一开关单元和多个第二开关单元。所述像素单元阵列包括多个像素单元列。每个所述像素单元列包括多个串联的像素单元。所述栅极驱动单元与所述像素单元阵列连接，为所述像素单元阵列充电每个所述像素单元列通过一条所述数据信号线与栅极驱动单元连接。所述开关控制单元分别与每个所述第一开关单元和每个所述第二开关单元连接。

每个第一开关单元通过一条所述数据信号线连接于所述栅极驱动单元和一个所述像素单元列之间。每个所述第二开关单元包括第一端和第二端，每个所述第二开关单元的所述第一端通过一条所述数据信号线与一个所述像素单元列

连接，所述多个第二开关单元的第二端相互连接。所述开关控制单元控制所述多个第一开关单元导通时，所述栅极驱动单元通过所述多条数据信号线给所述多个像素单元列充电。所述多个第一开关单元关断时，所述多个第二开关单元导通，所述多个像素单元列中的所述像素单元电荷中和。

在其中一个实施例中，所述开关控制单元包括时序控制器和触发器。所述触发器的输入端与所述时序控制器连接，所述触发器的输出端与所述多个第一开关单元和所述多个第二开关单元连接。

本申请提供的显示面板驱动电路，包括：像素单元阵列、多条数据信号线、栅极驱动单元、开关控制单元、多个第一开关单元和多个第二开关单元。所述像素单元阵列包括多个像素单元列。每个所述像素单元列包括多个串联的像素单元。每个所述像素单元列通过一条所述数据信号线与所述栅极驱动单元连接。所述开关控制单元分别与每个所述第一开关单元和每个所述第二开关单元连接。所述开关控制单元控制所述多个第一开关单元导通时，所述栅极驱动单元通过所述多条数据信号线给所述多个像素单元列充电。所述多个第一开关单元关断时，所述多个第二开关单元导通，所述多个像素单元列中的所述像素单元电荷中和。通过所述像素单元电荷中和，能够减小所述像素单元电荷翻转所需的充电电压差。所需充电的电压差减小，缩短了所述像素单元电压翻转的所需充电时间，降低显示面板的功耗。

附图说明

为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据公开的附图获得其他的附图。

图1为本申请一个实施例中提供的显示面板驱动电路的结构示意图；

图 2 为本申请另一个实施例中提供的显示面板驱动电路的结构示意图；

图 3 为本申请一个实施例中提供的显示面板驱动电路的时间与电压关系图；

图 4 为本申请一个实施例中提供的显示面板的结构示意图。

附图标记

驱动电路	10
显示面板	101
像素单元阵列	20
像素单元列	210
像素单元	220
数据信号线	230
栅极驱动单元	40
开关控制单元	50
时序控制器	60
触发器	70
电阻	80
第一开关单元	90
第二开关单元	100
反向触发器	710
第一反向输入端	711
第二反向输入端	712
第一反向输出端	713
反相器	720
跟随触发器	730

第一输入端	731
第二输入端	732
第一输出端	733

具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

本申请实施例公开了一种显示面板驱动电路，以实现随着显示面板尺寸的增加，降低显示面板的功耗。

请参见图 1，申请一实施例提供一种显示面板驱动电路 10，包括：像素单元阵列 20、栅极驱动单元 30、多条数据信号线 40、开关控制单元 50、多个第一开关单元 90 和多个第二开关单元 100。所述像素单元阵列 20 包括多个像素单元列 210。每个所述像素单元列 210 包括多个串联的像素单元 220。所述栅极驱动单元 30 与所述像素单元阵列 20 连接，为所述像素单元阵列 20 充电每个所述像素单元列 210 通过一条所述数据信号线 40 与栅极驱动单元 30 连接。所述开关控制单元 50 分别与每个所述第一开关单元 90 和每个所述第二开关单元 100 连接。

每个第一开关单元 90 通过一条所述数据信号线 40 连接于所述栅极驱动单元 30 和一个所述像素单元列 210 之间。每个所述第二开关单元 100 包括第一端 101 和第二端 102，每个所述第二开关单元 100 的所述第一端 101 通过一条所述数据信号线 40 与一个所述像素单元列 210 连接，所述多个第二开关单元 100 的第二端 102 相互连接。所述开关控制单元 50 控制所述多个第一开关单元 90 导通时，所述栅极驱动单元 30 通过所述多条数据信号线 40 给所述多个像素单元列 210 充电。所述多个第一开关单元 90 关断时，所述多个第二开关单元 100 导通，所述多个像素单元列 210 中的所述像素单元 220 电荷中和。

在液晶显示过程中，为了避免液晶极化，作用于液晶上的电压会在正极性

与负极性之间切换。显示面板的工作过程是不断地将像素单元 220 由正极性充电至负极性，再由负极性充电至正极性的过程。在所述像素单元 220 正负极翻转过程中，存在非充电时间。在这段非充电时间里，所述栅极驱动单元 30 从控制面板读取数据信号。所述显示面板驱动电路 10 控制所述多个第一开关单元 90 关断，所述多个第二开关单元 100 导通，所述多个像素单元列 210 中的所述像素单元 220 电荷中和。通过所述像素单元 220 电荷中和，减小所述像素单元 220 电荷翻转所需的充电电压差。所需充电的电压差减小，使得所述像素单元 220 电荷翻转的所需充电时间缩短，降低显示面板的整体功耗。同时，由于所需充电时间缩短，提高所述显示面板的显示效率。

所述显示面板的显示区域由多个所述像素单元 220 组成。所述像素单元 220 以阵列的形式有序排列，形成所述像素单元阵列 20。所述栅极驱动单元 30 通过多条所述数据信号线 40 将电荷输送给所述像素单元列 210。所述像素单元列 210 上的电荷相同，即所述数据信号线 40 输送给单个所述像素单元列 210 上串联的所述像素单元 220 的电荷种类相同。相邻所述像素单元列 210 的电荷可以相同，也可以不同。在一个实施例中，所述像素单元阵列 20 中的所述像素单元列 210 按照三正三负的形式排布。

在一个实施例中，每个所述数据信号线 40 上串联一个所述第一开关单元 90，所述第一开关单元 90 能够控制所述栅极驱动单元 30 与所述像素单元列 210 之间的通断，即控制所述栅极驱动单元 30 是否给所述像素单元列 210 充电。当所述第一开关单元 90 导通时，所述栅极驱动单元 30 给所述像素单元列 210 充电；当所述第一开关单元 90 关断时，所述栅极驱动单元 30 停止给所述像素单元列 210 充电。在一个实施例中，所述像素单元阵列 20 中的所述像素单元列 210 按照三正三负的形式排布，每 3 个正极的所述数据信号线 40 上可以与一个所述第一开关单元 90 串联，每 3 个负极的所述数据信号线 40 可以与另一个所述第一开关单元 90 串联，能够实现相邻同极所述像素单元列 210 共用一个所述第一开关单元 90，增加同极充电的同步性。

在一个实施例中，所述栅极驱动单元 30 为所述像素单元阵列 20 充电的充电周期包括四个时间段，所述四个时间段包括第一时间段、第二时间段、第三时间段和第四时间段。

当所述第一开关单元 90 导通时，所述栅极驱动单元 30 给三个相邻所述像素单元列 210 充电；当所述第一开关单元 90 关断时，所述栅极驱动单元 30 停止给三个相邻所述像素单元列 210 充电。在第一个时间段内，所述栅极驱动单元 30 通过所述数据信号线 40 为第 $n-3$ 、 $n-2$ 、 $n-1$ 所述像素单元列 210 充正电，所述栅极驱动单元 30 通过所述数据信号线 40 为第 n 、 $n+1$ 、 $n+2$ 所述像素单元列 210 充负电。在第二个时间段内，所述栅极驱动单元 30 停止为所述像素单元列 210 充电，开始读取数据。在第三个时间段内，所述栅极驱动单元 30 通过所述数据信号线 40 为第 $n-3$ 、 $n-2$ 、 $n-1$ 所述像素单元列 210 充负电，所述栅极驱动单元 30 通过所述数据信号线 40 为第 n 、 $n+1$ 、 $n+2$ 所述像素单元列 210 充正电。在第四个时间段内，所述栅极驱动单元 30 停止为所述像素单元列 210 充电，开始读取数据。所述显示面板显示的过程即为无数个充电周期实现的过程。

每个所述第二开关单元 100 的所述第一端 101 通过一条所述数据信号线 40 与一个所述像素单元列 210 连接，所述多个第二开关单元 100 的第二端 102 相互连接。当所述第二开关单元 100 导通时，所述像素单元列 210 通过第二断导通。由于全部所述像素单元列 210 中的电荷不相同，正负有序排列。当全部所述像素单元列 210 联通时，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，更接近待翻转电压，电压差减小，电压翻转的时间也缩短，提高了所述栅极驱动单元 30 的驱动效率。

在一个实施例中，所述开关控制单元 50 包括时序控制器 60 和触发器 70。所述触发器 70 的输入端与所述时序控制器 60 连接，所述触发器 70 的输出端与所述多个第一开关单元 90 和所述多个第二开关单元 100 连接。

所述时序控制器 60 能够提供时序变换，即在不同的时间段内提供高电平和低电平。所述低电平变化为高电平，会产生上升沿；所述高电平变化为低电平，会产生下降沿。所述触发器 70 具有信号接收端、电压输入端和电压输出端。所述触发器 70 的所述信号接收端能够接收所述上升沿和所述下降沿。所述触发器 70 的所述信号接收端每接收一次所述上升沿或所述下降沿，所述触发器 70 的所述电压输入端会读取一次电压，所述电压输出端会按照内部设置输出相应的电压。当所述时序控制器 60 输出的高电平和低电平有序变化时，会有序出现上升

沿和下降沿，所述触发器 70 的电压输出端会顺次实现高低电平的有序变化。

所述触发器 70 的电压输出端与所述多个第一开关单元 90 和所述多个第二开关单元 100 的控制信号端连接。所述触发器 70 的电压输出端输出低电平时，所述多个第一开关单元 90 导通，所述多个第二开关单元 100 关断，所述栅极驱动单元 30 给所述像素单元列 210 充电。所述触发器 70 的电压输出端输出高电平时，所述多个第一开关单元 90 关断，所述多个第二开关单元 100 导通，所述栅极驱动单元 30 停止给三个相邻所述像素单元列 210 充电，全部所述像素单元列 210 联通，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，更接近待翻转电压，电压差减小，电压翻转的时间也缩短，提高了所述栅极驱动单元 30 的驱动效率。

在一个实施例中，所述开关控制单元 50 还包括电阻 80。所述电阻 80 的一端与所述第一开关单元 90 和所述第二开关单元 100 连接。所述电阻 80 能够为所述触发器 70 的电压输入端提供初始电压。

所述第一开关单元 90 和所述第二开关单元 100 的控制信号端与所述触发器 70 的电压输出端连接，所述触发器 70 的电压输入端连接于所述第一开关单元 90 和所述第二开关单元 100 的控制信号端与所述触发器 70 的电压输出端之间。所述电阻 80 的一端与触发器 70 的电压输出端连接，另一端接地。当有电流通过所述电阻 80 时，所述电阻 80 的两端形成压差，由于所述电阻 80 的另一端接地，则所述电阻 80 的一端的压力值为施加在所述电阻 80 两端的压差值。所述触发器 70 的电压输出端的电压等于所述电阻 80 两端的压差值。所述电阻 80 能够为所述触发器 70 的电压输入端提供初始电压。

在一个实施例中，所述触发器 70 包括反向触发器 710，所述反向触发器 710 包括第一反向输入端 711、第二反向输入端 712 和第一反向输出端 713。所述第一反向输入端 711 与所述时序控制器 60 连接，接受时序控制，所述第二反向输入端 712 与所述多个第一开关单元 90 和所述多个第二开关单元 100 连接，获取电压信号。所述第一反向输出端 713 与所述第一开关单元 90 和所述第二开关单元 100 连接，控制所述第一开关单元 90 和所述第二开关单元 100 的导通和关断。

所述反向触发器 710 能够实现电压翻转，即为第二反向输入端 712 输入低电平时，所述第一反向输出端 713 输出高电平；第二反向输入端 712 输入高电

平时，所述第一反向输出端 713 输出低电平。在一个实施例中，所述第一开关单元 90、所述第二开关单元 100 的控制信号端和所述第二反向输入端 712 均为低电平。所述第一开关单元 90 导通，所述第二开关单元 100 关断。此时，所述栅极驱动单元 30 给通过所述数据信号线 40 给所述多个所述像素单元列 210 充电。当所述时序控制器 60 由低电平变为高电平时，出现上升沿。所述第一反向输入端 711 接收到所述上升沿，所述第一反向输出端 713 接收所述第二反向输入端 712 的低电平，并翻转为高电平输出。

所述第一反向输出端 713 与所述第一开关单元 90 和所述第二开关单元 100 连接，所述多个第一开关单元 90 和所述多个第二开关单元 100 的控制信号端接收到高电平。所述多个第一开关单元 90 关断，所述多个第二开关单元 100 导通。所述栅极驱动单元 30 停止给所述像素单元列 210 充电，全部所述像素单元列 210 联通，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，所述像素单元 220 为 0V。

当所述时序控制器 60 由高电平变为低电平时，出现下降沿。所述第一反向输入端 711 接收到所述下降沿，所述第一反向输出端 713 接收所述第二反向输入端 712 的高电平，并翻转为低电平输出。所述第一反向输出端 713 与所述第一开关单元 90 和所述第二开关单元 100 连接，所述多个第一开关单元 90 和所述多个第二开关单元 100 的控制信号端接收到低电平。所述多个第一开关单元 90 导通，所述多个第二开关单元 100 关断。所述栅极驱动单元 30 给所述像素单元列 210 充电，所述像素单元 220 由 0V 变为设定电压。

请一并参见图 2，在一个实施例中，所述触发器 70 包括反相器 720 和跟随触发器 730。所述跟随触发器 730 包括第一输入端 731、第二输入端 732 和第一输出端 733。所述第一输入端 731 与所述时序控制器 60 连接，接受时序控制。所述第二输入端 732 与所述多个第一开关单元 90 和所述多个第二开关单元 100 连接，获取电压信号。所述第一输出端 733 通过所述反相器 720 与所述第一开关单元 90 和所述第二开关单元 100 连接，控制所述第一开关单元 90 和所述第二开关单元 100 的导通和关断。

所述反相器 720 和所述跟随触发器 730 串联实现电压翻转。所述跟随触发器 730 的所述第二输入端 732 输入低电平时，所述第一输出端 733 输出低电平。

所述第二输入端 732 输入高电平时，所述第一输出端 733 输出高电平。所述反相器 720 能够实现电压翻转，即为输入低电平，输出高电平；输入高电平，输出低电平。所述跟随触发器 730 的所述第一输出端 733 与所述反相器 720 连接，实现电压的翻转。

在一个实施例中，所述第一开关单元 90、所述第二开关单元 100 的控制信号端和所述第二反向输入端 712 均为低电平。第一输入端 731 输入上升沿时，所述第二输入端 732 将低电平赋给所述第一输入端 733 端，所述第一输入端 733 端将低电平输送给所述反相器 720。所述反相器 720 将高电平输出。所述多个第一开关单元 90 和所述多个第二开关单元 100 的控制信号端接收到高电平。所述多个第一开关单元 90 关断，所述多个第二开关单元 100 导通。所述栅极驱动单元 30 停止给所述像素单元列 210 充电，全部所述像素单元列 210 联通，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，所述像素单元 220 中的电压为 0V。

当所述时序控制器 60 由高电平变为低电平时，出现下降沿。所述第一输入端 731 接收到所述下降沿，所述第一输出端 733 接收所述第二输入端 732 的高电平，并输出高电平。所述反相器 720 接收高电平，并翻转为低电平输出。所述第一反向输出端 713 与所述第一开关单元 90 和所述第二开关单元 100 连接，所述多个第一开关单元 90 和所述多个第二开关单元 100 的控制信号端接收到低电平。所述多个第一开关单元 90 导通，所述多个第二开关单元 100 关断。所述栅极驱动单元 30 给所述像素单元列 210 充电，所述像素单元 220 由 0V 变为设定电压。

在上一个实施例中，所述多个第一开关单元 90 为场效应晶体管，所述第一开关单元 90 的场效应晶体管的栅极与所述触发器 70 的输出端连接，用于接收所述触发器 70 的输出电压。所述第一开关单元 90 的所述场效应晶体管的源极通过所述数据信号线 40 与所述栅极驱动单元 30 连接，所述场效应晶体管的漏极通过所述数据信号线 40 与所述像素单元阵列 20 连接，用于为所述像素单元 220 充电。

在一个实施例中，所述第二开关单元 100 为场效应晶体管，所述第二开关单元 100 的场效应晶体管的栅极与所述触发器 70 的输出端连接，用于接收所述

触发器 70 的输出电压。所述场效应晶体管的漏极通过所述数据信号线 40 与所述像素单元阵列 20 连接，所述第二开关单元 100 的所述场效应晶体管的源极相互连接，用于中和所述多个像素单元列 210 中的所述像素单元 220 电荷。

在一个实施例中，多个所述第一开关单元 90 的场效应晶体管的类型相同，多个所述第二开关单元 100 的场效应晶体管的类型相同，且与所述第一开关单元 90 的场效应晶体管的类型不同。

在上一个实施例中，所述第一开关单元 90 的所述场效应晶体管为 P 型，所述第二开关单元 100 的所述场效应晶体管为 N 型，所述电阻 80 的另一端接地。P 型所述场效应晶体管的栅极为低电平时，所述 P 型场效应晶体管导通。所述栅极驱动单元 30 给所述像素单元列 210 充电。所述 P 型场效应晶体管的栅极为高电平时，所述 P 型场效应晶体管关断。所述栅极驱动单元 30 停止给所述像素单元列 210 充电。N 型所述场效应晶体管的栅极为高电平时，所述 N 型场效应晶体管导通。全部所述像素单元列 210 的第二端 102 联通，所述电极单元 220 的电荷中和，电压为 0V。所述 N 型场效应晶体管的栅极为低电平时，所述 N 型场效应晶体管关断。全部所述像素单元列 210 的第二端 102 关断。

在初始状态时，P 型所述场效应晶体管、N 型场效应晶体管的栅极和所述第二反向输入端 712 均为低电平。第一输入端 731 输入上升沿时，所述第二输入端 732 将低电平赋给所述第一输入端 733 端，所述第一输入端 733 端将低电平输送给所述反相器 720。所述反相器 720 将高电平输出。所述多个 P 型所述场效应晶体管和所述多个 N 型所述场效应晶体管的栅极接收到高电平。所述多个 P 型所述场效应晶体管关断，所述多个 N 型场效应晶体管导通。所述栅极驱动单元 30 停止给所述像素单元列 210 充电，全部所述像素单元列 210 联通，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，所述像素单元 220 中的电压为 0V。

当所述时序控制器 60 由高电平变为低电平时，出现下降沿。所述第一输入端 731 接收到所述下降沿，所述第一输出端 733 接收所述第二输入端 732 的高电平，并输出高电平。所述反相器 720 接收高电平，并翻转为低电平输出。所述第一反向输出端 713 与 P 型所述场效应晶体管和所述 N 型场效应晶体管连接，所述多个 P 型所述场效应晶体管和所述多个 N 型场效应晶体管的栅极接收到低

电平。所述多个 P 型所述场效应晶体管导通，所述多个 N 型场效应晶体管关断。所述栅极驱动单元 30 给所述像素单元列 210 充电，所述像素单元 220 由 0V 变为设定电压，缩短了充电时间，提高页面显示效率。

在一个实施例中，所述第一开关单元 90 的所述场效应晶体管为 N 型，所述第二开关单元 100 的所述场效应晶体管为 P 型，所述电阻 80 的另一端至少为所述场效应晶体管阈值电压。由于初始电压为所述场效应晶体管阈值电压，为高电平。所述 N 型场效应晶体管的控制信号端为高电平，所述 N 型场效应晶体管导通；所述 P 型场效应晶体管的控制信号端为高电平，所述 P 型场效应晶体管关断。所述栅极驱动单元 30 给所述像素单元列 210 充电。

第一输入端 731 输入上升沿时，所述第二输入端 732 将高电平赋给所述第一输入端 733 端，所述第一输入端 733 端将高电平输送给所述反相器 720。所述反相器 720 将低电平输出。所述多个 P 型所述场效应晶体管和所述多个 P 型所述场效应晶体管的控制信号端接收到低电平。所述多个 P 型所述场效应晶体管关断，所述多个 P 型场效应晶体管导通。所述栅极驱动单元 30 停止给所述像素单元列 210 充电，全部所述像素单元列 210 联通，所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。每个所述像素单元列 210 的电压被中和，所述像素单元 220 中的电压为 0V。

当所述时序控制器 60 由低电平变为高电平时，出现下降沿。所述第一输入端 731 接收到所述下降沿，所述第一输出端 733 接收所述第二输入端 732 的低电平，并输出低电平。所述反相器 720 接收低电平，并翻转为高电平输出。所述第一反向输出端 713 与 P 型所述场效应晶体管和所述 P 型场效应晶体管连接，所述多个 P 型所述场效应晶体管和所述多个 P 型场效应晶体管的控制信号端接收到高电平。所述多个 P 型所述场效应晶体管导通，所述多个 P 型场效应晶体管关断。所述栅极驱动单元 30 给所述像素单元列 210 充电，所述像素单元 220 由 0V 变为设定电压，缩短了充电时间，提高页面显示效率。

请一并参见图 3，在一个实施例中，L1、L4 为所述像素单元 220 电压翻转的过程曲线，L2、L3 为本申请所述像素单元 220 电压翻转的过程曲线。在上一个实施例中，所述像素单元列 210 翻转的电压差为 2V，L1、L4 电压翻转的时间为 t_2 至 t_4 时间段。所述显示面板驱动电路 10 的电压翻转过程为：在 t_1 时刻，

所述时序控制器 60 由低电平变为高电平，出现上升沿。所述第一输入端 731 输入上升沿时，所述第二输入端 732 将低电平赋给所述第一输入端 733 端，所述第一输入端 733 端将低电平输送给所述反相器 720。所述反相器 720 将高电平输出。所述多个 P 型所述场效应晶体管和所述多个 N 型所述场效应晶体管的栅极接收到高电平。所述多个 P 型所述场效应晶体管关断，所述多个 N 型场效应晶体管导通。所述栅极驱动单元 30 停止给所述像素单元列 210 充电，全部所述像素单元列 210 联通。所述像素单元 220 中的电荷沿所述像素单元列 210 移动，汇集并中和。

在 t_2 时刻，所述像素单元 220 实现电荷中和。L2、L3 为 0V。在 t_2 时刻，当所述时序控制器 60 由高电平变为低电平时，出现下降沿。所述第一输入端 731 接收到所述下降沿，所述第一输出端 733 接收所述第二输入端 732 的高电平，并输出高电平。所述反相器 720 接收高电平，并翻转为低电平输出。所述第一反向输出端 713 与 P 型所述场效应晶体管和所述 N 型场效应晶体管连接，所述多个 P 型所述场效应晶体管和所述多个 N 型场效应晶体管的栅极接收到低电平。所述多个 P 型所述场效应晶体管导通，所述多个 N 型场效应晶体管关断。所述栅极驱动单元 30 给所述像素单元列 210 充电，所述像素单元 220 在 t_2 至 t_3 时间段内变为设定电压，L2、L3 由 0V 变为设定电压。与传统技术相比，本申请涉及方案实现电压翻转的时间缩短 Δt ，充电时间缩短，页面显示效率提高。

请一并参见图 4，一种显示面板 101 包括显示面板驱动电路 10。所述显示面板驱动电路 10 包括：包括：像素单元阵列 20、栅极驱动单元 30、多条数据信号线 40、开关控制单元 50、多个第一开关单元 90 和多个第二开关单元 100。所述像素单元阵列 20 包括多个像素单元列 210。每个所述像素单元列 210 包括多个串联的像素单元 220。所述栅极驱动单元 30 与所述像素单元阵列 20 连接，为所述像素单元阵列 20 充电每个所述像素单元列 210 通过一条所述数据信号线 40 与栅极驱动单元 30 连接。所述开关控制单元 50 分别与每个所述第一开关单元 90 和每个所述第二开关单元 100 连接。

每个第一开关单元 90 通过一条所述数据信号线 40 连接于所述栅极驱动单元 30 和一个所述像素单元列 210 之间。每个所述第二开关单元 100 包括第一端 101 和第二端 102，每个所述第二开关单元 100 的所述第一端 101 通过一条所述

数据信号线 40 与一个所述像素单元列 210 连接，所述多个第二开关单元 100 的第二端 102 相互连接。所述开关控制单元 50 控制所述多个第一开关单元 90 导通时，所述栅极驱动单元 30 通过所述多条数据信号线 40 给所述多个像素单元列 210 充电。所述多个第一开关单元 90 关断时，所述多个第二开关单元 100 导通，所述多个像素单元列 210 中的所述像素单元 220 电荷中和。

所述开关控制单元 50 包括时序控制器 60 和触发器 70，所述触发器 70 的输入端与所述时序控制器 60 连接，所述触发器 70 的输出端与所述多个第一开关单元 90 和所述多个第二开关单元 100 连接。

最后，还需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

本说明书中各个实施例采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似部分互相参见即可。

对所公开的实施例的上述说明，使本领域专业技术人员能够实现或使用本申请。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的，本文中所定义的一般原理可以在不脱离本申请的精神或范围的情况下，在其它实施例中实现。因此，本申请将不会被限制于本文所示的这些实施例，而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

权 利 要 求

1、一种显示面板驱动电路，其特征在于，包括：

像素单元阵列(20)，包括多个像素单元列(210)，每个所述像素单元列(210)包括多个串联的像素单元(220)；

栅极驱动单元(30)，与所述像素单元阵列(20)连接，为所述像素单元阵列(20)充电；

多条数据信号线(40)，每个所述像素单元列(210)通过一条所述数据信号线(40)与所述栅极驱动单元(30)连接；

开关控制单元(50)、多个第一开关单元(90)和多个第二开关单元(100)，所述开关控制单元(50)分别与每个所述第一开关单元(90)和每个所述第二开关单元(100)连接；

每个第一开关单元(90)通过一条所述数据信号线(40)连接于所述栅极驱动单元(30)和一个所述像素单元列(210)之间；

每个所述第二开关单元(100)包括第一端(101)和第二端(102)，每个所述第二开关单元(100)的所述第一端(101)通过一条所述数据信号线(40)与一个所述像素单元列(210)连接，所述多个第二开关单元(100)的第二端(102)相互连接；

所述开关控制单元(50)控制所述多个第一开关单元(90)导通时，所述栅极驱动单元(30)通过所述多条数据信号线(40)给所述多个像素单元列(210)充电，所述多个第一开关单元(90)关断时，所述多个第二开关单元(100)导通，所述多个像素单元列(210)中的所述像素单元(220)电荷中和。

2、如权利要求1所述的显示面板驱动电路，其特征在于，所述开关控制单元(50)包括时序控制器(60)和触发器(70)，所述触发器(70)的输入端与所述时序控制器(60)连接，所述触发器(70)的输出端与所述多个第一开关

单元 (90) 和所述多个第二开关单元 (100) 连接。

3、如权利要求 2 所述的显示面板驱动电路，其特征在于，所述开关控制单元 (50) 还包括：

电阻 (80)，所述电阻 (80) 的一端与所述第一开关单元 (90) 和所述第二开关单元 (100) 连接。

4、如权利要求 3 所述的显示面板驱动电路，其特征在于，所述触发器 (70) 包括：

反向触发器 (710)，所述反向触发器 (710) 包括第一反向输入端 (711)、第二反向输入端 (712) 和第一反向输出端 (713)，所述第一反向输入端 (711) 与所述时序控制器 (60) 连接，接受时序控制，所述第二反向输入端 (712) 与所述多个第一开关单元 (90) 和所述多个第二开关单元 (100) 连接，获取电压信号，所述第一反向输出端 (713) 与所述第一开关单元 (90) 和所述第二开关单元 (100) 连接，控制所述第一开关单元 (90) 和所述第二开关单元 (100) 的导通和关断。

5、如权利要求 4 所述的显示面板驱动电路，其特征在于，所述第一开关单元 (90) 为场效应晶体管，所述第一开关单元 (90) 的场效应晶体管的栅极与所述触发器 (70) 的输出端连接，用于接收所述触发器 (70) 的输出电压，所述第一开关单元 (90) 的所述场效应晶体管的源极通过所述数据信号线 (40) 与所述栅极驱动单元 (30) 连接，所述场效应晶体管的漏极通过所述数据信号线 (40) 与所述像素单元阵列 (20) 连接，用于为所述像素单元 (220) 充电。

6、如权利要求 5 所述的显示面板驱动电路，其特征在于，所述第二开关单元 (100) 为场效应晶体管，所述第二开关单元 (100) 的场效应晶体管的栅极与所述触发器 (70) 的输出端连接，用于接收所述触发器 (70) 的输出电压，所述场效应晶体管的漏极通过所述数据信号线 (40) 与所述像素单元阵列 (20)

连接，所述第二开关单元（100）的所述场效应晶体管的源极相互连接，用于中和所述多个像素单元列（210）中的所述像素单元（220）电荷。

7、如权利要求6所述的显示面板驱动电路，其特征在于，多个所述第一开关单元（90）的场效应晶体管的类型相同。

8、如权利要求7所述的显示面板驱动电路，其特征在于，多个所述第二开关单元（100）的场效应晶体管的类型相同。

9、如权利要求8所述的显示面板驱动电路，其特征在于，所述第一开关单元（90）的场效应晶体管与所述第二开关单元（100）的场效应晶体管的类型不同。

10、一种显示面板驱动电路，其特征在于，包括：

像素单元阵列（20），包括多个像素单元列（210），每个所述像素单元列（210）包括多个串联的像素单元（220）；

栅极驱动单元（30），与所述像素单元阵列（20）连接，为所述像素单元阵列（20）充电；

多条数据信号线（40），每个所述像素单元列（210）通过一条所述数据信号线（40）与所述栅极驱动单元（30）连接；

时序控制器（60）、反相器（720）、跟随触发器（730）、多个第一开关单元（90）和多个第二开关单元（100），

所述跟随触发器（730）包括第一输入端（731）、第二输入端（732）和第一输出端（733），所述第一输入端（731）与所述时序控制器（60）连接，接受时序控制，所述第二输入端（732）与所述多个第一开关单元（90）和所述多个第二开关单元（100）连接，获取电压信号，所述第一输出端（733）通过所述反相器（720）与所述第一开关单元（90）和所述第二开关单元（100）连接，控制所述第一开关单元（90）和所述第二开关单元（100）的导通和关断；

每个第一开关单元 (90) 通过一条所述数据信号线 (40) 连接于所述栅极驱动单元 (30) 和一个所述像素单元列 (210) 之间；

每个所述第二开关单元 (100) 包括第一端 (101) 和第二端 (102)，每个所述第二开关单元 (100) 的所述第一端 (101) 通过一条所述数据信号线 (40) 与一个所述像素单元列 (210) 连接，所述多个第二开关单元 (100) 的第二端 (102) 相互连接；

所述多个第一开关单元 (90) 导通时，所述栅极驱动单元 (30) 通过所述多条数据信号线 (40) 给所述多个像素单元列 (210) 充电，所述多个第一开关单元 (90) 关断时，所述多个第二开关单元 (100) 导通，所述多个像素单元列 (210) 中的所述像素单元 (220) 电荷中和。

11、如权利要求 10 所述的显示面板驱动电路，其特征在于，还包括：

电阻 (80)，所述电阻 (80) 的一端与所述第一开关单元 (90) 和所述第二开关单元 (100) 连接。

12、如权利要求 11 所述的显示面板驱动电路，其特征在于，所述第一开关单元 (90) 为场效应晶体管，所述第一开关单元 (90) 的场效应晶体管的栅极与所述触发器 (70) 的输出端连接，用于接收所述触发器 (70) 的输出电压，所述第一开关单元 (90) 的所述场效应晶体管的源极通过所述数据信号线 (40) 与所述栅极驱动单元 (30) 连接，所述场效应晶体管的漏极通过所述数据信号线 (40) 与所述像素单元阵列 (20) 连接，用于为所述像素单元 (220) 充电。

13、如权利要求 12 所述的显示面板驱动电路，其特征在于，所述第二开关单元 (100) 为场效应晶体管，所述第二开关单元 (100) 的场效应晶体管的栅极与所述触发器 (70) 的输出端连接，用于接收所述触发器 (70) 的输出电压，所述场效应晶体管的漏极通过所述数据信号线 (40) 与所述像素单元阵列 (20) 连接，所述第二开关单元 (100) 的所述场效应晶体管的源极相互连接，用于中

和所述多个像素单元列 (210) 中的所述像素单元 (220) 电荷。

14、如权利要求 13 所述的显示面板驱动电路，其特征在于，多个所述第一开关单元 (90) 的场效应晶体管的类型相同。

15、如权利要求 14 所述的显示面板驱动电路，其特征在于，多个所述第二开关单元 (100) 的场效应晶体管的类型相同。

16、如权利要求 15 所述的显示面板驱动电路，其特征在于，所述第一开关单元 (90) 的场效应晶体管与所述第二开关单元 (100) 的场效应晶体管的类型不同。

17、如权利要求 16 所述的显示面板驱动电路，其特征在于，所述第一开关单元 (90) 的所述场效应晶体管为 P 型，所述第二开关单元 (100) 的所述场效应晶体管为 N 型，所述电阻 (80) 的另一端接地。

18、如权利要求 16 所述的显示面板驱动电路，其特征在于，所述第一开关单元 (90) 的所述场效应晶体管为 N 型，所述第二开关单元 (100) 的所述场效应晶体管为 P 型，所述电阻 (80) 的另一端为阈值电压。

19、一种显示面板，其特征在于，包括：

显示面板驱动电路 (10)；

所述显示面板驱动电路 (10) 包括：像素单元阵列 (20)，包括多个像素单元列 (210)，每个所述像素单元列 (210) 包括多个串联的像素单元 (220)；

栅极驱动单元 (30)，与所述像素单元阵列 (20) 连接，为所述像素单元阵列 (20) 充电；

多条数据信号线 (40)，每个所述像素单元列 (210) 通过一条所述数据信号线 (40) 与所述栅极驱动单元 (30) 连接；

开关控制单元 (50)、多个第一开关单元 (90) 和多个第二开关单元 (100)，所述开关控制单元 (50) 分别与每个所述第一开关单元 (90) 和每个所述第二

开关单元 (100) 连接 ;

每个第一开关单元 (90) 通过一条所述数据信号线 (40) 连接于所述栅极驱动单元 (30) 和一个所述像素单元列 (210) 之间 ;

每个所述第二开关单元 (100) 包括第一端 (101) 和第二端 (102) , 每个所述第二开关单元 (100) 的所述第一端 (101) 通过一条所述数据信号线 (40) 与一个所述像素单元列 (210) 连接 , 所述多个第二开关单元 (100) 的第二端 (102) 相互连接 ;

所述开关控制单元 (50) 控制所述多个第一开关单元 (90) 导通时 , 所述栅极驱动单元 (30) 通过所述多条数据信号线 (40) 给所述多个像素单元列 (210) 充电 , 所述多个第一开关单元 (90) 关断时 , 所述多个第二开关单元 (100) 导通 , 所述多个像素单元列 (210) 中的所述像素单元 (220) 电荷中和。

20、如权利要求 19 所述的显示面板 , 其特征在于 , 所述开关控制单元 (50) 包括时序控制器 (60) 和触发器 (70) , 所述触发器 (70) 的输入端与所述时序控制器 (60) 连接 , 所述触发器 (70) 的输出端与所述多个第一开关单元 (90) 和所述多个第二开关单元 (100) 连接。

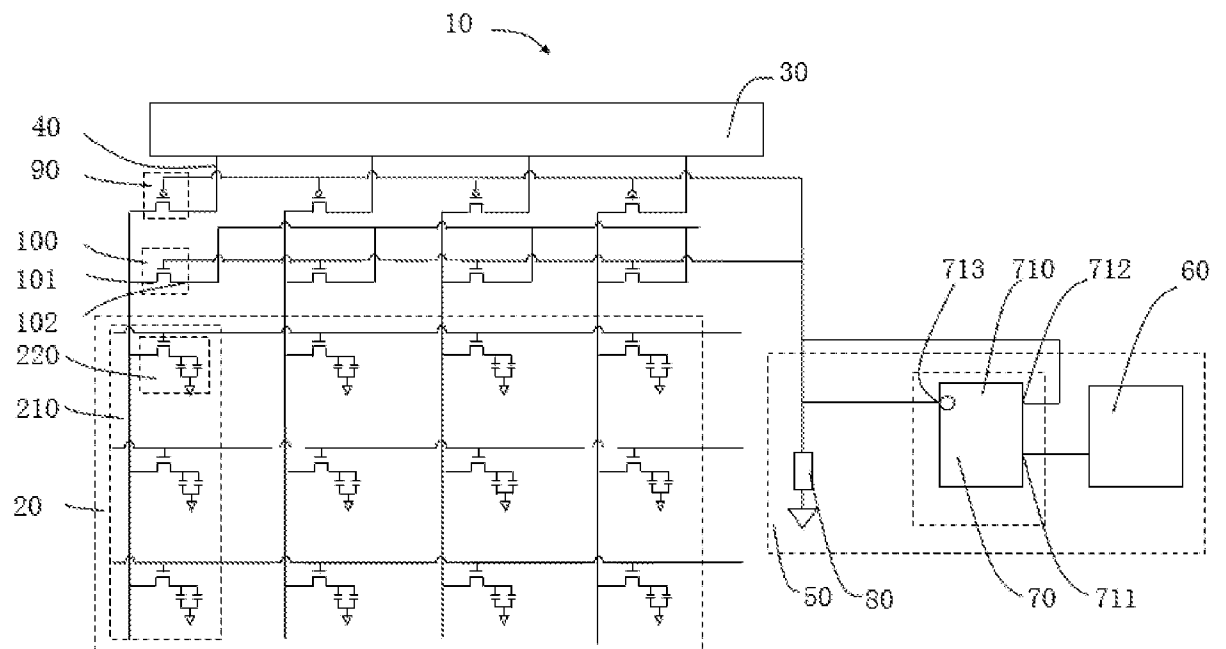


图 1

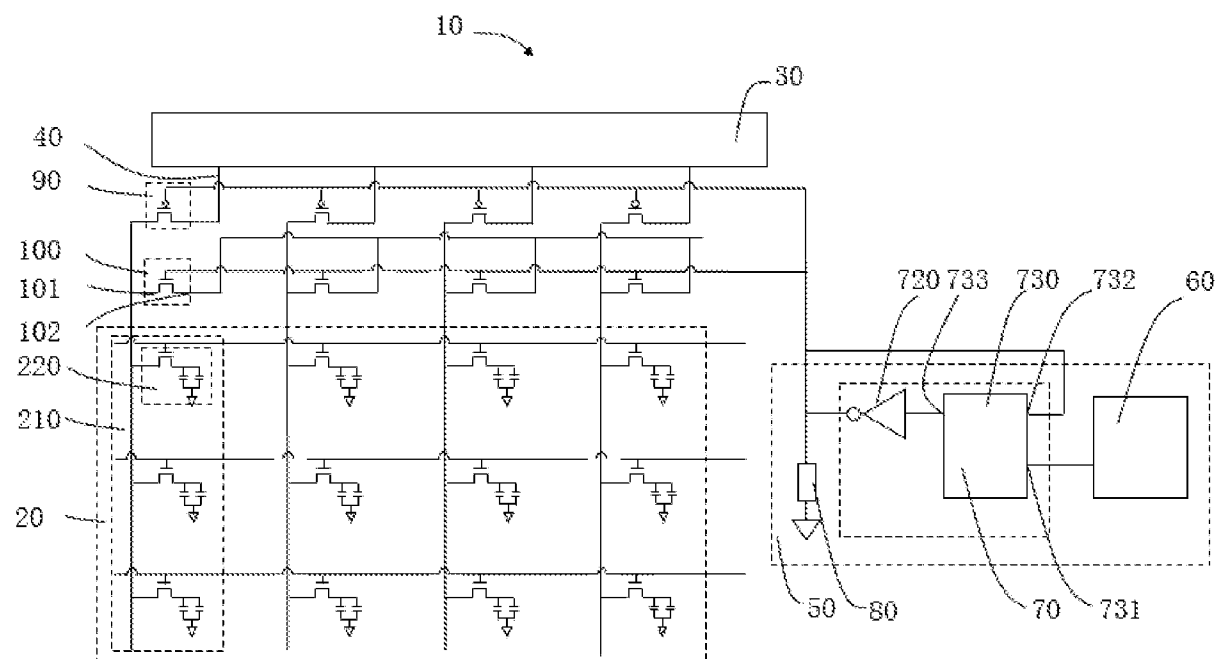


图 2

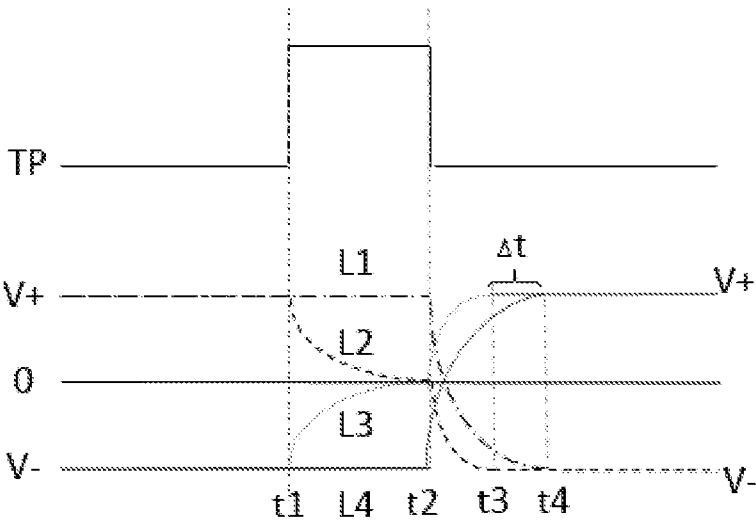


图 3

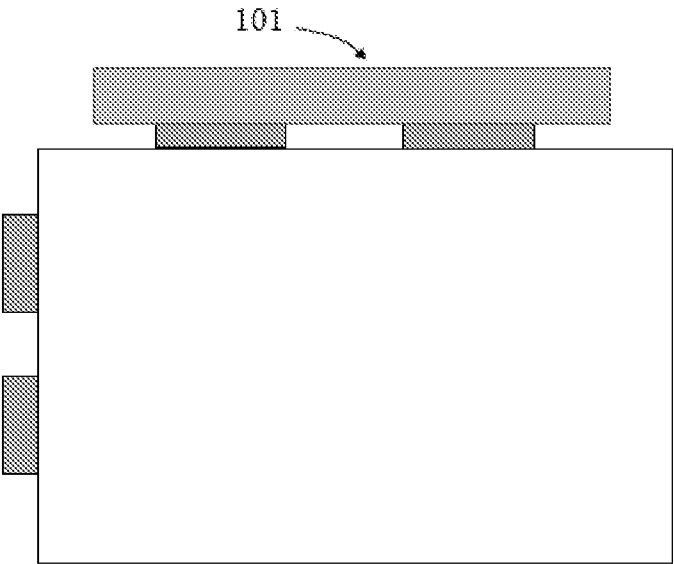


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/120281

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, IEEE: 面板, 显示, 驱动, 电路, 像素, 阵列, 栅极, 开关, 电荷, panel, display, drive, circuit, pixel, array, grid, switch, charge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104464601 A (XIAMEN TIANMA MICROELECTRONICS CO., LTD. et al.) 25 March 2015 (2015-03-25) claims 1-16	1-20
A	CN 104751766 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 01 July 2015 (2015-07-01) entire document	1-20
A	CN 108279539 A (HKC CO., LTD. et al.) 13 July 2018 (2018-07-13) entire document	1-20
A	CN 108735139 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 02 November 2018 (2018-11-02) entire document	1-20
A	US 2017269416 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 21 September 2017 (2017-09-21) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

13 August 2019

Date of mailing of the international search report

27 August 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/120281

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104464601	A	25 March 2015	None			
CN	104751766	A	01 July 2015	US	2018315367	A1	01 November 2018
				US	2017061853	A1	02 March 2017
				WO	2016161776	A1	13 October 2016
CN	108279539	A	13 July 2018	None			
CN	108735139	A	02 November 2018	None			
US	2017269416	A1	21 September 2017	WO	2017071459	A1	04 May 2017
				CN	105206242	A	30 December 2015

国际检索报告

国际申请号

PCT/CN2018/120281

A. 主题的分类 G09G 3/36 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, WPI, EPDOC, CNKI, IEEE: 面板, 显示, 驱动, 电路, 像素, 阵列, 栅极, 开关, 电荷, panel, display, drive, circuit, pixel, array, grid, switch, charge																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 104464601 A (厦门天马微电子有限公司 等) 2015年 3月 25日 (2015 - 03 - 25) 权利要求1-16</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 104751766 A (京东方科技集团股份有限公司 等) 2015年 7月 1日 (2015 - 07 - 01) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 108279539 A (惠科股份有限公司 等) 2018年 7月 13日 (2018 - 07 - 13) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 108735139 A (京东方科技集团股份有限公司 等) 2018年 11月 2日 (2018 - 11 - 02) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2017269416 A1 (BOE TECHNOLOGY GROUP CO., LTD. 等) 2017年 9月 21日 (2017 - 09 - 21) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 104464601 A (厦门天马微电子有限公司 等) 2015年 3月 25日 (2015 - 03 - 25) 权利要求1-16	1-20	A	CN 104751766 A (京东方科技集团股份有限公司 等) 2015年 7月 1日 (2015 - 07 - 01) 全文	1-20	A	CN 108279539 A (惠科股份有限公司 等) 2018年 7月 13日 (2018 - 07 - 13) 全文	1-20	A	CN 108735139 A (京东方科技集团股份有限公司 等) 2018年 11月 2日 (2018 - 11 - 02) 全文	1-20	A	US 2017269416 A1 (BOE TECHNOLOGY GROUP CO., LTD. 等) 2017年 9月 21日 (2017 - 09 - 21) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
A	CN 104464601 A (厦门天马微电子有限公司 等) 2015年 3月 25日 (2015 - 03 - 25) 权利要求1-16	1-20																		
A	CN 104751766 A (京东方科技集团股份有限公司 等) 2015年 7月 1日 (2015 - 07 - 01) 全文	1-20																		
A	CN 108279539 A (惠科股份有限公司 等) 2018年 7月 13日 (2018 - 07 - 13) 全文	1-20																		
A	CN 108735139 A (京东方科技集团股份有限公司 等) 2018年 11月 2日 (2018 - 11 - 02) 全文	1-20																		
A	US 2017269416 A1 (BOE TECHNOLOGY GROUP CO., LTD. 等) 2017年 9月 21日 (2017 - 09 - 21) 全文	1-20																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td style="vertical-align: top;"> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td style="vertical-align: top;"> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期 2019年 8月 13日		国际检索报告邮寄日期 2019年 8月 27日																		
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 胡妮 电话号码 86-(10)-53961429																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/120281

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104464601	A	2015年 3月 25日	无			
CN	104751766	A	2015年 7月 1日	US	2018315367	A1	2018年 11月 1日
				US	2017061853	A1	2017年 3月 2日
				WO	2016161776	A1	2016年 10月 13日
CN	108279539	A	2018年 7月 13日	无			
CN	108735139	A	2018年 11月 2日	无			
US	2017269416	A1	2017年 9月 21日	WO	2017071459	A1	2017年 5月 4日
				CN	105206242	A	2015年 12月 30日