



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2018년06월29일  
 (11) 등록번호 10-1872520  
 (24) 등록일자 2018년06월22일

(51) 국제특허분류(Int. Cl.)  
 H01G 4/12 (2006.01) H01G 4/30 (2006.01)  
 (21) 출원번호 10-2011-0075084  
 (22) 출원일자 2011년07월28일  
 심사청구일자 2016년07월11일  
 (65) 공개번호 10-2013-0013438  
 (43) 공개일자 2013년02월06일  
 (56) 선행기술조사문헌  
 JP2010241613 A\*  
 JP2005159224 A\*  
 JP2010257937 A\*  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
 삼성전기주식회사  
 경기도 수원시 영통구 매영로 150 (매탄동)  
 (72) 발명자  
 김상혁  
 경기도 수원시 영통구 영통로 498, 황골마을1단지  
 154동 702호 (영통동)  
 이장호  
 경기도 수원시 영통구 반달로 78, 302호 (영통동)  
 (뒷면에 계속)  
 (74) 대리인  
 특허법인씨엔에스

전체 청구항 수 : 총 12 항

심사관 : 전한철

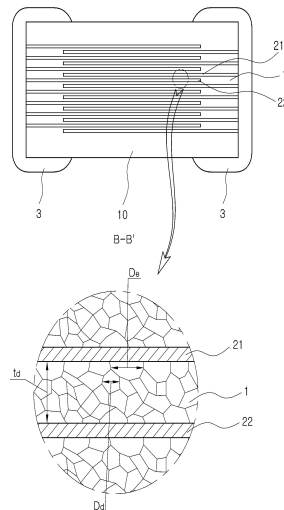
**(54) 발명의 명칭 적층 세라믹 전자부품**

**(57) 요약**

본 발명은 적층 세라믹 전자부품에 관한 것으로, 본 발명은 평균 두께가 0.6 μm 이하인 유전체층을 포함하는 세라믹 본체; 및 상기 세라믹 본체 내에 형성된 제1 및 제2 내부전극;을 포함하며, 상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를 td 및 상기 접촉 유전체 그레인의 평균 입경을 De로 규정할 때,  $De/td \leq 0.35$  를 만족하는 적층 세라믹 전자부품을 제공한다.

본 발명에 따르면 정전용량의 대용량화를 구현하면서 내부 전극층의 연결성을 향상시킴으로써, 가속 수명 연장 및 신뢰성이 우수한 대용량 적층 세라믹 전자부품의 구현이 가능하다.

**대표도 - 도3**



(72) 발명자

**서주명**

경기도 안양시 동안구 학의로 390, 푸른마을대우아파트 101동 2401호 (평촌동)

**최성혁**

경기도 수원시 영통구 매영로 150 (매탄동, 삼성전기)

**배중훈**

경기도 안양시 동안구 귀인로 258, 꿈마을라이프아파트 103동 203호 (평촌동)

**김준희**

경기도 화성시 동탄숲속로 96 847동 805호 (능동, 숲속마을모아미래도1단지아파트)

**송선기**

경기도 안양시 동안구 경수대로 462, 현대홈타운2차아파트 223동 104호 (호계동)

## 명세서

### 청구범위

#### 청구항 1

평균 두께가 0.6  $\mu\text{m}$  이하인 유전체층을 포함하는 세라믹 본체; 및

상기 세라믹 본체 내에서 상기 유전체층을 사이에 두고 서로 대향하도록 배치되는 제1 및 제2 내부전극;을 포함하며,

상기 유전체층은 상기 제1 또는 제2 내부 전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$ , 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ , 상기 비접촉 유전체 그레인의 평균 입경을  $D_c$ 로 규정할 때,  $D_e/t_d \leq 0.35$  및  $D_c/t_d \leq 0.25$  를 만족하고, 상기 제1 및 제2 내부전극의 연결성은 80% 이상인 적층 세라믹 전자부품.

#### 청구항 2

삭제

#### 청구항 3

제1항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을  $D_i$  및 상기 유전체로 사용되는 세라믹 분말의 평균 입경을  $D_d$ 로 규정할 때,  $0.1 < D_i/D_d < 1$ 을 만족하는 적층 세라믹 전자부품.

#### 청구항 4

제1항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말과 상기 유전체로 사용되는 세라믹 분말의 조성이 동일한 적층 세라믹 전자부품.

#### 청구항 5

삭제

#### 청구항 6

평균 두께가 0.6  $\mu\text{m}$  이하인 유전체층을 포함하는 세라믹 본체; 및

상기 세라믹 본체 내에 형성되며, 연결성이 80% 이상인 제1 및 제2 내부전극;을 포함하며,

상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$ , 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ , 상기 비접촉 유전체 그레인의 평균 입경을  $D_c$ 로 규정할 때,  $D_e/t_d \leq 0.35$  및  $D_c/t_d \leq 0.25$  를 만족하는 적층 세라믹 전자부품.

#### 청구항 7

삭제

**청구항 8**

제6항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을  $D_i$  및 상기 유전체로 사용되는 세라믹 분말의 평균 입경을  $D_d$ 로 규정할 때,  $0.1 < D_i/D_d < 1$ 을 만족하는 적층 세라믹 전자부품.

**청구항 9**

제6항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말과 상기 유전체로 사용되는 세라믹 분말의 조성이 동일한 적층 세라믹 전자부품.

**청구항 10**

평균 두께가  $0.6 \mu\text{m}$  이하인 복수 개의 유전체 층이 적층된 세라믹 본체; 및

상기 세라믹 본체 내에 형성된 복수 개의 제1 및 제2 내부전극;을 포함하며,

상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$ , 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ , 상기 비접촉 유전체 그레인의 평균 입경을  $D_c$ 로 규정할 때,  $D_e/t_d \leq 0.35$  및  $D_c/t_d \leq 0.25$  를 만족하고, 상기 제1 및 제2 내부전극의 연결성은 80% 이상인 적층 세라믹 전자부품.

**청구항 11**

삭제

**청구항 12**

제10항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을  $D_i$  및 상기 유전체로 사용되는 세라믹 분말의 평균 입경을  $D_d$ 로 규정할 때,  $0.1 < D_i/D_d < 1$ 을 만족하는 적층 세라믹 전자부품.

**청구항 13**

제10항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말과 상기 유전체로 사용되는 세라믹 분말의 조성이 동일한 적층 세라믹 전자부품.

**청구항 14**

삭제

**청구항 15**

평균 두께가  $0.6 \mu\text{m}$  이하인 복수 개의 유전체 층이 적층된 세라믹 본체; 및

상기 세라믹 본체 내에 형성되며, 연결성이 80% 이상인 복수 개의 제1 및 제2 내부전극;을 포함하며,

상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$ , 상기 접촉 유전체 그레인의 평균 입경을

De, 상기 비접촉 유전체 그레이의 평균 입경을 Dc로 규정할 때,  $De/td \leq 0.35$  및  $Dc/td \leq 0.25$  를 만족하는 적층 세라믹 전자부품.

**청구항 16**

삭제

**청구항 17**

제15항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을 Di 및 상기 유전체로 사용되는 세라믹 분말의 평균 입경을 Dd로 규정할 때,  $0.1 < Di/Dd < 1$ 을 만족하는 적층 세라믹 전자부품.

**청구항 18**

제15항에 있어서,

상기 내부전극에 첨가되는 세라믹 분말과 상기 유전체로 사용되는 세라믹 분말의 조성이 동일한 적층 세라믹 전자부품.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 신뢰성이 우수한 대용량 적층 세라믹 전자부품에 관한 것이다.

**배경 기술**

[0002] 최근, 전자 제품들의 소형화 추세에 따라, 적층 세라믹 전자 부품 역시 소형화되고, 대용량화될 것이 요구되고 있다.

[0003] 이에 따라 유전체와 내부전극의 박막화, 다층화가 다양한 방법으로 시도되고 있으며, 근래에는 유전체층의 두께는 얇아지면서 적층수가 증가하는 적층 세라믹 전자 부품들이 제조되고 있다.

[0004] 이러한 대용량화를 구현하기 위해서 유전체층 두께와 내부 전극 층 두께가 얇아질 수록 내부 전극층의 두께가 불균일해지고 전극 층이 연속적으로 두께가 유지되면서 연결되지 못하고 부분적으로 끊겨서 연결성이 저하된다.

[0005] 또한 전극이 끊어지면서 유전체층의 평균 두께는 같지만 부분적으로 두꺼워지거나 얇아지는 부분이 발생되어 유전체층이 얇아진 부분에서 절연특성이 저하되어 신뢰성이 저하되는 문제점이 있었다.

[0006] 한편, 내부전극 페이스트 내에 포함된 미립 공재분말이 소성과정 중에 유전체 층으로 빠져나오면서 내부 전극층과 접촉하는 유전체 그레이(grain)의 비정상 입성장을 야기하여 적층 세라믹 전자부품의 신뢰성이 저하되는 문제가 있었다.

**발명의 내용**

**해결하려는 과제**

[0007] 본 발명은 신뢰성이 우수한 대용량 적층 세라믹 전자부품을 제공한다.

**과제의 해결 수단**

- [0008] 본 발명의 일 실시형태는 평균 두께가 0.6 μm 이하인 유전체층을 포함하는 세라믹 본체; 및 상기 세라믹 본체 내에 형성된 제1 및 제2 내부전극;을 포함하며, 상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족하는 적층 세라믹 전자부품을 제공한다.
- [0009] 상기 비접촉 유전체 그레인의 평균 입경을  $D_c$ 로 규정할 때,  $D_c/t_d \leq 0.25$  를 더 만족할 수 있다.
- [0010] 또한, 상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을  $D_i$  및 상기 유전체로 사용되는 세라믹 분말의 평균 입경을  $D_d$ 로 규정할 때,  $0.1 < D_i/D_d < 1$ 을 만족할 수 있다.
- [0011] 또한, 상기 내부전극에 첨가되는 세라믹 분말과 상기 유전체로 사용되는 세라믹 분말의 조성이 동일할 수 있다.
- [0012] 또한, 상기 제1 또는 제2 내부전극의 연결성은 80% 이상일 수 있다.
- [0013] 본 발명의 다른 실시형태는 평균 두께가 0.6 μm 이하인 유전체층을 포함하는 세라믹 본체; 및 상기 세라믹 본체 내에 형성되며, 연결성이 80% 이상인 제1 및 제2 내부전극;을 포함하며, 상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족하는 적층 세라믹 전자부품을 제공한다.
- [0014] 본 발명의 다른 실시형태는 평균 두께가 0.6 μm 이하인 복수 개의 유전체 층이 적층된 세라믹 본체; 및 상기 세라믹 본체 내에 형성된 복수 개의 제1 및 제2 내부전극;을 포함하며, 상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족하는 적층 세라믹 전자부품을 제공한다.
- [0015] 본 발명의 다른 실시형태는 평균 두께가 0.6 μm 이하인 복수 개의 유전체 층이 적층된 세라믹 본체; 및 상기 세라믹 본체 내에 형성되며, 연결성이 80% 이상인 복수 개의 제1 및 제2 내부전극;을 포함하며, 상기 유전체층은 상기 제1 또는 제2 내부전극과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족하는 적층 세라믹 전자부품을 제공한다.

**발명의 효과**

- [0016] 본 발명에 따르면 정전용량의 대용량화를 구현하면서 내부 전극층의 연결성을 향상시키고, 유전체 그레인(grain)의 평균 입경을 조절함으로써, 가속 수명 연장 및 신뢰성이 우수한 대용량 적층 세라믹 전자부품의 구현이 가능하다.

**도면의 간단한 설명**

- [0017] 도 1은 본 발명의 일 실시형태에 따른 적층 세라믹 캐패시터를 개략적으로 나타내는 사시도이다.
- 도 2는 도 1의 B-B' 단면도 및 내부 전극층의 연결성을 나타내는 확대도이다.
- 도 3은 도 1의 B-B' 단면도 및 접촉 유전체 그레인과 비접촉 유전체 그레인을 나타내는 확대도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0018] 본 발명의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 당업계에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0019] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시형태를 설명한다.
- [0020] 도 1은 본 발명의 일 실시형태에 따른 적층 세라믹 캐패시터를 개략적으로 나타내는 사시도이다.
- [0021] 도 2는 도 1의 B-B' 단면도 및 내부 전극층의 연결성을 나타내는 확대도이다.
- [0022] 도 3은 도 1의 B-B' 단면도 및 접촉 유전체 그레인과 비접촉 유전체 그레인을 나타내는 확대도이다.
- [0023] 도 1 내지 도 3을 참조하면, 본 발명의 일 실시형태에 따른 적층 세라믹 전자부품은 평균 두께가 0.6 μm 이하인 유전체층(1)을 포함하는 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성된 제1 및 제2 내부전극(21, 22);을 포함하며, 상기 유전체층(1)은 상기 제1 또는 제2 내부전극(21, 22)과 접촉하는 접촉 유전체 그레인 (grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층(1)의 평균 두께를 td 및 상기 접촉 유전체 그레인의 평균 입경을 De로 규정할 때,  $De/td \leq 0.35$ 를 만족할 수 있다.
- [0024] 한편, 본 발명의 다른 실시형태에 따른 적층 세라믹 전자부품은 평균 두께가 0.6 μm 이하인 유전체층(1)을 포함하는 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성되며, 연결성이 80% 이상인 제1 및 제2 내부전극 (21, 22);을 포함하며, 상기 유전체층(1)은 상기 제1 또는 제2 내부전극(21, 22)과 접촉하는 접촉 유전체 그레인 (grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층(1)의 평균 두께를 td 및 상기 접촉 유전체 그레인의 평균 입경을 De로 규정할 때,  $De/td \leq 0.35$ 를 만족할 수 있다.
- [0025] 본 발명의 일 실시형태에 따른 적층 세라믹 캐패시터는 평균 두께가 0.6 μm 이하인 유전체층(1)을 포함하는 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성된 제1 및 제2 내부전극(21, 22);을 포함할 수 있다.
- [0026] 상기 제1 및 제2 내부전극(21, 22)은 특별히 제한되지 않으며, 예를 들어, 팔라듐(Pd), 팔라듐-은(Pd-Ag) 합금 등의 귀금속 재료 및 니켈(Ni), 구리(Cu) 중 하나 이상의 물질로 이루어진 도전성 페이스트를 사용하여 형성될 수 있다.
- [0027] 정전 용량 형성을 위해 외부전극(3)이 상기 세라믹 본체(10)의 외측에 형성될 수 있으며, 상기 제1 및 제2 내부 전극(21, 22)과 전기적으로 연결될 수 있다.
- [0028] 상기 외부전극(3)은 내부전극과 동일한 재료의 도전성 물질로 형성될 수 있으나 이에 제한되지는 않으며, 예를 들어, 구리(Cu), 은(Ag), 니켈(Ni) 등으로 형성될 수 있다.
- [0029] 상기 외부전극(3)은 상기 금속 분말에 글라스 프릿을 첨가하여 마련된 도전성 페이스트를 도포한 후 소성함으로써 형성될 수 있다.

- [0030] 본 발명의 일 실시형태에 따르면, 상기 유전체층(1)의 평균 두께는 0.6  $\mu\text{m}$  이하일 수 있다.
- [0031] 본 발명의 일 실시형태에서, 상기 유전체층(1)의 두께는 내부 전극층(21, 22) 사이에 배치되는 유전체층(1)의 평균 두께를 의미할 수 있다.
- [0032] 상기 유전체층(1)의 평균 두께는 도 2와 같이 세라믹 본체(10)의 길이 방향 단면을 주사전자현미경(SEM, Scanning Eletron Microscope)으로 이미지를 스캔하여 측정할 수 있다.
- [0033] 예를 들어, 도 2와 같이 세라믹 본체(10)의 폭(W) 방향의 중앙부에서 절단한 길이 및 두께 방향(L-T) 단면을 주사전자현미경(SEM, Scanning Eletron Microscope)로 스캔한 이미지에서 추출된 임의의 유전체층에 대해서, 길이 방향으로 등간격인 30개의 지점에서 그 두께를 측정하여 평균값을 측정할 수 있다.
- [0034] 상기 등간격인 30개의 지점은 제1 및 제2 내부전극(21, 22)이 중첩되는 영역을 의미하는 용량 형성부에서 측정될 수 있다.
- [0035] 또한, 이러한 평균값 측정을 10개 이상의 유전체층으로 확장하여 평균값을 측정하면, 유전체층의 평균 두께를 더욱 일반화할 수 있다.
- [0036] 상기 내부 전극층(21, 22)의 소성후 두께는 정전용량을 형성할 수 있다면 특별히 제한은 없으며, 예를 들어, 1  $\mu\text{m}$  이하일 수 있다.
- [0037] 도 2를 참조하면, 본 발명의 일 실시형태에 따른 적층 세라믹 전자부품은 평균 두께가 0.6  $\mu\text{m}$  이하인 유전체층(1)을 포함하는 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성되며, 연결성이 80% 이상인 제1 및 제2 내부전극(21, 22);을 포함할 수 있다.
- [0038] 상기 내부전극의 연결성이란, 상기 제1 또는 제2 내부전극(21, 22)의 전체 전극 길이 대비 실제 전극이 형성된 부분의 길이로 정의될 수 있다.
- [0039] 예를 들어, 상기 내부전극의 연결성은 도 2와 같이 적층 본체(10)의 길이 방향 단면을 주사전자현미경(SEM, Scanning Eletron Microscope)로 이미지를 스캔하여 측정할 수 있다.
- [0040] 구체적으로, 도 2와 같이 적층 본체(10)의 폭(W) 방향의 중앙부에서 절단한 길이 및 두께 방향(L-T) 단면을 주사전자현미경(SEM, Scanning Eletron Microscope)으로 스캔한 이미지에서 추출된 임의의 내부전극층에 대해서, 내부전극 단면의 전체 길이 대비 실제 내부 전극이 형성된 부분의 총 길이를 측정하여 구할 수 있다.
- [0041] 상기 내부전극층의 연결성 측정은 제1 및 제2 내부전극(21, 22)이 중첩되는 영역을 의미하는 용량 형성부에서 측정될 수 있다.
- [0042] 또한, 이러한 내부전극층의 연결성 측정을 상기 길이 및 두께 방향(L-T) 단면의 중앙부의 10개 이상의 내부전극층으로 확장하여 평균값을 측정하면, 내부전극층의 연결성을 더욱 일반화할 수 있다.
- [0043] 구체적으로, 도 2에 도시된 바와 같이, 제1 또는 제2 내부전극(21, 22)의 어느 한 지점에서 측정된 전체 전극 길이를 A 및 실제 전극이 형성된 부분의 길이를  $c_1, c_2, c_3, \dots, c_n$ 으로 규정하면, 상기 내부전극의 연결성은  $(c_1 + c_2 + c_3 + \dots + c_n) / A$ 로 표현될 수 있다.
- [0044] 도 2에서는 실제 전극이 형성된 부분을  $c_1, c_2, c_3$  및  $c_4$ 로 표현하였으나, 실제 전극이 형성된 부분의 수는 특별히 제한되지 않는다.



- [0045] 또한, 이는 내부 전극의 도포 비율을 의미하는 것으로서, 상기 임의의 한 지점에서의 내부 전극의 전체 면적 대비 실제 내부 전극이 형성된 면적의 비율로도 정의할 수 있다.
- [0046] 내부전극층(21, 22)의 연결성( $c1+c2+c3+c4/A$ )은 후술하는 방법들에 따라 다양하게 구현될 수 있으며, 본 발명의 일 실시형태에 따른 적층 세라믹 전자부품의 내부전극 층(21, 22)의 연결성( $c1+c2+c3+c4/A$ )은 80% 이상이다.
- [0047] 또한, 상기 내부전극층(21, 22)이 끊어지는 부분(4)은 기공 혹은 세라믹일 수 있다.
- [0048] 내부전극 층(21, 22)의 연결성( $c1+c2+c3+c4/A$ )을 80% 이상 구현하기 위한 방법으로는 내부전극을 형성하는 도전성 페이스트에서 메탈 파우더의 입자 크기를 변화시키거나 첨가하는 유기물과 세라믹의 양을 조절하는 방법 등이 있다.
- [0049] 그리고, 소성 공정에서 승온 속도와 소성 분위기를 조절하여 전극 연결성을 제어하는 것이 가능하다.
- [0050] 본 발명의 일 실시형태에 따르면, 상기 내부전극 층의 연결성을 구현하기 위하여, 내부전극을 형성하는 도전성 페이스트에 첨가되는 세라믹 입자의 크기 및 양을 조절하는 방법을 사용할 수 있다.
- [0051] 구체적으로, 상기 도전성 페이스트에 첨가되는 세라믹은 유전체층에 사용되는 세라믹과 동종의 재질로서 특별히 제한되지는 않으며, 예를 들어, 티탄산바륨( $BaTiO_3$ ) 분말일 수 있다.
- [0052] 상기 세라믹 입자의 평균 입경( $D_i$ )은 통상적인 크기로서 특별히 제한되지 않으나, 후술하는 본 발명의 일 실시 형태에 따라 내부 전극층(21, 22)과 접촉하는 접촉 유전체 그레인(grain)의 평균 입경을 조절하기 위해서 결정될 수 있다.
- [0053] 본 발명의 일 실시형태에 따르면, 내부 전극층(21, 22)의 연결성( $c1+c2+c3+c4/A$ )을 80% 이상 구현함으로써, 정전 용량이 증가하고 신뢰성이 우수한 고용량 적층 세라믹 캐패시터의 제조가 가능하다.
- [0054] 도 3을 참조하면, 본 발명의 일 실시형태인 적층 세라믹 전자부품은 유전체 층(1)의 소성후 평균 두께( $t_d$ )가  $0.6 \mu m$  이하일 수 있다.
- [0055] 또한, 상기 유전체 층(1)은 상기 제1 또는 제2 내부전극층(21, 22)과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족할 수 있다.
- [0056] 일 실시예에서 상기 접촉 유전체 그레인의 평균 입경( $D_e$ )이란, 주사전자현미경(SEM)으로 추출된 유전체층의 단면 사진을 분석하여 측정할 수 있다. 예를 들어, ASTM(American Society for Testing and Materials) E112에서 규정하는 평균 그레인 사이즈 표준 측정 방법을 지원하는 그레인 사이즈 측정 소프트웨어를 이용하여 유전체층의 평균 그레인 사이즈를 측정할 수 있다.
- [0057] 상기 접촉 유전체 그레인의 평균 입경( $D_e$ )의 조절은 유전체 층(1)의 형성에 사용되는 세라믹 분말의 평균 입경 및 내부 전극층(21, 22)을 형성하는 도전성 페이스트에 첨가되는 세라믹 분말의 평균 입경을 조절함으로써 수행될 수 있다.

- [0058] 상기 유전체층(1)을 형성하는데 사용되는 세라믹 분말의 평균 입경은 특별히 제한되지 않으며, 본 발명의 목적 달성을 위해 조절될 수 있으나, 예를 들어, 300 nm 이하로 조절될 수 있다.
- [0059] 상기 접착 유전체 그레이의 평균 입경(De)과 0.6  $\mu\text{m}$  이하의 두께를 갖는 유전체층(1)의 평균 두께와의 비(De/td)가 0.35 이하일 경우에, 신뢰성이 우수한 고용량 적층 세라믹 캐패시터를 구현할 수 있다.
- [0060] 상기 접착 유전체 그레이의 평균 입경과 유전체층의 평균 두께와의 비(De/td)가 0.35 초과일 경우에는 접착 유전체 그레이의 평균 입경이 커서 적층 세라믹 전자부품에 박막의 유전체 층이 적용될 경우 신뢰성이 저하될 수 있다.
- [0061] 또한, 상기 비접착 유전체 그레이의 평균입경을 Dc로 규정할 때  $Dc/td \leq 0.25$ 을 더 만족할 수 있다.
- [0062] 상기 비접착 유전체 그레이의 평균 입경(Dc)이란, 유전체 적층 방향으로 절단하여, 도 3에 도시된 주사전자현미경(SEM)으로 추출된 유전체층의 단면 사진을 분석하여 측정할 수 있다. 예를 들어, ASTM(American Society for Testing and Materials) E112에서 규정하는 평균 그레이인 사이즈 표준 측정 방법을 지원하는 그레이인 사이즈 측정 소프트웨어를 이용하여 유전체층의 평균 그레이인 사이즈를 측정할 수 있다.
- [0063] 구체적으로, 상기 비접착 유전체 그레이의 평균 입경(Dc)과 0.6  $\mu\text{m}$  이하의 두께를 갖는 유전체 층(1)의 두께와의 비(Dc/td)가 0.25 이하일 경우에, 신뢰성이 우수한 고용량 적층 세라믹 캐패시터를 구현할 수 있다.
- [0064] 상기 비접착 유전체 그레이의 평균 입경(Dc)도 유전체 층(1) 형성에 사용되는 세라믹 분말의 평균 입경을 조절함으로써, 본 발명의 목적에 맞게 조절될 수 있다.
- [0065] 상기 비접착 유전체 그레이의 평균 입경과 유전체층의 평균 두께와의 비(Dc/td)가 0.25 초과일 경우에도 비접착 유전체 그레이의 평균 입경이 커짐으로 인해 본 발명의 일 실시형태에 따른 적층 세라믹 전자부품의 신뢰성이 저하될 수 있다.
- [0066] 본 발명의 일 실시형태에 따르면, 상기 유전체 층(1)을 형성하는 원료는 충분한 정전 용량을 얻을 수 있는 한 특별히 제한되지 않으며, 예를 들어, 티탄산바륨( $\text{BaTiO}_3$ ) 분말일 수 있다.
- [0067] 상기 유전체 층(1)을 형성하는 재료는 티탄산바륨( $\text{BaTiO}_3$ ) 등의 파우더에 본 발명의 목적에 따라 다양한 세라믹 첨가제, 유기용제, 가소제, 결합제, 분산제 등이 첨가될 수 있다.
- [0068] 본 발명의 일 실시형태에 따르면, 유전체 층(1)의 평균 두께(td)가 0.6  $\mu\text{m}$  이하이며, 제1 또는 제2 내부전극층(21, 22)의 연결성( $c1+c2+c3+c4$   $\text{cn/A}$ )를 80% 이상 구현하며, 상기 접착 유전체 그레이의 평균 입경과 유전체 층(1)의 두께와의 비(De/td)가 0.35 이하이고, 상기 비접착 유전체 그레이의 평균 입경과 유전체 층(1)의 두께와의 비(Dc/td)가 0.25이하를 만족함으로써, 신뢰성이 우수한 고용량 적층 세라믹 캐패시터를 구현할 수 있다.
- [0069] 한편, 상기 내부전극에 첨가되는 세라믹 분말의 평균 입경을 Di 및 상기 유전체로 사용되는 세라믹 분말의 평균

입경을 Dd로 규정할 때,  $0.1 < D_i/D_d < 1$ 을 만족할 수 있다.

- [0070] 상기 범위에서,  $D_i/D_d$ 가 0.1 이하인 경우에는 내부전극에 첨가되는 세라믹 분말의 평균 입경과 유전체로 사용되는 세라믹 분말의 평균 입경 간의 차이가 너무 크므로, 내부전극의 소결 수축을 효과적으로 억제하지 못하여 전극연결성 저하에 따른 정전 용량 형성에 문제가 있고, 전극 굽김부 말단에서의 전극이 두꺼워짐에 따라 전극 층 간 거리가 짧아져서 절연과피전압이 낮아지는 등의 신뢰성이 저하되는 문제가 있을 수 있다.
- [0071] 또한,  $D_i/D_d$ 가 1을 초과하는 경우에는 유전체로 사용되는 세라믹 분말의 평균 입경보다 내부전극에 첨가되는 세라믹 분말의 평균 입경이 더 크므로, 내부전극 소결 수축을 효과적으로 억제하지 못하고 소결 과정에서 유전체 층으로 빠져나가 과도하게 유전체 층의 두께가 두꺼워져서 용량 형성 및 신뢰성에 문제가 생길 수 있다.
- [0072] 상기 내부전극에 첨가되는 세라믹 분말의 평균 입경과 상기 유전체로 사용되는 세라믹 분말의 평균 입경 간에,  $0.1 < D_i/D_d < 1$ 을 만족함으로써, 신뢰성이 더욱 향상된 고용량 적층 세라믹 전자부품을 구현할 수 있다.
- [0073] 또한, 유전체로 사용되는 세라믹 분말과 상기 내부전극에 첨가되는 세라믹 분말의 조성은 특별히 제한되지 않으나, 동일할 경우 신뢰성이 더욱 향상되는 효과가 있을 수 있다.
- [0074] 한편, 본 발명의 다른 실시형태에 따른 적층 세라믹 전자부품은 평균 두께가  $0.6 \mu\text{m}$  이하인 복수 개의 유전체 층(1)이 적층된 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성된 복수 개의 제1 및 제2 내부전극(21, 22);을 포함하며, 상기 유전체층(1)은 상기 제1 또는 제2 내부전극(21, 22)과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층(1)의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족할 수 있다.
- [0075] 또한, 본 발명의 다른 실시형태에 따른 적층 세라믹 전자부품은 평균 두께가  $0.6 \mu\text{m}$  이하인 복수 개의 유전체 층(1)이 적층된 세라믹 본체(10); 및 상기 세라믹 본체(10) 내에 형성되며, 연결성이 80% 이상인 복수 개의 제1 및 제2 내부전극(21, 22);을 포함하며, 상기 유전체층(1)은 상기 제1 또는 제2 내부전극(21, 22)과 접촉하는 접촉 유전체 그레인(grain) 및 접촉하지 않는 비접촉 유전체 그레인으로 구성되어 있으며, 상기 유전체층(1)의 평균 두께를  $t_d$  및 상기 접촉 유전체 그레인의 평균 입경을  $D_e$ 로 규정할 때,  $D_e/t_d \leq 0.35$ 를 만족할 수 있다.
- [0076] 상기의 실시형태에 따른 적층 세라믹 전자부품은 유전체층, 제1 및 제2 내부전극층이 각각 복수 개 적층된 것을 제외하고는 상술한 일 실시형태에 따른 적층 세라믹 전자부품과 동일하므로, 여기서 중복되는 설명은 생략하도록 한다.
- [0077] 이하, 실시예를 들어 본 발명을 더욱 상세히 설명하지만, 본 발명이 이에 의해 제한되는 것은 아니다.
- [0078] 본 실시예는  $0.6 \mu\text{m}$  이하의 평균 두께를 갖는 유전체층(1)을 적용한 적층 세라믹 캐패시터에 대해, 내부전극에 투입되는 티탄산바륨의 투입율에 따른 내부 전극층(21, 22)의 연결성 및 접촉 유전체 그레인과 비접촉 유전체 그레인의 다양한 평균 입경에 따른 신뢰성 향상 여부를 시험하기 위해 수행되었다.
- [0079] 본 실시예에 따른 적층 세라믹 캐패시터는 하기와 같은 단계로 제작되었다.

[0080] 우선, 티탄산바륨(BaTiO<sub>3</sub>) 등의 파우더를 포함하여 형성된 슬러리를 캐리어 필름(carrier film)상에 도포 및 건조하여 1.05 μm 및 0.95 μm의 두께로 제조된 복수 개의 세라믹 그린 시트를 마련하며, 이로써 유전체층(1)을 형성하게 된다.

[0081] 다음으로, 니켈 입자 평균 크기가 0.05 내지 0.2 μm이며, 0.1 < Di/Dd < 1을 만족하도록, 내부전극에 첨가되는 티탄산바륨 분말의 평균 입경을 조절하고, 상기 티탄산바륨 분말의 투입량을 니켈 무게 대비 5~10% 변화시키며 내부전극용 도전성 페이스트를 마련하였다.

[0082] 상기 그린시트 상에 상기 내부전극용 도전성 페이스트를 스크린 인쇄공법으로 도포하여 내부전극을 형성한 후 200 내지 250층 적층하여 적층체를 만들었다.

[0083] 이후 압착, 절단하여 0603 규격의 Size의 칩을 만들며, 상기 칩을 H<sub>2</sub> 0.1%이하의 환원 분위기의 온도 1050~1200 °C에서 소성하였다.

[0084] 다음으로, 외부전극, 도금 등의 공정을 거쳐 적층 세라믹 캐패시터로 제작하였다.

[0085] 상기 적층 세라믹 캐패시터의 시료들은 유전체층(1)의 평균 두께에 따라 다양하게 제작되었으며, 적층 세라믹 캐패시터의 단면을 관찰한 결과 내부전극의 평균 두께는 0.4 ~ 0.9 μm 수준이고, 유전체층의 평균 두께는 0.5 ~ 0.8 μm로 구현되었다.

[0086] 또한, 내부전극의 연결성은 적층 본체(10)의 폭(W) 방향의 중앙부에서 절단한 길이 및 두께 방향(L-T) 단면의 중앙부의 내부전극 10개 층에 대하여, 용량 형성부에서 연결성을 측정하였다. 상기 내부전극의 연결성 측정을 위하여 상기 10개의 내부전극층에 대하여 주사전자현미경(SEM, Scanning Electron Microscope)로 스캔한 이미지로부터 내부전극 단면의 전체 길이 대비 실제 내부 전극이 형성된 부분의 총 길이를 측정하였다.

[0087] 아래의 표 1은 내부전극에 투입되는 티탄산바륨(BaTiO<sub>3</sub>) 분말의 투입율에 따른 내부전극의 연결성, 유전체층의 두께, 접촉 유전체 그레인 및 비접촉 유전체 그레인의 평균 입경에 따른 고온 가속 수명을 비교한 표이다.

표 1

[0088]

Sample No.	유전체 분말 평균입경(D <sub>d</sub> ) (nm)	유전체 green sheet 평균두께 (μm)	내부전극 페이스트내 공재 size(D <sub>i</sub> ) (nm)	내부전극 페이스트내 공재 BaTiO <sub>3</sub> 함량 (%)	내부전극 연결성 (B/A)	유전체층 두께 t <sub>d</sub> (μm)	접촉 유전체 그레인 평균입경 D <sub>e</sub> (μm)	비접촉 유전체 그레인 평균입경 D <sub>c</sub> (μm)	D <sub>e</sub> /t <sub>d</sub>	D <sub>c</sub> /t <sub>d</sub>	고온가속수명 NG율
1	100	1.05	20	15.0	0.94	0.62	0.230	0.142	0.37	0.23	0/200
2	120	1.05	20	7.5	0.80	0.61	0.210	0.165	0.34	0.27	0/200
*3	100	1.05	10	7.5	0.65	0.60	0.225	0.138	0.38	0.23	4/200
*4	120	1.05	50	7.5	0.81	0.59	0.205	0.155	0.35	0.26	1/200
*5	100	1.05	20	5.0	0.78	0.58	0.163	0.142	0.28	0.24	2/200
*6	100	0.95	20	15.0	0.95	0.57	0.228	0.139	0.40	0.24	2/200
*7	100	0.95	50	5.0	0.72	0.53	0.160	0.132	0.30	0.25	3/200
*8	100	0.95	20	5.0	0.77	0.52	0.158	0.130	0.30	0.25	3/200

[0089] 상기 [표 1]을 참조하면, 시료 1 내지 2는 유전체층의 평균 두께가 0.6  $\mu\text{m}$ 를 초과하는 경우로서, 접촉 유전체 그래인의 평균 입경과 유전체층(1)의 평균 두께와의 비( $D_e/t_d$ ) 및 비접촉 유전체 그래인의 평균 입경과 유전체층(1)의 평균 두께와의 비( $D_c/t_d$ )가 본 발명의 수치 범위를 벗어나는 경우에도 고온 가속 수명 시험에서 양호한 결과를 보인다.

[0090] 반면, 시료 3 내지 8은 유전체층의 평균 두께가 0.6  $\mu\text{m}$  이하인 경우로서, 내부 전극 연결성, 접촉 유전체 그래인의 평균 입경과 유전체층(1)의 평균 두께와의 비( $D_e/t_d$ ) 및 비접촉 유전체 그래인의 평균 입경과 유전체층(1)의 평균 두께와의 비( $D_c/t_d$ )가 본 발명의 수치 범위를 벗어날 경우 고온 가속 수명 및 신뢰성 시험에서 문제가 생길 수 있음을 보인다.

[0091] 따라서, 후술하는 설명에 따라 본 발명의 일 실시형태에 따른 적층 세라믹 전자부품은 유전체층(1)의 소성 후 평균 두께( $t_d$ )가 0.6  $\mu\text{m}$  이하일 때 고온 가속 수명 및 신뢰성 향상에 효과가 있음을 알 수 있다.

[0092] 아래의 표 2는 유전체층의 평균 두께( $t_d$ )가 0.6  $\mu\text{m}$  이하인 경우 내부전극에 투입되는 티탄산바륨( $\text{BaTiO}_3$ ) 분말의 투입율에 따른 내부전극의 연결성, 접촉 유전체 그래인 및 비접촉 유전체 그래인의 평균 입경에 따른 고온 가속 수명을 비교한 표이다.

표 2

[0093]

Sample No.	유전체 분말 평균입경( $D_d$ ) (nm)	유전체 green sheet 평균두께 ( $\mu\text{m}$ )	내부전극 페이스 트내 공재 size( $D_i$ ) (nm)	내부전극 페이스 트내 공재 BaTiO3 함량 (%)	내부전극 연결성 (B/A)	유전체층 두께 $t_d$ ( $\mu\text{m}$ )	접촉 유전체 그래인 평균입경 $D_e$ ( $\mu\text{m}$ )	비접촉 유전체 그래인 평균입경 $D_c$ ( $\mu\text{m}$ )	$D_e/t_d$	$D_c/t_d$	고온가속수명 NG율
*9	100	1.05	10	10.0	0.70	0.59	0.235	0.142	0.40	0.24	3/200
*10	100	1.05	10	7.5	0.65	0.60	0.225	0.138	0.38	0.23	4/200
*11	100	1.05	20	15.0	0.94	0.62	0.230	0.142	0.37	0.23	1/200
12	100	1.05	20	10.0	0.92	0.60	0.195	0.138	0.33	0.23	0/200
13	100	1.05	20	7.5	0.82	0.60	0.175	0.140	0.29	0.23	0/200
*14	100	1.05	20	5.0	0.78	0.58	0.163	0.142	0.28	0.24	2/200
*15	120	1.05	20	7.5	0.80	0.61	0.210	0.165	0.34	0.27	1/200
16	100	1.05	50	10.0	0.87	0.58	0.200	0.142	0.34	0.24	0/200
17	100	1.05	50	7.5	0.81	0.58	0.183	0.140	0.32	0.24	0/200
*18	100	1.05	50	5.0	0.74	0.56	0.178	0.139	0.32	0.25	1/200
*19	120	1.05	50	7.5	0.81	0.59	0.205	0.155	0.35	0.26	1/200
*20	100	0.95	20	15.0	0.95	0.57	0.228	0.139	0.40	0.24	2/200
21	100	0.95	20	10.0	0.92	0.55	0.193	0.138	0.35	0.25	0/200
22	100	0.95	20	7.5	0.84	0.54	0.180	0.136	0.33	0.25	0/200
*23	100	0.95	20	5.0	0.77	0.52	0.158	0.130	0.30	0.25	3/200
*24	120	0.95	20	7.5	0.81	0.53	0.205	0.160	0.39	0.30	2/200
*25	100	0.95	50	15.0	0.93	0.58	0.208	0.138	0.36	0.24	2/200
26	100	0.95	50	10.0	0.84	0.56	0.191	0.140	0.34	0.25	0/200
27	100	0.95	50	7.5	0.80	0.56	0.170	0.141	0.30	0.25	0/200
*28	100	0.95	50	5.0	0.72	0.53	0.160	0.132	0.30	0.25	3/200
*29	120	0.95	50	7.5	0.81	0.58	0.200	0.163	0.34	0.28	4/200

[0094] 상기의 [표 2]를 통해서 알 수 있듯이, 내부전극 층의 연결성(B/A)이 0.8이상으로 높아질수록 가속 수명이 증가하고 신뢰성도 향상된다.

[0095] 또한, 내부전극 층의 연결성(B/A)이 0.8이상이고 접촉 유전체 그레이인의 평균 입경과 유전체 층(1)의 두께와의 비( $De/td$ )가 0.35이하인 경우에 가속 수명이 증가하고 신뢰성도 향상됨을 알 수 있다.

[0096] 더 나아가, 내부전극 층의 연결성(B/A)이 0.8이상이고 접촉 유전체 그레이인의 평균 입경과 유전체 층(1)의 두께와의 비( $De/td$ )가 0.35이하이며, 상기 비접촉 유전체 그레이인의 평균 입경과 유전체 층(1)의 두께와의 비( $Dc/t$ )가 0.25 이하인 경우에 가속 수명 증가 및 신뢰성 향상의 결과를 알 수 있다.

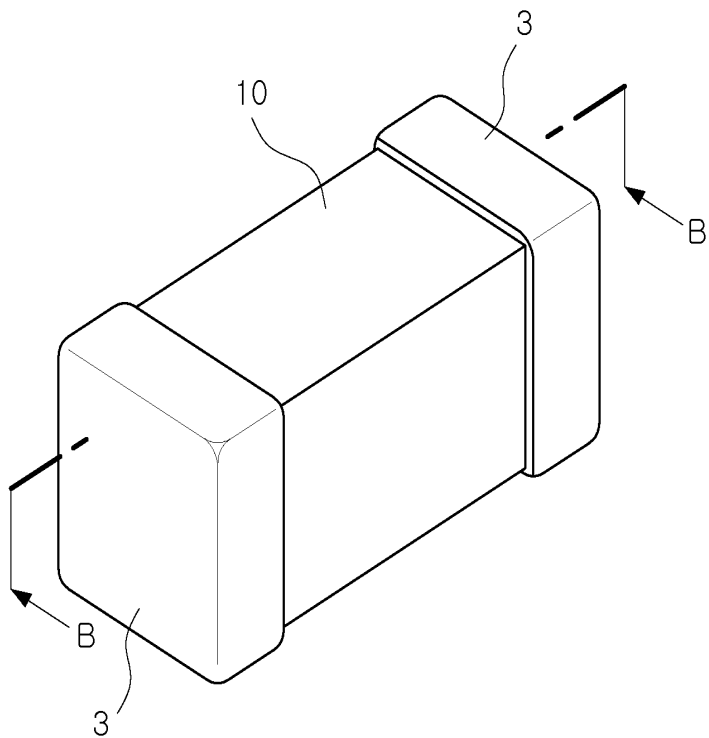
[0097] 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

**부호의 설명**

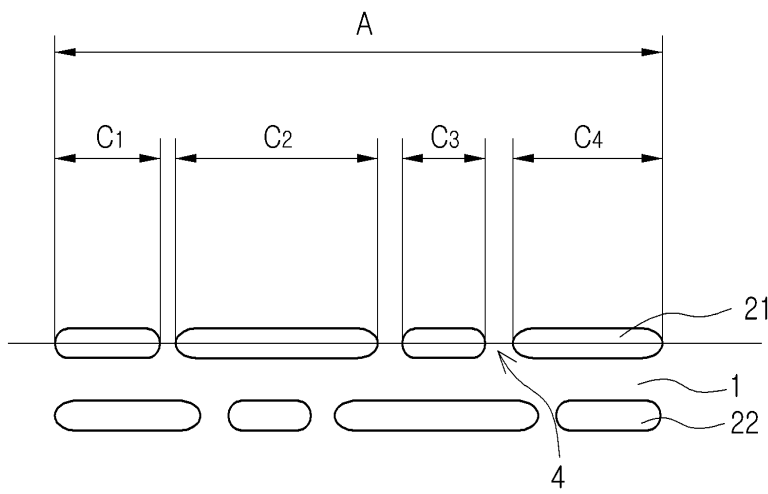
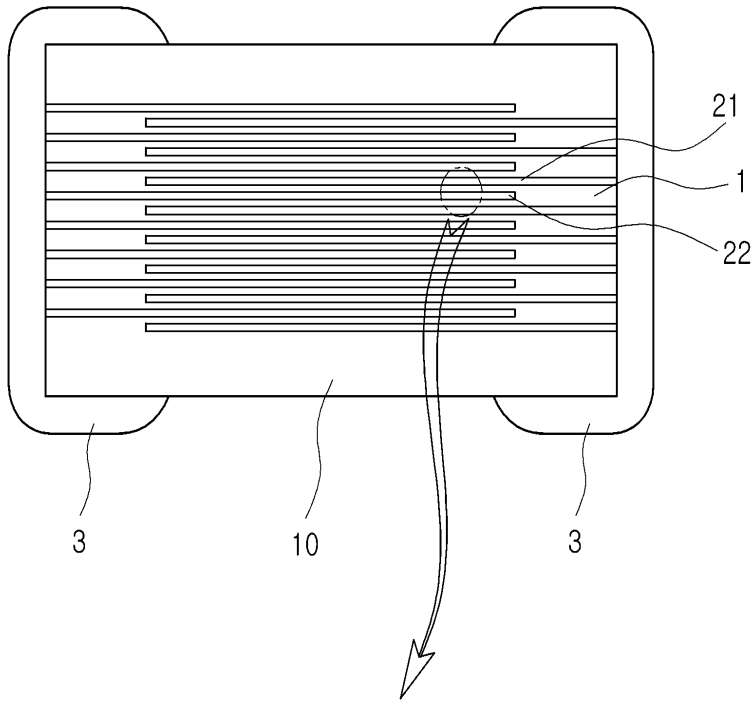
- [0098] 1: 유전체 층                      21, 22: 제1 및 제2 내부전극층  
 3: 외부 전극                      4: 기공 또는 세라믹  
 A: 내부 전극 단면의 전체 길이(또는 전체 면적)  
 $c1+c2+c3+c4$ : 내부전극 층이 실제 형성된 단면의 총 길이(또는 도포된 면적)  
 td: 유전체층의 평균 두께  
 De: 접촉 유전체 그레이인의 평균 입경  
 Dc: 비접촉 유전체 그레이인의 평균 입경

**도면**

**도면1**



도면2



도면3

