

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 12 月 8 日(08.12.2011)

PCT

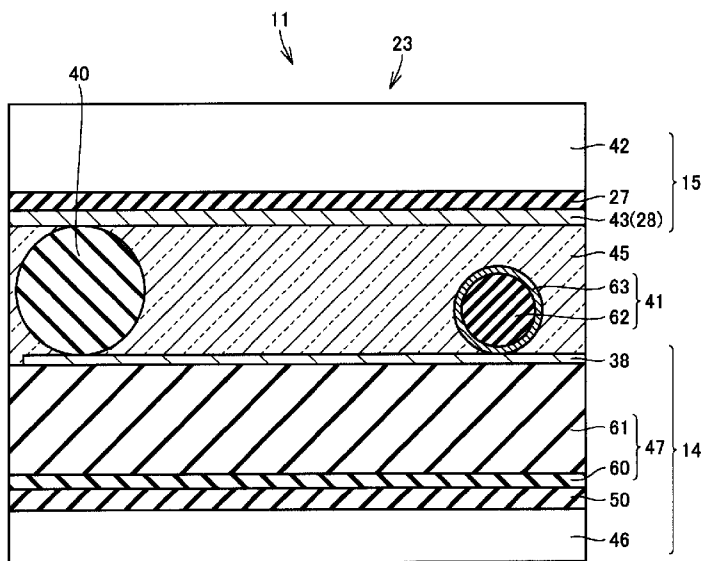
(10) 国際公開番号
WO 2011/152348 A1

- (51) 国際特許分類:
G06F 3/041 (2006.01) G02F 1/1343 (2006.01)
G02F 1/1339 (2006.01) G06F 3/045 (2006.01)
- (21) 国際出願番号: PCT/JP2011/062371
- (22) 国際出願日: 2011 年 5 月 30 日(30.05.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-128902 2010 年 6 月 4 日(04.06.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 國吉 督章
(KUNIYOSHI, Tokuaki). 木村 知洋(KIMURA, To-
mohiro).
- (74) 代理人: 特許業務法人深見特許事務所(Fukami
Patent Office, p.c.); 〒5300005 大阪府大阪市北区
中之島二丁目 2 番 7 号 中之島セントラルタ
ワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH,
PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: DISPLAY DEVICE AND METHOD FOR MANUFACTURING DISPLAY DEVICE

(54) 発明の名称: 表示装置および表示装置の製造方法

[図6]



(57) Abstract: Disclosed is a display device which comprises: a glass substrate (46); a glass substrate (42) that is arranged at a distance from the glass substrate (46) and faces the glass substrate (46); a lower electrode (38) that is formed on the glass substrate (46); a counter electrode that is formed on the glass substrate (42) and faces the lower electrode (38); a spacer ball (40) that supports the glass substrate (46) and the glass substrate (42) such that the gap between the glass substrate (46) and the glass substrate (42) is maintained; and a plurality of granular conductive particles (41) that are arranged between the glass substrate (46) and the glass substrate (42). A gap is provided between the conductive particles (41) disposed on the lower electrode (38) and the counter electrode, and the conductive particles (41) disposed on the lower electrode (38) and the counter electrode are brought into contact with each other when the glass substrate (42) is pressed.

(57) 要約:

[続葉有]



表示装置は、ガラス基板（４６）と、ガラス基板（４６）と間隔をあけて配置され、ガラス基板（４６）と対向するガラス基板（４２）と、ガラス基板（４６）に形成された下部電極（３８）と、ガラス基板（４２）に形成され、下部電極（３８）と対向する対向電極と、ガラス基板（４６）およびガラス基板（４２）の間隔を保持するように、ガラス基板（４６）およびガラス基板（４２）を支持するスペーサボール（４０）と、ガラス基板（４６）およびガラス基板（４２）の間に複数配置された粒状の導電性粒子（４１）とを備え、下部電極（３８）上に位置する導電性粒子（４１）と対向電極との間には隙間が設けられ、ガラス基板（４２）が押圧されることで、下部電極（３８）上に位置する導電性粒子（４１）と対向電極とが互いに接触可能とされる。

明 細 書

発明の名称 ： 表示装置および表示装置の製造方法

技術分野

[0001] 本発明は、表示装置および表示装置の製造方法に関して、特にタッチパネル機能を有する表示装置および表示装置の製造方法に関する。

背景技術

[0002] 従来からタッチセンサを備えた表示装置が各種提案されている。このような表示装置は、たとえば、アレイ基板と、このアレイ基板の上方に配置された対向基板と、対向基板およびアレイ基板の間に設けられた複数の柱状のスペーサと、対向基板の下面に形成されたスイッチ部とを備える。スペーサは、弾性変形可能な樹脂によって形成されており、アレイ基板と対向基板との間のセル厚を一定に保つための部材である。

[0003] スwitch部は、対向基板の下面からアレイ基板に向けて突出する突出部と、この突出部を覆うように形成された対向電極と、アレイ基板上に形成された下部電極とによって形成されている。

[0004] 突出部は、樹脂等を対向基板上に形成した後、この樹脂にパターニングを施すことで形成される。突出部の高さはスペーサの高さよりも低く、対向基板が押圧されていない状態では、突出部上に位置する対向電極と、下部電極とは離れている。そして、使用者によって対向基板が押圧されると、対向基板が撓むと共に、スペーサが弾性変形し、突出部上に位置する対向電極と下部電極とが接触する。

[0005] このようなタッチパネル機能を有する表示装置においては、突起部の高さを正確に形成する必要がある。その一方で、突出部を形成する過程において、対向基板の表面に形成される樹脂の膜厚を均一に形成することが困難であったり、形成された樹脂をパターニングする際にダレなどが生じやすい。このため、突出部の高さを正確に形成することは困難であり、形成された突出部の高さにばらつきが生じやすい。突出部の高さにばらつきが生じると、た

たとえば、スイッチとして機能し難くかったり、対向基板が押圧されていない状態でも、スイッチがONの状態となるおそれがあり、スイッチのとしての信頼性を確保するのが困難なものとなっている。

[0006] 突出部は、上記のように樹脂をパターニングすることで形成されており、突出部の周面は、アレイ基板に対して略垂直となるように立ち上がる。この突出部の表面に対向電極を形成すると、対向電極に膜切れが生じるおそれがある。

[0007] このように、対向基板の膜切れの抑制を図ることを目的とした表示装置が提案されている。たとえば、特開2007-58071号公報（特許文献1）に記載された液晶表示装置は、アレイ基板と、アレイ基板の上方に設けられた対向基板と、アレイ基板の上面上に設けられた複数のタッチセンサとを備える。

[0008] タッチセンサは、絶縁性の筒状のセンサ用突起と、このセンサ用突起内に形成された導電層とを含む。導電層の下端部は、画素電極に接続されている。導電層の上端部は、筒状ののセンサ用突起の開口よりも、センサ用突起内側に後退している。

[0009] センサ用突起の上端部は、対向基板と接触しており、センサ用突起は、弾性変形が可能な材料によって形成されている。対向基板が押圧されると、アレイ基板と対向基板との間のセル厚が小さくなり、センサ用突起が弾性変形し、導電層の上端部と、対向基板に形成された対向電極と接触する。

先行技術文献

特許文献

[0010] 特許文献1：特開2007-58071号公報

発明の概要

発明が解決しようとする課題

[0011] 特開2007-58071号公報に記載され液晶表示装置においては、センサ用突起の高さおよび導電層の充填量などを正確に形成する必要があると

共に、導電層を正確にセンサ用突起の穴部内に充填させ、かつ、センサ用突起の開口部に導電層が達しないように形成する必要がある。

[0012] このため、特開2007-58071号公報に記載された液晶表示装置においては、製造ばらつきが生じやすく、歩留まりが非常に悪い。

[0013] 本発明は、上記のような課題に鑑みてなされたものであって、その目的は、タッチパネル機能付の表示装置および表示装置の製造方法において、製造ばらつきを抑制することができ、歩留まりの向上を図ることができる表示装置および表示装置の製造方法を提供することである。

課題を解決するための手段

[0014] 本発明に係る表示装置は、第1基板と、第1基板と間隔をあけて配置され、第1基板と対向する第2基板と、第1基板に形成された第1電極と、第2基板に形成され、第1電極と対向する第2電極とを備える。上記第1基板および第2基板の間隔を保持するように、第1基板および第2基板を支持する支持部材と、第1基板および第2基板の間に複数配置された粒状の導電部材とを備える。上記第1電極上に位置する導電部材と第2電極との間には隙間が設けられ、第2基板が押圧されることで、第1電極上に位置する導電部材と第2電極とが互いに接触可能とされる。

[0015] 好ましくは、上記導電部材は、弾性変形可能な芯部と、芯部の表面を覆う導電膜とを含む。好ましくは、上記支持部材は、第1基板と第2基板との間に配置された粒状の絶縁部材であり、絶縁部材の粒径は、導電部材の粒径よりも大きい。

[0016] 好ましくは、上記第1電極の少なくとも一部を露出するように第1基板に形成された第1絶縁膜をさらに備える。上記導電部材は、第1電極のうち、第1絶縁膜から露出する部分に配置され、第2電極から間隔をあけて配置された第1導電部材と、第1絶縁膜上に配置され、第1基板および第2基板を支持する第2導電部材とを含む。上記支持部材は、第1絶縁膜と、第2導電部材とを含む。上記第1導電部材は、第2基板が押圧されることで、第2電極と接触可能とされる。好ましくは、上記第1絶縁膜は、第1基板に設けら

れた配向膜である。

[0017] 好ましくは、上記第2電極の少なくとも一部を露出するように第2基板に形成された第2絶縁膜をさらに備える。上記導電部材は、第2電極のうち、第2絶縁膜から露出する部分の下方に位置すると共に、第1電極上に配置された第3導電部材と、第2絶縁膜と第1基板との間に配置され、第1基板および第2基板を支持する第4導電部材とを含む。上記支持部材は、第2絶縁膜と、第4導電部材とを含む。上記第3導電部材は、第2基板が押圧されることで、第2電極と接触可能とされる。

[0018] 好ましくは、上記第1電極上に配置された導電部材は、第1電極に固定される。好ましくは、遮光性を有するブラックマトリックスと色層とを有するカラーフィルタをさらに備える。上記第1電極とブラックマトリックスとは、第1基板および第2基板の積層方向に配列する。

[0019] 好ましくは、上記第1基板と第1電極とを含むアクティブマトリックス基板をさらに備える。上記アクティブマトリックス基板は、複数のスイッチング素子が設けられた表示領域と、非表示領域とを含む。上記第1電極および導電部材は、表示領域内に設けられる。

[0020] 好ましくは、上記第1基板と第1電極とを含むアクティブマトリックス基板をさらに備える。上記アクティブマトリックス基板は、複数のスイッチング素子が設けられた表示領域と、非表示領域とを含む。上記第1電極および導電部材は、非表示領域に設けられる。

[0021] 好ましくは、上記第1基板と第2基板との間に配置された液晶層と、第1基板と第2基板との間に配置され、液晶層を第1基板と第2基板との間に封止するシール部材とをさらに備える。上記第1電極および導電部材は、シール部材によって囲まれる領域内に配置される。

[0022] 好ましくは、第1基板と第2基板との間に配置された液晶層と、第1基板と第2基板との間に配置され、液晶層を第1基板と第2基板との間に封止するシール部材とをさらに備える。上記第1電極および導電部材は、シール部材より外側に配置される。

- [0023] 本発明に係る表示装置の製造方法は、第1主表面を有する第1基板を準備する工程と、第1主表面上に第1電極を形成する工程と、第2主表面を有する第2基板を準備する工程と、第2主表面上に第2電極を形成する工程と、第1電極上に配置されるように、第1電極が形成された第1基板上に粒状の導電部材を配置する工程と、第1主表面および第2主表面が対向するように第1基板および第2基板を貼り合わせる工程とを備える。上記第1基板および第2基板を貼り合わせると、第1電極上に配置された導電部材と第2電極とが間隔をあけて配置される。
- [0024] 好ましくは、上記導電部材を配置する工程は、導電部材を混入させた溶剤を第1基板に塗布する工程と、第1基板上に形成された溶剤をパターニングして、第1電極上に残留するパターン膜を形成する工程とを含む。
- [0025] 好ましくは、上記第1電極が形成された第1基板上にレジスト膜を形成する工程と、レジスト膜をパターニングして、第1電極の少なくとも一部を露出する穴部が形成されたレジストパターン膜を形成する工程と、導電部材を配置する工程は、導電部材が穴部内およびレジストパターン膜上に位置するように導電部材を散布する工程と、穴部内に位置する導電部材を第1電極に固着させる工程と、レジストパターン膜およびレジストパターン膜上に位置する導電部材を除去する工程とを含む。
- [0026] 好ましくは、上記導電部材は、表面に設けられた樹脂層と、樹脂層の内側に位置する導電層とを含み、導電部材を固着させる工程は、穴部内に位置する導電部材を加熱する工程を含む。
- [0027] 好ましくは、上記第1電極が形成された第1基板に第1絶縁膜を形成する工程と、第1絶縁膜をパターニングして、第1電極の少なくとも一部を露出する穴部が形成された第1パターン絶縁膜を形成する工程をさらに備える。上記導電部材を配置する工程は、穴部内に導電部材および第1パターン絶縁膜上に導電部材が配置されるように導電部材が配置される。
- [0028] 好ましくは、上記第1パターン絶縁膜にラビング処理を施して、配向膜を形成する工程をさらに備える。

[0029] 好ましくは、上記第2電極上に第2絶縁膜を形成する工程と、第2絶縁膜をパターニングして、第2電極の一部を露出する工程とをさらに備える。

発明の効果

[0030] 本発明に係るタッチパネル機能付の表示装置および表示装置の製造方法によれば、製造ばらつきを抑制することができ、歩留まりの向上を図ることができる。

図面の簡単な説明

[0031] [図1]本実施の形態1に係る表示装置10の分解斜視図である。

[図2]アクティブマトリックス基板14を模式的に示す平面図である。

[図3]アクティブマトリックス基板14の一部を拡大した平面図である。

[図4]図3に示す平面図からカラーフィルタ27を取り外した状態であって、アクティブマトリックス基板14の一部を示す平面図である。

[図5]TFTトランジスタ30の断面を示す表示ユニット11の断面図である。

[図6]操作領域23における表示ユニット11の断面図である。

[図7]対向基板15の上面を使用者が押圧したときの様子を模式的に示す断面図である。

[図8]使用者が表示ユニット11のうち、操作領域23が位置する部分を押圧したときにおける操作領域23の断面図である。

[図9]本実施の形態1に係る表示装置10の変形例を示す表示装置10の一部を示す平面図である。

[図10]センサ素子73およびその周囲の構造を示す断面図である。

[図11]アクティブマトリックス基板14の製造工程の第1工程を示す断面図である。

[図12]図11に示す製造工程の次の工程を示す断面図である。

[図13]図12に示す製造工程の次の工程を示す断面図である。

[図14]図13に示す製造工程の次の工程を示す断面図である。

[図15]図14に示す製造工程の次の工程を示す断面図である。

[図16]図 1 5 に示す製造工程の次の工程を示す断面図である。

[図17]図 1 6 に示す製造工程の次の工程を示す断面図である。

[図18]図 1 7 に示す製造工程の次の工程を示す断面図である。

[図19]図 1 8 に示す製造工程の次の工程を示す断面図である。

[図20]本実施の形態 2 に係る表示装置 1 0 の断面図であり、操作領域 2 3 およびその周囲を示す断面図である。

[図21]アクティブマトリックス基板 1 4 および対向基板 1 5 の平面図である。

[図22]図 2 1 からカラーフィルタ 2 7 を取り外した状態であって、アクティブマトリックス基板 1 4 の一部を示す平面図である。

[図23]上記図 1 9 に示す製造工程後の製造工程を示す断面図である。

[図24]図 2 3 に示す製造工程後の製造工程を示す断面図である。

[図25]操作領域 2 3 およびその周囲の構造を示す断面図である。

[図26]実施の形態 3 に係る表示装置 1 0 の製造工程を示す断面図である。

[図27]図 2 6 に示す製造工程後の製造工程を示す断面図である。

[図28]図 2 7 に示す製造工程後の製造工程を示す断面図である。

[図29]図 2 8 に示す製造工程後の製造工程を示す断面図である。

[図30]図 2 9 に示す製造工程後の製造工程を示す断面図である。

[図31]図 3 0 に示す製造工程後の製造工程を示す断面図である。

[図32]図 3 1 に示す製造工程後の製造工程を示す断面図である。

[図33]図 3 2 に示す製造工程後の製造工程を示す断面図である。

[図34]本実施の形態 4 に係る表示装置 1 0 のアクティブマトリックス基板 1 4 の電気回路を模式的に示した図である。

[図35]1 つの画素を模式的に示す平面図である。

[図36]センサ素子 7 3 の断面図である。

[図37]上記図 1 8 に示す製造工程後の工程を示す断面図である。

[図38]図 3 7 に示す製造工程後の製造工程を示す断面図である。

[図39]表示装置 1 0 の変形例を示す平面図である。

[図40]本実施の形態5に係る表示装置10の断面図である。

[図41]導電性粒子41の断面図である。

[図42]本実施の形態5に係る表示装置10の製造工程を示す断面図である。

[図43]散布された導電性粒子41の断面図である。

[図44]図42に示す製造工程後の製造工程を示す断面図である。

[図45]本実施の形態6に係る表示装置10の平面図である。

[図46]本実施の形態6に係る表示装置10の断面図である。

[図47]本実施の形態6に係る表示装置10の製造工程を示す断面図である。

[図48]図47に示す製造工程後の製造工程を示す断面図である。

[図49]表示ユニット11の平面図である。

[図50]表示ユニット11の一部を拡大視した平面図であり、この図50に示すように、表示領域20と操作領域23との間には、表示領域用シール部材88が配置されている。

[図51]本実施の形態7に係る表示装置10の断面図である。

発明を実施するための形態

[0032] 図1から図51を用いて、本発明に係る表示装置および表示装置の製造方法について説明する。なお、以下に説明する実施の形態において、個数、量などに言及する場合、特に記載がある場合を除き、本発明の範囲は必ずしもその個数、量などに限定されない。また、以下の実施の形態において、各々の構成要素は、特に記載がある場合を除き、本発明にとって必ずしも必須のものではない。また、以下に複数の実施の形態が存在する場合、特に記載がある場合を除き、各々の実施の形態の特徴部分を適宜組合わせることは、当初から予定されている。

(実施の形態1)

図1は、本実施の形態1に係る表示装置10の分解斜視図である。表示装置10は、表示ユニット11と、表示ユニット11に向けて光を照射するバックライト12と、表示ユニット11およびバックライト12を保持する筐体13とを備える。

- [0033] 表示ユニット 11 は、アクティブマトリックス基板 14 と、アクティブマトリックス基板 14 上に配置された対向基板 15 とを含む。
- [0034] 表示ユニット 11 は、画像が表示される表示領域と、表示領域の周囲に位置し、画像が表示されない非表示領域と、この非表示領域より外周側に位置する接続領域とを含む。
- [0035] 対向基板 15 の上面上には、図示されない偏光板が配置されており、アクティブマトリックス基板 14 の下面にも、図示されない偏光板が配置されている。対向基板 15 の上面上に配置された偏光板が透過する光の振動方向とアクティブマトリックス基板 14 の下面に配置された偏光板が透過する光の振動方向とが直交するように各偏光板が配置されている。
- [0036] 筐体 13 は、開口部 17 が形成された前面部 16 と、背面部 18 とを含む。開口部 17 は、表示ユニット 11 の表示領域を外部に開放する窓部である。観察者は、この開口部 17 を通して、表示領域に表示された画像を観察することができる。
- [0037] 図 2 は、アクティブマトリックス基板 14 を模式的に示す平面図である。表示ユニット 11 は、表示領域 20 と、この表示領域 20 の周囲に位置する非表示領域 21 と、非表示領域 21 の周囲に位置する接続領域 22 とを含む。
- [0038] 表示領域 20 および非表示領域 21 は、アクティブマトリックス基板 14 と対向基板 15 とが重なりあう部分に位置している。接続領域 22 においては、アクティブマトリックス基板 14 の上面は対向基板 15 によって覆われておらず、アクティブマトリックス基板 14 の上面が外方に露出している。アクティブマトリックス基板 14 の上面のうち、接続領域 22 が位置する部分には、ゲートドライバ 24 と、ソースドライバ 25 と、センサドライバ 26 とが設けられている。非表示領域 21 内には、使用者が操作する操作領域 23 が設けられている。
- [0039] 図 3 は、アクティブマトリックス基板 14 の一部を拡大した平面図である。この図 3 において、対向基板 15 は、カラーフィルタ 27 を含み、カラー

フィルタ 27 は、遮光性を有するブラックマトリックス 28 と、複数の色層 29 とを含む。この図 3 に示す例においては、ブラックマトリックス 28 は格子状に形成され、ブラックマトリックス 28 によって複数の窓部が形成されている。色層 29 は、この窓部に形成されている。

[0040] カラーフィルタ 27 のうち、表示領域 20 に位置する部分には、複数の色層 29 が形成されている。カラーフィルタ 27 のうち、非表示領域 21 が位置する部分には、ブラックマトリックス 28 が位置している。なお、対向基板 15 とアクティブマトリックス基板 14 との間には、液晶層が封入されており、対向基板 15 の外周縁部には、環状のシール部材 39 が配置されている。

[0041] 図 4 は、図 3 に示す平面図からカラーフィルタ 27 を取り外した状態であって、アクティブマトリックス基板 14 の一部を示す平面図である。この図 4 に示すように、アクティブマトリックス基板 14 の上面には複数のスペーサボール 40 と、複数の導電性粒子 41 とが散布されている。

[0042] アクティブマトリックス基板 14 の上面には、複数のゲート配線 36 と複数のソース配線 37 とが設けられている。ゲート配線 36 は、第 1 方向に延びるとともに、第 2 方向に間隔をあけて設けられており、ソース配線 37 は、第 2 歩方向に延びるとともに、第 1 方向に間隔をあけて設けられている。

[0043] ゲート配線 36 は、アクティブマトリックス基板 14 の外周側まで引き出されており、ゲート配線 36 の端部には、ゲートパッド部が形成されている。図 2 に示すゲートドライバ 24 は、ゲートパッド部に接続されており、ゲートドライバ 24 は図 1 に示すプリント配線 71 によって制御部 70 に接続されている。ソース配線 37 は、アクティブマトリックス基板 14 の外周縁側まで引き出されており、ソース配線 37 の端部には、ソースパッド部が形成されている。ソースドライバ 25 は、このソースパッド部と接続されており、ソースドライバ 25 はプリント配線 71 によって制御部 70 に接続されている。なお、センサドライバ 26 も、プリント配線 71 によって制御部 70 に接続されている。

- [0044] アクティブマトリックス基板 14 の上面のうち、表示領域 20 が位置する部分には、複数の T F T トランジスタ (thin film transistor) 30 と、各 T F T トランジスタ 30 に接続された画素電極 31 とが配列されている。
- [0045] T F T トランジスタ 30 は、ゲート電極 32 と、ゲート電極 32 上に形成された半導体層 33 と、半導体層 33 上に形成されたソース電極 34 およびドレイン電極 35 とを含む。画素電極 31 は、ドレイン電極 35 に接続されている。ゲート電極 32 は、ゲート配線 36 に接続されており、ソース電極 34 は、ソース配線 37 に接続されている。
- [0046] アクティブマトリックス基板 14 の上面のうち、操作領域 23 が位置する部分には、下部電極 38 が設けられている。下部電極 38 の上面にも、スペーサボール 40 および導電性粒子 41 が散布されている。
- [0047] 図 5 は、T F T トランジスタ 30 の断面を示す表示ユニット 11 の断面図である。この図 5 に示すように、対向基板 15 とアクティブマトリックス基板 14 との間には、液晶層 45 が封入されている。
- [0048] 対向基板 15 は、ガラス基板 42 と、カラーフィルタ 27 と、対向電極 43 と、配向膜 44 とを含む。カラーフィルタ 27 は、ガラス基板 42 の表面のうち、アクティブマトリックス基板 14 と対向する主表面に形成され、対向電極 43 も、カラーフィルタ 27 の表面のうち、アクティブマトリックス基板 14 と対向する主表面に形成されている。
- [0049] 配向膜 44 は対向電極 43 の表面のうち、アクティブマトリックス基板 14 と対向する主表面に形成されている。配向膜 44 は、絶縁性材料によって形成されている。
- [0050] アクティブマトリックス基板 14 は、ガラス基板 46 と、ガラス基板 46 の主表面上に形成された T F T トランジスタ 30 と、この T F T トランジスタ 30 を覆うように形成された層間絶縁膜 47 と、層間絶縁膜 47 に形成されたコンタクトホール 48 の内周面および層間絶縁膜 47 の上面上に形成された画素電極 31 と、この画素電極 31 の上面上に形成された配向膜 49 とを含む。なお、ドレイン電極 35 の上面の一部は、コンタクトホール 48 に

よって層間絶縁膜 47 から露出しており、画素電極 31 は、ドレイン電極 35 に接続されている。

[0051] TFTトランジスタ 30 は、ガラス基板 46 の主表面上に形成されたゲート電極 32 と、このゲート電極 32 を覆うように、ガラス基板 46 の主表面上に形成されたトンネル絶縁膜 50 と、このトンネル絶縁膜 50 の上面上であって、ゲート電極 32 の上方に位置する部分に形成された半導体層 33 と、半導体層 33 上に形成された、ドレイン電極 35 およびソース電極 34 とを含む。

[0052] ゲート電極 32 は、ガラス基板 46 の主表面上に形成され、チタン (Ti) から形成された金属膜 51 と、この金属膜 51 の上面上に形成され、アルミニウム (Al) から形成された金属膜 52 と、金属膜 52 の上面上に形成され、チタンから形成された金属膜 53 とを含む。トンネル絶縁膜 50 は、たとえば、例えば、窒化シリコン (SiNx: x は正の数) 等から形成されている。

[0053] 半導体層 33 は、アモルファスシリコンやポリシリコン等からなる高抵抗半導体層 (i 層) 54 と、高抵抗半導体層 54 上に形成され、不純物をドーピングした n+アモルファスシリコン等からなる低抵抗半導体層 (n+層) 55 とを含む。

[0054] ソース電極 34 は、チタンなどから形成された金属層 56 と、この金属層 56 の上面に形成され、アルミニウムなどから形成された金属層 57 とを含む。ドレイン電極 35 も同様に、チタンから形成された金属層 58 と、金属層 58 上に形成され、アルミニウムから形成された金属層 59 とを含む。

[0055] 層間絶縁膜 47 は、保護膜 60 と、この保護膜 60 の上面上に形成された平坦化膜 61 とを含む。保護膜 60 は、窒化シリコン膜から形成されており、平坦化膜 61 はアクリルベースの合成樹脂等の有機材料から形成されている。画素電極 31 は、ITO (Indium Tin Oxide) などの導電材料から形成されている。配向膜 49 は、絶縁性の材料から形成されている。

[0056] 図 6 は、操作領域 23 における表示ユニット 11 の断面図である。この図

6に示すように、操作領域23では、ガラス基板46の主表面上には、トンネル絶縁膜50、層間絶縁膜47が順次形成されている。層間絶縁膜47の上面上には、下部電極38が形成されている。下部電極38はたとえば、ITO膜などの導電膜から形成されている。

[0057] 下部電極38の上方には、下部電極38と対向するように対向電極43が設けられている。カラーフィルタ27のうち、下部電極38の上方に位置する部分には、ブラックマトリックス28が位置している。

[0058] 下部電極38の上面上には、スペーサボール40および導電性粒子41が配置されている。スペーサボール40は、弾性変形可能な絶縁性樹脂から形成されており、たとえば、ポリスチレン樹脂、アクリル樹脂、メラニン樹脂、尿素樹脂などから形成されている。

[0059] スペーサボール40は、アクティブマトリックス基板14と対向基板15とのいずれにも接触しており、スペーサボール40は、アクティブマトリックス基板14および対向基板15のいずれも支持することで、アクティブマトリックス基板14および対向基板15の間のセルギャップを一定に保持する。

[0060] 導電性粒子41は、粒状に形成されている。この図6などに示す例においては、球状に形成されているが、たとえば、米粒状、ラグビーボール状などのような形状であってもよい。

[0061] 導電性粒子41は、弾性変形可能な樹脂によって形成された芯部62と、この芯部62の表面上に形成された導電膜63とを含む。芯部62は、たとえば、ポリスチレン樹脂、アクリル樹脂、メラニン樹脂、尿素樹脂などから形成されている。導電膜63は、銅やアルミニウムなどの金属材料から形成されており、芯部62にメッキ処理を施すことで形成される。

[0062] 粒状の導電性粒子41の外径は、スペーサボール40の外径よりも小さい。このため、対向基板15が押圧されていない状態では、下部電極38上に位置する導電性粒子41と対向電極43との間には隙間がある。

[0063] なお、アクティブマトリックス基板14の上面上に散布する導電性粒子41

は、予め篩に通されており、アクティブマトリックス基板 14 の上面に散布された導電性粒子 41 の外径は、均一化が図られている。特に、予め複数の篩を通すことで、導電性粒子 41 の外径のばらつきを小さく抑えることができる。

[0064] 同様に、スペーサボール 40 も、アクティブマトリックス基板 14 の上面に散布する前に予め篩に通されており、アクティブマトリックス基板 14 の上面に散布されたスペーサボール 40 の外径の均一化が図られている。なお、スペーサボール 40 の形状としては、球状、米粒状、ラグビーボール状などのような形状を採用することができる。

[0065] このように、導電性粒子 41 およびスペーサボール 40 の外径の精度が高いため、下部電極 38 の上面に位置する導電性粒子 41 と、対向電極 43 との間の距離にばらつきが生じることを抑制することができる。

[0066] 図 7 は、対向基板 15 の上面を使用者が押圧したときの様子を模式的に示す断面図である。この図 7 において、対向基板 15 の外周に配置されたシール部材 39 は、変形し難い材料から形成されている。使用者が、表示ユニット 11 のうち、表示ユニット 11 が位置する部分を押圧すると、対向基板 15 全体が撓むように変形する。特に、表示ユニット 11 のうち、指によって押圧された部分およびその近傍に位置する部分が大きく撓む。

[0067] 図 8 は、使用者が表示ユニット 11 のうち、操作領域 23 が位置する部分を押圧したときにおける操作領域 23 の断面図である。

[0068] この図 8 に示すように、使用者によって押圧されることで、スペーサボール 40 は、セル厚が薄くなるように弾性変形し、対向基板 15 がアクティブマトリックス基板 14 に近接するように変位する。

[0069] 下部電極 38 の上面上に配置された対向基板 15 が下方に変位することで、下部電極 38 上に位置する導電性粒子 41 と対向電極 43 とが接触する。

[0070] 導電性粒子 41 と対向電極 43 とが接触することで、導電性粒子 41 を介して、対向電極 43 と下部電極 38 との間で電流が流れる。なお、下部電極 38 は、図 1 に示すセンサドライバ 26 に接続されており、下部電極 38 と

対向電極 4 3 との間で電流が流れると、制御部 7 0 は当該電流を検知する。これにより、表示ユニット 1 1 のうち、操作領域 2 3 が位置する部分が押圧されると、制御部 7 0 は、操作領域 2 3 が位置する部分が押圧されたことを検知することができる。

[0071] ここで、上記のように、導電性粒子 4 1 の径にばらつきが生じることが抑制されているため、対向基板 1 5 が押圧されていない状態でも、導電性粒子 4 1 と対向電極 4 3 とが接触することを抑制することができる。さらに、上記のように、下部電極 3 8 上に位置する導電性粒子 4 1 と、対向電極 4 3 との間の距離にばらつきが生じることが抑制されているため、使用者が対向基板 1 5 を所定の押圧力で押すことで、下部電極 3 8 の上面上に位置する導電性粒子 4 1 と対向電極 4 3 とを接触させることができる。

[0072] 図 9 および図 1 0 を用いて、本実施の形態 1 に係る表示装置 1 0 の変形例について説明する。図 9 は、本実施の形態 1 に係る表示装置 1 0 の変形例を示す表示装置 1 0 の一部を示す平面図である。

[0073] この図 9 に示す例においては、複数のソース配線 3 7 のうち、一部のソース配線 3 7 は、操作領域 2 3 を通るように形成されている。

[0074] 操作領域 2 3 内には、ゲート配線 3 6 と平行に延びるセンサ用配線 7 2 が複数形成されている。操作領域 2 3 内には、複数のセンサ素子 7 3 が設けられている。センサ素子 7 3 は、選択用トランジスタ 7 4 と、この選択用トランジスタ 7 4 のドレイン電極に接続された下部電極 7 5 と、対向基板 1 5 に形成された対向電極 4 3 とを含む。

[0075] 図 1 0 は、センサ素子 7 3 およびその周囲の構造を示す断面図である。この図 1 0 および図 9 に示すように、選択用トランジスタ 7 4 は、T F T トランジスタ 3 0 と同様に構成されている。具体的には、ガラス基板 4 6 の主表面上に形成されたゲート電極 7 6 と、このゲート電極 7 6 の上面を覆うように形成されたトンネル絶縁膜 5 0 と、このトンネル絶縁膜 5 0 の上面上に形成された半導体層 7 7 と、半導体層 7 7 の上面上に形成されたソース電極 7 8 およびドレイン電極 7 9 とを含む。

- [0076] 層間絶縁膜 47 には、コンタクトホール 80 が形成されており、コンタクトホール 80 の底部には、ドレイン電極 79 が露出している。下部電極 75 は、コンタクトホール 80 の内周面、コンタクトホール 80 内に位置するドレイン電極 79 の上面および層間絶縁膜 47 の上面に形成されている。なお、ゲート電極 76 は図 9 に示すセンサ用配線 72 に接続されており、ソース電極 78 はソース配線 37 に接続されている。センサ用配線 72 は、図 1 に示すセンサドライバ 26 に接続されている。
- [0077] 操作領域 23 においては、下部電極 75 の上面には、配向膜 49 は形成されておらず、対向電極 43 の下面には配向膜 44 は形成されていない。カラーフィルタ 27 のうち、下部電極 75 の上方に位置する部分には、ブラックマトリックス 28 が位置している。下部電極 75 の上面には、スペーサボール 40 や導電性粒子 41 などが配置されている。
- [0078] 制御部 70 は、時分割方式で各センサ素子 73 の ON/OFF を切り替え、特定の下部電極 75 を選択する。
- [0079] たとえば、対向基板 15 が押圧されて、選択された下部電極 75 上に位置する導電性粒子 41 と、対向電極 43 とが接触すると、制御部 70 は、選択された下部電極 75 上において、導電性粒子 41 と対向基板 15 とが接触したことを検知することができる。
- [0080] なお、図 9 および図 10 に示す例においては、下部電極 75 は、画素電極 31 よりも大きく形成されているが、画素電極 31 と同程度の大きさとなるように形成してもよく、または、図 9 および図 10 に示す画素電極 31 よりも小さくなるように形成してもよい。
- [0081] 図 11 から図 19 を用いて、図 10 に示す表示装置 10 の製造方法について説明する。表示装置 10 を製造するときには、アクティブマトリックス基板 14 および対向基板 15 を各々別々の製造工程で製作し、製造されたアクティブマトリックス基板 14 および対向基板 15 を貼り合わせて表示装置 10 を製作する。
- [0082] そこで、まず、アクティブマトリックス基板 14 の製造方法について、図

11から図18を用いて説明する。

[0083] 図11は、アクティブマトリックス基板14の製造工程の第1工程を示す断面図である。この図11に示すように、主表面を有するガラス基板46を準備する。その後、図12に示すように、ガラス基板46の主表面上に、Ti等から形成された金属膜と、Al等の金属材料から形成された金属膜と、Ti等から形成された金属膜とを順次、スパッタ蒸着で形成する。積層された金属膜は、たとえば、3000Å程度の厚さに形成される。その後、マスクを用いて、積層された金属膜をパターニングして、ゲート電極32およびゲート電極76を形成する。

[0084] 次に、図13に示すように、CVD法により、たとえば、3500Å程度の厚さのトンネル絶縁膜50を形成する。トンネル絶縁膜50は、ゲート電極32およびゲート電極76を覆うように、ガラス基板46の主表面上に形成される。

[0085] 次に、図14に示すように、アモルファスシリコンなどから形成された低抵抗半導体層および高抵抗半導体層を、たとえば、CVD法を用いて、順次積層する。その後、この低抵抗半導体膜および高抵抗半導体層をパターニングして、半導体層33および半導体層77を形成する。

[0086] 次に、図15において、半導体層33および半導体層77を覆うように、チタン等から形成された金属膜と、アルミニウムなどから形成された金属膜とをスパッタリング等により順次積層する。この積層された金属膜をパターニングして、ソース電極34、78およびドレイン電極35、79を形成する。これにより、TFTトランジスタ30および選択用トランジスタ74が形成される。

[0087] 次に、図16に示すように、TFTトランジスタ30および選択用トランジスタ74を覆うように、保護膜60および平坦化膜61を順次積層して、層間絶縁膜47を形成する。

[0088] 次に、図17に示すように、層間絶縁膜47をパターニングして、コンタクトホール48およびコンタクトホール80を形成する。この際、コンタク

トホール４８の底部では、ドレイン電極３５の上面が露出しており、コンタクトホール８０の底部では、ドレイン電極７９が露出している。

[0089] コンタクトホール４８，８０を形成した後、ＩＴＯ膜を上記の層間絶縁膜４７の上面に形成する。このＩＴＯ膜をパターニングすることで、画素電極３１および下部電極７５が形成される。

[0090] その後、図１８に示すように、配向膜４９および下部電極７５を覆うように、ポリイミド膜を層間絶縁膜４７の上面上に形成する。画素電極３１の上面にポリイミド膜が残留するように、このポリイミド膜をパターニングする。この際、下部電極７５の上面に形成されたポリイミド膜は除去され、下部電極７５が露出する。残留するポリイミド膜にラビング処理を施して、配向膜４９を形成する。

[0091] その後、導電性粒子４１を層間絶縁膜４７の上面に散布し、その後、スペーサボール４０を層間絶縁膜４７の上面に散布する。なお、スペーサボール４０および導電性粒子４１の散布する順番は問わず、また、同時に散布するようにしてもよい。このようにして、アクティブマトリックス基板１４が形成される。

[0092] 層間絶縁膜４７の上面に散布される導電性粒子４１は、予め篩にかけられており、所定の外径の導電性粒子４１のみが選別されており、散布される導電性粒子４１の径の均一化が図られている。なお、導電性粒子４１を選別する工程においては、たとえば、遠心分離機による選別工程も加えてもよい。同様に、散布されるスペーサボール４０においても、予め、篩に通されており、散布されるスペーサボール４０の外径の均一化が図られている。

[0093] スペーサボール４０および導電性粒子４１を散布する前に、環状のシール部材３９を予め、層間絶縁膜４７の上面に溶着させてもよい。

[0094] 図１９を用いて、対向基板１５の製造方法について説明する。まず、ガラス基板４２を準備する。ガラス基板４２の主表面にカラーフィルタ２７を形成する。その後、カラーフィルタ２７の上面上に、ＩＴＯ膜などの透明導電膜を形成して、対向電極４３を形成する。この対向電極４３の上面にポリイ

ミド膜を形成し、このポリイミド膜をパターニングする。これにより、表示領域となる部分では、ポリイミド膜が残留する一方で、操作領域となる部分においては、ポリイミド膜は除去される。その後、残留するポリイミド膜にラビング処理が施されて、配向膜 44 が形成される。このようにして、対向基板 15 が形成される。

[0095] アクティブマトリックス基板 14 の上面に対向基板 15 を配置し、シール部材 39 を溶着させることで、アクティブマトリックス基板 14 および対向基板 15 を貼り合わせる。図 6 に示すように、アクティブマトリックス基板 14 および対向基板 15 を貼り合わせることで、対向電極 43 と、下部電極 75 とが対向する。

[0096] また、図 10 に示すように、下部電極 75 上に位置する導電性粒子 41 と、対向電極 43 との間に隙間が形成される。このようにして、表示ユニット 11 を製作することができ、その後、表示ユニット 11 にバックライト 12などを装着することで、表示装置 10 を製作することができる。

[0097] (実施の形態 2)

図 20 から図 23 を用いて、本実施の形態 2 に係る表示装置 10 について説明する。なお、図 20 から図 23 に示す構成のうち、上記図 1 から図 19 に示す構成と同一または相当する構成については同一の符号を付してその説明を省略する場合がある。

[0098] 図 20 は、本実施の形態 2 に係る表示装置 10 の断面図であり、操作領域 23 およびその周囲を示す断面図である。

[0099] この図 20 に示すように、対向基板 15 は、対向電極 43 の下面に形成された絶縁膜 64 を含む。対向電極 43 の下面のうち、下部電極 38 と対向する部分は、絶縁膜 64 から露出している。

[0100] このため、対向基板 15 が押圧され、対向基板 15 が撓むと、下部電極 38 の上面上に配置された導電性粒子 41 と、対向電極 43 とが接触し、対向電極 43 と下部電極 38 との間で電流が流れる。下部電極 38 は、センサドライバ 26 を介して、制御部 70 に接続されており、制御部 70 は、下部電

極 3 8 の上方で、対向電極 4 3 と導電性粒子 4 1 とが接触する程度に対向基板 1 5 が撓んだことを検知することができる。

[0101] 本実施の形態 2 に係る表示装置 1 0 は、対向電極 4 3 の下面のうち下部電極 3 8 と対向する部分から離れた部分に形成された絶縁膜 6 4 を含む。

[0102] 層間絶縁膜 4 7 の上面と、絶縁膜 6 4 との間には導電性粒子 4 1 が配置されており、この導電性粒子 4 1 によって、対向基板 1 5 とアクティブマトリックス基板 1 4 とが支持されている。

[0103] すなわち、本実施の形態 2 に係る表示装置 1 0 においては、絶縁膜 6 4 と、この絶縁膜 6 4 下に位置し、アクティブマトリックス基板 1 4 の上面上に配置された導電性粒子 4 1 とによって、対向基板 1 5 およびアクティブマトリックス基板 1 4 の間隔を保持する支持部材 6 5 が構成されている。

[0104] 図 2 1 は、アクティブマトリックス基板 1 4 および対向基板 1 5 の平面図である。この図 2 1 の斜線部分は、絶縁膜 6 4 が設けられている領域を示す。この図 2 1 に示すように、対向電極 4 3 の下面のうち、操作領域 2 3 が位置する部分には、絶縁膜 6 4 は形成されていない。その一方で、色層 2 9 が配置される部分にも、絶縁膜 6 4 は形成されていない。すなわち、絶縁膜 6 4 は、対向電極 4 3 の下面のうち、ブラックマトリックス 2 8 の下方に位置するとともに、操作領域 2 3 以外の領域に形成されている。

[0105] 図 2 2 は、図 2 1 からカラーフィルタ 2 7 を取り外した状態であって、アクティブマトリックス基板 1 4 の一部を示す平面図である。この 2 2 に示すように、アクティブマトリックス基板 1 4 の上面上には、複数の導電性粒子 4 1 が散布されている一方で、本実施の形態 2 に係る表示装置 1 0 においては、スペーサボール 4 0 は散布されておらず、部品点数の低減が図られている。

[0106] 複数の導電性粒子 4 1 のうち、下部電極 3 8 から離れた導電性粒子 4 1 は、図 2 1 に示す絶縁膜 6 4 の下方に位置し、絶縁膜 6 4 と接触し、アクティブマトリックス基板 1 4 および対向基板 1 5 を支持している。

[0107] なお、図 2 1 に示す例においては、対向電極 4 3 の下面のうち、操作領域

23が位置する部分には、絶縁膜64が形成されていないが、操作領域23が位置する部分にも、絶縁膜64を形成するようにしてもよい。たとえば、格子状に絶縁膜64を形成し、対向電極43の一部が露出する窓部を複数形成するようにしてもよい。

[0108] 図23および図24を用いて、本実施の形態2に係る表示装置10の製造方法について説明する。なお、本実施の形態2に係る表示装置10においても、アクティブマトリクス基板14および対向基板15は、それぞれ、別々の製造工程によって作成される。本実施の形態2に係るアクティブマトリクス基板14は、上記実施の形態1に係る表示装置10のアクティブマトリクス基板14と同様の製造工程を経ることで作成することができる。そこで、対向基板15の製造方法について説明する。

[0109] 図23は、上記図19に示す製造工程後の製造工程を示す断面図である。この図23に示すように、ガラス基板42の主表面上にカラーフィルタ27と、対向電極43と、配向膜44とを順次形成した後、配向膜44を覆うように、対向電極43上に絶縁膜67を形成する。次に、図24に示すように絶縁膜64をパターンニングして、操作領域23となる部分に穴部を形成し、対向電極43の一部を露出させる。このようにして、対向基板15が製作される。

[0110] その後、上記実施の形態1に係る製造方法と同様に、アクティブマトリクス基板14と対向基板15とを貼り合わせることで、本実施の形態2に係る表示装置10を製作することができる。

[0111] (実施の形態3)

図25から図33を用いて、本実施の形態3に係る表示装置10について説明する。図25は、操作領域23およびその周囲の構造を示す断面図である。この図25に示すように、ガラス基板46の主表面のうち、操作領域23に位置する部分には、下部電極66が形成されている。この下部電極66は、図2に示すセンサドライバ26に接続されている。ガラス基板46の主表面上には、トンネル絶縁膜50および層間絶縁膜47が形成されており、

トンネル絶縁膜 50 および層間絶縁膜 47 には、穴部 68 が形成されている。下部電極 66 の上面の少なくとも一部は、穴部 68 によって露出している。

[0112] 本実施の形態 3 に係る表示装置 10 においても、複数の導電性粒子 41 がアクティブマトリックス基板 14 上に散布されている。

[0113] 穴部 68 から露出する下部電極 66 の上面には、導電性粒子 41 が配置され、層間絶縁膜 47 上にも導電性粒子 41 が配置されている。対向電極 43 の下面のうち、穴部 68 と対向する部分には、配向膜 44 が形成されておらず、当該部分は露出している。下部電極 66 上に配置された導電性粒子 41 の下端部は、下部電極 66 と接触しており、この導電性粒子 41 の上端部と対向電極 43 との間には隙間が形成されている。

[0114] 層間絶縁膜 47 の上面上に位置する導電性粒子 41 の上端部は、対向基板 15 と接触しており、対向基板 15 とアクティブマトリックス基板 14 との間の間隔を保持している。すなわち、層間絶縁膜 47 上に位置する導電性粒子 41 が支持部材として機能しており、本実施の形態 2 に係る表示装置 10 においても、スペーサボール 40 は設けられていない。

[0115] そして、使用者によって、対向基板 15 が押圧されると、層間絶縁膜 47 上に位置する導電性粒子 41 が弾性変形するとともに、対向基板 15 が撓む。そして、下部電極 66 上に位置する導電性粒子 41 と、対向電極 43 とが接触する。

[0116] 上記のように構成された表示装置 10 の製造方法について図 26 から図 33 を用いて説明する。なお、本実施の形態 3 に係る表示装置 10 の対向基板 15 は、上記実施の形態 1 に係る表示装置 10 の対向基板 15 と同一の構成となっており、同一の製造工程を経ることで製作することができる。そこで、アクティブマトリックス基板 14 の製造工程について説明する。

[0117] 図 26 に示すように、主表面を有するガラス基板 46 を準備する。次に、図 27 に示すように、チタン膜、アルミニウム膜およびチタン膜を順次ガラス基板 46 の主表面上に形成する。その後、この積層した金属膜をパターンニ

ングして、ゲート電極 3 2 および下部電極 6 6 を形成する。

[0118] 次に、図 2 8 に示すように、ゲート電極 3 2 および下部電極 6 6 を覆うように、ガラス基板 4 6 の主表面上にトンネル絶縁膜 5 0 を形成する。次に、図 2 9 において、トンネル絶縁膜 5 0 の上面上に高抵抗半導体層および低抵抗半導体層を順次積層し、高抵抗半導体層および低抵抗半導体層をパターニングして、トンネル絶縁膜 5 0 の上面のうち、ゲート電極 3 2 の上方に位置する部分に、半導体層 3 3 を形成する。なお、高抵抗半導体層および低抵抗半導体層のうち、下部電極 6 6 の上方に位置する部分は、除去される。

[0119] 次に、図 3 0 において、チタン膜およびアルミニウム膜を順次積層して、この積層された金属膜をパターニングする。このパターニングにより、ソース電極 3 4 およびドレイン電極 3 5 が形成されるとともに、トンネル絶縁膜 5 0 の上面のうち、下部電極 6 6 の上方に位置する部分が露出する。

[0120] 次に、図 3 1 に示すように、T F T トランジスタ 3 0 を覆うように、トンネル絶縁膜 5 0 の上面上に、保護膜 6 0 および平坦化膜 6 1 を順次積層する。その後、平坦化膜 6 1 に C M P などの平坦化処理を施す。

[0121] 次に、図 3 2 に示すように、層間絶縁膜 4 7 をパターニングして、コンタクトホール 4 8 および穴部 6 8 を形成する。そして、下部電極 6 6 の少なくとも一部が穴部 6 8 によって層間絶縁膜 4 7 およびトンネル絶縁膜 5 0 から露出する。なお、コンタクトホール 4 8 によって T F T トランジスタ 3 0 のドレイン電極 3 5 の一部が露出する。

[0122] その後、I T O 膜を層間絶縁膜 4 7 上に形成し、この I T O 膜をパターニングすることで、画素電極 3 1 を形成する。この際、下部電極 6 6 上に形成された I T O 膜は除去される。なお、この図 3 2 などに示す例においては、下部電極 6 6 上に形成された I T O 膜は除去されているが、下部電極 6 6 の上面上に残留させるようにしてもよい。

[0123] 次に、図 3 3 に示すようにポリイミド膜を形成し、このポリイミド膜をパターニングする。この際、下部電極 6 6 の上面上に形成されたポリイミド膜は除去される。その後、残留する配向膜 4 9 にラビング処理を施すことで、

配向膜 4 9 が形成される。

[0124] その後、上記図 2 5 に示すように、下部電極 6 6 の上面上および層間絶縁膜 4 7 の上面上に導電性粒子 4 1 を散布する。

[0125] 導電性粒子 4 1 が散布されたアクティブマトリックス基板 1 4 と対向基板 1 5 とを貼り合わせ、さらに、上記実施の形態 1 に係る表示装置 1 0 の製造工程と同一の製造工程を経ることで、本実施の形態 3 に係る表示装置 1 0 を製作することができる。

[0126] (実施の形態 4)

図 3 4 から図 3 8 を用いて、本実施の形態 4 に係る表示装置 1 0 について説明する。なお、図 3 4 から図 3 8 に示す構成のうち、上記図 1 から図 3 3 に示す構成と同一または相当する構成については同一の符号を付してその説明を省略する場合がある。

[0127] 図 3 4 は、本実施の形態 4 に係る表示装置 1 0 のアクティブマトリックス基板 1 4 の電気回路を模式的に示した図である。この図 3 4 に示すように、アクティブマトリックス基板 1 4 は、複数のゲート配線 3 6 が間隔をあけて複数設けられており、このゲート配線 3 6 に直交するように複数のソース配線 3 7 が間隔をあけて設けられている。

[0128] そして、隣り合う 2 つゲート配線 3 6 と、隣り合う 2 つのソース配線 3 7 とによって、1 つの画素が形成されている。

[0129] ゲート配線 3 6 の間には、センサ用配線 7 2 が設けられており、センサ用配線 7 2 は、ゲート配線 3 6 と平行となるように形成されており、センサ用配線 7 2 の端部が、センサドライバ 2 6 に接続されている。センサ用配線 7 2 には、センサ素子 7 3 が接続されている。

[0130] センサ素子 7 3 は、センサ用配線 7 2 およびソース配線 3 7 に接続された選択用トランジスタ 7 4 と、この選択用トランジスタ 7 4 に接続されたスイッチ 6 9 とを含む。スイッチ 6 9 は、下部電極 7 5 と、対向電極 4 3 と、後述する導電性粒子 4 1 とを含む。

[0131] 図 3 5 は、1 つの画素を模式的に示す平面図である。この図 3 5 に示すよ

うに、ブラックマトリックス 28 は、ゲート配線 36 の上方に位置し、ゲート配線 36 に沿って延びる梁部 81 と、ソース配線 37 の上方に位置し、ソース配線 37 に沿って延びる梁部 82 とを含む。隣り合う 2 つの梁部 81 と、隣り合う 2 つの梁部 82 とによって、窓部 83 が形成されており、この窓部 83 に色層 29 が形成されている。

[0132] アクティブマトリックス基板 14 およびカラーフィルタ 19 をカラーフィルタ 19 の上方から見ると、選択用トランジスタ 74 および下部電極 75 は、窓部 83 内に位置している。下部電極 75 の上面には、レジスト 84 と、このレジスト 84 内に配置された導電性粒子 41 とが設けられている。

[0133] 図 36 は、センサ素子 73 の断面図である。この図 36 に示すように、下部電極 75 の上面に配置された導電性粒子 41 は、レジスト 84 によって固定されている。なお、導電性粒子 41 の上面は、レジスト 84 から露出しており、導電性粒子 41 の下端部は、下部電極 75 と接触している。なお、対向電極 43 のうち、下部電極 75 と対向する部分は、配向膜 44 から露出している。

[0134] そして、選択用トランジスタ 74 が ON の状態となり、対向基板 15 が使用者によって押圧されることで、導電性粒子 41 と対向電極 43 とが接触すると、導電性粒子 41 を通って、導電性粒子 41 と対向電極 43 との間で電流が流れる。これにより、制御部 70 は、対向基板 15 のうち、当該選択用トランジスタ 74 の近傍が押圧されたことを検知することができる。導電性粒子 41 は、レジスト 84 によって位置が固定されており、各下部電極 75 上には、少なくとも 1 つの導電性粒子 41 が固定されている。このため、下部電極 75 上に位置する導電性粒子 41 が移動することを抑制することができる。

[0135] この本実施の形態 4 に係る表示装置 10 によれば、操作領域 23 内に複数のセンサ素子 73 が設けられており、制御部 70 は、センサ素子 73 からの出力に基づいて、使用者の指などが画面に触れたか否かを検知することができる。そして、制御部 70 はセンサ素子 73 からの出力に基づいて、画面の

切り替え等の各種機能を発揮する。

[0136] 図37および図38を用いて、本実施の形態4に係る表示装置10の製造方法について説明する。図37は、上記図18に示す製造工程後の工程を示す断面図である。

[0137] この図37に示すように、下部電極75および配向膜49の上面を覆うように、層間絶縁膜47の上面上に、導電性粒子41が混入したレジスト溶剤85を塗布する。

[0138] その後、図38に示すように、レジスト溶剤85にパターニングを施すことで、下部電極75の上面上に導電性粒子41に残留させるとともに、この残留する導電性粒子41を下部電極75上に固定するレジスト84とを形成する。なお、レジスト84に焼成処理を施す処理を加えてもよい。

[0139] このように、導電性粒子41を残留させた後、スペーサボール40を層間絶縁膜47上に散布する。そして、上記実施の形態1に係る表示装置10の製造工程と同様の工程を経ることで、本実施の形態4に係る表示装置10を製作することができる。

[0140] なお、選択用トランジスタ74、下部電極75および導電性粒子41が、色層29の下方に位置する例について説明したが、図39に示すように、ブラックマトリックス28の梁部81の下方に配置してもよい。

[0141] (実施の形態5)

図40から図44を用いて、本実施の形態5に係る表示装置10について、説明する。なお、図40から図44に示す構成のうち、上記図1から図39に示す構成と同一または相当する構成については、同一の符号を付してその説明を省略する場合がある。なお、本実施の形態5に係る表示装置10の電気回路は、上記実施の形態4に係る表示装置10と同様であり、図34に示す回路である。

[0142] 図40は、本実施の形態5に係る表示装置10の断面図である。この図40に示すように、下部電極75の上面に位置する導電性粒子41は、接着層86によって、下部電極75の上面に固着されている。

- [0143] 図４１は、導電性粒子４１の断面図である。この図４１に示すように、本実施の形態５に係る表示装置１０においては、導電性粒子４１は、弾性変形可能な樹脂から形成された芯部６２と、この芯部６２の表面に形成された導電性の導電膜６３と、導電膜６３の表面に形成された接着層８６とを含む。
- [0144] 接着層８６は、下部電極７５と接着しており、導電性粒子４１は、下部電極７５の上面上に固着している。導電膜６３の上端部は、接着層８６から露出しており、芯部６２の下端部は、下部電極７５と接着している。
- [0145] 本実施の形態５に係る表示装置１０においても、使用者が対向基板１５を押圧すると、スペーサボール４０が弾性変形し、導電性粒子４１の上端部と対向電極４３とが接触する。これにより、使用者が対向基板１５を押圧したことを検知することができる。
- [0146] 図４２から図４４を用いて、本実施の形態５に係る表示装置１０の製造方法について説明する。図４２は、本実施の形態５に係る表示装置１０の製造工程を示す断面図である。この図４２に示す製造工程は、図１７に示す製造工程の後の製造工程を示す断面図である。この図４２に示すように、配向膜４９および下部電極７５を覆うように、層間絶縁膜４７の上面上にレジスト溶剤８５を塗布する。
- [0147] レジスト溶剤８５にパターニングを施して、下部電極７５の上面の一部をレジスト溶剤８５から露出させる。下部電極７５の上面を露出させた後に、導電性粒子４１を散布する。導電性粒子４１が散布されると、導電性粒子４１は、露出した下部電極７５の上面上やレジスト溶剤８５の上面上に配置される。図４３は、散布された導電性粒子４１の断面図である。この図４３に示すように、導電性粒子４１の表面には、薄膜状の接着層８６が形成されている。
- [0148] そして、図４２のように、導電性粒子４１を散布した後、導電性粒子４１を加熱する。導電性粒子４１を加熱することで、接着層８６が溶けて、図４３に示す接着層８６と、下部電極７５とが接着する。この際、図４１に示すように、導電膜６３の上端部が接着層８６から露出するとともに、導電膜６

3の下端部が下部電極75と接触する。

[0149] このように、本実施の形態5に係る表示装置10においても、各下部電極75の上面上に少なくとも1つの導電性粒子41を固定することができる。

[0150] 次に、図44に示すように、レジスト溶剤85およびレジスト溶剤85上の導電性粒子41が除去される。その一方で、下部電極75上に位置する導電性粒子41は、下部電極75に固着しているため、下部電極75の上面上に残留する。

[0151] その後、層間絶縁膜47の上面上にスペーサボール40を散布したり、シール部材をアクティブマトリックス基板14の上面に配置し、別の工程で製造された対向基板15とアクティブマトリックス基板14とを貼り合わせて、表示ユニット11を組み立てる。

[0152] そして、上記実施の形態1に係る製造工程と同様の工程を経ることで、本実施の形態5に係る表示装置10を組み立てることができる。

[0153] (実施の形態6)

図45から図48を用いて、本実施の形態6に係る表示装置10について説明する。なお、図45から図48に示す構成のうち、上記図1から図44に示す構成と同一または相当する構成については、同一の符号を付してその説明を省略する場合がある。

[0154] 図45は、本実施の形態6に係る表示装置10の平面図である。この図45に示すように、本実施の形態4に係る表示装置10においても、センサ素子73は、表示領域に形成されている。

[0155] なお、本実施の形態6に係る表示装置10の電気回路は、上記図34に示す電気回路と同じものとなっている。

[0156] 図46は、本実施の形態6に係る表示装置10の断面図である。この図46に示すように、下部電極75の少なくとも一部は、配向膜49から露出している。配向膜49から露出する下部電極75の上面には、導電性粒子41が配置されている。対向電極43の下面のうち、下部電極75と対向する部分は、配向膜44から露出している。

- [0157] 配向膜 4 9 の上面上には、導電性粒子 4 1 が配置されており、この導電性粒子 4 1 の上端部は、対向基板 1 5 の配向膜 4 4 と接触している。
- [0158] 配向膜 4 4 の上面上に位置するとともに、配向膜 4 4 と接触する導電性粒子 4 1 が、対向基板 1 5 およびアクティブマトリックス基板 1 4 との間の間隔を保持する保持部材として機能する。
- [0159] そして、使用者が、対向基板 1 5 の上面を押圧すると、配向膜 4 9 の上面上に位置する導電性粒子 4 1 が弾性変形するとともに、対向基板 1 5 が撓み、下部電極 7 5 の上面上に位置する導電性粒子 4 1 が対向電極 4 3 と接触する。
- [0160] 選択用トランジスタ 7 4 のゲート電極 7 6 に所定の電圧が印加されると、半導体層 7 7 内に反転層が形成される。ソース電極 7 8 は、図 3 4 に示すセンサドライバ 2 6 に接続されており、このセンサドライバ 2 6 は制御部 7 0 に接続されている。
- [0161] 制御部 7 0 は、選択した選択用トランジスタ 7 4 のゲート電極 7 6 に所定の電圧を印加する。選択された選択用トランジスタ 7 4 が ON の状態で、導電性粒子 4 1 の上端部が対向電極 4 3 と接触することで、対向電極 4 3、導電性粒子 4 1、下部電極 7 5、反転層、ソース電極 7 8 およびセンサドライバ 2 6 を順次通って、制御部 7 0 に達する電流が流れる。これにより、制御部 7 0 は、対向基板 1 5 が押圧されたことを検知することができるとともに、押圧された位置を特定することができる。
- [0162] 上記のように構成された表示装置 1 0 の製造方法について、図 4 7 および図 4 8 を用いて説明する。
- [0163] 図 4 7 は、本実施の形態 6 に係る表示装置 1 0 の製造工程を示す断面図である。この図 4 7 に示す製造工程は、図 1 7 に示す製造工程後の製造工程である。
- [0164] 図 4 6 に示すように、画素電極 3 1 および下部電極 7 5 を覆うように、層間絶縁膜 4 7 の上面上に、ポリイミド膜 8 7 を形成する。
- [0165] 次に、図 4 7 に示すように、画素電極 3 1 および下部電極 7 5 を覆うよう

に、層間絶縁膜 47 上にポリイミド膜 87 を形成する。

[0166] 次に、このポリイミド膜 87 をパターニングして、下部電極 75 の少なくとも一部をポリイミド膜 87 から露出させる。そして、ポリイミド膜 87 にラビング処理などを施して、配向膜 49 を形成する。

[0167] 配向膜 49 を形成した後、複数の導電性粒子 41 をアクティブマトリックス基板 14 の上面上に散布する。散布された導電性粒子 41 の一部は、配向膜 49 の上面上に配置され、いくつかの導電性粒子 41 が下部電極 75 の上面上に配置される。

[0168] 次に、図 48 に示すように、配向膜 44 が形成された対向基板 15 をアクティブマトリックス基板 14 の上面上に貼り付ける。この際、配向膜 49 上に位置する導電性粒子 41 の上端部と、配向膜 44 とが接触して、この導電性粒子 41 によって、対向基板 15 およびアクティブマトリックス基板 14 との間隔が保持される。その一方で、下部電極 75 上に位置する導電性粒子 41 の上端部と、対向基板 15 の対向電極 43 との間には隙間が存在する。

[0169] そして、上記実施の形態 1 に係る表示装置 10 の製造方法と同様の工程を経ることで、本実施の形態 4 に係る表示装置 10 を組み立てることができる。

[0170] 上記実施の形態 1 ～ 6 においては、操作領域 23 は、シール部材 39 によって囲まれる領域の内側に位置している。このため、導電性粒子 41 および下部電極 38 などの周囲には、液晶層 45 が満たされている。その一方で、導電性粒子 41 および下部電極 38 の周囲を液晶層 45 で満たすことは必ずしも必須の構成ではない。すなわち、操作領域 23 をシール部材 39 によって囲まれる領域の外側に配置するようにしてもよい。

[0171] (実施の形態 7)

図 49 から図 51 を用いて、本実施の形態 7 に係る表示装置 10 について説明する。なお、図 49 から図 51 に示す構造のうち、上記図 1 から図 48 に示す構成と同一または相当する構成については、その説明を省略する場合がある。図 49 は、表示ユニット 11 の平面図である。この図 49 に示すよ

うに、シール部材 39 は、表示領域 20 の周囲を取り囲むように形成された表示領域用シール部材 88 と、操作領域 23 の周囲を取り囲むように形成された操作領域用シール部材 89 とを含む。図 50 は、表示ユニット 11 の一部を拡大視した平面図であり、この図 50 に示すように、表示領域 20 と操作領域 23 との間には、表示領域用シール部材 88 が配置されている。

[0172] 図 51 は、本実施の形態 7 に係る表示装置 10 の断面図である。この図 51 に示すように、表示領域用シール部材 88 は、シール本体部 90 と、このシール本体部 90 内に設けられたスペーサボール 40 とを含む。液晶層 45 は、表示領域用シール部材 88 の内側に位置する表示領域 20 に充填されており、操作領域 23 には、液晶層 45 は充填されていない。このように、下部電極 38 および導電性粒子 41 は、表示領域用シール部材 88 の外側に配置されており、下部電極 38 および導電性粒子 41 の周囲は、液晶層 45 が設けられていない。

[0173] 以上のように本発明の実施の形態について説明を行ったが、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。さらに、上記数値などは、例示であり、上記数値および範囲にかぎられない。

産業上の利用可能性

[0174] 本発明は、表示装置および表示装置の製造方法に適用することができ、特にタッチパネル機能を有する表示装置および表示装置の製造方法に好適である。

符号の説明

[0175] 10 表示装置、11 表示ユニット、12 バックライト、13 筐体、14 アクティブマトリックス基板、15 対向基板、16 前面部、17 開口部、18 背面部、19 カラーフィルタ、20 表示領域、21 非表示領域、22 接続領域、23 操作領域、24 ゲートドライバ、25 ソースドライバ、26 センサドライバ、27 カラーフィルタ、2

8 ブラックマトリックス、29 色層、30 トランジスタ、31 画素電極、32, 76 ゲート電極、33, 77 半導体層、34, 78 ソース電極、35, 79 ドレイン電極、36 ゲート配線、37 ソース配線、38 下部電極、39 シール部材、40 スペーサボール、41 導電性粒子、42, 46 ガラス基板、43 対向電極、44, 49 配向膜、45 液晶層、47 層間絶縁膜、48, 80 コンタクトホール、50 トンネル絶縁膜、51～53 金属膜、54 高抵抗半導体層、56～59 金属層、60 保護膜、61 平坦化膜、62 芯部、63 導電膜、64, 67 絶縁膜、65 支持部材、66, 75 下部電極、68 穴部、69 スイッチ、70 制御部、71 プリント配線、72 センサ用配線、73 センサ素子、74 選択用トランジスタ、81, 82 梁部、83 窓部、84 レジスト、85 レジスト溶剤、86 接着層、87 ポリイミド膜、88 表示領域用シール部材、89 操作領域用シール部材、90 シール本体部。

請求の範囲

[請求項1]

第1基板（46）と、
前記第1基板（46）と間隔をあけて配置され、前記第1基板（46）と対向する第2基板（42）と、
前記第1基板（46）に形成された第1電極（38，75）と、
前記第2基板（42）に形成され、前記第1電極（38，75）と対向する第2電極（43）と、
前記第1基板（46）および前記第2基板（42）の間隔を保持するように、前記第1基板（46）および前記第2基板（42）を支持する支持部材と、
前記第1基板（46）および前記第2基板（42）の間に複数配置された粒状の導電部材（41）と、
を備え、
前記第1電極（38，75）上に位置する前記導電部材（41）と前記第2電極（43）との間には隙間が設けられ、
前記第2基板（42）が押圧されることで、前記第1電極（38，75）上に位置する前記導電部材（41）と前記第2電極（43）とが互いに接触可能とされた、表示装置。

[請求項2]

前記導電部材（41）は、弾性変形可能な芯部（62）と、前記芯部（62）の表面を覆う導電膜（63）とを含む、請求項1に記載の表示装置。

[請求項3]

前記支持部材は、前記第1基板（46）と前記第2基板（42）との間に配置された粒状の絶縁部材であり、前記絶縁部材の粒径は、前記導電部材（41）の粒径よりも大きい、請求項1または請求項2に記載の表示装置。

[請求項4]

前記第1電極（38，75）の少なくとも一部を露出するように前記第1基板（46）に形成された第1絶縁膜（49，50，47）をさらに備え、

前記導電部材（４１）は、前記第１電極（３８，７５）のうち、前記第１絶縁膜（４９，５０，４７）から露出する部分に配置され、前記第２電極（４３）から間隔をあけて配置された第１導電部材（４１）と、前記第１絶縁膜（４９，５０，４７）上に配置され、前記第１基板（４６）および前記第２基板（４２）を支持する第２導電部材（４１）とを含み、

前記支持部材は、前記第１絶縁膜（４９，５０，４７）と、前記第２導電部材（４１）とを含み、

前記第１導電部材（４１）は、前記第２基板（４２）が押圧されることで、前記第２電極（４３）と接触可能とされた、請求項１または請求項２に記載の表示装置。

[請求項５] 前記第１絶縁膜（４９）は、前記第１基板（４６）に設けられた配向膜である、請求項４に記載の表示装置。

[請求項６] 前記第２電極（４３）の少なくとも一部を露出するように前記第２基板（４２）に形成された第２絶縁膜（４４）をさらに備え、

前記導電部材（４１）は、前記第２電極（４３）のうち、前記第２絶縁膜（４４）から露出する部分の下方に位置すると共に、前記第１電極（３８，７５）上に配置された第３導電部材（４１）と、前記第２絶縁膜（４４）と前記第１基板（４６）との間に配置され、前記第１基板（４６）および前記第２基板（４２）を支持する第４導電部材（４１）とを含み、

前記支持部材は、前記第２絶縁膜（４４）と、前記第４導電部材（４１）とを含み、

前記第３導電部材（４１）は、前記第２基板（４２）が押圧されることで、前記第２電極（４３）と接触可能とされた、請求項１または請求項２に記載の表示装置。

[請求項７] 前記第１電極（３８，７５）上に配置された前記導電部材（４１）は、前記第１電極（３８，７５）に固定された、請求項１から請求項

6のいずれかに記載の表示装置。

[請求項8] 遮光性を有するブラックマトリックス（28）と色層（29）とを有するカラーフィルタ（27）をさらに備え、

前記第1電極（38，75）と前記ブラックマトリックス（28）とは、前記第1基板（46）および前記第2基板（42）の積層方向に配列する、請求項1から請求項7のいずれかに記載の表示装置。

[請求項9] 前記第1基板（46）と前記第1電極（38，75）とを含むアクティブマトリックス基板（14）をさらに備え、

前記アクティブマトリックス基板（14）は、複数のスイッチング素子が設けられた表示領域と、非表示領域とを含み、

前記第1電極（38，75）および前記導電部材（41）は、前記表示領域内に設けられた、請求項1から請求項8のいずれかに記載の表示装置。

[請求項10] 前記第1基板（46）と前記第1電極（38，75）とを含むアクティブマトリックス基板（14）をさらに備え、

前記アクティブマトリックス基板（14）は、複数のスイッチング素子が設けられた表示領域と、非表示領域とを含み、

前記第1電極（38，75）および前記導電部材（41）は、前記非表示領域に設けられた、請求項1から請求項9のいずれかに記載の表示装置。

[請求項11] 前記第1基板（46）と前記第2基板（42）との間に配置された液晶層と、

前記第1基板（46）と前記第2基板（42）との間に配置され、前記液晶層を前記第1基板（46）と前記第2基板（42）との間に封止するシール部材とをさらに備え、

前記第1電極（38，75）および前記導電部材（41）は、前記シール部材によって囲まれる領域内に配置された、請求項1から請求項10のいずれかに記載の表示装置。

[請求項12] 前記第1基板(46)と前記第2基板(42)との間に配置された液晶層と、

前記第1基板(46)と前記第2基板(42)との間に配置され、前記液晶層を前記第1基板(46)と前記第2基板(42)との間に封止するシール部材とをさらに備え、

前記第1電極(38, 75)および前記導電部材(41)は、前記シール部材より外側に配置された、請求項1から請求項10のいずれかに記載の表示装置。

[請求項13] 第1主表面を有する第1基板(46)を準備する工程と、
前記第1主表面上に第1電極(38, 75)を形成する工程と、
第2主表面を有する第2基板(42)を準備する工程と、
前記第2主表面上に第2電極(43)を形成する工程と、
前記第1電極(38, 75)上に配置されるように、前記第1電極(38, 75)が形成された前記第1基板(46)上に粒状の導電部材(41)を配置する工程と、

前記第1主表面および前記第2主表面が対向するように前記第1基板(46)および前記第2基板(42)を貼り合わせる工程と、
を備え、

前記第1基板(46)および前記第2基板(42)を貼り合わせると、前記第1電極(38, 75)上に配置された前記導電部材(41)と前記第2電極(43)とが間隔をあけて配置される、表示装置の製造方法。

[請求項14] 前記導電部材(41)を配置する工程は、前記導電部材(41)を混入させた溶剤を前記第1基板(46)に塗布する工程と、前記第1基板(46)上に形成された前記溶剤をパターンニングして、前記第1電極(38, 75)上に残留するパターン膜を形成する工程とを含む、請求項13に記載の表示装置の製造方法。

[請求項15] 前記第1電極(38, 75)が形成された第1基板(46)上にレ

ジスト膜を形成する工程と、

前記レジスト膜をパターンニングして、前記第1電極（38，75）の少なくとも一部を露出する穴部が形成されたレジストパターン膜を形成する工程と、

前記導電部材（41）を配置する工程は、前記導電部材（41）が前記穴部内および前記レジストパターン膜上に位置するように前記導電部材（41）を散布する工程と、前記穴部内に位置する前記導電部材（41）を前記第1電極（38，75）に固着させる工程と、前記レジストパターン膜および前記レジストパターン膜上に位置する前記導電部材（41）を除去する工程とを含む、請求項13に記載の表示装置の製造方法。

[請求項16] 前記導電部材（41）は、表面に設けられた樹脂層と、前記樹脂層の内側に位置する導電層とを含み、

前記導電部材（41）を固着させる工程は、前記穴部内に位置する前記導電部材（41）を加熱する工程を含む、請求項15に記載の表示装置の製造方法。

[請求項17] 前記第1電極（38，75）が形成された前記第1基板（46）に第1絶縁膜（49，50，47）を形成する工程と、

前記第1絶縁膜（49，50，47）をパターンニングして、前記第1電極（38，75）の少なくとも一部を露出する穴部が形成された第1パターン絶縁膜を形成する工程をさらに備え、

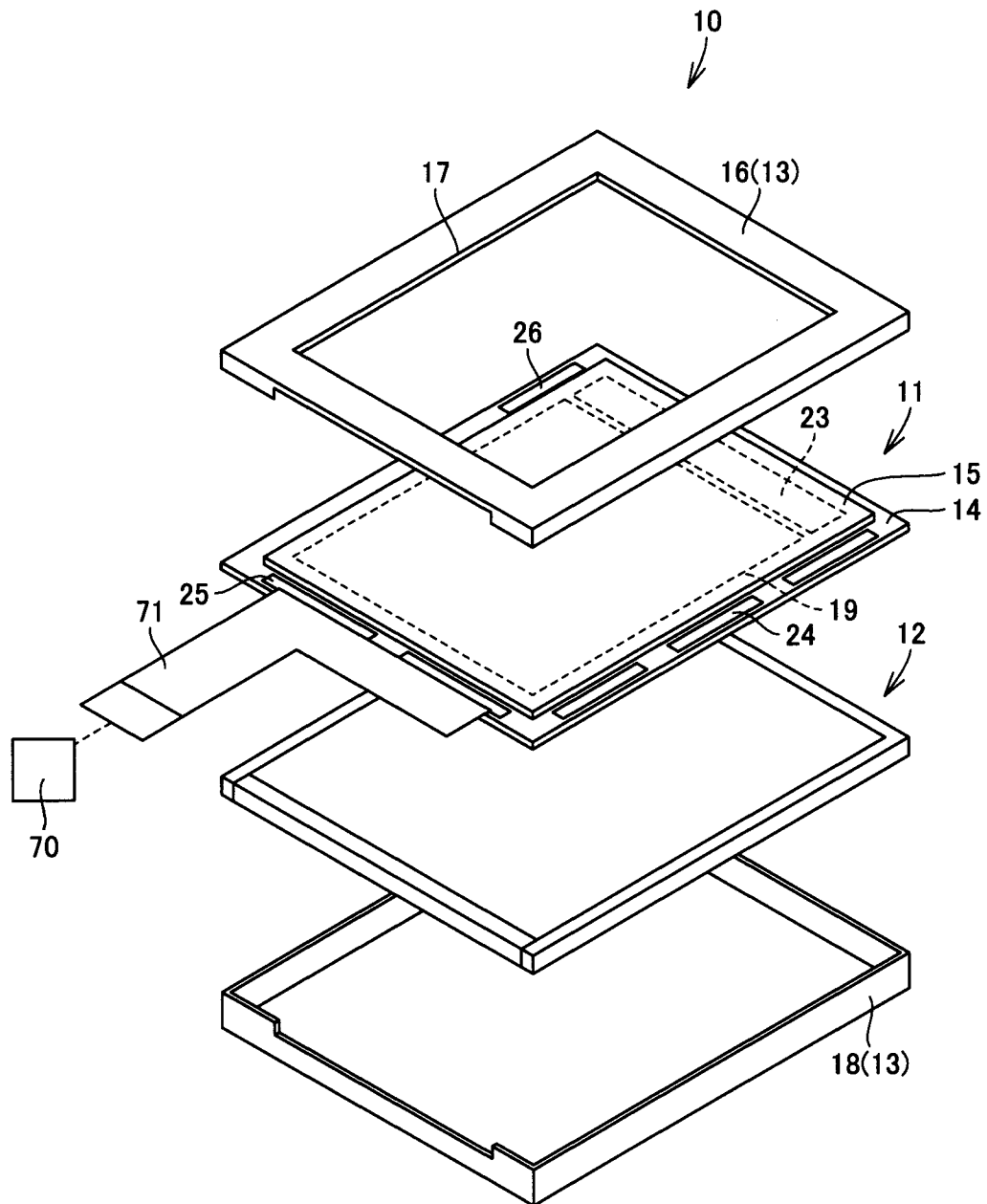
前記導電部材（41）を配置する工程は、前記穴部内に前記導電部材（41）および前記第1パターン絶縁膜上に前記導電部材（41）が配置されるように前記導電部材（41）が配置される、請求項13に記載の表示装置の製造方法。

[請求項18] 前記第1パターン絶縁膜にラビング処理を施して、配向膜を形成する工程をさらに備える、請求項17に記載の表示装置の製造方法。

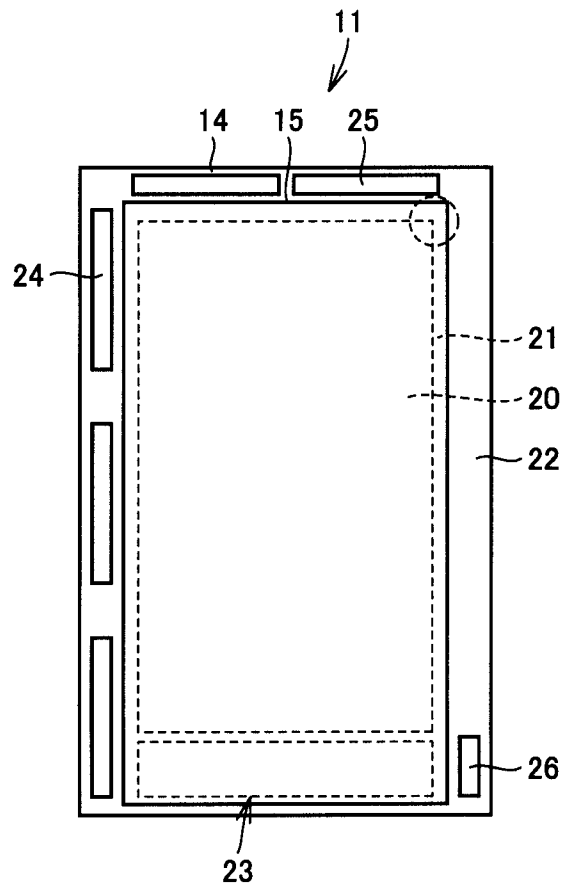
[請求項19] 前記第2電極（43）上に第2絶縁膜（44）を形成する工程と、

前記第 2 絶縁膜（44）をパターニングして、前記第 2 電極（43）の一部を露出する工程とをさらに備えた、請求項 13 に記載の表示装置の製造方法。

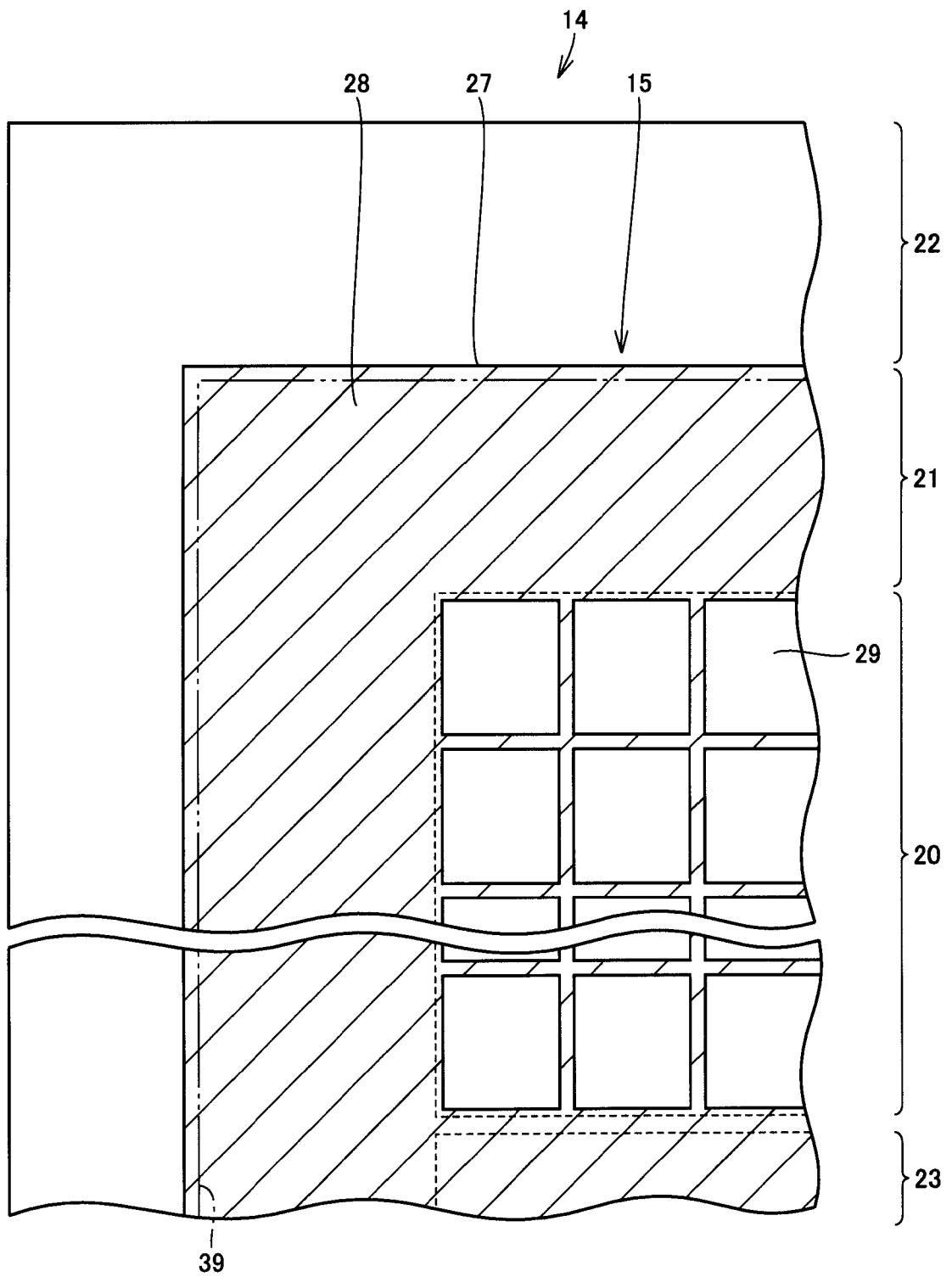
[図1]



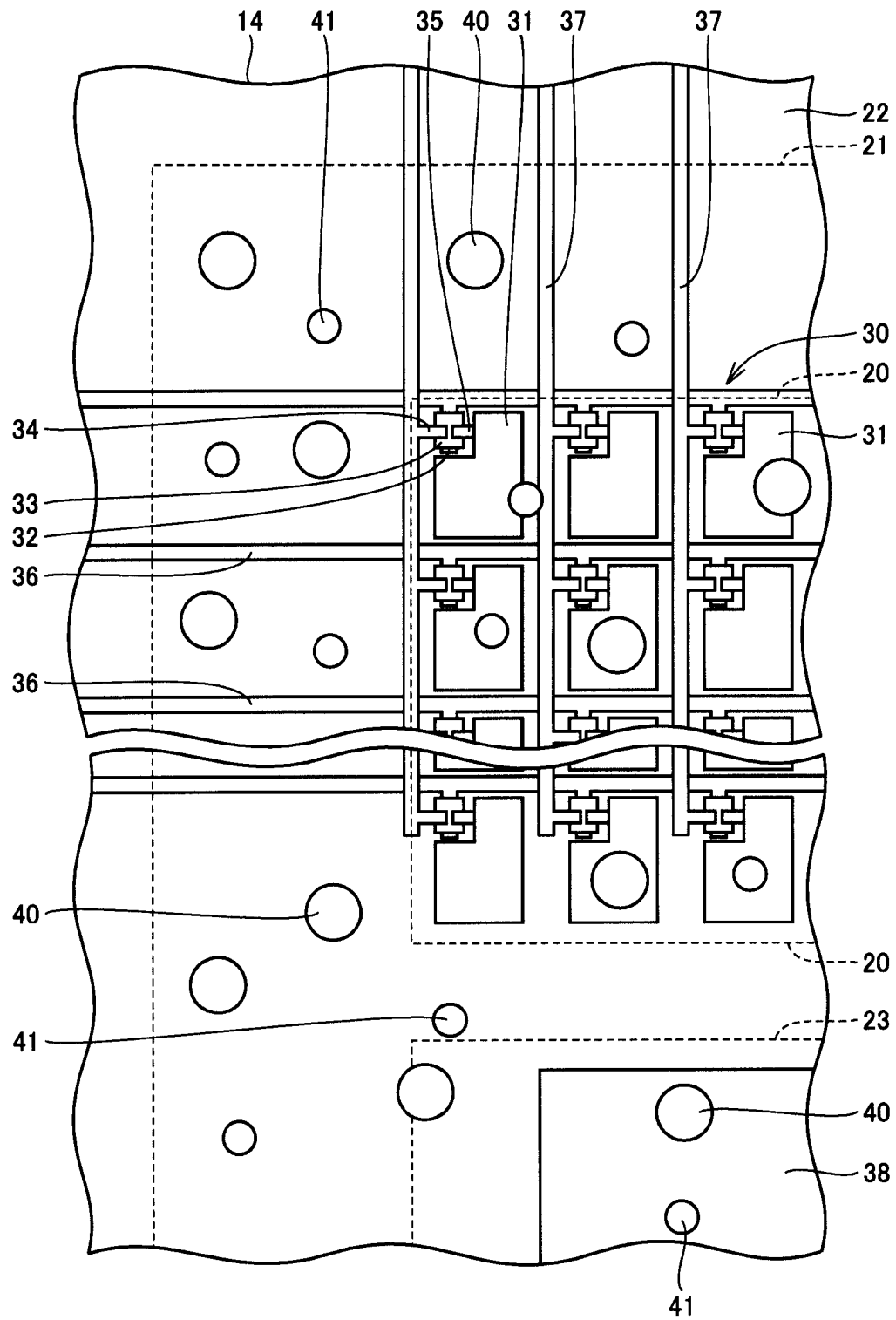
[図2]



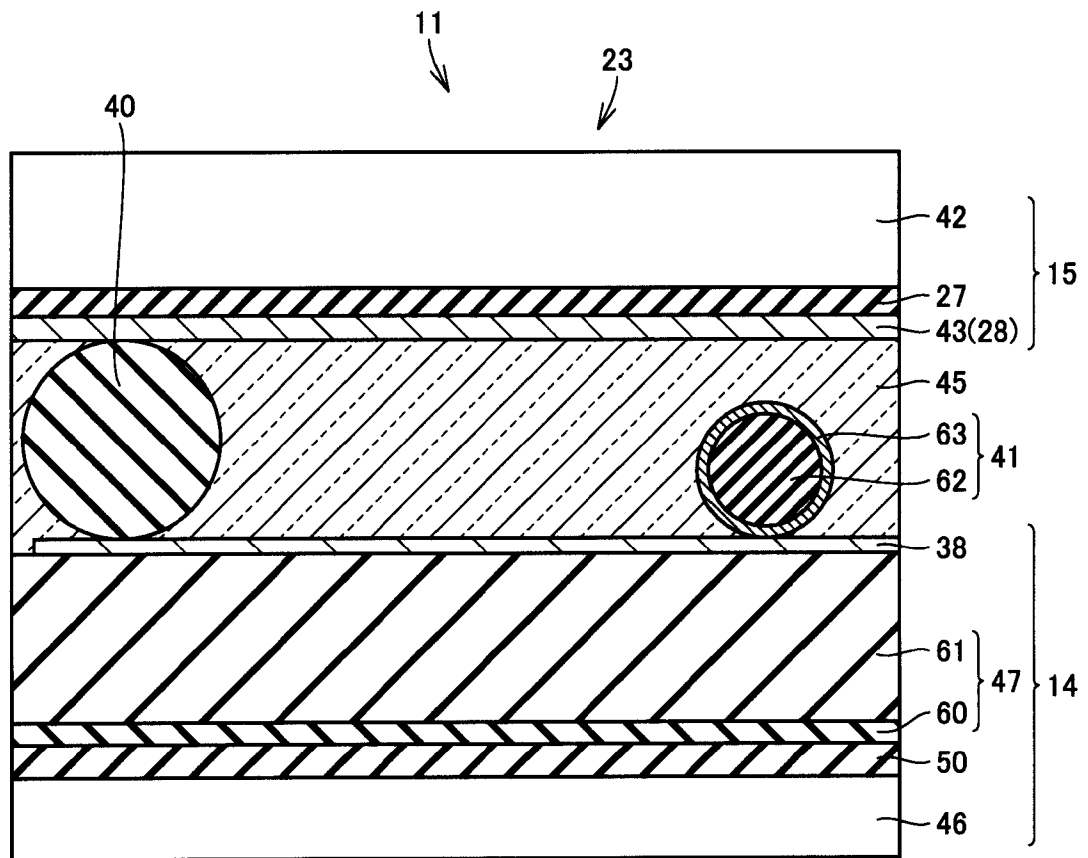
[図3]



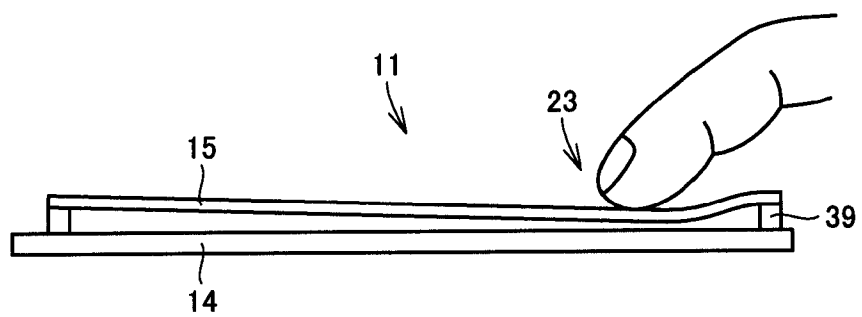
[図4]



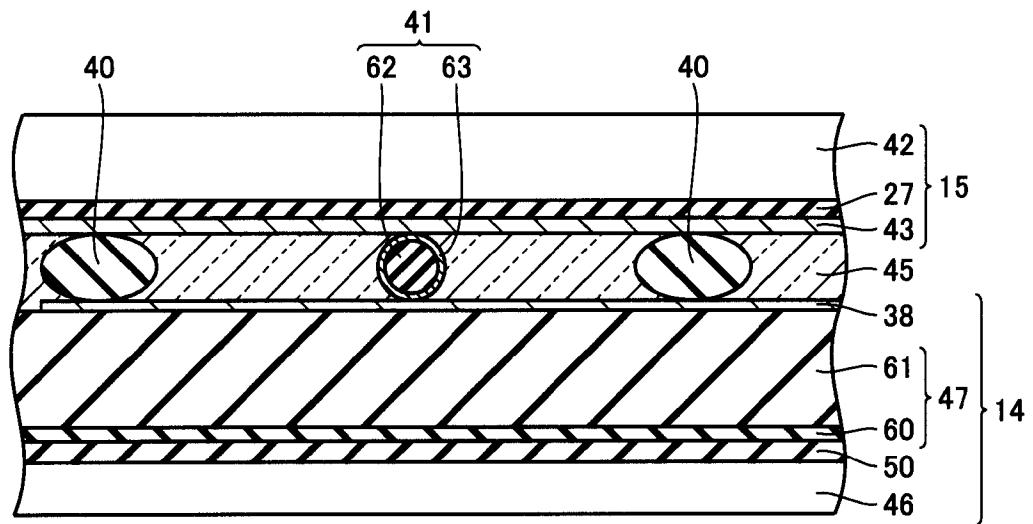
[図6]



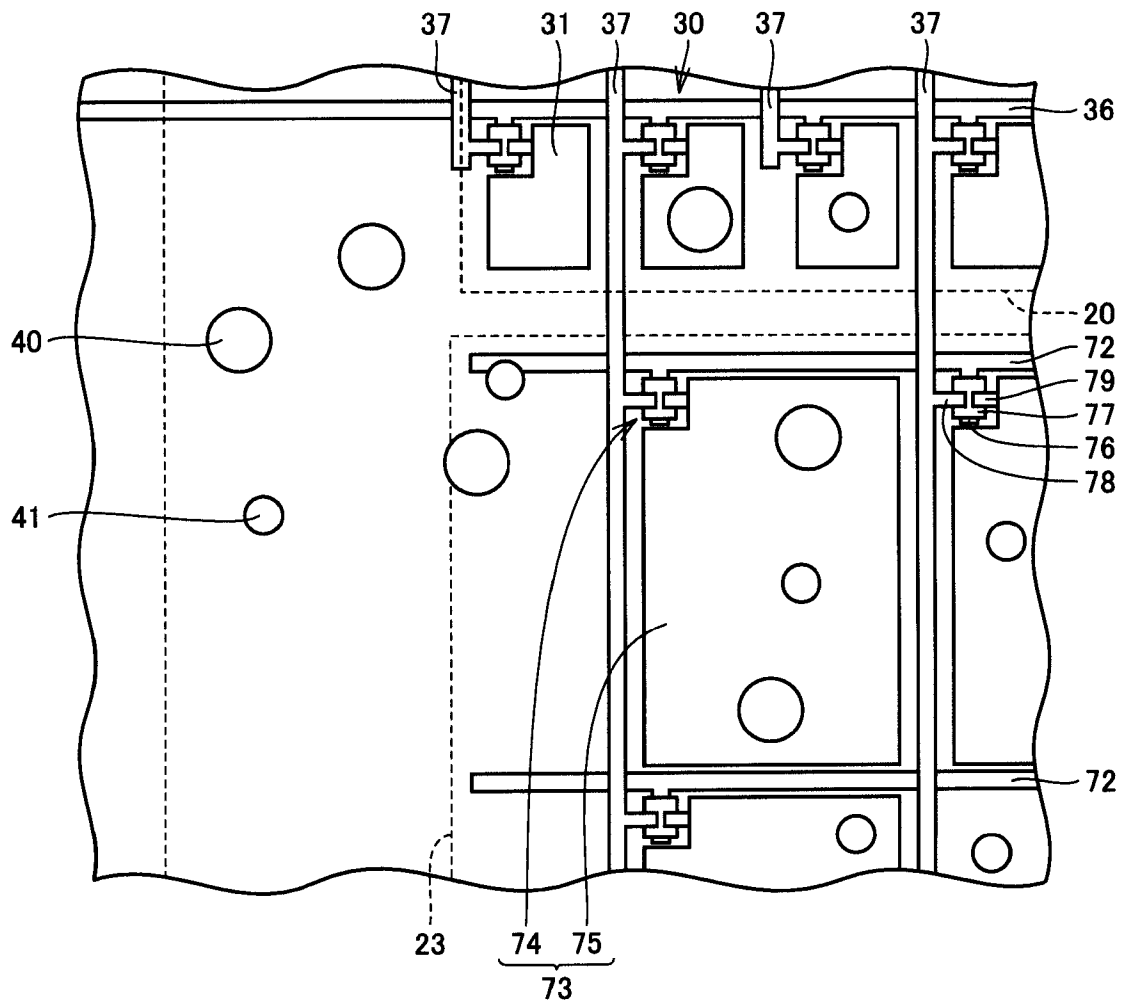
[図7]



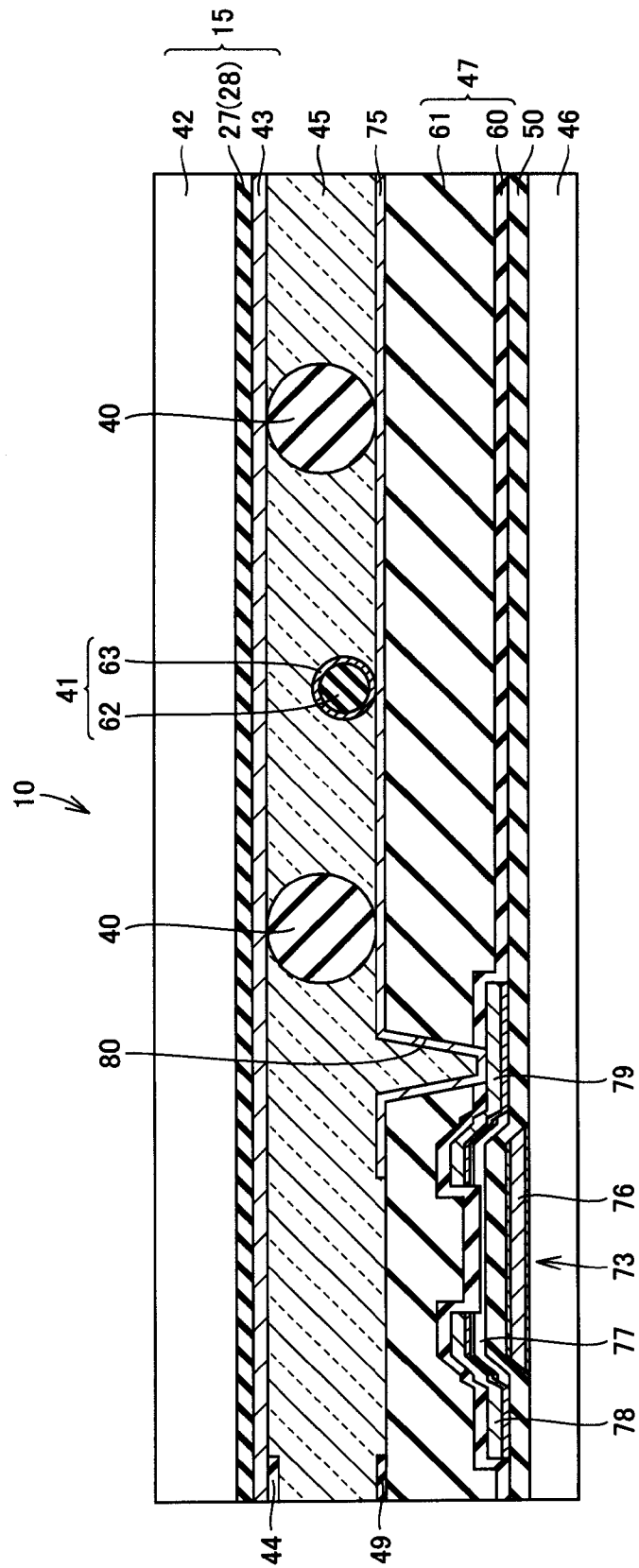
[図8]



[図9]



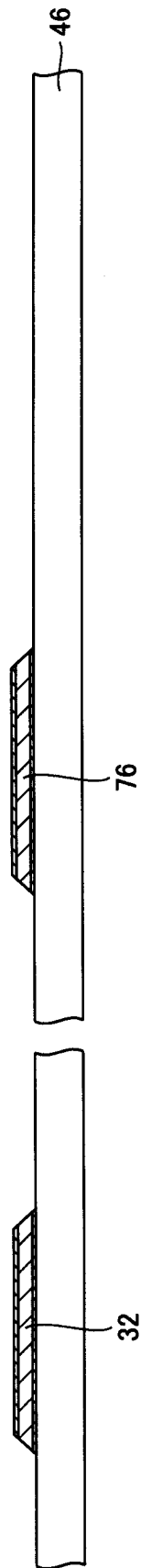
[図10]



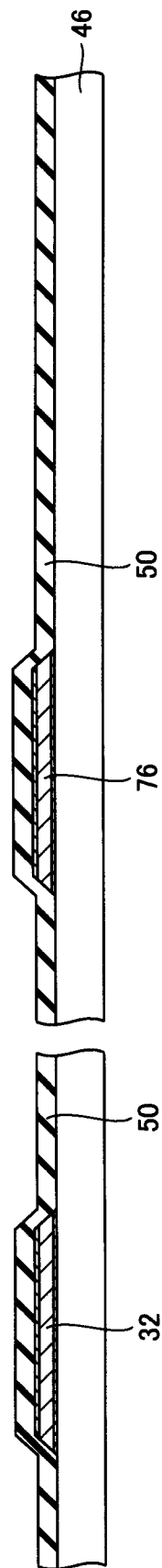
[図11]



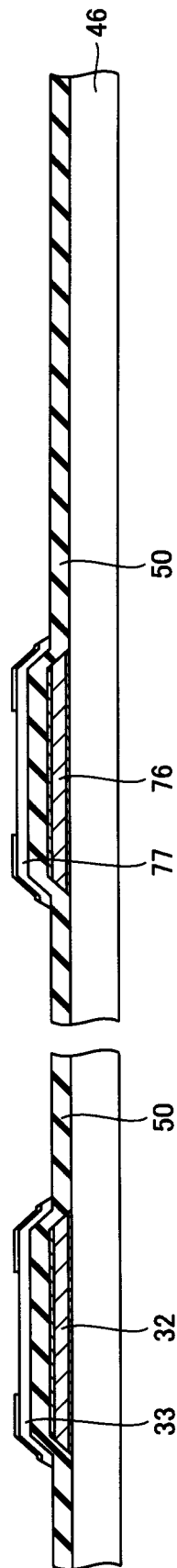
[図12]



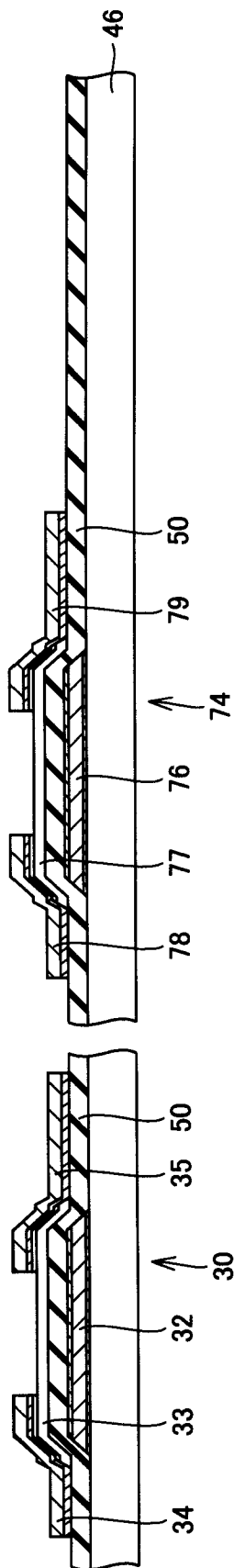
[図13]



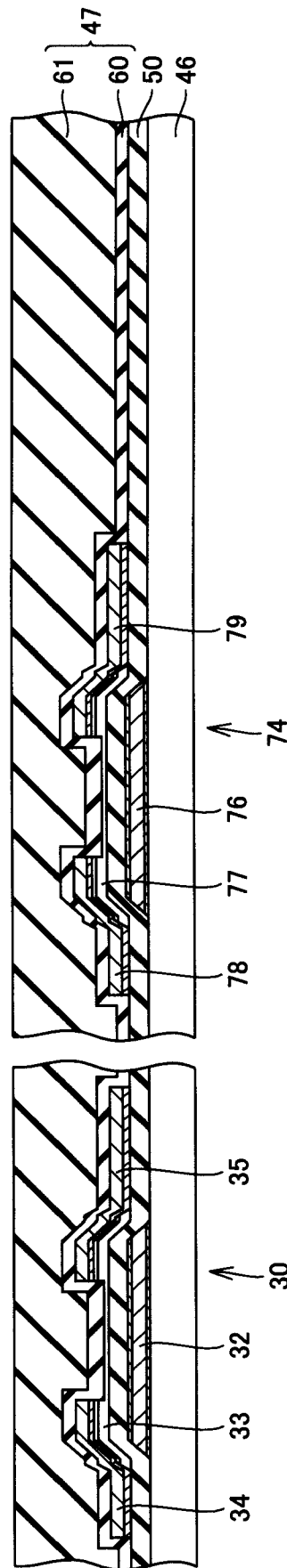
[図14]



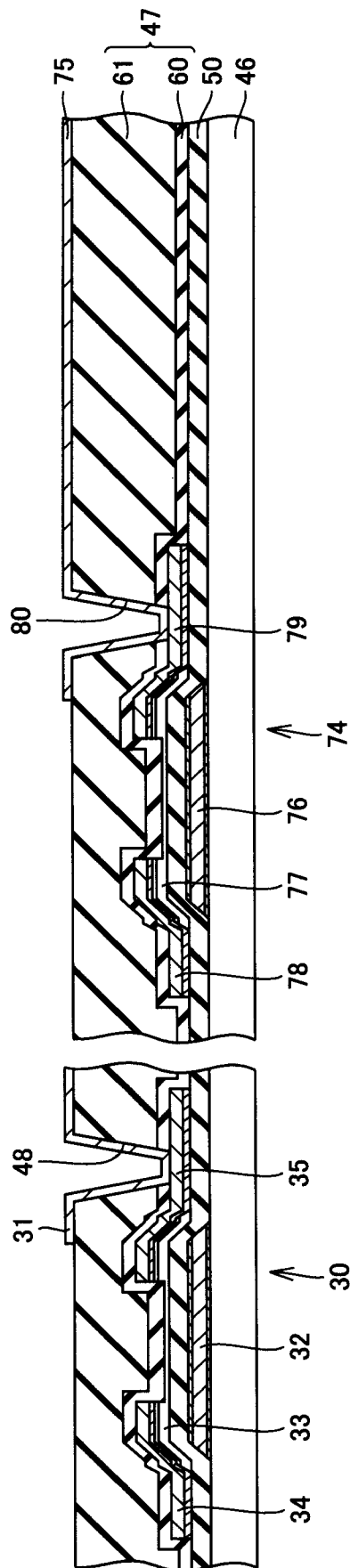
[図15]



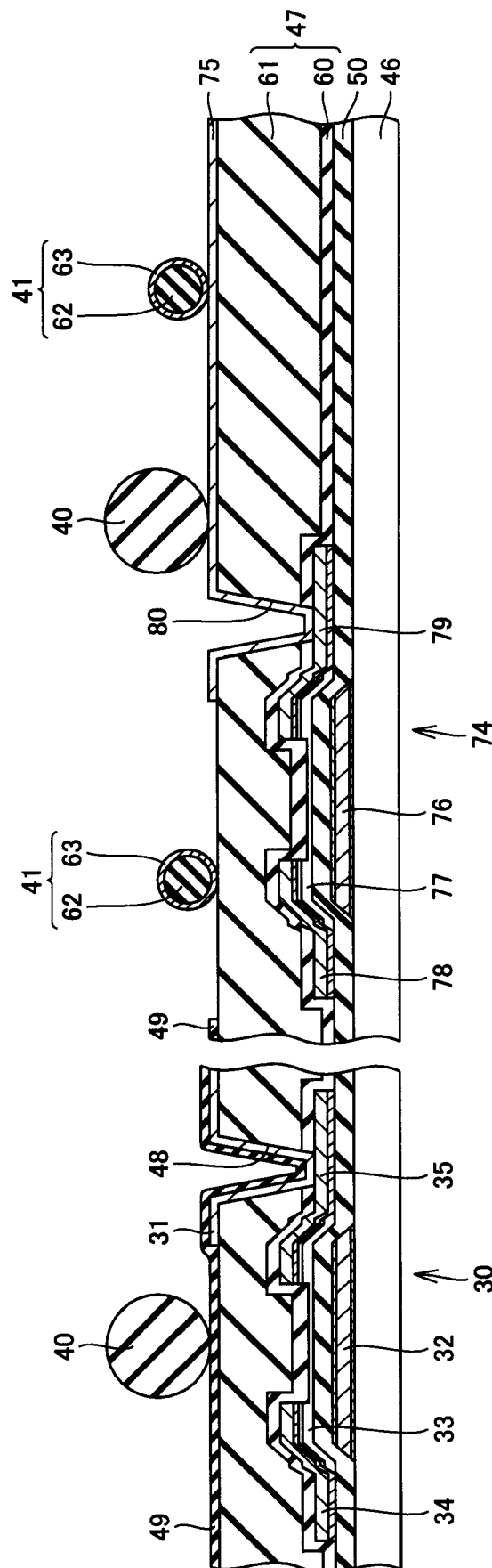
[図16]



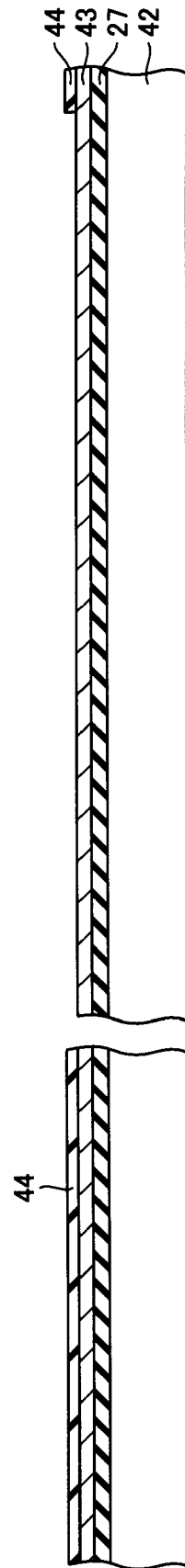
[図17]



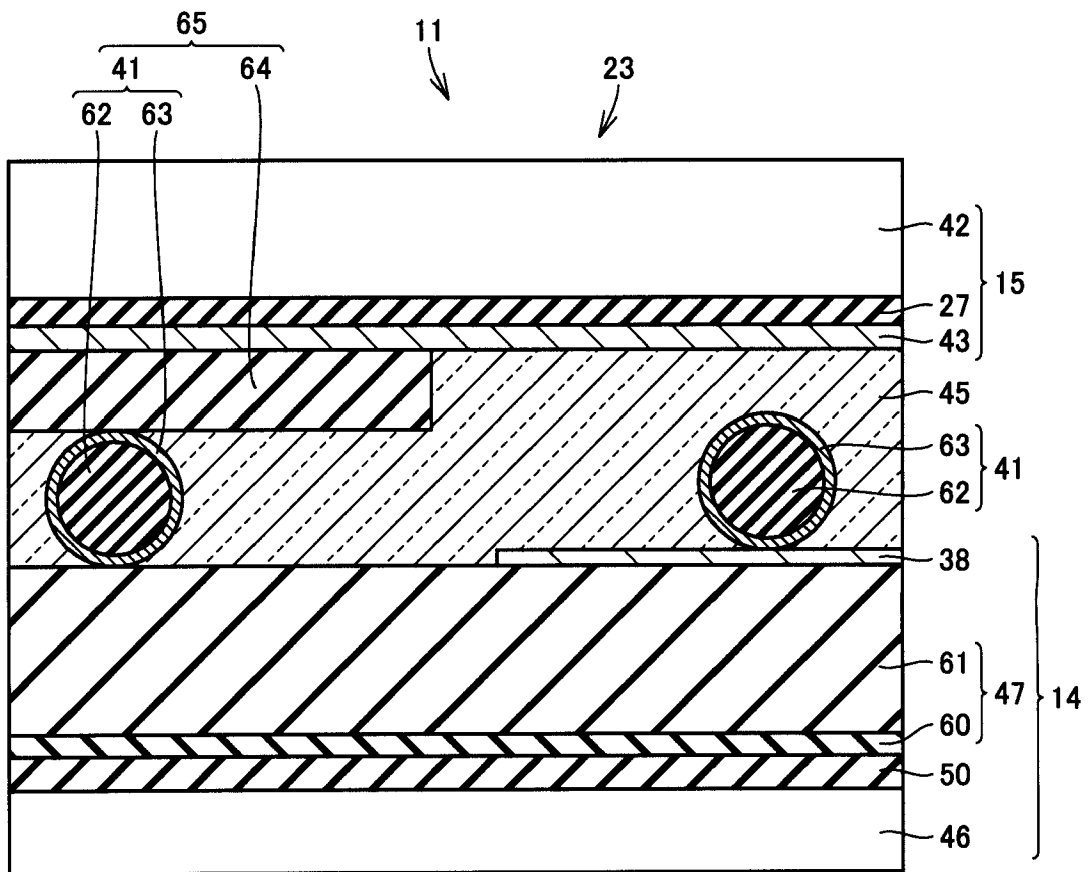
[図18]



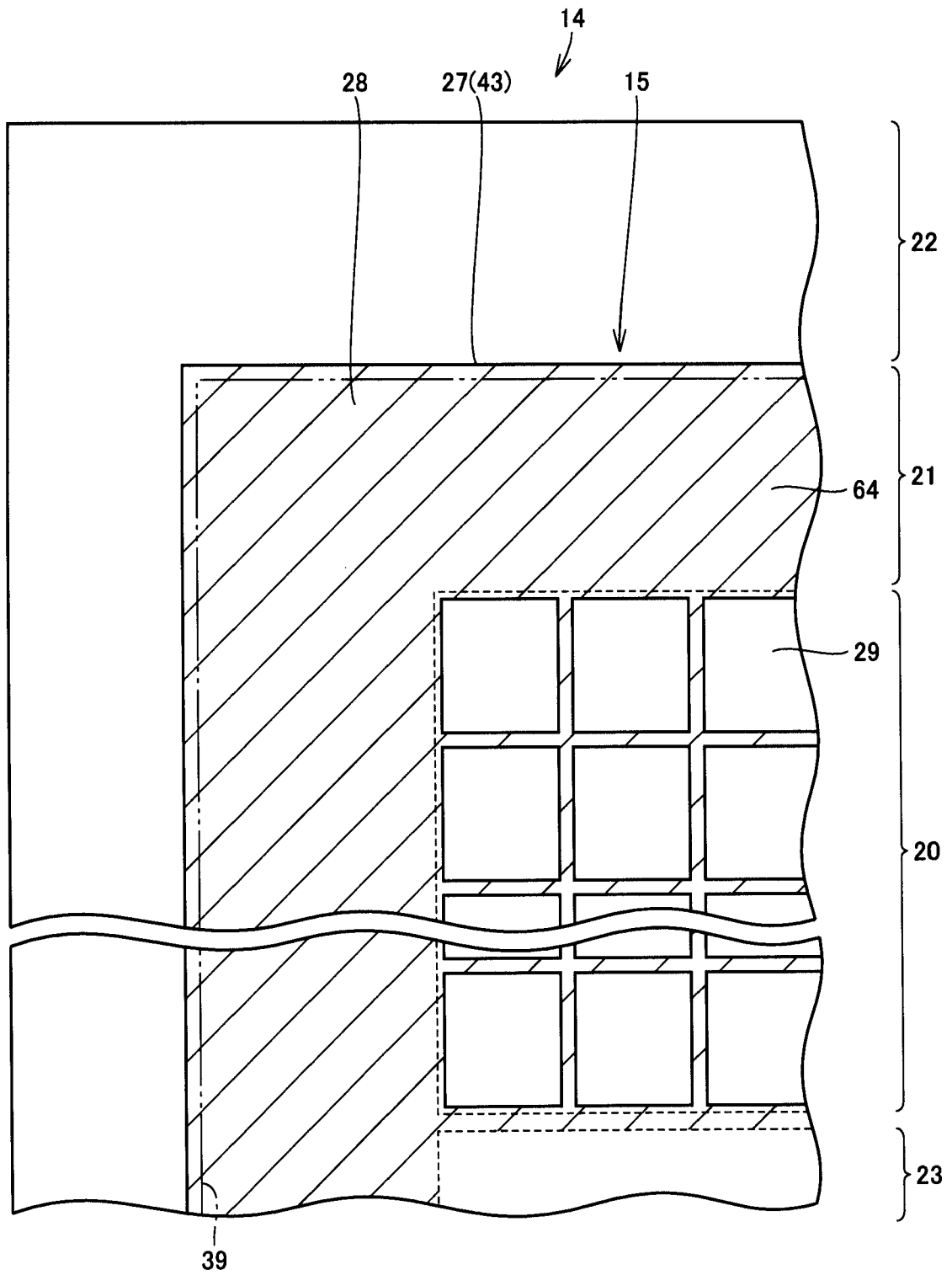
[図19]



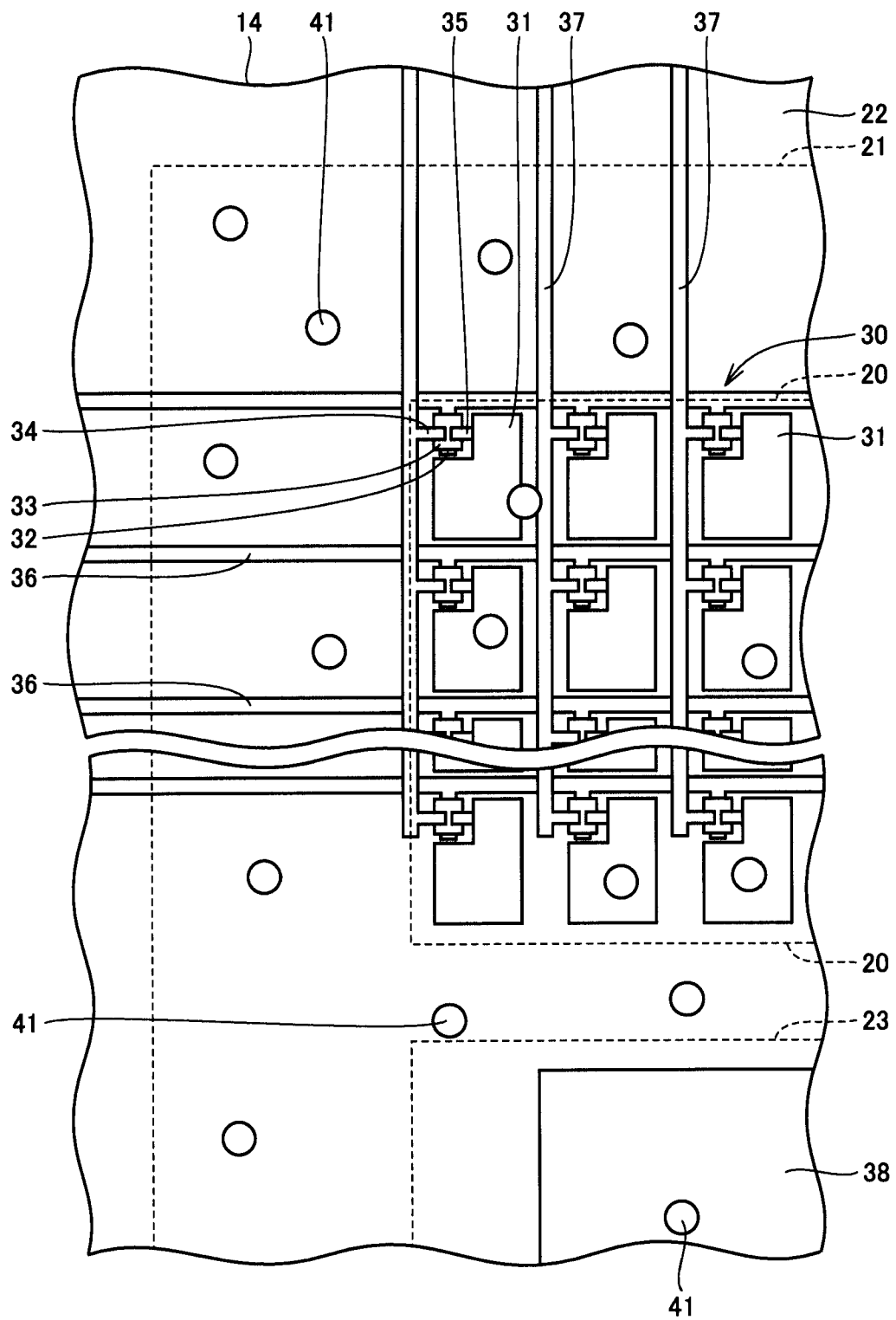
[図20]



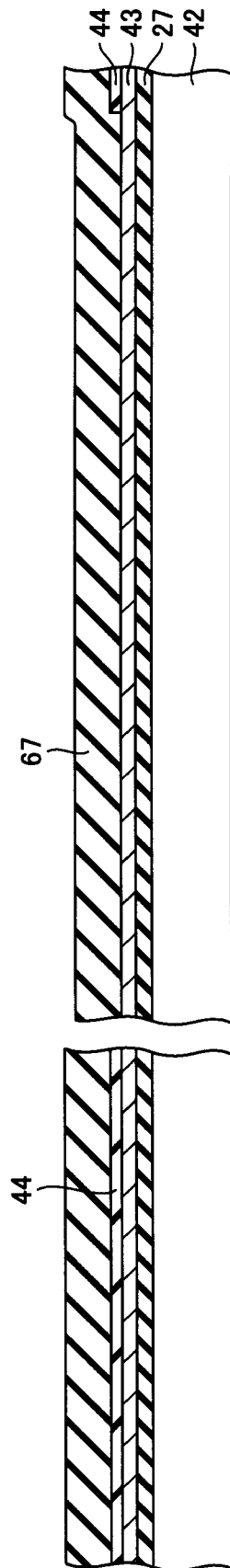
[図21]



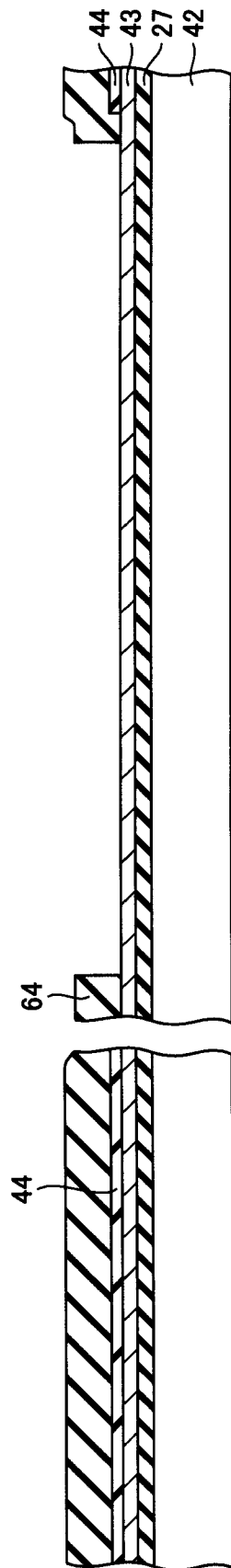
[図22]



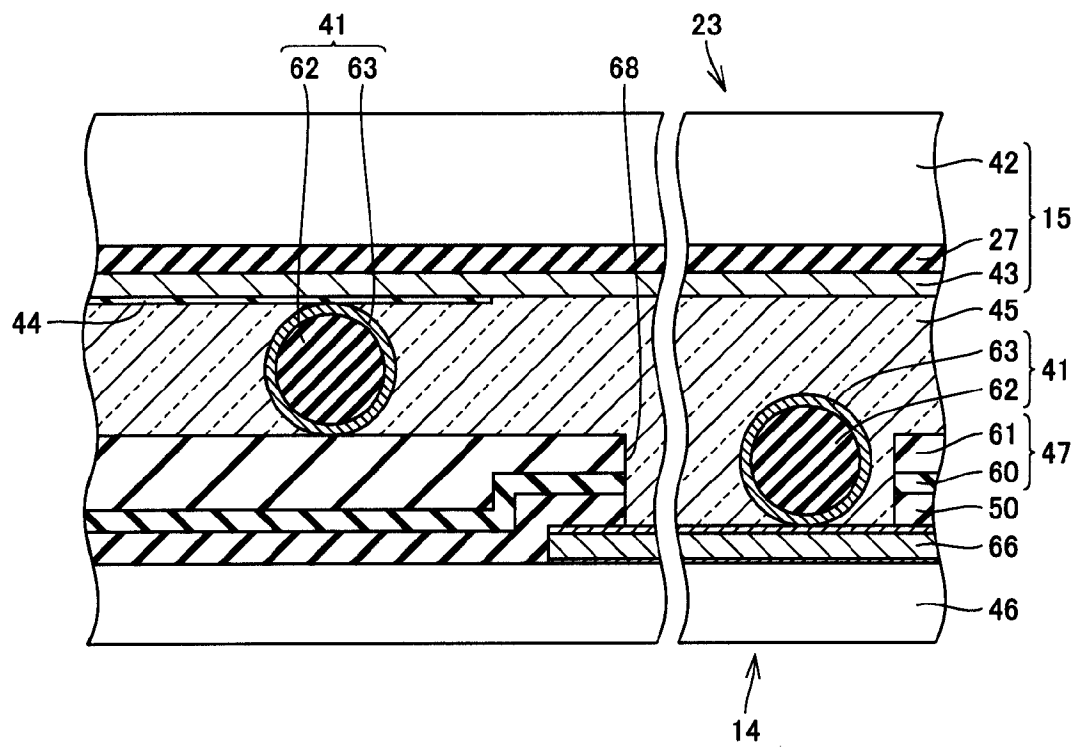
[図23]



[図24]



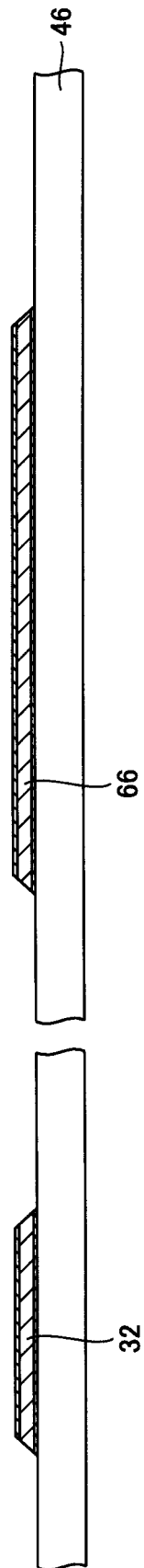
[図25]



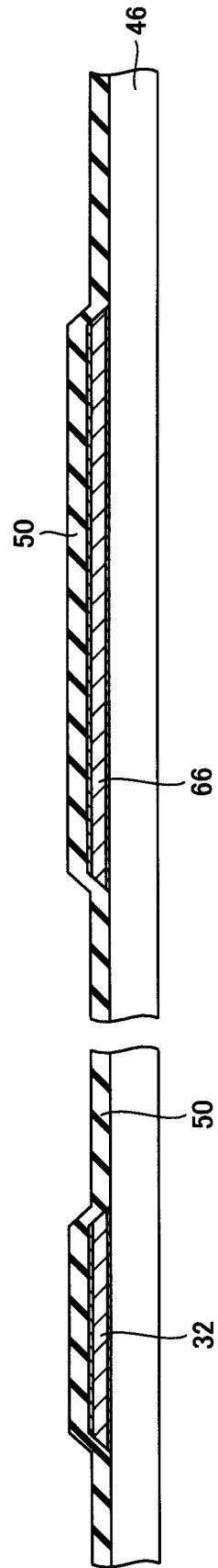
[図26]



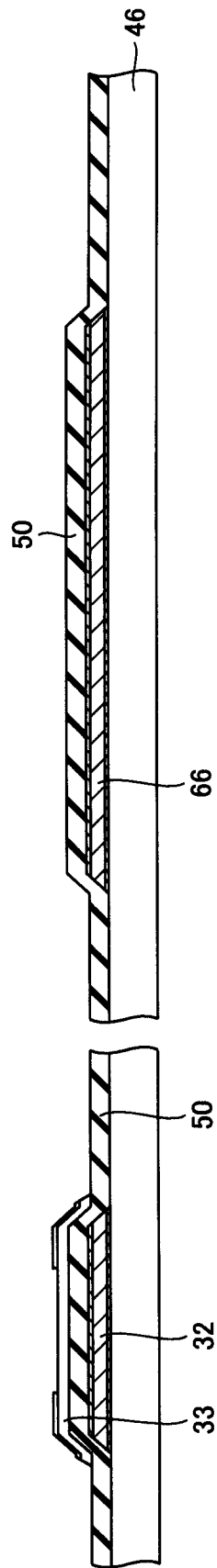
[図27]



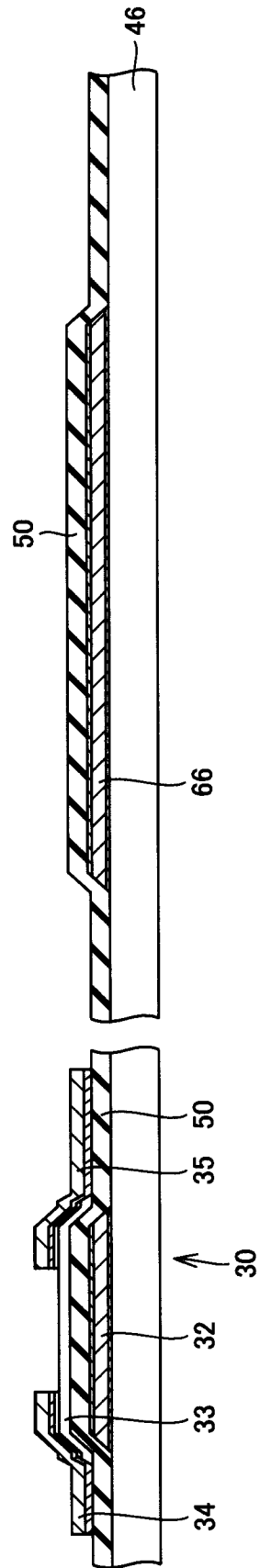
[図28]



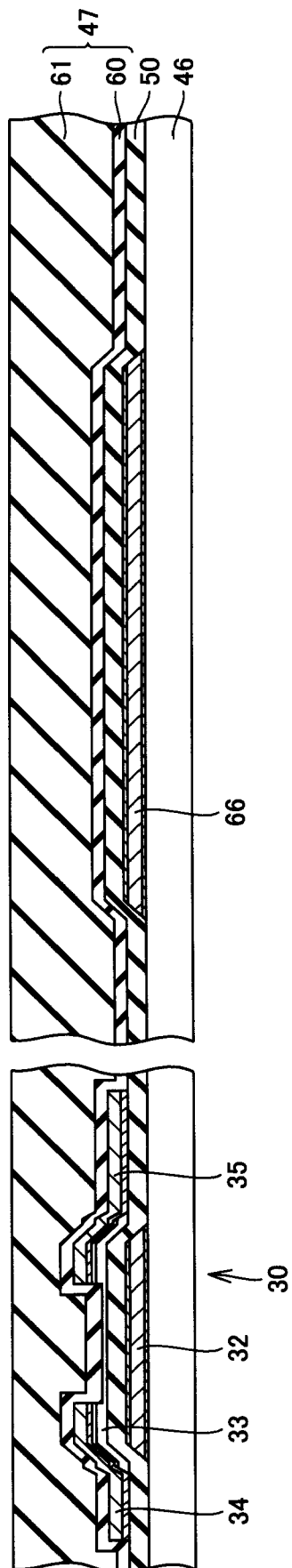
[図29]



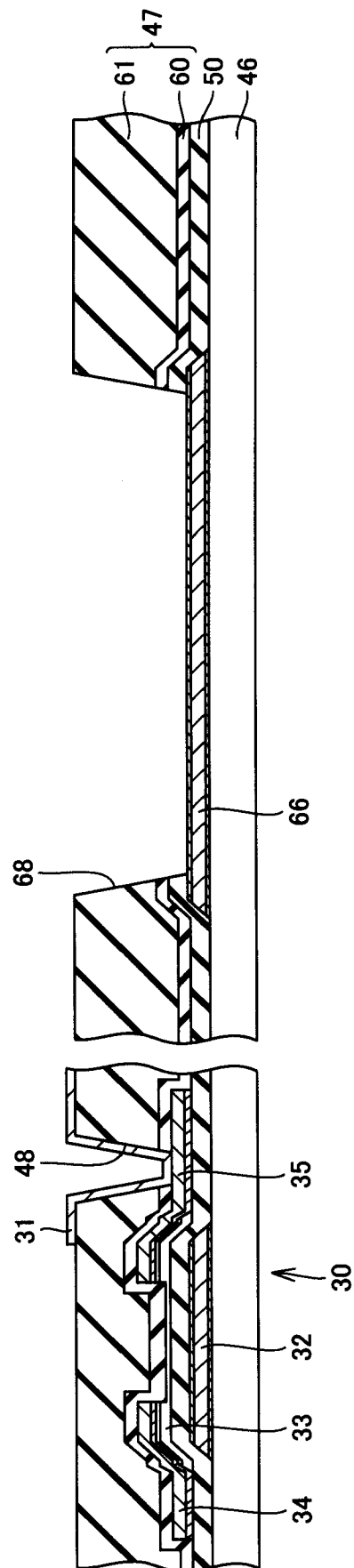
[図30]



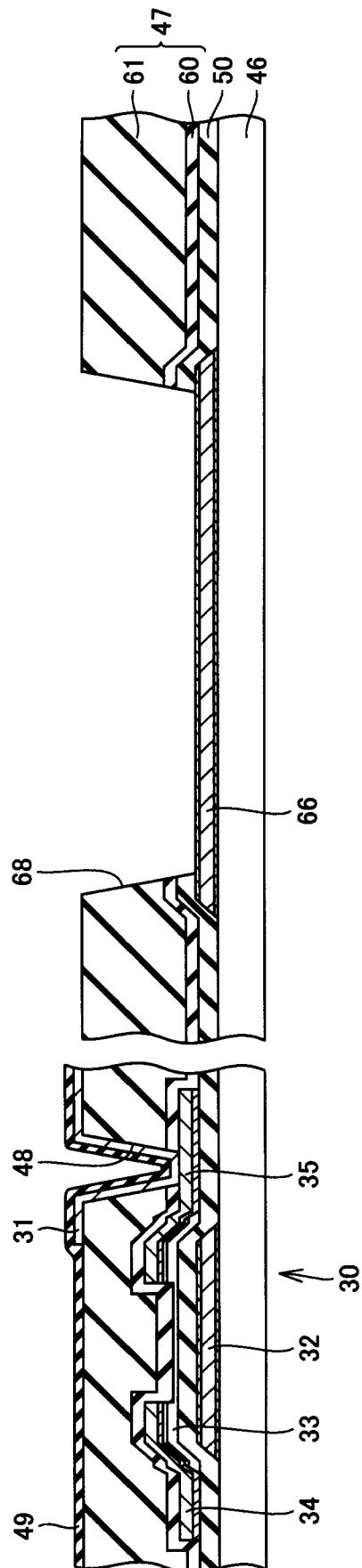
[図31]



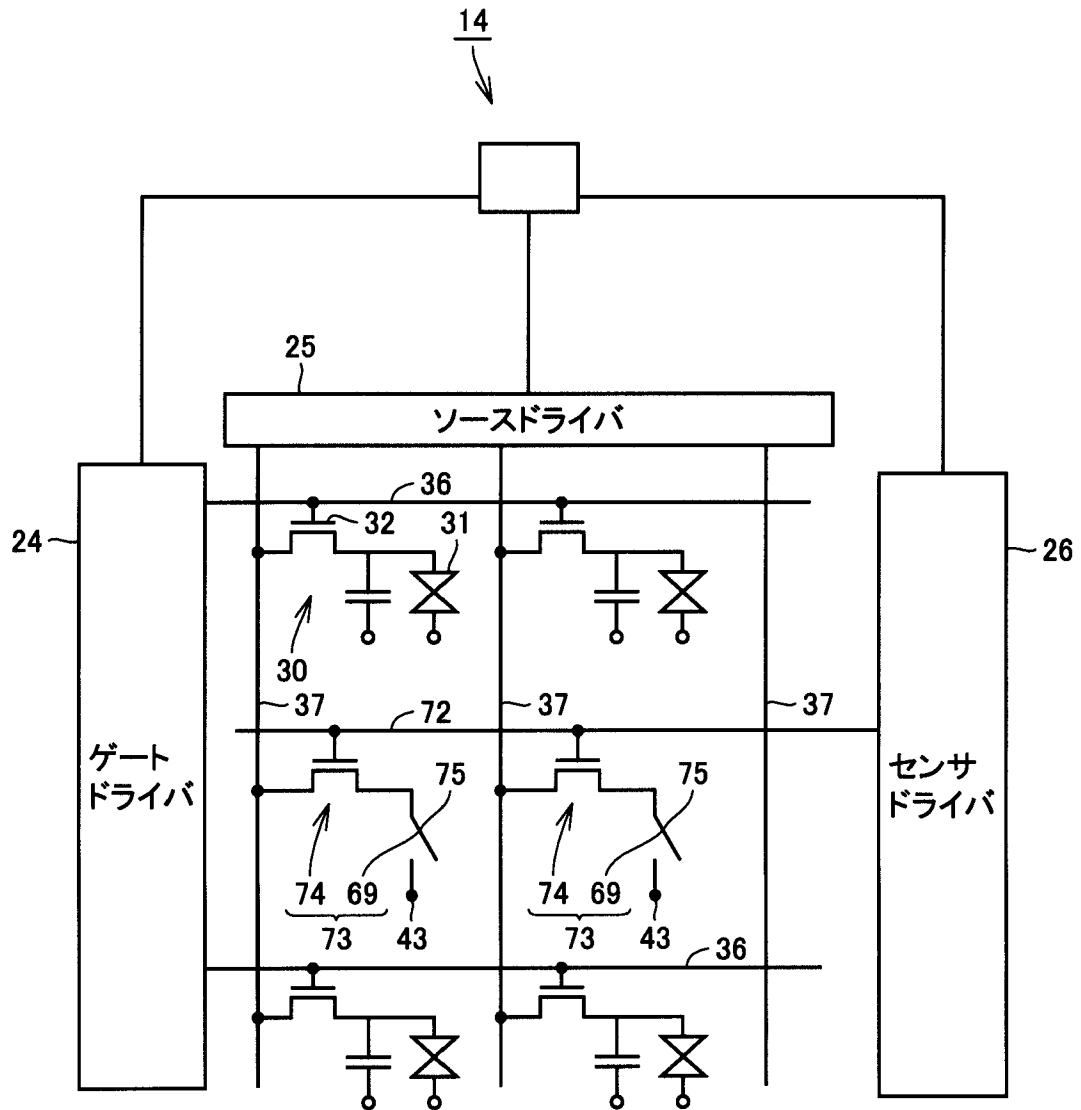
[図32]



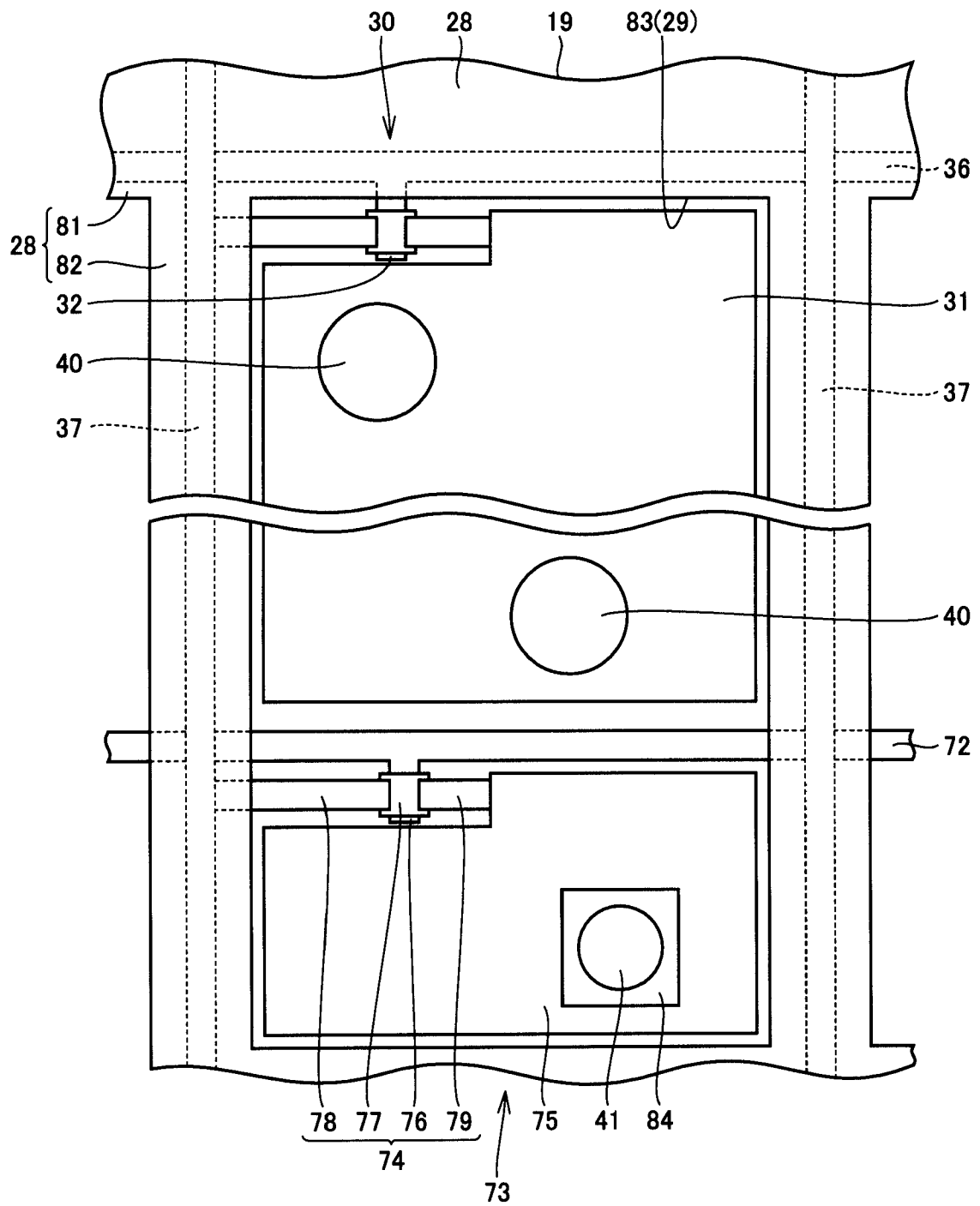
[図33]



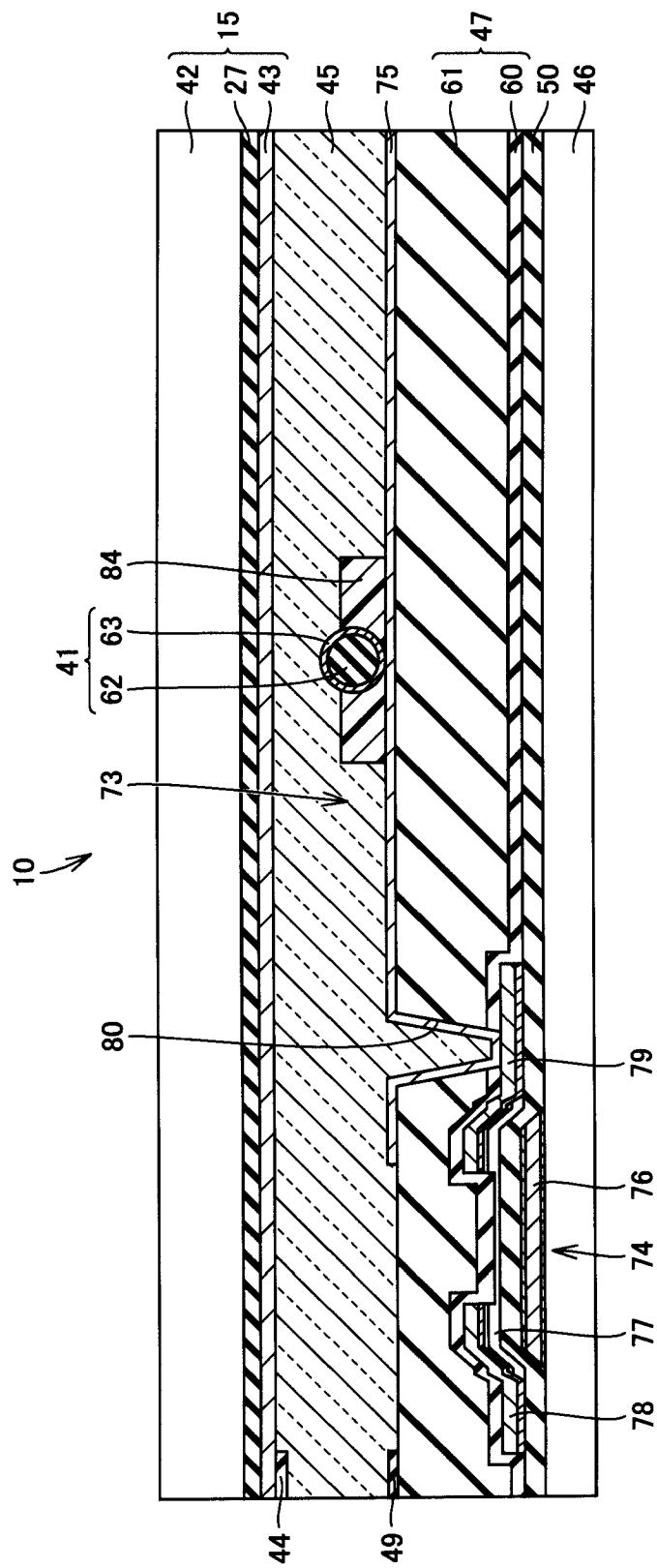
[図34]



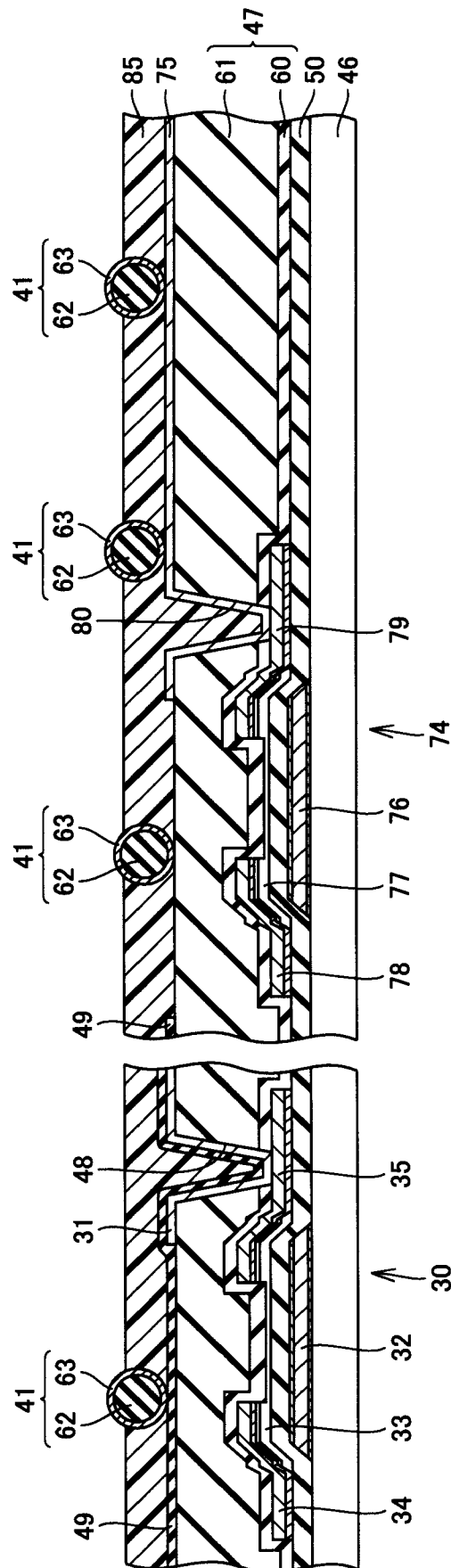
[図35]



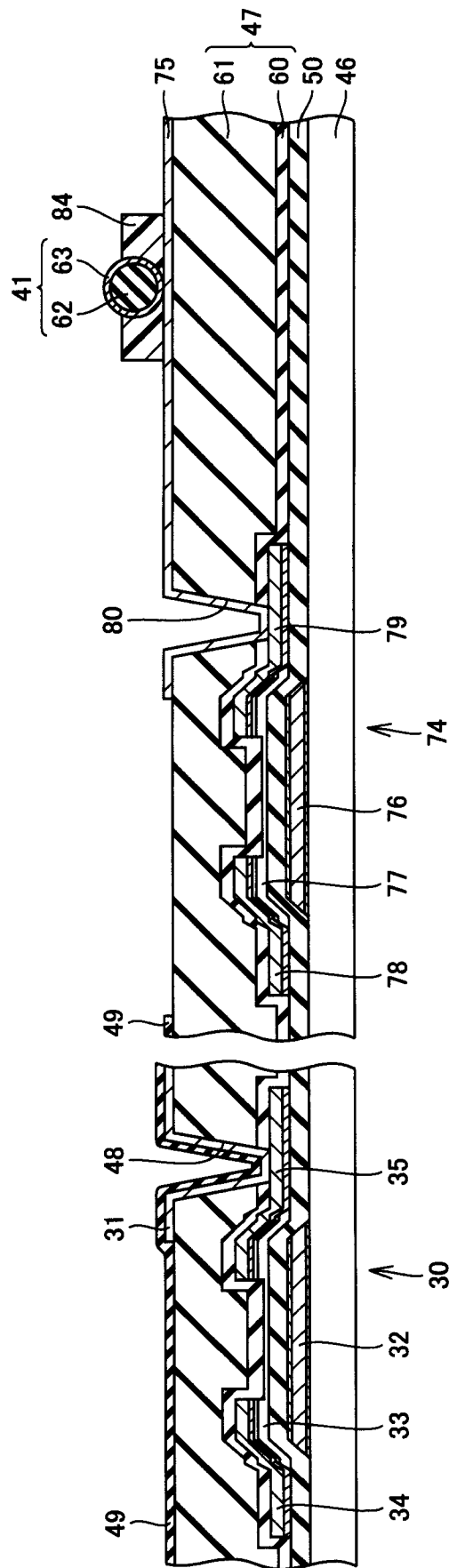
[図36]

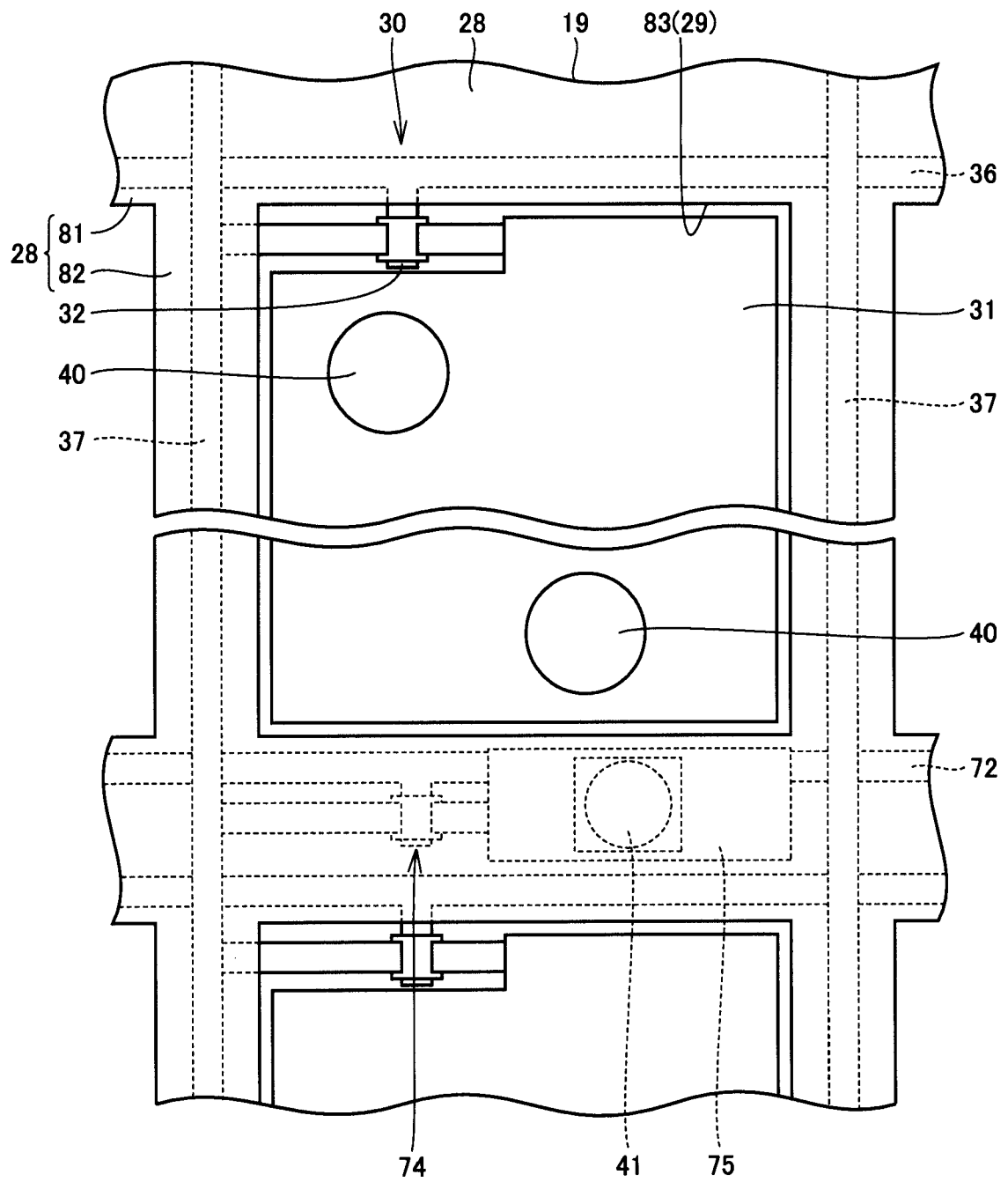


[図37]

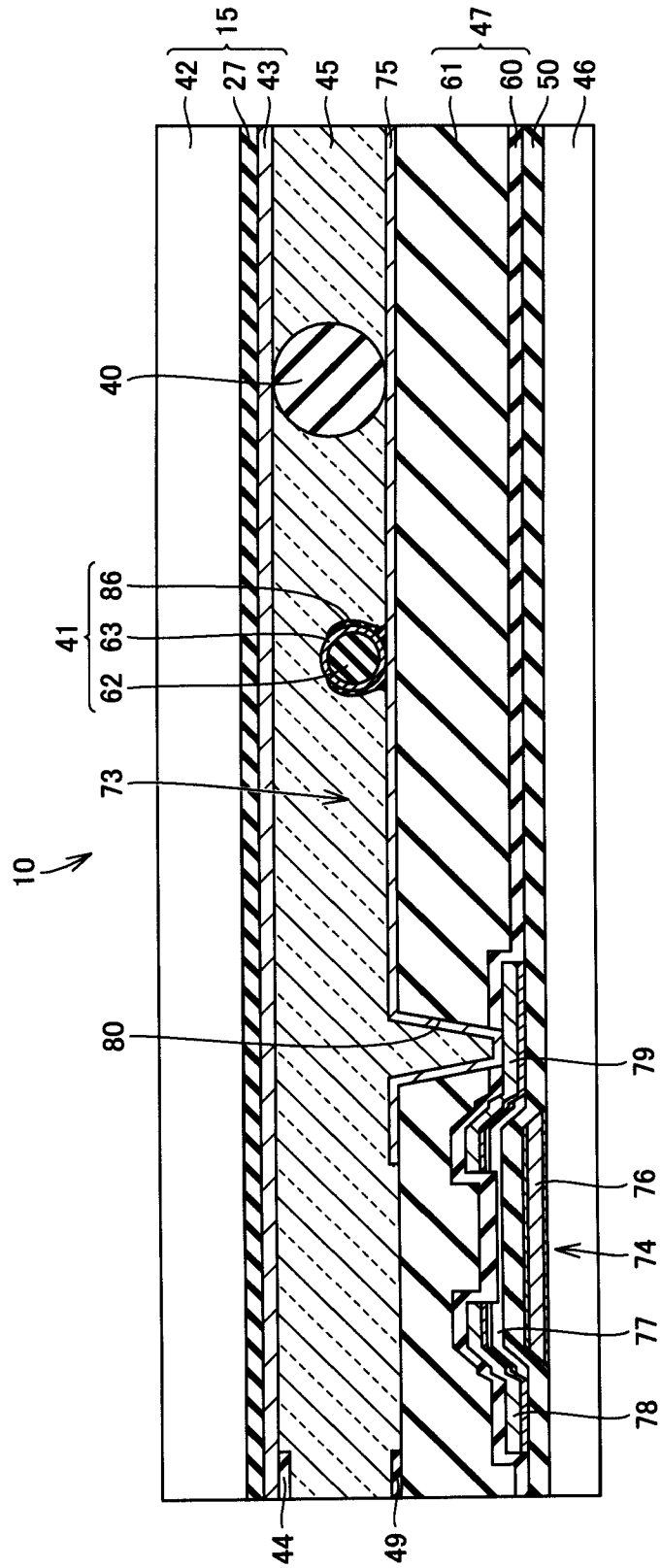


[図38]

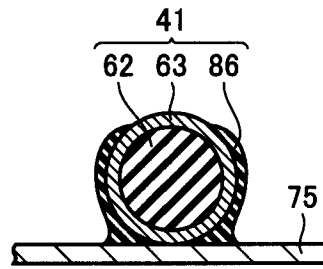




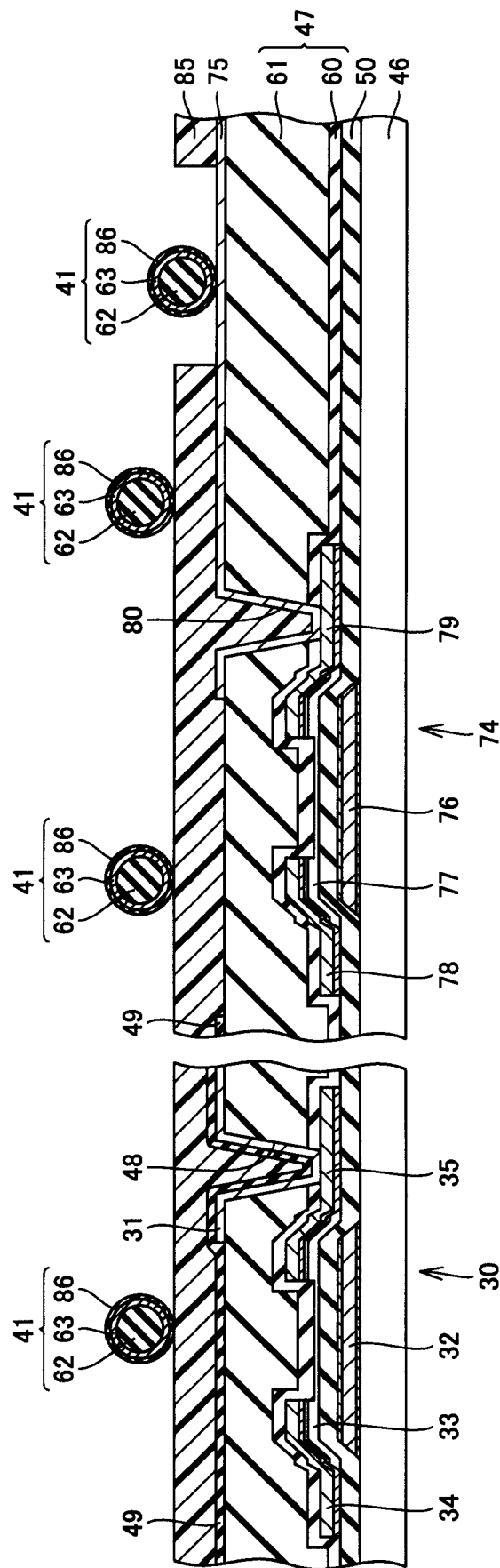
[図40]



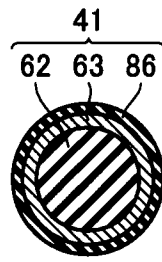
[図41]



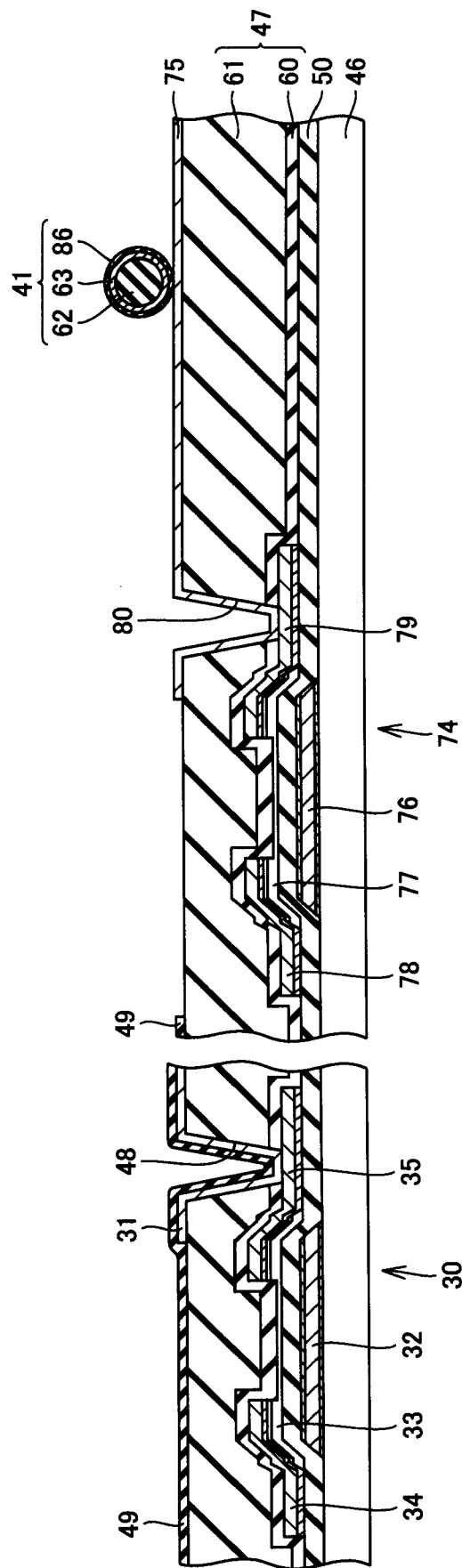
[図42]



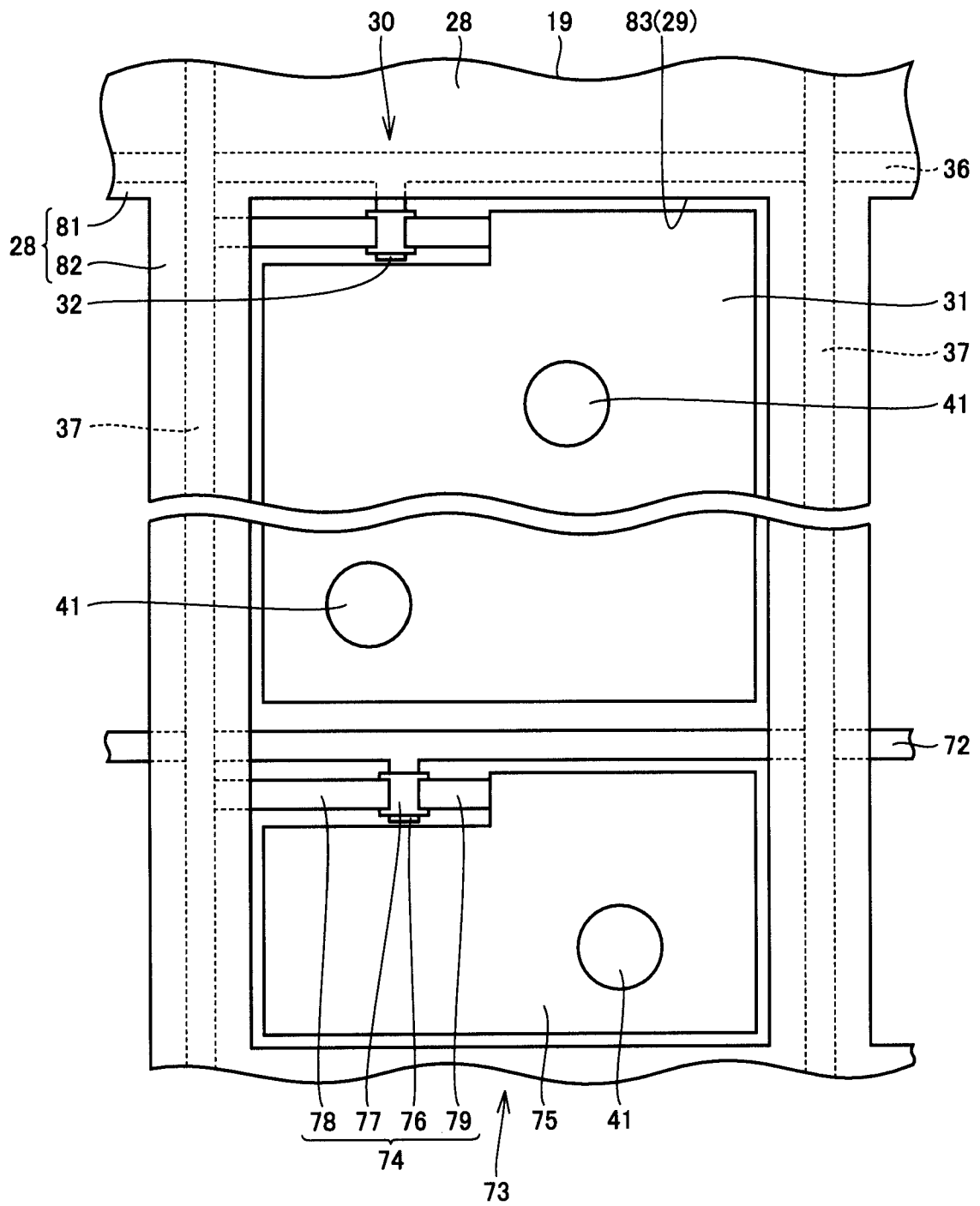
[図43]



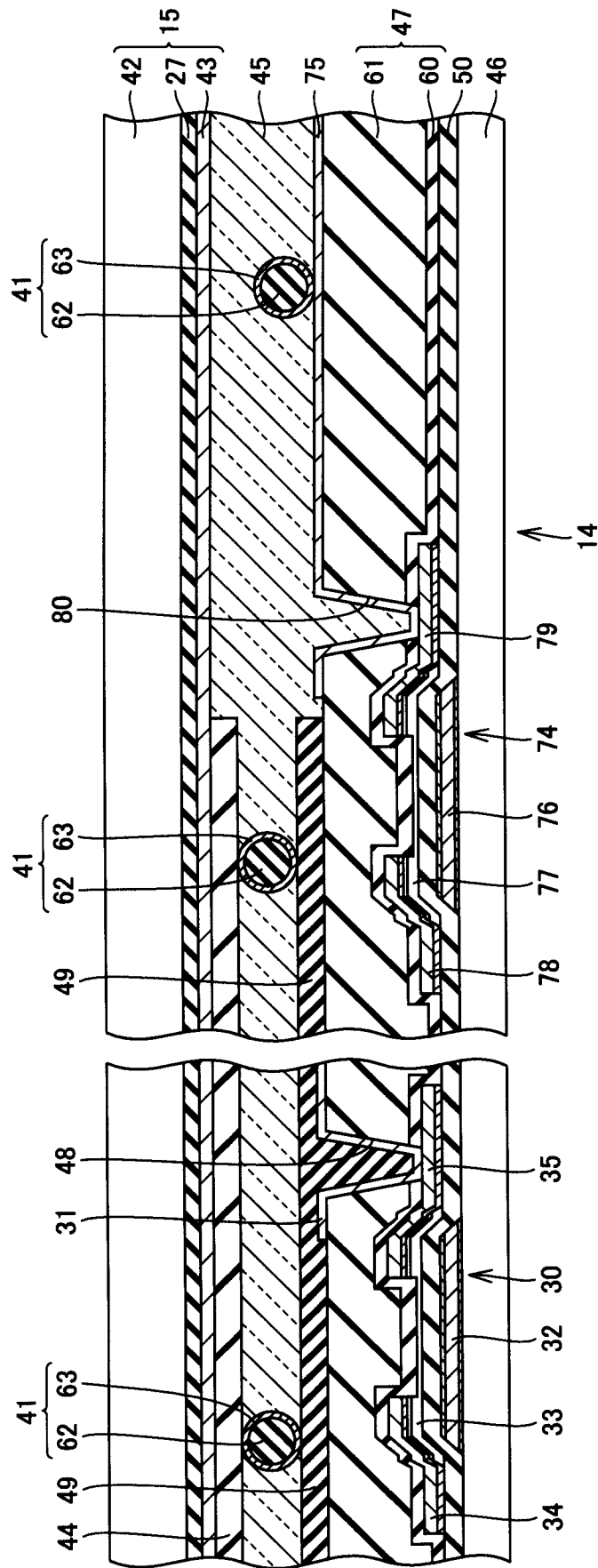
[図44]



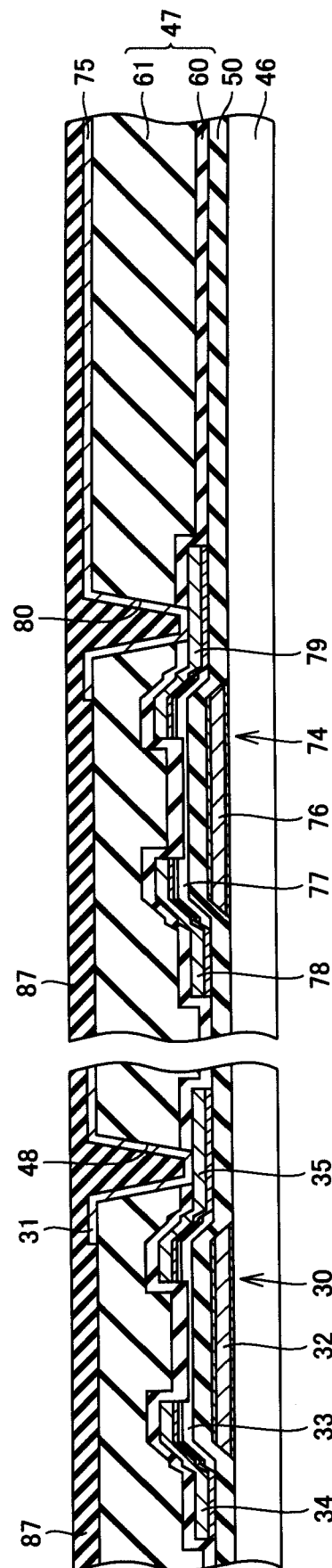
[図45]



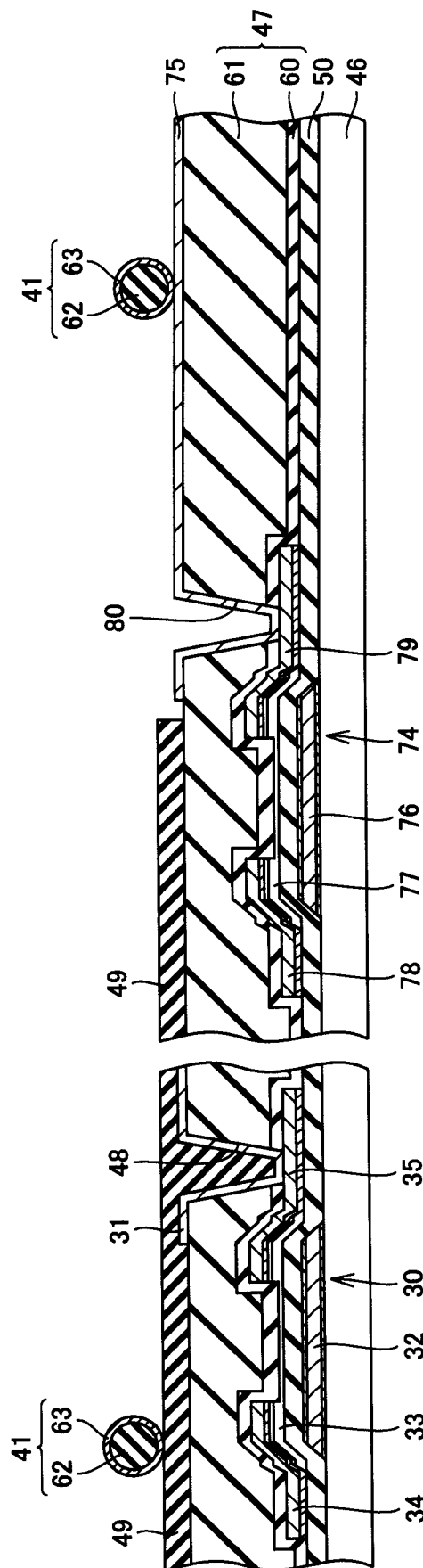
[図46]



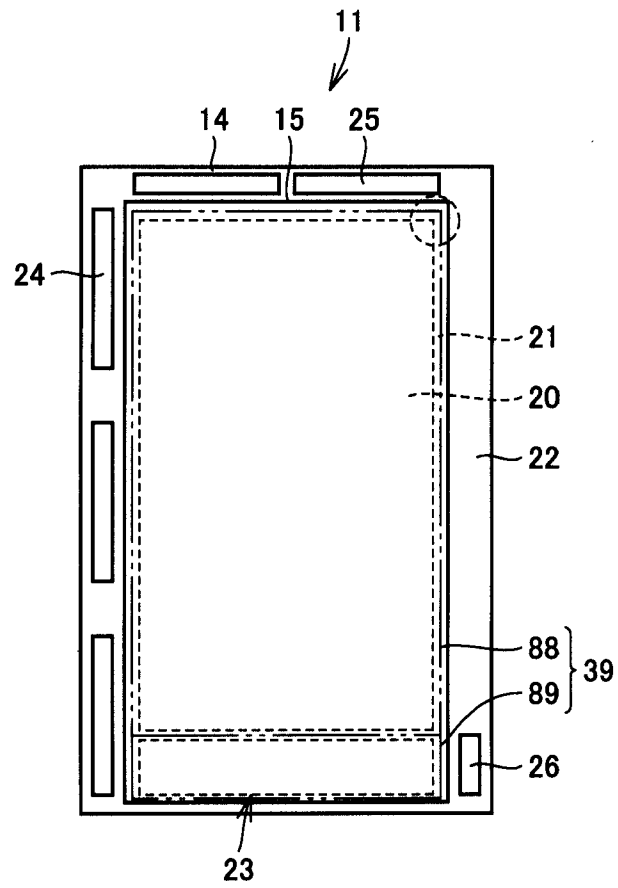
[図47]



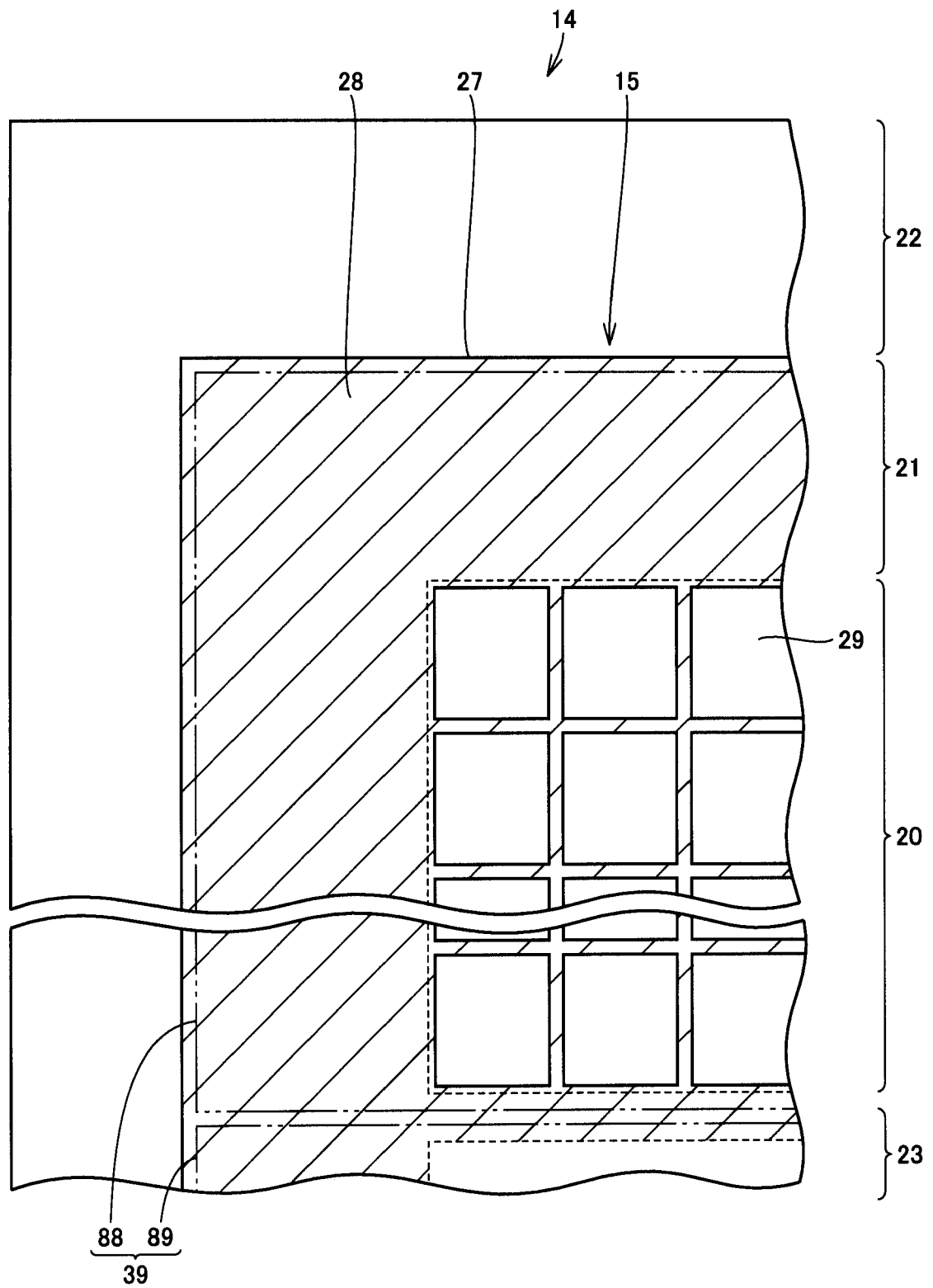
[図48]



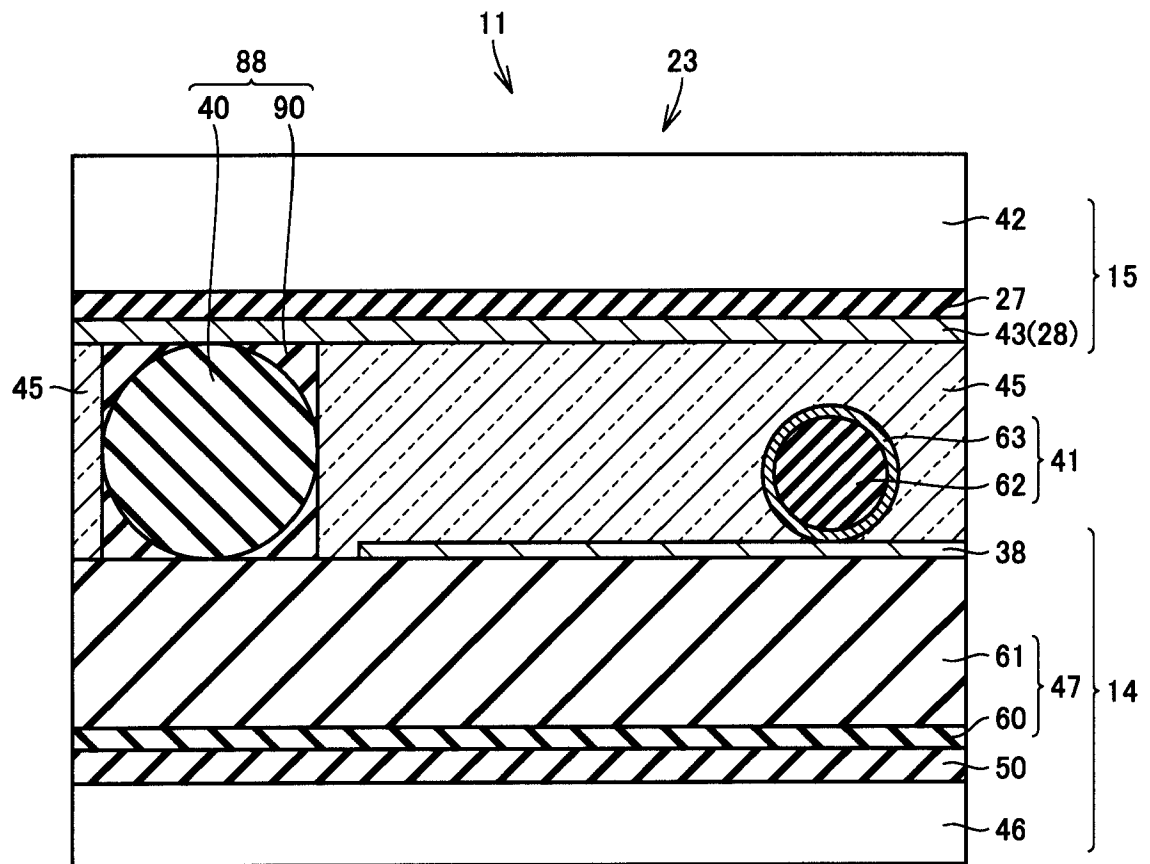
[図49]



[図50]



[図51]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/062371

A. CLASSIFICATION OF SUBJECT MATTER

G06F3/041(2006.01)i, G02F1/1339(2006.01)i, G02F1/1343(2006.01)i,
G06F3/045(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F3/041, G02F1/1339, G02F1/1343, G06F3/045

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 6-28088 A (Fujitsu Ltd.), 04 February 1994 (04.02.1994), entire text; all drawings (Family: none)	1, 3, 8 2, 13-14 4-7, 9-12, 15-19
Y A	WO 2009/139097 A1 (Panasonic Corp.), 19 November 2009 (19.11.2009), paragraphs [0015] to [0016] (Family: none)	2, 13-14 4-7, 9-12, 15-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
04 August, 2011 (04.08.11)

Date of mailing of the international search report
30 August, 2011 (30.08.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G06F3/041(2006.01)i, G02F1/1339(2006.01)i, G02F1/1343(2006.01)i, G06F3/045(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G06F3/041, G02F1/1339, G02F1/1343, G06F3/045

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 6-28088 A（富士通株式会社）1994.02.04, 全文、全図（ファミリーなし）	1, 3, 8 2, 13-14 4-7, 9-12, 15-19
Y A	WO 2009/139097 A1（パナソニック株式会社）2009.11.19, [0015]-[0016]（ファミリーなし）	2, 13-14 4-7, 9-12, 15-19

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 0 8 . 2 0 1 1

国際調査報告の発送日

3 0 . 0 8 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

山崎 慎一

5 E

9 1 7 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 2 1