



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I756772 B

(45)公告日：中華民國 111 (2022) 年 03 月 01 日

(21)申請案號：109126530

(22)申請日：中華民國 109 (2020) 年 08 月 05 日

(51)Int. Cl. : G01L1/14 (2006.01)

(30)優先權：2019/08/09 歐洲專利局 19191055.3

(71)申請人：荷蘭商索賽恩斯私人有限責任公司 (荷蘭) SCIOSENSE B. V. (NL)
荷蘭

(72)發明人：巴恩努爾 夫瑞德瑞奇 (DE)；傑德爾哈斯爾 喬治 JEDELHAUSER, GEORG (DE)；希特爾 奧力夫爾 HERTNER, OLIVER (DE)；李邁 法蘭克 LEMKE, FRANK (DE)

(74)代理人：洪武雄；陳昭誠

(56)參考文獻：

TW 201837921A

TW 201911577A

US 2018/0217012A1

審查人員：林佑霖

申請專利範圍項數：15 項 圖式數：11 共 51 頁

(54)名稱

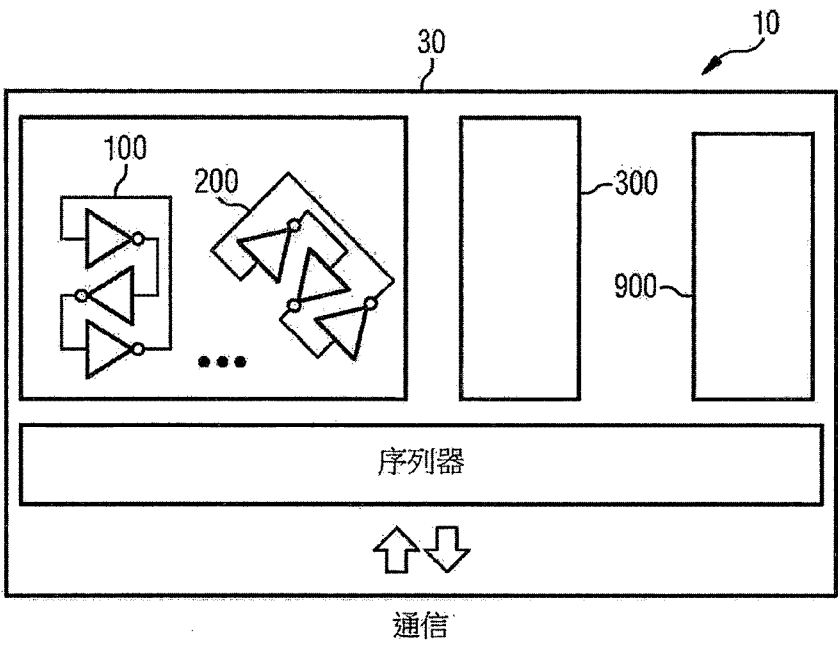
用於應變測量之電氣電路

(57)摘要

一種用於應變測量的電氣電路(10)，包括複數個延遲元件(110a，，110n)的至少一第一延遲鏈(110)和複數個延遲元件(210a，，210n)的至少一第二延遲鏈(210)，至少一第一延遲鏈(110)和至少一第二延遲鏈(210)佈置在基板(30)上。至少一個第一和第二延遲鏈(110、210)的各別延遲元件(110a，，110n；220a，，220n)的傳播延遲時間取決於施加於基板(30)的應變。至少一個第一延遲鏈(110)的延遲元件(110a，，110n)具有與至少一個第二延遲鏈(210)的延遲元件(210a，，210n)不同的定向。電氣電路(10)進一步包括處理電路(900)，用於根據第一延遲鏈(110)和第二延遲鏈(210)的第一信號傳播延遲時間來確定施加在基板(30)上的應變的大小。

An electric circuitry (10) for strain measurement comprises at least a first delay chain (110) of a plurality of delay elements (110a, ..., 110n) and at least a second delay chain (210) of a plurality of delay elements (210a, ..., 210n) being arranged on a substrate (30). The propagation delay time of the respective delay elements (110a, ..., 110n; 220a, ..., 220n) of the at least one first and second delay chain (110, 210) is dependent on the strain applied to the substrate (30). The delay elements (110a, ..., 110n) of the at least one first delay chain (110) have other orientation than the delay elements (210a, ..., 210n) of the at least one second delay chain (210). The electric circuitry (10) further comprises a processing circuit (900) to determine a magnitude of the strain applied on the substrate (30) in dependence on a first signal propagation delay time of the first delay chain (110) and the second delay chain (210).

指定代表圖：



符號簡單說明：

10:電氣電路

100:第一環形振盪器、環形振盪器、振盪器

200:第二環形振盪器、環形振盪器、振盪器

300:時間至數位轉換器、TDC

900:處理電路、計算單元、處理單元

【圖1】

I756772

【發明摘要】

【中文發明名稱】 用於應變測量之電氣電路

【英文發明名稱】 ELECTRIC CIRCUITRY FOR STRAIN
MEASUREMENT

【中文】

一種用於應變測量的電氣電路(10)，包括複數個延遲元件(110a，...，110n)的至少一第一延遲鏈(110)和複數個延遲元件(210a，...，210n)的至少一第二延遲鏈(210)，至少一第一延遲鏈(110)和至少一第二延遲鏈(210)佈置在基板(30)上。至少一個第一和第二延遲鏈(110、210)的各別延遲元件(110a，...，110n；220a，...，220n)的傳播延遲時間取決於施加於基板(30)的應變。至少一個第一延遲鏈(110)的延遲元件(110a，...，110n)具有與至少一個第二延遲鏈(210)的延遲元件(210a，...，210n)不同的定向。電氣電路(10)進一步包括處理電路(900)，用於根據第一延遲鏈(110)和第二延遲鏈(210)的第一信號傳播延遲時間來確定施加在基板(30)上的應變的大小。

【英文】

An electric circuitry (10) for strain measurement comprises at least a first delay chain (110) of a plurality of delay elements (110a, ..., 110n) and at least a second delay chain (210) of a plurality of delay elements (210a, ..., 210n) being arranged on a substrate (30). The propagation delay time of the respective delay elements (110a, ..., 110n; 220a, ..., 220n) of the at least one first and second delay chain (110, 210) is dependent on

the strain applied to the substrate (30). The delay elements (110a, ..., 110n) of the at least one first delay chain (110) have other orientation than the delay elements (210a, ..., 210n) of the at least one second delay chain (210). The electric circuitry (10) further comprises a processing circuit (900) to determine a magnitude of the strain applied on the substrate (30) in dependence on a first signal propagation delay time of the first delay chain (110) and the second delay chain (210).

【指定代表圖】 圖1

【代表圖之符號簡單說明】

10:電氣電路

100:第一環形振盪器、環形振盪器、振盪器

200:第二環形振盪器、環形振盪器、振盪器

300:時間至數位轉換器、TDC

900:處理電路、計算單元、處理單元

【特徵化學式】 無。

【發明說明書】

【中文發明名稱】 用於應變測量之電氣電路

【英文發明名稱】 ELECTRIC CIRCUITRY FOR STRAIN
MEASUREMENT

本專利申請要求歐洲專利申請 19191055.3 的優先權，其公開內容通過引用結合於此。

【技術領域】

【0001】 本公開係關於一種用於由基板的機械變形引起的應變測量的電氣電路。

【先前技術】

【0002】 基板(例如矽基板，其上設置有電子電路或其中嵌入有電子電路)的電子特性對於由應變和應力引起的機械變形高度敏感。應變通常引起寄生效應，寄生效應會因為電子電路的溫度漂移、精度、解析度或其他參數而降低基板上電子電路的性能。通常，應變的大小和最大應變的方向均不可得到。

【0003】 應變很大程度上是透過連接到類比至數位轉換器的應變計來測量的。通常，應變計箔片必須粘貼到目標物體上，並與放大器或類比至數位轉換器連接。此技術可用於測力計(load cell)以及實驗設定。通常在這些設定中，力或應力是從測得的應變結果中計算出來的。

【0004】 另一種間接使用應變的方式是微機械感測器。在諸如加速度感測器的懸臂或壓力感測器的膜的微機械感測元件上，整合了應變感測元件。應變感測元件通常是可在用於信號處理的過程以及放大器和/或類比至數位轉換器中使用的矽電阻器。依據應用的需求，電子器件可以整合在同一基板上或離散連接。一個典型的問題是整個基板的應變變形，從而使得佈置在基板上的電子器件的解析度、精度或溫度漂移受到影響。因此，電子器件通常放置在遠離感測器的位置，有時甚至放置在單獨的晶圓晶粒上。

【0005】 此外，已知通過更多的實驗設定測量由填料引起的在基板上的應力的設定，更多意圖是透過進一步的測量來控制或減小應變。

【0006】 期望提供一種用於應變測量的電氣電路，以允許精確地測量由諸如彎曲、扭矩、力等的應力引起的施加在基板上的應變的大小。

【發明內容】

【0007】 在請求項 1 中說明了用於應變測量的電氣電路的實施例，該電氣電路允許確定施加到基板的機械應力的大小。

【0008】 用於應變測量的該電氣電路包括複數個延遲元件的至少一第一延遲鏈和複數個延遲元件的至少一第二延遲鏈，該至少一第一延遲鏈和該至少一的第二延遲鏈佈置在基板上。該至少一個第一和第二延遲鏈的各別該延遲元件的該傳播延遲時間取決於施加到該基板的該應變。該至少一個第一延遲鏈的延遲元件具有不同於該至少一個第二延遲鏈的該延遲元件的定向。該電氣電路包括處理電路，用於根據該第一延遲鏈的第一信號傳

播延遲時間和該第二延遲鏈的第二信號傳播延遲時間來確定施加在該基板上的該應變的大小。

【0009】 根據可能的實施例，至少一第一環形振盪器和至少一第二環形振盪器以不同的定向佈置在基板上。該至少一個第一環形振盪器包括該至少一個第一延遲鏈，並且該至少一個第二環形振盪器包括該至少一個第二延遲鏈。該至少一個第一環形振盪器具有第一振盪頻率，該第一振盪頻率取決於施加在該基板上的應變的該方向。該至少一個第二環形振盪器具有第二振盪頻率，該第二振盪頻率取決於施加在該基板上的該應變的該方向。電氣電路進一步包括處理電路，用於根據該第一和第二振盪頻率來確定施加在該基板上的該應變的大小。

【0010】 晶粒通常被熔化至封裝件中，並且該封裝件被焊接在印刷電路板上。因此，施加到印刷電路板上的任何機械應力都會轉移到矽晶粒上，並可以測量為應變。與用於應變測量的習知方法相比，所提出的電氣電路允許在標準、主要是數位 CMOS 製程的同一晶粒上將應變測量與電子器件以單片的方式整合。在基板上整合應變測量是革命性的技術。

【0011】 換句話說，基板(例如矽基板)被認為是感測器本身，其中積體電路是用於應變的感測器。可以通過任何原因將應變施加到基板上。用於應變測量的電氣電路/感測器和其他電子組件以相同的製程在同一基板上整合在同一晶片上。電氣電路的主要元件是不同定向的環形振盪器，其將應變轉換為應變依賴的振盪。根據可能的實施例，電氣電路可以包括具有皮秒時間解析度的時間至數位轉換器，用以將振盪週期轉換為數位值。

【0012】此外，採取了某些測量來使電路對應變不敏感，例如藉由比率測量。先進的類比電子設備會應用放大器和類比至數位轉換器。對於片上信號處理，先進的電子設備缺乏應變對所有電子組件(即，放大器和類比至數位轉換器)的影響。類比至數位轉換器本身遭受應變不準確。在電壓、溫度和電壓以及壽命的所有製程角(process corner)中控制這些電子器件的應變依賴性是一項高度專業化的工程任務。所提出的用於應變測量的電氣電路使用比率測量及/或時間至數位轉換器來對抗和補償這些影響。

【0013】根據可能的實施例，電氣電路可以在數位標準製程上提供完全整合的感測器。電氣電路可配置為標準封裝件中數位閘之外的單片整合的應變感測器。特別地，用於應變測量的電氣電路可以在數位標準製程中與其他電子組件單片整合。然而，可以藉由其他例如更複雜的過程，例如類比 CMOS 或 SiGe 製程來實現。

【0014】用於應變測量的電氣電路允許檢測應變的大小和應變的角度。藉由在基板上提供具有不同角度定向的環形振盪器來測量應變的主軸。所測得的應變可以被轉換成數位值。藉由使用用於應變測量的電氣電路之陣列/感測器之陣列，可檢測出應變的梯度。

【0015】電路允許使用片上基準來測量應變。無需外部時間基準進行計數。電路提供了測量電子器件的整合應變補償。使用的比率測量原理可以進行 PVT 補償。用於應變測量的電氣電路適合作為 ASIC、IP 或標準產品。電路允許進行製程和壽命監控，並具有低電流消耗。此外，電氣電路提供了快速的轉換率。電氣電路可以用作新的感測器類型，例如彎曲檢測器或力開關。而且，帶有數位介面的應變計很容易應用。

【0016】電氣電路的典型應用可能是在設備的整個壽命期間進行應變監控。更多的應用想法是例如感測由將晶片安裝在基板(例如 PCB)上引起的應變。可以將 PCB 本身視為應變感測器，就像應變觸發開關一樣。同樣，這種開關對類似 EMC 的電容式開關也不敏感。例如在冬天或在工業上惡劣的環境中，這種非電容式開關也可以用手套觸發(小的電容衝擊)。

【0017】在下面的詳細描述中闡述了附加的特徵和優點。應當理解，前面的一般描述和下面的詳細描述都僅僅是示例性的，並且旨在提供用於理解申請專利範圍的性質和特徵的概述或框架。

【圖式簡單說明】

【0018】附圖係納入以提供進一步的理解，並結合在說明書中並構成說明書的一部分。因此，配合附圖從下面的實施方式中將更全面地理解本發明，其中：

【0019】圖 1 示出了用於應變測量的電氣電路的組件的方塊圖；

【0020】圖 2A 示出了使用延遲元件鏈進行應變測量的電氣電路的第一實施例；

【0021】圖 2B 示出了使用環形振盪器進行應變測量的電氣電路的第一實施例；

【0022】圖 3 示出了使用環形振盪器進行應變測量的電氣電路的第二實施例；

【0023】圖 4A 和 4B 示出了時間至數位轉換器的環形振盪器的不同實現，其為用於應變測量的電氣電路提供對應變不敏感的時間基準；

【0024】圖 5 示出了使用環形振盪器進行應變測量的電氣電路的第三實施例；

【0025】圖 6 示出了用於應變測量的電氣電路中的環形振盪器的晶圓上的閘極的可能定向；

【0026】圖 7A 示出了具有四個用於平面應變分析的環形振盪器的電氣電路的實施例；

【0027】圖 7B 示出了具有四個用於平面應變分析的環形振盪器的電氣電路的另一實施例；

【0028】圖 8 示出了具有二階 PVT 效應補償的用於應變測量的電氣電路的實施例；

【0029】圖 9 示出了包括用於應變測量的電氣電路的感測器裝置；

【0030】圖 10 示出了一種電子裝置，其包括用於應變測量的電氣電路和被單片整合在同一基板中的附加電氣電路；以及

【0031】圖 11 示出了感測器裝置，其中感測器裝置以菊花鏈配置彼此耦合。

【實施方式】

【0032】圖 1 示出說明用於應變測量的電氣電路 10 的電路塊的方塊圖。電路 10 可以用於測量基板 30 的變形，例如單片積體電路中的矽基板。圖 1 所示的電氣電路 10 的實施例包括整合在同一基板 30 上的幾個應變依賴的環形振盪器 100、200、時間至數位轉換器 300 和計算單元 900，其中，所有組件都承受相同的變形。根據圖 1 的方塊圖中所示的實施例，電氣電

路 10 可以被配置為能夠測量基板/晶粒 30 的變形的單片積體應變感測器換能器。電氣電路可以在數位標準製程上實現，在數位標準製程中電子器件也放置在晶粒/基板的應變區域中。在其他製程(類比，SiGe)上的實施也是可能的。

【0033】 電氣電路 10 可以被配置為測量施加在基板 30 上的所有平面應變分量。具體地，電氣電路可以被配置為測量最大和最小應變的主軸、給定軸上的應變、正交應變的差、基板上的應變梯度以及拉伸或壓縮應變。電氣電路 10 的基板/晶粒可以組裝在標準晶片封裝件(QFN、QFP 等)、晶片級封裝件、板上晶片(chip-on-board)、覆晶玻璃(chip-on-glass)、表面上晶片(chip-on-surface)、可彎曲性晶片/感測器箔片或模具材料中。

【0034】 電氣電路的應變感測元件可以體現為環形振盪器 100、200，其中，MOSFET 中的電子遷移率和 MOSFET 中的電洞遷移率係與應變相關，並且其中，振盪週期隨應變而變化。環形振盪器可以佈置成具有數個角度定向的蓮座形。

【0035】 提供時間至數位轉換器 300 用於時間-數位轉換，其允許快速的測量循環(小於一微秒)和最高的解析度。此外，時間至數位轉換器 300 可以藉由垂直 MOSFET 的組合來降低時序參考的應變敏感性。具有數位標準閘的設計是可能的。作為進一步的優點，不需要諸如電容器或應變計的外部組件。此外，可以將整個電路設置在無電流待機模式。

【0036】 電氣電路 10 可以包括兩個用於應變檢測的環形振盪器，這使得能夠測量環形振盪器的應變敏感元件的大小應變方向，以及檢測相對

於主軸縱向或橫向的拉伸或壓縮應變。根據另一實施例，電氣電路 10 可以包括四個環形振盪器，其允許測量大小應變以及最大和最小應變的軸。

【0037】 由於環形振盪器之不同延遲的比率評估，電氣電路提供了 PVT(製程電壓溫度)的比率補償。特別地，環形振盪器成對以 90° 旋轉偏移的方式佈置。電子和電洞的遷移率在相反的方向上縱向和橫向地影響所施加的應變，但 PVT 的變化保持不變。總之，藉由比率測量可以消除製程、溫度或電壓的變化。

【0038】 圖 2A 示出了用於應變測量的電氣電路 10 的實施例，其包括複數個延遲元件 $110a, \dots, 110n$ 的至少一個第一延遲鏈 110 和複數個延遲元件 $210a, \dots, 210n$ 的至少一個第二延遲鏈 210，至少一個第一延遲鏈 110 和至少一個第二延遲鏈 210 佈置在例如矽基板的基板 30 上。至少一個第一延遲鏈 110 和至少一個第二延遲鏈 210 的各別延遲元件 $110a, \dots, 110n$ 和 $220a, \dots, 220n$ 的傳播延遲時間取決於施加到基板 30 的應變。至少一個第一延遲鏈 110 的延遲元件 $110a, \dots, 110n$ 在基板 30 上的定向不同於至少一個第二延遲鏈 210 的延遲元件 $210a, \dots, 210n$ 。至少一個第一延遲鏈 110 具有取決於施加在基板 30 上的應變的方向的第一信號傳播延遲時間。至少一個第二延遲鏈 210 具有取決於施加在基板 30 上的應變的方向的第二信號傳播延遲時間。電氣電路 10 進一步包括處理電路 900，用於根據第一延遲鏈 110 的第一信號傳播延遲時間和第二延遲鏈 210 的第二信號傳播延遲時間確定施加在基板 30 上的應變的大小。

【0039】 至少一個第一延遲鏈 110 的延遲元件 $110a, \dots, 110n$ 和至少一個第二延遲鏈 210 的延遲元件 $210a, \dots, 210n$ 可以彼此垂直地定向。

應當注意，第一和第二延遲鏈 110、210 的延遲元件的角度偏移為 90° 的對準不是強制性的。重要因素是第一延遲鏈 110 和第二延遲鏈 210 中的各別延遲元件在基板 30 上是以不同的方向佈置。

【0040】 用於應變測量的電氣電路 10 包括具有環形振盪器 301 的時間至數位轉換器/ TDC 300。環形振盪器 301 包括延遲元件/閘 310a，...，310n，其隨後佈置成鏈。時間至數位轉換器 300 可以被配置為迴路式 (looped) 時間至數位轉換器。然而，時間至數位轉換器 300 的任何其他配置是可能的。時間至數位轉換器的環形振盪器 301 具有輸出側 O301，以響應於時間至數位轉換器 300 的環形振盪器 301 的狀態而產生環形振盪器 301 的輸出信號。

【0041】 處理電路 900 被配置為根據第一值 N1 和第二值 N2 之間的比率來確定施加在基板 30 上的應變的大小，其中，第一值 N1 代表在第一時間檢測到的時間至數位轉換器 300 的環形振盪器 301 的第一解碼狀態，而第二值 N2 代表在第二時間檢測到的時間至數位轉換器 300 的環形振盪器 301 的第二解碼狀態。

【0042】 第一時間由至少一個第一延遲鏈 110 的信號傳播延遲時間確定。至少一個第一延遲鏈 110 的信號傳播延遲時間取決於延遲元件 110a，...，110n 的傳播延遲時間。至少一個第一延遲鏈 110 的信號傳播延遲時間可以說明信號傳播通過延遲元件 110a，...，110n 的整個鏈所必需的時間。

【0043】 第二時間由至少一個第二延遲鏈 210 的信號傳播延遲時間確定。至少一個第二延遲鏈 210 的信號傳播延遲時間取決於延遲元件

210a, ..., 210n 的傳播延遲時間。至少一個第二延遲鏈 210 的信號傳播延遲時間可以說明信號傳播通過延遲元件 210a, ..., 210n 的整個鏈所必需的時間。

【0044】 用於應變測量的電氣電路包括至少一個第一儲存電路 410，用於儲存時間至數位轉換器 300 的環形振盪器 301 的第一狀態。環形振盪器 301 的第一狀態的儲存藉由至少一個第一延遲鏈 110 控制。電氣電路還包括至少一個第二儲存電路 420，用於儲存時間至數位轉換器 300 的環形振盪器 301 的第二狀態。環形振盪器 301 的第二狀態的儲存藉由至少一個第二延遲鏈 210 控制。

【0045】 圖 2A 的時間至數位轉換器 300 包括計數器 320，以提供儲存在儲存電路 410 和 420 的其中一者中的計數值，計數值表示時間至數位轉換器 300 的狀態。儲存電路 410 和 420 可以被配置為採樣和保持元件。

【0046】 圖 2A 的電氣電路 10 的電路配置的特徵在於基板 30 上的延遲鏈 110 和 210 的延遲元件的不同定向，例如垂直定向。兩個延遲鏈 110 和 210 都在相同時間啟動。說明施加到基板 30 的應變的大小的處理電路 900 的結果與 TDC 計數 N1 和 N2 的比率成比例。電氣電路 10 的特徵還在於消除了 TDC 環形振盪器 301 的應變依賴性，因為電路藉由值 N1 和 N2 的比率評估來執行應變測量。

【0047】 圖 2A 所示的實施例的電氣電路 10 具有延遲鏈 110 和 210 作為時間基準。電氣電路 10 具有兩個帶有儲存電路 410 和儲存電路 420 的通道，每個通道被分接至 TDC 環形振盪器 301。TDC 環形振盪器 301 具有自己的致能信號 EN 以啟動或停止振盪。這對於在不進行任何測量時達

到最低電流消耗非常重要。取決於應變的延遲鏈 110 和 210 會觸發一個通道的儲存電路/採樣和保持元件 410 和 420 的儲存級。

【0048】量化的時間基準是 TDC 環形振盪器 301 中之延遲元件/閘的傳播延遲。後續處理單元 900 能夠計算出代表每個延遲鏈 110 和 210 的信號傳播延遲時間或代表時間至數位轉換器 300 的環形振盪器 301 的第一和第二解碼狀態的值 N1 和 N2。

【0049】圖 2B、圖 3 和圖 5 示出了用於應變測量的電氣電路 10 的不同實施例，其包括至少一個包括第一延遲鏈 110 的第一環形振盪器 100 和至少一個包括第二延遲鏈 210 的第二環形振盪器 200。第一和第二環形振盪器 100 和 200 以不同的方向佈置在基板 30(例如，矽基板)上。至少一個第一環形振盪器 100 的第一振盪頻率取決於施加在基板 30 上的應變的方向。至少一個第二環形振盪器 200 的第二振盪頻率取決於施加在基板 30 上的應變的方向。電氣電路 10 進一步包括處理電路 900，用於根據第一和第二振盪頻率來確定施加在基板 30 上的應變的大小。

【0050】如圖 2B、圖 3 和圖 5 所示，至少一個第一環形振盪器 100 包括複數個延遲元件/閘 110a, ..., 110n 中的第一延遲鏈 110，並且第二環形振盪器 200 包括複數個延遲元件/閘 210a, ..., 210n 中的第二延遲鏈 210。至少一個第一環形振盪器 100 和第二環形振盪器 200 的各別延遲元件 110a, ..., 110n 和 210a, ..., 210n 的傳播延遲時間係取決於施加到基板 30 的應變。至少一個第一環形振盪器 100 和第二環形振盪器 200 佈置在基板 30 上，使得至少一個第一環形振盪器 100 的延遲元件/閘 110a, ..., 110n

具有除了至少一個第二環形振盪器 200 的延遲元件 210a, ..., 210n 之外的定向。

【0051】 在圖 2B、圖 3 和圖 5 所示的用於應變測量的電氣電路 10 的實施例中，環形振盪器 100 和 200 可以被定向為彼此垂直。特別地，至少一個第一環形振盪器 100 的延遲元件 110a, ..., 110n 和至少一個第二環形振盪器 200 的延遲元件 210a, ..., 210n 可以彼此垂直地定向。必須注意的是，晶片上的定向可能不是固定的，只是兩者之間的夾角。因此，在圖中，僅表示相對角度($\pm 0^\circ$ 、 $+90^\circ$)。這意味著，至少一個第一環形振盪器 100 中的延遲元件/閘例如以晶圓的[110]方向定向，而至少一個第二環形振盪器 200 的延遲元件 210a, ..., 210n 例如以晶圓的[-110]方向定向。

【0052】 但是，必須注意，只要環形振盪器之間的角度為 90° ，則晶圓的任何其他方向也是有效的。此外，應該注意的是，第一和第二延遲鏈 110、210 的延遲元件在環形振盪器 100 和 200 之間的角度偏移為 90° 的對準不是強制性的。決定性因素是環形振盪器 100 和 200 中的各別延遲元件在基板 30 上以不同的方向佈置。

【0053】 如圖 2B 和圖 5 中的用於應變測量的電氣電路 10 的實施例中所示，至少一個第一和第二環形振盪器 100 和 200 同時被共同啟動。

【0054】 參照圖 2B 和圖 3 所示的用於應變測量的電氣電路 10 的實施例，每個電氣電路包括具有環形振盪器 301 的時間至數位轉換器/TDC 300。環形振盪器 301 包括延遲元件/閘 310a, ..., 310n，延遲元件/閘 310a, ..., 310n 隨後被佈置在如圖 2B 和 3 所示的鏈中。時間至數位轉換器 300 可以被配置為迴路式時間至數位轉換器。然而，時間至數位轉換器

300 的任何其他配置是可能的。時間至數位轉換器的環形振盪器 301 具有輸出側 O301，以響應於時間至數位轉換器 300 的環形振盪器 301 的狀態而產生環形振盪器 301 的輸出信號。

【0055】 參照圖 2B 和圖 3，處理電路 900 被配置為根據第一值 N1 與第二值 N2 之間的比率來確定施加在基板 30 上的應變的大小，第一值 N1 代表在第一時間檢測到的時間至數位轉換器 300 的環形振盪器 301 的第一解碼狀態，而第二值 N2 代表在第二時間檢測到的時間至數位轉換器 300 的環形振盪器 301 的第二解碼狀態。

【0056】 第一時間係藉由至少一個第一環形振盪器 100 的週期持續時間確定。至少一個第一環形振盪器 100 的週期持續時間取決於所述至少一個第一環形振盪器 100 的延遲元件 110a，...，110n 的傳播延遲時間。至少一個第一環形振盪器 100 的週期持續時間可以說明信號傳播通過延遲元件 110a，...，110n 的整個鏈所需的時間。至少一個第一環形振盪器 100 的週期持續時間可以說明信號傳播通過延遲元件 110a，...，110n 的整個鏈兩次所需的時間。

【0057】 第二時間由至少一個第二環形振盪器 200 的周期持續時間確定。至少一個第二環形振盪器 200 的周期持續時間取決於所述至少一個第二環形振盪器 210 的延遲元件 210a，...，210n 的傳播延遲時間。至少一個第二環形振盪器 200 的周期持續時間可以說明信號傳播通過延遲元件 210a，...，210n 的整個鏈所必需的時間。至少一個第二環形振盪器 200 的周期持續時間可以說明信號傳播通過延遲元件 210a，...，210n 的整個鏈 210 兩次所需的時間。

【0058】 參照圖 2B 所示的電氣電路 10 的實施例，用於應變測量的電氣電路包括至少一個第一儲存電路 410，用以儲存時間至數位轉換器 300 的環形振盪器 301 的第一狀態。環形振盪器 301 的第一狀態的儲存係藉由至少一個第一環形振盪器 100 控制。電氣電路進一步包括至少一個第二儲存電路 420，用於儲存時間至數位轉換器 300 的環形振盪器 301 的第二狀態。環形振盪器 301 的第二狀態的儲存係藉由至少一個第二環形振盪器 200 控制。

【0059】 圖 2B 和圖 3 的時間至數位轉換器 300 包括計數器 320 以提供計數值，計數值儲存在儲存電路 410 和 420 的其中一者中，並且代表時間至數位轉換器 300 的狀態。儲存電路 410 和 420 可以被配置為採樣和保持元件。

【0060】 圖 2B 的電氣電路 10 的電路配置的特徵在於基板 30 上的環形振盪器 100 和 200 的不同定向，例如垂直定向。兩個環形振盪器同時啟動。說明施加到基板 30 的應變的大小的處理電路 900 的結果與 TDC 計數 N1 和 N2 的比率成比例。電氣電路 10 的特徵還在於消除了 TDC 環形振盪器 301 的應變依賴性，因為電路藉由值 N1 和 N2 的比率評估來進行應變測量。

【0061】 圖 2B 所示的實施例的電氣電路 10 具有環形振盪器 100 和 200 作為時間基準。電氣電路 10 具有兩個帶有儲存電路 410 和儲存電路 420 的通道，每個通道被分接至 TDC 環形振盪器 301。TDC 環形振盪器 301 具有自己的致能信號 EN 以啟動或停止振盪。這對於在不進行任何測量時達到最低電流消耗非常重要。環形振盪器 100 和 200 在基板上彼此不

同角度定向的週期可以藉由除頻器元件 800 進行預處理，例如藉由用除頻器 800 每隔第二個脈衝計數就加倍。各別的除頻器元件 800 可以連接在各別的環形振盪器與儲存電路 410 和 420 之間。應變依賴的環形振盪器 100 和 200 觸發一個通道的儲存電路/採樣和保持元件 410 和 420 的儲存級。應變環形振盪器頻率的週期是延遲元件/閘的所有傳播延遲的和，例如，環形振盪器鏈中延遲元件/閘的所有上升邊緣和下降邊緣的傳播延遲。

【0062】 設置包括儲存電路 410 和 420 的儲存級以測量所連接的環形振盪器的週期。根據可能的實施例，每個級對所施加的應變環形振盪器時脈的兩個時脈脈衝的 TDC 計數進行採樣。然後，兩個時脈脈衝的兩個 TDC 計數之差就是應變環形振盪器的週期的 TDC 測量。

【0063】 量化的時間基準是 TDC 環形振盪器 301 中的延遲元件/閘的傳播延遲。後續的處理單元 900 能夠計算出值 N1 和 N2，值 N1 和 N2 代表每個環形振盪器 100 和 200 的當前週期或代表時間至數位轉換器 300 的環形振盪器 301 的第一和第二解碼狀態。

【0064】 圖 3 示出了用於具有環形振盪器 100 和 200 的應變測量的電氣電路 10 的第二實施例，其是圖 2A 所示的電氣電路 10 的第一實施例的變化。圖 3 的電氣電路 10 包括具有只有一個用於時間測量的通道的時間至數位轉換器。根據圖 3 所示的電氣電路 10 的實施例，電氣電路 10 僅包括一個 TDC 通道和一個儲存電路 400，例如採樣和保持元件。

【0065】 特別地，圖 3 所示的電氣電路 10 包括儲存電路 400，用於儲存時間至數位轉換器 300 的環形振盪器 301 的第一和第二狀態。時間至數位轉換器 300 的環形振盪器 301 的第一和第二狀態的儲存係由至少一個

第一和第二環形振盪器 100 和 200 控制。應變依賴的環形振盪器 100 和 200 兩者皆以一個接一個的方式測量。因此，環形振盪器 100 和 200 兩者都具有個別的啟動信號 start1、start2。

【0066】 電氣電路 10 包括邏輯閘/多工器 700，以選擇將連接到隨後的儲存電路 400 的激活的環形振盪器 100 和 200。多工器 700 佈置在儲存電路 400 的控制輸入節點 C400 與至少一個第一環形振盪器 100 和至少一個第二環形振盪器 200 的各別的輸出側 O100、O200 之間，其中，控制輸入節點 C400 用以施加控制信號來控制時間至數位轉換器 300 的環形振盪器 301 的第一和第二狀態的儲存、至少一個第一環形振盪器 100 用以產生第一輸出信號、而至少一個第二環形振盪器 200 用以產生第二輸出信號。

【0067】 多工器/邏輯閘 700 被配置為控制環形振盪器 301 的第一狀態和第二狀態的儲存，使得取決於在第一時間的至少一個第一環形振盪器 100 的第一輸出信號而將時間至數位轉換器 300 的環形振盪器 301 的第一狀態儲存在儲存電路 400 中。至少一個第一環形振盪器 100 的輸出信號取決於至少一個第一振盪器的週期持續時間，即，通過至少一個第一環形振盪器的延遲元件 110a，...，110n 的信號傳播延遲時間。

【0068】 多工器/邏輯閘 700 被配置為控制環形振盪器 301 的第一狀態和第二狀態的儲存，使得取決於至少一個第二環形振盪器 200 在第一時間之後的第二時間的第二輸出信號而將時間至數位轉換器 300 的環形振盪器 301 的第二狀態儲存在儲存電路 400 中。至少一個第二環形振盪器 200 的輸出信號取決於至少一個第二振盪器的週期持續時間，即，通過至少一個第二環形振盪器的延遲元件 210a，...，210n 的信號傳播延遲時間。

【0069】圖 3 所示的用於應變測量的電氣電路 10 的方法降低了閘極數量，並因此以降低了對 TDC 環形振盪器中的溫度、電壓、製程和應變的抑制為代價降低了晶粒的實施面積。由於時間至數位轉換器在數個 MSPS(每秒兆樣本)範圍內的快速測量循環，這個方法在電壓、溫度、製程或應變的變化要慢得多的考慮下也是可行的。

【0070】關於圖 2B 和圖 3 中所示的實施例，時間至數位轉換器 300 中的時間基準應當對應變和感測環形振盪器不那麼敏感。圖 4A 和圖 4B 示出了時間至數位轉換器 300 的兩種可能的配置，以提供對應變不敏感的時間基準。如上所述，已知環形振盪器週期的變化取決於環形振盪器在基板/晶粒上的各別延遲元件的定向。

【0071】尤其是在垂直環形振盪器中，如圖 4A 所示，變化方向可能相反。因此，環形振盪器 301 的延遲元件/閘可以有利地佈置在數個方向上並且並聯連接。

【0072】環形振盪器 301 可以包括複數個延遲級 301a, ..., 301n。每個延遲級包括至少兩個彼此並聯連接的延遲元件，其中每個延遲級 301a, ..., 301n 的各別延遲元件以不同的方向佈置在基板 30 上。特別地，圖 4A 示出了每個延遲級 301a, ..., 301 n 的延遲元件以並聯配置彼此垂直地佈置。圖 4B 在每個延遲級 301a, ..., 301n 中示出了延遲元件的並聯配置，其中，延遲元件以數種定向佈置。根據可能的實施例，所示出的四個延遲元件中的至少兩個可以彼此垂直地佈置。

【0073】圖 4A 和圖 4B 的並聯連接的延遲元件的定向使得可以在一定程度上平均化時間至數位轉換器 300 的應變依賴性。在兩個以上的定向之情況下，如圖 4B 所示，抑制率將進一步提高。

【0074】圖 5 示出了用於應變測量的電氣電路 10 的第三實施例，其包括環形振盪器 100 和 200。電氣電路 10 被配置為具有垂直定向的環形振盪器 100 和 200 的所謂的 Vernier TDC。垂直定向的環形振盪器 100 和 200 包括延遲元件/閘 110a, ..., 110n 和 210a, ..., 210n，其中至少一個第一環形振盪器 100 的延遲元件 110a, ..., 110n 和至少一個第二環形振盪器 200 的延遲元件 210a, ..., 210n 被定向為彼此垂直。如上所述，第一和第二環形振盪器 100、200 的延遲元件的垂直對準不是強制性的。重要的因素是環形振盪器 100 和 200 中的各別延遲元件在基板 30 上以不同的方向佈置。環形振盪器 100 和 200 兩者都藉由共同的啟動信號啟動而啟動。

【0075】圖 5 中所示的電氣電路 10 包括佈置在至少一個第一環形振盪器 100 與處理電路 900 之間的第一計數器電路 510，以對在至少一個第一環形振盪器 100 施加啟動信號以啟動至少一個第一環形振盪器和向至少一個第一環形振盪器 100 施加停止信號以使至少一個第一環形振盪器停止之間通過至少一個第一環形振盪器 100 的完整信號的第一數量進行計數。電氣電路 10 包括第二計數器電路 520，第二計數器電路 520 佈置在至少一個第二環形振盪器 200 與處理電路 900 之間，以對在至少一個第二環形振盪器 200 施加啟動信號以啟動至少一個第二環形振盪器和向至少一個第二環形振盪器 200 施加停止信號以使至少一個第二環形振盪器停止之間通過至少一個第二環形振盪器 200 的完整信號的第二數量進行計數。

【0076】根據圖 5 所示的用於應變測量的電氣電路 10 的實施例，電氣電路包括遲早(early-late)檢測器單元 610a，…，610n 的鏈 600，以檢測至少一個第一和第二環形振盪器 100、200 的狀態。遲早檢測器單元 610a，…，610n 中的每一個耦合到至少一個第一環形振盪器 100 的延遲元件 110a，…，110n 中的各別一個以及至少一個第二環形振盪器 200 的延遲元件 210a，…，210n 中的各別一個。遲早檢測器單元 610a，…，610n 的鏈 600 被實施為使得如果所述遲早檢測器單元 610a，…，610n 的其中一個檢測到至少一個第一環形振盪器 100 的延遲元件 110a，…，110n 中的各別一個與所述較早檢測器單元中的其中一個連接，而同時至少一個第二環形振盪器 200 的延遲元件 210a，…，210n 中的各別一個改變其各別狀態，則所述遲早檢測器單元 610a，…，610n 的至少一個產生停止信號。

【0077】處理電路 900 被配置為確定第一值 N1 和至少一個第一環形振盪器 100 的當前狀態，第一值 N1 代表在施加啟動信號和停止信號之間經過至少一個第一環形振盪器 100 的完整信號的數目，至少一個第一環形振盪器 100 的當前狀態是由遲早檢測器單元 610a，…，610n 的鏈 600 所檢測。處理電路 900 進一步被配置為確定第二值 N2 和至少一個第二環形振盪器 200 的當前狀態，第二值 N2 代表在施加啟動信號和停止信號之間經過至少一個第二環形振盪器 200 的完整信號的數目，至少一個第二環形振盪器 200 的當前狀態是由遲早檢測器單元 610a，…，610n 的鏈 600 所檢測。處理電路 900 被配置為根據第一值 N1 和第二值 N2 的比率來確定施加在基板 30 上的應變的大小。結果 N1 和 N2 以不同的應變依賴解析度來數值化或量化相同的時間週期。

【0078】圖 5 所示的方法係以帶有應變依賴的環形振盪器 100 和 200 的所謂的 Vernier TDC 為基礎。遲早檢測器單元的鏈將指示環形振盪器 100 和 200 中的延遲元件何時進行同相切換並且也將停止環形振盪器 100 和 200。環形振盪器 100 和 200 的共同停止信號是由遲早檢測器單元 601a, ..., 610n 的其中一個元件觸發。某些設計修改是可行的，例如，將每個遲早檢測器單元 601a, ..., 610n 的各別的停止信號施加到第一環形振盪器 100 的其中一個延遲元件和第二環形振盪器 200 的其中一個延遲元件，以及施加啟動信號到與第一環形振盪器耦合的第一閘極和與第二環形振盪器耦合的第二閘極。

【0079】由於所施加的應變，環形振盪器 100 和 200 中的其中一個可以將它們的延遲元件切換成比另一個正交定向的環形振盪器稍微更慢或更快。兩個環形振盪器共同地啟動和停止，但是由於所施加的應變導致延遲以及因此的週期不同，因此每個環形振盪器中的過去的延遲元件的第一值 N1 和第二值 N2 都不同。

【0080】由於溫度和電壓的溫度敏感性以及兩個振盪器 100 和 200 對製程變化的依賴性基本相同，因此可以藉由確定兩個 TDC 計數 N1 和 N2 的比率而顯著降低測量的溫度、電壓或製程的影響。

【0081】參照圖 2B、圖 3 和圖 5 所示的電氣電路 10 的實施例，具有延遲元件的不同角度定向的應變依賴環形振盪器的應用具有數個優點。如果環形振盪器的週期確實為 1000 ns(奈秒)，則封裝件中施加的應變會使此週期最大變化為 4 ns。借助先進的時間至數位轉換器的速度和解析度(例

如，解析度為 10 ps(皮秒))，則可以將這 4 ns 細分為 400 分(division)或 8.6 位元。

【0082】 TDC 在時間上結合了高解析度，同時還具有幾奈秒的快速轉換時間。由於這個原因，如圖 2 和圖 3 的實施例中所示的例如抽頭式環形振盪器的基於環形振盪器的 TDC、或圖 5 的實施例中所示的 Vernier TDC，較佳用於透過頻率計數器進行應變測量的電氣電路 10。對於這兩種類型的 TDC，典型的是它們還應用環形振盪器，其中定時驅動元件是基於數位閘的傳播延遲。

【0083】 由於測量速度快，因此有可能對多個結果取平均從而提高結果的解析度。TDC 使用子閘解析度技術(sub-gate resolution technique)可解決，例如，50 ps 或甚至更低的傳播延遲的解析度。快速的測量速度還可以測量出數個環形振盪器，並將結果組合起來以進行補償。

【0084】 通常，環形振盪器中之閘極/反相器的傳播延遲是 TDC 的量化 LSB。與提出的用於應變測量的電氣電路 10 相一致，此定時元件也被整合在相同的基板上並且處於相同的應變之下。這種依賴性必須得到補償。環形振盪器中的其中一個閘通常是致能或禁用環形振盪器的閘。使用此閘以及快速轉換的情況下，在許多應用中可以不需一直測量。因此，藉由在空載時間內關閉所有環形振盪器，可以顯著降低電流消耗。

【0085】 關於用於應變測量的電氣電路的方法，要指出的是，在所有實施例中，由於環形振盪器合併有致能/禁止閘 101、201 或 1001、2001，因此可以完全切斷操作電流。藉由在應用中操作此閘，能夠使此閘的平均電流消耗僅為幾微安。

【0086】 TDC 的時間解析度在皮秒範圍內，計數器的時間解析度在奈秒範圍內。因此，使用頻率計數器的測量要慢得多，例如慢 100 倍。這將限制解析度、增加電流消耗、並降低電壓和溫度以及可能的應變效應的抑制。

【0087】 圖 6 示出了具有 001 平面的標準晶圓的基板上的環形振盪器的閘極/延遲元件的可能定向的示例。在此示例中，用 $\pm 0^\circ$ 表示的閘極(反相器)確實具有沿晶圓的(110)方向的汲極-源極方向的電流。

【0088】 圖 7A 和圖 7B 示出了用於應變測量的電氣電路 10 的配置，其可以用於平面應變分析。根據可能的實施例，為了平面應變分析的目的，提供了至少三個(但較佳為四個)環形振盪器和一個時間至數位轉換器。電氣電路 10 的圖 7A 和圖 7B 所示的實施例包括四個應變依賴的環形振盪器 100、200、1000、2000，其包括各別的延遲元件。

【0089】 環形振盪器 100 包括延遲元件 110a，...，110n，並且環形振盪器 200 包括延遲元件 210a，...，210n，它們在基板上彼此垂直地佈置。環形振盪器 1000 包括延遲元件 1100a，...，1100n，並且環形振盪器 2000 包括延遲元件 2100a，...，2100n，它們在基板上彼此垂直地佈置。如上所述，延遲元件彼此之間的其他不同的角度定向是可能的。

【0090】 根據圖 7A 所示的實施例，延遲元件 110a，...，110n 沿 90° 方向佈置，並且延遲元件 210a，...，210n 沿 $\pm 0^\circ$ 方向定向。關於環形振盪器 1000 和 2000，延遲元件 1100a，...，1100n 被定向在 $+45^\circ$ 方向，並且延遲元件 2100a，...，2100n 被定向在 -45° 方向。圖 7A 的電氣電路 10 的其他元件對應於圖 3 所示的電氣電路 10 的配置。環形振盪器 100、200、1000

和 2000 連接到其中一個時間至數位轉換器 300。環形振盪器以 0° 和 45° 定向以及各別的正交定向而彼此對準。根據對稱性，環形振盪器的方向平行於 $[110]$ ， $[-110]$ ， $[100]$ 和 $[010]$ 的主晶面。由於標準晶圓材料的對稱性，環形振盪器 100、200 和 1000、2000 的電子行為成對地相同。

【0091】 關於圖 7B 的電氣電路 10 的實施例，環形振盪器 100 和 200 的延遲元件被定向在 $-22.5^\circ+90^\circ$ 和 -22.5° 的方向上。環形振盪器 1000 和 2000 的延遲元件定向在 $+22.5^\circ-90^\circ$ 和 $+22.5^\circ$ 的方向上。每個環形振盪器 100、200 和 1000、2000 都連接到各別的儲存電路/採樣和保持元件 410、420、430 和 440。儲存電路 410，...，440 連接到處理單元 900 以計算各別環形振盪器的值/計數 $N1$ 、 $N2$ 和 $M1$ 、 $M2$ 。

【0092】 與圖 7A 的電氣電路 10 的實施例相比，圖 7B 所示的電氣電路 10 的另一實施例使用角度定向以使延遲元件相對於環形振盪器的先前的佈置相對於圖 7A 旋轉 22.5° 且正交。這角度定向對應於標準(001)晶圓上的 $[2-10]$ 、 $[210]$ 、 $[120]$ 和 $[-120]$ 晶格定向。在這種情況下，由於晶圓材料中的對稱性，每個環形振盪器 100、200、1000、2000 的電子行為是相同的，這導致更佳地抑制 PVT 變化。在圖 7B 所示的電氣電路 10 的實施例中，每個環形振盪器 100、200、1000、2000 連接到自己的 TDC 通道，並且具有共同的啟動信號。在計算應變測量時，這有望高度抑制電壓溫度和 TDC 中的常見應變。

【0093】 必須注意的是，平面應變分析也可以使用適合於三個環形振盪器的方法進行，例如以 120° 角分佈。然而，由於晶圓和封裝件上的對稱性，圖 7A 和 7B 所示的使用四個環形振盪器的方法是較佳的。

【0094】圖 8 示出了用於應變測量的電氣電路 10 的實施例，其在比率補償之後具有對剩餘溫度影響的補償。電氣電路包括環形振盪器 100 和 200，環形振盪器 100 和 200 包括彼此垂直定向的各別延遲元件，以及環形振盪器 1000 和 2000，其包括彼此垂直定向的各別延遲元件。每個環形振盪器連接到自己的 TDC 通道，所述 TDC 通道包括儲存電路 410、420、430 和 440，這些儲存電路連接到處理單元 900。

【0095】已知壓電係數是以不同的方式取決於溫度，其取決於延遲元件的 NMOS 和 PMOS 電晶體中的通道寬度 W 或通道長度 L 。在圖 8 所示的方法中，通道僅在 NMOS 和 PMOS 電晶體的通道寬度 W 中變化。

【0096】特別地，電氣電路 10 包括第一組應變依賴的環形振盪器 100 和 200，其具有各別延遲元件的 NMOS 電晶體的 $W1N$ 的通道寬度和 PMOS 電晶體的 $W1P$ 的通道寬度，其比率為 $W1N / W1P$ 。此外，圖 8 所示的電氣電路 10 包括第二組應變依賴的環形振盪器 1000、2000，其與之前相同的定向，但是具有各別延遲元件的 NMOS 電晶體的 $W2N$ 的寬度和 PMOS 電晶體的 $W2P$ 的寬度，其比率為與 $W1N / W1P$ 不同的 $W2N / W2P$ 。 W_N 、 W_P 的這種差異將導致不同的溫度漂移，然後儘管進行比率測量，也可以使用它來補償剩餘的溫度漂移，例如，藉由將兩個結果的加權和(weighted sum)相加。在最初具有四個應變依賴的環形振盪器進行平面應變分析的佈置的情況下，為此可能有必要應用額外四個具有不同 W_N / W_P 的應變依賴的環形振盪器。

【0097】已經發現，電氣電路 10 也可以用於檢測施加到基板上的壓縮應變或拉伸應變。可以藉由彎曲基板的軸來施加應變，例如藉由在基板

的 0° 軸上或在基板的 90° 軸上正交於拉伸應變處施加壓縮應變。在兩種情況下，不管施加了應變的兩個軸為何，應變依賴的環形振盪器週期的 TDC 測量值都具有相同的符號。僅使用兩個環形振盪器的兩個測量計數 N1 和 N2 之比率，不可能檢測出施加應變的方向。

【0098】 實驗表明，環形振盪器的 TDC 測量通常指向應變方向，例如，具有 0° 方向且壓縮應變沿 0° 方向的環形振盪器的測量值略高於環形振盪器指向正交於應變方向的 TDC 測量值，例如具有 90° 定向的環形振盪器在 0° 方向上具有壓縮應變。藉由比較從垂直佈置的環形振盪器獲得的結果，即使應變方向未知，也可以區分拉伸或壓縮應變。兩個軸和兩種應變類型導致四種特徵性和可檢測類型的應變。尤其是，兩個環形振盪器的測量振幅的符號和大小可以區分所有四種情況。

【0099】 考慮單片積體晶片時，總是可以應用更多如圖 2A 所示的延遲鏈、或者如圖 2B、3、5、7A、7B 和 8 所示的應用環形振盪器。此外，可以提供一個用於應變測量的電氣電路 10 的陣列。在從數個環形振盪器或各種電氣電路 10 獲得此額外資訊的情況下，可以進一步檢測例如由晶片的扭轉引起的應變的梯度。

【0100】 圖 9 示出了包括用於應變測量的電氣電路 10 的感測器裝置 1 的實施例。感測器裝置 1 的電氣電路 10 被實施為測量施加在基板 30 上的應變的大小和/或方向和/或應變的梯度。電氣電路 10 被封裝在殼體 40 中。

【0101】圖 10 示出了電子裝置的實施例，電子裝置 2 包括感測器裝置 1，感測器裝置 1 包括電氣電路 10 和另一電氣電路 20，電氣電路 10 用於應變測量，電氣電路 10 和另一電氣電路 20 兩者皆整合在基板 30 中。

【0102】圖 11 示出了包括複數個感測器裝置 1a、1b...1n 的感測器佈置的實施例。根據有利的實施例，感測器裝置 1 以菊花鏈(daisy chain)配置彼此連接。

【0103】應變感測通常限於晶片本身的面積。許多應用將需要在較大面積中檢測應變狀態。典型應用包括分析整個 PCB 上的應變、更換鍵盤按鈕、任何類型的就座面積或放置面積的應變狀態、步行鞋的應變和彎曲測量等。

【0104】對於這些類型的應用程式，至少需要數個裝置，但大規模也需要幾十個裝置。處理器或控制器必須操作所有這些裝置。例如，在 SPI 協議上，每個裝置都有自己的選擇線，導致處理器或控制器側面需要數十個額外的引腳。例如，在 I2C 協議上，每個裝置都需要一個專用的匯流排位址。這在任何情況下都意味著對每個裝置進行排他性處理，以分配一個單獨的位址。此外，特定於 I2C 協議，可用的裝置位址的範圍受到限制。

【0105】克服此問題的解決方案是菊花鏈中所有裝置的連接，如圖 11 所示。整個匯流排或部分匯流排係通過每個裝置而形成迴路。所有裝置都連接到串聯鏈(serial chain)。每個裝置以相同的方式連接到左側和右側的相鄰晶片。

【0106】菊花鏈連接的特殊優勢是，每個感測器節點/裝置使用相同的電路，以及外殼或 PCB 中晶片的相同接合。此外，在通過電纜連接的

PCB 上，每個 PCB 都是相同的。控制器僅需要諸如引腳或匯流排位址之類的資源即可與單個裝置進行通信。

【0107】 電氣電路 10 的各種實施例可以用於複數個應用領域中的應變測量。用於應變測量的電氣電路 10 可以例如用於行動電話、PC、筆記型電腦或用於強制按壓檢測、深度按壓檢測、動手檢測的墊或 PCB、外殼等上的損壞記錄的領域。電氣電路 10 可以在工業應用中用於應變計的數位替換、數位扭矩感測、機械應力感測和分析、用於使感測機器人能夠進行力和抓地力以及重量感測。此外，電氣電路 10 可以用在力或彎曲激活的開關(確定觸發位準)中或用於夾子、附件等的力感測中。此外，電氣電路 10 可以用在過程和產品監視和分析中。電氣電路 10 之陣列可以用作能夠對機械應力進行 2D 和 3D 記錄和分析的感測器。

【0108】 另一個應用領域是家用電器，其中電氣電路 10 可以用作廚房用具(咖啡壺、肥皂分配器等)的料位感測器(fill level sensory)。在可再生能源領域中，用於應變測量的電氣電路 10 可以用於無線監視風能設備或水輪機監視和診斷。在健康領域中，電氣電路 10 可用於健康監測目的或分析、用作衣服和織物中的智能感測、用作鞋或襪子中的感測裝置或用作感測電動牙刷以限制對牙齒的過度作用力。在運動/可穿戴設備領域中，電氣電路 10 可以用作力和彎曲感測設備。通用功能是裝置可以由 NFC 供電並可以藉由超低功耗運行。所有裝置都會產生用於人工智慧分析的數據。

【0109】 此外，用於應變測量的電氣電路 10 可以應用於圖像感測器的一般領域，以提供彎曲圖像感測器的彎曲控制或背光的薄晶圓的厚度控制。特別地，在彎曲圖像感測器的領域中，用於應變測量的電氣電路 10 使

得透鏡的形狀因子更小，提供彎曲圖像感測器中局部或整體彎曲的測量、製程的改進並且可以用作例如焦點之額外補償測量的基礎。

【符號說明】

【0110】

1:感測器裝置

2:電子裝置

1a，…，1n:感測器裝置

10:電氣電路

20:另一電氣電路

30:基板

40:殼體

100:第一環形振盪器、環形振盪器、振盪器

101:致能/禁止閘

110a，…，110n:延遲元件

200:第二環形振盪器、環形振盪器、振盪器

201:致能/禁止閘

210a，…，210n:延遲元件

300:時間至數位轉換器、TDC

301:環形振盪器、TDC 環形振盪器

310a，…，310n:延遲元件/閘

320:計數器

400:儲存電路

410:第一儲存電路、儲存電路、採樣和保持元件

420:第二儲存電路、儲存電路、採樣和保持元件

430:儲存電路、採樣和保持元件

440:儲存電路、採樣和保持元件

510:第一計數器電路

520:第二計數器電路

600:鏈

610a:遲早檢測器單元

700:邏輯閘/多工器

800:除頻器元件、除頻器

900:處理電路、計算單元、處理單元

1000:環形振盪器

1001:致能/禁止閘

1100a, ..., 1100n:延遲元件

2000:環形振盪器

2001:致能/禁止閘

2100a, ..., 2100n:延遲元件

C400:控制輸入節點

M1:值/計數

M2:值/計數

N1:第一值、值、TDC 計數、計數

N2:第二值、值、TDC 計數、計數

O100:輸出側

O200:輸出側

【發明申請專利範圍】

【請求項1】 一種用於應變測量的電氣電路，包括：

由複數個延遲元件(110a，…，110n)組成的至少一第一延遲鏈(110)和由複數個延遲元件(210a，…，210n)組成的至少一第二延遲鏈(210)，該至少一第一延遲鏈(110)和該至少一第二延遲鏈(210)佈置在基板(30)上，該至少一個第一和第二延遲鏈(110、210)的各別該延遲元件(110a，…，110n；220a，…，220n)的該傳播延遲時間取決於施加到該基板(30)的應變；

其中，該至少一個第一延遲鏈(110)的該延遲元件(110a，…，110n)在該基板 30 上的定向不同於該至少一個第二延遲鏈(210)的該延遲元件(210a，…，210n)；

處理電路(900)，用於根據該第一延遲鏈(110)的第一信號傳播延遲時間和該第二延遲鏈(210)的第二信號傳播延遲時間確定施加在該基板(30)上的該應變的大小。

【請求項2】 如請求項 1 所述之電氣電路，包括：

至少一第一環形振盪器(100)和至少一第二環形振盪器(200)以不同的定向佈置在基板(30)上，其中，該至少一個第一環形振盪器(100)包括該至少一個第一延遲鏈(110)並且該至少一個第二環形振盪器(200)包括該至少一個第二延遲鏈(210)，

其中，該至少一個第一環形振盪器(100)具有第一振盪頻率，該第一振盪頻率取決於施加在該基板(30)上的應變的方向，

其中，該至少一個第二環形振盪器(200)具有第二振盪頻率，該第二振盪頻率取決於施加在該基板(30)上的該應變的該方向，以及

其中，該處理電路(900)被配置為根據該第一和第二振盪頻率來確定施加在該基板(30)上的該應變的該大小。

【請求項3】 如請求項 1 或 2 所述之電氣電路，包括：

時間至數位轉換器(300)，具有環形振盪器(301)，以及

其中，該時間至數位轉換器的該環形振盪器(301)具有輸出側(O301)，以響應於該時間至數位轉換器(300)的該環形振盪器(301)的狀態而產生該時間至數位轉換器的該環形振盪器(301)的輸出信號。

【請求項4】 如請求項 3 所述之電氣電路，

其中，該處理電路(900)被配置為根據第一值(N1)和第二值(N2)之間的比率來確定施加在該基板(30)上的該應變的該大小，該第一值(N1)表示在第一時間檢測到的該時間至數位轉換器(300)的該環形振盪器(301)的第一解碼狀態，該第二值(N2)表示在第二時間檢測到的該時間至數位轉換器(300)的該環形振盪器(301)的第二解碼狀態，

其中，該第一時間由該至少一個第一環形振盪器(100)的該週期持續時間確定，該至少一個第一環形振盪器(100)的該週期持續時間取決於該至少一個第一環形振盪器(100)的該延遲元件(110a, ..., 110n)的該傳播延遲時間，以及

其中，該第二時間由該至少一個第二環形振盪器(200)的該週期持續時間確定，該至少一個第二環形振盪器(200)的該週期持續時間取決於該至少一個第二環形振盪器(200)的該延遲元件(210a, ..., 210n)的該傳播延遲時間。

【請求項5】 如請求項 4 所述之電氣電路，包括：

至少一個第一儲存電路(410)，用於儲存該時間至數位轉換器(300)的該環形振盪器(301)的第一狀態，其中，該第一狀態的該儲存由該至少一個第一環形振盪器(100)控制，以及

至少一個第二儲存電路(420)，用於儲存該時間至數位轉換器(300)的該環形振盪器(301)的第二狀態，其中，該第二狀態的該儲存由該至少一個第二環形振盪器(200)控制。

【請求項6】 如請求項 1 或 2 所述之電氣電路，

第一計數器電路(510)，被佈置在該至少一個第一環形振盪器(100)和該處理電路(900)之間，以計數在施加啟動信號與施加停止信號之間通過該至少一個第一環形振盪器(100)的完整信號的第一數量，該啟動信號是施加到該至少一個第一環形振盪器(100)以啟動該至少一個第一環形振盪器，而該停止信號是施加到該至少一個第一環形振盪器(100)以使該至少一個第一環形振盪器停止，以及

第二計數器電路(520)，被佈置在該至少一個第二環形振盪器(200)和該處理電路(900)之間，以計數在施加該啟動信號與施加該停止信號之間通過該至少一個第二環形振盪器(200)的完整信號的第二數量，該啟動信號是施加到該至少一個第二環形振盪器(200)以啟動該至少一個第二環形振盪器，而該停止信號是施加到該至少一個第二環形振盪器(200)以使該至少一個第二環形振盪器停止。

【請求項7】 如請求項 6 所述之電氣電路，包括：

遲早檢測器單元(610a，…，610n)的鏈(600)，用於檢測該至少一個第一和第二環形振盪器(100、200)的狀態，

其中，每個該遲早檢測器單元(610a，…，610n)分別耦合到該至少一個第一和第二環形振盪器(100、200)的該延遲元件(110a，…，110n；210a，…，210n)中的各別一個，以及

其中，該遲早檢測器單元(610a，…，610n)的該鏈(600)被體現為使得如果該遲早檢測器單元(610a，…，610n)中的該一個檢測到與該遲早檢測器單元(610a，…，610n)的該一個連接的該至少一個第一環形振盪器(100)的該延遲元件(110a，…，110n)的該各別一個以及與該遲早檢測器單元的該一個連接的該至少一個第二環形振盪器(200)的該延遲元件(210a，…，210n)的該各別一個同時改變其各別狀態，則該遲早檢測器單元(610a，…，610n)中的至少一個產生該停止信號。

【請求項8】 如請求項 6 所述之電氣電路，

其中，該處理電路(900)被配置為確定代表在施加該啟動信號和該停止信號之間經過該至少一個第一環形振盪器(100)的完整信號的該數量的第一值(N1)和由遲早檢測器單元(610a，…，610n)的該鏈(600)檢測到的該至少一個第一環形振盪器(100)中的當前狀態，以及確定代表在施加該啟動信號和該停止信號之間經過該至少一個第二環形振盪器(200)的完整信號的該數量的第二值(N2)和由遲早檢測器單元(610a，…，610n)的該鏈(600)檢測到的該至少一個第二環形振盪器(200)中的當前狀態，以及

其中，該處理電路(900)被配置為根據該第一值(N1)和該第二值(N2)的比率來確定施加在該基板(30)上的該應變的該大小。

【請求項9】 如請求項 1 或 2 所述之電氣電路，

其中，該至少一個第一和第二環形振盪器(100、200)同時共同啟動。

【請求項10】 如請求項 3 所述之電氣電路，包括：

儲存電路(400)，用於儲存該時間至數位轉換器(300)的該環形振盪器(301)的該第一和第二狀態，其中，該時間至數位轉換器(300)的該環形振盪

器(301)的該第一和第二狀態的該儲存係由該至少一個第一和第二環形振盪器(100、200)控制。

【請求項11】 如請求項 10 所述之電氣電路，包括：

多工器(700)或邏輯閘，在該儲存電路(400)的控制輸入節點(C400)與該至少一個第一環形振盪器(100)和該至少一個第二環形振盪器(200)的各別輸出側(O100、O200)之間，該控制輸入節點(C400)用以控制該時間至數位轉換器(300)的該環形振盪器(301)的該第一和第二狀態的該儲存，該各別輸出側(O100，O200)用以產生第一輸出信號和用以產生第二輸出信號，

其中，該多工器(700)或該邏輯閘配置為控制該環形振盪器(301)的該第一和第二狀態的該儲存，以使得該時間至數位轉換器(300)的該環形振盪器(301)的該第一狀態取決於在該第一時間的該至少一個第一環形振盪器(100)的該第一輸出信號而儲存在該儲存電路(400)中，以及

其中，該多工器(700)或該邏輯閘配置為控制該環形振盪器(301)的該第一和第二狀態的該儲存，以使得該時間至數位轉換器(300)的該環形振盪器(301)的該第二狀態取決於在該第一時間之後的該第二時間的該至少一個第二環形振盪器(200)的該第二輸出信號而儲存在該儲存電路(400)中。

【請求項12】 如請求項 1 或 2 所述之電氣電路，

其中，該至少一個第一和第二環形振盪器(100、200)的各別振盪係藉由單獨的啟動信號(start1、start2)啟動。

【請求項13】 一種感測器裝置，包括：

如請求項 1 或 2 所述之用於應變測量的電氣電路(10)，

其中，該感測器裝置(1)的該電氣電路(10)被體現為測量施加在該基板(30)上的該應變的該大小及/或該方向及/或該應變的梯度，

殼體(40)，係封裝該電氣電路(10)。

【請求項14】 一種電子裝置，包括：

如請求項 13 所述之感測器裝置(1)，以及

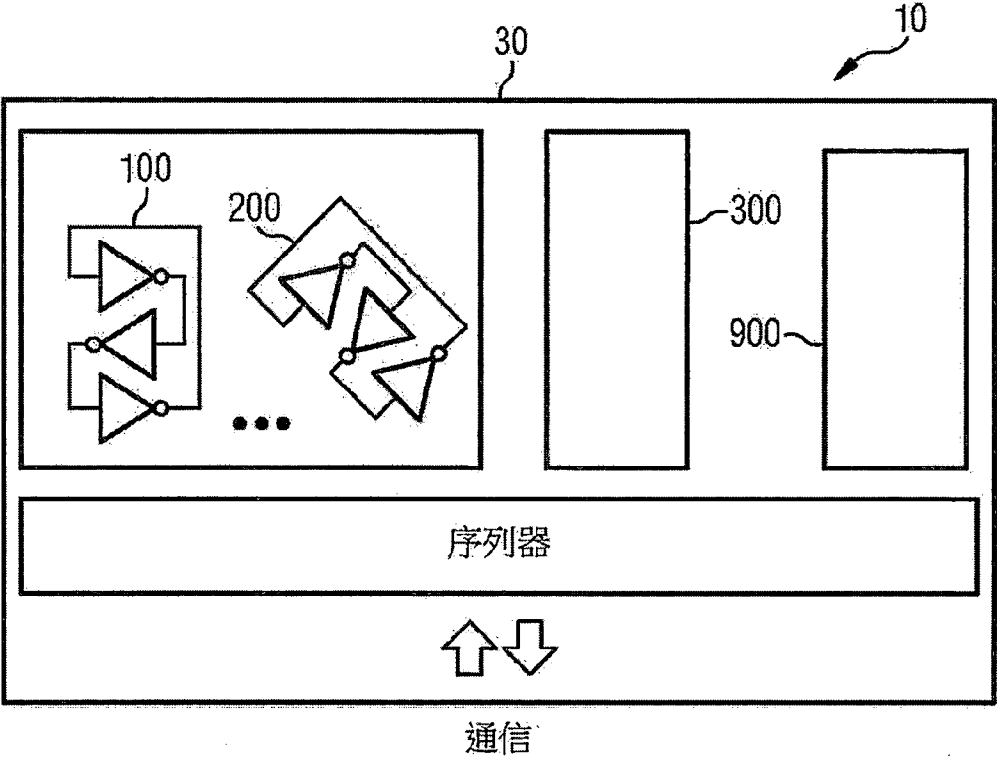
電子電路(20)，

其中，用於應變測量的該電氣電路(10)和該電子電路(20)係單片地整合在該基板(30)中。

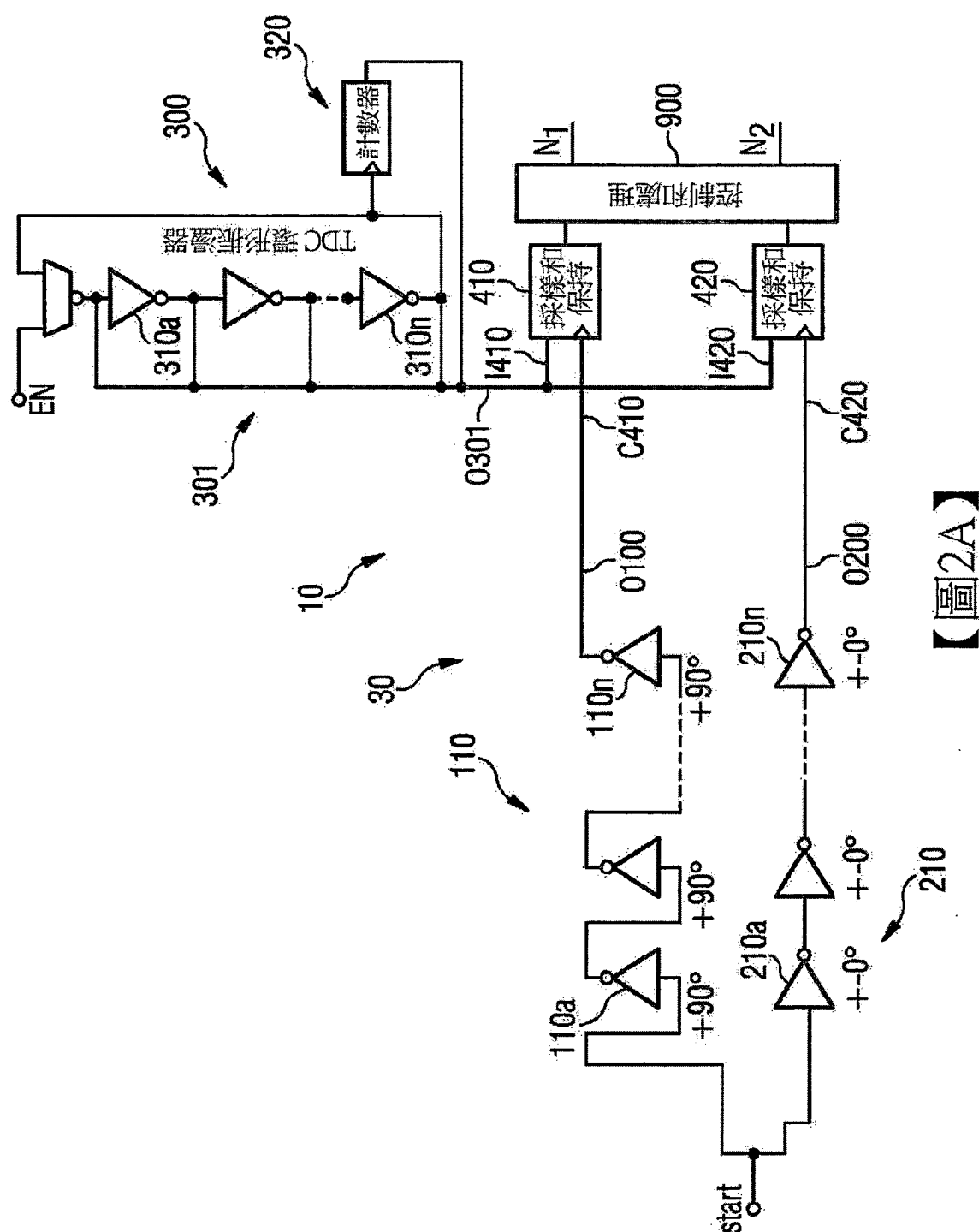
【請求項15】 一種如請求項 13 所述之感測器佈置，包括：

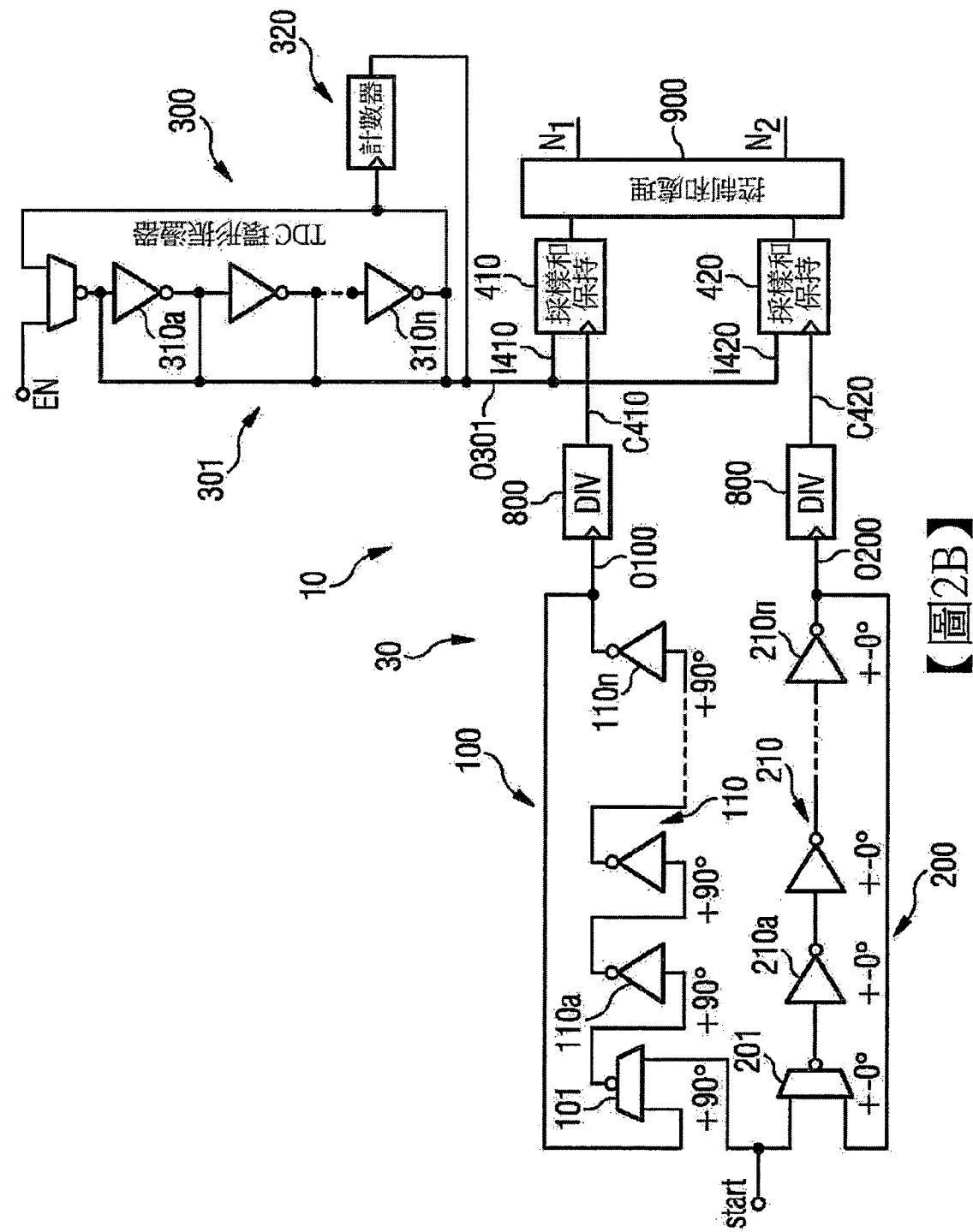
複數個如請求項 13 所述之該感測器裝置(1)，其中，該感測器裝置(1)係以菊花鏈配置彼此連接。

【發明圖式】

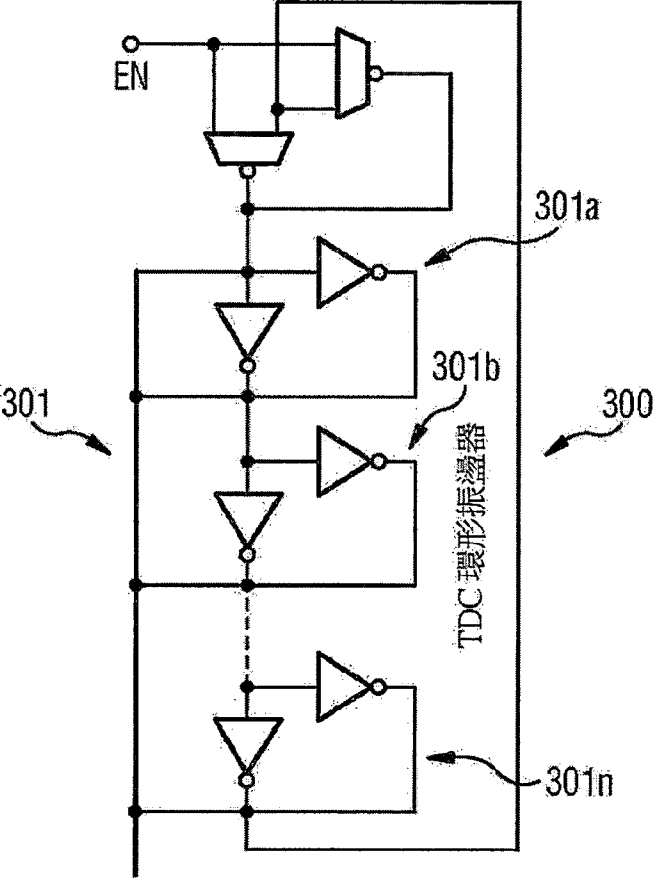


【圖1】

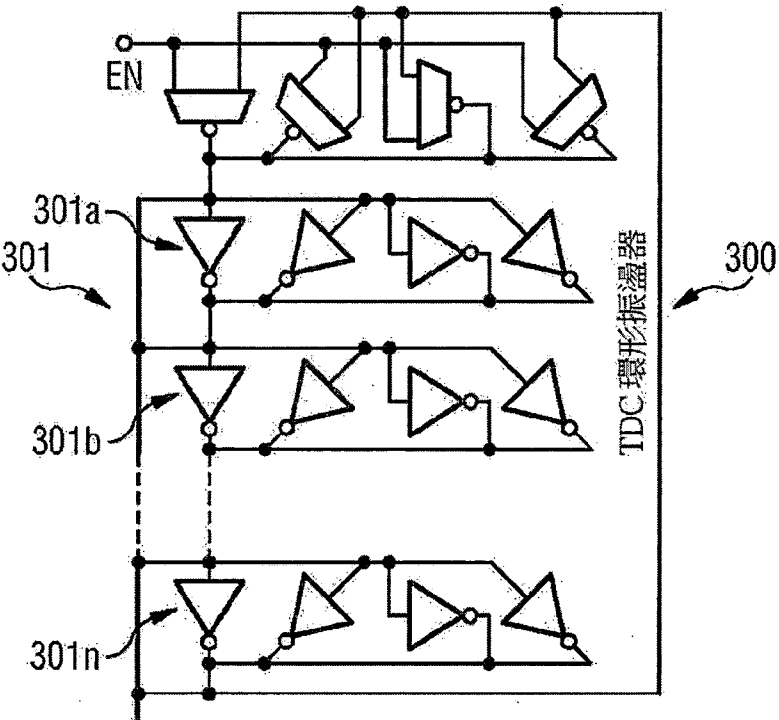




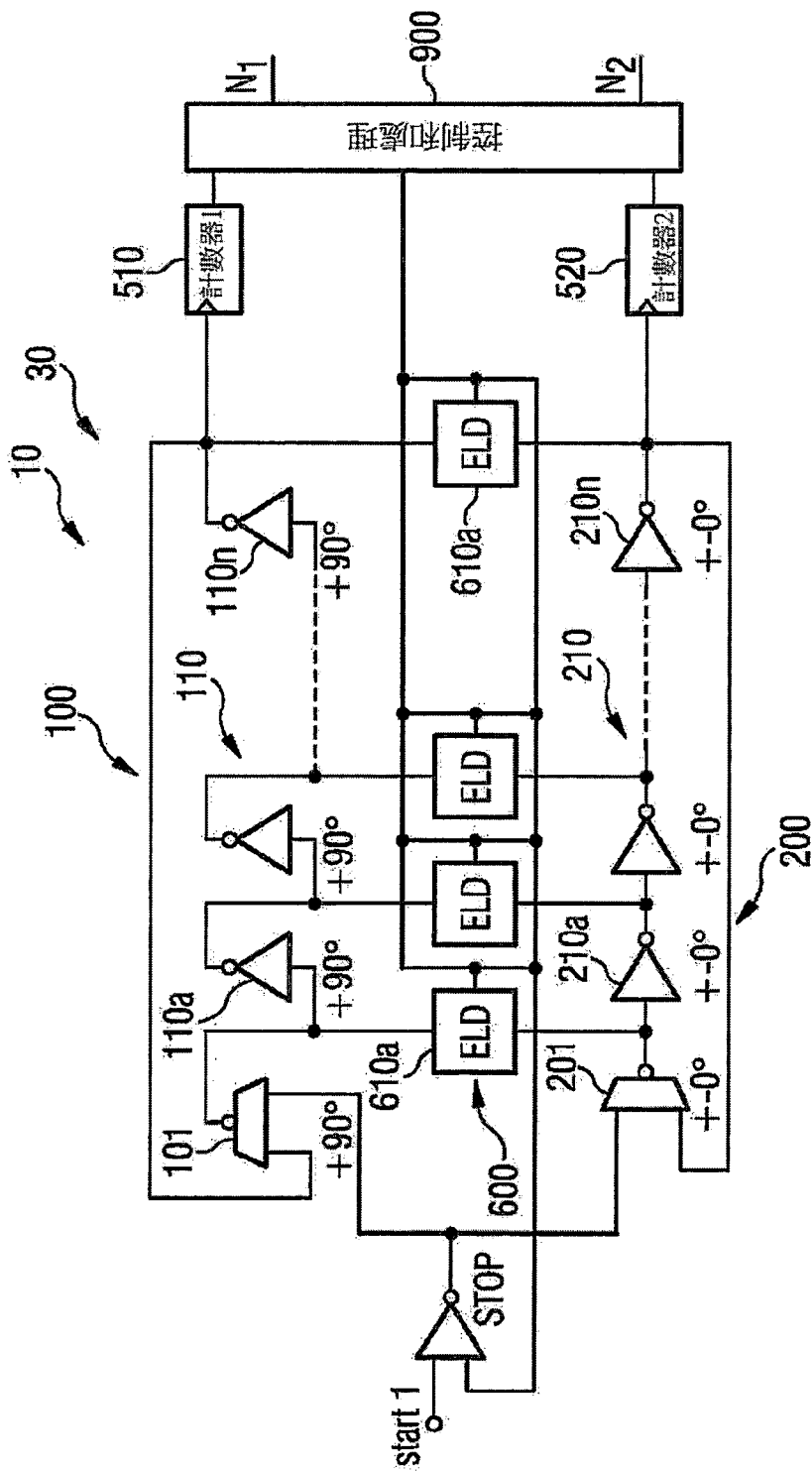
【圖2B】



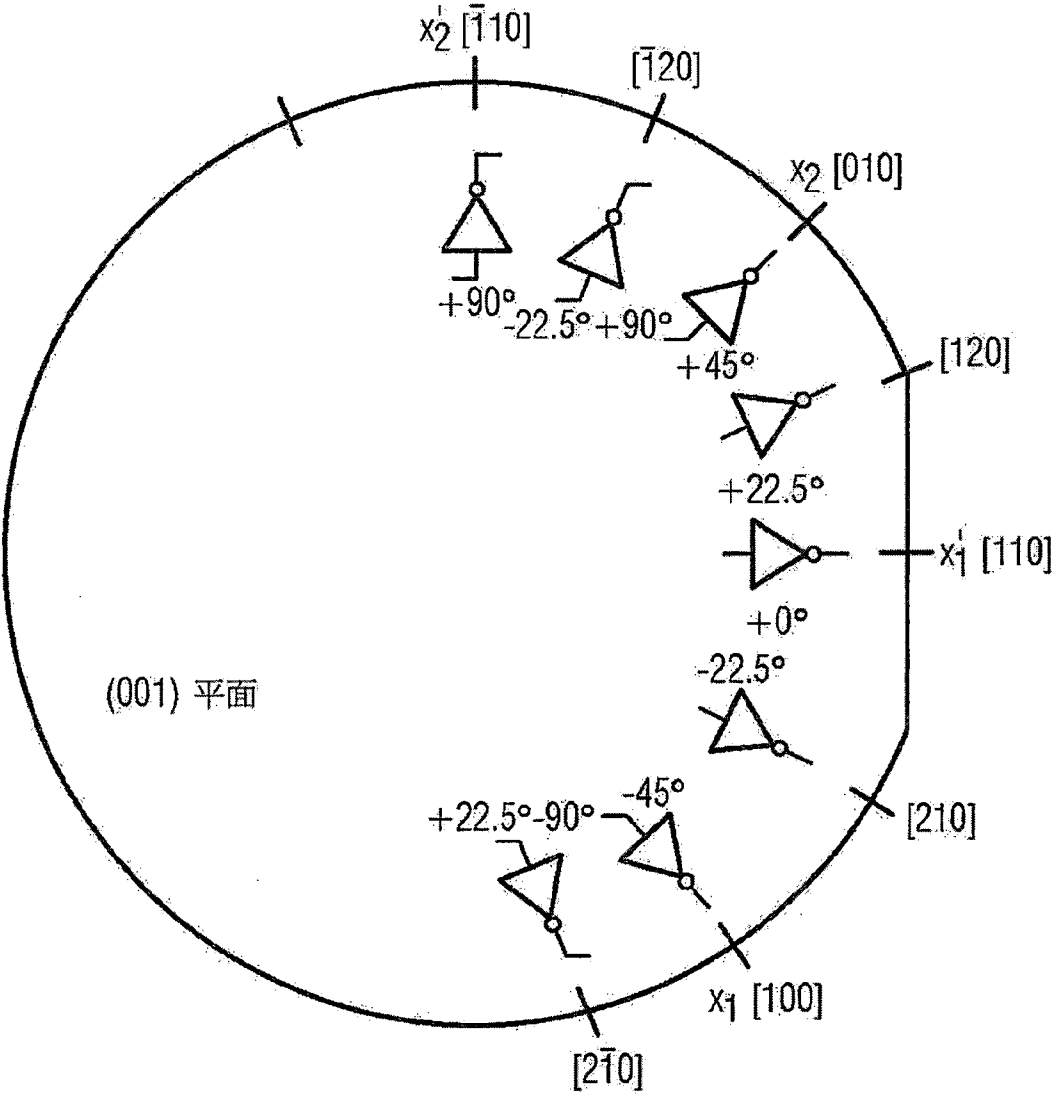
【圖4A】



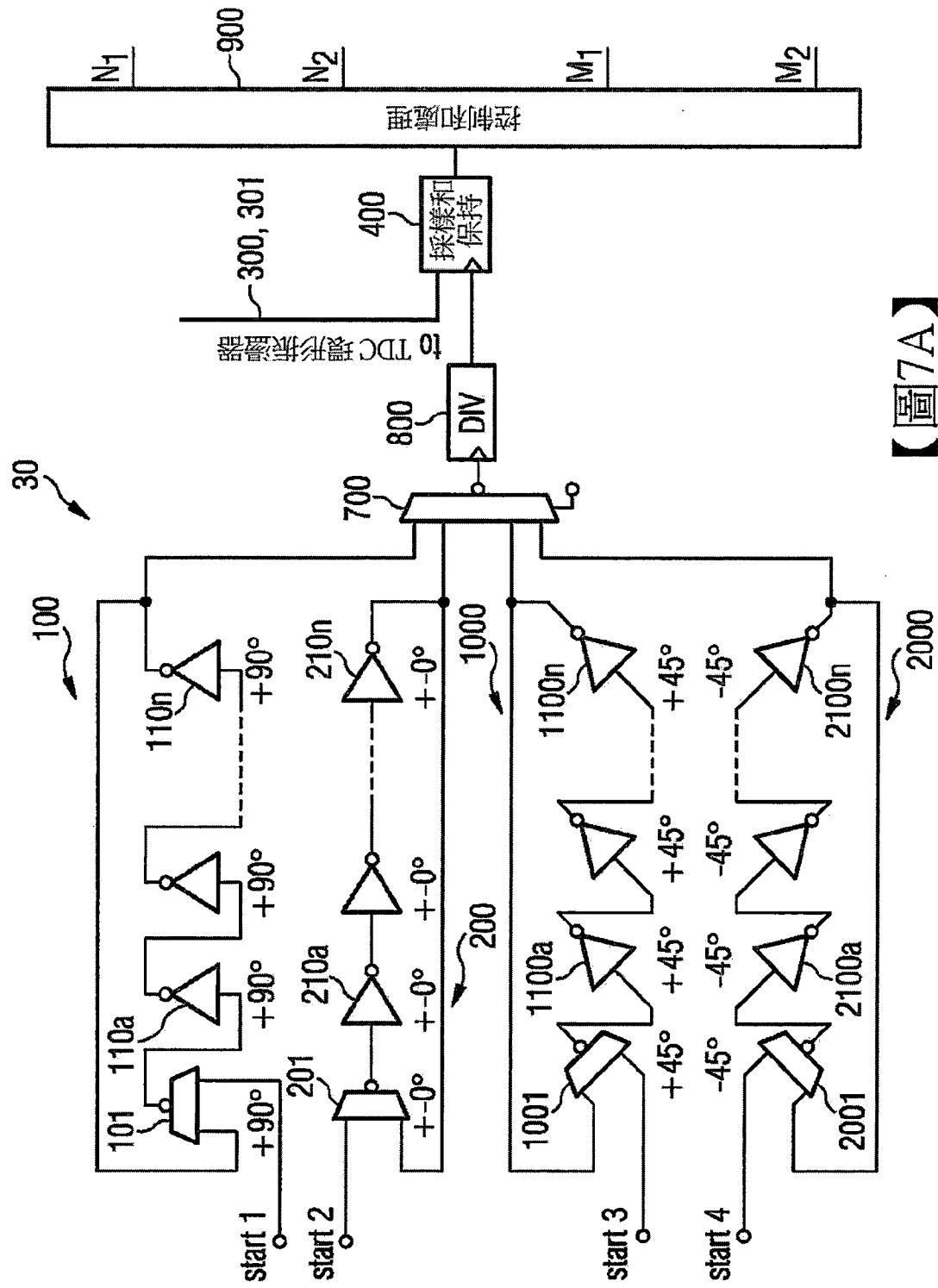
【圖4B】



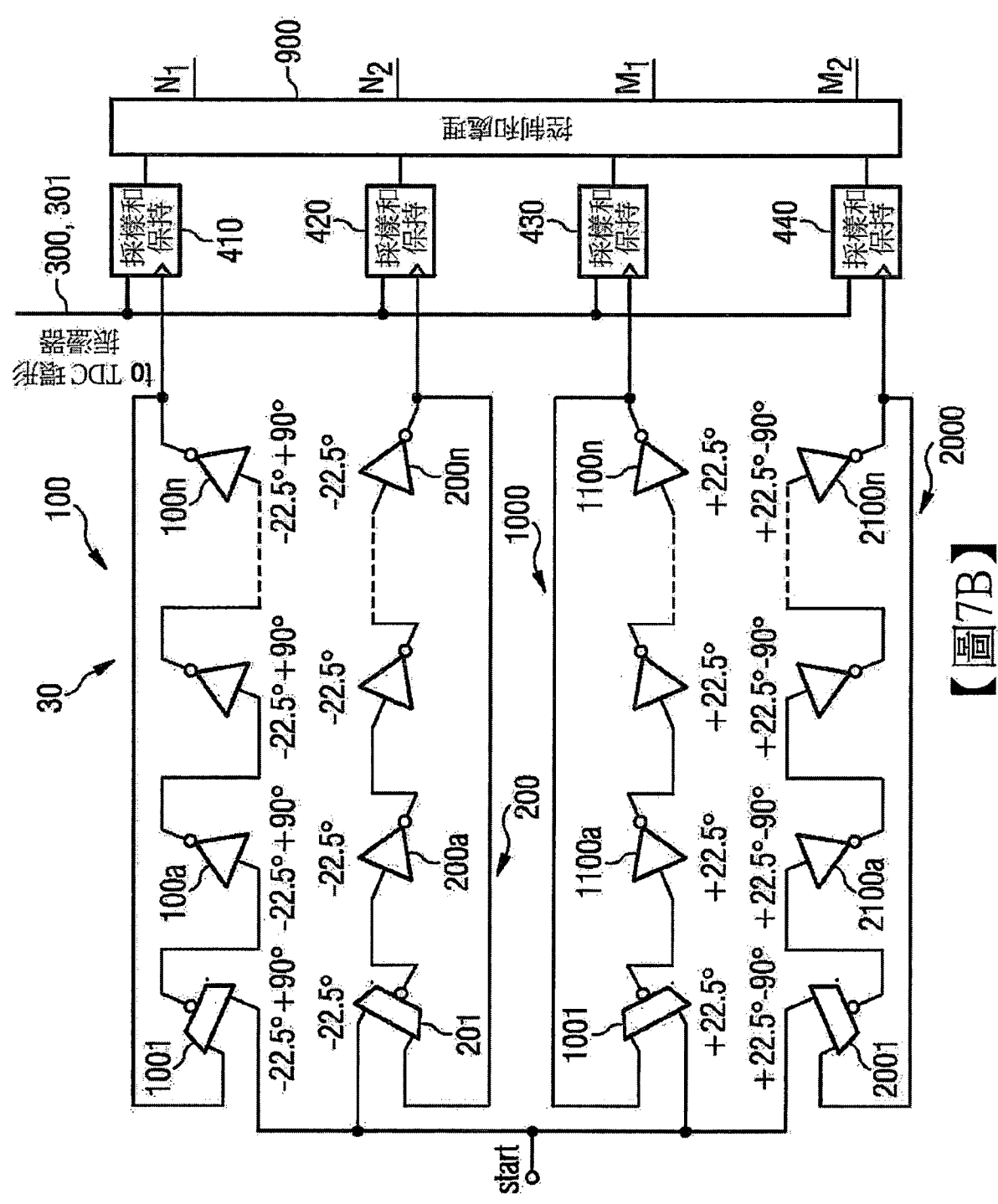
【圖5】



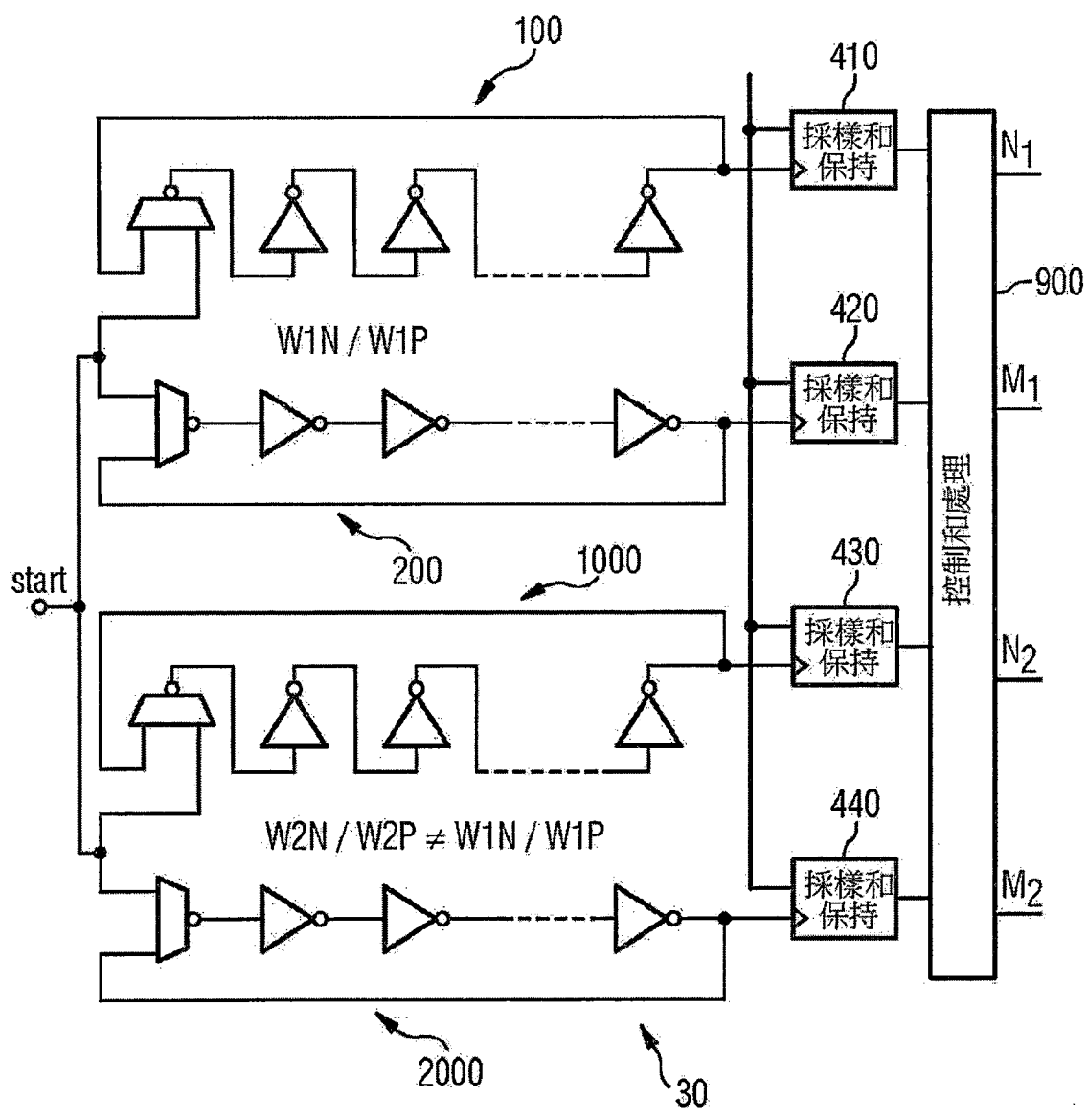
【圖6】



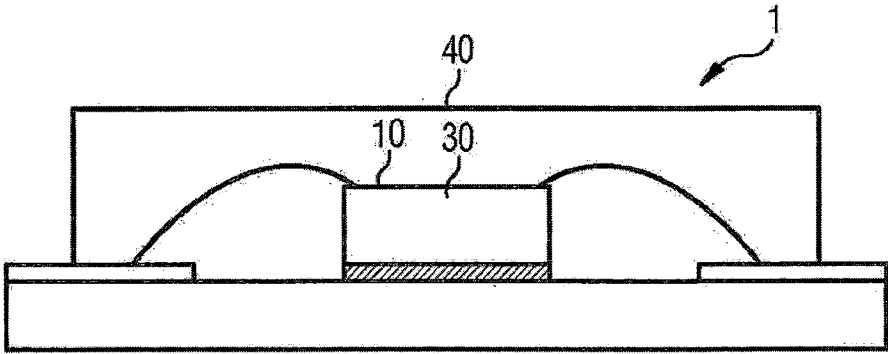
【圖7A】



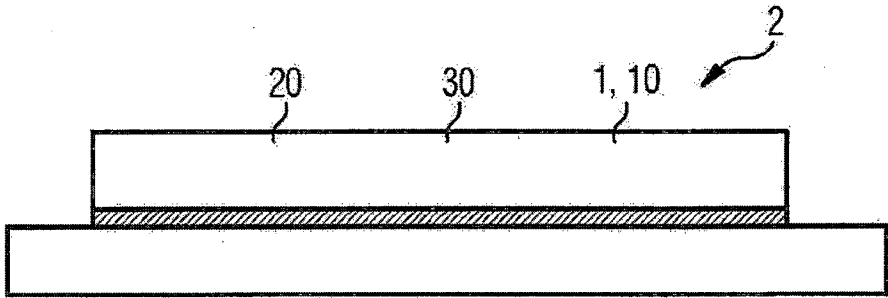
【圖7B】



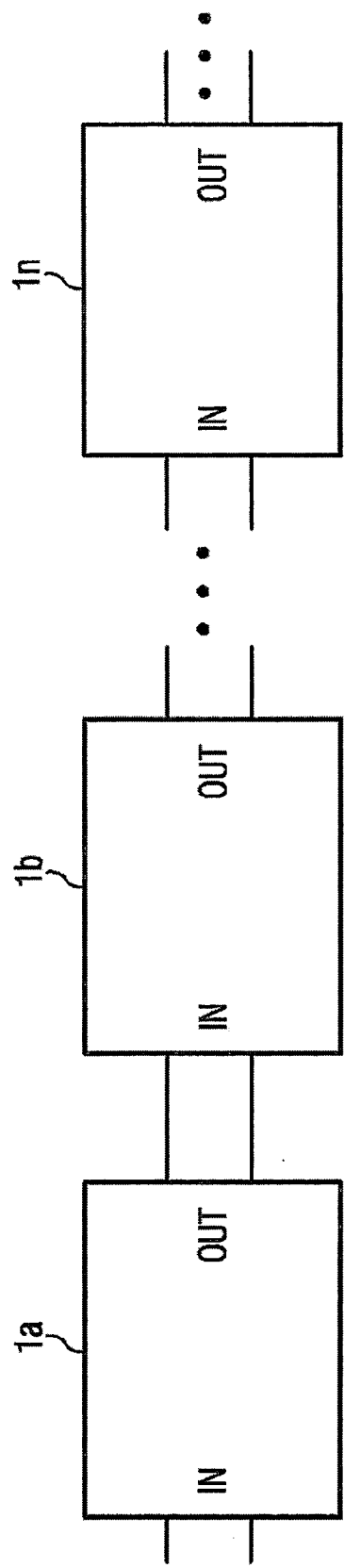
【圖8】



【圖9】



【圖10】



【圖11】