



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월09일 10-0690522 2007년02월27일
--	-------------------------------------	--

(21) 출원번호	10-2003-0004077	(65) 공개번호	10-2003-0063234
(22) 출원일자	2003년01월21일	(43) 공개일자	2003년07월28일
심사청구일자	2003년01월21일		

(30) 우선권주장	JP-P-2002-00013476	2002년01월22일	일본(JP)
	JP-P-2003-00012347	2003년01월21일	일본(JP)

(73) 특허권자 세이코 엡슨 가부시키키가이샤
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 나카니시하야토
일본국나가노켄스와시오와3-3-5세이코엡슨가부시키키가이샤내

(74) 대리인 문두현
문기상

심사관 : 송병준

전체 청구항 수 : 총 26 항

(54) 제어 신호의 생성 방법, 제어 신호 생성 회로, 데이터선구동 회로, 소자 기판, 전기 광학 장치 및 전자 기기

(57) 요약

콘트라스트비의 확보 등에 필요한 충분한 크기의 전압을 데이터선에 공급할 수 있는 제어 신호의 생성 방법 등을 제공한다.

데이터선 구동 회로를, 샘플링 신호선을 통하여 공급되는 샘플링 신호의 출력을 제어하는 시프트 레지스터와, 제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성된 용량 소자로서, 상기 샘플링 신호선에 상기 제 1 단자가 접속된 용량 소자와, 화상 신호를 전송하는 화상 신호선과, 상기 샘플링 신호선을 통하여 공급되는 상기 제 1 단자에 공급되는 샘플링 신호에 응답하여 상기 제 2 단자에 접속된 출력부로부터 출력된 제어 신호에 의해 제어되는 스위칭 소자를 포함하고, 상기 스위칭 소자는 상기 제어 신호가 공급되어 상기 스위칭 소자가 온 상태로 됨으로써 상기 화상 신호선에 전송된 화상 신호를 상기 스위칭 소자를 통하여 상기 데이터선으로 송출하도록 구성한다.

대표도

도 1

특허청구의 범위

청구항 1.

시프트레지스터로부터 순차 일정 시간 간격으로 샘플링 신호선을 통하여 공급되는 샘플링 신호에 기초하여, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 생성하기 위한 제어 신호의 생성 방법으로서,

상기 샘플링 신호선에 대응하여 설치된 제 1 단자와 상기 샘플링 신호선에 인접하는 다른 샘플링 신호선에 의해 제어되는 제 1 스위칭 소자에 접속된 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자를 이용하여, 상기 인접 샘플링 신호선의 샘플링 신호에 의해 상기 제 2 단자의 전위를 제 1 전위로 설정한 후, 상기 제 2 단자를 플로팅 상태로 하는 플로팅 기간을 마련하고,

상기 플로팅 기간 내에 상기 샘플링 신호선의 샘플링 신호를 상기 제 1 단자에 공급하고, 상기 제 1 단자의 전위를 제 2 전위로 함으로써, 상기 제 2 단자의 전위를 상기 제 1 전위와 상기 제 2 전위를 합성한 승압된 제 3 전위로 하는 제 1 스텝을 포함하고,

상기 제 2 단자에 접속된 버퍼 회로에 상기 제 3 전위를 입력 신호로서 공급함으로써 상기 제어신호를 생성하고, 상기 버퍼 회로의 임계치 전압은 상기 제 1 전위에 따라 설정되는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 2.

제 1 항에 있어서,

상기 버퍼 회로의 임계치 전압은 상기 제 1 전위보다 높은 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

실질적으로 두 가지 값의 전압값을 상기 제어 신호로서 출력하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 4.

제 2 항에 있어서,

상기 제 1 전위를 상기 버퍼 회로의 입력 신호로서 상기 버퍼 회로에 공급하는 것에 의해 출력되는 상기 제어 신호의 전압값은 상기 제 3 전위를 상기 버퍼 회로의 입력 신호로서 상기 버퍼 회로에 공급하는 것에 의해 출력되는 상기 제어 신호의 전압값과 상이한 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 5.

제 1 항 또는 제 2 항에 있어서,

상기 제 1 스텝을 행하기 전에, 상기 제 2 단자를 상기 제 1 스위칭 소자를 통하여 제 1 전원선에 접속함으로써 상기 제 2 단자를 상기 제 1 전위로 설정하는 제 2 스텝을 행하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 6.

제 1 항 또는 제 2 항에 있어서,

상기 제 1 스텝 후에, 상기 제 2 단자를 상기 제 1 스위칭 소자를 통하여 상기 제 1 전원선에 접속함으로써, 상기 제 2 단자를 상기 제 1 전위로 설정하는 제 3 스텝을 더 포함하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 7.

제 1 항 또는 제 2 항에 있어서,

상기 제 1 스텝 후에, 상기 제 2 단자를 제 2 스위칭 소자를 통하여 상기 제 2 전원선에 접속함으로써 상기 제 2 단자의 전위를 제 4 전위로 설정하는 제 4 스텝을 더 포함하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 8.

제 7 항에 있어서,

상기 제 4 스텝 후에 상기 제 2 단자를 상기 제 1 스위칭 소자를 통하여 제 1 전원선에 접속함으로써 상기 제 2 단자를 상기 제 1 전위로 설정하는 제 2 스텝을 더 행하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

제 7 항에 있어서,

상기 인접 샘플링 신호선으로부터 출력되는 샘플링 신호에 의해 상기 제 2 스위칭 소자를 제어하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 12.

제 7 항에 있어서,

상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자를 제어하는 샘플링 신호를 서로 상이한 샘플링 신호선을 통하여 공급하는 것을 특징으로 하는 제어 신호의 생성 방법.

청구항 13.

시프트레지스터로부터 순차 일정 시간 간격으로 샘플링 신호선을 통하여 공급되는 샘플링 신호에 기초하여, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 출력하는 제어 신호 생성 회로로서,

상기 샘플링 신호선에 대응하여 설치된 제 1 단자와 상기 샘플링 신호선에 인접하는 다른 샘플링 신호선에 의해 제어되는 제 1 스위칭 소자에 접속된 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자와,

상기 용량 소자의 제 2 단자에 접속된 버퍼 회로를 포함하고,

상기 용량 소자를 이용하여, 상기 인접 샘플링 신호선의 샘플링 신호에 의해 상기 제 2 단자의 전위를 제 1 전위로 설정한 후, 상기 제 2 단자를 플로팅 상태로 하는 플로팅 기간을 마련하고, 상기 플로팅 기간 내에 상기 샘플링 신호선의 샘플링 신호를 상기 제 1 단자에 공급하여, 상기 제 1 단자의 전위를 제 2 전위로 함으로써, 상기 제 2 단자의 전위를 상기 제 1 전위와 상기 제 2 전위를 합성한 승압된 제 3 전위로 하고,

상기 샘플링 신호선을 통하여 상기 제 1 단자에 공급되는 샘플링 신호에 응답하여 상기 버퍼 회로에 상기 승압된 제 3 전위를 입력함으로써, 상기 버퍼 회로로부터 상기 제어 신호가 출력되고, 상기 버퍼 회로의 임계치 전압은 상기 제 1 전위에 따라 설정되는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 14.

제 13 항에 있어서,

상기 버퍼 회로의 임계치 전압은 상기 제 1 전위보다 높은 것을 특징으로 하는 제어 신호 생성 회로.

청구항 15.

제 14 항에 있어서,

상기 제 2 단자에 접속되어, 상기 제 2 단자와 제 2 전원선의 전기적인 접속을 제어하는 제 2 스위칭 소자를 더 구비하는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 16.

제 14 항에 있어서,

상기 제 1 스위칭 소자는 상기 제 1 전원선과 상기 제 2 단자를 전기적으로 접속하는 것에 의해 상기 제 2 단자의 전위를 소정 전위로 설정하고,

상기 제 1 단자에 상기 샘플링 신호가 공급되고 있는 기간은 상기 제 1 전원선과 상기 제 2 단자를 전기적으로 절단하는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 17.

제 15 항에 있어서,

상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자는 서로 상이한, 인접하는 샘플링 신호선을 통하여 공급되는 샘플링 신호에 의해 제어되는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 18.

삭제

청구항 19.

제 15 항에 있어서,

상기 제 1 전원선의 전위는 상기 제 2 전원선의 전위와는 상이한 전위로 설정되어 있는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 20.

샘플링 신호선의 각각에 대하여 설치된 제 13 항 내지 제 17 항 중 어느 한 항에 기재된 제어 신호 생성 회로와,

상기 샘플링 신호의 출력 타이밍을 제어하는 시프트 레지스터와,

상기 제어 신호 생성 회로의 출력에 의해 제어되는 적어도 1개의 스위칭 소자를 구비한 것을 특징으로 하는 데이터선 구동 회로.

청구항 21.

데이터선과 주사선의 교차부에 대응하여 배설된 화소 회로에 화상 신호를 상기 데이터선을 통하여 상기 화소 회로에 공급하는 데이터선 구동 회로로서,

샘플링 신호선을 통하여 공급되는 샘플링 신호의 출력을 순차 일정 시간 간격으로 제어하는 시프트 레지스터와,

상기 샘플링 신호선에 대응하여 설치된 제 1 단자와 상기 샘플링 신호선에 인접하는 다른 샘플링 신호선에 의해 제어되는 제 1 스위칭 소자에 접속된 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성된 용량 소자와,

화상 신호를 전송하는 화상 신호선과,

상기 용량 소자를 이용하여, 상기 인접 샘플링 신호선의 샘플링 신호에 의해 상기 제 2 단자의 전위를 제 1 전위로 설정한 후, 상기 제 2 단자를 플로팅 상태로 하는 플로팅 기간을 마련하고, 상기 플로팅 기간 내에 상기 샘플링 신호선의 샘플링 신호를 상기 제 1 단자에 공급하여, 상기 제 1 단자의 전위를 제 2 전위로 함으로써, 상기 제 2 단자의 전위를 상기 제 1 전위와 상기 제 2 전위를 합성한 승압된 제 3 전위로 하고, 상기 샘플링 신호선을 통하여 공급되는 상기 제 1 단자에 공급되는 샘플링 신호에 응답하여 상기 제 2 단자에 접속된 출력부로부터 출력된 상기 승압된 제 3 전위에 의해 제어되는 제 2 스위칭 소자를 포함하고,

상기 제 2 스위칭 소자는 상기 제어 신호가 공급되어 상기 제 2 스위칭 소자가 온 상태로 됨으로써 상기 화상 신호선에 전송된 화상 신호를 상기 제 2 스위칭 소자를 통하여 상기 데이터선에 송출하는 것을 특징으로 하는 데이터선 구동 회로.

청구항 22.

제 21 항에 있어서,

상기 제어 신호는 상기 샘플링 신호가 상기 제 1 단자에 공급되어 있는 기간만 출력되는 것을 특징으로 하는 데이터선 구동 회로.

청구항 23.

제 21 항 또는 제 22 항에 있어서,

상기 출력부는 상기 제 2 단자에 접속된 버퍼 회로를 포함하고,

상기 버퍼 회로는 상기 제 1 단자에 상기 샘플링 신호가 공급되어 있는 기간에서의 상기 제 2 단자의 전위를 상기 버퍼 회로의 입력으로 한 경우의 출력과,

상기 샘플링 신호가 상기 제 1 단자에 공급되어 있지 않은 기간에서의 상기 제 2 단자의 전위를 상기 버퍼 회로의 입력으로 한 경우의 상기 버퍼 회로의 출력과는 서로 상이한 것을 특징으로 하는 데이터선 구동 회로.

청구항 24.

제 23 항에 있어서,

상기 버퍼 회로는 상기 제 2 단자에 접속된 인버터 회로를 포함하고,

상기 인버터 회로의 인버터 중심의 전위는,

상기 샘플링 신호가 상기 제 1 단자에 공급되어 있는 기간의 상기 제 2 단자의 전위와,

상기 샘플링 신호가 상기 제 1 단자에 공급되어 있지 않은 기간의 상기 제 2 단자의 전위와의 사이의 전위로 설정되어 있는 것을 특징으로 하는 데이터선 구동 회로.

청구항 25.

기관과,

상기 기관 상에 형성된 주사선과,

상기 기관 상에 형성된 화소 회로와,

상기 주사선을 통하여 주사 신호를 상기 화소 회로에 공급하는, 상기 기관 상에 형성된 주사선 구동 회로와,

제 21 항 또는 제 22 항에 기재된 데이터선 구동 회로로서 상기 기관 상에 형성된 데이터선 구동 회로와,

상기 데이터선 구동 회로로부터 출력된 화상 신호를 상기 화소 회로에 공급하는, 상기 기관 상에 형성된 데이터선을 구비한 것을 특징으로 하는 소자 기관.

청구항 26.

전기 광학 소자와,

상기 전기 광학 소자를 구동하는 화소 회로와,

주사선과,

상기 주사선을 통하여 주사 신호를 상기 화소 회로에 공급하는 주사선 구동 회로와,

제 21 항 또는 제 22 항에 기재된 데이터선 구동 회로와,

상기 데이터선 구동 회로로부터 출력된 화상 신호를 상기 화소 회로에 공급하는 데이터선을 구비한 것을 특징으로 하는 전기 광학 장치.

청구항 27.

제 26 항에 기재된 전기 광학 장치를 구비하는 것을 특징으로 하는 전자 기기.

청구항 28.

시프트레지스터로부터 순차 일정 시간 간격으로 샘플링 신호선을 통하여 공급되는 샘플링 신호에 기초하여, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 출력하는 제어 신호 생성 회로로서,

제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자를 포함하고,

상기 제 1 단자는 제 1 샘플링 신호선에 접속되고,

상기 제 2 단자는 상기 제 1 샘플링 신호선과는 다른 제 2 샘플링 신호선을 통하여 공급되는 제 2 샘플링 신호에 의해 제어되는 스위칭 소자에 접속되어 있고,

상기 용량 소자를 이용하여, 상기 제 2 샘플링 신호선의 샘플링 신호에 의해 상기 제 2 단자의 전위를 제 1 전위로 설정한 후, 상기 제 2 단자를 플로팅 상태로 하는 플로팅 기간을 마련하고,

상기 플로팅 기간 내에 상기 제 1 샘플링 신호선의 샘플링 신호를 상기 제 1 단자에 공급하여, 상기 제 1 단자의 전위를 제 2 전위로 함으로써, 상기 제 2 단자의 전위를 상기 제 1 전위와 상기 제 2 전위를 합성한 승압된 제 3 전위로 하는 것을 특징으로 하는 제어 신호 생성 회로.

청구항 29.

제 28 항에 있어서,

상기 스위칭 소자는 트랜지스터이고,

상기 트랜지스터의 게이트에 상기 제 2 샘플링 신호선이 접속되어 있는 것을 특징으로 하는 제어 신호 생성 회로.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 제어 신호의 생성 방법, 제어 신호 생성 회로, 데이터선 구동 회로, 전기 광학 장치 및 전자 기기에 관한 것이다.

도 12는 종래의 전기 광학 장치의 일례로서 나타내는 액정 표시 장치의 개략적인 회로 구성이다. 화상 표시부(60), 데이터선 구동 회로(20), 주사선 구동 회로(10)가 동일 기판 상에 일체적으로 형성되어 있다. 화상 표시부(60)는 복수의 데이터선

$H_i(i=1 \sim n)$, 복수의 주사선 $V_j(j=1 \sim m)$, 이들 데이터선 H_i 와 주사선 V_j 의 교차부에 대응하여 배치된, 화소 트랜지스터 Tr, 화소 트랜지스터에 Tr에 의해 구동되는 화소 전극(도시하지 않음) 및 대향 전극, 화소 전극과 대향 전극 사이에 끼워진 액정 LC 등으로 이루어지는 화소를 구비한다.

각 화소 트랜지스터 Tr의 소스 전극 또는 드레인 전극의 한쪽은 각각 대응하는 데이터선 H_i 에, 게이트 전극은 각각 대응하는 주사선 V_j 에, 소스 전극 또는 드레인 전극의 한쪽은 대응하는 화소 전극에 접속된다.

주사선 구동 회로(10)는 액정 표시 장치의 동작 시에, 수직 클록 신호 VCK에 동기하여 수직 스타트 신호 VST를 순차 전송하고, 주사선 $V_j(j=1 \sim m)$ 을 하나씩 순차 선택해 간다. 이에 따라 1 수평 주사 기간마다 1행분의 화소 트랜지스터 Tr이 선택된다.

데이터선 구동 회로(20)는 시프트 레지스터(50)와 샘플링 회로(70)를 구비한다. 시프트 레지스터(50)는 소정의 수평 클록 신호 HCK에 동기하여 수평 스타트 신호 HST를 순차 전송하고, 샘플링 회로(70)의 샘플링 게이트 $\Phi H_i(i=1 \sim n)$ 에 샘플링 신호 $h_i(i=1 \sim n)$ 를 출력한다.

샘플링 회로(70)에 입력된 샘플링 신호 $h_i(i=1 \sim n)$ 는 데이터선 $H_i(i=1 \sim n)$ 의 일단(一端)에 설치된 아날로그 스위치 $ASW_i(i=1 \sim n)$ 를 제어하고, 이에 따라 신호선(30)에 인가된 화상 신호가 선택되어 데이터선 $H_i(i=1 \sim n)$ 에 공급되고, 이 화상 신호가 화소 트랜지스터 Tr에 의해 화소 전극에 기입된다.

도 13의 (a)는 이상의 구성으로 이루어지는 액정 표시 장치를, 소위 1H 반전 구동 방식에 의해 구동하는 경우에서의 화소 트랜지스터 Tr의 게이트 전극의 전위 V_g , 화소 전극의 전위 V_p , 데이터선 H_i 에 공급되는 화상 신호의 전위 V_{id} 의 변화를 나타내는 타이밍 차트의 일례이다.

이 도면에서, V_c 는 화상 신호의 V_{id} 의 중심 전위, V_{com} 은 상기 대향 전극의 전위이다. 또한, T1은 화소 트랜지스터 Tr의 게이트 전극의 선택 기간, T2는 비선택 기간이다. 화소 트랜지스터 Tr의 게이트 전극의 선택 기간 T1 및 비선택 기간 T2의 합(1 필드)은 1 수직 주사 기간에 대응한다.

한편, 도 13의 (b)는 아날로그 스위치 ASW_i 의 샘플링 펄스 V_{gs} , 데이터선의 전위 V_{dl} , 화상 신호의 전압 V_{id} 의 시계열적인 변화를 나타내는 타이밍 차트의 일례이다.

이 도면에서, T3은 샘플링 회로(70)에서의 아날로그 스위치 ASW_i 의 선택 기간, T4는 비선택 기간이다. 아날로그 스위치 ASW_i 의 선택 기간 T3 및 비선택 기간 T4의 합은 1 수평 주사 기간에 대응한다. 아날로그 스위치 ASW_i 의 선택 기간 T3에서, 데이터선의 전위는 화상 신호의 전위 V_{id} 에 일치한다. 선택 기간 T1에서는, 화소 트랜지스터 Tr이 선택되고, 선택된 화소 전극의 전위 V_p 는 데이터선 H_i 의 전위에 일치한다.

발명이 이루고자 하는 기술적 과제

그런데, 이상에 나타난 액정 표시 장치에서, 요구되는 충분한 콘트라스트비를 확보하기 위해서는, 아날로그 스위치 ASW_i 의 선택 기간 T3 동안에 충분한 전위 V_{id} 를 데이터선 H_i 에 공급해야만 하고, 그를 위해서는 데이터선 H_i 로의 전위 V_{id} 의 기입 시간을 충분히 확보할 필요가 있다.

그러나, 최근의 화소의 고정세화에 따라서, 아날로그 스위치 ASW_i 의 샘플링 레이트에는 고속화가 요구되도록 되어 있고, 데이터선 H_i 로의 전위 V_{id} 의 기입 시간을 충분히 확보하는 것이 곤란하다. 또한, 화소의 고정세화에 의해 시프트 레지스터의 단수(段數)도 증가하는 경향이고, 시프트 레지스터에 대해서도 고속 동작이 요구되어, 콘트라스트비의 확보를 위해 고전압으로 시프트 레지스터를 고속 동작시킨 경우에는, 셀프 히팅에 의한 온 전류의 저하나 오프 전류의 증대 등에 기인하는 수평 해상도나 콘트라스트비의 저하, 고스트의 발생 등의 문제가 생기게 된다.

한편, 구동 트랜지스터 Tr의 신뢰성 확보를 목적으로 하여, 예를 들면 도 14의 타이밍 차트에 나타낸 바와 같이, 데이터선 구동 회로(20)에 공급하는 전원 전압을 낮추는 (V_{dd} , V_{dd1}) 것이 있지만, 전원 전압의 저하는 데이터선 H_i 로의 기입 시간(시상수)의 증대를 수반하고, 기입 시간 내에 데이터선에 화상 신호 Vid를 충분히 공급할 수 없어, 콘트라스트비의 확보가 곤란하게 된다.

본 발명은 이러한 사정을 감안하여 이루어진 것으로서, 콘트라스트비의 확보 등에 필요한 충분한 크기의 전압을 공급할 수 있는, 제어 신호의 생성 방법, 제어 신호 생성 회로, 데이터선 구동 회로, 소자 기관, 전기 광학 장치 및 전자 기기를 제공하는 것을 목적으로 한다.

발명의 구성

상기 목적을 달성하기 위한 본 발명의 제 1 제어 신호 생성 방법은, 샘플링 신호선을 통하여 공급되는 샘플링 신호에 기초하여, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 생성하기 위한 제어 신호의 생성 방법으로서, 제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자의 상기 제 2 단자의 전위를 제 1 전위로 설정한 후, 상기 제 2 단자를 플로팅 상태로 하는 플로팅 시간을 마련하고, 상기 플로팅 시간 내에 상기 샘플링 신호를 상기 제 1 단자에 공급하고, 상기 제 1 단자의 전위를 제 2 전위로 함으로써, 상기 제 2 단자의 전위를 상기 제 1 전위와 상기 제 2 전위로부터 합성되는 제 3 전위로 하는 제 1 스텝을 포함하고, 상기 제 2 단자의 전위를 입력 신호로서 회로에 공급함으로써 상기 제어 신호를 출력하는 것을 특징으로 한다.

또한, 본 발명의 제 2 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 회로는 버퍼 회로인 것을 특징으로 한다.

또한, 본 발명의 제 3 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 실질적으로 두가지 값의 전압값을 상기 제어 신호로서 출력하는 것을 특징으로 한다.

또한, 본 발명의 제 4 제어 신호 생성 방법은, 상기 제어 신호 생성 방법으로서, 상기 제 1 전위를 입력 신호로서 상기 버퍼 회로에 공급하는 것에 의해 출력되는 상기 제어 신호의 전압값은 상기 제 3 전위를 입력 신호로서 상기 버퍼 회로에 공급하는 것에 의해 출력되는 상기 제어 신호의 전압값과 상이한 것을 특징으로 한다.

또한, 본 발명의 제 5 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 제 1 스텝을 행하기 전에, 상기 제 2 단자를 제 1 스위칭 소자를 통하여 제 1 전원선에 접속함으로써 상기 제 2 단자의 전위를 상기 제 1 전위로 설정하는 제 2 스텝을 행하는 것을 특징으로 한다.

또한, 본 발명의 제 6 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 제 1 스텝 후에, 상기 제 1 스위칭 소자를 통하여 상기 제 1 전원선에 접속함으로써 상기 제 2 단자의 전위를 상기 제 1 전위로 설정하는 제 3 스텝을 더 포함하는 것을 특징으로 한다.

또한, 본 발명의 제 7 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 제 1 스텝 후에, 상기 제 2 단자를 상기 제 2 스위칭 소자를 통하여 상기 제 2 전원선에 접속함으로써 상기 제 2 단자의 전위를 제 4 전위로 설정하는 제 4 스텝을 더 포함하는 것을 특징으로 한다.

또한, 본 발명의 제 8 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 제 4 스텝 후에 상기 제 2 스텝을 더 행하는 것을 특징으로 한다.

또한, 본 발명의 제 9 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 시프트 레지스터에 의해 상기 샘플링 신호의 출력의 타이밍의 제어를 행하는 것을 특징으로 한다.

또한, 본 발명의 제 10 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 인접하는 다른 샘플링 신호선으로부터 샘플링 신호에 의해 상기 제 1 스위칭 소자를 제어하는 것을 특징으로 한다.

또한, 본 발명의 제 11 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 인접하는 다른 샘플링 신호선으로부터 출력되는 샘플링 신호에 의해 상기 제 2 스위칭 소자를 제어하는 것을 특징으로 한다.

또한, 본 발명의 제 12 제어 신호 생성 방법은, 상기 제어 신호 생성 방법에 있어서, 상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자를 제어하는 샘플링 신호를 서로 상이한 샘플링 신호선을 통하여 공급하는 것을 특징으로 한다.

본 발명의 제 1 제어 신호 생성 회로는, 샘플링 신호선을 통하여 공급되는 샘플링 신호에 기초하여, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 출력하는 제어 신호 생성 회로로서, 제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자로서 상기 샘플링 신호선에 상기 제 1 단자가 접속된 용량 소자와, 상기 제 2 단자에 접속된 제 1 스위칭 소자와 버퍼 회로를 포함하고, 상기 샘플링 신호선을 통하여 공급되는 상기 제 1 단자에 공급되는 샘플링 신호에 응답하여 상기 제 2 단자에 접속된 출력단으로부터 전압 신호가 상기 버퍼 회로에 입력되고, 상기 버퍼 회로가 상기 제어 신호를 출력하는 것을 특징으로 한다.

또한, 본 발명의 제 2 제어 신호 생성 회로는, 상기 제어 신호 생성 회로에 있어서, 상기 제 2 단자에 접속되고, 상기 제 2 단자와 제 1 전원선과의 전기적인 접속을 제어하는 제 1 스위칭 소자를 더 구비하는 것을 특징으로 한다. 상기 제 1 스위칭 소자는, 상기 샘플링 신호선에 인접하는 샘플링 신호선을 통하여 공급되는 샘플링 신호에 의해 제어되는 것이 바람직하다. 상기 제 1 스위칭 소자가 예를 들면 트랜지스터인 경우, 해당 트랜지스터의 제어 단자는 해당 인접하는 샘플링 신호선에 접속되어 있게 된다.

본 발명의 제 3 제어 신호 생성 회로는, 본 발명의 제 2 제어 신호 생성 회로에 있어서, 상기 제 2 단자와 제 2 전원선의 전기적인 접속을 제어하는 제 2 스위칭 소자를 더 구비하는 것을 특징으로 한다. 상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자는, 상기 샘플링 신호선의 인접하는 샘플링 신호선을 통하여 공급되는 샘플링 신호선에 의해 제어되고 있는 것이 바람직하다. 예를 들면, 상기 제 1 스위칭 소자는, 상기 샘플링 신호선에 샘플링 신호가 공급되기 전에 온 상태가 되고, 상기 제 2 스위칭 소자는, 상기 샘플링 신호선에 샘플링 신호가 공급된 후에 온 상태가 되도록 구성되어 있다면, 데이터선 또는 주사선으로의 신호의 송출을 제어하는 스위치의 제어를, 한정된 시간에서 양호한 효율로 행할 수 있다.

또한, 본 발명의 제 4 제어 신호 생성 회로는, 상기 제어 신호 생성 회로에 있어서, 상기 제 1 스위칭 소자는, 상기 제 1 전원선과 상기 제 2 단자를 전기적으로 접속하는 것에 의해 상기 제 2 단자의 전위를 소정 전위로 설정하고, 상기 제 1 단자에 상기 샘플링 신호가 공급되고 있는 기간은 상기 제 1 전원선과 상기 제 2 단자를 전기적으로 절단(切斷)하는 것을 특징으로 한다.

결국, 상기 샘플링 신호가 공급되고 있는 기간은 상기 제 2 단자를 플로팅 상태로 하고 있는 것이 바람직하다.

또한, 본 발명의 제 5 제어 신호 생성 회로는, 상기 제어 신호 생성 회로에 있어서, 상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자는, 상기 제 1 스위칭 소자 및 상기 제 2 스위칭 소자가 접속되어 있는 상기 제 2 단자를 가진 해당 용량 소자와 상이한 용량 소자에 접속된, 샘플링 신호선에 접속되어 있는 것을 특징으로 한다. 특히, 인접하는 샘플링 신호선을 통하여 공급되는 샘플링 신호에 의해서 제어되는 것이 바람직하다.

또한, 본 발명의 제 6 제어 신호 생성 회로는, 상기 제어 신호 생성 회로에 있어서, 상기 용량 소자의 상기 제 2 단자는, 버퍼 회로에 접속되어 있는 것을 특징으로 한다. 이 제어 신호 생성 회로에 있어서, 버퍼 회로는 상기 제 2 단자에 접속된 인버터 회로를 포함하고 있는 것이 바람직하다.

인버터 회로의 인버터 중심의 전위를 샘플링 신호가 공급되는 것에 의해 설정되는 상기 제 2 단자의 전위와 샘플링 신호가 공급되지 않는 기간에서의 상기 제 2 단자의 전위와의 사이에 설정되는 것이 바람직하다. 이와 같이 설정되면, 출력되는 제어 신호의 전위가, 샘플링 신호가 공급되고 있는 기간과 샘플링 신호가 공급되고 있지 않는 기간에서 두가지 값으로(2치적(值的)으로) 구동하는 것이 가능해진다.

또한, 본 발명의 제 7 제어 신호 생성 회로는, 상기 제어 신호 생성 회로에 있어서, 상기 제 1 전원선의 전위는 상기 제 2 전원선과는 상이한 전위로 설정되어 있는 것을 특징으로 한다. 예를 들면, 상기 제 1 전원선의 전위를, 샘플링 신호를 공급하기 전의 세트용의 전위로 설정하고, 상기 제 2 전원선의 전위를, 샘플링 신호를 공급한 후의 리세트용의 전위로 설정해도 좋다.

이러한 전위의 설정에 대응하여, 상기 제 1 스위칭 소자를, 샘플링 신호를, 샘플링 신호를 공급하기 전에 온 상태로 하고, 상기 제 2 스위칭 소자를, 샘플링 신호를 공급한 후에 온 상태가 되도록 동작시켜도 좋다.

본 발명의 제 1 데이터선 구동 회로는, 상기 샘플링 신호선의 각각에 대하여 설치된 상기 제어 신호 생성 회로와, 상기 샘플링 신호의 출력의 타이밍을 제어하는 시프트 레지스터와, 상기 제어 신호 생성 회로의 출력에 따라 제어되는 적어도 하나의 스위칭 소자를 구비한 것을 특징으로 한다.

또한, 본 발명의 제 2 데이터선 구동 회로는, 데이터선과 주사선과의 교차부에 대응하여 배설된 화소 회로에 화상 신호를 상기 데이터선을 통하여 상기 화소 회로에 공급하는 데이터선 구동 회로로서, 샘플링 신호선을 통하여 공급되는 샘플링 신호의 출력을 제어하는 시프트 레지스터와, 상기 제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성된 용량 소자로서 상기 샘플링 신호선에 상기 제 1 단자가 접속된 용량 소자와, 화상 신호를 전송하는 화상 신호선과, 상기 샘플링 신호선을 통하여 공급되는 상기 제 1 단자에 공급되는 샘플링 신호에 응답하여 상기 제 2 단자에 접속된 출력부로부터 출력된 제어 신호에 의해 제어되는 스위칭 소자를 포함하고, 상기 스위칭 소자는, 상기 제어 신호가 공급되어 상기 스위칭 소자가 온 상태가 됨으로써, 상기 화상 신호선에 전송된 화상 신호를 상기 스위칭 소자를 통하여 상기 데이터선에 송출되는 것을 특징으로 한다.

또한, 본 발명의 제 3 데이터선 구동 회로는, 상기 데이터선 구동 회로에 있어서, 상기 샘플링 신호가 상기 제 1 단자에 공급되고 있는 기간에만 출력되는 것을 특징으로 한다.

또한, 본 발명의 제 4 데이터선 구동 회로는, 상기 데이터선 구동 회로에 있어서, 상기 출력부는 상기 제 2 단자에 접속된 버퍼 회로를 포함하고, 상기 버퍼 회로는 상기 제 1 단자에 상기 샘플링 신호가 공급되고 있는 기간에서의 상기 제 2 단자의 전위를 상기 버퍼 회로의 입력으로 한 경우의 상기 버퍼 회로의 출력과, 상기 샘플링 신호가 상기 제 1 단자에 공급되고 있지 않은 기간에서의 상기 제 2 단자의 전위를 상기 버퍼 회로의 입력으로 한 경우의 상기 버퍼 회로의 출력과는, 서로 상이하게 되어 있는 것을 특징으로 한다.

이와 같이 버퍼 회로의 조건을 설정함으로써 데이터선에 화상 신호를 송출하기 위한 스위칭 소자를 온 상태 및 오프 상태 중 어느 하나로 제어할 수 있다.

본 발명의 제 5 데이터선 구동 회로는, 상기 데이터선 구동 회로에 있어서, 상기 버퍼 회로는 상기 제 2 단자에 접속된 인버터 회로를 포함하고, 상기 인버터 회로의 인버터 중심의 전위는, 상기 샘플링 신호가 상기 제 1 단자에 공급되고 있는 기간의 상기 제 2 단자의 전위와, 상기 샘플링 신호가 상기 제 1 단자에 공급되고 있지 않은 기간의 상기 제 2 단자의 전위와의 사이의 전위로 설정되어 있는 것을 특징으로 한다.

본 발명의 소자 기관은, 기관과, 상기 기관 상에 형성된 주사선과, 상기 기관 상에 형성된 화소 회로와, 상기 주사선을 통하여 주사 신호를 상기 화소 회로에 공급하는, 상기 기관 상에 형성된 주사선 구동 회로와, 상기 데이터선 구동 회로로서 상기 기관 상에 형성된 데이터선 구동 회로와, 상기 데이터선 구동 회로로부터 출력된 화상 신호를 상기 화소 회로에 공급하는 상기 기관 상에 형성된 데이터선을 구비한 것을 특징으로 한다.

또한, 본 발명의 전기 광학 장치는, 전기 광학 소자와, 상기 전기 광학 소자를 구동하는 화소 회로와, 주사선과, 상기 주사선을 통하여 주사 신호를 상기 화소 회로에 공급하는 주사선 구동 회로와, 상기 데이터선 구동 회로와, 상기 데이터선 구동 회로로부터 출력된 화상 신호를 상기 화소 회로에 공급하는 데이터선을 구비한 것을 특징으로 한다.

또한, 본 발명의 전자 기기는 상기의 전기 광학 장치를 구비한 것을 특징으로 한다.

본 발명의 제 8 제어 신호 생성 회로는, 주사선을 통하여 화소에 공급되는 주사 신호 또는 데이터선을 통하여 화소에 공급되는 데이터 신호의 송출을 제어하는 제어 신호를 출력하는 제어 신호 생성 회로로서, 제 1 단자와 제 2 단자를 구비하고, 상기 제 1 단자와 상기 제 2 단자 사이에 용량이 형성되는 용량 소자로서, 상기 샘플링 신호선에 상기 제 1 단자가 접속된 용량 소자를 포함하고, 상기 제 1 단자는 제 1 샘플링 신호선에 접속되고, 상기 제 2 단자는 상기 제 1 샘플링 신호선과는 다른 제 2 샘플링 신호선을 통하여 공급되는 제 2 샘플링 신호에 의해 제어되는 스위칭 소자에 접속되어 있는 것을 특징으로 한다. 이러한 구성으로 함으로써, 전후의 샘플링 신호의 타이밍이 겹쳐지는 경우에도, 샘플링 회로의 스위칭을 제어하는 제어 신호의 오버랩을 저감시킬 수 있다.

상기 신호 변환부는 예를 들면 용량 소자, 트랜지스터 등을 포함하는 회로 등이다.

도 1은 본 발명의 일 실시예에 따른 제어 신호 생성 회로를 적용한 전기 광학 장치의 데이터선 구동 회로(20)의 개략 구성이다. 또한, 전기 광학 장치의 다른 부분인, 주사선 구동 회로(10), 화상 표시부(60) 등의 구성은 상술한 바와 마찬가지로 여기서는 설명을 생략한다.

데이터선 구동 회로(20)는 시프트 레지스터(50)와 샘플링 회로(70) 사이에 승압 회로(40)를 구비하고 있다. 시프트 레지스터(50)는 입력되는 방향 제어 신호 DX, 클록 신호 CK1, CK2에 기초하여, 샘플링 신호선 $\Phi H_i(i=1 \sim n)$ 에, 1 수평 주사 기간 내에 순차 일정 시간 간격으로 샘플링 신호 $h_i(i=1 \sim n)$ 를 출력한다.

샘플링 신호 $h_i(i=1 \sim n)$ 는 각각 각 샘플링 신호선 $\Phi H_i(i=1 \sim n)$ 에 대응하여 설치되어 있는 NAND 소자 $R_i(i=1 \sim n)$ 의 한쪽 입력 단자에 공급된다. 또한 NAND 소자 $R_i(i=1, 3, 5, \dots)$ 의 다른 한쪽의 입력 단자에는 인에이블 신호 ENB2가 또한, NAND 소자 $R_i(i=2, 4, 6, \dots)$ 의 다른 한쪽의 입력 단자에는 인에이블 신호 ENB1이 각각 입력된다.

각 NAND 소자 $R_i(i=1 \sim n)$ 로부터의 출력 신호는 각 NAND 소자 R_i 에 대응하여 설치되어 있는 NOT 소자 $N_i(i=1 \sim n)$ 에 의해 파형 정형(整形)된 후, 각각 단자 $P_{i,1}(i=1 \sim n)$ 로 출력된다. 여기서 단자 $P_{i,1}(i=1 \sim n-2)$ 는 세트용 트랜지스터 $Trs_i(i=1 \sim n-2)$ 의 게이트 전극에 접속된다. 또한, 단자 $P_{i,1}(i=3 \sim n)$ 는 리세트용 트랜지스터 $Trr_i(i=1 \sim n-2)$ 의 게이트 전극에 접속된다. 또한, 단자 $P_{i,1}(i=2 \sim n-1)$ 는 용량 소자 $C_i(i=1 \sim n-2)$ 의 일단(一端)에 접속된다.

세트용 트랜지스터 $Trs_i(i=1 \sim n-2)$ 의 드레인 전극 또는 소스 전극의 한쪽은 전압 V1을 공급하는 전원선에 접속되고, $P_{i+1,2}(i=2 \sim n-1)$ 에 접속되어 있다.

마찬가지로, 리세트용 트랜지스터 $Trr_i(i=1 \sim n-2)$ 의 드레인 전극 또는 소스 전극의 한쪽은 전압 V2를 공급하는 전원선에 접속되고, 다른쪽은 $P_{i+1,2}(i=2 \sim n-1)$ 에 접속되어 있다.

단자 $P_{i,2}(i=2 \sim n-1)$ 에 공급된 신호는 파형 성형용의 버퍼 회로를 통과한 후, 각각 단자 $P_{i,3}(i=2 \sim n-1)$ 에 공급되고, 이들은 각각 또한 버퍼 회로를 통과한 후, 제어 신호로서 샘플링 회로의 아날로그 스위치를 구성하는 트랜지스터의 게이트에 입력된다. 상기 트랜지스터가 제어 신호에 의해 온 상태로 됨으로써, 화상 신호선 Vid로부터 화상 신호가 화상 표시부(60)에 설치된 데이터선에 공급된다.

결국, 샘플링 신호선에 대응하여 설치되고, 제 1 단자와 제 2 단자 사이에 용량이 형성되는 용량 소자의 상기 제 1 단자는, 해당 샘플링 신호선에 접속되고, 상기 제 2 단자는 인접하는 샘플링 신호선에 의해 제어되는 트랜지스터에 접속되어 있다.

샘플링 신호를 공급하는 타이밍에서 고려해보면, 샘플링 회로의 스위치를 온상태로 하는 제어 신호는, 해당 제어 신호가 공급되는 신호선에 대응하여 마련된 샘플링 신호선에 공급되는 샘플링 신호와 해당 샘플링 신호가 공급되기 직전에 공급된 샘플링 신호에 의해 생성된다.

해당 샘플링 신호는 다음에 공급되는 스위치를 온 상태로 하는 제어 신호를 생성할 때에도 이용된다.

해당 샘플링 신호의 다음에 공급되는 샘플링 신호는 샘플링 회로의 스위치를 온 상태로부터 오프 상태로 하는 신호에 사용된다.

이하, 아날로그 스위치를 구성하는 트랜지스터로서 n형 트랜지스터를 이용한 경우에 대하여, 구체적인 동작에 대하여 도 2 및 도 3을 이용하여 설명한다. 도 2의 (a)는 이 데이터선 구동 회로에 포함되는 승압 회로의 용량 소자 C_i , 세트용 트랜지스터 Trs_i , 리세트용 트랜지스터 Trr_i 를 중심으로 하는 회로 부분에 대응하는 등가 회로이다. 한편, 도 3은 이상에 설명한 데이터선 구동 회로의 구동 방법을 설명하는 타이밍 차트이다. 이하, 도 2 및 도 3을 이용하여 승압 회로의 동작을 설명한다.

우선, 시각 $t1 \sim t2$ 의 기간에 단자 $P_{i,1}$ 에 신호가 공급되어 세트용 트랜지스터 Trs_i 가 온 상태로 되고, 이에 따라 $P_{i+1,2}$ 의 전위가 V1로 된다. 시각 $t3 \sim t4$ 의 기간에서는, Trs_i 가 오프로 되고, 용량 소자의 $P_{i+1,2}$ 측의 단자(제 1 단자)가 전원 전위로

부터 분리되고(이하, 이 상태를 "플로팅 상태"라 칭함), 다음에 단자 $P_{i+1,1}$ (용량 소자의 제 1 단자)에 샘플링 신호가 공급된다. 이 때, 용량 커플링에 의해 $P_{i+1,2}$ 의 전위는 $V=V1+(C_i/(C_i+C_{par})) \times (\text{샘플링 기간의 } P_{i+1,1} \text{의 전위} - \text{비샘플링 기간의 } P_{i+1,1} \text{의 전위})$ 로 된다. 여기서 C_{par} 은 용량 소자 이외의 기생 용량이다.

시각 $t5 \sim t6$ 의 기간에서는, 단자 $P_{i+2,1}$ 에 신호가 공급되어 리세트용 트랜지스터 Trr_i 가 온으로 되고, 이에 따라 전압 $V2$ 가 용량 소자 C_i 에 인가된다. 따라서, $V2$ 를 샘플링 회로(70)를 구성하는 아날로그 스위치의 오프 상태로 하는 신호가 출력될 수 있는 전위로 설정하면, 비샘플링 시에는 아날로그 스위치를 오프로 할 수 있다.

이상과 같이 하여 결국, 단자 $P_{i+1,2}$ 의 전위는 시간적으로 도 2의 (b)에 나타난 형상으로 변화된다. 또한, 단자 $P_{i+1,2}$ 와 단자 $P_{i+1,3}$ 의 사이에 삽입되어 있는 2단의 NOT 소자로 구성되는 버퍼 회로는 도 2의 (b)의 파형의 양견(兩肩) 부분을 떨어뜨리기 위한 회로이고, 단자 $P_{i+1,2}$ 의 전위가 상기 버퍼 회로의 임계치 전압 V_{th} 보다 큰 경우에만 신호를 출력한다.

여기서 임계치 전압 V_{th} 는 $V1$ 보다 높게 설정하고 있기 때문에, 결국 이 버퍼 회로를 통과한 후의 전위, 즉 단자 $P_{i+1,3}$ 의 전위는 도 2의 (c)에 나타난 바와 같이 시간적으로 변화하게 된다. 이상과 같이 하여, 시프트 레지스터(50)로부터 출력되는 샘플링 신호 h_i 가 승압된다.

물론, 임계치 전압 V_{th} 는 $V1$ 보다 높게 설정되어 있으면, $V1$ 및 $V2$ 를 동일 전위로 해도 좋고, 그 경우 2개의 전원선 $V1$ 및 $V2$ 를 설치하는 대신에 1개의 전원선만을 설치해도 좋다.

승압된 샘플링 신호는 복수단(複數段)(이 회로에서는 2단)의 NOT 소자로 구성되는 버퍼 회로(주로 인버터로 구성되는 정부(正負) 판별 회로)에 입력되고, 또한 복수단(여기서는 2단)의 NOT 소자로 구성되는 별도의 버퍼 회로를 통하여 승압 회로의 출력 신호 $p_i(1 \sim n-1)$ 로서 샘플링 회로에 공급된다. 이와 같이 버퍼 회로를 다단으로 설치하고 있는 것은 주사선이나 데이터선을 구동하기 위해서 충분한 크기의 신호를 얻기 위함이다.

일반적으로, 플로팅 상태에서 버퍼 회로(정부 판별 회로)에 전압을 공급하는 경우에는, 버퍼 회로에 충분한 전하를 공급할 수 없다. 이 때문에, 통상 버퍼 회로의 구성 요소인 TFT의 사이즈는 될 수 있으면 작게 해 둘 필요가 있지만, TFT의 사이즈를 작게 하면 신뢰성이 저하하는 경우가 있다. 그러나, 본 발명의 회로에서는 비샘플링 기간 중에 버퍼 회로(정부 판별 회로)의 입력측에 어중간한 전압을 인가하는 일 없이 완전히 전류를 차단할 수 있어, 신뢰성이 확보되고, 또한 소비 전력도 적어지게 된다.

이상의 설명은 본 발명의 제어 신호 생성 회로를 전기 광학 장치의 데이터선 구동 회로에 적용한 경우이지만, 본 발명의 제어 신호 생성 회로는 주사선 구동 회로에도 적용할 수 있다.

도 1은 승압 회로(40)로부터 출력되는 1개의 출력 신호 p_i 에 의해 복수의 화상 신호에 대한 전압 V_{id} 를 스위칭하는 구성이지만, 도 4에 나타난 바와 같이 1개의 출력 신호 p_i 에 의해 1개의 아날로그 스위치를 제어하는 구성으로 해도 좋다.

샘플링 신호선과 아날로그 스위치의 대응은, 상술한 형태에 한정되지 않고, 1개의 샘플링 신호선에 의해 전부의 아날로그 스위치를 제어해도 좋다.

그런데, 이상에 설명한 제어 신호 생성 회로는 시프트 레지스터로부터 출력되기 전후(前後)의 샘플링 신호를 이용하여 샘플링 신호의 승압을 행하는 구성이지만, 전후의 샘플링 신호를 이용하지 않는 구성도 고려된다. 도 5의 (a)에 이 경우의 회로를 일례로서 나타낸다.

도 5의 (a)의 $HC1 \sim HCn$ 의 블록에는 도 5의 (b), 또는 도 5의 (c)에 나타난 회로가 적용된다. 여기서 도 5의 (b)를 적용한 경우에는, 예를 들면 도 6에 나타난 타이밍 차트에 따라서 V_{g1} , V_{g2} 를 입력함으로써 샘플링 신호를 승압한다. 즉, 적어도 V_g 가 트랜지스터 Trs 를 온 상태로 하는 전압이 취해지는 기간에 상기 트랜지스터를 통하여 전원 전압 V_d 를 $V1$ 로 하여 용량 소자의 일단측의 $P_{n2,2}$ 에 인가하고, 트랜지스터 V_d 를 오프 상태로 하고 $P_{n2,2}$ 를 플로팅으로 한 후, 상기 용량 소자의 타단측 $P_{n2,1}$ 로부터 전압을 인가함으로써, $P_{n2,2}$ 의 전위가 승압된다. 다음에 전원 전압 V_d 를 $V2$ 로 변화시키고, 이 전압 $V2$

를 인가하여, $P_{n2,2}$ 의 전위를 $V2$ 로 내린다. $P_{n2,2}$ 에 접속된 버퍼 회로의 임계치 전압을 $V1$ 보다 높고, 또한 용량 커플링 후의 전압보다 낮게 설정해 두면, 시프트 레지스터로부터 샘플링 신호가 출력된 샘플링 신호선에 대응하는 아날로그 스위치만을 온 상태로 하는 것이 보다 확실하게 실행될 수 있다.

또한, 도 6에 나타난 예에서 전원 전압 Vd 를 변화시키지 않고서 전원 전압 Vd 를 $V1$ 로 고정해도 좋다.

도 5의 (c)와 같이 세트용 트랜지스터 Trs 및 리세트용 트랜지스터 Trr 의 게이트 전극을 각각 서로 다른 제어선 $Vg1$ 및 $Vg2$ 에 접속하고, 세트용 트랜지스터 Trs 의 일단을 세트용 전원 $Vd1$ 에 접속하고, 리세트용 트랜지스터 Trr 의 일단을 리세트용 전원 $Vd2$ 에 접속한 구성으로 해도 좋다. 이러한 경우, 전원 전위를 변화시킬 필요가 없으므로, 안정한 동작이 가능해진다.

(전자 기기)

다음에, 상술한 데이터선 구동 회로를 이용한 실시 형태에 대하여 설명한다. 도 8은 본 발명의 데이터선 구동 회로를 적용한 전기 광학 장치의 블록도이다. 전기 광학 장치는 신호원(1000), 화상 처리 회로(1010), 데이터선 구동 회로용 타이밍 제어 회로(1020), 주사선 구동 회로용 타이밍 제어 회로(1030), 데이터선 구동 회로(110), 주사선 구동 회로(120), 액정 패널(100)을 구비하고 있다. 신호원(1000)은 ROM(Read Only Memory), RAM(Random Access Memory), 광 디스크 장치 등의 메모리, 텔레비전 신호를 동조하여 출력하는 동조 회로 및 이용되는 모든 회로의 동기를 담당하는 클록 발생 회로 등을 포함하여 구성되어 있고, 클록 발생 회로로부터의 클록 신호에 기초하여 소정 포맷의 화상 신호 등의 표시 정보를 화상 처리부(1010)로 출력한다. 화상 처리 회로(1010)는 증폭·극성 반전 회로, 상전개(相展開) 회로, 로테이션 회로, 감마 보정 회로, 클램프 회로 등의 주지의 각종 처리 회로를 포함하여 구성되어 있다. 화상 처리 회로(1010)로부터 출력되는 아날로그 화상 신호는 데이터선 구동 회로(110)에 입력된다. 클록 발생 회로로부터의 클록 신호에 기초하여 입력된 표시 정보로부터 디지털 신호를 데이터선 구동 회로용 타이밍 제어 회로(1030)에서 순차 생성하여, 클록 신호와 함께 데이터 구동 회로(110)로 출력한다. 데이터선 구동 회로(110)는 아날로그 점순차 구동을 행한다. 주사선 구동 회로용 타이밍 제어 회로(1030)는 데이터선 구동 회로용 타이밍 제어 회로(1020)로부터의 클록 제어 신호에 기초하여 형성된 주사 방향의 타이밍 신호를 주사선 구동 회로(120)로 출력한다. 액정 패널(100)은 주사선 구동 회로(110) 및 데이터선 구동 회로(120)에 의해 구동된다.

이러한 구성의 전자 기기로서, 도 9에 나타난 액정 프로젝터, 도 10에 나타난 멀티미디어 대응의 퍼스널 컴퓨터(PC) 및 엔지니어링·워크스테이션(EWS), 또는 휴대 전화, 워드 프로세서, 텔레비전, 뷰 파인더형 또는 모니터 직시형 비디오 테이프 레코더, 전자 수첩, 전자 탁상 계산기, 카 내비게이션 장치, POS 단말, 터치 패널을 구비한 장치 등을 들 수 있다.

도 9에 나타난 전자 기기의 일레인 액정 프로젝터(1100)는 투사형 액정 프로젝터이고, 광원(1110), 다이클로익 미러(1113, 1114), 반사 미러(1115, 1116, 1117), 입사 렌즈(1118), 릴레이 렌즈(1119), 출사 렌즈(1120), 액정 라이트 밸브(1122, 1123, 1124), 크로스 다이클로익 프리즘(1125), 및 투사 렌즈(1126)를 구비하여 구성되어 있다. 액정 라이트 밸브(1122, 1123, 1124)는 상술한 구동 회로(1004)가 TFT 어레이 기판 상에 탑재된 액정 패널(10)을 포함하는 액정 모듈을 3개 준비하여, 각각 액정 라이트 밸브로서 사용한 것이다. 또한, 광원(1110)은 메탈 할라이드 등의 램프(1111)와 램프(1111)의 광을 반사하는 리플렉터(1112)로 이루어진다.

이상과 같이 구성되는 액정 프로젝터(1100)에서는, 청색광, 녹색광 반사의 다이클로익 미러(1113)는 광원(1110)으로부터의 백색 광속 중의 적색광을 투과시킴과 함께, 청색광과 녹색광을 반사한다. 투과한 적색광은 반사 미러(1117)에서 반사되어, 적색광용 액정 라이트 밸브(1122)에 입사된다. 한편, 다이클로익 미러(1113)에서 반사된 색광 중 녹색광은 녹색광 반사의 다이클로익 미러(1114)에 의해 반사되고, 녹색광용 액정 라이트 밸브(1123)에 입사된다. 또한, 청색광은 제 2 다이클로익 미러(1114)도 투과한다. 청색광에 대해서는, 긴 광로에 의한 광 손실을 방지하기 위해서, 입사 렌즈(1118), 릴레이 렌즈(1119), 출사 렌즈(1120)를 포함하는 릴레이 렌즈계로 이루어진 도광 수단(1121)이 설치되고, 이것을 통하여 청색광이 청색광용 액정 라이트 밸브(1124)에 입사된다. 각 라이트 밸브에 의해 변조된 3개의 색광은 크로스 다이클로익 프리즘(1125)에 입사된다. 이 프리즘은 4개의 직각 프리즘이 접합되어, 그 내면에 적색광을 반사하는 유전체 다층막과 청색광을 반사하는 유전체 다층막이 십자형상으로 형성되어 있다. 이들 유전체 다층막에 의해 3개의 색광이 합성되어, 컬러 화상을 나타내는 광이 형성된다. 합성된 광은 투사 광학계인 투사 렌즈(1126)에 의해 스크린(1127) 상에 투사되고, 화상이 확대되어 표시된다.

도 10에서, 전자 기기의 다른 예인 랩탑형 퍼스널 컴퓨터(1200)는 상술한 액정 패널(10)이 탑 커버 케이스 내에 구비된 액정 디스플레이(1206)와, CPU, 메모리, 모뎀 등을 수용함과 함께 키보드(1202)가 조립된 본체부(1204)를 갖는다.

또한, 도 11에 나타낸 바와 같이, 액정을 2장의 투명 기관(1304a, 1304b) 사이에 밀봉하여, 상술한 구동 회로(1004)를 TFT 어레이 기관 상에 탑재한 액정 장치용 기관(1304)을 구비하고, 상기 액정 장치용 기관(1304)을 구성하는 2장의 투명 기관(1304a, 1304b)의 한쪽에, 금속의 도전막이 형성된 폴리이미드 탭(1322)에 IC 칩(1324)을 실장한 TCP(Tape Carrier Package)(1320)를 접속하여, 전자 기기용의 일부품인 액정 장치로서 생산, 판매, 사용할 수도 있다.

이상에 설명한 전자 기기 외에도, 액정 텔레비전, 뷰 파인더형 또는 모니터 직시형 비디오 테이프 레코더, 카 내비게이션 장치, 전자 수첩, 전자 계산기, 워드 프로세서, 워크 스테이션, 휴대 전화, 텔레비전 전화, POS 단말, 터치 패널을 구비한 장치 등이 전자 기기의 예로 들 수 있다.

이상에 설명한 전자 기기는, 상술한 본 발명의 전기 광학 장치를 구비하고, 화상의 고정세화에 따라서 샘플링 주파수가 증대하여, 아날로그 스위치의 선택 시간이 감소한 경우에도, 데이터선 구동 회로에 공급되는 전원 전압을 전환함으로써 아날로그 화상 신호의 상 전개수를 경감할 수 있다. 그 결과, 아날로그 화상 신호의 상전개수가 감소하여도, 충분한 데이터선으로의 기입을 확보할 수 있고, 상 전개수에 필요한 외부 주변 회로가 감소한다. 고로, 전자 기기의 소형화, 경량화를 도모할 수 있다.

또한, 불필요한 아날로그 스위치 ASW_i 의 게이트·소스 간 전압을 줄임으로써, 데이터선 구동 회로(20)의 신뢰성을 향상시킬 수 있다. 주변 구동 회로를 내장한 액티브 매트릭스형 액정 표시 장치의 신뢰성은 동작 속도가 가장 빠른 데이터선 구동 회로(20)의 신뢰성이 가장 엄격하기 때문에, 데이터선 구동 회로(20)의 신뢰성을 향상시키는 것은 표시 장치 그 것의 신뢰성을 향상시키는 것도 된다. 따라서, 액정 표시 장치를 구비하는 전자 기기 그 것의 신뢰성을 향상시킬 수 있다.

발명의 효과

본 발명에 따르면, 충분한 크기의 전압을 데이터선 등에 공급할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 데이터선 구동 회로의 개략 구성을 나타낸 도면.

도 2의 (a)는 본 발명의 일 실시예에 따른 데이터선 구동 회로의 회로 부분에 대응시킨 등가 회로를 나타낸 도면, 도 2의 (b)는 도 2의 (a)의 단자 $P_{i+1,1}$ 의 전위의 시간적인 변화를 나타낸 도면, 도 2의 (c)는 도 2의 (a)의 단자 $P_{i+1,3}$ 의 전위의 시간적인 변화를 나타낸 도면.

도 3은 본 발명의 데이터선 구동 회로의 구동 방법을 설명하는 타이밍 차트를 나타낸 도면.

도 4는 본 발명의 다른 실시예에 따른 데이터선 구동 회로의 개략 구성을 나타낸 도면.

도 5의 (a)는 본 발명의 제어 신호 생성 회로의 일례를 나타낸 개략적인 회로도, 도 5의 (b), (c)는 각각 도 5의 (a)의 일부의 블록에 적용되는 회로도.

도 6은 본 발명의 일 실시예에 따른 제어 신호 생성 회로의 구동 방법을 설명하는 타이밍 차트를 나타낸 도면.

도 7은 본 발명의 일 실시예에 따른 제어 신호 생성 회로의 구동 방법을 설명하는 타이밍 차트를 나타낸 도면.

도 8은 본 발명의 데이터선 구동 회로를 적용한 전기 광학 장치의 블록도.

도 9는 본 발명의 전기 광학 장치를 적용한 전자 기기의 일례인 액정 프로젝터의 구조를 설명하는 도면.

도 10은 본 발명의 전기 광학 장치를 적용한 전자 기기의 일례인 퍼스널 컴퓨터를 나타낸 도면.

도 11은 본 발명의 전기 광학 장치를 적용한 전자 기기의 일례인 액정 표시 장치를 나타낸 도면.

도 12는 종래의 액정 표시 장치의 개략적인 회로 구성을 나타낸 도면.

도 13의 (a) 및 (b)는 종래의 액정 표시 장치의 구동 방법을 설명하는 타이밍 차트를 나타낸 도면.

도 14는 종래의 액정 표시 장치의 구동 방법을 설명하는 타이밍 차트를 나타낸 도면.

<도면의 주요 부분에 대한 부호의 설명>

C_i : 용량 소자

Trs_i : 세트용 트랜지스터

Trr_i : 리세트용 트랜지스터

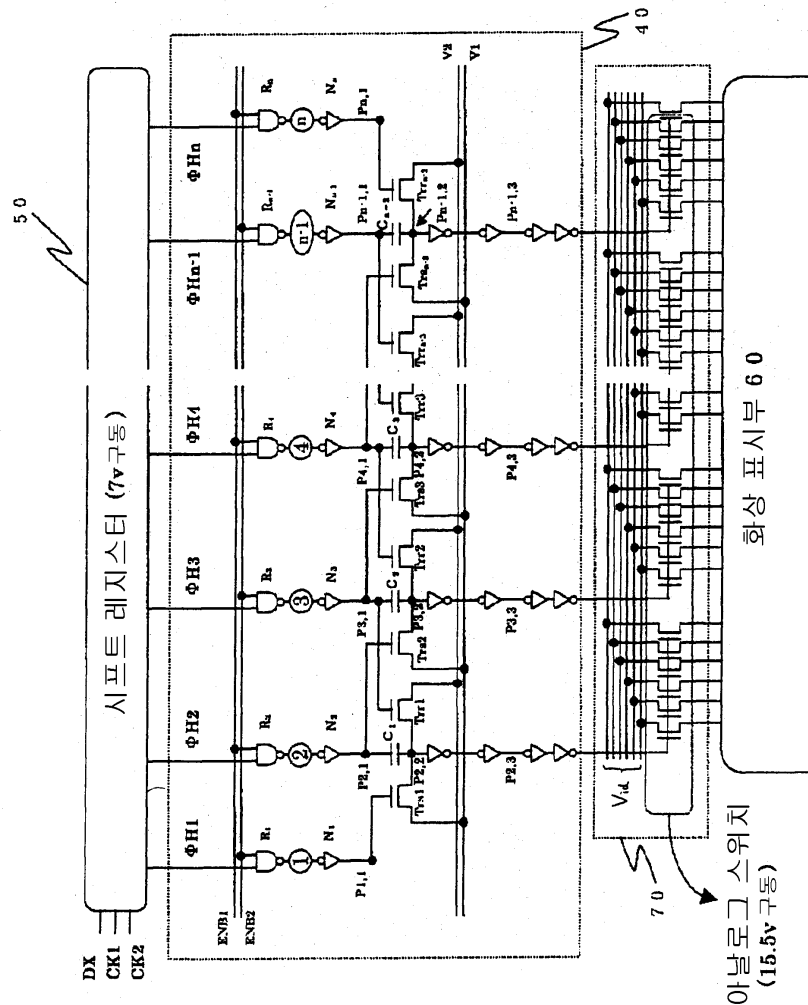
40 : 승압 회로

50 : 시프트 레지스터

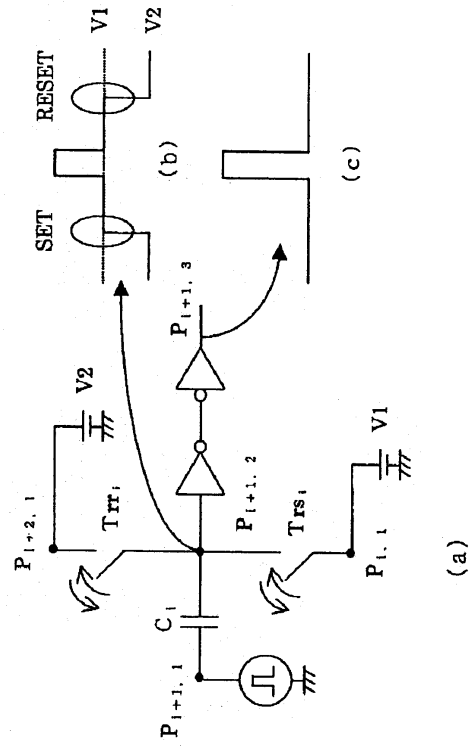
70 : 샘플링 회로

도면

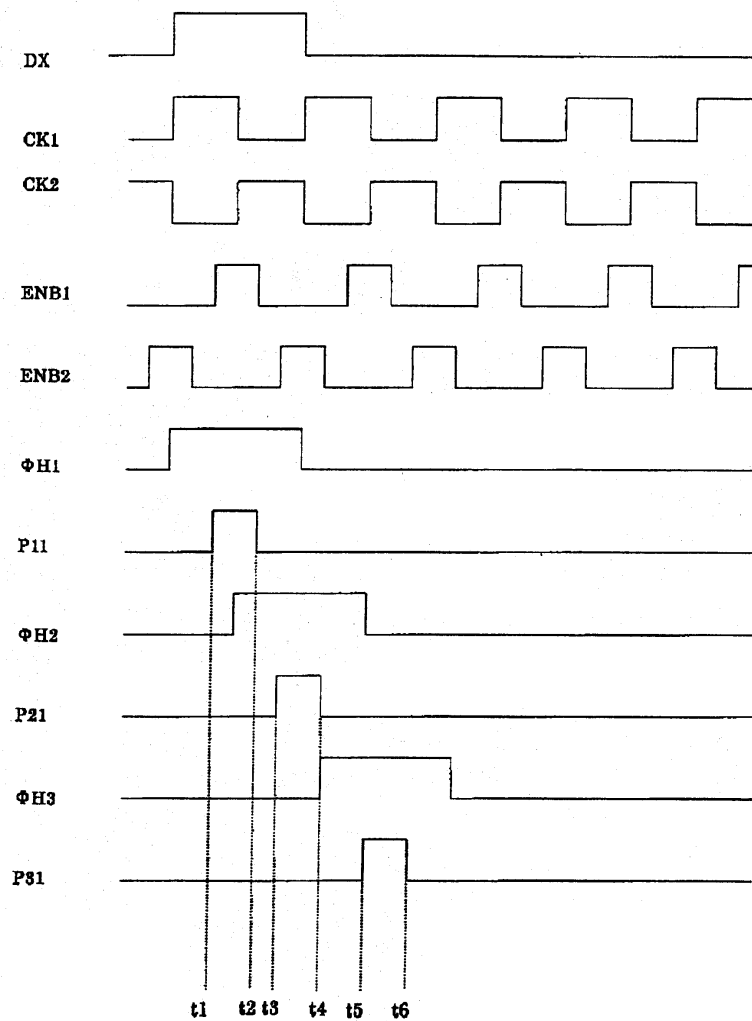
도면1



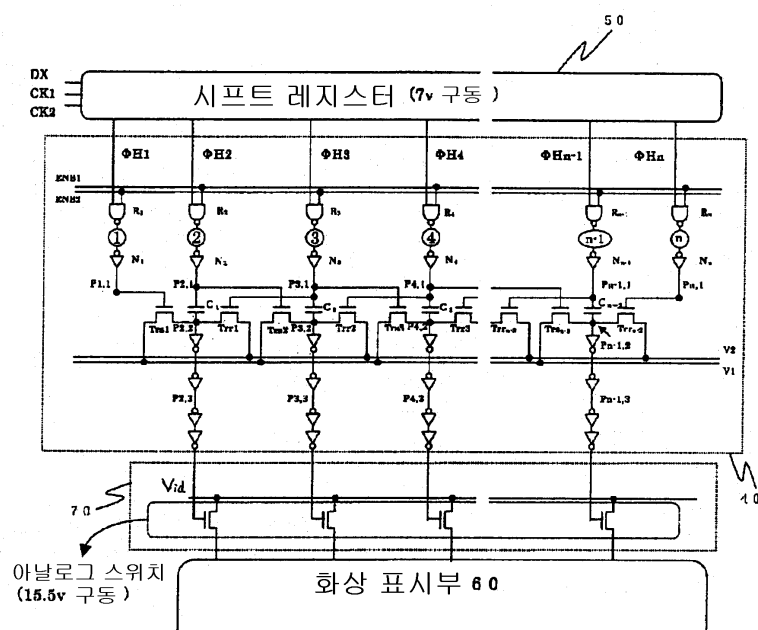
도면2



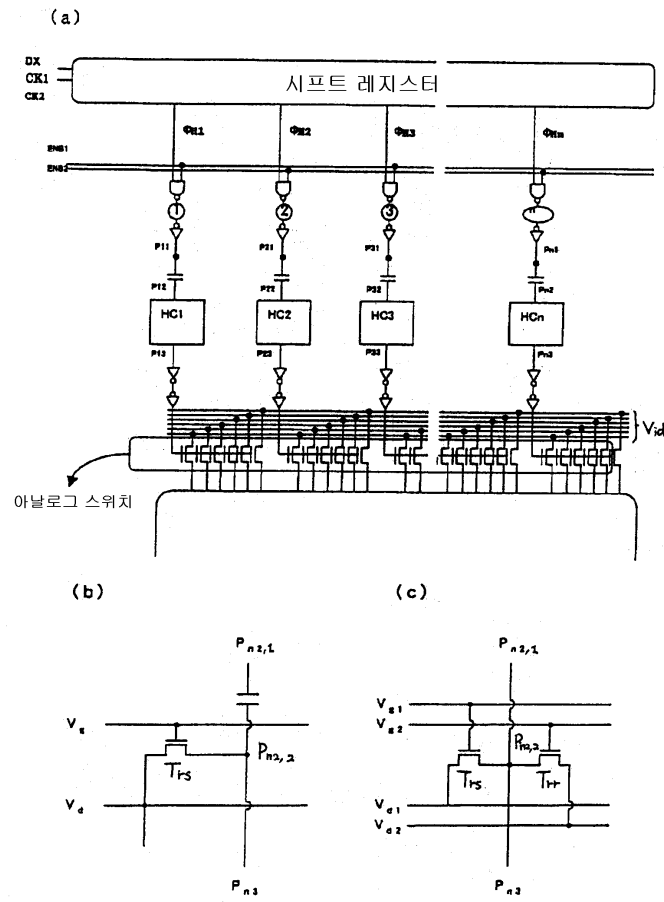
도면3



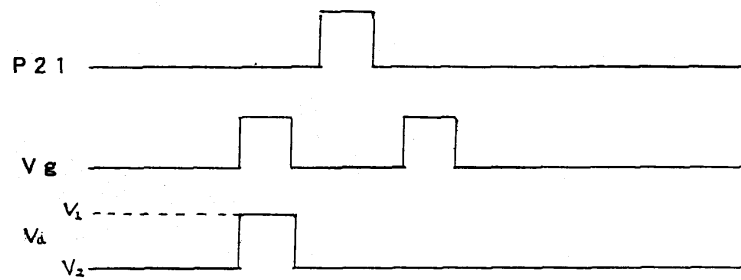
도면4



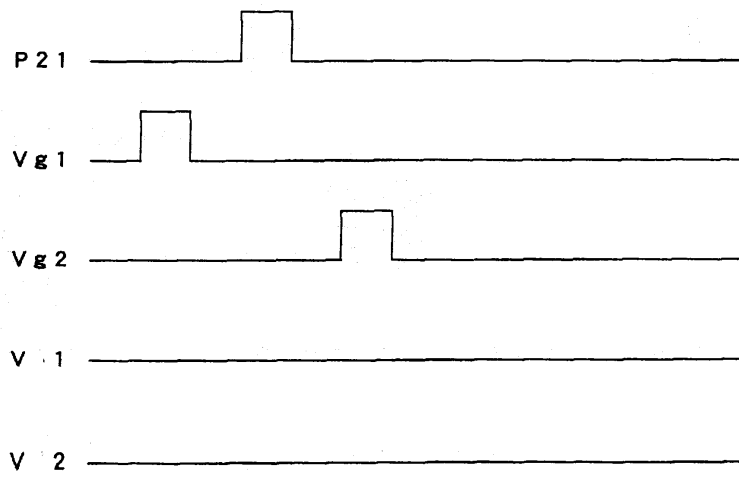
도면5



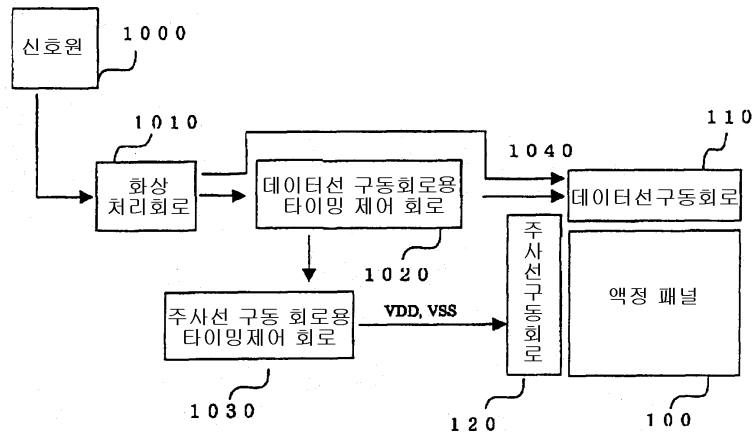
도면6



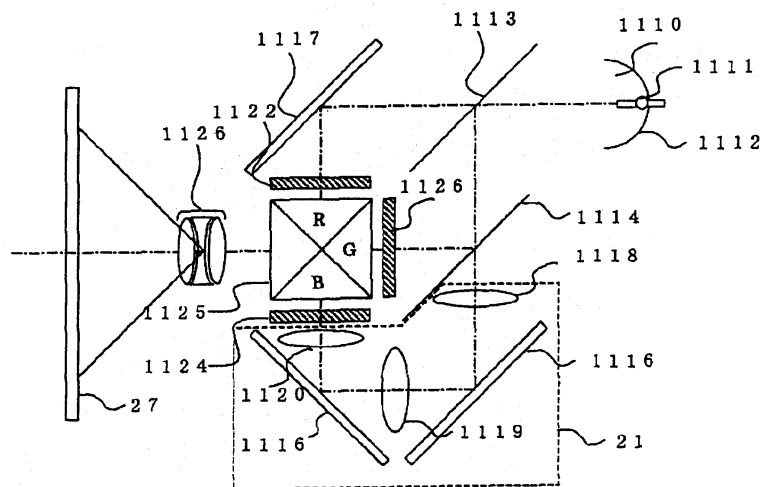
도면7



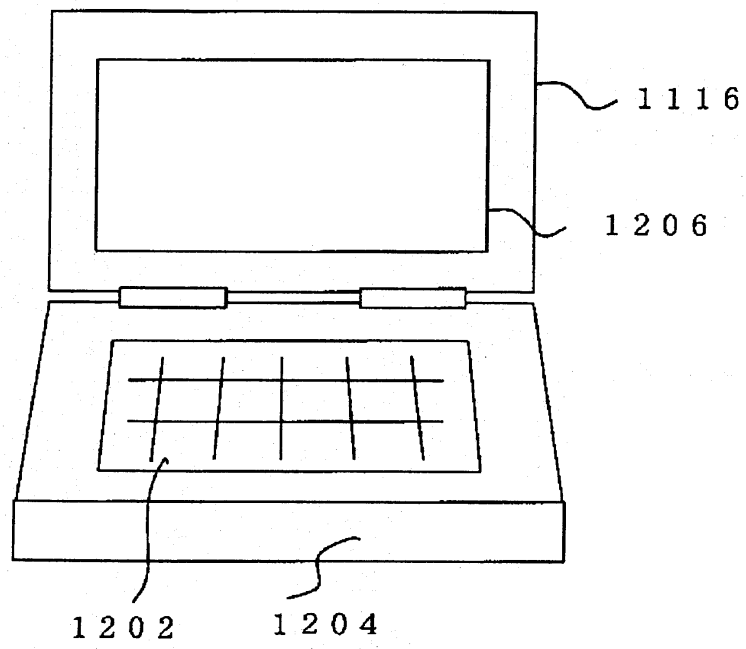
도면8



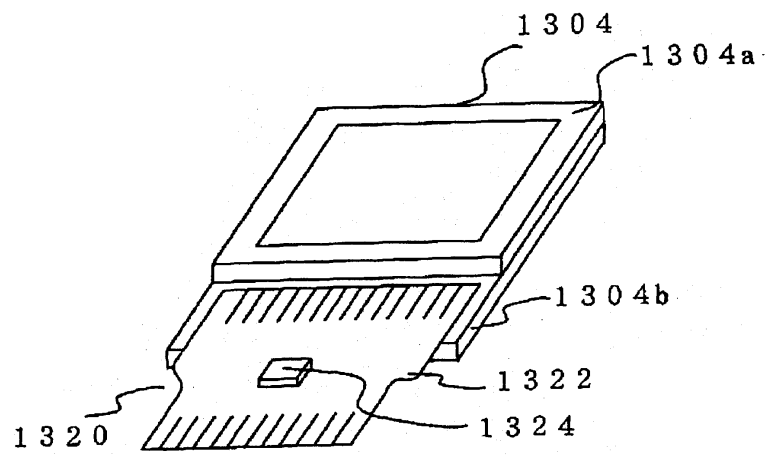
도면9



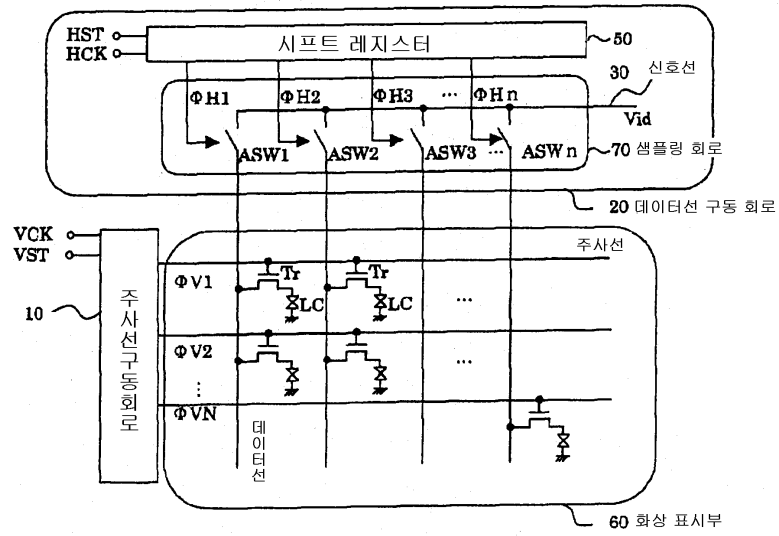
도면10



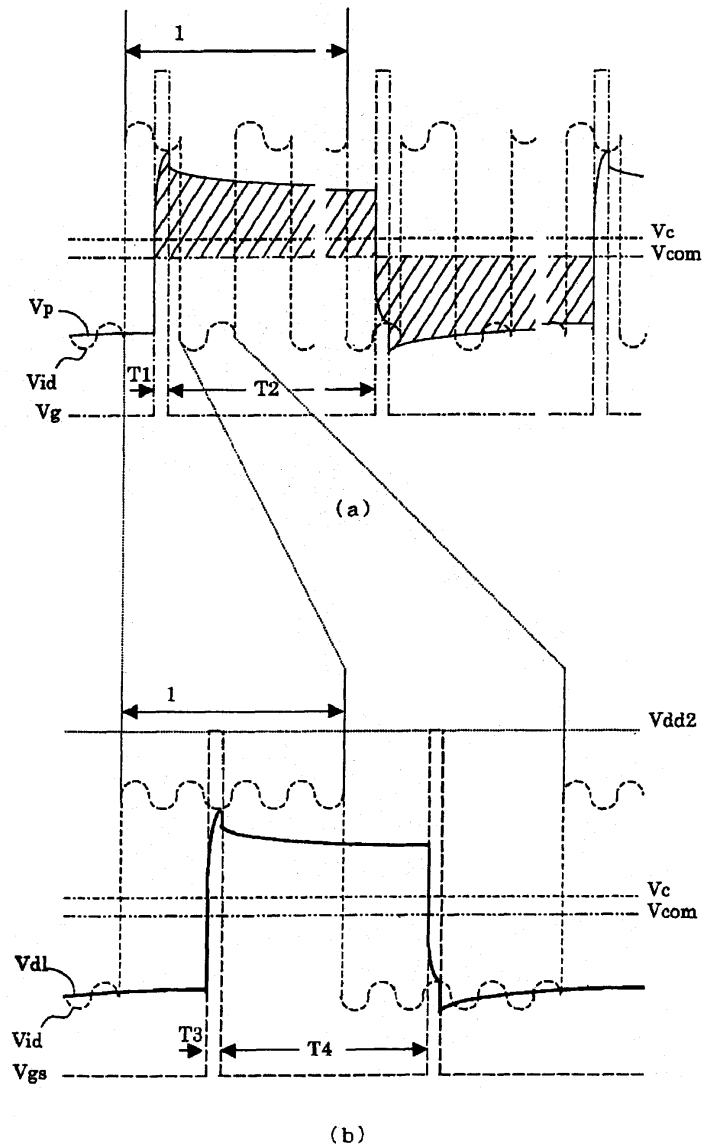
도면11



도면12



도면13



도면14

