



(12) 发明专利

(10) 授权公告号 CN 112771602 B

(45) 授权公告日 2025. 01. 07

(21) 申请号 201980060898.2

(22) 申请日 2019.06.28

(65) 同一申请的已公布的文献号
申请公布号 CN 112771602 A

(43) 申请公布日 2021.05.07

(30) 优先权数据
10-2018-0113318 2018.09.20 KR

(85) PCT国际申请进入国家阶段日
2021.03.17

(86) PCT国际申请的申请数据
PCT/KR2019/007907 2019.06.28

(87) PCT国际申请的公布数据
W02020/060008 KO 2020.03.26

(73) 专利权人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 朴世嫻 李孝眞

(74) 专利代理机构 北京金宏来专利代理事务所
(特殊普通合伙) 11641
专利代理师 李晓伟

(51) Int.Cl.
G09G 3/3208 (2006.01)

(56) 对比文件
CN 103871346 A, 2014.06.18
CN 106981270 A, 2017.07.25
CN 108399892 A, 2018.08.14
US 2015243203 A1, 2015.08.27

审查员 陈煌琼

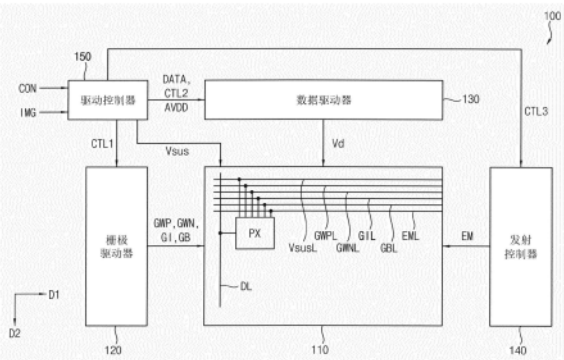
权利要求书4页 说明书11页 附图9页

(54) 发明名称

显示装置

(57) 摘要

显示装置包括显示面板、栅极驱动器、数据驱动器、发射控制器和驱动控制器,显示面板包括像素,像素包括第一类型的开关元件和与第一类型不同的第二类型的开关元件,栅极驱动器用于基于栅极时钟信号来生成栅极信号并且将栅极信号提供给显示面板,数据驱动器用于将数据电压提供给显示面板,发射控制器用于将发射控制信号提供给显示面板,驱动控制器用于生成用于控制栅极驱动器、数据驱动器和发射控制器的控制信号。在低频驱动模式下,显示面板在用于将数据写入像素中的写入帧和用于保持写入像素中的数据的保持帧中进行操作,并且驱动控制器在保持帧期间向栅极驱动器提供具有直流电压的栅极时钟信号。



1. 一种显示装置,包括:

显示面板,所述显示面板包括像素,所述像素包括第一类型的开关元件和与所述第一类型不同的第二类型的开关元件;

栅极驱动器,所述栅极驱动器配置成基于栅极时钟信号来生成栅极信号并且将所述栅极信号提供给所述显示面板;

数据驱动器,所述数据驱动器配置成将数据电压提供给所述显示面板;

发射控制器,所述发射控制器配置成将发射控制信号提供给所述显示面板;以及

驱动控制器,所述驱动控制器配置成生成用于控制所述栅极驱动器、所述数据驱动器和所述发射控制器的控制信号,

其中,在低频驱动模式下,所述驱动控制器配置成在用于将数据写入所述像素的写入帧期间将在高电平与低电平之间摆动的所述栅极时钟信号提供给所述栅极驱动器,并且在用于保持写入所述像素中的所述数据的保持帧期间将具有直流电压的所述栅极时钟信号提供给所述栅极驱动器,

其中,所述驱动控制器包括电压生成器,所述电压生成器配置成生成用于操作所述数据驱动器的模拟电压以及用于恒定地保持所述像素的驱动电流的保持电压,以及

其中,在所述低频驱动模式下,所述驱动控制器在所述写入帧期间向将所述模拟电压提供给所述数据驱动器并且在所述保持帧期间将所述保持电压提供给所述像素。

2. 如权利要求1所述的显示装置,其中,在所述低频驱动模式下,所述栅极时钟信号在所述写入帧期间在所述高电平与所述低电平之间摆动,并且在所述保持帧期间保持在所述低电平。

3. 如权利要求1所述的显示装置,其中,在所述低频驱动模式下,所述栅极时钟信号在所述写入帧期间在所述高电平与所述低电平之间摆动,并且在所述保持帧期间保持在所述高电平。

4. 如权利要求1所述的显示装置,其中,所述第一类型的所述开关元件为多晶硅薄膜晶体管,以及

其中,所述第二类型的所述开关元件为氧化物薄膜晶体管。

5. 如权利要求4所述的显示装置,其中,所述第一类型的所述开关元件为P型晶体管,以及

其中,所述第二类型的所述开关元件为N型晶体管。

6. 如权利要求4所述的显示装置,其中,所述像素包括:

第一开关元件,所述第一开关元件包括连接到第一节点的栅电极、连接到第二节点的第一电极以及连接到第三节点的第二电极;

第二开关元件,所述第二开关元件包括施加有第一数据写入栅极信号的栅电极、施加有所述数据电压的第一电极以及连接到所述第二节点的第二电极;

第三开关元件,所述第三开关元件包括施加有第二数据写入栅极信号的栅电极、连接到所述第一节点的第一电极以及连接到所述第三节点的第二电极;

第四开关元件,所述第四开关元件包括施加有数据初始化栅极信号的栅电极、施加有初始化电压的第一电极以及连接到所述第一节点的第二电极;

第五开关元件,所述第五开关元件包括施加有所述发射控制信号的栅电极、施加有高

电源电压的第一电极以及连接到所述第二节点的第二电极；

第六开关元件,所述第六开关元件包括施加有所述发射控制信号的栅电极、连接到所述第三节点的第一电极以及连接到有机发光二极管的阳极的第二电极；

第七开关元件,所述第七开关元件包括施加有有机发光二极管初始化栅极信号的栅电极、施加有所述初始化电压的第一电极以及连接到所述有机发光二极管的所述阳极的第二电极；

存储电容器,所述存储电容器包括施加有所述高电源电压的第一电极以及连接到所述第一节点的第二电极；以及

IPC2102KR0313.0A2

所述有机发光二极管,所述有机发光二极管包括所述阳极以及施加有低电源电压的阴极。

7.如权利要求6所述的显示装置,其中,所述第一开关元件、所述第二开关元件、所述第五开关元件和所述第六开关元件为所述多晶硅薄膜晶体管,以及

其中,所述第三开关元件、所述第四开关元件和所述第七开关元件为所述氧化物薄膜晶体管。

8.如权利要求6所述的显示装置,其中,在所述低频驱动模式下,所述第二开关元件、所述第五开关元件和所述第六开关元件以第一驱动频率驱动,并且所述第三开关元件以比所述第一驱动频率低的第二驱动频率驱动。

9.如权利要求1所述的显示装置,其中,所述驱动控制器包括配置成生成所述栅极时钟信号的栅极控制器。

10.一种显示装置,包括:

显示面板,所述显示面板包括像素,所述像素包括第一类型的开关元件和与所述第一类型不同的第二类型的开关元件；

栅极驱动器,所述栅极驱动器配置成将栅极信号提供给所述显示面板；

数据驱动器,所述数据驱动器配置成将数据电压提供给所述显示面板；

发射控制器,所述发射控制器配置成将发射控制信号提供给所述显示面板；以及

驱动控制器,所述驱动控制器配置成生成用于控制所述栅极驱动器、所述数据驱动器和所述发射控制器的控制信号，

其中,所述驱动控制器包括电压生成器,所述电压生成器配置成生成提供给所述数据驱动器的模拟驱动电压和用于恒定地保持所述像素的驱动电流的保持电压,以及

其中,在低频驱动模式下,所述驱动控制器配置成在用于将数据写入所述像素的写入帧期间将用于操作所述数据驱动器的所述模拟驱动电压提供给IPC2102KR0313.0A2

所述数据驱动器,并且在用于保持写入所述像素中的所述数据的保持帧期间将不操作所述数据驱动器的所述模拟驱动电压提供给所述数据驱动器。

11.如权利要求10所述的显示装置,其中,在所述低频驱动模式下,所述驱动控制器配置成在所述写入帧期间将具有第一电压电平的所述模拟驱动电压提供给所述数据驱动器,并且在所述保持帧期间将具有比所述第一电压电平低的第二电压电平的所述模拟驱动电压提供给所述数据驱动器。

12.如权利要求10所述的显示装置,其中,所述第一类型的所述开关元件为多晶硅薄膜

晶体管,以及

其中,所述第二类型的所述开关元件为氧化物薄膜晶体管。

13. 如权利要求12所述的显示装置,其中,所述第一类型的所述开关元件为P型晶体管,以及

其中,所述第二类型的所述开关元件为N型晶体管。

14. 如权利要求12所述的显示装置,其中,所述像素包括:

第一开关元件,所述第一开关元件包括连接到第一节点的栅电极、连接到第二节点的第一电极以及连接到第三节点的第二电极;

第二开关元件,所述第二开关元件包括施加有第一数据写入栅极信号的栅电极、施加有所述数据电压的第一电极以及连接到所述第二节点的第二电极;

第三开关元件,所述第三开关元件包括施加有第二数据写入栅极信号的栅电极、连接到所述第一节点的第一电极以及连接到所述第三节点的第二电极;

第四开关元件,所述第四开关元件包括施加有数据初始化栅极信号的栅电极、施加有初始化电压的第一电极以及连接到所述第一节点的第二电极;

第五开关元件,所述第五开关元件包括施加有所述发射控制信号的栅电极、施加有高电源电压的第一电极以及连接到所述第二节点的第二电极;

第六开关元件,所述第六开关元件包括施加有所述发射控制信号的栅电
IPC2102KR0313.0A2

极、连接到所述第三节点的第一电极以及连接到有机发光二极管的阳极的第二电极;

第七开关元件,所述第七开关元件包括施加有有机发光二极管初始化栅极信号的栅电极、施加有所述初始化电压的第一电极以及连接到所述有机发光二极管的所述阳极的第二电极;

存储电容器,所述存储电容器包括施加有所述高电源电压的第一电极以及连接到所述第一节点的第二电极;以及

所述有机发光二极管,所述有机发光二极管包括所述阳极以及施加有低电源电压的阴极。

15. 如权利要求14所述的显示装置,其中,所述第一开关元件、所述第二开关元件、所述第五开关元件和所述第六开关元件为所述多晶硅薄膜晶体管,以及

其中,所述第三开关元件、所述第四开关元件和所述第七开关元件为所述氧化物薄膜晶体管。

16. 如权利要求14所述的显示装置,其中,在所述低频驱动模式下,所述第二开关元件、所述第五开关元件和所述第六开关元件以第一驱动频率驱动,并且所述第三开关元件以比所述第一驱动频率低的第二驱动频率驱动。

17. 如权利要求14所述的显示装置,其中,所述像素还包括:

第八开关元件,所述第八开关元件包括施加有保持电压使能信号的栅电极、施加有保持电压的第一电极以及连接到所述第二开关元件的所述第一电极的第二电极。

18. 如权利要求17所述的显示装置,其中,在所述低频驱动模式下,所述驱动控制器配置成在所述写入帧期间将所述模拟驱动电压提供给所述数据驱动器,并且在所述保持帧期间将所述保持电压提供给所述像素。

19. 如权利要求18所述的显示装置,其中,所述第八开关元件为所述多晶硅薄膜晶体管。

显示装置

技术领域

[0001] 本发明涉及显示装置和显示装置的驱动方法。

背景技术

[0002] 通常,显示装置包括显示面板和显示面板驱动器。显示面板包括多个像素、多个栅极线、多个数据线和多个发射控制线。显示面板驱动器包括配置成向栅极线提供栅极信号的栅极驱动器、配置成向数据线提供数据电压的数据驱动器、配置成向发射控制线提供发射控制信号的发射控制器以及配置成生成用于控制栅极驱动器、数据驱动器和发射控制器的控制信号的驱动控制器。

[0003] 近来,当显示在显示面板上的图像是静止图像,或者显示面板在常开显示(AOD)模式下驱动时,已经研究了用于通过低频驱动来降低功耗的方法。

发明内容

[0004] 技术问题

[0005] 本发明的一个目的在于提供一种能够降低显示面板的功耗的显示装置。

[0006] 然而,本发明的目的不限于此。因此,本发明的目的可在不背离本发明的精神和范围的情况下扩展。

[0007] 解决技术问题的手段

[0008] 根据实施方式,显示装置可包括显示面板、栅极驱动器、数据驱动器、发射控制器和驱动控制器,所述显示面板包括像素,所述像素包括第一类型的开关元件和与所述第一类型不同的第二类型的开关元件,所述栅极驱动器配置成基于栅极时钟信号来生成栅极信号并且将所述栅极信号提供给所述显示面板,所述数据驱动器配置成将数据电压提供给所述显示面板,所述发射控制器配置成将发射控制信号提供给所述显示面板,所述驱动控制器配置成生成用于控制所述栅极驱动器、所述数据驱动器和所述发射控制器的控制信号。此处,在低频驱动模式下,所述驱动控制器可在用于将数据写入所述像素的写入帧期间将在高电平与低电平之间摆动的所述栅极时钟信号提供给所述栅极驱动器,并且可在用于保持写入所述像素中的所述数据的保持帧期间将具有直流电压的所述栅极时钟信号提供给所述栅极驱动器。

[0009] 在实施方式中,在所述低频驱动模式下,所述栅极时钟信号可在所述写入帧期间在所述高电平与所述低电平之间摆动,并且可在所述保持帧期间保持在所述低电平。

[0010] 在实施方式中,在所述低频驱动模式下,所述栅极时钟信号可在所述写入帧期间在所述高电平与所述低电平之间摆动,并且可在所述保持帧期间保持在所述高电平。

[0011] 在实施方式中,所述第一类型的所述开关元件可为多晶硅薄膜晶体管。另外,所述第二类型的所述开关元件可为氧化物薄膜晶体管。

[0012] 在实施方式中,所述第一类型的所述开关元件可为P型晶体管。另外,所述第二类型的所述开关元件可为N型晶体管。

[0013] 在实施方式中,所述像素可包括第一开关元件、第二开关元件、第三开关元件、第四开关元件、第五开关元件、第六开关元件、第七开关元件、存储电容器和有机发光二极管,所述第一开关元件包括连接到第一节点的栅电极、连接到第二节点的第一电极以及连接到第三节点的第二电极,所述第二开关元件包括施加有第一数据写入栅极信号的栅电极、施加有所述数据电压的第一电极以及连接到所述第二节点的第二电极,所述第三开关元件包括施加有第二数据写入栅极信号的栅电极、连接到所述第一节点的第一电极以及连接到所述第三节点的第二电极,所述第四开关元件包括施加有数据初始化栅极信号的栅电极、施加有初始化电压的第一电极以及连接到所述第一节点的第二电极,所述第五开关元件包括施加有所述发射控制信号的栅电极、施加有高电源电压的第一电极以及连接到所述第二节点的第二电极,所述第六开关元件包括施加有所述发射控制信号的栅电极、连接到所述第三节点的第一电极以及连接到有机发光二极管的阳极的第二电极,所述第七开关元件包括施加有有机发光二极管初始化栅极信号的栅电极、施加有所述初始化电压的第一电极以及连接到所述有机发光二极管的所述阳极的第二电极,所述存储电容器包括施加有所述高电源电压的第一电极以及连接到所述第一节点的第二电极,所述有机发光二极管包括所述阳极以及施加有低电源电压的阴极。

[0014] 在实施方式中,所述第一开关元件、所述第二开关元件、所述第五开关元件和所述第六开关元件可为所述多晶硅薄膜晶体管。另外,所述第三开关元件、所述第四开关元件和所述第七开关元件可为所述氧化物薄膜晶体管。

[0015] 在实施方式中,在所述低频驱动模式下,所述第二开关元件、所述第五开关元件和所述第六开关元件可以以第一驱动频率驱动,并且所述第三开关元件可以以比所述第一驱动频率低的第二驱动频率驱动。

[0016] 在实施方式中,所述驱动控制器可包括配置成生成所述栅极时钟信号的栅极控制器。

[0017] 根据实施方式,显示装置可包括显示面板、栅极驱动器、数据驱动器、发射控制器和驱动控制器,所述显示面板包括像素,所述像素包括第一类型的开关元件和与所述第一类型不同的第二类型的开关元件,所述栅极驱动器配置成将栅极信号提供给所述显示面板,所述数据驱动器配置成将数据电压提供给所述显示面板,所述发射控制器配置成将发射控制信号提供给所述显示面板,所述驱动控制器配置成生成用于控制所述栅极驱动器、所述数据驱动器和所述发射控制器的控制信号。此处,在低频驱动模式下,所述驱动控制器可在用于将数据写入所述像素的写入帧期间将用于操作所述数据驱动器的模拟驱动电压提供给所述数据驱动器,并且可在用于保持写入所述像素中的所述数据的保持帧期间将不操作所述数据驱动器的所述模拟驱动电压提供给所述数据驱动器。

[0018] 在实施方式中,在所述低频驱动模式下,所述驱动控制器可在所述写入帧期间将具有第一电压电平的所述模拟驱动电压提供给所述数据驱动器,并且可在所述保持帧期间将具有比所述第一电压电平低的第二电压电平的所述模拟驱动电压提供给所述数据驱动器。

[0019] 在实施方式中,所述第一类型的所述开关元件可为多晶硅薄膜晶体管。另外,所述第二类型的所述开关元件可为氧化物薄膜晶体管。

[0020] 在实施方式中,所述第一类型的所述开关元件可为P型晶体管。另外,所述第二类

型的所述开关元件可为N型晶体管。

[0021] 在实施方式中,所述像素可包括第一开关元件、第二开关元件、第三开关元件、第四开关元件、第五开关元件、第六开关元件、第七开关元件、存储电容器和有机发光二极管,所述第一开关元件包括连接到第一节点的栅电极、连接到第二节点的第一电极以及连接到第三节点的第二电极,所述第二开关元件包括施加有第一数据写入栅极信号的栅电极、施加有所述数据电压的第一电极以及连接到所述第二节点的第二电极,所述第三开关元件包括施加有第二数据写入栅极信号的栅电极、连接到所述第一节点的第一电极以及连接到所述第三节点的第二电极,所述第四开关元件包括施加有数据初始化栅极信号的栅电极、施加有初始化电压的第一电极以及连接到所述第一节点的第二电极,所述第五开关元件包括施加有所述发射控制信号的栅电极、施加有高电源电压的第一电极以及连接到所述第二节点的第二电极,所述第六开关元件包括施加有所述发射控制信号的栅电极、连接到所述第三节点的第一电极以及连接到有机发光二极管的阳极的第二电极,所述第七开关元件包括施加有有机发光二极管初始化栅极信号的栅电极、施加有所述初始化电压的第一电极以及连接到所述有机发光二极管的所述阳极的第二电极,所述存储电容器包括施加有所述高电源电压的第一电极以及连接到所述第一节点的第二电极,所述有机发光二极管包括所述阳极以及施加有低电源电压的阴极。

[0022] 在实施方式中,所述第一开关元件、所述第二开关元件、所述第五开关元件和所述第六开关元件可为所述多晶硅薄膜晶体管。另外,所述第三开关元件、所述第四开关元件和所述第七开关元件可为所述氧化物薄膜晶体管。

[0023] 在实施方式中,在所述低频驱动模式下,所述第二开关元件、所述第五开关元件和所述第六开关元件可以以第一驱动频率驱动,并且所述第三开关元件可以以比所述第一驱动频率低的第二驱动频率驱动。

[0024] 在实施方式中,所述像素还可包括第八开关元件,所述第八开关元件包括施加有保持电压使能信号的栅电极、施加有保持电压的第一电极以及连接到所述第二开关元件的所述第一电极的第二电极。

[0025] 在实施方式中,在所述低频驱动模式下,所述驱动控制器可在所述写入帧期间将所述模拟驱动电压提供给所述数据驱动器,并且可在所述保持帧期间将所述保持电压提供给所述像素。

[0026] 在实施方式中,所述第八开关元件可为所述多晶硅薄膜晶体管。

[0027] 在实施方式中,所述驱动控制器可包括电压生成器,所述电压生成器配置成生成提供给所述数据驱动器和所述像素的电压。

[0028] 发明效果

[0029] 根据本发明的实施方式,在包括具有第一类型的开关元件和第二类型的开关元件的像素的显示装置的低频驱动模式下,显示装置在保持帧期间将具有直流电压的栅极时钟信号提供给栅极驱动器,使得功耗可被降低。

[0030] 根据本发明的实施方式,在包括具有第一类型的开关元件和第二类型的开关元件的像素的显示装置的低频驱动模式下,显示装置在保持帧期间不操作数据驱动器,使得功耗可被降低。

[0031] 另外,根据本发明的实施方式,在包括具有第一类型的开关元件和第二类型的开

关元件的像素的显示装置的低频驱动模式下,显示装置在保持帧期间将保持电压供给到像素,使得可防止泄漏电流生成,并且可恒定地保持像素的亮度。

附图说明

- [0032] 图1是示出根据本发明的实施方式的显示装置的框图。
- [0033] 图2是示出包括在图1的显示装置中的像素的实例的电路图。
- [0034] 图3是示出施加到图2的像素的输入信号的时序图。
- [0035] 图4是示出在低频驱动模式下施加到图2的像素的信号实例的时序图。
- [0036] 图5是示出在低频驱动模式下施加到图2的像素的信号的另一实例的时序图。
- [0037] 图6是示出包括在图1的显示装置中的像素的另一实例的电路图。
- [0038] 图7是示出在低频驱动模式下施加到图6的像素的信号实例的时序图。
- [0039] 图8是示出包括图1的显示装置的电子装置的框图。
- [0040] 图9是示出图8的电子装置被实现为智能电话实例的图。

具体实施方式

[0041] 在下文中,将参照附图对本发明的实施方式进行详细解释。在附图中,相同的附图标记用于指示相同的部件,并且对于相同的部件的重复描述将被省略。

[0042] 图1是示出根据本发明的实施方式的显示装置的框图。

[0043] 参照图1,显示装置100可包括显示面板110和显示面板驱动器。显示面板驱动器可包括栅极驱动器120、数据驱动器130、发射控制器140和驱动控制器150。

[0044] 显示面板110可包括多个栅极线GWPL、GWNL、GIL和GBL、多个数据线DL、多个发射控制线EML、保持电压供给线VsusL、以及与栅极线GWPL、GWNL、GIL和GBL、数据线DL、发射控制线EML和保持电压供给线VsusL电连接的多个像素PX。栅极线GWPL、GWNL、GIL和GBL、发射控制线EML和保持电压供给线VsusL可在第一方向D1上延伸,并且可在与第一方向D1垂直的第二方向D2上排列。数据线DL可在第二方向D2上延伸,并且可在第一方向D1上排列。第一方向D1可与显示面板110的长边平行,并且第二方向D2可与显示面板110的短边平行。像素PX中的每个可形成在栅极线与数据线DL相交的区中。

[0045] 驱动控制器150可从外部装置接收输入图像数据IMG和输入控制信号CON。例如,输入图像数据IMG可包括红色图像数据、绿色图像数据和蓝色图像数据。输入图像数据IMG可包括白色图像数据。输入图像数据IMG可包括品红色图像数据、黄色图像数据和青色图像数据。输入控制信号CON可包括主时钟信号和数据使能信号。输入控制信号CON还可包括垂直同步信号和水平同步信号。

[0046] 驱动控制器150可基于输入图像数据IMG和输入控制信号CON来生成用于控制栅极驱动器120、数据驱动器130和发射控制器140的控制信号CTL1、CTL2和CTL3。

[0047] 驱动控制器150可基于输入控制信号CON来生成用于控制栅极驱动器120的操作的第一控制信号CTL1。驱动控制器150可将第一控制信号CTL1输出到栅极驱动器120。例如,第一控制信号CTL1可包括垂直起始信号和栅极时钟信号。在一个实施方式中,在低频驱动模式下,驱动控制器150可在用于将数据写入像素PX的写入帧期间将在高电平与低电平之间摆动的栅极时钟信号提供给栅极驱动器120,并且在用于保持写入像素PX中的数据保持

帧期间将具有直流电压的栅极时钟信号提供给栅极驱动器120。例如,驱动控制器150可包括配置成生成栅极时钟信号的栅极控制器。

[0048] 驱动控制器150可基于输入控制信号CON来生成用于控制数据驱动器130的操作的第二控制信号CTL2。驱动控制器150可将第二控制信号CTL2输出到数据驱动器130。例如,第二控制信号CTL2可包括水平起始信号和负载信号。

[0049] 驱动控制器150可基于输入图像数据IMG来生成数据信号DATA。例如,驱动控制器150可通过应用用于补偿输入图像数据IMG的图像品质的算法来将输入图像数据IMG转换为数据信号DATA。驱动控制器150可将数据信号DATA输出到数据驱动器130。

[0050] 另外,驱动控制器150可生成用于操作数据驱动器130的模拟驱动电压AVDD。驱动控制器150可将模拟驱动电压AVDD输出到数据驱动器130。此外,驱动控制器150可生成用于恒定地保持像素PX的驱动电流的保持电压Vsus。驱动控制器150可将保持电压Vsus提供给像素PX。例如,驱动控制器150可包括配置成生成提供给数据驱动器130和像素PX的电压的电压生成器。在一个实施方式中,在低频驱动模式下,驱动控制器150可在写入帧期间将具有第一电压电平的模拟驱动电压AVDD提供给数据驱动器130,并且在保持帧期间将具有第二电压电平(例如,0V)的模拟驱动电压AVDD提供给数据驱动器130。在另一实施方式中,在低频驱动模式下,驱动控制器150可在写入帧期间将具有第一电压电平的模拟驱动电压AVDD提供给数据驱动器130,并且在保持帧期间将具有第三电压电平的保持电压Vsus提供给像素PX。例如,第三电压电平可等于或不同于第一电压电平。

[0051] 驱动控制器150可基于输入控制信号CON来生成用于控制发射控制器140的操作的第三控制信号CTL3。驱动控制器150可将第三控制信号CTL3输出到发射控制器140。

[0052] 栅极驱动器120可响应于从驱动控制器150供给的第一控制信号CTL1来生成栅极信号GWP、GWN、GI和GB。栅极驱动器120可将栅极信号GWP、GWN、GI和GB输出到栅极线GWPL、GWNL、GIL和GBL。

[0053] 数据驱动器130可基于从驱动控制器150供给的第二控制信号CTL2、模拟驱动电压AVDD和数据信号DATA来生成数据电压Vd。数据驱动器130可基于从驱动控制器150接收的第二控制信号CTL2和模拟驱动电压AVDD来生成伽马基准电压。伽马基准电压可具有与每个数据信号DATA对应的值。例如,数据驱动器130可通过分配从驱动控制器150供给的模拟驱动电压AVDD来生成伽马基准电压。数据驱动器130可通过使用伽马基准电压将数据信号DATA转换为模拟的数据电压Vd。数据驱动器130可将数据电压Vd输出到数据线DL。

[0054] 发射控制器140可响应于从驱动控制器150供给的第三控制信号CTL3来生成发射控制信号EM。发射控制器140可将发射控制信号EM输出到发射控制线EML。

[0055] 图2是示出包括在图1的显示装置中的像素的实例的电路图,并且图3是示出施加到图2的像素的输入信号的时序图。

[0056] 参照图1至图3,显示面板110可包括多个像素PX,并且像素PX中的每个可包括有机发光二极管OLED。

[0057] 像素PX接收数据写入栅极信号GWP和GWN、数据初始化栅极信号GI、有机发光二极管初始化栅极信号GB和发射控制信号EM以根据数据电压Vd的电平从有机发光二极管OLED发射光,使得图像可被显示。

[0058] 根据本发明的实施方式,像素PX中的每个可包括第一类型的开关元件以及与第一

类型不同的第二类型的开关元件。例如,第一类型的开关元件可为多晶硅薄膜晶体管。例如,第一类型的开关元件可为低温多晶硅(LTPS)薄膜晶体管。例如,第二类型的开关元件可为氧化物薄膜晶体管。例如,第一类型的开关元件可为P型晶体管,并且第二类型的开关元件可为N型晶体管。

[0059] 例如,数据写入栅极信号GWP和GWN可包括第一数据写入栅极信号GWP和第二数据写入栅极信号GWN。第一数据写入栅极信号GWP可施加到P型晶体管,并且可在数据写入定时处具有低电平激活信号。第二数据写入栅极信号GWN可施加到N型晶体管,并且可在数据写入定时处具有高电平激活信号。

[0060] 根据本发明的实施方式,像素PX中的每个可包括第一开关元件T1、第二开关元件T2、第三开关元件T3、第四开关元件T4、第五开关元件T5、第六开关元件T6和第七开关元件T7、存储电容器CST和有机发光二极管OLED。

[0061] 第一开关元件T1可包括连接到第一节点N1的栅电极、连接到第二节点N2的第一电极以及连接到第三节点N3的第二电极。例如,第一开关元件T1可为多晶硅薄膜晶体管。第一开关元件T1可为P型薄膜晶体管。第一开关元件T1的第一电极可为源电极,并且第一开关元件T1的第二电极可为漏电极。

[0062] 第二开关元件T2可包括施加有第一数据写入栅极信号GWP的栅电极、施加有数据电压Vd的第一电极以及连接到第二节点N2的第二电极。例如,第二开关元件T2可为多晶硅薄膜晶体管。第二开关元件T2可为P型薄膜晶体管。第二开关元件T2的第一电极可为源电极,并且第二开关元件T2的第二电极可为漏电极。

[0063] 第三开关元件T3可包括施加有第二数据写入栅极信号GWN的栅电极、连接到第一节点N1的第一电极以及连接到第三节点N3的第二电极。例如,第三开关元件T3可为氧化物薄膜晶体管。第三开关元件T3可为N型薄膜晶体管。第三开关元件T3的第一电极可为源电极,并且第三开关元件T3的第二电极可为漏电极。

[0064] 第四开关元件T4可包括施加有数据初始化栅极信号GI的栅电极、施加有初始化电压VI的第一电极以及连接到第一节点N1的第二电极。例如,第四开关元件T4可为氧化物薄膜晶体管。第四开关元件T4可为N型薄膜晶体管。第四开关元件T4的第一电极可为源电极,并且第四开关元件T4的第二电极可为漏电极。

[0065] 第五开关元件T5可包括施加有发射控制信号EM的栅电极、施加有高电源电压ELVDD的第一电极以及连接到第二节点N2的第二电极。例如,第五开关元件T5可为多晶硅薄膜晶体管。第五开关元件T5可为P型薄膜晶体管。第五开关元件T5的第一电极可为源电极,并且第五开关元件T5的第二电极可为漏电极。

[0066] 第六开关元件T6可包括施加有发射控制信号EM的栅电极、连接到第三节点N3的第一电极以及连接到有机发光二极管OLED的阳极的第二电极。例如,第六开关元件T6可为多晶硅薄膜晶体管。第六开关元件T6可为P型薄膜晶体管。第六开关元件T6的第一电极可为源电极,并且第六开关元件T6的第二电极可为漏电极。

[0067] 第七开关元件T7可包括施加有有机发光二极管初始化栅极信号GB的栅电极、施加有初始化电压VI的第一电极以及连接到有机发光二极管OLED的阳极的第二电极。例如,第七开关元件T7可为氧化物薄膜晶体管。第七开关元件T7可为N型薄膜晶体管。第七开关元件T7的第一电极可为源电极,并且第七开关元件T7的第二电极可为漏电极。

[0068] 存储电容器CST可包括施加有高电源电压ELVDD的第一电极和连接到第一节点N1的第二电极。

[0069] 有机发光二极管OLED可包括阳极以及施加有低电源电压ELVSS的阴极。

[0070] 参照图3,像素PX可在第一时段P1至第四时段P4中操作。在第一时段P1期间,第四开关元件T4可响应于数据初始化栅极信号GI而被导通,使得第一节点N1和存储电容器CST可被初始化。在第二时段P2期间,第二开关元件T2和第三开关元件T3可分别响应于第一数据写入栅极信号GWP和第二数据写入栅极信号GWN而被导通,使得可补偿第一开关元件T1的阈值电压,并且对其补偿了阈值电压的数据电压Vd可写入第一节点N1中。在第三时段P3期间,第七开关元件T7可响应于有机发光二极管初始化栅极信号GB而被导通,使得有机发光二极管OLED的阳极可被初始化。在第四时段P4期间,第五开关元件T5和第六开关元件T6可响应于发射控制信号EM而被导通,使得有机发光二极管OLED可发射光。

[0071] 在第一时段P1期间,数据初始化栅极信号GI可具有激活电平。例如,数据初始化栅极信号GI的激活电平可为高电平。当具有激活电平的数据初始化栅极信号GI被供给时,第四开关元件T4可被导通,使得初始化电压VI可施加到第一节点N1。

[0072] 在第二时段P2期间,第一数据写入栅极信号GWP和第二数据写入栅极信号GWN中的每个可具有激活电平。例如,第一数据写入栅极信号GWP的激活电平可为低电平,并且第二数据写入栅极信号GWN的激活电平可为高电平。当具有激活电平的第一数据写入栅极信号GWP和第二数据写入栅极信号GWN被供给时,第二开关元件T2和第三开关元件T3可被导通。另外,第一开关元件T1可通过初始化电压VI来导通。沿着随着第一开关元件T1、第二开关元件T2和第三开关元件T3被导通而形成的路径,供给到第二开关元件T2的第一电极的数据电压Vd可设置到第一节点N1。在这种情况下,由于第三开关元件T3被导通,因此第一开关元件T1是二极管形式连接的,使得对其补偿了第一开关元件T1的阈值电压的数据电压Vd(即,通过从数据电压Vd减去阈值电压而获得的电压)可设置到第一节点N1。

[0073] 在第三时段P3期间,有机发光二极管初始化栅极信号GB可具有激活电平。例如,有机发光二极管初始化栅极信号GB的激活电平可为高电平。当具有激活电平的有机发光二极管初始化栅极信号GB被供给时,第七开关元件T7可被导通,使得初始化电压VI可施加到有机发光二极管OLED的阳极。

[0074] 在第四时段P4期间,发射控制信号EM可具有激活电平。例如,发射控制信号EM的激活电平可为低电平。当具有低电平的发射控制信号EM被供给时,第五开关元件T5和第六开关元件T6可被导通。另外,第一开关元件T1可通过数据电压Vd而导通。第一开关元件T1可基于数据电压Vd来生成驱动电流。驱动电流可通过第六开关元件T6供给到有机发光二极管OLED的阳极,使得有机发光二极管OLED可发射光。

[0075] 图4是示出在低频驱动模式下施加到图2的像素的信号的实例的时序图。

[0076] 参照图1至图4,显示装置可在以正常驱动频率操作的正常驱动模式下驱动,并且可在以比正常驱动频率低的频率操作的低频驱动模式下驱动。例如,当输入图像数据为运动图像时,显示面板可在正常驱动模式下操作。例如,当输入图像数据为静止图像时,显示面板可在低频驱动模式下操作。例如,当显示装置在常开显示(AOD)模式下驱动时,显示面板可在低频驱动模式下操作。

[0077] 显示面板可以以帧为单位来驱动,并且可在正常驱动模式下每帧刷新一次。因此,

正常驱动模式可仅包括用于将数据写入像素的写入帧WRITING FRAME。在低频驱动模式下,显示面板可以以低频驱动模式的频率来刷新。因此,低频驱动模式可包括用于将数据写入像素的写入帧WRITING FRAME以及用于保持写入像素中的数据的保持帧HOLDING FRAME。例如,当正常驱动模式的频率为60Hz并且低频驱动模式的频率为1Hz时,低频驱动模式可在1秒期间包括一个写入帧WRITING FRAME和59个保持帧HOLDING FRAME。当正常驱动模式的频率为60Hz并且低频驱动模式的频率为1Hz时,两个相邻的写入帧WRITING FRAME之间可布置有59个连续的保持帧HOLDING FRAME。在这种情况下,在图2的像素中,第二开关元件T2、第五开关元件T5和第六开关元件T6可以以60Hz操作,并且第三开关元件T3可以以1Hz操作。例如,当正常驱动模式的频率为60Hz并且低频驱动模式的频率为10Hz时,低频驱动模式可在1秒期间包括10个写入帧WRITING FRAME和50个保持帧HOLDING FRAME。当正常驱动模式的频率为60Hz并且低频驱动模式的频率为10Hz时,两个相邻的写入帧WRITING FRAME之间可布置有五个连续的保持帧HOLDING FRAME。在这种情况下,在图2的像素中,第二开关元件T2、第五开关元件T5和第六开关元件T6可以以60Hz操作,并且第三开关元件T3可以以10Hz操作。

[0078] 参照图4,栅极时钟信号CLK1和CLK2可包括第一栅极时钟信号CLK1和第二栅极时钟信号CLK2。例如,第二栅极时钟信号CLK2可为通过允许第一栅极时钟信号CLK1被延迟而获得的信号。例如,第二栅极时钟信号CLK2可为第一栅极时钟信号CLK1的反相信号。尽管在图4中示出了第一栅极时钟信号CLK1和第二栅极时钟信号CLK2,但是栅极时钟信号不限于此。例如,栅极驱动器还可根据生成栅极信号的级的配置来接收栅极时钟信号。

[0079] 根据本发明的实施方式的显示装置的驱动控制器可在保持帧HOLDING FRAME期间将具有直流电压的栅极时钟信号提供给栅极驱动器。在一个实施方式中,在低频驱动模式下,栅极时钟信号CLK1和CLK2可在写入帧WRITING FRAME期间在高电平与低电平之间摆动,并且可在保持帧HOLDING FRAME期间保持在低电平。在另一实施方式中,在低频驱动模式下,栅极时钟信号CLK1和CLK2可在写入帧WRITING FRAME期间在高电平与低电平之间摆动,并且可在保持帧HOLDING FRAME期间保持在高电平。例如,高电平可具有栅极导通电压电平,并且低电平可具有栅极截止电压电平。

[0080] 参照图4,第一栅极时钟信号CLK1可在写入帧WRITING FRAME期间在高电平与低电平之间摆动,并且可在保持帧HOLDING FRAME期间保持在低电平。另外,第二栅极时钟信号CLK2可在写入帧WRITING FRAME期间在高电平与低电平之间摆动,并且可在保持帧HOLDING FRAME期间保持在高电平。在根据本发明的实施方式的显示装置中,在低频驱动模式下的保持帧HOLDING FRAME期间,栅极时钟信号CLK1和CLK2可保持为具有高电平或低电平的直流电压而不摆动,以使得功耗可被降低。

[0081] 图5是示出在低频驱动模式下施加到图2的像素的信号的另一实例的时序图。

[0082] 参照图1、图2、图3和图5,显示装置可在以正常驱动频率操作的正常驱动模式下驱动,并且可在以比正常驱动频率低的频率操作的低频驱动模式下驱动。例如,当输入图像数据为运动图像时,显示面板可在正常驱动模式下操作。例如,当输入图像数据为静止图像时,显示面板可在低频驱动模式下操作。例如,当显示装置在AOD模式下驱动时,显示面板可在低频驱动模式下操作。

[0083] 显示面板可以以帧为单位来驱动,并且可在正常驱动模式下每帧刷新一次。因此,

正常驱动模式可仅包括用于将数据写入像素的写入帧WRITING FRAME。在低频驱动模式下,显示面板可以以低频驱动模式的频率刷新。因此,低频驱动模式可包括用于将数据写入像素的写入帧WRITING FRAME以及用于保持写入像素中的数据的数据保持帧HOLDING FRAME。在保持帧HOLDING FRAME期间,显示装置的驱动控制器可不操作数据驱动器。

[0084] 参照图5,在低频驱动模式下,显示装置的驱动控制器可在写入帧WRITING FRAME期间将具有第一电压电平LV1的模拟驱动电压AVDD提供给数据驱动器,并且在保持帧HOLDING FRAME期间将具有比第一电压电平LV1低的第二电压电平LV2的模拟驱动电压AVDD提供给数据驱动器。第二电压电平可具有不操作数据驱动器的电压电平(例如,0V)。数据驱动器可在写入帧WRITING FRAME期间基于具有第一电压电平LV1的模拟驱动电压AVDD来生成伽马基准电压。数据驱动器可通过使用伽马基准电压将从驱动控制器供给的数据信号转换为模拟的数据电压Vd,并且将数据电压Vd输出到数据线。在保持帧HOLDING FRAME期间,数据驱动器可接收具有第二电压电平LV2的模拟驱动电压AVDD。基于具有第二电压电平LV2的模拟驱动电压AVDD,数据驱动器可在保持帧HOLDING FRAME期间不操作。因此,在根据本发明的实施方式的显示装置中,数据驱动器可在低频驱动模式下的保持帧HOLDING FRAME期间不操作,以使得功耗可被降低。

[0085] 图6是示出包括在图1的显示装置中的像素的另一实例的电路图,并且图7是示出在低频驱动模式下施加到图6的像素的信号实例的时序图。

[0086] 参照图6,根据本发明的实施方式,像素PX中的每个可包括第一开关元件T1、第二开关元件T2、第三开关元件T3、第四开关元件T4、第五开关元件T5、第六开关元件T6、第七开关元件T7和第八开关元件T8、存储电容器CST和有机发光二极管OLED。除了图6的像素PX包括第八开关元件T8以外,根据本发明的实施方式的图6的像素PX可具有与图2的像素PX实质上相同的结构。

[0087] 第八开关元件T8可包括施加有保持电压使能信号Vsus_en的栅电极、施加有保持电压Vsus的第一电极以及连接到第二开关元件T2的第一电极的第二电极。例如,第八开关元件T8可为多晶硅晶体管。第八开关元件T8可为P型薄膜晶体管。第八开关元件T8的第一电极可为源电极,并且第八开关元件T8的第二电极可为漏电极。

[0088] 参照图7,在低频驱动模式下,显示装置的驱动控制器可在写入帧WRITING FRAME期间将模拟驱动电压AVDD提供给数据驱动器,并且在保持帧HOLDING FRAME期间将保持电压Vsus提供给像素PX。例如,驱动控制器可包括配置成生成模拟驱动电压AVDD和保持电压Vsus的电压生成器。

[0089] 驱动控制器可在写入帧WRITING FRAME期间生成具有第一电压电平的电压并且将所生成的电压提供给数据驱动器作为模拟驱动电压AVDD,并且可在保持帧HOLDING FRAME期间生成具有与第一电压电平相等或不同的电压电平的电压并且将所生成的电压提供给像素作为保持电压Vsus。由于在保持帧HOLDING FRAME期间电压不供给到数据驱动器,因此数据驱动器可不操作。

[0090] 另外,驱动控制器可将保持电压使能信号Vsus_en提供给像素。参照图6和图7,保持电压使能信号Vsus_en可在保持帧HOLDING FRAME期间被激活,并且供给到第八开关元件T8的栅电极。在保持帧HOLDING FRAME期间,第八开关元件T8可响应于保持电压使能信号Vsus_en而被导通。因此,在保持帧HOLDING FRAME期间,保持电压Vsus可通过第八开关元件

T8供给到第二开关元件T2的第一电极。

[0091] 在图6的像素中,在保持帧HOLDING FRAME期间,通过与第一开关元件T1连接的第二开关元件T2可能生成泄漏电流。当第一开关元件T1的第一电极的电压被由于第二开关元件T2而生成的泄漏电流改变时,驱动电流可改变,使得像素PX的亮度可改变。由于根据本发明的实施方式的显示装置的像素PX在保持帧HOLDING FRAME期间通过第八开关元件T8将保持电压 V_{sus} 供给到第二开关元件T2的第一电极,因此可防止因第二开关元件T2而生成泄漏电流。因此,像素PX可发射具有恒定亮度的光。

[0092] 如上所述,由于根据本发明的实施方式的显示装置的驱动控制器在写入帧WRITING FRAME期间将模拟驱动电压AVDD提供给数据驱动器,并且在保持帧HOLDING FRAME期间不将模拟驱动电压AVDD提供给数据驱动器,因此可防止数据驱动器在保持帧HOLDING FRAME期间操作。因此,可在保持帧HOLDING FRAME期间降低显示装置的功耗。另外,由于根据本发明的实施方式的显示装置的驱动控制器在保持帧HOLDING FRAME期间将保持电压 V_{sus} 提供给像素PX,因此可防止因泄漏电流而改变驱动电流。

[0093] 图8是示出包括图1的显示装置的电子装置的框图,并且图9是示出图8的电子装置被实现为智能电话的实例的图。

[0094] 参照图8和图9,电子装置200可包括处理器210、存储装置220、储存装置230、输入/输出(I/O)装置240、电源250和显示装置260。此处,显示装置260可为图1的显示装置100。另外,电子装置200还可包括用于与视频卡、声卡、存储卡、通用串行总线(USB)装置、其它电子装置等通信的多个端口。在实施方式中,如图9中所示,电子装置200可实现为智能电话300。然而,电子装置200不限于此。

[0095] 处理器210可执行各种计算功能。处理器210可为微处理器、中央处理单元(CPU)等。处理器210可经由地址总线、控制总线、数据总线等联接到其它部件。此外,处理器210可联接到诸如外围部件互连(PCI)总线的扩展总线。存储装置220可存储用于电子装置200的操作的数据。例如,存储装置220可包括非易失性存储装置和/或易失性存储装置,非易失性存储装置有诸如可擦除可编程只读存储(EPROM)装置、电可擦除可编程只读存储(EEPROM)装置、闪存装置、相变随机存取存储(PRAM)装置、电阻随机存取存储(RRAM)装置、磁随机存取存储(MRAM)装置、铁电随机存取存储(FRAM)装置等,易失性存储装置有诸如动态随机存取存储(DRAM)装置、静态随机存取存储(SRAM)装置、移动DRAM装置等。储存装置230可包括固态驱动(SSD)装置、硬盘驱动(HDD)装置、CD-ROM装置等。

[0096] I/O装置240可包括诸如键盘、小键盘、鼠标装置、触摸板、触摸屏等的输入装置以及诸如打印机、扬声器等的输出装置。在一些实施方式中,显示装置260可包括在I/O装置240中。电源250可提供用于电子装置200的操作的电力。显示装置260可经由总线或其它通信链路联接到其它部件。

[0097] 如上所述,显示装置260可包括显示面板、栅极驱动器、数据驱动器、发射控制器和驱动控制器。显示面板可包括多个像素。驱动控制器可基于输入图像数据和输入控制信号来生成用于控制栅极驱动器、数据驱动器和发射控制器的控制信号。栅极驱动器可基于从驱动控制器供给的第一控制信号来生成栅极信号,并且将栅极信号输出到显示面板的栅极线。数据驱动器可基于从驱动控制器供给的第二控制信号来生成数据信号,并且将数据信号输出到显示面板的数据线。发射控制器可基于从驱动控制器供给的第三控制信号来生成

发射控制信号,并且将发射控制信号输出到显示面板的发射控制线。

[0098] 驱动控制器可基于输入控制信号来生成用于控制栅极驱动器的操作的第一控制信号。例如,第一控制信号可包括垂直起始信号和栅极时钟信号。根据本发明的实施方式,在低频驱动模式下,显示面板可在用于将数据写入像素的写入帧和用于保持写入像素中的数据保持帧中操作。在一个实施方式中,驱动控制器可在保持帧期间将具有直流电压的栅极时钟信号提供给栅极驱动器,使得显示装置260的功耗可被降低。

[0099] 驱动控制器可基于输入控制信号来生成用于控制数据驱动器的操作的第二控制信号。驱动控制器可生成用于操作数据驱动器的模拟驱动电压。在一个实施方式中,根据本发明的实施方式的显示装置260的驱动控制器可在保持帧期间不操作数据驱动器。例如,驱动控制器可在写入帧期间将具有第一电压电平的模拟驱动电压提供给数据驱动器,并且在保持帧期间将具有第二电压电平(例如,0V)的模拟驱动电压提供给数据驱动器。由于数据驱动器在保持帧期间不操作,因此可降低显示装置260的功耗。在另一实施方式中,根据本发明的实施方式的显示装置260的驱动控制器可在写入帧期间将具有第一电压电平的模拟驱动电压提供给数据驱动器,并且在保持帧期间将具有第三电压电平的保持电压提供给像素。由于数据驱动器在保持帧期间不接收模拟驱动电压,因此数据驱动器可不操作。另外,由于像素在保持帧期间接收保持电压,因此可防止驱动晶体管(第一开关元件)的泄漏电流生成。因此,可降低显示装置260的功耗,并且可提高显示品质。

[0100] 产业可利用性

[0101] 本发明可应用于包括显示装置的电子装置。例如,本发明可应用于电视机、计算机监视器、膝上型计算机、数码相机、智能电话、蜂窝电话、智能板、平板PC、个人数字助理(PDA)、便携式多媒体播放器(PMP)、MP3播放器、汽车导航系统、视频电话、头戴式显示(HMD)装置等。

[0102] 前述内容是对实施方式的说明并且不应被解释为对其的限制。虽然已描述了一些实施方式,但是本领域技术人员将容易理解的是,在实质上不背离本发明的新颖教导和优点的情况下可以在实施方式中进行诸多修改。

[0103] 附图标记说明

[0104]	100:显示装置	110:显示面板
[0105]	120:栅极驱动器	130:数据驱动器
[0106]	140:发射控制器	150:驱动控制器
[0107]	200:电子装置	300:智能电话

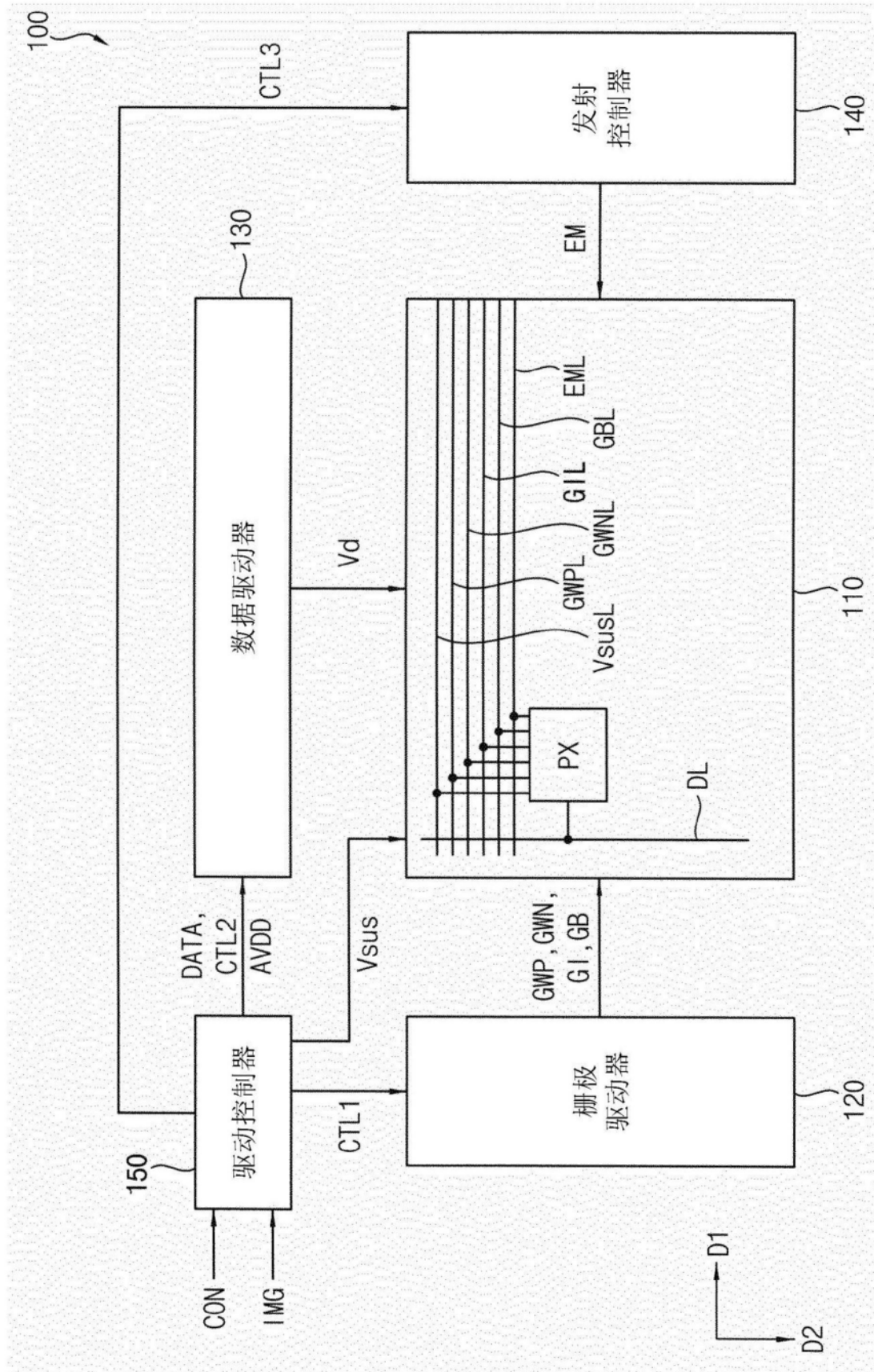


图1

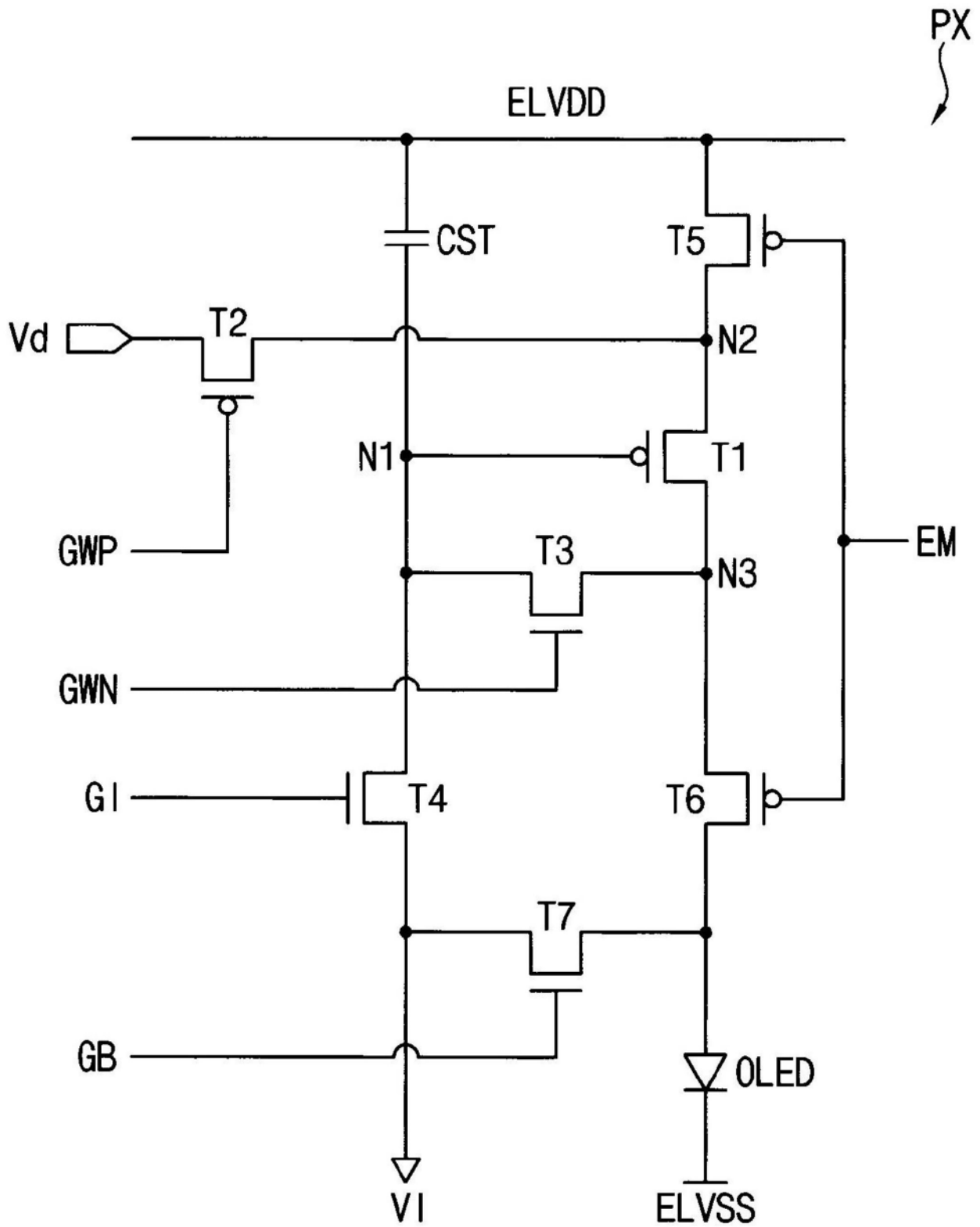


图2

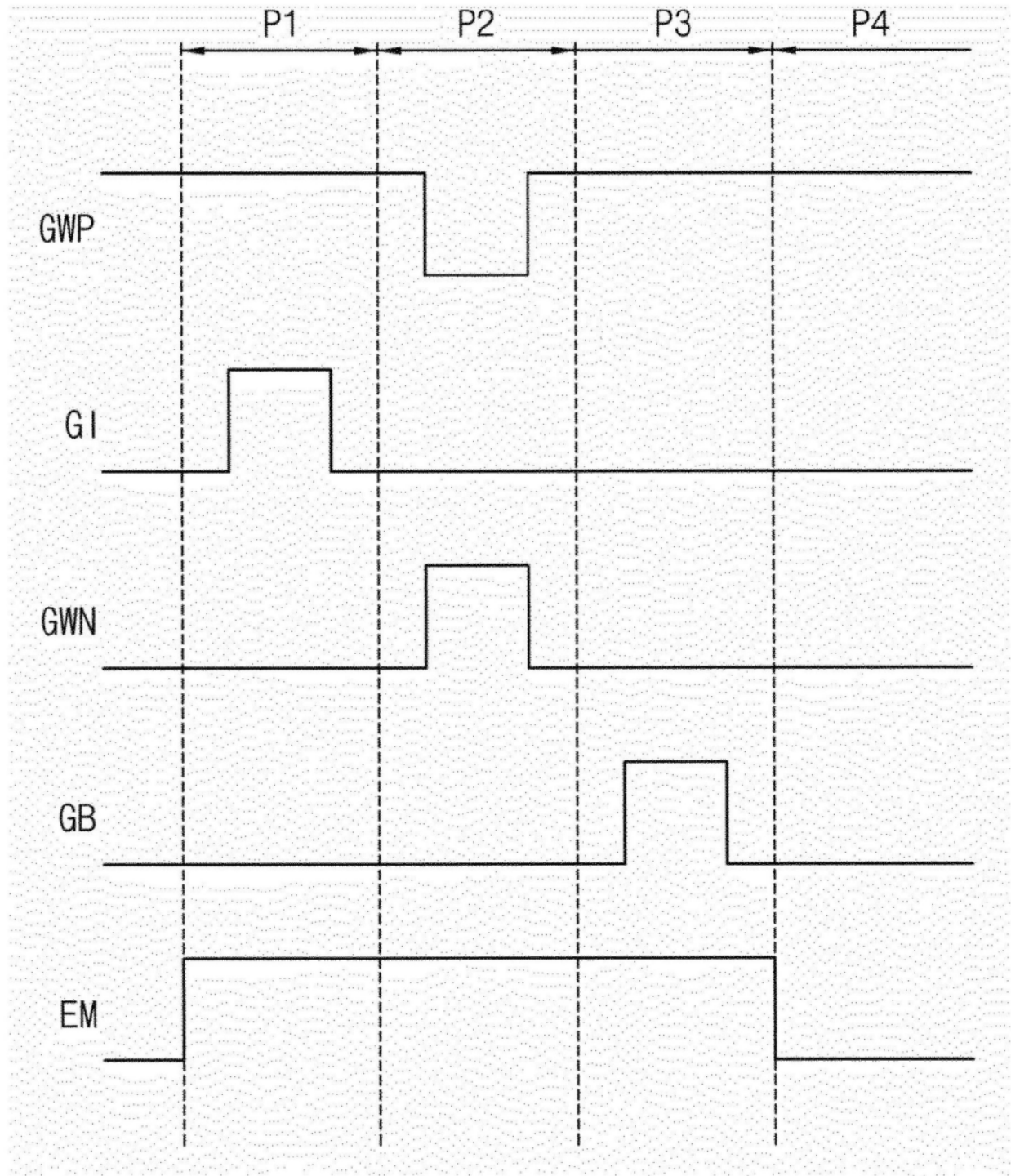


图3

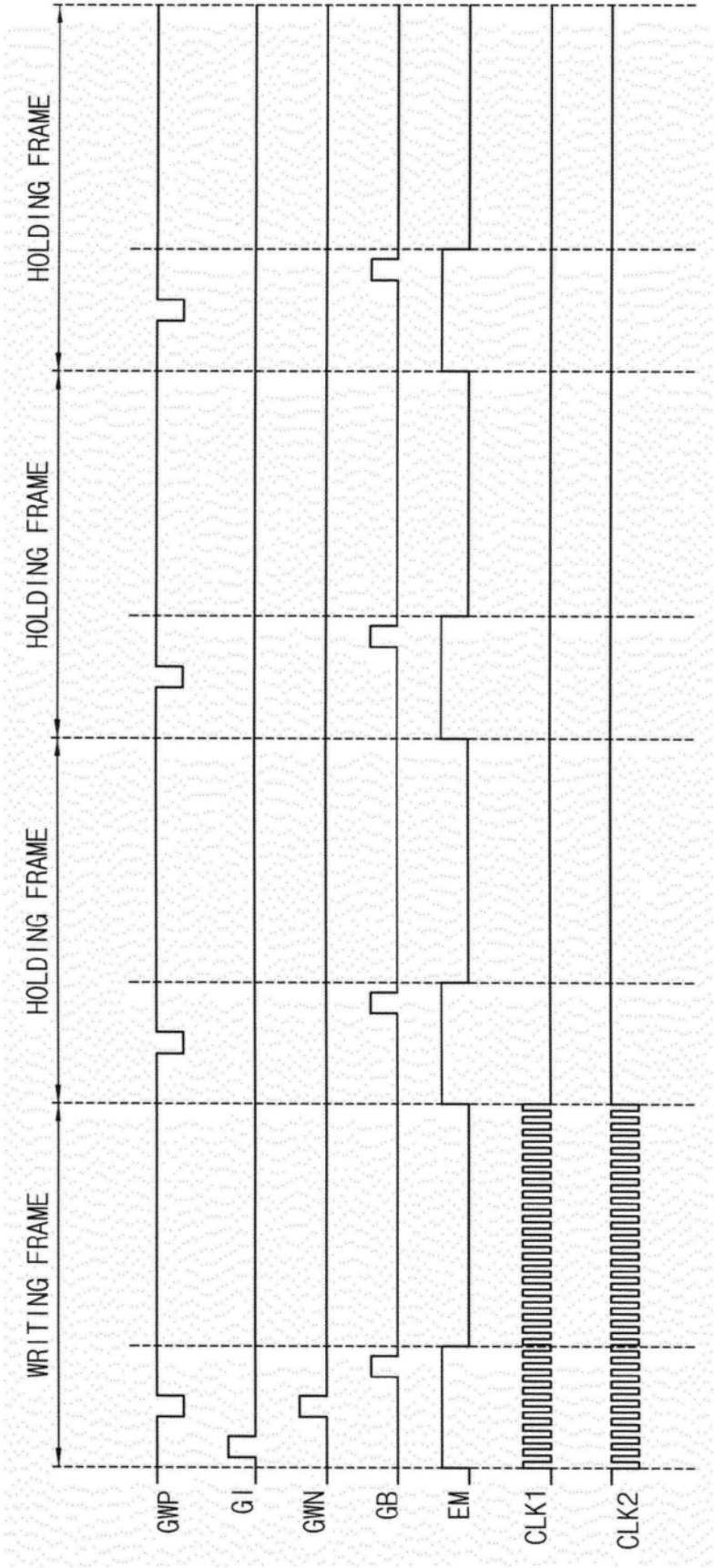


图4

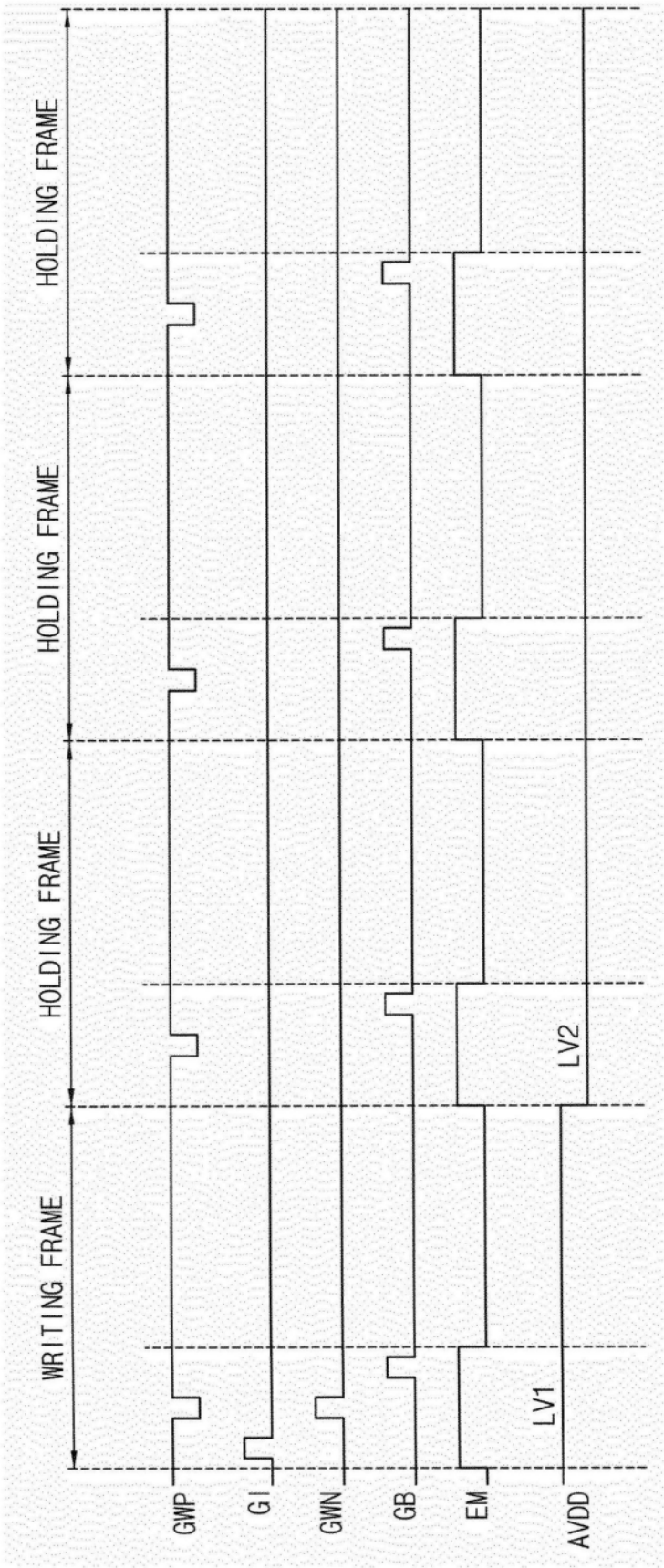


图5

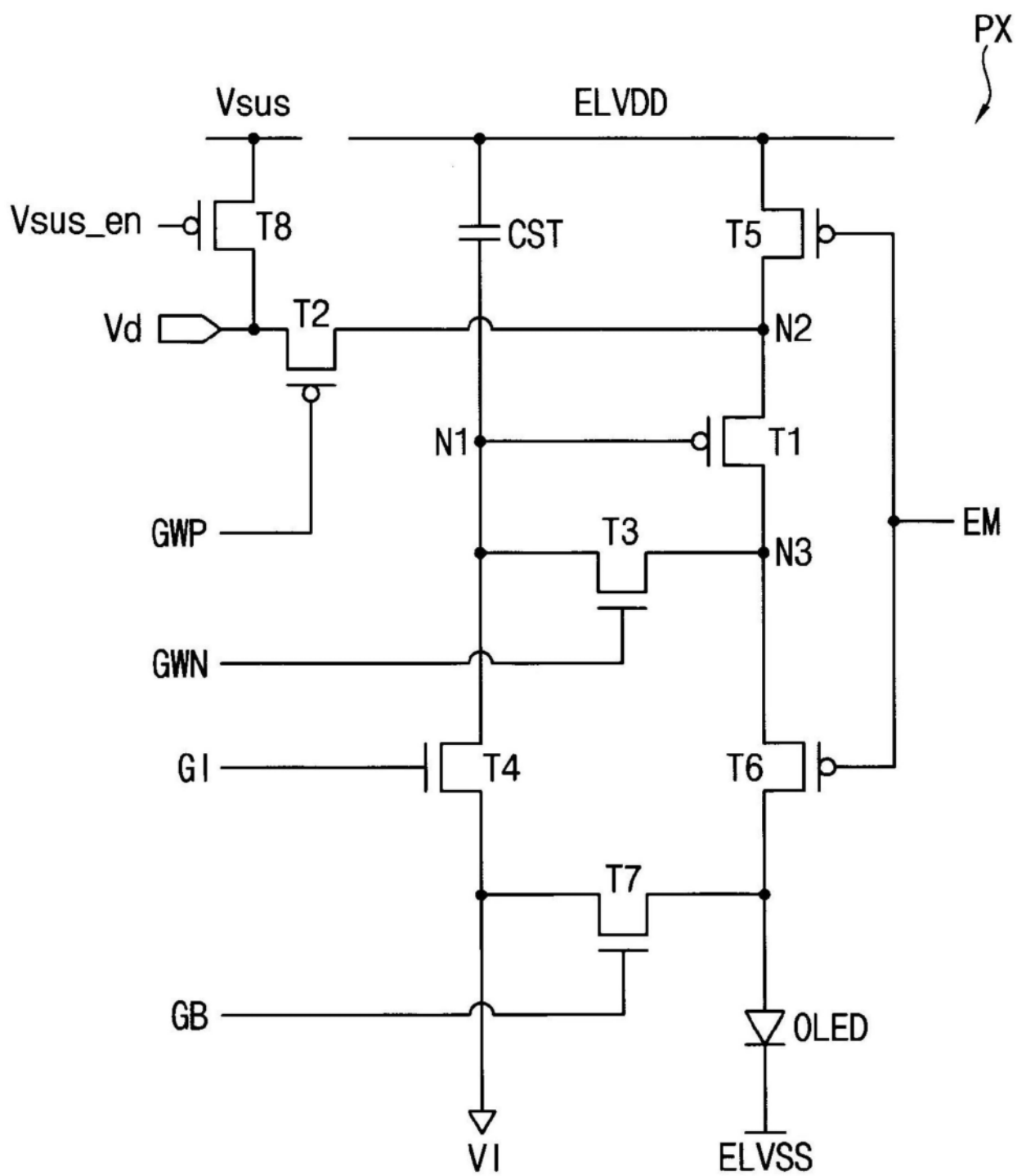


图6

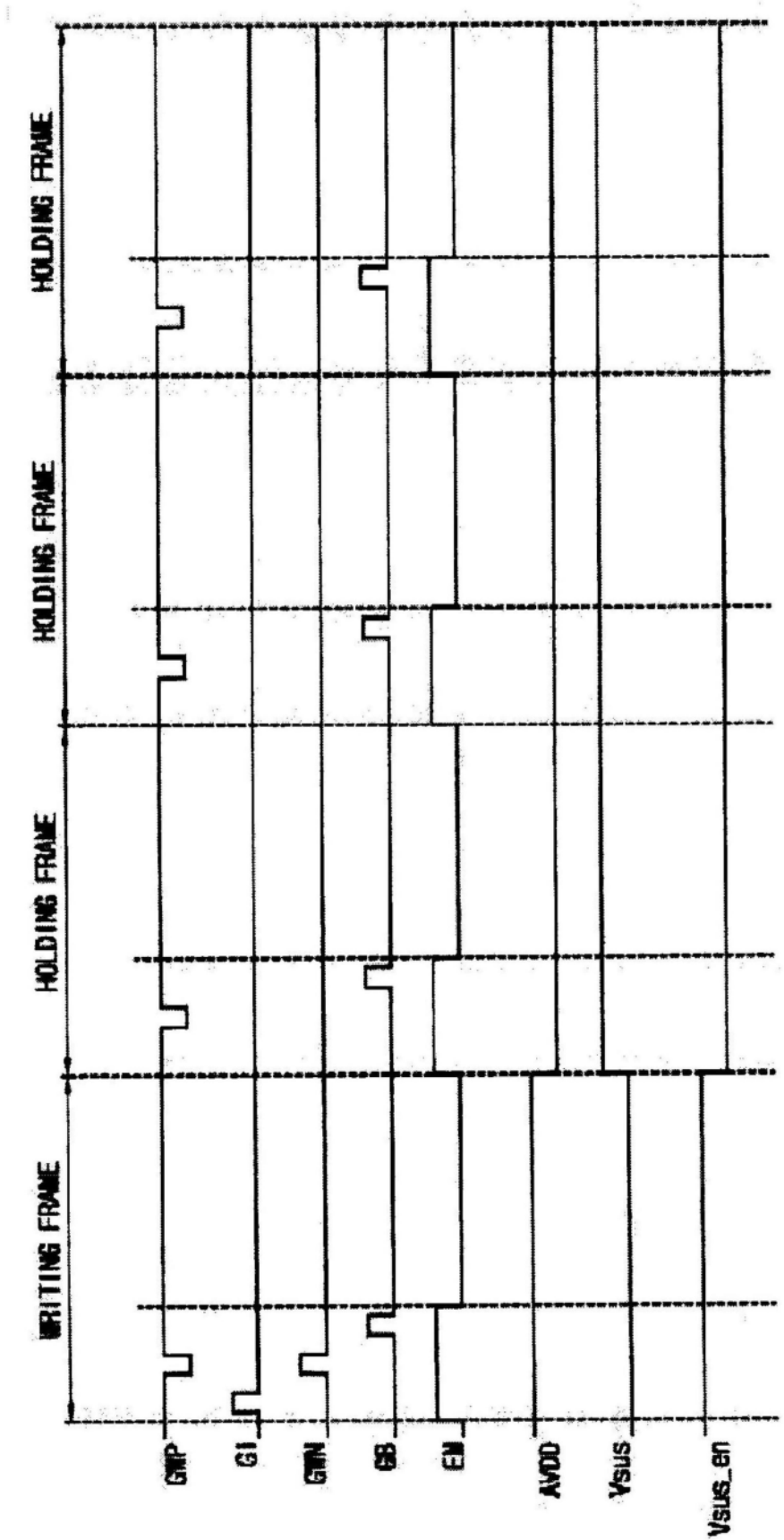


图7

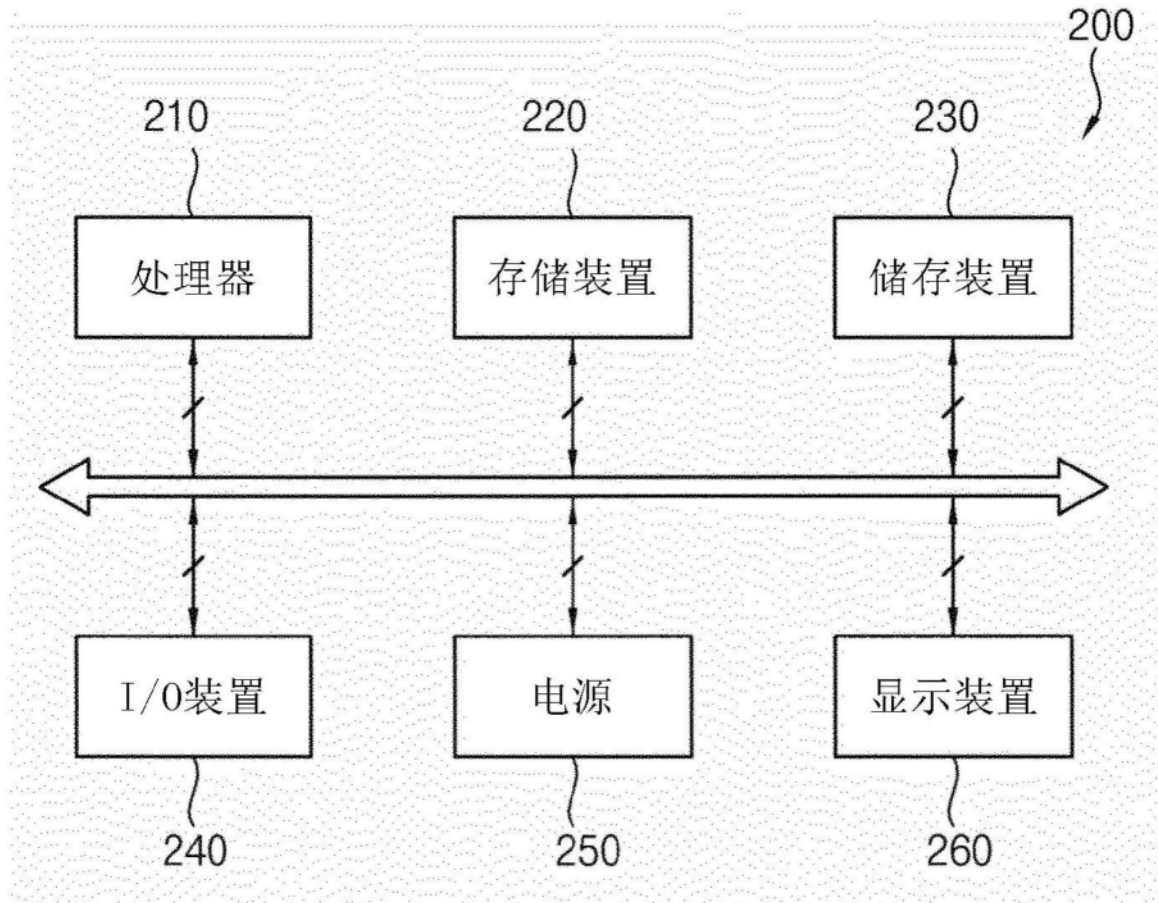


图8

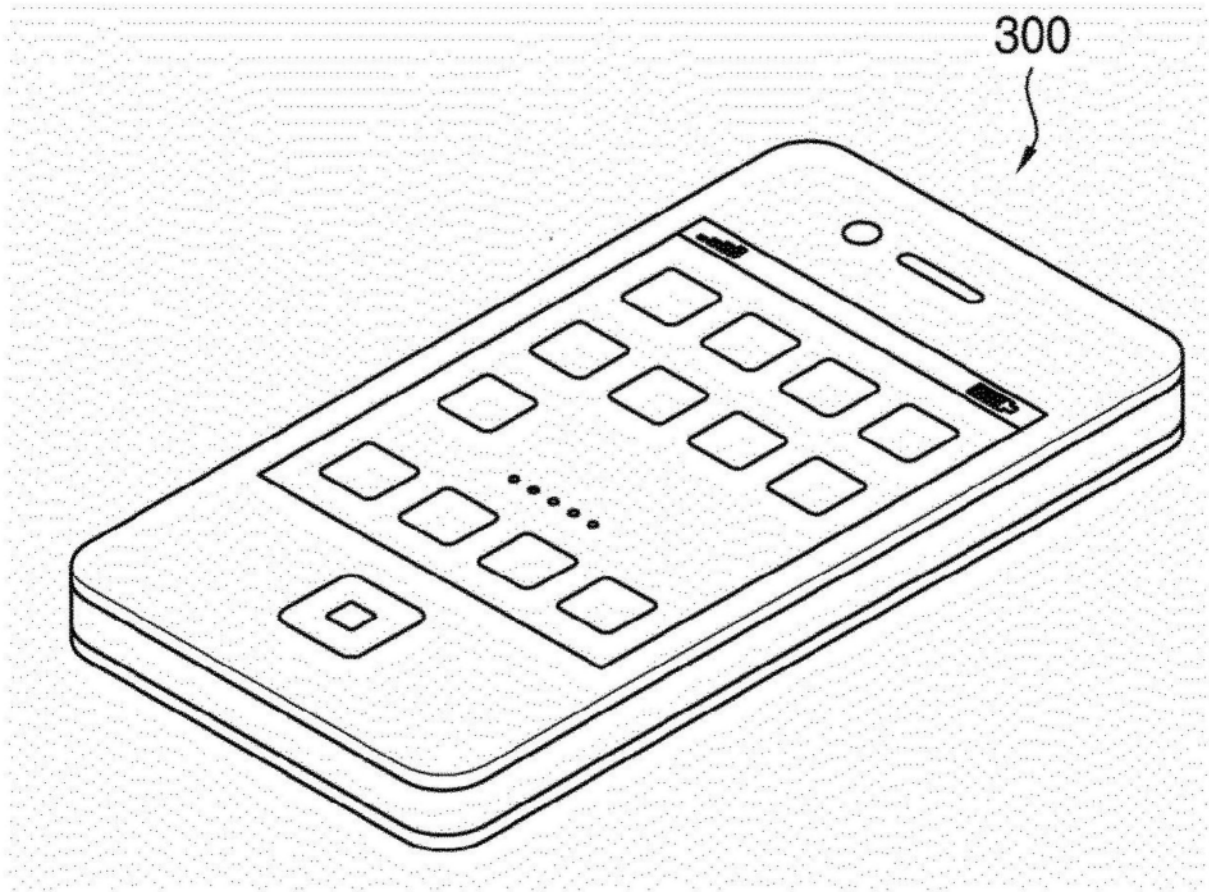


图9