

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 5/335 (2006.01)

H01L 27/14 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200510074323.6

[45] 授权公告日 2008 年 6 月 11 日

[11] 授权公告号 CN 100394777C

[22] 申请日 2005.6.1

[21] 申请号 200510074323.6

[30] 优先权

[32] 2004.6.2 [33] JP [31] 2004-164637

[73] 专利权人 佳能株式会社

地址 日本东京

[72] 发明人 野田智之 菊池伸

[56] 参考文献

JP2004-15191A 2004.1.15

JP63-276381A 1988.11.14

US2004/0065804A1 2004.4.8

JP2004-23380A 2004.1.22

审查员 袁 野

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所

代理人 王以平

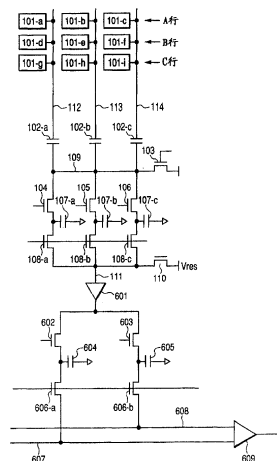
权利要求书 2 页 说明书 15 页 附图 13 页

[54] 发明名称

固体摄像装置和照相机

[57] 摘要

本发明的固体摄像装置和照相机减少了所需要的采样保持电容的个数。具备：与受光元件(101-a~101-i)的信号线(112~114)；具备一端与信号线连接并且另一端短路的箝位电容(102-a~102-c)、进行箝位动作并向另一端施加基准电压的开关(103)，进行箝位动作，同时对来自设置在行方向上的多个受光元件的信号进行相加的箝位电路；与箝位电容的另一端连接，对从另一端输出的每个受光元件行的相加信号进行相加，进行设置在列方向上的多个受光元件的相加的相加装置(开关104~106、108-a~108-c、电容107-a~107-c)；与相加装置连接的放大器(601)；对放大器的输入侧进行复位的开关(110)；用于输出放大器的偏移量和来自放大器的信号的电路装置(开关602、603、606-a~606-b、电容604、605)。



1. 一种固体摄像装置，其特征在于包括：

2 维地配置的多个受光元件；

多个信号线，分别与设置在垂直方向上的上述多个受光元件相连；

多个箝位电容，分别具有与上述多个信号线相连接的一端和与其他箝位电容的其他端短路的另一端；

第一相加电路，具有第一开关，用于将基准电压提供给上述箝位电容的上述其他端用于箝位操作，并将来自配置在水平方向上的上述多个受光元件的信号相加；以及

第二相加电路，具有：第二开关，每个第二开关具有与上述多个箝位电容的上述短路的其他端相连接的一端；保持电容（107a-c），与上述第二开关相对应地设置并具有与上述第二开关的另一端相连接的一端；以及第三开关（108a-c），与上述保持电容的每一个相对应地设置并与上述保持电容的一端相连接，其中在上述保持电容中保持的信号通过上述第三开关被相加。

2. 根据权利要求 1 所述的固体摄像装置，其特征在于还包括：

与上述第二相加电路连接，对来自上述第二相加电路的信号进行放大的放大器；

对上述放大器的输入侧进行复位的装置；

用于输出上述放大器的偏移量和来自上述放大器的信号的电路装置。

3. 根据权利要求 2 所述的固体摄像装置，其特征在于：

上述放大器是源输出电路。

4. 根据权利要求 2 或 3 所述的固体摄像装置，其特征在于：

多个信号线的各个经由用超过 1 的增益进行放大的第 2 放大器与上述箝位电容连接。

5. 根据权利要求 1 所述的固体摄像装置，其特征在于：

在配置为 2 维状的受光元件的上部形成彩色滤波器，对同色的受

光元件的信号进行相加。

6. 根据权利要求4所述的固体摄像装置，其特征在于包括：

保持上述第2放大器的输出信号，排列了与上述多个受光元件的至少一部分受光元件对应的存储器单元的存储部件。

7. 根据权利要求6所述的固体摄像装置，其特征在于：

上述存储器单元是至少具备信号积蓄电容、用于写入信号的晶体管、用于放大该信号的晶体管的放大型存储器单元，上述电路装置输出上述放大器和上述放大型存储器单元的偏移量。

8. 根据权利要求7所述的固体摄像装置，其特征在于：

上述电路装置具备：积蓄上述偏移量的第1积蓄电容；将上述偏移量转送到上述第1积蓄电容的第1转送晶体管；对来自上述放大器或放大型存储器单元的信号进行积蓄的第2积蓄电容；将来自上述放大器或放大型存储器单元的信号转送到上述第2积蓄电容的第2转送晶体管。

9. 根据权利要求2所述的固体摄像装置，其特征在于：

上述电路装置具备：积蓄上述偏移量的第1积蓄电容；将上述偏移量转送到上述第1积蓄电容的第1转送晶体管；对来自上述放大器的信号进行积蓄的第2积蓄电容；将来自上述放大器的信号转送到上述第2积蓄电容的第2转送晶体管。

10. 根据权利要求9所述的固体摄像装置，其特征在于包括：

对来自上述电路装置的、上述偏移量和信号进行相减的装置。

11. 一种照相机，其特征在于包括：

根据权利要求1~10中的任意一个所述的固体摄像装置；

将光成像在该固体摄像装置上的光学系统；

对来自该固体摄像装置的输出信号进行处理的信号处理电路。

## 固体摄像装置和照相机

### 技术领域

本发明涉及具有受光元件的固体摄像装置，特别涉及能够对来自受光元件的信号进行相加的固体摄像装置。

### 背景技术

在数字照相机、摄像机、复印机、传真机等中安装有许多包含光电转换部件的将像素排列为1维或2维的固体摄像元件。在固体摄像元件中，例如有CCD摄像元件和CMOS摄像元件等放大型固体摄像元件等。

伴随着固体摄像元件那样的图像传感器的多像素化，近年来，与现有的始终单纯地顺序输出图像传感器的所有像素的信号的方法相比，对以下的方法的要求提高了，即根据需要只从图像传感器输出一部分像素的信号，或者在对像素的信号进行某种程度的信号处理后再从图像传感器输出。例如，从颜色处理、分辨率转换等观点来看，正在更多地进行的在相邻的像素之间将信号相加再从图像传感器输出的处理。另外，也正在使用以下的方法，即通过在图像传感器内进一步对许多像素的信号进行相加平均，来降低随机噪声。

图12表示了日本专利特开2000-106653号公报所揭示的相加方式。图12是表示2H线性存储器+2H线性加法电路的概要结构的图。第1垂直信号线8(8-1、8-2、.....)经由采样保持晶体管29(29-1、29-2、.....)和电容器C1(C1-1、C1-2、.....)与第2垂直信号线17(17-1、17-2、.....)连接。在此，为了图的简化，只记载了2个第1垂直信号线8，但实际上，在横方向上排列有多个。第2垂直信号线17与晶体管23(23-1、23-2、.....)和电容器C2(C2-1、C2-2、.....)的串联连接、2组的(电容器C2和晶体管

23、电容器 C3(C3-1、C3-2、.....)、晶体管 26(26-1、26-2、.....)连接。在此, 2N 行的信号电压经由晶体管 23 被积蓄在电容器 C2 中, (2N+1) 行的信号电压经由晶体管 26 被积蓄在电容器 C3 中, 通过第 2 垂直信号线 17 将该 2N 行的信号电压和 (2N+1) 行的信号电压相加。

另外, 图 13 表示日本专利特开 2000-261728 号公报所记载的加法电路。从与各像素连接的垂直输出线经由转送开关 41、48 将信号成分积蓄在积蓄电容器 43、49 中, 在下一个定时将其他行的像素的信号成分经由转送开关 42 积蓄在积蓄电容器 45 中, 然后根据来自移位寄存器 61 的控制信号使转送开关 46、47、50 接通, 由此能够在水平输出线 62 上得到 2 个垂直输出线的像素信号的相加成分。这时, 在图 13 中, 由于积蓄电容器 45 的信号加重了积蓄电容器 43 的信号成分以及其他行的像素的信号的量, 所以能够得到至少相加了 3 个像素的信号成分。

但是, 在现有的相加平均装置中, 为了在对垂直方向的信号相加之后对水平方向的信号进行相加, 而在 H 列×V 行的像素排列中对水平 m 像素×垂直 n 像素进行相加的情况下, 需要 n×H 个采样保持电容[在 2×2 相加的情况下为 2H 个, 在 3×3 相加的情况下为 3H 个, .....]。因此, 垂直方向的相加像素数越多, 则所需要的采样保持电容的个数越增加, 有加法电路增大的问题。

### 发明内容

本发明的目的在于: 使对排列为 2 维形状的多个像素信号进行相加的信号加法电路小型化。

为了达到该目的, 本发明的特征在于包括: 2 维地配置的多个受光元件; 多个信号线, 分别与设置在垂直方向上的上述多个受光元件相连;

多个箝位电容, 分别具有与上述多个信号线相连接的一端和与其他箝位电容的其他端短路的另一端; 第一相加电路, 具有第一开关, 用于将基准电压提供给上述箝位电容的上述其他端用于箝位操作, 并将来自

配置在水平方向上的上述多个受光元件的信号相加；以及第二相加电路，具有：第二开关，每个第二开关具有与上述多个箝位电容的上述短路的其他端相连接的一端；保持电容，与上述第二开关相对应地设置并具有与上述第二开关的另一端相连接的一端；以及第三开关，与上述保持电容的每一个相对应地设置并与上述保持电容的一端相连接，其中在上述保持电容中保持的信号通过上述第三开关被相加。

根据本发明，在  $H$  列  $\times V$  行的像素排列中进行水平  $m$  像素  $\times$  垂直  $n$  像素的信号相加的情况下，能够将所需要的采样保持电容的个数减少到  $H + (n/m) \times H$  个。

根据本发明，通过对信号进行相加平均，能够抑制受光元件的随机噪声。另外，通过根据受光元件的类型而操作箝位动作和像素复位的定时，能够除去受光元件的复位噪声（随机成分）。

#### 附图说明

图 1 是表示本发明的实施例 1 的固体摄像装置的电路的图。

图 2 是表示本发明的实施例 1 的固体摄像装置的动作的图。

图 3 是表示本发明的实施例 2 的固体摄像装置的电路的图。

图 4 是表示本发明的实施例 3 的固体摄像装置的电路的图。

图 5 是表示将本发明的固体摄像装置适用于对应动画的“静止照相机”的情况的框图。

图 6 是表示将本发明的固体摄像装置适用于摄像机的情况的框图。

图 7 是表示与本发明相关联的参考例 1 的固体摄像装置的电路的图。

图 8 是表示受光元件的一个例子的图。

图 9 是表示与本发明相关联的参考例 1 的固体摄像装置的动作的图。

图 10 是表示与本发明相关联的参考例 2 的固体摄像装置的电路的图。

图 11 是表示与本发明相关联的参考例 2 的固体摄像装置的动作的图。

图 12 是表示现有例子的信号相加电路的图。

图 13 是表示现有例子的其他信号相加电路的图。

### 具体实施方式

使用附图，详细说明本发明的实施例。

首先，在说明本发明之前，先说明本发明相关的参考例子。

#### (参考例 1)

在图 7 中表示本发明相关的参考例 1。该参考例表示在 H 列×V 行的像素排列中进行水平 3 像素×垂直 3 像素的信号相加（平均化）的情况的一个例子。

在图 7 中，101-a~101-i 是将受光元件排列为 2 维。112~114 是分别连接由受光元件 101-a、101-d、101-g 组成的受光元件列、由受光元件 101-b、101-e、101-h 组成的受光元件列、由受光元件 101-c、101-f、101-i 组成的受光元件列的垂直输出线。102-a~102-c 是其一端分别与垂直输出线 112~114 连接，另一端共通地连接在一起的箝位电容，使用该电容进行水平方向的像素信号的相加。103 是与箝位电容 102-a~102-c 的共通连接的另一端连接的箝位用 MOS 开关，与箝位电压  $V_{clmp}$  连接。109 是用于对箝位后的输出进行平均的共通线。104~106 是与箝位电容 102-a~102-c 的共通连接的另一端连接的采样保持电容选择用的 MOS 开关，用于选择采样保持电容。107-a~107-c 是经由采样保持电容选择用的 MOS 开关分别与箝位电容 102-a~102-c 的另一端连接的成为信号保持装置的采样保持电容。108-a~108-c 是用于进行垂直方向的像素信号的相加的 MOS 开关，通过同时使该开关接通，能够对写入到采样保持电容 107-a~107-c 中的电压进行平均化，能够进行垂直方向的信号相加。111 是输出线，110 是对输出线 111 进行复位的 MOS 晶体管，与复位电压  $V_{res}$  连接。115 是输出放大器。

图 8 表示像素的一个例子。201 是光电转换部件，202 是从光电转换部件 201 将信号电荷转送到未图示的漂移扩散（floating diffusion）区域的转送 MOS 晶体管。203 是复位 MOS 晶体管，其漏极端与复位电压  $V_{res}$  连接，对漂移扩散区域的信号电荷进行复位。204 是放大用 MOS 晶体管，其漏极端与电源电压  $V_{dd}$  连接，栅极与漂移扩散区域连接。205 是选择用 MOS 晶体管，206 是与选择用 MOS 晶体管 205 连接的输出线。

图 9 表示该电路的动作定时。在图 9 中，103 ~ 108 表示向各 MOS 晶体管施加的脉冲信号。首先，使 MOS 晶体管 103 接通，向共通线 109 写入箝位的基准电压  $V_{clmp}$ 。同时，使 MOS 晶体管 110 接通，将输出线 111 复位为电压  $V_{res}$ 。这时，使复位 MOS 晶体管接通，从像素向垂直输出线 112 ~ 114 读出噪声信号。然后，MOS 晶体管 103 成为断开状态。

接着，选择 A 行（受光元件 101-a ~ 101-c），向垂直输出线 112 输出受光元件 101-a 的信号，向垂直输出线 113 输出受光元件 101-b 的信号，向垂直输出线 114 输出受光元件 101-c 的信号。这时，由于 MOS 晶体管 103 为断开状态，所以共通线 109 以受光元件 101-a ~ 101-c 的平均输出量进行变化。通过到此为止的动作能够除去共通线的复位离散，并且对受光元件 101-a ~ c 的信号进行相加平均。即，垂直输出线 112 ~ 114 各自的电位变化量为从信号减去了噪声信号的量，共通线 109 的电位变动量为从垂直输出线 112 ~ 114 的信号减去了噪声信号的量的平均输出量。这样能够在进行箝位动作的同时，进行除去来自受光元件 101-a ~ 101-c 的噪声的信号的加法处理。

然后，通过使 MOS 晶体管 104 接通，来将受光元件 101-a ~ 101-c 的信号的相加平均输出保存到采样保持电容 107-a 中。

通过对 B 行、C 行进行同样的动作，将受光元件 101-d ~ 101-f 的信号的相加平均输出保存到采样保持电容 107-b 中，将受光元件 101-g ~ 101-i 的信号的相加平均输出保存到采样保持电容 107-c 中。



最后,通过使 MOS 晶体管 108-a~108-c 接通,能够经由输出放大器 115 将保存在采样保持电容 107-a~107-c 中的受光元件 101-a~101-i 的 9 个像素的信号的和相加平均输出到输出线 111。

在本参考例子中,通过使用这样的方法进行信号相加,能够在移位动作的同时进行水平方向的信号相加,在现有的方式中,能够将相加采样保持用的电容从所需要的  $n \times H$  个[3×3 相加的情况下为  $3H$  个]电容省略为  $H + (n/m) \times H$  个[3×3 相加的情况下为  $2H$  个],因此能够在除去噪声的同时简化信号加法电路。因此,能够简化信号加法电路。通过使用该电路对信号进行相加平均处理,还能够除去随机噪声。

### (参考例 2)

图 10 表示本发明的参考例 2。该实施例表示在  $H$  列 $\times$  $V$  行的像素排列中进行水平 3 像素 $\times$ 垂直 4 像素的信号相加的情况的一个例子。

在图 10 中,401-a~401-l 是将受光元件排列为 2 维。413~415 是垂直输出线。402a~402c 是移位电容,使用该电容进行水平方向的信号相加。403 是移位用 MOS 开关,与移位电压  $V_{clmp}$  连接。410 是对移位后的输出进行平均的共通线。404~407 是采样保持电容选择用的 MOS 开关,用于选择采样保持电容。408-a~408-d 是采样保持电容。409-a~409-d 是用于进行垂直方向的信号相加的 MOS 开关。通过同时使该开关接通,能够对写入到采样保持电容 408-a~408-d 中的电压进行相加(平均化),能够进行垂直方向的信号相加。412 是输出线,411 是对输出线 412 进行复位的 MOS 晶体管,与复位电压  $V_{res}$  连接。416 是输出放大器。

图 11 表示该电路的动作定时。首先,使 MOS 晶体管 403 接通,向共通线 410 写入移位的基准电压  $V_{clmp}$ 。同时,使 MOS 晶体管 411 接通,对输出线 412 进行复位。接着,选择 A 行(受光元件 401-a~401-c),向垂直输出线 413 输出受光元件 401-a 的信号,向垂直输出线 414 输出受光元件 401-b 的信号,向垂直输出线 415 输出受光元件 401-c 的信号。这时,由于 MOS 晶体管 403 为断开状态,所以共通线 410 以受光元件 401-a~401-c 的平均输出量进行变化。通过到

此为止的动作能够除去共通线的复位离散，并且对受光元件 401-a ~ 401-c 的信号进行相加平均。然后，通过使 MOS 晶体管 404 接通，来将受光元件 401-a ~ 401-c 的相加平均输出保存到采样保持电容 408-a 中。

通过对 B 行、C 行、D 行进行同样的动作，将受光元件 401-d ~ 401-f 的相加平均输出保存到采样保持电容 408-b 中，将受光元件 401-g ~ 401-i 的相加平均输出保存到采样保持电容 408-c 中，将受光元件 401-j ~ 401-l 的相加平均输出保存到采样保持电容 408-d 中。

最后，通过使 MOS 晶体管 409 接通，能够经由输出放大器将保存在采样保持电容 408-a ~ 408-d 中的受光元件 401-a ~ 401-l 的 12 个像素的信号相加平均输出到输出线 111。

在本实施例中，通过使用这样的方法进行信号相加，能够在复位动作的同时进行水平方向的信号相加，在现有的方式中，能够将相加采样保持用的电容从所需要的  $n \times H$  个[3×4 相加的情况下为 4H 个]电容省略为  $H + (n/m) \times H$  个[3×3 相加的情况下为 7/3H 个]。因此，能够简化信号加法电路，通过使用该电路进行相加平均处理，还能够除去随机噪声。

以上说明了本发明相关的参考例子，以下说明本发明的实施例。

#### (实施例 1)

图 1 表示本发明的实施例 1。该实施例表示在 H 列×V 行的像素排列中进行水平 3 像素×垂直 3 像素的信号相加的情况的一个例子。通过使用本实施例，与参考例 1 相比能够进一步减少信号成分的损失 (lose)。对于与图 7 所示的结构部件相同的结构部件，附加相同的符号并省略说明。本实施例的结构当然也能够适用于在 H 列×V 行的像素排列中进行水平 3 像素×垂直 4 像素的信号相加的情况。

在图 1 中，601 是源输出 (source follower) 放大电路，602、603、606-a、606-b 是 MOS 开关。604、605 是线性存储器，通过使 MOS 开关 602 接通，将噪声信号 (包含源输出放大电路的偏移量) 写入到

线性存储器 604 中, 通过使 MOS 开关 603 接通, 能够将输出信号写入到线性存储器 605 中。通过使 MOS 开关 606 - a ~ 606 - b 接通, 能够读出写入到线性存储器 604、605 中的电压。607 是噪声信号用水平输出线, 608 是输出信号用水平输出线, 609 是差动放大器, 能够输出从输出信号减去了噪声信号的电压。

图 2 表示该电路的动作定时。首先, 使 MOS 晶体管 103 接通, 向共通线 109 写入籍位的基准电压  $V_{clmp}$ 。同时, 使 MOS 晶体管 110 接通, 对输出线 111 进行复位。同时, 使 MOS 晶体管 602 接通, 将噪声信号写入到线性存储器 604 中。接着, 选择 A 行 (受光元件 101 - a ~ c), 向垂直输出线 112 输出受光元件 101 - a 的信号, 向垂直输出线 113 输出受光元件 101 - b 的信号, 向垂直输出线 114 输出受光元件 101 - c 的信号。这时, 由于 MOS 晶体管 103 为断开状态, 所以共通线 109 以受光元件 101 - a ~ c 的平均输出量进行变化。通过到此为止的动作能够除去共通线的复位离散, 并且能够对受光元件 101 - a ~ c 的信号进行相加平均。然后, 通过使 MOS 晶体管 104 接通, 来将受光元件 101 - a ~ c 的信号的相加平均输出保存到采样保持电容 107 - a 中。

通过对 B 行、C 行进行同样的动作, 将受光元件 101 - d ~ f 的信号相加平均输出保存到采样保持电容 107 - b 中, 将受光元件 101 - g ~ i 的信号相加平均输出保存到采样保持电容 107 - c 中。

通过使 MOS 晶体管 108 - a ~ 108 - c 接通, 在输出线 111 中对保存在采样保持电容 107 - a ~ c 中的受光元件 101 - a ~ 101 - i 的 9 个像素的信号进行相加平均。这时, 使 MOS 开关 603 接通来将相加平均信号写入到线性存储器 605 中。最后, 通过使 MOS 开关 606 接通, 能够将噪声信号和信号相加平均输出读入到各个水平输出线, 并通过差动放大器输出该差分信号。

在参考例子中, 由于在进行垂直信号成分的相加后原样地输出到水平输出线, 所以如果设采样保持电容为  $C$ , 设水平输出线的电容为  $C_h$ , 则由于电容分割而信号成分成为  $3C / (C_h + 3C)$ 。与此相对, 在

本实施例中，由于暂时由源输出放大电路对信号电压进行放大，所以信号成分的损失减少。

因此，在本实施例中，通过使用这样的方法进行信号相加，能够与籍位动作同时地进行水平方向的信号相加，在现有的方式中，能够将相加采样保持用的电容从所需要的  $n \times H$  个[3×3 相加的情况下为  $3H$  个]电容省略为  $H + (n/m) \times H$  个[3×3 相加的情况下为  $2H$  个]。因此，能够简化信号相加电路，通过使用该电路进行相加平均处理，还能够除去随机噪声，并且能够将信号成分的损失抑制为很小。

在本实施例中使用的像素可以使用图 8 所示的被称为 CMOS 传感器的传感器，但对像素并不特别限定于 CMOS 传感器，还可以使用 VMIS(Threshold Voltage Modulation Image Sensor)、BCAST(Buried Charge Accumulator and Sensing Transistor array)、LBCAST(Lateral Buried Charge Accumulator and Sensing Transistor array)等。特别对于 BCAST 和 LBCAST，通过将放大用 MOS 晶体管置换为 JFET 晶体管，能够不进行本质的变更地实现。另外，在本实施例的像素中可以使用以下这样的传感器：将积蓄在光电变换部件中的信号电荷导入到像素所具备的晶体管的控制电极，从主电极输出放大后的信号的类型的传感器。作为放大用晶体管有：使用了 SIT 的 SIT 型图像传感器(A.Yusa, J.Nishizawa et al., "SIT image sensor: Design consideration and characteristics," IEEE trans. Vol. ED-33, pp.735-742, June 1986.)、使用了双极型晶体管的 BASIS(N.Tabaka et al., "A 310K pixel bipolar imager (BASIS)", IEEE Trans. Electron Device, vol.35, pp. 646-652, may 1990)、使用了控制电极耗尽的 JFET 的 CMD(中村等“栅极积蓄型 MOS 光电晶体管图像传感器”，电视学会志，41，11，pp.1075-1082 Nov., 1987)等。

#### (实施例 2)

图 3 表示本发明的实施例 2。本实施例表示在  $H$  列 $\times$  $V$  行的像素排列中进行水平 3 像素 $\times$ 垂直 3 像素的相加的情况下的一个例子。

在图 3 中，向与参考例和实施例 1 所述的图 7、图 1 的构成部件

相同的构成部件附加相同的符号，并省略说明。另外，对于附加了相同符号的构成部件的动作，由于与图 1 的构成部件一样，所以也省略说明。

本实施例在箝位电容 102-a~102-c 的前级设置放大器，同时设置保存将水平方向的信号和垂直方向的信号进行了相加（平均化）的信号的存储部件。在此，只表示了一个存储器单元，但与像素数对应地设置。在此，由于进行像素的相加（平均化）处理，所以存储器单元数也可以比像素数少。但是，当然需要与形成图像所必需的像素数对应的个数的存储器单元数。例如，为了形成 VGA 的图像，需要具有 640 个×480 个存储器单元的存储部件。

在图 3 中，501 是源输出放大电路，502、503、506-a、506-b 是 MOS 开关。504、505 是线性存储器，通过使 MOS 开关 502 接通，可以将噪声信号写入到线性存储器 504 中，通过使 MOS 开关 503 接通，可以将输出信号写入到线性存储器 505 中。通过使 MOS 开关 506-a、506-b 接通，能够读出写入到线性存储器 504、505 中的电压。507 是噪声信号用水平输出线，508 是输出信号用水平输出线，509 是差动放大器，能够输出从输出信号减去了噪声信号的电压。

在图 3 中，801 是对各列的输出信号进行放大的增益超过 1 的放大器（以下称为列放大器），通过用列放大器读出像素输出信号，能够抑制各垂直输出线的输出离散，能够减小固定波形噪声。在此，作为放大器使用反馈型放大器，但特别理想的是在反馈型放大器中也使用了电容的反馈型放大器。例如，在使用了电阻的反馈型放大器中，如果电阻值小，则电流值变大，消耗电力变大，如果电阻值增大，则噪声变大，响应性变差。如果考虑到该点，则更理想的是使用了电容的反馈型放大器。另外，可以通过在参考例 1 中说明了的箝位动作，来同时除去放大器的偏移量和来自像素的噪声。

由源输出放大电路 501 放大的信号被写入到存储器单元 511。对于存储器单元 511，需要与形成图像所需要的像素数对应的个数的存储器单元而形成帧存储器，但在本图中省略。存储器单元 511 由放

大用晶体管 512、存储器选择晶体管 513、写入晶体管 501 以及存储器单元电容 514 构成。电流供给用晶体管 515 提供电流使得放大用晶体管 512 作为源输出器动作。在本实施例中，使用放大型帧存储器，也可以使用由写入（兼作读出）晶体管 510、存储器单元电容 514 构成的 DRAM 型存储器。在通过使用放大型存储器而从存储器向积蓄电容进行读出的过程中，由于存储器单元 511 所具有的放大作用，而信号电压不会降低。

通过使存储器选择晶体管 513 接通，来从存储器单元 511 读出信号。使转送 MOS 开关 503 接通，将选择的存储器单元的输出采样到线性存储器 505 中。

在上述信号的写入和读出之前，进行对存储器单元 511 的噪声信号的写入和读出。通过使 MOS 晶体管 110 接通，对输出线 111 进行复位，并将由源输出放大电路 501 放大后的噪声信号写入到存储器单元 511 中，来向存储器单元 511 写入噪声信号。对写入到存储器单元中的偏移量的读出和采样，与写入到存储器单元中的信号的读出和采样一样。噪声信号包含源输出放大电路 501 和存储器单元的偏移量。

在本实施例中，通过使用这样的方法进行信号相加，也能够与移位动作同时地进行水平方向的信号相加。在现有的方式中，能够将相加采样保持用的电容从所需要的  $n \times H$  个（在  $3 \times 3$  相加的情况下为  $3H$  个）省略为  $H + (n/m) \times H$  个（在  $3 \times 3$  相加的情况下为  $2H$  个）。

### （实施例 3）

图 4 表示本发明的实施例 3。该实施例表示将彩色滤波器进行分组排列后的  $H$  列  $\times V$  行的像素排列中进行水平 3 像素  $\times$  垂直 3 像素的信号相加的情况下的一个例子。在图 4 中，向与实施例 1 中记载的图 1 的结构部件相同的结构部件附加相同的符号，并省略说明。另外，对于附加了相同符号的结构部件的动作，由于与图 1 的结构部件一样，所以省略说明。

901-a ~ 901-y 用受光元件排列为 2 维，并且将彩色滤波器进行分组排列。因此，同色的是 901-a、901-k、901-u、901-c、901

- m、901 - w、901 - e、901 - o、901 - y 的受光元件、901 - b、901 - l、901 - v、901 - d、901 - n、901 - x 的受光元件……。902 - a、902 - b、902 - c 是箝位电容，使用该电容进行水平方向的信号相加。903 是箝位用 MOS 开关，与箝位电压  $V_{clmp}$  连接。904 ~ 906 是采样保持电容选择用的 MOS 开关，用于选择采样保持电容。907 - a ~ 907 - c 是采样保持电容。908 - a ~ 908 - c 是用于进行垂直方向相加的 MOS 开关，通过同时使该开关接通，能够对写入到采样保持电容 907 - a ~ 907 - c 中的电压进行平均化，能够进行垂直方向的信号相加。909 是用于对箝位后的输出进行平均的共通线。111 是输出线，110 是对输出线 111 进行复位的 MOS 晶体管，与复位电压  $V_{res}$  连接。912 ~ 914 是垂直输出线。601 是输出放大器。

在该电路中，选择 A 行，通过共通线 909 对受光元件 901 - a、901 - c、901 - e 进行平均相加，并将其结果保存到采样保持电容 907 - a 中。选择 C 行，通过共通线 909 对受光元件 901 - k、901 - m、901 - o 进行平均相加，并将其结果保存到采样保持电容 907 - b 中。选择 E 行，通过共通线 909 对受光元件 901 - u、901 - w、901 - y 进行平均相加，并将其结果保存到采样保持电容 907 - c 中。最后，通过使 MOS 开关 908 - a ~ 908 - c 接通，能够对上述同色的 9 个像素进行相加。

因此，在本实施例中，也能够与箝位动作同时地进行水平方向的信号相加。在现有的方式中，能够将相加采样保持用的电容从所需要的  $n \times H$  个（在  $3 \times 3$  相加的情况下为  $3H$  个）省略为  $H + (n/m) \times H$  个（在  $3 \times 3$  相加的情况下为  $2H$  个），并且能够对同色的彩色信号进行相加。

在上述各实施例中，固体摄像装置可以设置在同一半导体基板上，但也可以将差动放大器 509、609 设置在基板之外，使得由差动放大器 509、609 产生的噪声不对其他电路部件产生影响。

根据图 5，详细说明将本发明的固体摄像装置适用于动画对应的静止照相机的情况下的一个实施例。

图 5 是表示将本发明的固体摄像装置适用于动画对应的“静止照相机”的情况的框图。

在图 5 中, 1101 是兼作透镜的保护和主开关的挡板 (barrier), 1102 是将被摄体的光学像成像在摄像元件 (固体摄像装置) 1104 上的透镜, 1103 是用于改变通过了透镜 1102 的光量的光圈, 1104 是作为图像信号取得由透镜 1102 成像的被摄体的摄像元件, 1106 是对由摄像元件 1104 输出的图像信号进行模拟数字转换的 A/D 转换器, 1107 是对由 A/D 转换器 1106 输出的图像数据进行各种修正或对数据进行压缩的信号处理部件, 1108 是向摄像元件 1104、摄像信号处理电路 1105、A/D 转换器 1106、信号处理部件 1107 输出各种定时信号的定时产生部件, 1109 是对各种计算和静止摄像机全体进行控制的全体控制计算部件, 1110 是暂时存储图像数据的存储部件, 1111 是对记录介质进行记录或读出的接口部件, 1112 是进行图像数据的记录或读出的半导体存储器等可以装卸的记录介质, 1113 是用于与外部计算机等进行通信的接口部件。

接着, 说明上述结构的摄影时的静止摄像机的动作。

如果挡板 1101 打开, 则主电源接通, 接着控制系统的电源接通, 进而 A/D 转换器 1106 等的摄影系统电路的电源接通。

然后, 为了控制曝光量, 全体控制计算部件 1109 打开光圈 1103, 从摄像元件 1104 输出的信号在由 A/D 转换器 1106 进行变换后, 输入到信号处理部件 1107。根据该数据, 由全体控制计算部件 1109 进行曝光的计算。

根据该进行测光的结果判断亮度, 全体控制计算部件 1109 根据其结果控制光圈。

接着, 根据从摄像元件 1104 输出的信号, 取出高频成分, 由全体控制计算部件 1109 计算到被摄体的距离。然后, 驱动透镜并判断是否对焦, 在判断为没有对焦时, 再次驱动透镜进行测距。然后, 在确认了对焦后开始进行主曝光。

如果曝光结束, 则从摄像元件 1104 输出的图像信号由 A/D 转换



器 1106 进行 A/D 转换, 通过信号处理部件 1107 由全体控制计算部件 1109 写入到存储部件 1110 中。

然后, 根据全体控制计算部件 1109 的控制, 通过记录介质控制 I/F 部件 1111 将存储在存储部件 1110 中的数据记录到半导体存储器等能够装卸的记录介质 1112 中。

另外, 也可以通过外部 I/F 部件 1113 直接输入到计算机等中, 进行图像的加工。

另外, 根据图 6 详细说明将本发明的固体摄像装置适用于摄影机中的情况 (摄像系统) 的例子。

图 6 是表示将本发明的固体摄像装置适用于摄影机中的情况的框图, 1201 是摄影镜头, 具备用于进行焦点调节的聚焦透镜 1201A、进行缩放动作的缩放透镜 1201B、成像用的透镜 1201C。

1202 是光圈, 1203 是对成像在摄像面上的被摄体像进行光电转换而转换为电摄像信号的固体摄像元件 (固体摄像装置), 1204 是对由固体摄像元件 1203 输出的摄像信号进行采样保持, 进而对电平进行放大的采样保持电路 (S/H 电路), 输出视频信号。

1205 是对从采样保持电路 1204 输出的视频信号实施伽马修正、颜色分离、空白 (blanking) 处理等规定处理的处理电路, 输出亮度信号 Y 和色饱和度信号 C。从处理电路 1205 输出的色饱和度信号 C 由颜色信号修正电路 1221 进行白色平衡和颜色平衡的修正, 作为色差信号 R-Y、B-Y 输出。

另外, 从处理电路 1205 输出的亮度信号 Y、从颜色信号修正电路 1221 输出的色差信号 R-Y、B-Y 由编码电路 (ENC 电路) 1224 进行调制, 作为标准电视信号输出。然后, 提供给未图示的视频录像机或电子取景器 (view finder) 等的监视器 EVF。

另外, 1206 是光圈控制电路, 根据从采样保持电路 1204 提供的视频信号对光圈驱动电路 1207 进行控制, 对控制光圈 1202 的开口量的  $ig$  测量器进行自动控制, 使得视频信号的电平成为规定电平的一定值。1213、1214 是从由采样保持电路 1204 输出的视频信号中抽出进

行对焦检测所需要的高频成分的不同频带限制的带通滤波器 (BPF)。从第 1 带通滤波器 1213 (BPF1) 和第 2 带通滤波器 1214 (BPF2) 输出的信号通过门电路 1215 和焦点选通框信号分别被选通。然后, 由峰值检测电路 1216 检测并保持峰值, 同时输入到逻辑控制电路 1217。

将该信号称为焦点电压, 根据该焦点电压进行聚焦。

另外, 1218 是检测聚焦透镜 1201A 的移动位置的聚焦编码器, 1219 是检测缩放透镜 1201B 的焦距的缩放编码器, 1220 是检测光圈 1202 的开口量的光圈编码器。这些编码器的检测值被提供给进行系统控制的逻辑控制电路 1217。逻辑控制电路 1217 根据所设置的对焦检测区域内的视频信号, 对被摄体进行对焦检测, 并进行焦点调节。即, 取得由各个带通滤波器 1213、1214 提供的高频成分的峰值信息。然后, 向将聚焦透镜 1201A 向高频成分的峰值最大的位置驱动的聚焦驱动电路 1209, 提供聚焦电动机 1210 的旋转方向、旋转速度、旋转/停止等的控制信号, 对其进行控制。

本发明适用于能够在行列方向上对来自受光元件的信号进行相加的固体摄像装置, 特别适用于动画对应的数字照相机(静止照相机)、数字摄像机等。

图1

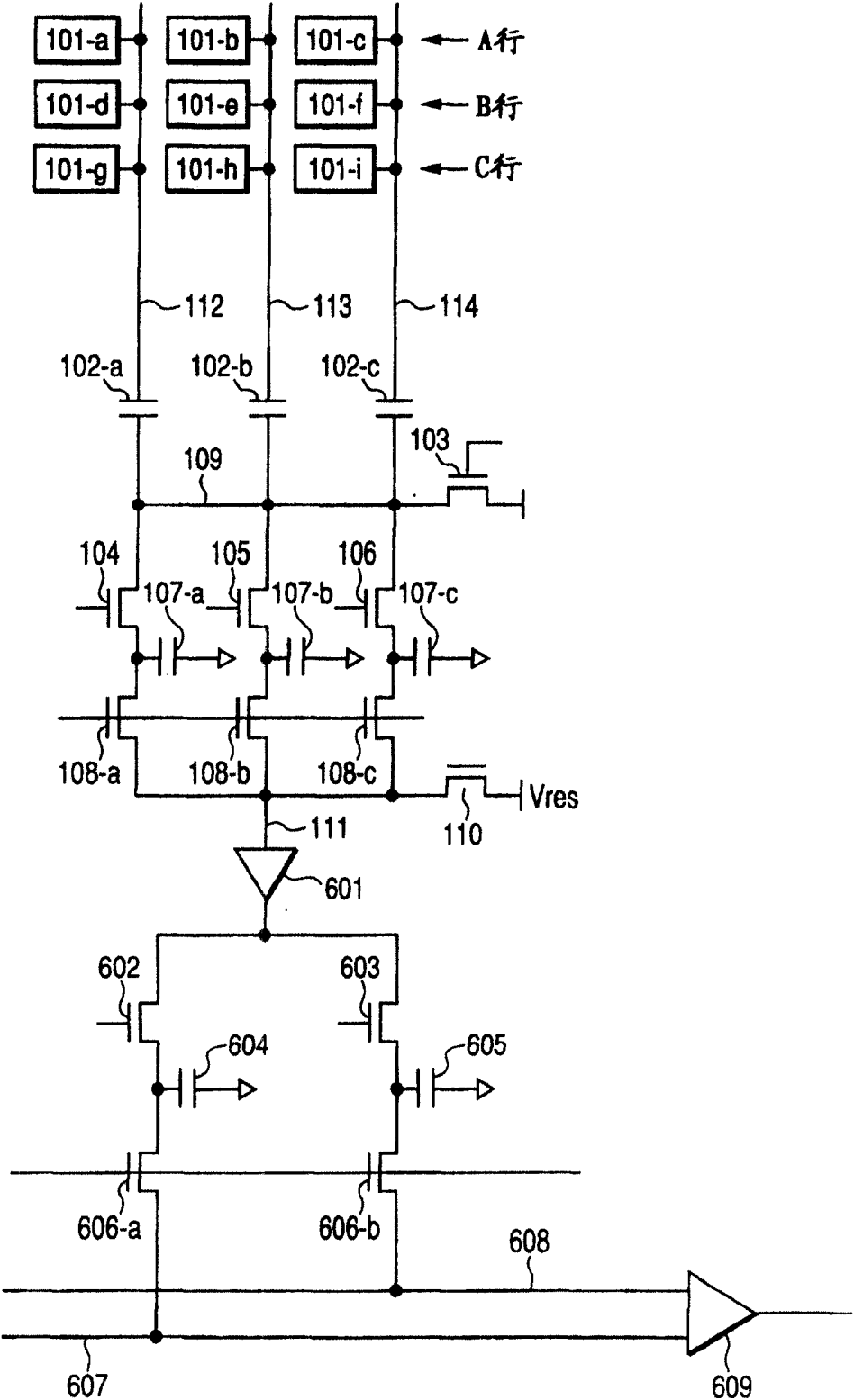


图 2

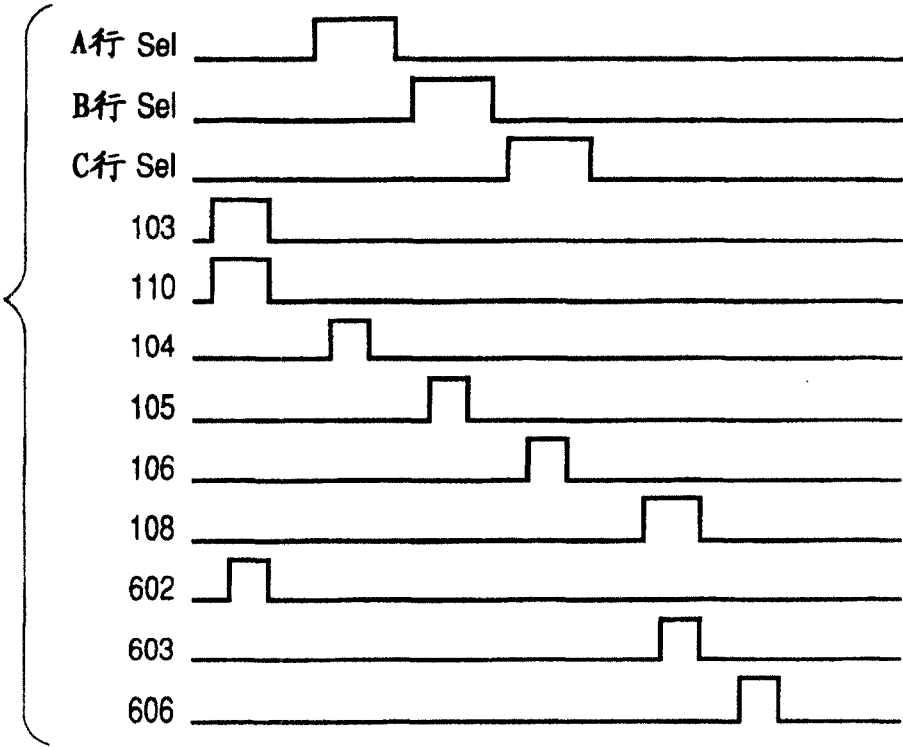


图 3

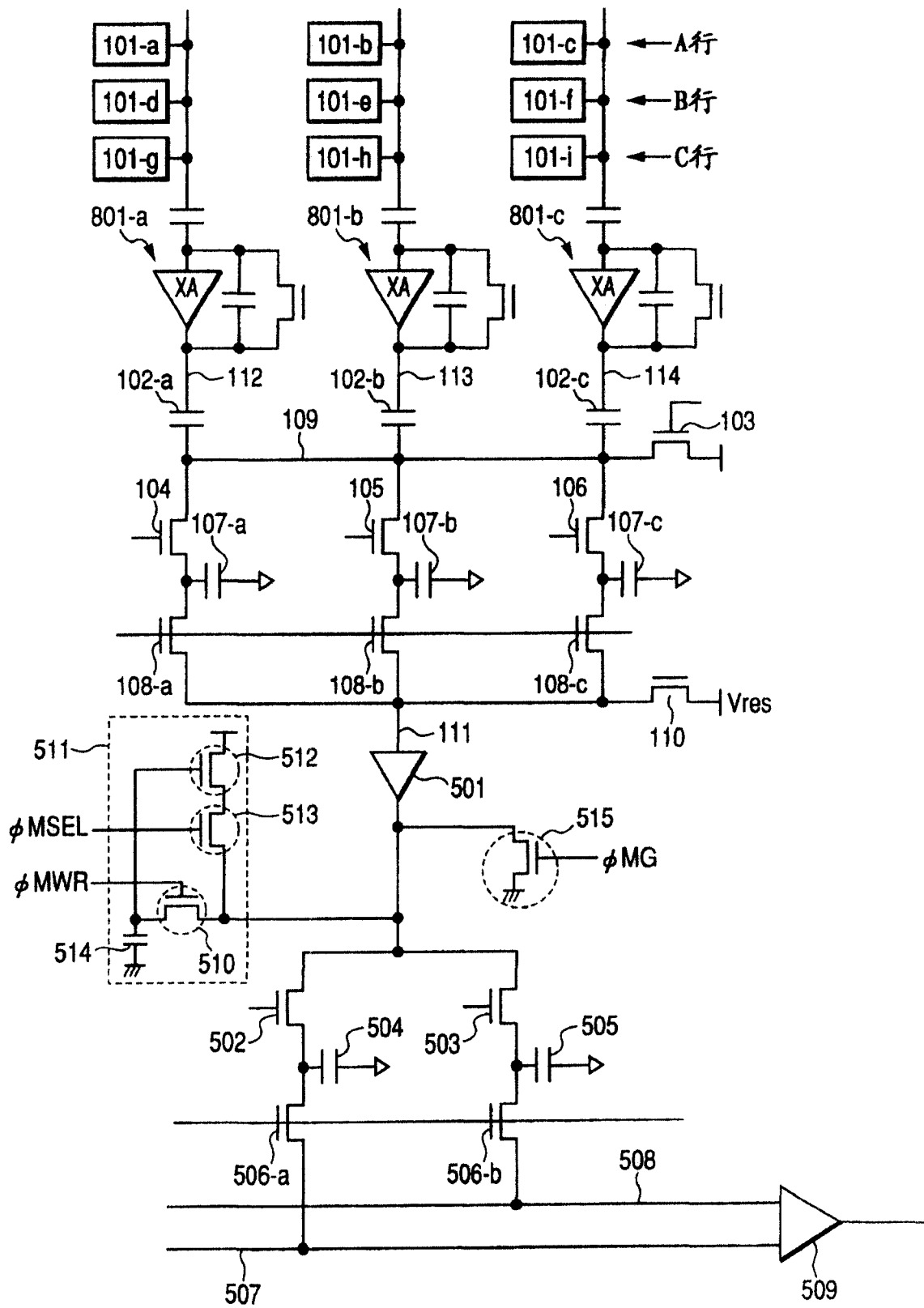


图 4

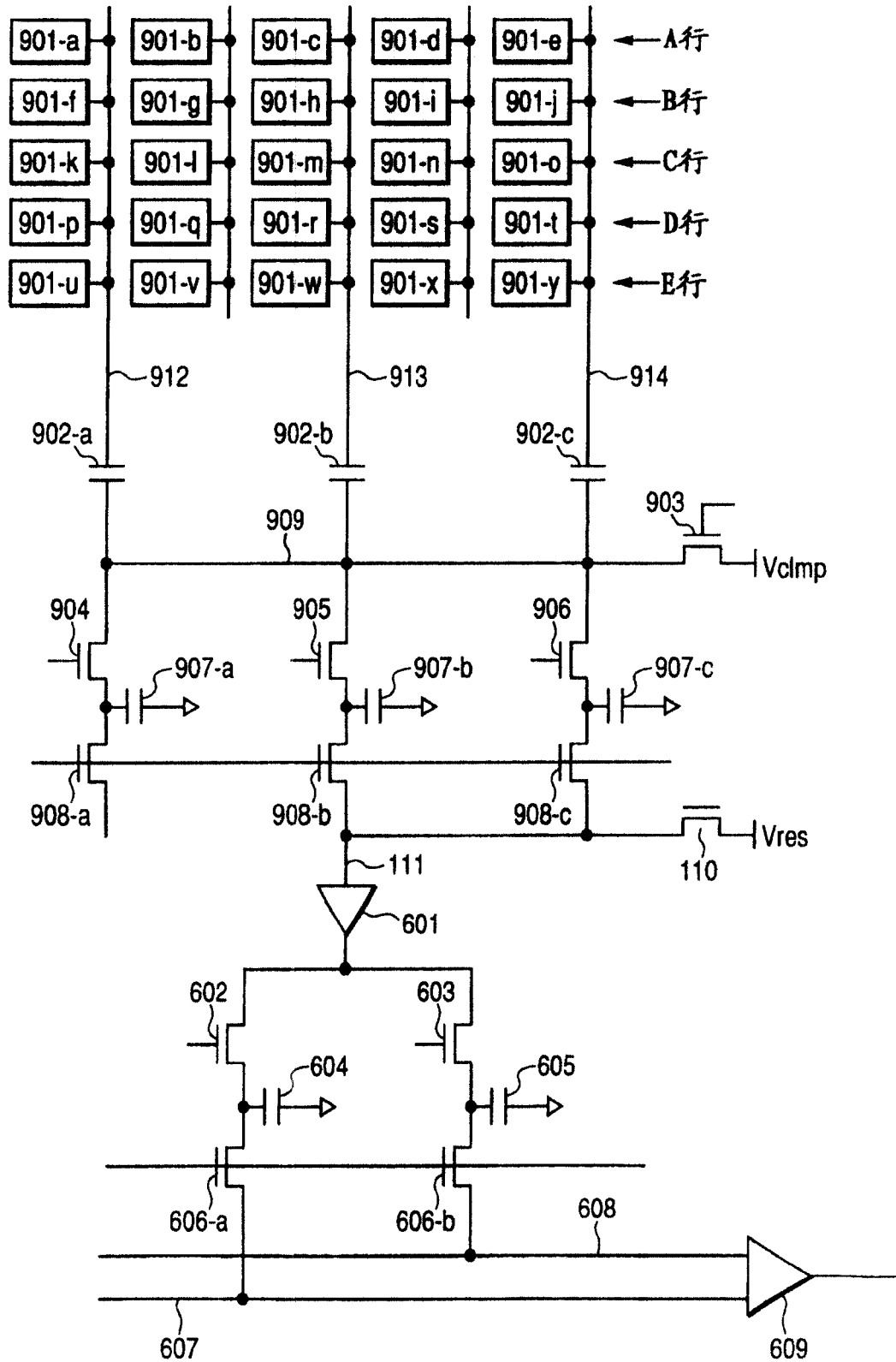


图5

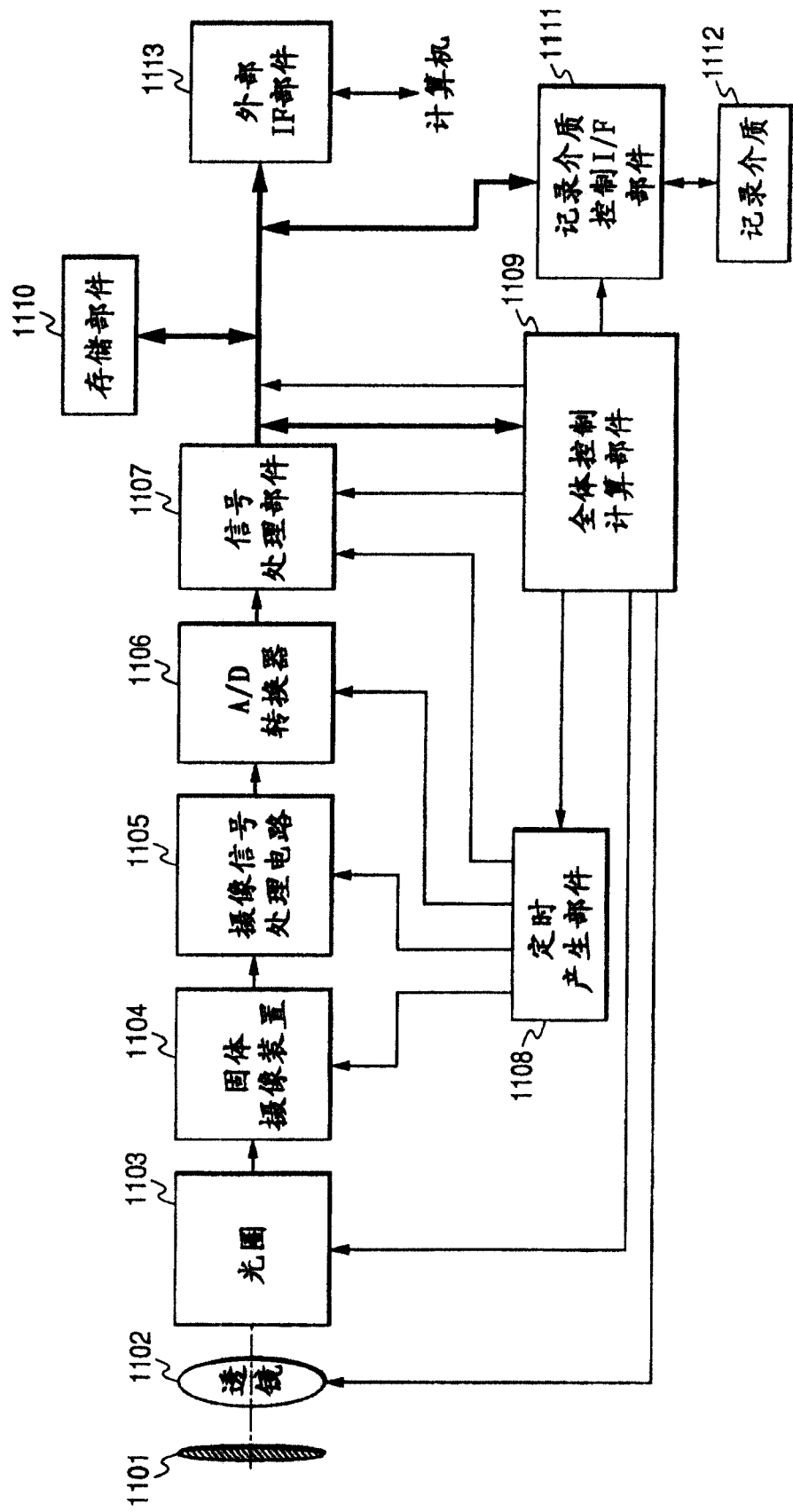


图6

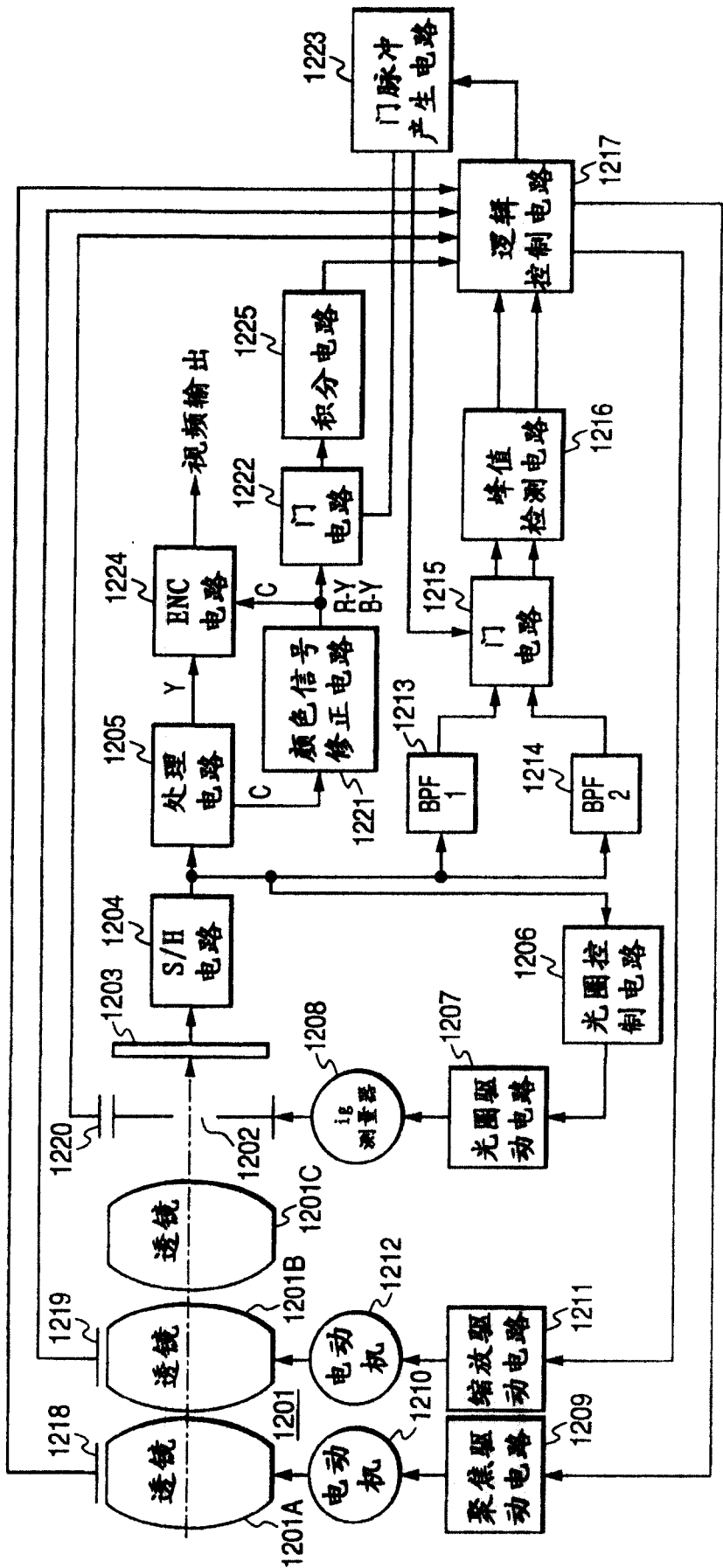






图 8

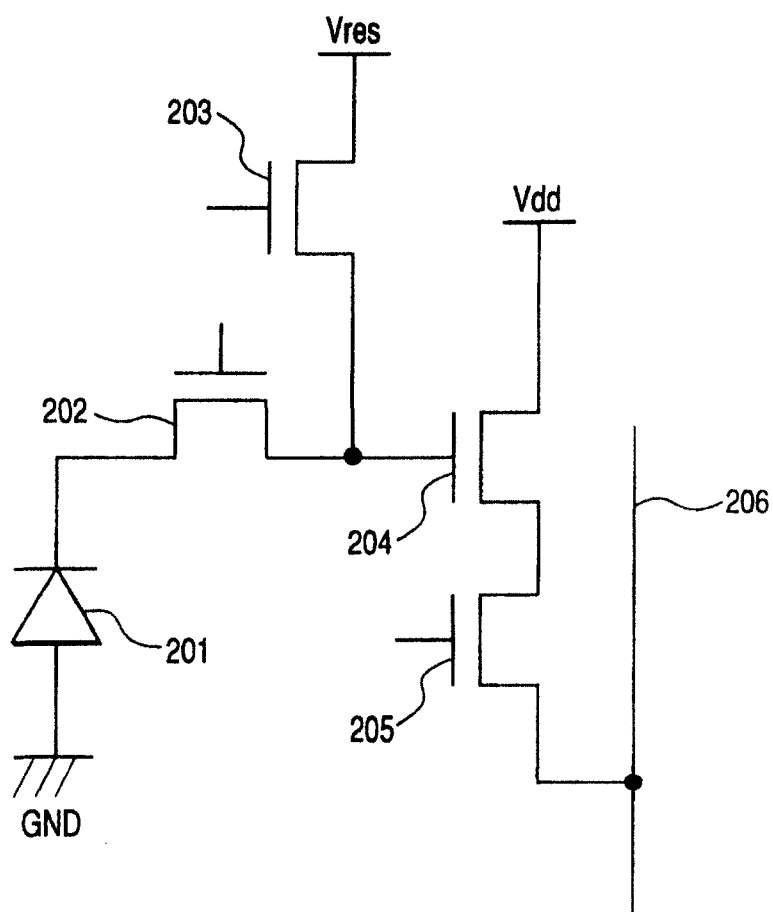


图9

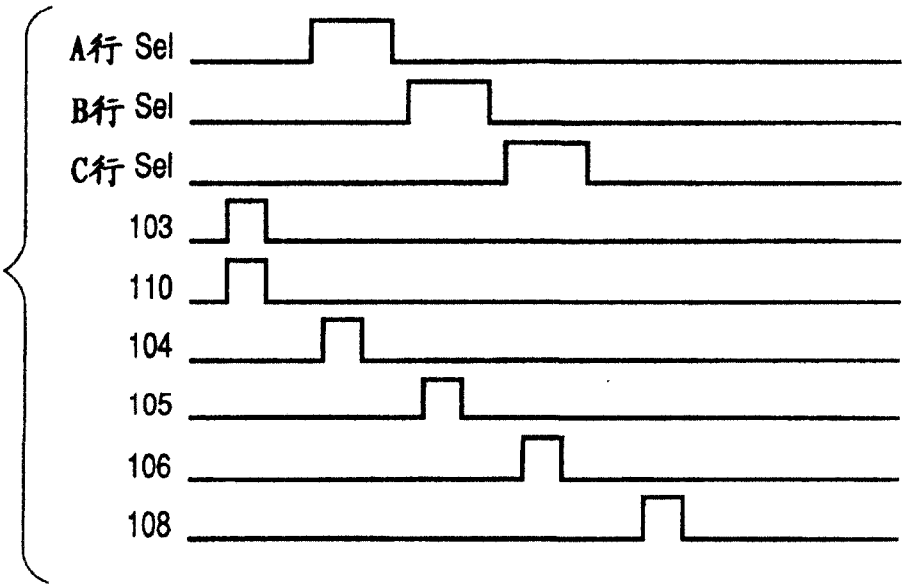


图 10

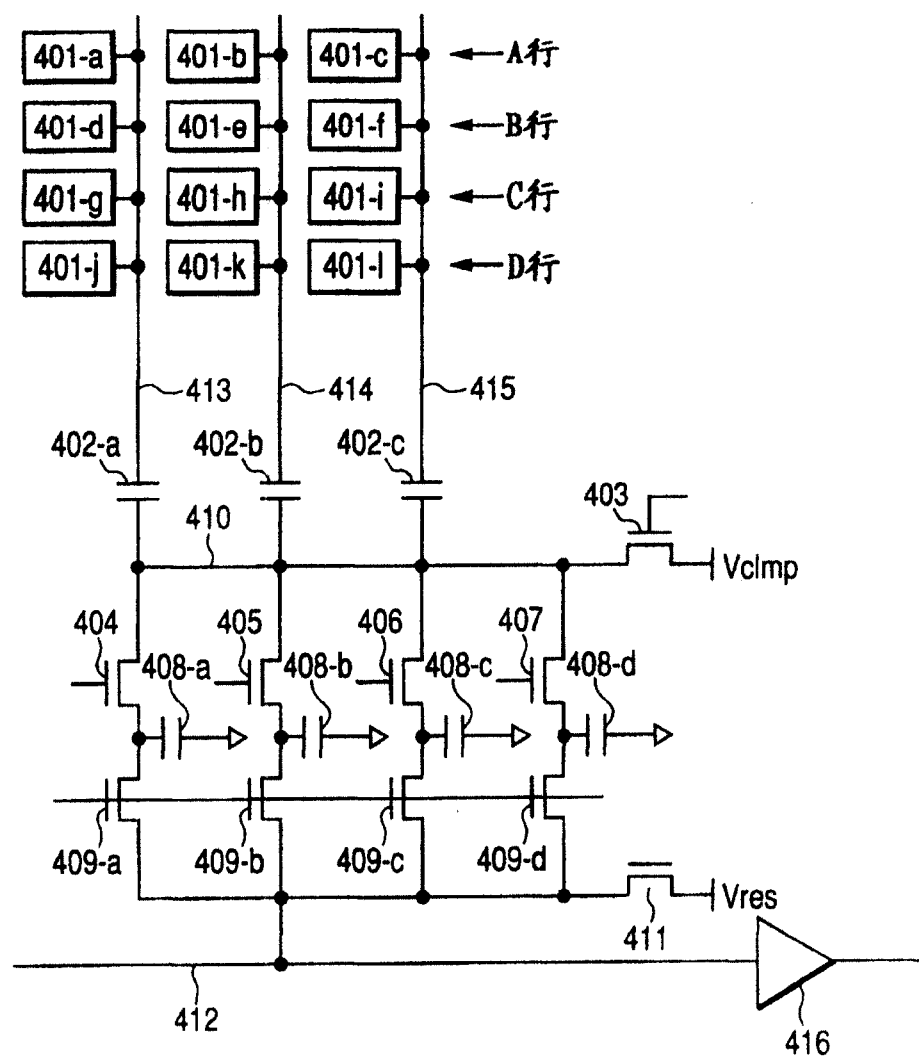


图 11

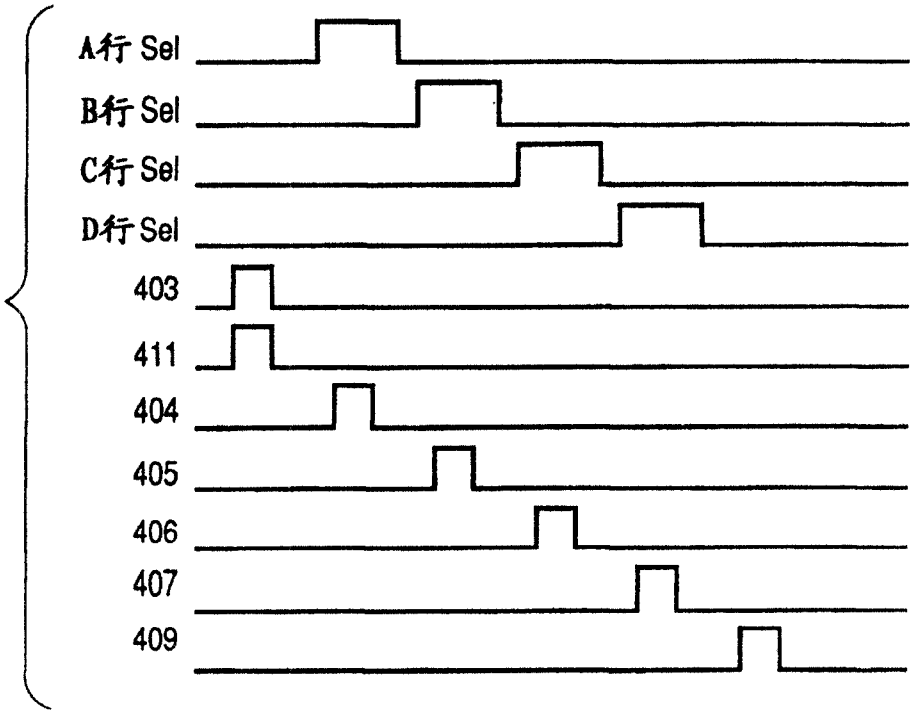


图 12

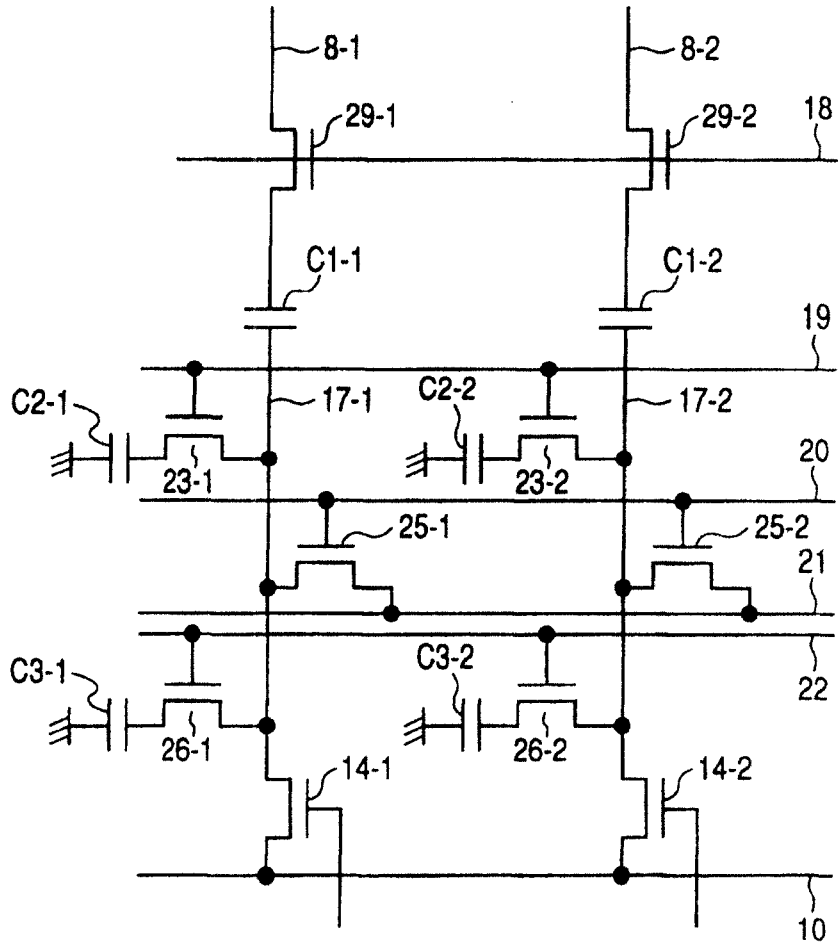


图13

