

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成26年9月4日(2014.9.4)

【公開番号】特開2013-44890(P2013-44890A)

【公開日】平成25年3月4日(2013.3.4)

【年通号数】公開・登録公報2013-011

【出願番号】特願2011-181797(P2011-181797)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 5 B 33/14 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 7 0 J

H 0 5 B 33/14 A

H 0 5 B 33/14 Z

【手続補正書】

【提出日】平成26年7月16日(2014.7.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

それぞれが、発光部、及び、発光部を駆動するための駆動回路を備えた発光素子を、複数、有する表示装置であって、

駆動回路は、少なくとも、

(A) ソース/ドレイン領域、チャネル形成領域及びゲート電極を備えた駆動トランジスタ、

(B) ソース/ドレイン領域、チャネル形成領域及びゲート電極を備えた映像信号書込みトランジスタ、並びに、

(C) 容量部、

から構成されており、

駆動トランジスタにおいて、

(A - 1) 一方のソース/ドレイン領域は、電流供給線に接続されており、

(A - 2) 他方のソース/ドレイン領域は、発光部に接続され、且つ、容量部の一端に接続されており、第 2 ノードを構成し、

(A - 3) ゲート電極は、映像信号書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、容量部の他端に接続されており、第 1 ノードを構成し、

映像信号書込みトランジスタにおいて、

(B - 1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B - 2) ゲート電極は、走査線に接続されており、

駆動トランジスタは、第 1 導電型のシリコン半導体基板に形成された第 2 導電型の第 1 ウエル内に形成された第 1 導電型の第 2 ウエル内に形成されており、

映像信号書込みトランジスタは、第 1 導電型のシリコン半導体基板に形成されており、駆動トランジスタの他方のソース / ドレイン領域と第 2 ウエルとは電氣的に接続されている表示装置。

【請求項 2】

映像信号書込みトランジスタは、第 1 導電型のシリコン半導体基板に形成された第 1 導電型の第 3 ウエル内に形成されており、

第 3 ウエルは、全ての発光素子において同じ電位とされる請求項 1 に記載の表示装置。

【請求項 3】

第 1 ウエルは、発光素子毎に電氣的に分離されている請求項 1 又は請求項 2 に記載の表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置を備えた電子機器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正の内容】

【0003】

有機 EL 表示装置は、発光部 ELP、及び、発光部 ELP を駆動するための駆動回路を備えた発光素子を、複数、有する。例えば、2 つのトランジスタと 1 つの容量部から構成された駆動回路を備えた発光素子の等価回路図を図 23 の (A) に示す (例えば、特開 2007-310311 参照)。ここで、駆動回路は、

ソース / ドレイン領域、チャネル形成領域及びゲート電極を備えた駆動トランジスタ T_{Drv}、

ソース / ドレイン領域、チャネル形成領域及びゲート電極を備えた映像信号書込みトランジスタ T_{Sig}、並びに、

容量部 C₁、

から構成されている。尚、符号 C_{EL} は、発光部 ELP の寄生容量を示す。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

ここで、実施例 1 の表示装置は、図 19 に回路の概念図を示すように、

(a) 電流供給部 100、

(b) 走査回路 101、

(c) 映像信号出力回路 102、

(d) 第 1 の方向に N 個、第 1 の方向とは異なる第 2 の方向 (具体的には、第 1 の方向に直交する方向) に M 個、合計 N × M 個の、2 次元マトリクス状に配列された発光素子 1、

(e) 電流供給部 100 に接続され、第 1 の方向に延びる M 本の電流供給線 CSL、

(f) 走査回路 101 に接続され、第 1 の方向に延びる M 本の走査線 SCL、並びに、

(g) 映像信号出力回路 102 に接続され、第 2 の方向に延びる N 本のデータ線 DTL

を備えている。尚、図 19 においては、3 × 3 個の発光素子 1 を図示しているが、これは、あくまでも例示に過ぎない。また、電流供給部 100 や走査回路 101 は、走査線 SCL の一端に配されていてもよいし、両端に配されていてもよい。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】 0 0 4 0

【補正方法】 変更

【補正の内容】

【 0 0 4 0 】

実施例 3 あるいは後述する実施例 4 ~ 実施例 6 にあつては、本開示の駆動回路の動作を行う。ここで、実施例 3 あるいは後述する実施例 4 ~ 実施例 6 における駆動回路の駆動方法の概要は、例えば、以下のとおりである。即ち、駆動回路の駆動方法は、

(a) 第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} を越え、且つ、第 2 ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差が、発光部 ELP の閾値電圧 V_{th-EL} を越えないように、第 1 ノード ND_1 に第 1 ノード初期化電圧を印加し、第 2 ノード ND_2 に第 2 ノード初期化電圧を印加する前処理を行い、次いで、

(b) 第 1 ノード ND_1 の電位を保った状態で、駆動トランジスタ T_{Drv} のドレイン領域の電位を前記工程 (a) における第 2 ノード ND_2 の電位よりも高くすることにより第 2 ノード ND_2 の電位を上昇させ、以て、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差を駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に近づける閾値電圧キャンセル処理を行い、その後、

(c) 走査線 SC_L からの信号によりオン状態とされた映像信号書込みトランジスタ T_{Sig} を介して、データ線 DT_L から映像信号電圧を第 1 ノード ND_1 に印加し、以て、駆動トランジスタ T_{Drv} をオン状態とする書込み処理を行い、次いで、

(d) 走査線 SC_L からの信号により映像信号書込みトランジスタ T_{Sig} をオフ状態とすることにより第 1 ノード ND_1 を浮遊状態とし、その後、

(e) 電流供給部 100 から駆動トランジスタ T_{Drv} を介して、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差の値に応じた電流を発光部 ELP に流すことにより、発光部 ELP を駆動する、
工程から成る。

【手続補正 5】

【補正対象書類名】 明細書

【補正対象項目名】 0 1 3 1

【補正方法】 変更

【補正の内容】

【 0 1 3 1 】

[期間 - $TP(3)_1$] (図 17 の (C) 参照)

そして、現表示フレームにおける第 m 行目の水平走査期間が開始する。[期間 - $TP(3)_1$] の開始時、映像信号出力回路 102 の動作に基づき、データ線 DT_L の電位を、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs-H} とし、次いで、走査回路 101 の動作に基づき、走査線 SC_L をハイレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオン状態とする。その結果、第 1 ノード ND_1 の電位は、 V_{ofs-H} となる。上述したように、容量部 C_1 の値 c_1 を、設計上、他の駆動回路よりも大きい値としたので、ソース領域の電位 (第 2 ノード ND_2 の電位) は上昇する。そして、発光部 ELP の両端の電位差が閾値電圧 V_{th-EL} を超えるので、発光部 ELP は導通状態となるが、駆動トランジスタ T_{Drv} のソース領域の電位は、再び、 $(V_{th-EL} + V_{Cat})$ まで、直ちに低下する。尚、この過程において、発光部 ELP が発光し得るが、発光は一瞬であり、実用上、問題とはならない。一方、駆動トランジスタ T_{Drv} のゲート電極は電圧 V_{ofs-H} を保持する。

【手続補正 6】

【補正対象書類名】 図面

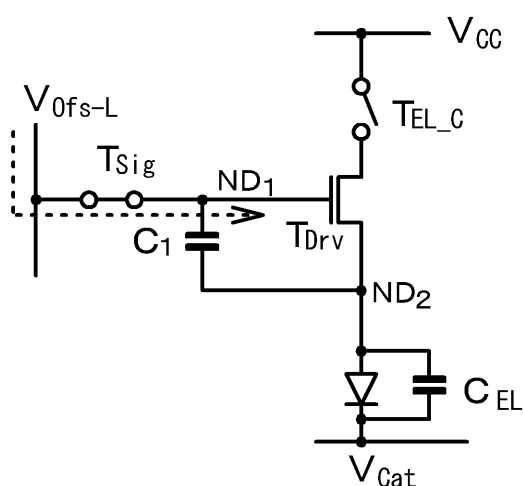
【補正対象項目名】 図 18

【補正方法】 変更

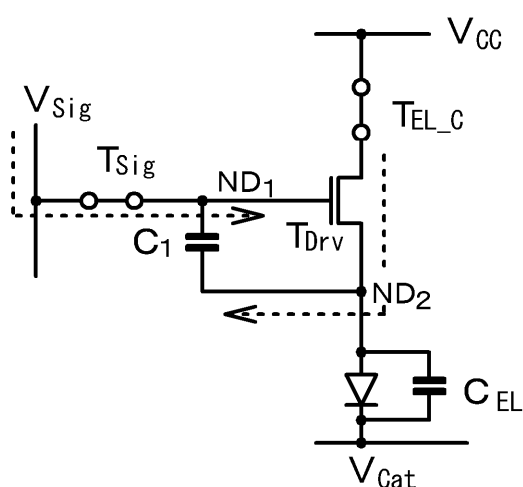
【補正の内容】

【図 18】 $[3T_r / 1C]$ 駆動回路

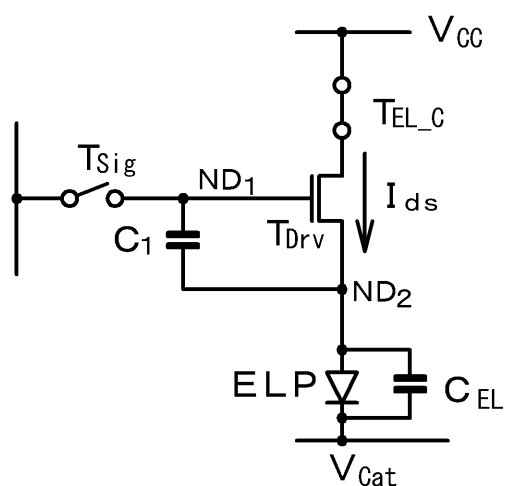
(B) [TP (3)₄]



(D) [TP (3)₆]



(E) [TP (3)₇]



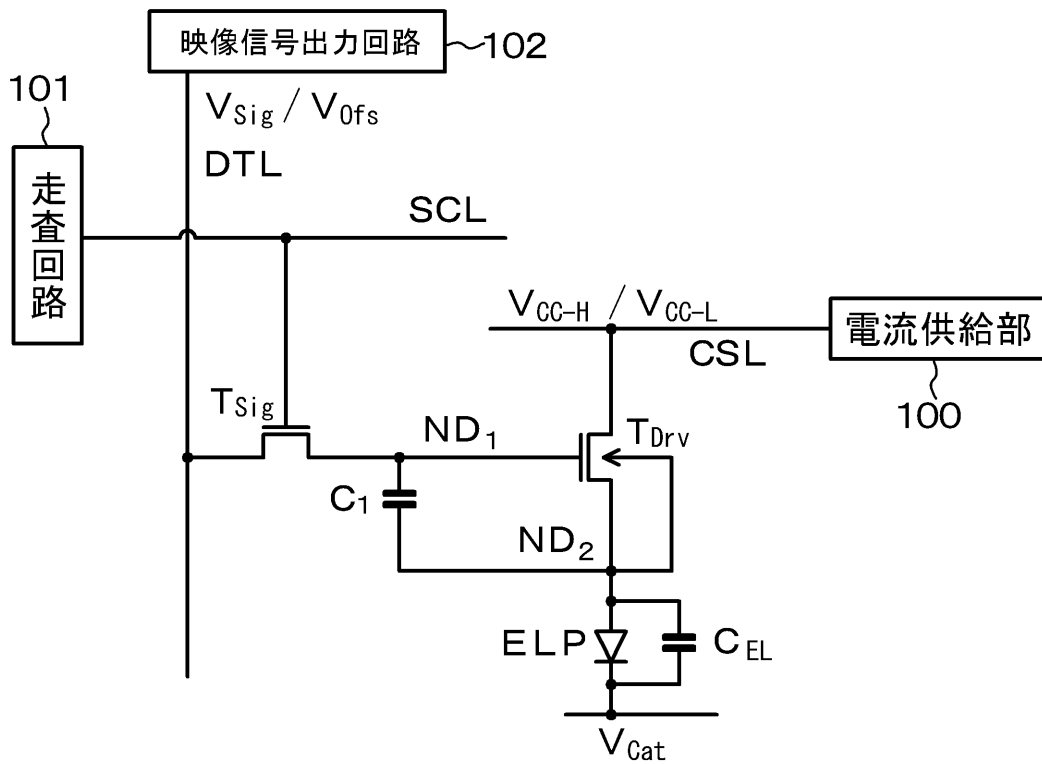
【補正対象項目名】図 2 0

【補正方法】変更

【補正の内容】

【図 20】

【図 20】 [2Tr / 1C 駆動回路]



- T_{Sig} : 映像信号書込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 C_1 : 容量部
 ELP : 有機EL素子の発光部
 C_{EL} : 発光部の寄生容量
 DTL : データ線
 SCL : 走査線
 CSL : 電流供給線