

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-503268

(P2012-503268A)

(43) 公表日 平成24年2月2日(2012.2.2)

(51) Int.Cl.	F I	テーマコード (参考)
G 1 1 B 20/14 (2006.01)	G 1 1 B 20/14 3 4 1 B	5 D 0 3 1
G 1 1 B 5/02 (2006.01)	G 1 1 B 5/02 Y	5 D 0 4 4
G 1 1 B 20/18 (2006.01)	G 1 1 B 20/18 5 3 4 A	5 D 0 9 1
G 1 1 B 5/09 (2006.01)	G 1 1 B 20/18 5 5 0 E	
G 1 1 B 20/10 (2006.01)	G 1 1 B 20/18 5 7 0 F	
審査請求 有 予備審査請求 未請求 (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2011-527787 (P2011-527787)
 (86) (22) 出願日 平成20年9月19日 (2008.9.19)
 (85) 翻訳文提出日 平成22年10月25日 (2010.10.25)
 (86) 国際出願番号 PCT/US2008/076923
 (87) 国際公開番号 W02010/033120
 (87) 国際公開日 平成22年3月25日 (2010.3.25)

(71) 出願人 500587067
 アギア システムズ インコーポレーテッド
 アメリカ合衆国, 1 8 1 0 9 ペンシルヴァニア, アレントウン, アメリカン パークウェイ エヌイー 1 1 1 0
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100104352
 弁理士 朝日 伸光

最終頁に続く

(54) 【発明の名称】 磁気記憶装置における低周波損失を低減するためのシステムおよび方法

(57) 【要約】

本発明の様々な実施形態は、磁気記憶装置における低周波損失を低減するためのシステムおよび方法を提供する。たとえば、増幅器と、2つのフィルタと、加算要素を含むデータ処理回路が開示される。増幅器は増幅された出力を生じ、増幅された出力は2つのフィルタのうちの第1のフィルタを用いてフィルタされて第1のフィルタされた出力を生成する。次いで第1のフィルタされた出力は、2つのフィルタのうちの第2のフィルタを用いてフィルタされて第2のフィルタされた出力を生成する。加算要素は、第1のフィルタされた出力を第2のフィルタされた出力と加算して、極変更された出力を生じる。

。

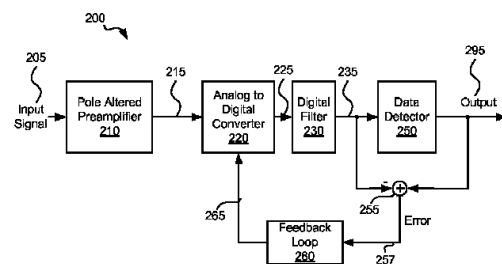


Fig. 1a

【特許請求の範囲】**【請求項 1】**

増幅された出力を生じる増幅器と、

前記増幅された出力を受け取り、第 1 のフィルタされた出力を提供する第 1 のフィルタと、

前記第 1 のフィルタの極を変更するように動作可能な第 2 のフィルタとを備え、前記第 2 のフィルタは、前記第 1 のフィルタされた出力を受け取り、第 2 のフィルタされた出力を提供し、さらに、

加算要素を備え、前記加算要素は、極変更された出力を提供するために、前記第 1 のフィルタされた出力を前記第 2 のフィルタされた出力と加算する、データ処理回路。

10

【請求項 2】

アナログ - デジタル変換器をさらに備え、前記アナログ - デジタル変換器は、前記極変更された出力を一連のデジタルサンプルに変換する、請求項 1 に記載のデータ処理回路。

【請求項 3】

リードチャネル回路をさらに備え、前記リードチャネル回路は、前記増幅された出力によって表されるデータセットを復元するために前記一連のデジタルサンプルに対してデータ検出処理を行うように動作可能である、請求項 2 に記載のデータ処理回路。

【請求項 4】

前記データ検出処理が、ビタビ・アルゴリズム検出器とピーク検出器とからなる群から選択されるデータ検出器を用いて行われる、請求項 3 に記載のデータ処理回路。

20

【請求項 5】

前記リードチャネル回路から前記増幅器へのフィードバックループをさらに備え、前記フィードバックループは、前記第 2 のフィルタを含むことにより、前記第 2 のフィルタが使用されない場合の対応する周波数に比べて低い周波数を示す誤差信号を使用する、請求項 1 に記載のデータ処理回路。

【請求項 6】

前記第 1 のフィルタがハイパスフィルタである、請求項 1 に記載のデータ処理回路。

【請求項 7】

前記第 2 のフィルタがローパスフィルタである、請求項 6 に記載のデータ処理回路。

【請求項 8】

前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数が、前記ハイパスフィルタのコーナー周波数より低い、請求項 7 に記載の回路。

30

【請求項 9】

前記増幅器が微小電気信号を受け取り、前記微小電気信号は、垂直記録フォーマットにて記録された情報を含む記憶媒体から生じる、請求項 1 に記載のデータ処理回路。

【請求項 10】

前記記憶媒体が磁気記憶媒体であり、前記微小電気信号は、前記磁気記憶媒体に対して配置されるリード / ライトヘッド組立体によって検知される、請求項 9 に記載のデータ処理回路。

【請求項 11】

前記第 1 のフィルタと前記第 2 のフィルタとは共に、インダクタ、コンデンサ、および抵抗器からなる群から選択される回路要素の組み合わせを用いて生成される、請求項 1 に記載のデータ処理回路。

40

【請求項 12】

前記加算要素が、前記第 1 のフィルタされた出力と前記第 2 のフィルタされた出力の物理的結合である、請求項 1 に記載のデータ処理回路。

【請求項 13】

ブリアンプ回路を設けるステップを含み、前記ブリアンプ回路は増幅器とハイパスフィルタとを含み、前記増幅器の出力は、ハイパスフィルタされた出力を生成するために前記ハイパスフィルタを用いてフィルタされ、さらに、

50

極変更フィルタを設けるステップと、

極変更された出力を生成するために、前記極変更フィルタを用いて前記ハイパスフィルタされた出力をフィルタするステップと、

プリアンプ出力を生成するために、前記極変更された出力を前記ハイパスフィルタされた出力と加算するステップとを含む、磁気記憶媒体における低周波損失を低減する方法。

【請求項 1 4】

前記極変更フィルタがローパスフィルタであり、前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数は、前記ハイパスフィルタのコーナー周波数より低い、請求項 1 3 に記載の方法。

【請求項 1 5】

10

記憶媒体を備え、前記記録媒体はデータセットを表すものを含み、さらに、

前記記憶媒体に対して配置され、前記記憶媒体上に記憶された情報を表す入力信号を生じるように動作可能なリード/ライトヘッド組立体和、

第 1 のフィルタと第 2 のフィルタとを含む増幅器とを備え、前記第 2 のフィルタは、前記第 1 のフィルタの極を変更するように動作可能であり、前記増幅器は前記入力信号を増幅して増幅信号を提供し、さらに、

アナログ - デジタル変換器を備え、前記アナログ - デジタル変換器は前記増幅信号を一連のデジタルサンプルに変換し、さらに、

リードチャネル回路を備え、前記リードチャネル回路は、前記データセットを復元するために前記一連のデジタルサンプルに対してデータ検出処理を行うように動作可能である、記憶装置。

20

【請求項 1 6】

前記データセットを表すものが、垂直記録フォーマットにて記録される、請求項 1 5 に記載の記憶装置。

【請求項 1 7】

前記第 1 のフィルタがハイパスフィルタである、請求項 1 5 に記載の記憶装置。

【請求項 1 8】

前記第 2 のフィルタがローパスフィルタである、請求項 1 7 に記載の記憶装置。

【請求項 1 9】

前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数が、前記ハイパスフィルタのコーナー周波数より低い、請求項 1 8 に記載の記憶装置。

30

【請求項 2 0】

前記増幅出力は第 1 の増幅出力であり、前記増幅器は第 2 の増幅出力を生じ、前記第 2 の増幅出力は、第 1 のフィルタされた出力を生じる前記第 1 のフィルタに供給され、前記第 1 のフィルタされた出力は、第 2 のフィルタされた出力を生じる前記第 2 のフィルタに供給され、前記第 1 のフィルタされた出力は、前記第 1 の増幅出力を生成するために前記第 2 のフィルタされた出力と加算される、請求項 1 5 に記載の記憶装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

40

本発明は、情報を転送するためのシステムおよび方法に関し、より詳細には記憶媒体からの情報を転送するためのシステムおよび方法に関する。

【背景技術】

【0 0 0 2】

伝統的な記憶装置では、情報は磁気記憶媒体上に長手方向に記録される。長手記録のシナリオでは、データ検出処理はデータ遷移を最重要視する。したがって磁気記憶媒体から検知された信号の低周波成分（DC 成分を含む）は情報を伝達せず、除去することができる。さらに書き込みから読み出しへの高速な回復を可能にするために、データ検出システムに関連するプリアンプ内にハイパスフィルタを設けることが望ましい。

【0 0 0 3】

50

データ検出が遷移を最重要視する長手記録とは異なり、新しい垂直記録のシナリオでは、磁気記憶媒体から検知された磁界の大きさが情報を運ぶ。このような場合はハイパスフィルタは、磁気記憶媒体から検知された情報の一部を除去する。さらにディスクフォーマット効率のために低い符号化オーバーヘッドが要求されるので、RLL符号化による低周波成分の検出をもたらす能力が制限される。一部の 경우에는 上記の低周波エネルギーの損失は、結果として垂直記録手法を用いた装置において信号対雑音比の低下を生じる。従来のデータ検出システムは、スペクトル不整合補償回路を駆動するために検出されたビットから生じる誤差フィードバック信号の使用を含んだ。このような手法はハイパスフィルタによって除去された低周波情報を保つために用いることができるが、このような手法は、フィードバック誤差信号を駆動するのに、検出されたデータビットから生じるDCおよび低周波エネルギーに依存する。このような手法では、待ち時間が主要な関心事となり、最終的にDCおよび低周波エネルギーを得る能力を制限する。

10

【発明の概要】

【発明が解決しようとする課題】

【0004】

したがって、少なくとも上記の理由により、当技術分野では、記憶媒体からの情報にアクセスするための先進のシステムおよび方法が必要である。

【課題を解決するための手段】

【0005】

本発明は、情報を転送するためのシステムおよび方法に関し、より詳細には記憶媒体からの情報を転送するためのシステムおよび方法に関する。

20

【0006】

本発明の様々な実施形態は、増幅器と、2つのフィルタと、加算要素とを含むデータ処理回路を提供する。増幅器は増幅された出力を生じ、増幅された出力は2つのフィルタのうちの第1のフィルタを用いてフィルタされて第1のフィルタされた出力を生成する。次いで第1のフィルタされた出力は、2つのフィルタのうちの第2のフィルタを用いてフィルタされて第2のフィルタされた出力を生成する。加算要素は、第1のフィルタされた出力を第2のフィルタされた出力と加算して、極変更された出力を生じる。上記の実施形態の一部の場合では、回路はさらに、リードチャネル回路から増幅器へのフィードバックループを含む。このような場合には、フィードバックループは、第1のフィルタが用いられ第2のフィルタが用いられない場合の対応する周波数より、第2のフィルタを含むことによって低い周波数を示す誤差信号を使用する。

30

【0007】

上記の実施形態の一部の場合では、第1のフィルタはハイパスフィルタである。一部のこのような場合では、第2のフィルタはローパスフィルタである。特定の場合では、ハイパスフィルタとローパスフィルタの組み合わせのコーナー周波数 (corner frequency) は、ハイパスフィルタのコーナー周波数より低い。上記の実施形態の様々な場合では、第1のフィルタおよび第2のフィルタは共に、非限定的に、インダクタ、コンデンサ、および抵抗器を含む回路要素の組み合わせを用いて生成される。したがってフィルタは、たとえばLCフィルタ、またはRCフィルタとすることができる。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様なフィルタ実装形態が理解されよう。上記の実施形態の1つまたは複数の場合では、加算要素は、第1のフィルタされた出力と第2のフィルタされた出力との物理的結合 (すなわち、ドットOR、またはワイヤードOR構成) として実装される。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様な加算要素の実装形態が理解されよう。

40

【0008】

上記の実施形態の一部の場合では、増幅された出力、第1のフィルタされた出力、第2のフィルタされた出力、および極変更された出力は、すべてアナログ電気信号である。このような場合には、回路はさらに、極変更された出力を一連のデジタルサンプルに変換す

50

るアナログ - デジタル変換器を含むことができる。さらに上記の実施形態の一部の場合では、回路はさらに、増幅された出力によって表されるデータセットを復元するために、一連のデジタルサンプルに対してデータ検出処理を行うように動作可能なリードチャネル回路を含む。データ検出処理は、データ検出器を用いて行うことができる。データ検出器は、非限定的に、ピタビ・アルゴリズム検出器またはピーク検出器とすることができる。

【0009】

上記の実施形態の様々な場合では、増幅器は、垂直記録フォーマットにて記録された情報を含む記憶媒体から生じる微小電気信号を受け取る。一部のこのような場合では、記憶媒体は磁気記憶媒体であり、微小電気信号は、磁気記憶媒体に対して配置されるリード/ライトヘッド組立体によって検知される。

10

【0010】

本発明の他の実施形態は、磁気記憶媒体における低周波損失を低減する方法を提供する。このような方法は、増幅器と、ハイパスフィルタとを含むプリアンプ回路を設けることを含む。増幅器の出力はハイパスフィルタを用いてフィルタされて、ハイパスフィルタされた出力を生成する。また極変更フィルタが設けられ、ハイパスフィルタされた出力は極変更フィルタを用いてフィルタされて、極変更された出力を生成する。極変更された出力とハイパスフィルタされた出力は加算されて、プリアンプ出力を生成する。上記の実施形態の一部の場合では、極変更フィルタはローパスフィルタである。このような場合には、ハイパスフィルタとローパスフィルタの組み合わせのコーナー周波数は、ハイパスフィルタのコーナー周波数より低くすることができる。したがってローパスフィルタは、ハイパスフィルタの極を変更するように動作する。

20

【0011】

本発明の他の実施形態は、データセットを表すものを有する記憶媒体を含む記憶装置を提供する。リード/ライトヘッド組立体は、記憶媒体に対して配置され、記憶媒体上に記憶された情報を表す入力信号を生じるように動作可能である。第1のフィルタと第2のフィルタとを含む増幅器が含まれる。第2のフィルタは第1のフィルタの極を変更するように動作可能であり、増幅器は入力信号を増幅し、増幅された信号を生じる。増幅された信号を一連のデジタルサンプルに変換するアナログ - デジタル変換器が含まれ、データセットを復元するために一連のデジタルサンプルに対してデータ検出処理を行うように動作可能なリードチャネル回路が含まれる。上記の実施形態の一部の場合では、増幅された出力は、第1の増幅された出力であり、増幅器は第2の増幅された出力を生じる。第2の増幅された出力は、第1のフィルタされた出力を生じる第1のフィルタに供給され、第1のフィルタされた出力は、第2のフィルタされた出力を生じる第2のフィルタに供給される。第1のフィルタされた出力は、第2のフィルタされた出力と加算されて、第1の増幅された出力を生成する。

30

【0012】

上記の実施形態の様々な場合では、データセットを表すものは、垂直記録フォーマットにて記録される。上記の実施形態の特定の場合では、第1のフィルタはハイパスフィルタであり、第2のフィルタはローパスフィルタである。一部のこのような場合では、ハイパスフィルタとローパスフィルタの組み合わせのコーナー周波数は、ハイパスフィルタのコーナー周波数より低い。

40

【0013】

この概要は、本発明のいくつかの実施形態の全体的な概略を示すものである。本発明の多くの他の目的、特徴、利点、および他の実施形態は、以下の詳細な説明、添付の特許請求の範囲、および添付の図面から、より十分に明らかとなるであろう。

【0014】

本発明の様々な実施形態のさらなる理解は、本明細書の残りの部分で説明される図を参照することによって得られる。図において、同様な構成要素を指すのに、複数の図面にわたって同じ参照番号が用いられる。いくつかの場合は、複数の同様な構成要素の1つを示すために、小文字からなるサブラベルが付随する。存在するサブラベルの指定なしに参照

50

番号が参照されるときは、すべてのそのような複数の同様な構成要素を指すものとする。

【図面の簡単な説明】

【0015】

【図1a】本発明の1つまたは複数の実施形態による、極変更されたプリアンプを含むデータ検出システムを示す図である。

【図1b】本発明の一部の実施形態による、極変更されたプリアンプを示す図である。

【図2】本発明の特定の実施形態による、極変更されたフィルタの例示の入力および例示の出力を中間信号と共に示す図である。

【図3】本発明の一部の実施形態による、データ検出システムにおける低周波データを回復する方法を示す流れ図である。

【図4】本発明の様々な実施形態による、極変更されたプリアンプを含む記憶システムを示す図である。

【発明を実施するための形態】

【0016】

本発明は情報を転送するためのシステムおよび方法に関し、より詳細には記憶媒体からの情報を転送するためのシステムおよび方法に関する。

【0017】

本発明の様々な実施形態は、ハイパスフィルタを組み込んだプリアンプによって引き起こされるスペクトル不整合による信号対雑音比を増大させるように動作する。上記の実施形態の様々な場合では、プリアンプに組み込まれたハイパスフィルタからの出力は、ローパスフィルタを通され、ハイパスフィルタの出力は、ローパスフィルタの出力と加算される。その結果として、所与のビット期間に関して低周波エネルギーが回復される、変更された極を有するプリアンプとなる。このような極変更されたプリアンプからの出力は、次いでアナログ - デジタル変換器に供給することができ、アナログ - デジタル変換器は極変更されたプリアンプの出力に対応する一連のデジタルサンプルを生じる。

【0018】

図1aを参照すると、本発明の1つまたは複数の実施形態による、極変更されたプリアンプ210を含むデータ検出システム200が示される。極変更されたプリアンプ210は、入力信号205を受け取る。入力信号205は、磁気記憶媒体からの磁気的に記録されたデータを表す微小アナログ信号とすることができる。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様な入力信号およびその供給源が理解されよう。極変更されたプリアンプ210は、入力信号を増幅し、結果として入力信号205に顕在する低周波エネルギーの減少を生じる、信号の標準のハイパスフィルタリングを行う。さらに、極変更された増幅器210は、ハイパスフィルタ処理に関連する極を変更するように実効的に動作するもう1つのフィルタリング処理を行い、増幅された出力215を生じる。この極変更フィルタ処理は、結果として入力信号205に初めに顕在した低周波エネルギーの少なくとも一部を回復する。

【0019】

増幅された出力215は、アナログ - デジタル変換器220に供給される。アナログ - デジタル変換器220は、当技術分野で知られる任意のアナログ - デジタル変換器でよく、受け取ったアナログ信号の異なるサンプリングのインクリメントに対応する一連のデジタルサンプル225を生じる。デジタルサンプル225は、デジタルフィルタ230に供給される。一部の場合は、デジタルフィルタ230は、当技術分野で知られるデジタル有限インパルス応答フィルタである。受け取った入力信号205を表すフィルタされた出力235は、データ検出器250に供給され、データ検出器は受け取った入力に基づいて適切なビットシーケンスをアルゴリズム的に決定する。データ検出器250は、当技術分野で知られる任意のデータ検出器でよい。たとえばデータ検出器250は、非限定的に、ビタビ・アルゴリズム・データ検出器またはピーク検出器とすることができる。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様なデータ検出器が理解されよう。

【 0 0 2 0 】

出力 2 9 5 は、データ検出器 2 5 0 から供給される。フィルタされた出力 2 3 5 は、加算要素 2 5 5 を用いて出力 2 9 5 から減算されて、誤差項 2 5 7 (すなわち、データ検出器 2 5 0 に供給された入力と、データ検出器 2 5 0 の出力の差)を生じる。誤差項 2 5 7 は、フィードバックループ 2 6 0 に関連して用いられ、フィードバックループ 2 6 0 は誤差項 2 5 7 を最小にするために、フィードバック信号 2 6 5 をたとえばアナログ - デジタル変換器 2 2 0 に供給する。フィードバックループ 2 6 0 は、当技術分野で知られる様々な異なる回路を含むことができる。たとえばフィードバックループ 2 6 0 は、オフセット補償回路を含むことができ、フィードバック信号 2 6 5 は、あるレベルのオフセット補償を行うように、極変更されたプリアンプに供給される。別法としてまたは追加としてフィードバックループ 2 6 0 は、その間に増幅された信号 2 1 5 がアナログ - デジタル変換器 2 2 0 を用いてサンプルされる、位相を調整するように動作可能なデジタル位相ロックループを含むことができる。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様なフィードバックループおよび対応するフィードバック回路が理解されよう。

10

【 0 0 2 1 】

図 1 b を参照すると、本発明の一部の実施形態による極変更されたプリアンプ 2 0 1 が示される。極変更されたプリアンプ 2 0 1 は、入力信号 2 0 5 を受け取る増幅器 2 1 6 を含む。増幅器 2 1 6 は、微小アナログ信号を受け取り、そのような信号を増幅することができる当技術分野で知られる任意の増幅器でよい。増幅器 2 1 6 は、入力信号 2 0 5 を増幅し、増幅された出力 2 1 9 をハイパスフィルタ 2 2 1 に供給する。ハイパスフィルタ 2 2 1 は、比較的高い周波数を示す信号を通過させ、低い周波数では信号を除去するように設計された、その技術分野で知られる任意のフィルタでよい。本発明の特定の一実施形態では、ハイパスフィルタ 2 2 1 は、抵抗器、コンデンサ、および / またはインダクタの組み合わせを用いて実装される。ハイパスフィルタ 2 2 1 は、ハイパス出力 2 2 6 を生じる。

20

【 0 0 2 2 】

ハイパス出力 2 2 6 は、ローパスフィルタ 2 3 1 に供給される。ローパスフィルタ 2 3 1 は、比較的低い周波数を示す信号を通過させ、高い周波数では信号を除去するように設計されたその技術分野で知られる任意のフィルタでよい。本発明の特定の一実施形態では、ローパスフィルタ 2 3 1 は、抵抗器、コンデンサ、および / またはインダクタの組み合わせを用いて実装される。ローパスフィルタ 2 3 1 は、ローパス出力 2 3 6 を生じる。ローパス出力 2 3 6 は、加算要素 2 4 1 を用いてハイパス出力 2 2 6 と統合されて、極変更されたプリアンプ 2 0 1 から、フィルタされた出力 2 5 6 を生成する。ローパス出力 2 3 6 をハイパス出力 2 2 6 と統合してフィルタされた出力 2 5 6 を生成することによって、ハイパスフィルタ 2 2 1 によって設定された極が変更される。本発明の特定の一実施形態では、ローパスフィルタ 2 2 1 のコーナー周波数は、ハイパスフィルタ 2 2 1 によって設定された極と一致し、結果として低周波信号に対応する一部の失われたエネルギーがシステムに追加として戻される。

30

【 0 0 2 3 】

極変更されたプリアンプ 2 0 1 は、ハイパスフィルタを組み込んだ既存のプリアンプ回路に、ローパスフィルタ 2 3 1 と加算要素 2 4 1 とを追加することによって構成できることを理解されたい。したがってこのような手法により、初めに長手記録に関する使用のために設計された回路を、垂直再設計に関する使用のための回路として用いるための回路再設計が不要になる。さらに、極変更されたプリアンプ 2 0 1 は、ハイパスフィルタ 2 2 1 によって設定された極を変更するように設計されたローパスフィルタを含むが、同様な効果を生じるためにバンドパスフィルタなどの他のタイプのフィルタを用い得ることを理解されたい。本明細書に記載された開示に基づいて当業者なら、本発明の異なる実施形態に関連して用いることができる多様な極修正フィルタが理解されよう。

40

【 0 0 2 4 】

50

図 2 を参照すると、図 3 0 0 は本発明の 1 つまたは複数の実施形態による、例示の入力 3 1 0 の信号スペクトル周波数（実線として示される）と、例示の極変更されたフィルタ出力 3 2 0 の信号スペクトルを示す。上記の信号は、ハイパスフィルタ出力 3 4 0 の信号スペクトル、および例示の入力 3 1 0 に対応するローパスフィルタ出力 3 3 0 の信号スペクトルに関連して示される。図示のように、例示の入力 3 1 0 のスペクトルは、ハイパスフィルタ出力 3 4 0 において減少された、かなりの低周波エネルギーを含む。ローパスフィルタ出力 3 3 0 をハイパスフィルタ出力 3 4 0 に統合することによって、極変更されたフィルタ出力 3 2 0 が生成される。図から分かるように、極変更されたフィルタ出力 3 2 0 の実効 3 d B 周波数は、ハイパスフィルタ出力 3 4 0 のそれよりもずっと低くなる。この結果、信号エネルギー損失が低減され、それに対応して信号対雑音比が増大する。

10

【0025】

フィードバック信号（たとえば、フィードバックループ 2 6 0 と検出器 2 5 0 の両方を通過する信号）の待ち時間は、極変更されたプリアンプが用いられるか、ハイパスフィルタを含む標準のプリアンプが用いられるかに関わらず同じであることを理解されたい。したがってハイパスフィルタの実効コーナー周波数を低くすることによって、フィードバックループの固定の待ち時間による制限は小さくなる。誤差信号フィードバック（たとえば、誤差信号 2 5 7）は、それが信号がハイパスフィルタされただけの場合に示すものより低い周波数を示すので、待ち時間の制限の重要性は小さくなる。この周波数が低くなることにより、フィードバックループを横切るのに必要な時間（たとえば、フィードバックループ 2 6 0 および検出器 2 5 0 を通る時間）の重要性は小さくなる。

20

【0026】

図 3 を参照すると、流れ図 4 0 0 は、本発明の一部の実施形態による、データ検出システムにおける低周波データを回復する方法を示す。流れ図 4 0 0 に従い、ハイパスフィルタを含む増幅器が設けられる（ブロック 4 1 0）。増幅器からのハイパスフィルタされた出力は、ローパスフィルタに供給され、そこでローパスフィルタされる（ブロック 4 1 5）。ハイパスフィルタされた出力は、次いでローパスフィルタ出力に加えられる（ブロック 4 3 0）。出力の和（ブロック 4 3 0）は、次いでそれを受け取る回路に供給され、そこでアナログ信号領域からデジタル信号領域に変換することができ、デジタル的にフィルタされ、データ検出器を用いて処理される（ブロック 4 4 0）。

【0027】

30

図 4 を参照すると、本発明の様々な実施形態による、極変更されたプリアンプ 5 7 0 を含む記憶システム 5 0 0 が示される。記憶システム 5 0 0 は、たとえばハードディスク装置とすることができる。極変更されたプリアンプ 5 7 0 に加えて、記憶システム 5 0 0 は、データ検出器を有するリードチャネル 5 1 0 を含む。組み込まれたデータ検出器は、たとえばビタビ・アルゴリズム・データ検出器を含む当技術分野で知られた任意のデータ検出器でよい。記憶システム 5 0 0 はまた、インターフェース・コントローラ 5 2 0、ハードディスク・コントローラ 5 6 6、モータ・コントローラ 5 6 8、スピンドルモータ 5 7 2、ディスク板 5 7 8、およびリード/ライトヘッド 5 7 6 を含む。インターフェース・コントローラ 5 2 0 は、ディスク板 5 7 8 へのまたはディスク板 5 7 8 からのデータのアドレス指定およびタイミングを制御する。ディスク板 5 7 8 上のデータは磁気信号の群からなり、これらの磁気信号は、リード/ライトヘッド組立体 5 7 6 がディスク板 5 7 8 の上に正しく位置決めされたときにその組立体によって検出することができる。一実施形態では、ディスク板 5 7 8 は、垂直記録方式により記録された磁気信号を含む。

40

【0028】

典型的な読み出し動作では、リード/ライトヘッド組立体 5 7 6 は、モータ・コントローラ 5 6 8 によってディスク板 5 7 8 上の所望のデータトラックの上に正確に位置決めされる。モータ・コントローラ 5 6 8 は、ハードディスク・コントローラ 5 6 6 の指示の下に、リード/ライトヘッド組立体 5 7 6 をディスク板 5 7 8 上の正しいデータトラックへ移動することによりリード/ライトヘッド組立体 5 7 6 をディスク板 5 7 8 に対して位置決めし、かつスピンドルモータ 5 7 2 を駆動する。スピンドルモータ 5 7 2 は、所定の回

50

転速度（RPM）にてディスク板５７８を回転させる。リード／ライトヘッド組立体５７８が正しいデータトラックに近接して位置決めされた後、ディスク板５７８上のデータを表す磁気信号は、ディスク板５７８がスピンドルモータ５７２によって回転されるのに従って、リード／ライトヘッド組立体５７６によって検知される。検知された磁気信号は、ディスク板５７８上の磁気データを表す連続した微小アナログ信号としてもたらされる。この微小アナログ信号は、リード／ライトヘッド組立体５７６から極変更されたプリアンプ５７０を通じてリードチャネル・モジュール５６４に転送される。極変更されたプリアンプ５７０は、ディスク板５７８からアクセスされた微小アナログ信号を増幅するように動作可能である。さらに極変更されたプリアンプ５７０は、ディスク板５７８から受け取った情報から低周波エネルギーを回復するように動作するハイパスフィルタリングとローパスフィルタリングの組み合わせをもたらし、特定の場合では、極変更されたプリアンプは、図２ｂに関して上述したものと同様に実装することができる。リードチャネル・モジュール５１０は、初めにディスク板５７８に書き込まれた情報を再現するために、受け取ったアナログ信号を復号し、デジタル化する。このデータは、読み出しデータ５０３として、それを受け取る回路に供給される。書き込み動作は、先の読み出し動作のほぼ反対であり、書き込みデータ５０１がリードチャネル・モジュール５１０に供給される。このデータは次いで符号化され、ディスク板５７８に書き込まれる。

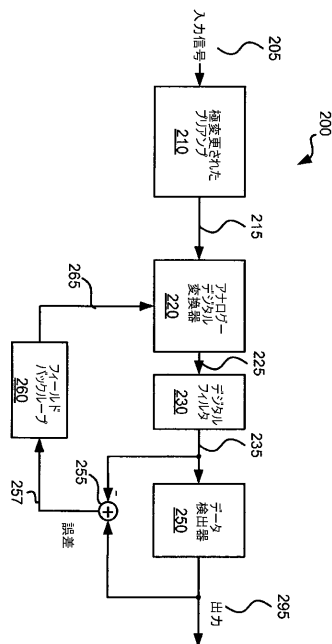
10

【００２９】

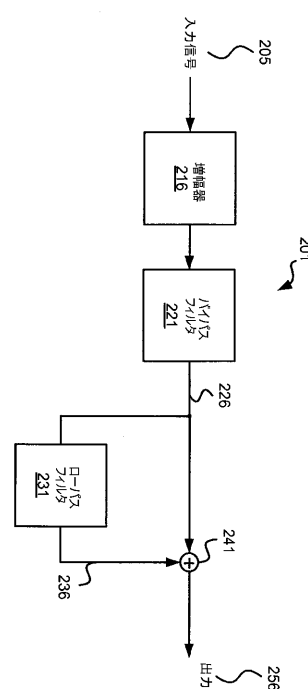
最後に、本発明は、データ検出システムにおける低周波損失を低減するための新規なシステム、デバイス、方法、および装置を提供する。本発明の１つまたは複数の実施形態についての詳細な説明を上記に述べてきたが、当業者には、本発明の趣旨から変わることなく、様々な代替形態、変更形態、および等価物が明らかであろう。したがって上記の説明は、添付の特許請求の範囲によって定義される本発明の範囲を限定するものと見なされるべきではない。

20

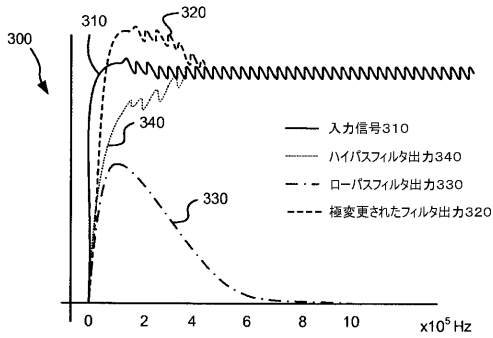
【図１ａ】



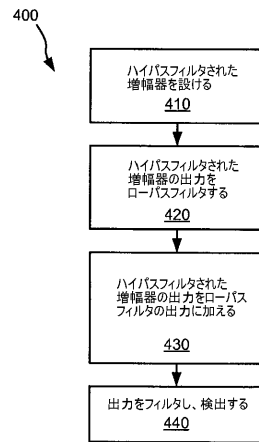
【図１ｂ】



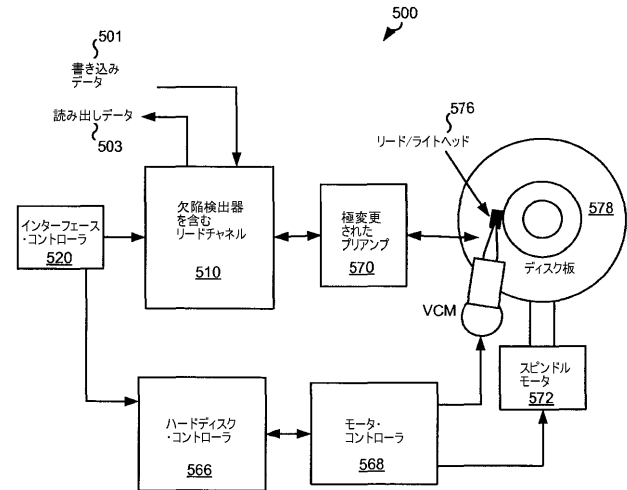
【図 2】



【図 3】



【図 4】



【手続補正書】

【提出日】平成23年8月1日(2011.8.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

増幅された出力を生じる増幅器と、

前記増幅された出力を受け取り、第 1 のフィルタされた出力を提供する第 1 のフィルタと、

前記第 1 のフィルタの極を変更するように動作可能な第 2 のフィルタとを備え、前記第 2 のフィルタは、前記第 1 のフィルタされた出力を受け取り、第 2 のフィルタされた出力を提供し、さらに、

加算要素を備え、前記加算要素は、極変更された出力を提供するために、前記第 1 のフィルタされた出力を前記第 2 のフィルタされた出力と加算する、データ処理回路。

【請求項 2】

アナログ - デジタル変換器をさらに備え、前記アナログ - デジタル変換器は、前記極変更された出力を一連のデジタルサンプルに変換する、請求項 1 に記載のデータ処理回路。

【請求項 3】

リードチャネル回路をさらに備え、前記リードチャネル回路は、前記増幅された出力によって表されるデータセットを復元するために前記一連のデジタルサンプルに対してデータ検出処理を行うように動作可能である、請求項 2 に記載のデータ処理回路。

【請求項 4】

前記リードチャネル回路から前記増幅器へのフィードバックループをさらに備え、前記フィードバックループは、前記第2のフィルタを含むことにより、前記第2のフィルタが使用されない場合の対応する周波数に比べて低い周波数を示す誤差信号を使用する、請求項1に記載のデータ処理回路。

【請求項5】

前記第1のフィルタがハイパスフィルタであり、前記第2のフィルタがローパスフィルタであり、前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数が前記ハイパスフィルタのコーナー周波数より低い、請求項1に記載の回路。

【請求項6】

プリアンプ回路を設けるステップを含み、前記プリアンプ回路は増幅器とハイパスフィルタとを含み、前記増幅器の出力は、ハイパスフィルタされた出力を生成するために前記ハイパスフィルタを用いてフィルタされ、さらに、

極変更フィルタを設けるステップと、

極変更された出力を生成するために、前記極変更フィルタを用いて前記ハイパスフィルタされた出力をフィルタするステップと、

プリアンプ出力を生成するために、前記極変更された出力を前記ハイパスフィルタされた出力と加算するステップとを含む、磁気記憶媒体における低周波損失を低減する方法。

【請求項7】

前記極変更フィルタがローパスフィルタであり、前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数は、前記ハイパスフィルタのコーナー周波数より低い、請求項6に記載の方法。

【請求項8】

記憶媒体を備え、前記記録媒体はデータセットを表すものを含み、さらに、

前記記憶媒体に対して配置され、前記記憶媒体上に記憶された情報を表す入力信号を生じるように動作可能なリード/ライトヘッド組立体と、

第1のフィルタと第2のフィルタとを含む増幅器とを備え、前記第2のフィルタは、前記第1のフィルタの極を変更するように動作可能であり、前記増幅器は前記入力信号を増幅して増幅信号を提供し、さらに、

アナログ-デジタル変換器を備え、前記アナログ-デジタル変換器は前記増幅信号を一連のデジタルサンプルに変換し、さらに、

リードチャネル回路を備え、前記リードチャネル回路は、前記データセットを復元するために前記一連のデジタルサンプルに対してデータ検出処理を行うように動作可能である、記憶装置。

【請求項9】

前記第1のフィルタがハイパスフィルタであり、前記第2のフィルタがローパスフィルタであり、前記ハイパスフィルタと前記ローパスフィルタの組み合わせのコーナー周波数が、前記ハイパスフィルタのコーナー周波数より低い、請求項8に記載の記憶装置。

【請求項10】

前記増幅出力は第1の増幅出力であり、前記増幅器は第2の増幅出力を生じ、前記第2の増幅出力は、第1のフィルタされた出力を生じる前記第1のフィルタに供給され、前記第1のフィルタされた出力は、第2のフィルタされた出力を生じる前記第2のフィルタに供給され、前記第1のフィルタされた出力は、前記第1の増幅出力を生成するために前記第2のフィルタされた出力と加算される、請求項8に記載の記憶装置。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2008/076923
A. CLASSIFICATION OF SUBJECT MATTER		
<i>H03H 11/06(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 8 : H03H		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Utility Models and applications for Utility Models since 1975 Japanese Utility Models and applications for Utility Models since 1975		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKIPASS(KIPO internal), keywords : filter, amplifier, summation		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 05-315887 A (NEC IC MICROCOMPUT. SYST. LTD.) 26 November 1993 See Paragraph 8 - Paragraph 11; Claims 1, 2 and Figures 1, 2.	1-20
A	JP 05-292454 A (SHARP CORP.) 5 November 1993 See Paragraph 17 - Paragraph 20; Claim 1 and Figure 1.	1-20
A	JP 62-262583 A (YAMAGUCHI NOBORU) 14 November 1987 See Page 3, Column 4, Line 12 - Page 4, Column 2, Line 12; Claim 1 and Figures 1, 6.	1-20
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 18 JUNE 2009 (18.06.2009)		Date of mailing of the international search report 19 JUNE 2009 (19.06.2009)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 139 Seonsa-ro, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer Kim, Nam In Telephone No. 82-42-481-8583 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2008/076923

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 05-315887 A	26. 11. 1993	NONE	
JP 05-292454 A	05. 11. 1993	NONE	
JP 62-262583 A	14. 11. 1987	NONE	

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 1 1 B 20/18 5 7 2 B

G 1 1 B 20/18 5 7 2 F

G 1 1 B 5/09 3 2 1 A

G 1 1 B 20/10 3 2 1 A

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100128657

弁理士 三山 勝巳

(74)代理人 100160967

弁理士 ▲濱▼口 岳久

(72)発明者 カオ, ヤング

アメリカ合衆国 8 0 5 0 3 コロラド, ロングモント, クローバー ベイシン ドライヴ 5 2
2 0

F ターム(参考) 5D031 AA04 BB01 DD04 EE01

5D044 BC01 CC05 FG02 GL02 GL32

5D091 AA10 BB06 CC12 DD20