

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-38933

(P2010-38933A)

(43) 公開日 平成22年2月18日(2010.2.18)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 3 G 21/00 (2006.01)	G 0 3 G 21/00 5 0 2	2 C 0 6 1
B 4 1 J 29/00 (2006.01)	B 4 1 J 29/00 D	2 H 0 2 7

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号	特願2008-197981 (P2008-197981)	(71) 出願人	000006747
(22) 出願日	平成20年7月31日 (2008.7.31)		株式会社リコー
			東京都大田区中馬込1丁目3番6号
		(74) 代理人	100085660
			弁理士 鈴木 均
		(72) 発明者	竹山 佳伸
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		Fターム(参考)	2C061 AQ06 BB33 CG01
			2H027 DA27 DA28 EE02 EE07 EE10

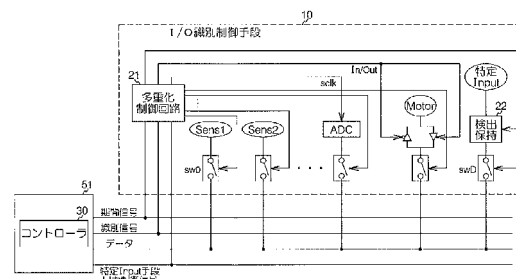
(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 I / O 識別制御手段の異なる装置搭載時の制御不良を防ぐこと。

【解決手段】 I n p u t 手段から制御ボード 5 1 への検出信号または制御ボード 5 1 から O u t p u t 手段への駆動制御信号を伝達する 1 つのデータ線と、 1 つの I / O 手段を特定する信号を伝達する識別信号線と、データ線のデータ有効期間、及び識別信号線の信号の有効期間を定める期間信号線と、識別信号から該当する I / O 手段を識別してデータ線上のデータをその I / O 手段のデータとして有効にする I / O 識別制御手段 5 0 と、 I / O 識別制御手段 5 0 を制御する制御信号を生成送出するコントローラ 3 0 と、特定 I n p u t 手段の信号線をデータ線に接続可能とする出力制御線と、を備え、コントローラ 3 0 は信号を生成していない期間の一部をデータ線開放期間とし、出力制御線に出力する制御信号により特定 I n p u t 手段の信号をデータ線に接続して検出を行うようにした。

【選択図】 図 6



【特許請求の範囲】**【請求項 1】**

状態を検出する複数の検出手段と、複数の駆動手段と、を有する画像形成装置において

、
画像形成制御を行う画像形成制御手段と、

前記複数の検出手段から前記画像形成制御手段へ入力される検出信号、または前記画像形成制御手段から前記複数の駆動手段へ出力する駆動制御信号を伝達する 1 つのデータ線と、

該 1 つのデータ線の入出力を特定する信号と、

前記複数の検出手段、及び前記複数の駆動手段から 1 つの検出手段、または 1 つの駆動手段を特定する信号を伝達する識別信号線と、

前記データ線のデータ有効期間、及び前記識別信号線における信号の有効期間を定める期間信号線と、

前記識別信号から該当する前記検出手段または前記駆動手段を識別し、前記データ線上のデータを該当する前記検出手段又は前記駆動手段のデータとして有効にする識別制御手段と、

前記識別制御手段を制御するための制御信号として、前記識別信号、及び前記期間信号を生成して送出するコントローラと、

特定検出手段の信号線を前記データ線に接続可能とする出力制御線と、を備え、

前記コントローラは、前記識別制御手段を制御する信号を生成していない期間の一部を、データ線開放期間として設定し、前記出力制御線に出力する制御信号により前記特定検出手段の信号をデータ線に接続して検出可能とする機能を有することを特徴とする画像形成装置。

【請求項 2】

前記コントローラは、CPU と、該 CPU が設定する識別制御信号生成用のパラメータを格納する設定レジスタと、前記検出手段の検出データを格納する読取レジスタと、前記設定レジスタの値に従い前記識別制御信号を生成する信号生成部と、前記特定検出手段の識別時とデータ線開放期間とにおいて前記データ線を前記 CPU の割込みポートに接続するゲート回路と、を備え、

前記 CPU は、少なくとも識別制御する前記検出 / 駆動手段の種別、データの入出力方向、又は識別する前記検出 / 駆動手段の ID ナンバーを前記設定レジスタに設定し、前記信号生成部が前記設定レジスタの設定終了を通知することで、前記信号生成部が識別制御信号の生成を開始し、前記 CPU が前記識別制御期間の終了を示す制御信号を検出した時点で前記読取レジスタの値を読み取ることで識別制御のシーケンス動作を終了し、更に前記識別制御終了時点から次の識別制御用のパラメータ設定開始までの期間を、前記特定検出手段の信号線がデータ線へ接続されるデータ線開放期間として設定することを特徴とする請求項 1 に記載の画像形成装置。

【請求項 3】

前記コントローラは、発生時刻が判明し且つ断続的に発生する検出手段の信号を検出する際、識別制御におけるデータ有効期間またはデータ線開放期間を前記検出手段の略信号発生時刻に設定し、そのデータ線信号の検出結果により、前記検出手段の検出信号が係わる画像形成シーケンスのエラー判定機能が設けられていることを特徴とする請求項 1 又は 2 に記載の画像形成装置。

【請求項 4】

前記識別制御手段は、データ線開放期間を前記特定検出手段の出力制御線を用いて複数の期間に分割する機能を備え、一度のデータ線開放期間に複数の前記特定検出手段の信号検出を可能としたことを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の画像形成装置。

【請求項 5】

前記識別制御手段は、一度のデータ線開放期間において、全ての特定検出手段の信号検出を可能としたことを特徴とする請求項 4 に記載の画像形成装置。

【請求項 6】

画像形成シーケンス中に設定されたデータ線開放期間を複数に分割する際、実行中のシーケンス動作に応じて分割する期間の長さを変化させることを特徴とする請求項 4 又は 5 に記載の画像形成装置。

【請求項 7】

前記識別制御手段は、連続した複数のデータ線開放期間を同一の特定検出手段へ割り当てる機能を備えることを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の画像形成装置。

【請求項 8】

発生時刻が判明し且つ断続的に発生する検出手段と信号発生時刻の不明な検出手段を特定検出手段としたことを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の画像形成装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の Input / Output 手段のデータ信号を 1 つの信号線に載せ共有（多重）化することで、Input / Output 手段のデータ信号線数の削減、及び Input / Output 手段の I / F を汎用化した画像形成装置に関する。

【背景技術】

【0002】

従来技術として、特許文献 1 には、検出データを画像形成制御手段へ供給する 1 つのデータ線と、複数の検出手段のうち 1 つの検出手段を特定する識別信号を画像形成制御手段から供給する 1 つの識別信号線と、識別信号の有効期間と検出データの有効期間を特定する期間信号を画像形成制御手段から供給する 1 つの期間信号線と、識別信号と期間信号に基づき該当する検出手段を識別し、識別した検出手段の検出データのみを有効として画像形成制御手段にデータ線を介して供給する検出識別制御手段とを設けた画像形成装置が開示されている。

20

【特許文献 1】特開 2008 - 012830 公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、上記したような画像形成装置では、画像を形成するにあたり、装置の多くの個所の状態や動作状態を検出し、それに応じて装置内のアクチュエータを細かく制御する必要がある。

30

画像形成装置をそのような状態にするためには、ボードに入力される信号線及びボードから出力される信号線数が膨大となり、装置が複雑化し小型化が困難になっている。

そこで、複数のセンサからの信号、または複数のアクチセンサへの駆動制御信号を 1 つの信号線を共有化して載せる I / O (Input / Output) 制御法を用いることで、膨大となる画像形成装置のデータ入出力線を削減すると同時に、センサ並びにアクチュエータの増減により画像形成システム構成が変更になった場合でも信号線数を増大させることなく対応できるよう、汎用性を持たせることが考えられる。

しかしながら、I / O 制御法はデータ線を複数の I / O 手段とコントローラとが要求したタイミングで共有してデータをやり取りするため、コントローラの意図しないタイミングで不定期に変化する信号は検出することが出来ないという問題点があった。

40

本発明は、上記した問題点を鑑みてなされたものであり、不定期に発生するデータも I / O 識別制御手段で検知することが可能な画像形成装置を提供することを目的とする。

【課題を解決するための手段】

【0004】

上記目的を達成するため、請求項 1 に記載の発明は、状態を検出する複数の検出手段と、複数の駆動手段と、を有する画像形成装置において、画像形成制御を行う画像形成制御手段と、前記複数の検出手段から前記画像形成制御手段へ入力される検出信号、または前記画像形成制御手段から前記複数の駆動手段へ出力する駆動制御信号を伝達する 1 つのデ

50

ータ線と、該１つのデータ線の入出力を特定する信号と、前記複数の検出手段、及び前記複数の駆動手段から１つの検出手段、または１つの駆動手段を特定する信号を伝達する識別信号線と、前記データ線のデータ有効期間、及び前記識別信号線における信号の有効期間を定める期間信号線と、前記識別信号から該当する前記検出手段または前記駆動手段を識別し、前記データ線上のデータを該当する前記検出手段又は前記駆動手段のデータとして有効にする識別制御手段と、前記識別制御手段を制御するための制御信号として、前記識別信号、及び前記期間信号を生成して送出するコントローラと、特定検出手段の信号線を前記データ線に接続可能とする出力制御線と、を備え、前記コントローラは、前記識別制御手段を制御する信号を生成していない期間の一部を、データ線開放期間として設定し、前記出力制御線に出力する制御信号により前記特定検出手段の信号をデータ線に接続して検出可能とする機能を有する画像形成装置を特徴とする。

10

【０００５】

請求項２に記載の発明は、前記コントローラは、ＣＰＵと、該ＣＰＵが設定する識別制御信号生成用のパラメータを格納する設定レジスタと、前記検出手段の検出データを格納する読取レジスタと、前記設定レジスタの値に従い前記識別制御信号を生成する信号生成部と、前記特定検出手段の識別時とデータ線開放期間とにおいて前記データ線を前記ＣＰＵの割込みポートに接続するゲート回路と、を備え、前記ＣＰＵは、少なくとも識別制御する前記検出／駆動手段の種別、データの入出力方向、又は識別する前記検出／駆動手段のＩＤナンバーを前記設定レジスタに設定し、前記信号生成部が前記設定レジスタの設定終了を通知することで、前記信号生成部が識別制御信号の生成を開始し、前記ＣＰＵが前記識別制御期間の終了を示す制御信号を検出した時点で前記読取レジスタの値を読み取ることで識別制御のシーケンス動作を終了し、更に前記識別制御終了時点から次の識別制御用のパラメータ設定開始までの期間を、前記特定検出手段の信号線がデータ線へ接続されるデータ線開放期間として設定する請求項１に記載の画像形成装置を特徴とする。

20

【０００６】

請求項３に記載の発明は、前記コントローラは、発生時刻が判明し且つ断続的に発生する検出手段の信号を検出する際、識別制御におけるデータ有効期間またはデータ線開放期間を前記検出手段の略信号発生時刻に設定し、そのデータ線信号の検出結果により、前記検出手段の検出信号が係わる画像形成シーケンスのエラー判定機能が設けられている請求項１又は２に記載の画像形成装置を特徴とする。

30

請求項４に記載の発明は、前記識別制御手段は、データ線開放期間を前記特定検出手段の出力制御線を用いて複数の期間に分割する機能を備え、一度のデータ線開放期間に複数の前記特定検出手段の信号検出を可能とした請求項１乃至３の何れか１項に記載の画像形成装置を特徴とする。

請求項５に記載の発明は、前記識別制御手段は、一度のデータ線開放期間において、全ての特定検出手段の信号検出を可能とした請求項４に記載の画像形成装置を特徴とする。

請求項６に記載の発明は、画像形成シーケンス中に設定されたデータ線開放期間を複数の分割する際、実行中のシーケンス動作に応じて分割する期間の長さを変化させる請求項４又は５に記載の画像形成装置を特徴とする。

請求項７に記載の発明は、前記識別制御手段は、連続した複数のデータ線開放期間を同一の特定検出手段へ割当てて機能を備える請求項１乃至６の何れか１項に記載の画像形成装置を特徴とする。

40

請求項８に記載の発明は、発生時刻が判明し且つ断続的に発生する検出手段と、信号発生時刻の不明な検出手段を特定検出手段とした請求項１乃至７の何れか１項に記載の画像形成装置を特徴とする。

【発明の効果】

【０００７】

本発明では、識別制御手段の制御信号を生成するコントローラに信号周波数可変機能を設けたことで、搭載された装置に最適な制御信号を生成できるので、識別制御手段の異なる装置に搭載した場合でも制御不良が発生することがない。また、識別制御の不要な低速

50

化を防ぎ汎用性を持たせることができる。

【発明を実施するための最良の形態】

【0008】

以下、本発明の画像形成装置の実施の形態について説明する。

図1は本発明が適用される画像形成装置の基本的なエンジン周りのシステム構成の一例を示す図である。

この図1に示す画像形成装置は、画像形成制御手段であるCPU31を備える画像形成制御ボード（以下、単に「制御ボード」と称する）51に、定着ユニット52、給紙カセット53、トナー濃度センサ54、紙サイズセンサ55、中間転写ユニット56、感光体ユニット57、現像ユニット58、温湿度センサ59及び接離センサ60等が接続されている。

制御ボード51には、複数の着脱（交換）ユニット、例えば定着ユニット52や現像ユニット58等があり、ユニットと装置本体との着脱状態を示す信号が、各ユニットに設けられたセンサ（検出手段）から制御ボード51へInput信号（入力信号）として入力される。他の入力信号としては、装置内外の温湿度を検出する温湿度センサ59、画像形成時に駆動される接離機構並びに記録媒体などの位置／状態情報を検出する接離センサ60、あるいはトナー濃度センサ54などからの検出信号がある。

紙サイズセンサ55や給紙カセット53のセンサなどは、信号線が複数ビットにもなり、信号線数を大きく増大させる。図示していないが、高圧電源からのフィードバック信号等もある。

また、各ユニットには、モータ、ソレノイドやクラッチなどのアクチュエータが複数あり、制御ボード51からは、それらを駆動する駆動信号が駆動手段へOutput信号（出力信号）として出力される。

なお、本明細書では検出手段をInput手段、駆動手段をOutput手段と表記する場合がある。

【0009】

近年、画像形成装置のカラー化や高性能／多機能化で、センサ（検出手段）からの入力信号やアクチュエータ（駆動手段）の増大でこれら信号線数は増大する傾向にある。また、これらセンサやアクチュエータを使用するには、検出結果信号や駆動信号（データ信号）のほかに電源供給も必要となる。これら多数のセンサからの検出信号及びアクチュエータへの駆動信号を制御ボード51に入出力するために、多数の信号線及び電源線が必要であり、制御ボード51が大型化してしまう。

また、制御ボード51は、これら各ユニットや各種センサとは離れた位置に設置されるため、多数の信号線が装置内を這いまわり、装置の簡素化／小型化並びに低コスト化に対する大きな障壁となっている。

そこで、本実施の形態の画像形成装置では、装置内を這い回る検出手段からの検出信号または駆動手段への駆動信号を伝送するデータ信号線の削減を図り、I/Fを固定化した上で、不定期に発生する検出信号の検知を目的とするものである。

【0010】

図2は、本発明が適用される画像形成装置の主要な構成を示した図である。

本実施の形態の画像形成装置では、画像形成装置のエンジン周りの制御を司る制御ボード51とI/O識別制御手段10とが3つの信号線（期間信号線、識別信号線、データ線）により接続される。制御ボード51からは識別信号と期間信号がI/O識別制御手段10に入力される。また、データ線を介して複数の検出手段A、B、・・・Xの検出結果が検出データとしてI/O識別制御手段10から制御ボード51に入力され、複数の駆動手段1、2、・・・Nの駆動制御信号が駆動制御データとして制御ボード51からI/O識別制御手段10に出力される。

また、複数の検出手段A、B、・・・X及び駆動手段1、2、・・・Nと、その近傍に設置されたI/O識別制御手段10との間では、複数の検出手段A、B、・・・Xの夫々が検出すべき対象の状態を検出した結果である2値データ（「1」または「0」）、また

10

20

30

40

50

は A/D コンバータ (A/D C) の複数ビットのシリアルデータと、複数の駆動手段 1、2、
・ ・ ・ N の夫々が駆動すべき対象への駆動信号が送受信される。

【 0 0 1 1 】

図 3 は、I/O 識別制御手段の制御信号のタイミングの一例を示した図である。

I/O 識別制御手段 10 では、期間信号 p 1 ~ p 4 の間で I/O 手段の識別制御を行う。
また、期間信号 p 1 ~ p 2 の間で識別信号の状態を判定し、データの入出力を特定する
ための In / Out 判定期間を定める。また、期間信号 p 2 ~ p 3 の間で I/O 手段を識
別するための識別信号のパルスの有効とする識別有効期間、期間信号 p 3 ~ p 4 の間でデ
ータ線のデータを有効とする期間をそれぞれ定める。

I/O 識別制御手段 10 は、In / Out 判定期間における識別信号線の状態によって
、データ線のデータ有効期間におけるデータの入出力を制御する。

In / Out 期間における識別信号線にパルス信号を生成した場合は、識別信号で識別
された該当駆動手段の駆動データ (出力信号) として制御ボード 51 がデータ線のデータ
を該当駆動手段に出力する。パルスを生成しない場合は、データ線のデータは制御ボード
51 への入力信号で該当手段は検出手段となり、データ有効期間に制御ボード 51 が該当
検出手段の検出信号としてデータを取り込む。

また、I/O 識別制御手段 10 は、識別有効期間内に発生する識別信号のパルス数をカ
ウントすることで識別を要する I/O 手段群の中から該当する I/O 手段を識別する。

【 0 0 1 2 】

図 4 は、本発明が適用される I/O 識別制御手段の機能ブロックを示した図である。

この図 4 に示すコントローラ 11 は、期間信号を受けて、図 3 に示す / Reset 信号
、Detect 信号、In / Out 期間信号を生成する。また図示していないがコントロ
ーラ 11 は、検出手段のデータを有効とするアウトプットイネーブル信号 (O . E) 等も
生成する。

判定手段 (judge) 12 は、In / Out 期間における識別信号線のパルスの有無
によって、データ線のデータ有効期間におけるデータの入出力を制御する。

カウンタ 13 は、コントローラ 11 で生成された / Reset 信号、Detect 信号
で定まる識別信号有効期間内に、識別線の識別データであるパルス数をカウントしカウン
ト値をデコード 14 へ出力する。

判定手段 12 がデータ線のデータを入力と判定した場合には、デコード 14 はカウン
タ値に従い複数のデータ線 (in A ~ in X) から予め定められた 1 つの検出手段のデータ
を識別選択する。選択された検出データは、前述の O . E 信号によって制御ボード 51 に
接続されたデータ線上にデータ有効期間出力される。

I/O 識別制御手段 10 は、上述のようにデータ線を共有することで、複数の I/O 手
段のデータを制御ボード 51 と授受する。つまりデータ線を共有するために、識別選択さ
れた I/O 手段のデータ線のみをデータ線と接続するようにしている。

【 0 0 1 3 】

図 5 は、本発明が適用される I/O 識別制御手段に備えられているデータ共有制御の機
能図である。

この図 5 に示す I/O 識別制御手段 10 には多重化制御回路 21 が備えられている。

多重化制御回路 21 は、制御ボード 51 から送出される識別信号によって識別選択され
る I/O 手段のデータ線のみをデータ線に接続する。例えば、Sens 1 が識別選択され
るとスイッチ SW 0 を ON する。識別選択しない時は全ての I/O 手段の接続スイッチを
Off する。

[第 1 の実施の形態]

図 5 に示した I/O 識別制御の機能は、制御ボード 51 が意図したタイミングで、I/O
識別制御手段 10 のスイッチを ON にして、I/O 手段とのデータの授受を行なってい
た。従って、制御ボード 51 の意図しないタイミングで発生する検出 (センサー) 信号を
、制御ボード 51 は検出することができなかった。ここで、断続的、または意図しないタ
イミングで発生する検出信号を特定 Input 手段の信号と呼ぶことにする。

そこで、本実施の形態の画像形成装置では、I/O識別制御手段10を制御する制御ボード51のコントローラに特定Input手段の出力制御信号を生成する機能を設けると共に、コントローラとI/O識別制御手段との間に特定Input手段の出力制御線を設け、特定Input手段の出力制御信号を用いることで上記不具合を解消するようにした点に特徴がある。

【0014】

図6は、本実施の形態のI/O識別制御手段に備えられているデータ共有制御の機能図、図7は、I/O識別制御手段の制御信号のタイミングの一例を示した図である。

この図6に示す制御ボード51においてはコントローラ30から特定Input手段の出力制御信号がI/O識別制御手段10に出力される。

I/O識別制御手段10は、多重化制御回路21及び検出保持回路22を備え、多重化制御回路21は、I/O識別制御が終了すると、特定Input手段のスイッチswDをOnとする。また、多重化制御回路21は、特定Input手段の出力制御信号にパルスを検知するとスイッチswDをOffにする。

特定Input手段の信号(データ)は、エッジ検出保持回路22を介してスイッチswDに接続される。エッジ検出保持回路22は、特定Input手段のデータに変化があるとその値を保持する。

制御ボード51のコントローラ30は、データ線開放期間の終了時点で特定Input手段の信号を検出する。エッジ検出保持回路22のデータは、データ線開放期間が終了するとクリアされる。

【0015】

図7に示すように、制御ボード51のコントローラ30は、識別制御の未実施期間に不定期に信号を発生する特定Input手段のデータ線が接続可能となるデータ線開放期間を設定し、特定Input手段の出力制御線に出力制御信号(パルス)を出力する。

I/O識別制御終了から特定Input手段の出力制御信号のパルス発生までの期間(=データ線開放期間)、特定Input手段のデータ信号は、データ線に出力され信号検出が可能となる。

また、図7に示すように、I/O識別制御終了(期間信号p4の立上りエッジ)から特定Input手段の出力制御信号のパルスまでがデータ線開放期間となり、特定Input手段のデータ線がデータ線に接続出力される。

このように構成すると、例えば、I/O手段の識別制御動作の未実施期間に不定期に発生する検出手段(Input手段)のセンサ信号を複数のI/O手段により共有化したデータ線で検出することが可能になる。

【0016】

[第2の実施の形態]

図8は、コントローラの構成の一例を示した図である。

この図8に示すコントローラ30は、CPU31と、CPU31が設定するI/O識別制御信号生成用のパラメータを格納する設定レジスタ32と、データ線に接続されたセンサの検出信号を格納する読取レジスタ33と、設定レジスタ32の値に従いI/O識別制御信号を生成する信号生成部34と、データ線開放期間並びに特定Input手段の識別時にデータ線をCPU31の割り込みポートに接続するゲート回路35と、を備える。

信号生成部34は、設定レジスタ32へのパラメータセット完了を通知するトリガ信号が入力されると、I/O識別信号を生成し、I/O識別制御手段10に出力する。

また信号生成部34には、特定Input手段の出力制御線が設けられており、I/O識別制御手段10に接続されている。

また信号生成部34は、I/O識別制御信号生成用パラメータ設定開始と同時にパルスを出し、特定Input手段のデータ出力期間を規定する。

また信号生成部34は、データ出力期間をデータ線開放期間として設定し、ゲート回路35を介してのCPU31へのデータ入力を有効とする。

設定レジスタ32は、機能別に複数の設定レジスタ32を用意するようにしている。設

10

20

30

40

50

定レジスタ 32 の機能としては、例えば、I / O 種別、識別 (I D) ナンバー、データ形式、データ期間の転送パルススピード等が挙げられる。

【 0 0 1 7 】

ここで、設定レジスタの構成の一例を簡単に説明すると、I / O 種別用の設定レジスタ 32 は、3 ビット構成とし、センサ、A D C (パラレル)、A D C (シリアル)、D A C、D C モータ、ステップモータ、ソレノイドの 7 種を識別対象とする。

識別 (I D) ナンバー用の設定レジスタ 32 は、8 ビット構成とし、2 5 6 の I / O 手段を識別可能とする。

データ形式用の設定レジスタ 32 は、20 ビット構成とし、下位 16 ビットが D A C の設定データ、上位 4 ビットで A D C、D A C の有効ビット数の定義、A D C の読み出し有効ビット数等の定義を行う。

転送パルススピード用の設定レジスタ 32 は、3 ビット構成と、A D C の読み出しパルス周波数を定義するのに用いる。

【 0 0 1 8 】

図 9 は、I / O 識別制御の動作シーケンスを示した図である。

C P U 31 は、識別制御対象とする I / O 手段を特定するパラメータを設定レジスタ 32 に設定する。設定が完了すると C P U 31 はコントローラ 30 に完了の通知を行う (トリガ信号の発行)。コントローラ 30 はトリガ信号を受けると、設定レジスタ 32 のデータを取得し、制御信号の生成を開始する。

具体的には、期間信号 p 1 生成後に、I / O 種別データより識別対象が O u t p u t 手段の場合には識別信号線にパルスを生成し、識別対象が I n p u t 手段の場合はパルスを生成しない。

識別信号線にパルス生成後、一定時間経過または期間信号 p 1 生成一定時間経過後、期間信号 p 2 を生成し、各 I / O 手段に対し予め定めた I D ナンバーに対応したパルス列を識別信号として識別信号線に出力する。

例えば、I D = 1 の時は 1 パルス、I D = 3 の時は 3 パルスのパルス列を識別信号として出力する。識別信号を生成した後、期間信号 p 3 を生成する。

期間信号 p 3 以降の制御信号は、識別制御対象に応じて大きく 4 つに分かれる。

【 0 0 1 9 】

1 . 識別対象がアクチュエータ (モータ、ソレノイド等) の場合、データ線にアクチュエータの制御データ (ハイまたはロー) を出力し、制御データ出力確定後、I / O 識別制御手段がデータを取り込む為のパルスを識別信号線に出力する。データ取り込み用パルス生成後一定時間経過した後、期間信号 p 4 を生成出力する。

2 . 識別対象が D A C の場合、データ線に D A C 入力データを必要ビット数分 M S B から順次出力する。このとき識別線に D A C 入力データと同期したデータ転送パルス列を D A C が必要とするビット数分出力する。D A C 入力データ出力後、期間信号 p 4 を生成する。

3 . 識別対象がセンサの場合、読取レジスタ 33 にデータ線のデータ格納後、期間信号 p 4 を生成する。このとき、信号生成部 34 は線路長によるデータ信号遅延を考慮した時間を充分経過した後にデータを格納する。データを格納した後、期間信号 p 4 を生成出力する。

4 . 識別対象が A D C の場合、上記設定レジスタ 32 で定められた A D C 転送パルス列を識別信号線に出力する。パルス列出力後一定時間経過後に期間信号 p 4 を生成出力する。

【 0 0 2 0 】

A D C のデータとして有効なタイミングから識別信号線に出力したパルス列の立下りエッジで、データ線のデータを順次読取レジスタ 33 に格納する。C P U 31 は、期間信号 p 4 でコントローラ 30 の A D C データの読み込み完了を知り、任意のタイミングで読取レジスタデータを読取る。

コントローラ 30 は、期間信号 p 4 の生成出力で I / O 識別制御の完了通知を C P U 3

10

20

30

40

50

1 に行うと同時に、データ線開放期間をスタートする。

CPU31が次のI/O識別制御の為のパラメータ設定を開始するとデータ線開放期間は終了する。

データ線開放期間のデータは、CPU31の割り込みポート31aに接続され、特定Input手段のエッジ検出保持回路22の信号に変化があると、CPU31は信号発生として認識、必要な処理を行う。

I/O識別制御手段10は、コントローラ30から出力される上記制御信号を受けて、識別されたI/O手段に用いたデバイス並びにドライバーに合致した制御信号を生成する。

このように本実施の形態では、I/O識別制御のシーケンス動作を規定することで、データ線開放期間の設定を明確に行い、特定Input手段の共有データ線への出力が可能になる。

【0021】

[第3の実施の形態]

また、画像形成装置では、中間転写ベルトのマーク信号や、紙搬送路の紙検出信号は断続的に発生する信号であるが、およその発生時刻は一連のシーケンス動作から知ることができる。これらの信号を、識別制御するときは信号の発生時刻にデータ有効期間を、特定Input信号とする時は発生時刻にデータ線開放期間を設定することで信号の有無、即ちシーケンス動作が正常に行われているかを求めることができる。

そこで、本実施の形態では、CPU31がデータ線のデータ読取時に、割り込みポート31aに信号変化が発生していない場合にはエラー信号を生成する。

このようにすれば、信号発生時刻が予め想定できる特定Input手段の信号検出期間を、想定できる時刻に設定して、Input手段の信号検出有無により画像形成シーケンスエラーを検出することが可能になる。

【0022】

[第4の実施の形態]

また本実施の形態の画像形成装置は、CPU31の意図した時刻での信号検出が困難なジャム検知などの突発的に発生するInput手段と、断続的に信号を発生するベルトマーク検出など複数のInput手段を特定Input手段として、そのデータ検出を上記データ線開放期間に可能とする。上述のデータ線の開放制御では、1つの特定手段のみが検出可能であり、複数の特定Input手段の検出は出来ない。

図10は、第4の実施の形態のI/O識別制御手段に備えられているデータ共有制御の機能図、図11はI/O識別制御手段の制御信号のタイミングの一例を示した図である。なお、ここでは、特定Input手段を5つとした場合を例に挙げて説明する。

図10に示すように第4の実施の形態では、制御ボード51から出力する特定Input手段の出力制御信号を、第一特定Input手段の出力制御信号と、第二の特定Input手段の出力制御信号の2つとする。

一方、I/O識別制御手段10の多重化制御回路21内に切替制御手段23を設け、特定Input手段とデータ線との接続を制御して、データ線開放期間のデータ線に接続する特定Input手段を切替えるようにしている。なお、図10では説明を分かりやすくするため、特定Input手段のみを図示した。

このように構成することで、I/O識別制御手段10の多重化制御回路21に特定Input手段の切替制御を行う切替制御手段23を設けることで、複数の特定Input手段の検出を可能とした。

【0023】

このように構成した場合、図11に示すように、第一の特定Input手段の出力制御信号C1は、上述のようにデータ線開放期間の終わりを指示する。また、第二の特定Input手段の出力制御信号C2は、データ線開放期間を分割するパルスを生成する。切替制御手段23が出力制御信号C2のパルスにより選択信号を生成し、データ線に接続する特定Input手段を切替える。

10

20

30

40

50

図 1 1 に示すように、期間信号 p 4 から始まるデータ線開放期間は、第一の特定 Input 手段の出力制御信号 C 1 で終了となる。

ここで、図 1 1 に示す期間信号 p 4 発生後、最初に特定 Input 手段 A のデータがデータ線に出力される。図 1 1 に示す選択信号 A が期間信号 p 4 により有効となってスイッチ sw A を On にする。

第二の特定 Input 手段の出力制御信号 C 2 にパルスを生成すると、切替制御手段 2 3 により、図 1 1 に示す選択信号 A が無効となり、選択信号 B が有効となる。これにより、スイッチ sw A が Off、スイッチ sw B が On となって、特定 Input 手段 B のデータが特定 Input 手段 A に替わりデータ線に出力される。同様に、第二の特定 Input 手段の出力制御信号 C 2 に出力される次のパルスで選択信号 C が有効となってスイッチ sw C が On となり、特定 Input 手段 C のデータに切り替わる。データ線開放期間の終了によりスイッチ sw C は Off となり、特定 Input 手段 C のデータはデータ線から切り離される。

10

【 0 0 2 4 】

また次のデータ線開放期間では、特定 Input 手段 D がデータ線に出力され、第二の特定 Input 手段の出力制御信号 C 2 のパルスにより特定 Input 手段 E のデータに切り替わる。

このように切替制御手段 2 3 に特定 Input 手段を 5 つに設定しておくことで、次のデータ線開放期間では、再び特定 Input 手段 A のデータがデータ線に出力される。

データ開放期間に第二の出力制御信号 C 2 のパルスが発生しない場合、そのデータ開放期間は 1 つの特定 Input 手段のみを出力し、次のデータ開放期間で異なる特定 Input 手段を出力する。カウンタ部の計数値を特定 Input 手段の数と合せることで、データ開放期間が設定される度に、またはデータ開放期間に第二の出力制御信号 C 2 としてパルスが生成されるたびに、データ線に出力される特定 Input 手段が切り替わる。

20

このように、特定 Input 手段の数及び接続期間に応じて、第二の出力制御信号として出力するパルス数を制御する。

【 0 0 2 5 】

図 1 2 は、切替制御手段の内部構成を示した図である。

この図 1 2 に示すように、切替制御手段 2 3 は、イネーブラー 4 1、カウンタ 4 2、及びデコーダ 4 3 により構成される。イネーブラー 4 1 には期間信号 p 4 及び第二の特定 Input 手段の出力制御信号 C 2 が入力され、カウンタ 4 2 において期間信号 p 4 と制御信号 C 2 のパルス Pulse を計数することで、デコーダ 4 3 が特定 Input 手段のスイッチ sw を有効とする信号を生成する。これにより、図 1 0 に示す特定 Input 手段のスイッチ sw A ~ sw E を切り替え、第一の特定 Input 手段の出力制御信号 C 1 でスイッチ sw を有効とする選択信号をクリアする。

30

なお、図 1 0 には複数の特定 Input 手段を同一の I / O 識別制御手段 1 0 に接続したものと示しているが、同一の I / O 識別制御手段 1 0 に接続されるものである必要はない。

このように本実施の形態の画像形成装置では、共有したデータ線で、不定期に信号（データ）を発生する複数の Input 手段の信号を検出する可能性を上げることができる。

40

【 0 0 2 6 】

[第 5 の実施の形態]

図 1 1 においては、一度のデータ線開放期間、即ち、期間信号 p 4 から第一の特定 Input 手段の出力制御信号パルスを生成するまでの間に全ての特定 Input 手段を出力できるよう期間を分割するためのパルスを第二の特定 Input 手段の出力制御信号 C 2 に生成するようにしている。例えば、特定 Input 手段が 5 つの場合、第二の特定 Input 手段の出力制御信号 C 2 として 4 つのパルスを生成する。期間信号 p 4 が発生する度に、特定 Input 手段 A から特定 Input 手段 E までがデータ線に接続される。

また、出力制御信号 C 2 に発生させるパルスの周期をシーケンス動作に応じて変更することで、特定 Input 手段のデータ線への接続期間を変えるようにしている。

50

一度のデータ線開放期間を分割して複数の特定 Input 手段の信号をデータ線に出力する際、その時点で実行されている、シーケンス動作上の時系列的に関連する Input 手段の出力期間を長く設定するよう第二の出力制御線へのパルス出力を制御する。例えば、紙搬送路における紙検出センサー（Input 手段）は、画像形成シーケンスにおける紙待機中または紙通過中は紙の有無を求めるだけなのでデータ線接続期間（swOn 状態）は短くする。

画像形成シーケンスにおいて、紙の先端／後端が上記センサを通過する時刻に検出を行う場合は、接続期間が長くなるよう出力制御信号 C2 のパルス周期を変更する。

【0027】

図13は、上記した画像形成シーケンスの各状態を示した図である。なお、ここでは、特定 Input 手段としてセンサ A の接続期間の変化の様子を示す。

（a）は紙が待機中、（c）は紙が通過中の場合であり、この場合、センサ A は紙の有無を検出するだけなので接続期間は短くする。一方、（b）、（d）は紙の先端または後端がセンサ A を横切る状態の場合であり、この場合は給紙速度バラツキ等を考慮して接続期間を長くする。このように、本実施の形態では、同じ特定 Input 手段であっても、データ線への接続期間を画像形成シーケンスに応じて変更するようにしている。

このように構成すると、共有したデータ線で、不定期に信号（データ）を発生する複数の Input 手段の信号の検出可能性を上げることができる。また、発生確率の高い Input 手段の信号から優先的に検出できるという利点がある。

【0028】

[第6の実施の形態]

また、本実施の形態の画像形成装置は、データ線開放期間が短く複数の特定 Input 手段の信号をデータ線に出力することが困難な場合、上記シーケンスに関連する Input 手段を複数回のデータ線開放期間に連続して出力させて、検出機会を多くするようにしている。切替制御手段23に期間信号 p4 のパルスでカウンタを更新しない機能を持たせるようにする。

図14は、第6の実施の形態の I/O 識別制御手段の制御信号のタイミングの一例を示した図である。

この図14に示すように、期間信号 p4 のパルス発生時に第二の特定 Input 手段の出力制御信号 C2 を [H（ハイ）] としたとき、切替制御手段23のカウント値を更新しないようにする。

このように構成すると、データ線開放期間が短い場合など、繰返し同じ特定 Input 手段を接続することができる。また検出機会が多くなり、検出時間の遅れを少なくできる。さらに、確実に検出できるセンサ信号のみを I/O 識別制御により検出することで、シーケンス動作を確実に行うことができる。

【図面の簡単な説明】

【0029】

【図1】本発明が適用される画像形成装置の基本的なエンジン周りのシステム構成の一例を示す図である。

【図2】本発明が適用される画像形成装置の主要な構成を示した図である。

【図3】本発明が適用される I/O 識別制御手段の制御信号のタイミングの一例を模式的に示した図である。

【図4】本発明が適用される I/O 識別制御手段の機能ブロックを示した図である。

【図5】本発明が適用される I/O 識別制御手段に備えられているデータ共有制御の機能図である。

【図6】本実施の形態の I/O 識別制御手段に備えられているデータ共有制御の機能図である。

【図7】I/O 識別制御手段の制御信号のタイミングの一例を示した図である。

【図8】コントローラの構成の一例を示した図である。

【図9】I/O 識別制御の動作シーケンスを示した図である。

10

20

30

40

50

【図 10】第 4 の実施の形態の I / O 識別制御手段に備えられているデータ共有制御の機能図である。

【図 11】I / O 識別制御手段の制御信号のタイミングの一例を示した図である。

【図 12】切替制御手段の内部構成を示した図である。

【図 13】画像形成シーケンスの各状態を示した図である。

【図 14】第 6 の実施の形態の I / O 識別制御手段の制御信号のタイミングの一例を示した図である。

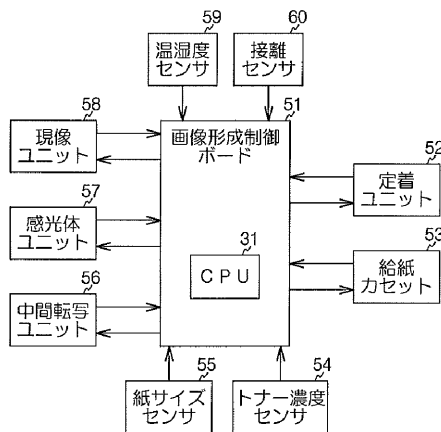
【符号の説明】

【0030】

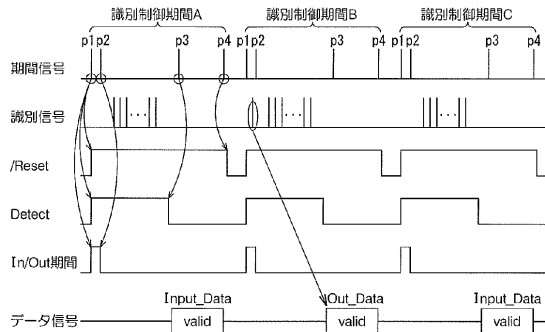
10 ... I / O 識別制御手段、11 ... コントローラ、12 ... 判定手段、13 ... カウンタ、14 ... デコーダ、21 ... 多重化制御回路、22 ... エッジ検出保持回路、23 ... 切替制御手段、30 ... コントローラ、31 ... CPU、31a ... 割り込みポート、32 ... 設定レジスタ、33 ... 読取レジスタ、34 ... 信号生成部、35 ... ゲート回路、41 ... イネーブラー、42 ... カウンタ、43 ... デコーダ、51 ... 制御ボード、52 ... 定着ユニット、53 ... 給紙カセット、54 ... トナー濃度センサ、55 ... 紙サイズセンサ、56 ... 中間転写ユニット、57 ... 感光体ユニット、58 ... 現像ユニット、59 ... 温湿度センサ、60 ... 接離センサ

10

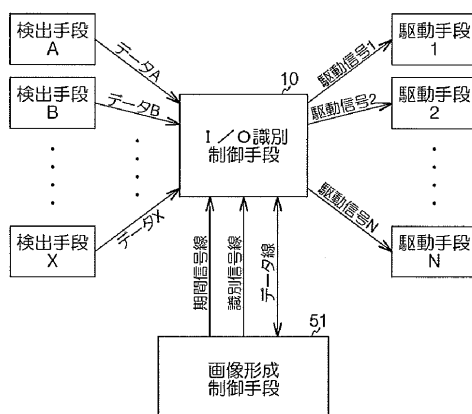
【図 1】



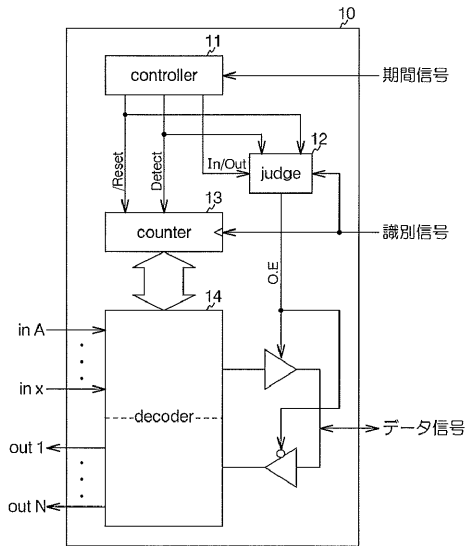
【図 3】



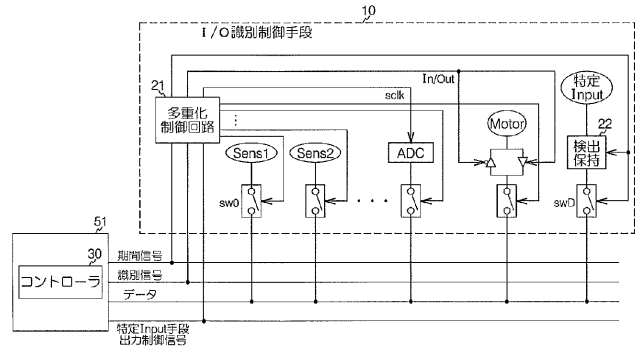
【図 2】



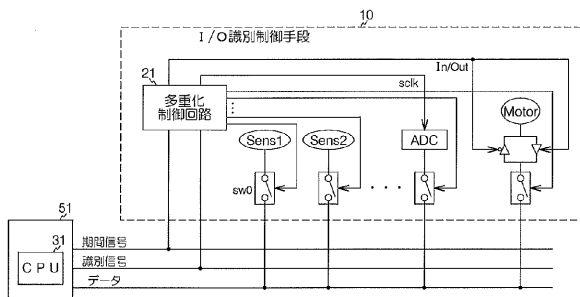
【図4】



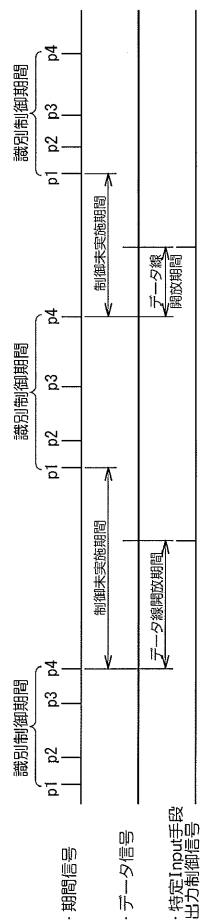
【図6】



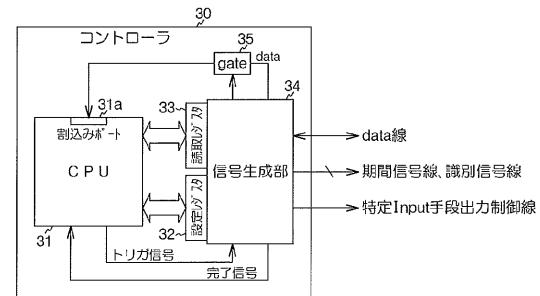
【図5】



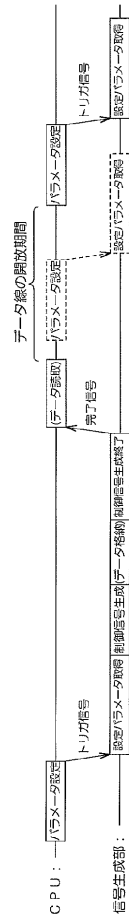
【図7】



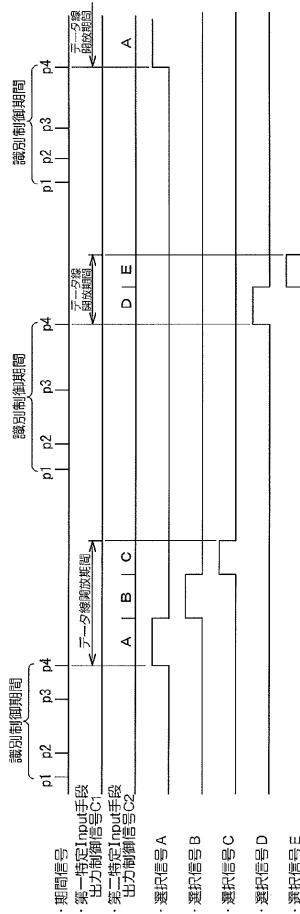
【図8】



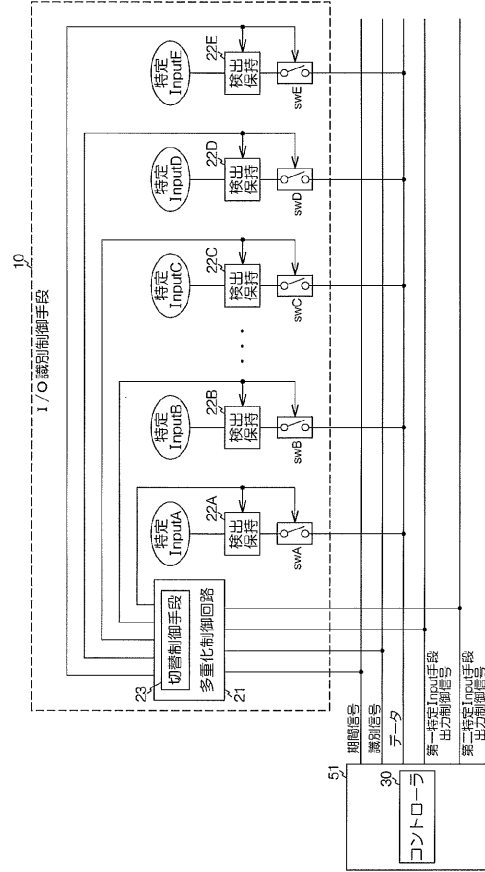
【図 9】



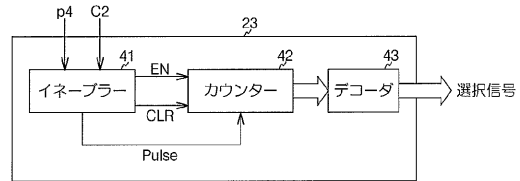
【図 11】



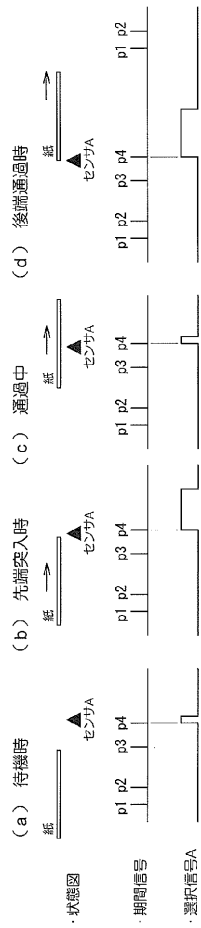
【図 10】



【図 12】



【図 13】



【図 14】

