



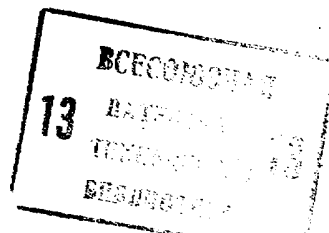
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1131483** **A**

3 (51) G 11 B 5/09

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ



(21) 3501697/24-10
(22) 12.10.82
(31) 163122
(32) 13.10.81
(33) Япония
(46) 23.12.84. Бюл. № 47
(72) Ясухиро Ямада и Такаро Мори
(Япония)
(71) Виктор Компани оф Джапэн, Лтд.
(Япония)
(53) 681.84.001.2(088.8)
(56) 1. Патент США № 4000513,
кл. 360-45, опублик. 28.12.76.
2. Патент Японии № 55-16324,
кл. G 11 B 5/09, опублик. 01.05.80
(прототип).

(54)(57) УСТРОЙСТВО ДЛЯ МНОГОДорожечного воспроизведения цифровых данных с носителя магнитной записи, содержащее преобразователи результата воспроизведения с дорожки записи, каждый из которых снабжен первым, вторым и третьим буферными элементами с тремя устойчивыми состояниями и входной шиной тактовых импульсов, счетчики, блок памяти, дешифратор, триггер, выход которого соединен с выходной шиной управляющих импульсов, выходную шину адреса дорожки записи, входную шину адресов дорожек записи, шину данных, шину флажка ошибки и адресную шину, отличающееся тем, что, с целью уменьшения погрешности многодорожечного воспроизведения цифровых данных, в него введены блок выбора знака циклического контроля, выполненный с выходной шиной результата определения ошибки кода и подсоединенный входом к выходам первых буферных элементов с тремя устойчи-

чивыми состояниями, соединенным с шиной флажка ошибки, и дополнительные буферные элементы с тремя устойчивыми состояниями, а каждый преобразователь результата воспроизведения с дорожки записи снабжен счетчиком тактовых импульсов, соединенным первым входом с входной шиной тактовых импульсов и подсоединенным выходом через второй буферный элемент с тремя устойчивыми состояниями к адресной шине и к первому входу блока памяти, блоком определения ошибок кода, подключенным выходом к входу первого буферного элемента с тремя устойчивыми состояниями и выполненным с входной шиной воспроизведенных кадровых сигналов, подсоединенной через третий буферный элемент с тремя устойчивыми состояниями к шине данных и к второму входу блока памяти, и блоком определения синхронизации, причем выход счетчика тактовых импульсов одного из преобразователей результата воспроизведения с дорожки записи подключен к первому входу первого счетчика, выполненного с выходной шиной адреса слова, к первому входу второго счетчика и к входу триггера, выход которого подсоединен через первый дополнительный буферный элемент с тремя устойчивыми состояниями к адресной шине, подсоединенной через второй дополнительный буферный элемент с тремя устойчивыми состояниями к выходу второго счетчика, входная шина адресов дорожек записи подключена к второму входу второго счетчика и к первому входу третьего счетчика, первый выход которого соединен с первым входом дешифратора и подсо-

(19) **SU** (11) **1131483** **A**

единен через третий дополнительный буферный элемент с тремя устойчивыми состояниями к третьему входу блока памяти, подсоединенному через четвертый дополнительный буферный элемент с тремя устойчивыми состояниями к первому выходу четвертого счетчика, соединенному с выходной шиной адреса дорожки записи, второй выход третьего счетчика соединен с входом пятого счетчика, выход которого подключен к третьему входу второго счетчика, к входу шестого счетчика, к четвертому входу блока памяти, к управляющим входам первого, второго, третьего и четвертого дополнительных буферных элементов с тремя устойчивыми состояниями и к второму входу

дешифратора, каждый из выходов которого подсоединен к управляющим входам первого, второго и третьего буферных элементов с тремя устойчивыми состояниями одного из преобразователей результата воспроизведения с дорожки записи, выход шестого счетчика подключен к входу четвертого счетчика, соединенного вторым выходом с вторым входом первого счетчика, а в каждом преобразователе результата воспроизведения с дорожки записи входная шина воспроизведения кадровых сигналов соединена с входом блока определения синхронизации, подключенным выходами к второму входу счетчика тактовых импульсов и к входу блока определения ошибок кода.

1

Изобретение относится к области магнитной записи, а именно к устройствам для многодорожечного воспроизведения цифровых данных с носителя магнитной записи.

Известно устройство для многодорожечного воспроизведения цифровых данных с носителя магнитной записи, содержащее преобразователи результата воспроизведения с дорожки записи. Известное устройство при относительной простоте его конструкции позволяет обеспечить многодорожечное воспроизведение цифровых данных с носителя магнитной записи [1].

Недостаток данного устройства состоит в том, что оно не позволяет обеспечить многодорожечное воспроизведение цифровых данных, записанных с высокой плотностью на носителе магнитной записи.

Наиболее близким к изобретению является устройство для многодорожечного воспроизведения цифровых данных с носителя магнитной записи, содержащее преобразователи результата воспроизведения с дорожки записи, каждый из которых снабжен первым, вторым и третьим буферными элементами с тремя устойчивыми состояниями и входной шиной тактовых импульсов, счетчики, блок памяти, дешифратор, триг-

2

гер, выход которого соединен с выходной шиной управляющих импульсов, выходную шину адреса дорожки записи, входную шину адресов дорожек записи, шину данных, шину флажка ошибки и адресную шину. Это устройство позволяет обеспечить многодорожечное воспроизведение цифровых данных, записанных с относительно высокой плотностью на носителе магнитной записи [2].

Недостаток известного устройства состоит в значительной погрешности многодорожечного воспроизведения цифровых данных с носителя магнитной записи. Это обусловлено значительной погрешностью, возникающей за счет изменения взаимного расположения рабочих зазоров магнитных головок относительно дорожек записи при воспроизведении относительно их взаимного расположения при записи.

Цель изобретения - уменьшение погрешности многодорожечного воспроизведения цифровых данных с носителя магнитной записи.

Цель достигается тем, что в устройстве для многодорожечного воспроизведения с носителя магнитной записи, содержащее преобразователи результата воспроизведения с дорожки записи, каждый из которых снабжен первым, вторым и третьим буферными элементами

ми с тремя устойчивыми состояниями и входной шиной тактовых импульсов, счетчики, блок памяти, дешифратор, триггер, выход которого соединен с выходной шиной управляющих импульсов, 5 выходную шину адреса дорожки записи, входную шину адресов дорожек записи, шину данных, шину флага ошибки и адресную шину, введены блок выбора знака циклического контроля, выполненный 10 с выходной шиной результата определения ошибки кода и подсоединенный входом к выходам первых буферных элементов с тремя устойчивыми состояниями, соединенным с шиной флага ошибки, 15 и дополнительные буферные элементы с тремя устойчивыми состояниями, а каждый преобразователь результата воспроизведения с дорожки записи снабжен счетчиком тактовых импульсов, соединенным первым входом с входной шиной тактовых импульсов и подсоединенным выходом через второй буферный элемент с тремя устойчивыми состояниями к адресной шине и к первому входу 25 блока памяти, блоком определения ошибок кода, подключенным выходом к входу первого буферного элемента с тремя устойчивыми состояниями и выполненным с входной шиной воспроизведенных кадровых сигналов, подсоединенной через третий буферный элемент с тремя устойчивыми состояниями к шине данных и к второму входу блока памяти, и блоком определения синхронизации, при 35 чем выход счетчика тактовых импульсов одного из преобразователей результата воспроизведения с дорожки записи подключен к первому входу первого счетчика, выполненного с выходной шиной адреса слова, к первому входу 40 второго счетчика и к входу триггера, выход которого подсоединен через первый дополнительный буферный элемент с тремя устойчивыми состояниями к адресной шине, подсоединенной через второй дополнительный буферный элемент с тремя устойчивыми состояниями к выходу второго счетчика, входная шина адресов дорожек записи подключена к второму входу второго счетчика и к первому входу третьего счетчика, первый выход которого соединен с первым входом дешифратора и подсоединен через третий дополнительный 50 буферный элемент с тремя устойчивыми состояниями к третьему входу блока памяти, подсоединенному через четвер-

тый дополнительный буферный элемент с тремя устойчивыми состояниями к первому выходу четвертого счетчика, соединенному с выходной шиной адреса дорожки записи, второй выход третьего счетчика соединен с входом пятого счетчика, выход которого подключен к третьему входу второго счетчика, к входу шестого счетчика, к четвертому входу блока памяти, к управляющим входам первого, второго, третьего и четвертого дополнительных буферных элементов с тремя устойчивыми состояниями и к второму входу дешифратора, каждый из выходов которого подсоединен к управляющим входам первого, второго и третьего буферных элементов с тремя устойчивыми состояниями одного из преобразователей результата воспроизведения с дорожки записи, выход шестого счетчика подключен к входу четвертого счетчика, соединенного вторым выходом с вторым входом первого счетчика, а в каждом преобразователе результата воспроизведения с дорожки записи входная шина воспроизведенных кадровых сигналов соединена с входом блока определения синхронизации, подключенным выходами к второму входу счетчика тактовых импульсов и к входу блока определения ошибок кода.

Предложенное устройство за счет введения в него блока выбора знака циклического контроля и дополнительных буферных элементов с тремя устойчивыми состояниями, а также за счет того, что каждый преобразователь результата воспроизведения с дорожки записи снабжен счетчиком тактовых импульсов, блоком определения ошибок кода и блоком определения синхронизации, позволяет в значительной степени уменьшить погрешность многодорожечного воспроизведения цифровых данных с носителя магнитной записи.

На чертеже показан один из возможных вариантов предложенного устройства для многодорожечного воспроизведения цифровых данных с носителя магнитной записи.

Предложенное устройство содержит триггер 1, выход которого соединен с выходной шиной 2 управляющих импульсов, и преобразователи результата воспроизведения с дорожки записи. Причем каждый преобразователь результата воспроизведения с дорожки записи

си снабжен первым, вторым и третьим буферными элементами 3-5 с тремя устойчивыми состояниями, счетчиком 6 тактовых импульсов, блоком 7 определения ошибок кода, блоком 8 определения синхронизации и входной шиной 9 тактовых импульсов.

Предложенное устройство содержит также блок 10 выбора знака циклического контроля, выполненный с выходной шиной 11 результата определения ошибки кода и подсоединенный входом к выходам первых буферных элементов 3 с тремя устойчивыми состояниями, и первый, второй, третий и четвертый дополнительные буферные элементы 12, 13, 14 и 15 с тремя устойчивыми состояниями. Причем выходы первых буферных элементов 3 с тремя устойчивыми состояниями соединены с шиной 16 флажка ошибки.

В предложенном устройстве в каждом преобразователе результатов воспроизведения с дорожки записи счетчик 6 тактовых импульсов соединен первым входом с входной шиной 9 тактовых импульсов и подсоединен выходом через второй буферный элемент 4 с тремя устойчивыми состояниями к адресной шине 17 и к первому входу блока 18 памяти. Блок 7 определения ошибок кода подключен выходом к входу первого буферного элемента 3 с тремя устойчивыми состояниями и выполнен с входной шиной 19 воспроизведенных кадровых сигналов, подсоединенной через третий буферный элемент 5 с тремя устойчивыми состояниями к шине 20 данных и к второму входу блока 18 памяти. Входная шина 19 воспроизведенных кадровых сигналов соединена также с входом блока 8 определения синхронизации, подключенным выходами к второму входу счетчика 6 тактовых импульсов и к входу блока 7 определения ошибок кода.

В предложенном устройстве выход счетчика 6 тактовых импульсов одного из преобразователей результата воспроизведения с дорожки записи подключен к первому входу первого счетчика 21, выполненного с выходной шиной 22 адреса слова, к первому входу второго счетчика 23 и к входу триггера 1. Выход триггера 1 подсоединен через первый дополнительный буферный элемент 12 с тремя устойчивыми состояниями к адресной шине 17. Адресная шина 17 подсоединена через второй

дополнительный буферный элемент 13 с тремя устойчивыми состояниями к выходу второго счетчика 23.

Предложенное устройство содержит, кроме того, входную шину 24 адресов дорожек записи, подключенную к второму входу второго счетчика 23 и к входу третьего счетчика 25. Первый выход третьего счетчика 25 соединен с первым входом дешифратора 26 и подсоединен через третий дополнительный буферный элемент 14 с тремя устойчивыми состояниями к третьему входу блока 18 памяти, выполненного с выходной шиной 27 данных половины слова. Третий вход блока 18 памяти подсоединен через четвертый дополнительный буферный элемент 15 с тремя устойчивыми состояниями к первому выходу четвертого счетчика 28, соединенному с выходной шиной 29 адреса дорожки записи.

В предложенном устройстве также второй выход третьего счетчика 25 соединен с входом пятого счетчика 30, выход которого подключен к третьему входу второго счетчика 23 и к входу шестого счетчика 31. Выход шестого счетчика 31 подключен к входу четвертого счетчика 28, соединенного вторым выходом с вторым входом первого счетчика 21. Выход пятого счетчика 30 подключен к четвертому входу блока 18 памяти, к управляющим входам первого, второго, третьего и четвертого дополнительных буферных элементов 12, 13, 14 и 15 с тремя устойчивыми состояниями и к второму входу дешифратора 26. При этом каждый из выходов дешифратора 26 посредством шины 32 подсоединен к управляющим входам первого, второго и третьего буферных элементов 3, 4 и 5 с тремя устойчивыми состояниями одного из преобразователей результата воспроизведения с дорожки записи.

Многодорожечное воспроизведение цифровых данных с носителя магнитной записи посредством предложенного устройства происходит следующим образом

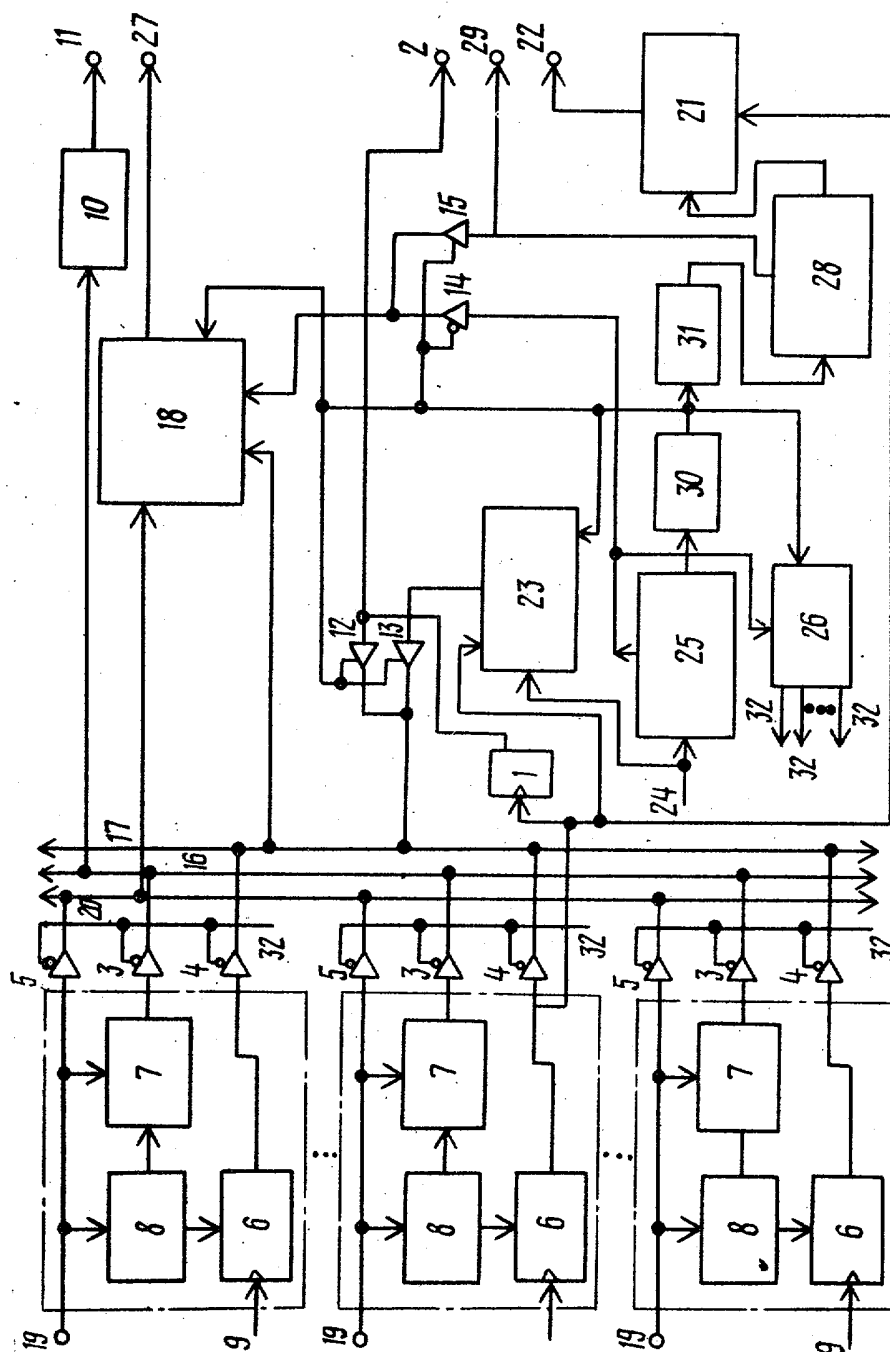
В каждом преобразователе результата воспроизведения с дорожки записи воспроизведенный кадровый сигнал поступает на блок 7 определения ошибок кода и на блок 8 определения синхронизации. Блок 8 определения синхронизации производит сброс блока 7 определения ошибок кода и очищение

счетчика 6 тактовых импульсов. Сигнал блока 7 определения ошибок кода происходит через первый буферный элемент 3 с тремя устойчивыми состояниями на блок 10 выбора знака циклического контроля, а сигнал счетчика 6 тактовых импульсов и воспроизведенный кадровый сигнал - соответственно через второй и третий буферные элементы 4 и 5 с тремя устойчивыми состояниями на первый и второй входы блока 18 памяти. Прохождение сигналов блока 7 определения ошибок кода и счетчика 6 тактовых импульсов и воспроизведенного кадрового сигнала через первый, второй и третий буферные элементы 3, 4 и 5 с тремя устойчивыми состояниями происходит при поступлении на них разрешающих потенциалов по шинам 32 с выходов дешифратора 26. При этом на дешифратор 26 воздействует третий счетчик 25, вырабатывающий сигнал выбора дорожки записи, и пятый счетчик 30, вырабатывающий сигнал хронирования процессов записи и считывания. Пятый счетчик 30 управляет также вторым счетчиком 23, блоком 18 памяти и первым, вторым, третьим и четвертым дополнительными буферными элементами 12, 13, 14 и 15 с тремя устойчивыми состояниями и воздействует через шестой счетчик 31 на четвертый счетчик 28, вырабатывающий сигнал считывания выбран-

ной дорожки записи. Сигнал четвертого счетчика 28 при наличии разрешающего потенциала с шестого счетчика 31 проходит через четвертый дополнительный буферный элемент 15 с тремя устойчивыми состояниями на третий вход блока 18 памяти, на который при отсутствии этого разрешающего потенциала поступает через третий дополнительный буферный элемент 14 с тремя устойчивыми состояниями сигнал третьего счетчика 25.

Сигнал счетчика 6 тактовых импульсов одного из преобразователей результата воспроизведения с дорожки записи поступает на первый счетчик 21, на который воздействует четвертый счетчик 28, на второй счетчик, на который подается сигнал адресов дорожек записи, и на триггер 1. Сигналы триггера 1 и второго счетчика 23 при наличии разрешающего потенциала с пятого счетчика 30 проходят на первый и четвертый входы блока 18 памяти соответственно через первый и второй дополнительные буферные элементы 12 и 13 с тремя устойчивыми состояниями.

Использование изобретения позволяет в значительной степени уменьшить погрешность многодорожечного воспроизведения цифровых данных с носителя магнитной записи.



Составитель Ю.-К.В. Розенкранц

Редактор С. Патрушева Техред М. Кузьма

Корректор В. Бутияга

Заказ 9646/46

Тираж 574

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4