(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2017-120406
(P2017-120406A)
(43)公開日　平成29年7月6日(2017.7.6)

(51)Int.Cl.			F I			テーマコード（参考）
G09G	3/3266	(2016.01)	G09G	3/3266		3K107
G09G	3/3225	(2016.01)	G09G	3/3225		5C080
G09G	3/20	(2006.01)	G09G	3/20	622G	5C380
H01L	51/50	(2006.01)	G09G	3/20	611A	5J056
H03K	19/0175	(2006.01)	G09G	3/20	622E	

審査請求 有　請求項の数 16　ＯＬ　（全 15 頁）　最終頁に続く

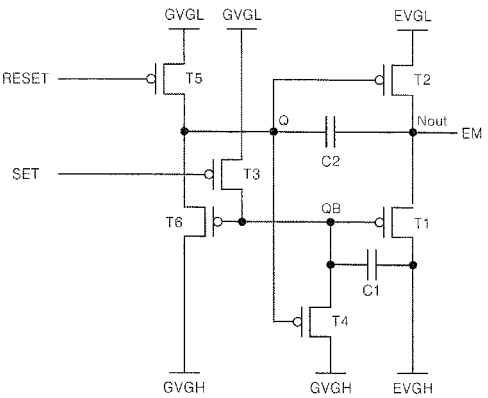
(21)出願番号　特願2016-243975 (P2016-243975)
(22)出願日　平成28年12月16日 (2016.12.16)
(31)優先権主張番号　10-2015-0189223
(32)優先日　平成27年12月30日 (2015.12.30)
(33)優先権主張国　韓国 (KR)

(71)出願人　501426046
エルジー　ディスプレイ　カンパニー　リミテッド
大韓民国　ソウル、ヨンドゥンポーグ、ヨウィ－テロ　１２８
(74)代理人　100110423
弁理士　曾我　道治
(74)代理人　100111648
弁理士　梶並　順
(74)代理人　100147566
弁理士　上田　俊一
(74)代理人　100161171
弁理士　吉田　潤一郎
(74)代理人　100188329
弁理士　田村　義行

最終頁に続く

(54)【発明の名称】有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置

(57)【要約】
【課題】各画素のターンオフ時間を調節するＥＭデューティー動作時、出力ノードと連結されるトランジスターがターンオフされることによって発生するフローティング状態を防止する。
【解決手段】エミッション信号の信頼性を改善するために出力ノードと連結されるトランジスターのゲート電極とセット信号の間の連結を分離し、出力ノードと連結されるトランジスターのターンオフ状態を安定的に維持するための追加素子（トランジスター及びキャパシター）を含む。また、本発明によるエミッション信号制御回路では、第１エミッション電源の電圧の大きさと第１ゲート電源の電圧の大きさが相異なるように設定される。これにより、出力ノードと連結されるトランジスターのしきい値電圧が変化するようになっても、トランジスターのターンオフ状態がより安定的に維持されてエミッション信号の信頼性が改善される。
【選択図】図６



【特許請求の範囲】
【請求項１】
ドレーン電極が第１エミッション電源と連結され、ゲート電極がＱＢノードと連結され、セット信号に対応して第１エミッション電源電圧をソース電極と連結された出力ノードに出力する第１トランジスター；
ソース電極が第２エミッション電源と連結され、ゲート電極がＱノードと連結され、リセット信号に対応して第２エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第２トランジスター；
ソース電極が第２ゲート電源と連結され、ドレーン電極が前記ＱＢノードと連結され、前記セット信号に対応して第２ゲート電源電圧を前記ＱＢノードに伝達する第３トランジスター；
ソース電極が前記ＱＢノードと連結され、ゲート電極が前記Ｑノードと連結され、ドレーン電極が第１ゲート電源と連結され、前記リセット信号に対応して第１ゲート電源電圧を前記ＱＢノードに伝達する第４トランジスター；及び
前記ＱＢノード及び前記第１トランジスターのドレーン電極の間で連結される第１キャパシターを含む、有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項２】
前記セット信号によって前記第３トランジスターがターンオンされれば、前記第１トランジスターがターンオンされて前記第１エミッション電源電圧が前記出力ノードに出力され、前記第２ゲート電源電圧が前記第１キャパシターに貯蔵されることを特徴とする、請求項１に記載の有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項３】
前記セット信号によって前記第３トランジスターがターンオフされれば、前記第１キャパシターに貯蔵された電圧によって前記第１トランジスターがターンオン状態を維持することを特徴とする、請求項２に記載の有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項４】
前記リセット信号によって前記第２トランジスターがターンオンされれば、前記第２エミッション電源電圧が前記出力ノードに出力され、前記第４トランジスターがターンオンされて前記第１ゲート電源によって前記第１トランジスターがターンオフ状態を維持することを特徴とする、請求項１に記載の有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項５】
ソース電極が第２ゲート電源と連結され、ドレーン電極が前記Ｑノードと連結されて、前記リセット信号に対応して前記第２ゲート電源電圧を前記Ｑノードに伝達する第５トランジスターをさらに含むことを特徴とする、請求項１に記載の有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項６】
前記第１エミッション電源電圧の大きさと前記第１ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項１に記載の有機発光ディスプレイ装置のエミッション信号制御回路。
【請求項７】
セット信号を印加して第３トランジスター及び前記第３トランジスターとＱＢノードで連結される第１トランジスターをターンオンさせて出力ノードに第１エミッション電源電圧を出力する段階；
前記第３トランジスターをターンオフさせた後、前記第１トランジスター及び前記ＱＢノードの間に連結される第１キャパシターに貯蔵された電圧を利用して前記出力ノードに第１エミッション電源電圧を出力する段階；及び
リセット信号を印加して第５トランジスター及び前記第５トランジスターとＱノードで連結される第２トランジスターをターンオンさせて前記出力ノードに第２エミッション電

源電圧を出力する段階を含む、有機発光ディスプレイ装置のエミッション信号制御方法。
【請求項８】
前記第３トランジスターがターンオンされれば、前記第２ゲート電源電圧が前記第１キャパシターに貯蔵されることを特徴とする、請求項７に記載の有機発光ディスプレイ装置のエミッション信号制御方法。
【請求項９】
前記第５トランジスターがターンオンドされれば、前記第５トランジスターと前記Ｑノードで連結される第４トランジスターがターンオンされ、前記第４トランジスターを通じて伝達される第１ゲート電源電圧によって前記第１トランジスターがターンオフ状態を維持することを特徴とする、請求項７に記載の有機発光ディスプレイ装置のエミッション信号制御方法。
【請求項１０】
前記第１エミッション電源電圧の大きさと前記第１ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項９に記載の有機発光ディスプレイ装置のエミッション信号制御方法。
【請求項１１】
複数の画素を含むパネル；
前記複数の画素それぞれにスキャン信号を供給するための複数のシフトレジスター；及び
前記複数のシフトレジスターと連結され、前記複数の画素それぞれにエミッション信号を供給するためのエミッション信号制御回路を含み、
前記エミッション信号制御回路は、
ドレーン電極が第１エミッション電源と連結され、ゲート電極がＱＢノードと連結されて、セット信号に対応して第１エミッション電源電圧をソース電極と連結された出力ノードに出力する第１トランジスター；
ソース電極が第２エミッション電源と連結され、ゲート電極がＱノードと連結されて、リセット信号に対応して第２エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第２トランジスター；
ソース電極が第２ゲート電源と連結され、ドレーン電極が前記ＱＢノードと連結されて、前記セット信号に対応して第２ゲート電源電圧を前記ＱＢノードに伝達する第３トランジスター；
ソース電極が前記ＱＢノードと連結され、ゲート電極が前記Ｑノードと連結されて、ドレーン電極が第１ゲート電源と連結され、前記リセット信号に対応して第１ゲート電源電圧を前記ＱＢノードに伝達する第４トランジスター；及び
前記ＱＢノード及び前記第１トランジスターのドレーン電極の間に連結される第１キャパシターを含む、有機発光ディスプレイ装置。
【請求項１２】
前記セット信号によって前記第３トランジスターがターンオンされれば、前記第１トランジスターがターンオンされて前記第１エミッション電源電圧が前記出力ノードに出力され、前記第２ゲート電源電圧が前記第１キャパシターに貯蔵されることを特徴とする、請求項１１に記載の有機発光ディスプレイ装置。
【請求項１３】
前記セット信号によって前記第３トランジスターがターンオフされれば、前記第１キャパシターに貯蔵された電圧によって前記第１トランジスターがターンオン状態を維持することを特徴とする、請求項１２に記載の有機発光ディスプレイ装置。
【請求項１４】
前記リセット信号によって前記第２トランジスターがターンオンされれば、前記第２エミッション電源電圧が前記出力ノードに出力され、前記第４トランジスターがターンオンされ、前記第１ゲート電源によって前記第１トランジスターがターンオフ状態を維持することを特徴とする、請求項１１に記載の有機発光ディスプレイ装置。

【請求項１５】
前記エミッション信号制御回路は、
ソース電極が第２ゲート電源と連結され、ドレーン電極が前記Ｑノードと連結されて、前記リセット信号に対応して前記第２ゲート電源電圧を前記Ｑノードに伝達する第５トランジスターをさらに含むことを特徴とする、請求項１１に記載の有機発光ディスプレイ装置。
【請求項１６】
前記第１エミッション電源電圧の大きさと前記第１ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項１１に記載の有機発光ディスプレイ装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、有機発光ディスプレイ装置のエミッション信号（以下、エミッション信号をＥＭ信号とも称す。ＥＭ：Emission）制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置に関する。
【背景技術】
【０００２】
携帯電話、タブレットＰＣ、ノートパソコンなどを含む多様な種類の電子製品には、平板ディスプレイ装置（ＦＰＤ：Ｆｌａｔ Ｐａｎｅｌ Ｄｉｓｐｌａｙ Ｄｅｖｉｃｅ）が用いられている。平板ディスプレイ装置には、液晶ディスプレイ装置（ＬＣＤ：Ｌｉｑｕｉｄ Ｃｒｙｓｔａｌ Ｄｉｓｐｌａｙ Ｄｅｖｉｃｅ）、プラズマディスプレイ装置（ＰＤＰ：Ｐｌａｓｍａ Ｄｉｓｐｌａｙ Ｐａｎｅｌ Ｄｅｖｉｃｅ）、有機発光ディスプレイ装置（ＯＬＥＤ：Ｏｒｇａｎｉｃ Ｌｉｇｈｔ Ｅｍｉｔｔｉｎｇ Ｄｉｓｐｌａｙ Ｄｅｖｉｃｅ）などがあり、最近は電気泳動ディスプレイ装置（ＥＰＤ：Ｅｌｅｃｔｒｏｐｈｏｒｅｔｉｃ Ｄｉｓｐｌａｙ Ｄｅｖｉｃｅ）も広く利用されている。
【０００３】
この中で、有機発光ディスプレイ装置は、電子と正孔の再結合を利用して有機発光ダイオードを発光させて映像を表示する自発光装置であって、高速の応答速度と低い消費電力を持ち、自体発光素子を利用しているため優れた視野角を有している。よって、有機発光ディスプレイ装置は、次世代平板ディスプレイ装置として注目を浴びている。
【０００４】
従来技術による有機発光ディスプレイ装置は、複数の画素がパネル上に配置される。そして、それぞれの画素は有機発光ダイオード（ＯＬＥＤ）素子及び有機発光ダイオード素子に電流を印加するための複数のトランジスターを含む。このようなトランジスターには、スキャン信号、データ信号、そして有機発光ダイオード素子のターンオン及びターンオフ状態を制御するためのＥＭ信号が印加される。
【０００５】
図１は従来技術による有機発光ディスプレイ装置に含まれるシフトレジスター及びＥＭ信号制御回路の構成図である。図１に図示されたように、有機発光ディスプレイ装置は、シフトレジスター（ＳＲ１、ＳＲ２）及びシフトレジスター（ＳＲ１、ＳＲ２）と連結されるＥＭ信号制御回路（ＩＮＶ）を含む。
【０００６】
図１に図示されたように、シフトレジスター（ＳＲ１、ＳＲ２、・・・）は、ゲート電源電圧（Ｇ１ＶＧＨ、Ｇ１ＶＧＬ、Ｇ２ＶＧＨ、Ｇ２ＶＧＬ）、ゲートスタート電圧（Ｇ１ＶＳＴ、Ｇ２ＶＳＴ）、クロック信号（Ｇ１ＣＬＫ１ないしＧ１ＣＬＫ４、Ｇ２ＣＬＫ１ないしＧ２ＣＬＫ４）を利用してスキャン信号（Ｓｃａｎ１、Ｓｃａｎ２）を生成する。そして、ＥＭ信号制御回路（ＩＮＶ）は、エミッション電源電圧（ＥＶＧＨ、ＥＶＧＬ）、クロック信号（Ｇ１ＣＬＫ２）、スキャン信号（Ｓｃａｎ１）を利用してＥＭ信号（ＥＭ）を生成する。
【０００７】

図２は従来技術によるＥＭ信号制御回路の構成図で、図３は図２のＥＭ信号制御回路の動作による各信号の波形を示す。以下では、第１エミッション電源電圧（ＥＶＧＨ）及び第１ゲート電源電圧（ＧＶＧＨ）が１４Ｖに設定され、第２エミッション電源電圧（ＥＶＧＬ）及び第２ゲート電源電圧（ＧＶＧＬ）が－６Ｖに設定されている場合を仮定して説明する。また、セット（ＳＥＴ）信号及びリセット（ＲＥＳＥＴ）信号は、－６Ｖの低電位及び１４Ｖの高電位を示すものと仮定する。

【０００８】

先ず、図３の区間（ｔ１）では、－６Ｖのスキャン信号（Ｓｃａｎ１）がセット信号として図２のＱＢノードに印加される。図３の区間（ｔ１）のようにセット信号が印加されれば、ＱＢノードには－６Ｖの電圧が形成されてトランジスター（Ｔ１１）がターンオンされるし、第１エミッション電源電圧（ＥＶＧＨ）が出力端子（ＮＯＵＴ）を通じてＥＭ信号（ＥＭ）として出力される。また、トランジスター（Ｔ１３）がターンオンされることにより、Ｑノードには第２ゲート電源電圧（ＧＶＧＨ）、すなわち１４Ｖの電圧が形成されるので、トランジスター（Ｔ１２）はターンオフされる。これにより、図３に図示されたように、区間（ｔ１）では－６Ｖのセット信号と反対の符号を有する１４Ｖの第１エミッション電源電圧（ＥＶＧＨ）がＥＭ信号（ＥＭ）として出力される。

【０００９】

次に、区間（ｔ２）では－６Ｖのクロック信号（ＣＬＫ２）がリセット信号としてトランジスター（１４）のゲート電極に印加され、ＱＢノードには１４Ｖのセット信号が印加される。これにより、トランジスター（Ｔ１４）がターンオンされ、Ｑノードには－６Ｖの電圧が形成される。これにより、トランジスター（Ｔ１２）がターンオンされて－６Ｖの第２エミッション電源電圧（ＥＶＧＬ）がＥＭ信号（ＥＭ）として出力される。このとき、Ｑノードの電圧（－６Ｖ）は、キャパシター（Ｃ）に保管される。したがって、区間（ｔ２）以後は、リセット信号が周期的に印加されてもキャパシター（Ｃ）に貯蔵された－６Ｖの電圧によってＥＭ信号（ＥＭ）は－６Ｖを維持する。

【００１０】

一方、従来技術による有機発光ディスプレイ装置は、低照度の環境において消費電力及び画質を改善するための目的として、外部照度によってパネルの輝度を調節する機能を揃えている。このような輝度調節は、パネルに印加されるデータ電圧を利用して実現されることもでき、前述したように生成されるＥＭ信号を利用して実現されることもできる。すなわち、図３の区間（ｔ１）のようにＥＭ信号（ＥＭ）がターンオンされる時間を調節することによって、各画素のターンオフ時間を調節することができる。このような駆動方法をＥＭデューティー（ｄｕｔｙ）駆動と言う。

【００１１】

図４は従来技術によるＥＭ信号制御回路のＥＭデューティー駆動による各信号の波形を示す。

【００１２】

図２及び図４を参照すれば、先ず、区間（ｔ１）では前述したように、－６Ｖのセット信号がＱＢノードに印加される。これにより、トランジスター（Ｔ１１）がターンオンされ、１４Ｖの第１エミッション電源電圧（ＥＶＧＨ）が出力ノード（ＮＯＵＴ）を通じてＥＭ信号（ＥＭ）として出力される。

【００１３】

次に、区間（ｔ２）では一定時間有機発光ダイオード素子をターンオフ状態で維持するために、ＥＭ信号（ＥＭ）の電圧の大きさを１４Ｖに維持させる。このために、セット信号及びリセット信号がいずれも１４Ｖの大きさで図２のＥＭ信号制御回路に印加される。

【００１４】

しかし、セット信号及びリセット信号をいずれも１４Ｖに維持させる場合、図２のトランジスター（Ｔ１１）及びトランジスター（Ｔ１２）がいずれもターンオフされるので、出力端子（ＮＯＵＴ）はフローティング（ｆｌｏａｔｉｎｇ）状態となる。これにより、区間（ｔ２）では出力端子（ＮＯＵＴ）を通じて出力されるＥＭ信号（ＥＭ）の正常な出

力を保障できないという問題がある。
【００１５】
一方、区間（ｔ３）では－６Ｖのリセット信号がトランジスター（Ｔ１４）に印加され、トランジスター（Ｔ１２）がターンオンされる。これにより、ＥＭ信号（ＥＭ）の電圧の大きさは－６Ｖになる。区間（ｔ３）の後はセット信号が１４Ｖに維持され、ＥＭ信号（ＥＭ）の電圧の大きさもリセット信号の印加とは無関係に－６Ｖに維持されなければならない。
【００１６】
しかし、有機発光ディスプレイ装置の製造過程において、トランジスターの工程条件、または有機発光ディスプレイ装置の駆動時における外部温度の変化、トランジスターの劣化などによってトランジスター（Ｔ１１）のしきい値電圧が変化する場合が生じる。これにより、図２でＱＢノードに印加されるセット信号の電圧の大きさ（１４Ｖ）にもかかわらず、トランジスター（Ｔ１１）のしきい値電圧変化によって図４の区間（ｔ４）または区間（ｔ６）のようにＥＭ信号（ＥＭ）の電圧の大きさが上昇する問題がある。
【００１７】
結局、図４の区間（ｔ２）で発生する出力ノード（ＮＯＵＴ）のフローティング状態、及び区間（ｔ４）または区間（Ｔ６）で発生するＥＭ信号（ＥＭ）の電圧上昇を防止するための新しい構造のＥＭ信号制御回路が必要である。
【発明の概要】
【発明が解決しようとする課題】
【００１８】
本発明は、ＥＭ信号制御回路のＥＭデューティー動作時、出力ノードと連結されるトランジスターがターンオフされることによって発生するフローティング状態を防止するための有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置を提供することを目的とする。
【００１９】
また、本発明はＥＭ信号制御回路のＥＭデューティー動作時、出力ノードと連結されるトランジスターのしきい値電圧変化によってＥＭ信号の電圧の大きさが変化する現象を防止するための有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置を提供することを目的とする。
【００２０】
本発明の目的は、以上で言及した目的に制限されなく、言及されていない本発明の他の目的及び長所は、下記の説明によって理解されることができ、本発明の実施形態によって、より明らかに理解できるはずである。また、本発明の目的及び長所は、特許請求の範囲に示した手段、及びその組み合わせによって実現されることを容易に分かることができる。
【課題を解決するための手段】
【００２１】
前述したように、従来技術によるＥＭ信号制御回路は、ＥＭデューティー駆動時に出力ノードと連結されるトランジスターがいずれもターンオフされる区間において出力ノードがフローティング状態になり、正常なＥＭ信号の出力を保障しにくいという問題がある。
【００２２】
このような問題を解決し、ＥＭ信号の信頼性を改善するために、本発明の有機発光ディスプレイ装置のエミッション信号制御回路は出力ノードと連結されるトランジスターのゲート電極とセット信号の間の連結を分離し、出力ノードと連結されるトランジスターのターンオフ状態を安定的に維持するための追加的素子（トランジスター及びキャパシター）を含む。
【００２３】
また、前述したように、従来技術によるＥＭ信号制御回路は、製造工程や駆動過程で表れるトランジスターのしきい値電圧の変化によって、ＥＭ信号が意図せずに変わってしま

う問題もある。

【００２４】

このような問題を解決するために、本発明では第１エミッション電源の電圧の大きさと第１ゲート電源の電圧の大きさを相異なるように設定する。これにより、出力ノードと連結されるトランジスターのしきい値電圧が変化するようになっても、トランジスターのターンオフ状態がより安定的に維持されて、ＥＭ信号の信頼性が改善される。

【００２５】

このような目的を達成するための本発明は、有機発光ディスプレイ装置のエミッション信号制御回路において、ドレーン電極が第１エミッション電源と連結され、ゲート電極がＱＢノードと連結され、セット信号に対応して第１エミッション電源電圧をソース電極と連結された出力ノードに出力する第１トランジスター、ソース電極が第２エミッション電源と連結されゲート電極がＱノードと連結され、リセット信号に対応して第２エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第２トランジスター、ソース電極が第２ゲート電源と連結されドレーン電極が前記ＱＢノードと連結され、前記セット信号に対応して第２ゲート電源電圧を前記ＱＢノードに伝達する第３トランジスター、ソース電極が前記ＱＢノードと連結されゲート電極が前記Ｑノードと連結され、ドレーン電極が第１ゲート電源と連結されて、前記リセット信号に対応して第１ゲート電源電圧を前記ＱＢノードに伝達する第４トランジスター、及び前記ＱＢノード及び前記第１トランジスターのドレーン電極の間に連結される第１キャパシターを含むことを特徴とする。

【００２６】

また、本発明は有機発光ディスプレイ装置のエミッション信号制御方法において、セット信号を印加して第３トランジスター及び前記第３トランジスターとＱＢノードで連結される第１トランジスターをターンオンさせて出力ノードに第１エミッション電源電圧を出力する段階、前記第３トランジスターをターンオフさせた後、前記第１トランジスター及び前記ＱＢノードの間で連結される第１キャパシターに貯蔵された電圧を利用して前記出力ノードに第１エミッション電源電圧を出力する段階、及びリセット信号を印加して第５トランジスター及び前記第５トランジスターとＱノードで連結される第２トランジスターをターンオンさせて前記出力ノードに第２エミッション電源電圧を出力する段階を含むことを特徴とする。

【００２７】

また、本発明は有機発光ディスプレイ装置において、複数の画素を含むパネル、前記複数の画素それぞれにスキャン信号を供給するための複数のシフトレジスター；及び前記複数のシフトレジスターと連結されて前記複数の画素それぞれにＥＭ信号を供給するためのＥＭ信号制御回路を含み、前記ＥＭ信号制御回路はドレーン電極が第１エミッション電源と連結され、ゲート電極がＱＢノードと連結されて、セット信号に対応して第１エミッション電源電圧をソース電極と連結された出力ノードに出力する第１トランジスター、ソース電極が第２エミッション電源と連結され、ゲート電極がＱノードと連結されて、リセット信号に対応して第２エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第２トランジスター、ソース電極が第２ゲート電源と連結され、ドレーン電極が前記ＱＢノードと連結されて、前記セット信号に対応して第２ゲート電源電圧を前記ＱＢノードに伝達する第３トランジスター、ソース電極が前記ＱＢノードと連結され、ゲート電極が前記Ｑノードと連結され、ドレーン電極が第１ゲート電源と連結されて、前記リセット信号に対応して第１ゲート電源電圧を前記ＱＢノードに伝達する第４トランジスター、及び前記ＱＢノード及び前記第１トランジスターのドレーン電極の間で連結される第１キャパシターを含むことを特徴とする。

【発明の効果】

【００２８】

前述のような本発明によれば、ＥＭ信号制御回路のＥＭデューティー動作時、出力ノードと連結されるトランジスターがターンオフされることによって発生するフローティング

状態を防止することができる長所がある。
【００２９】
また、本発明はＥＭ信号制御回路のＥＭデューティー動作時、出力ノードと連結されるトランジスターのしきい値電圧の変化によってＥＭ信号の電圧の大きさが変化する現象を防止することができる長所がある。
【図面の簡単な説明】
【００３０】
【図１】従来の技術による有機発光ディスプレイ装置に含まれるシフトレジスター及びＥＭ信号制御回路の構成図である。
【図２】従来の技術によるＥＭ信号制御回路の構成図である。
【図３】図２のＥＭ信号制御回路の動作による各信号の波形を示す。
【図４】従来の技術によるＥＭ信号制御回路のＥＭデューティー駆動による各信号の波形を示す。
【図５】本発明による有機発光ディスプレイ装置の構成図である。
【図６】本発明によるＥＭ信号制御回路の構成図である。
【図７】図６のＥＭ信号制御回路の動作による各信号の波形を示す。
【図８】本発明の他の実施形態によるＥＭ信号制御回路の構成図である。
【発明を実施するための形態】
【００３１】
前述した目的、特徴及び長所は、添付の図面を参照して詳述され、これにより、本発明が属する技術分野において通常の知識を有する者が本発明の技術的思想を容易に実施することができる。本発明を説明するにあたり、本発明に係る公知技術に対する具体的な説明が本発明の要旨を不必要に曖昧にすることができると判断される場合は、詳細な説明を省略する。以下、添付された図面を参照して本発明による好ましい実施形態を詳しく説明する。図面において同一な参照符号は、同一または類似の構成要素を示すものとして使われる。
【００３２】
図５は本発明による有機発光ディスプレイ装置の構成図である。
【００３３】
図５を参照すれば、本発明による有機発光ディスプレイ装置は、タイミングコントローラー１１４、ゲートドライバー１０４、データドライバー１０６、パネル１０２を含む。
【００３４】
タイミングコントローラー１１４は、有機発光ディスプレイ装置の内部または外部に存在するシステム１１２からデジタルビデオデータ（ＲＧＢ）、垂直／水平同期信号（Ｖｓｙｎｃ、Ｈｓｙｎｃ）、クロック信号（ＣＬＫ）が入力される。タイミングコントローラー１１４は、入力された垂直／水平同期信号（Ｖｓｙｎｃ、Ｈｓｙｎｃ）、クロック信号（ＣＬＫ）を利用して、ゲートドライバー１０４とデータドライバー１０６の駆動を制御するためのゲート制御信号（ＧＣＳ）及びデータ制御信号（ＤＣＳ）をそれぞれ出力する。また、タイミングコントローラー１１４はデジタルビデオデータ（ＲＧＢ）をパネル１０２の解像度に合うように、再整列してデータドライバー１０６に供給する。
【００３５】
ゲートドライバー１０４は、ゲート制御信号（ＧＣＳ）に応答してパネル１０２の各ゲートライン（ＧＬ１ないしＧＬｎ）にスキャン信号を供給する。ゲートドライバー１０４は、タイミングコントローラー１１４から入力されるゲート制御信号（ＧＣＳ）に応答してゲートライン（ＧＬ１ないしＧＬｎ）にスキャン信号を供給する。
【００３６】
データドライバー１０６は、タイミングコントローラー１１４から入力されるデータ制御信号（ＤＣＳ）に応答して映像信号（ＲＧＢ）を階調値に対応するアナログの画素信号（データ信号またはデータ電圧）に変換し、このように変換された画素信号がパネル１０２上のデータライン（ＤＬ１ないしＤＬｍ）に供給される。

【００３７】
パネル１０２は複数のゲートライン（ＧＬ）とデータライン（ＤＬ）の交差地点に形成される複数の画素（Ｐ）を含む。各画素（Ｐ）はゲートライン（ＧＬ）によって駆動されるスイチングトランジスター、スイチングトランジスターを通じて印加される映像信号によってターンオンされる駆動トランジスター、ＥＭ信号によって駆動されるエミッショントランジスター、及び有機発光ダイオードを含む。データラインを通じて供給された映像信号は、ゲートラインを通じて印加されたスキャン信号によってターンオンされるスイチングトランジスターを通じて駆動トランジスターに印加される。そして、ＥＭ信号によってエミッショントランジスターがターンオンされれば、駆動トランジスターを通じて流入された電流によって有機発光ダイオードが発光する。

【００３８】
図５を参照すればゲートドライバー１０４はスキャン信号を生成するための複数のシフトレジスター（ＳＲ１ないしＳＲn）を含む。また、パネル１０２には各画素（Ｐ）にＥＭ信号を伝達するＥＭ信号制御部（２０４）が配置される。ＥＭ信号制御部（２０４）は複数のＥＭ信号制御回路（ＩＮＶ１ないしＩＮＶn）を含む。ＥＭ信号制御回路（ＩＮＶ１ないしＩＮＶn）はシフトレジスター（ＳＲ１ないしＳＲn）と連結され、シフトレジスター（ＳＲ１ないしＳＲn）から出力される信号を利用してＥＭ信号を生成する。

【００３９】
また、図５には図示されていないが、有機発光ディスプレイ装置はタイミングコントローラー１１４、ゲートドライバー１０４、データドライバー１０６、パネル１０２の駆動に必要な電源を供給するための電源供給部（未図示）を含むことができる。

【００４０】
以下では、本発明によるＥＭ信号制御回路（ＩＮＶ１ないしＩＮＶn）の構成及び動作過程について詳しく説明する。

【００４１】
図６は本発明によるＥＭ信号制御回路の構成図である。

【００４２】
図６を参照すれば、本発明によるＥＭ信号制御回路は、第１トランジスター（Ｔ１）ないし第６トランジスター（Ｔ６）、第１キャパシター（Ｃ１）、第２キャパシター（Ｃ２）を含む。

【００４３】
第１トランジスター（Ｔ１）は、セット信号（ＳＥＴ）に対応して第１エミッション電源（ＥＶＧＨ）の電圧をソース電極と連結された出力ノード（Ｎｏｕｔ）に出力する。第１トランジスター（Ｔ１）のドレーン電極は第１エミッション電源（ＥＶＧＨ）と連結されるし、ゲート電極はＱＢノードと連結される。

【００４４】
第２トランジスター（Ｔ２）は、リセット信号（ＲＥＳＥＴ）に対応して第２エミッション電源（ＥＶＧＬ）の電圧をドレーン電極と連結された出力ノード（Ｎｏｕｔ）に出力する。第２トランジスター（Ｔ２）のソース電極は第２エミッション電源（ＥＶＧＬ）と連結されるし、ゲート電極はＱノードと連結される。

【００４５】
第３トランジスター（Ｔ３）は、セット信号（ＳＥＴ）に対応して第２ゲート電源（ＧＶＧＬ）の電圧をＱＢノードに伝達する。第３トランジスター（Ｔ３）のソース電極は第２ゲート電源（ＧＶＧＬ）と連結され、ドレーン電極はＱＢノードと連結される。

【００４６】
第４トランジスター（Ｔ４）は、リセット信号（ＲＥＳＥＴ）に対応して第１ゲート電源（ＧＶＧＨ）の電圧をＱＢノードに伝達する。第４トランジスター（Ｔ４）のソース電極はＱＢノードと連結され、ゲート電極はＱノードと連結されて、ドレーン電極は第１ゲート電源（ＧＶＧＨ）と連結される。

【００４７】

また、ＱＢノード及び第１トランジスター（Ｔ１）のドレーン電極の間には第１キャパシター（Ｃ１）が連結される。そして、Ｑノードと出力ノード（Ｎｏｕｔ）の間には第２キャパシター（Ｃ２）が連結される。

【００４８】

第５トランジスター（Ｔ５）は、リセット信号（ＲＥＳＥＴ）に対応して第２ゲート電源（ＧＶＧＬ）の電圧をＱノードに伝達する。第５トランジスター（Ｔ５）のソース電極は第２ゲート電源（ＧＶＧＬ）と連結され、ドレーン電極はＱノードと連結される。

【００４９】

第６トランジスター（Ｔ６）は、セット信号（ＳＥＴ）に対応してターンオンされ、第１ゲート電源（ＧＶＧＨ）の電圧をＱノードに伝達する。これにより、第１トランジスター（Ｔ１）を通じて第１エミッション電源（ＥＶＧＨ）電圧が出力ノード（Ｎｏｕｔ）に出力される間、第２トランジスター（Ｔ２）がターンオフされる。

【００５０】

以下では、図６及び図７を参照して本発明によるＥＭ信号制御回路によるＥＭ信号生成過程及びＥＭデューティー動作過程を詳しく説明する。以下の実施形態では、第１エミッション電源（ＥＶＧＨ）電圧は１４Ｖ、第２エミッション電源（ＥＶＧＬ）電圧は－６Ｖ、第１ゲート電源（ＧＶＧＨ）電圧は１６Ｖ、第２ゲート電源（ＧＶＧＬ）電圧は－６Ｖにそれぞれ設定された場合を仮定して説明する。また、セット（ＳＥＴ）信号及びリセット（ＲＥＳＥＴ）信号は、－６Ｖの低電位及び１６Ｖの高電位を示すものと仮定する。しかし、第１エミッション電源（ＥＶＧＨ）電圧、第２エミッション電源（ＥＶＧＬ）電圧、第１ゲート電源（ＧＶＧＨ）電圧、第２ゲート電源（ＧＶＧＬ）電圧、セット信号、リセット信号の大きさが必ずこのように設定されなければならないのではなく、各電圧の大きさは実施形態によって異に設定されることができる。

【００５１】

図７は図６のＥＭ信号制御回路の動作による各信号の波形を示す。

【００５２】

先ず、区間（ｔ１）では第３トランジスター（Ｔ３）のゲート電極に－６Ｖのセット信号（ＳＥＴ）が印加される。これにより、第３トランジスター（Ｔ３）がターンオンされ、-６Ｖの第２ゲート電源（ＧＶＧＬ）電圧がＱＢノードに伝達される。

【００５３】

ＱＢノードに－６Ｖの電圧が伝達されれば、第１トランジスター（Ｔ１）及び第６トランジスター（Ｔ６）がそれぞれターンオンされる。第１トランジスター（Ｔ１）がターンオンされれば、第１トランジスター（Ｔ１）を通じて１４Ｖの第１エミッション電源（ＥＶＧＨ）電圧が出力ノード（Ｎｏｕｔ）に出力される。これにより、区間（ｔ１）では、図７のように１４ＶのＥＭ信号がＥＭ信号制御回路を通じて出力される。このとき、ＱＢノードに伝達された－６Ｖの電圧は第１キャパシター（Ｃ１）に貯蔵される。

【００５４】

また、第６トランジスター（Ｔ６）がターンオンされれば、１６Ｖの第１ゲート電源（ＧＶＧＨ）電圧がＱノードに伝達される。これにより、区間（ｔ１）で第２トランジスター（Ｔ２）はターンオフ状態を維持する。

【００５５】

次に、区間（ｔ２）では第３トランジスター（Ｔ３）のゲート電極に１６Ｖのセット信号（ＳＥＴ）が印加される。これにより、第３トランジスター（Ｔ３）はターンオフされる。図４を通じて説明された従来技術によると、このように第３トランジスター（Ｔ３）がターンオフされる場合、第１トランジスター（Ｔ１）及び第２トランジスター（Ｔ２）がいずれもターンオフ状態になるため、出力端子（ＮＯＵＴ）はフローティング（ｆｌｏａｔｉｎｇ）状態になる。これにより、区間（ｔ２）では出力端子（ＮＯＵＴ）を通じて出力されるＥＭ信号（ＥＭ）の正常な出力を保障できないという問題がある。

【００５６】

しかし、本発明では、区間（ｔ２）で第３トランジスター（Ｔ３）がターンオフされて

も、第１キャパシター（Ｃ１）に貯蔵された－６Ｖの電圧によって第１トランジスター（Ｔ１）が引き続きターンオン状態を維持する。これにより、出力ノード（Ｎｏｕｔ）を通じて続いて１４Ｖの第１エミッション電源（ＥＶＧＨ）電圧が出力される。したがって、本発明によるＥＭ信号制御回路によれば、区間（ｔ２）のように、セット信号（ＳＥＴ）及びリセット信号（ＲＥＳＥＴ）がいずれも１６Ｖに入力される区間においても、出力ノードを通じた正常なＥＭ信号（ＥＭ）の出力が保障される。

【００５７】

一方、ＥＭデューティー動作が終了される時点、つまり、区間（ｔ２）の終了時点はタイミングコントローラー１１４によって決まることができる。このような区間（ｔ２）の終了時点によって、ＥＭデューティー駆動の持続時間（ｄｕｔｙ）が決まることができる。

【００５８】

次に、区間（ｔ３）では－６Ｖのリセット信号（ＲＥＳＥＴ）が第５トランジスター（Ｔ５）のゲート電極に印加される。これにより、第５トランジスター（Ｔ５）がターンオンされ、第５トランジスター（Ｔ５）を通じて－６Ｖの第２ゲート電源（ＧＶＧＬ）電圧がＱノードに伝達される。

【００５９】

Ｑノードに－６Ｖの電圧が伝達されることによって第２トランジスター（Ｔ２）がターンオンされ、第２トランジスター（Ｔ２）を通じて－６Ｖの第２エミッション電源（ＥＶＧＬ）電圧が出力ノード（Ｎｏｕｔ）を通じて出力される。これにより、区間（ｔ３）でＥＭ信号（ＥＭ）は図７のように－６Ｖに変わる。このとき、Ｑノードの－６Ｖ電圧は第２キャパシター（Ｃ２）に貯蔵される。

【００６０】

一方、Ｑノードに－６Ｖの電圧が伝達されることによって第４トランジスター（Ｔ４）がターンオンされ、第４トランジスター（Ｔ４）を通じて１６Ｖの第１ゲート電源（ＧＶＧＨ）電圧がＱＢノードに伝達される。これにより、区間（ｔ３）で第１トランジスター（Ｔ１）はターンオフ状態を維持する。

【００６１】

次に、区間（ｔ４）では１６Ｖのリセット信号（ＲＥＳＥＴ）が第５トランジスター（Ｔ５）のゲート電極に印加される。これにより、第５トランジスター（Ｔ５）がターンオフされるが、第２キャパシター（Ｃ２）に貯蔵された－６Ｖの電圧によって第２トランジスター（Ｔ２）はターンオン状態を維持する。これにより、ＥＭ信号（ＥＭ）の電圧の大きさは続いて－６Ｖを維持する。

【００６２】

しかし、前述のように、区間（ｔ４）でＥＭ信号（ＥＭ）の電圧の大きさが続いて－６Ｖを維持しなければならないにもかかわらず、ＥＭ信号（ＥＭ）の電圧の大きさの上昇する現象が発生する。これは、有機発光ディスプレイ装置の製造過程において、トランジスターの工程条件、または有機発光ディスプレイ装置の駆動時の外部温度変化、トランジスターの劣化などによって第１トランジスター（Ｔ１）のしきい値電圧が変わることができるためである。すなわち、第１トランジスター（Ｔ１）のしきい値電圧が変化することで、ＱＢノードに第１ゲート電源（ＧＶＧＨ）電圧が印加されるにもかかわらず、区間（ｔ４）でＥＭ信号（ＥＭ）の電圧の大きさが上昇する現象が発生する。

【００６３】

本発明では、このように区間（ｔ４）でＥＭ信号（ＥＭ）の電圧の大きさが一定に維持されずに上昇する現象を防止するため、第１ゲート電源（ＧＶＧＨ）の電圧の大きさを第１エミッション電源（ＥＶＧＨ）の電圧の大きさと相異なるように設定する。例えば、図７の実施形態では、第１ゲート電源（ＧＶＧＨ）の電圧の大きさが１６Ｖに設定され、第１エミッション電源（ＥＶＧＨ）の電圧の大きさが１４Ｖに設定される。このように、第１ゲート電源（ＧＶＧＨ）の電圧の大きさと第１エミッション電源（ＥＶＧＨ）の電圧の大きさが相異なるように設定されれば、二つの電源の電圧差分の大きさ（-２Ｖ）を有す

る電圧が第１トランジスター（Ｔ１）のゲート電極に印加される。これにより、第１トランジスター（Ｔ１）のしきい値電圧が変化しても、第１トランジスター（Ｔ１）は区間（ｔ４）でターンオフ状態を安定的に維持することができ、ＥＭ信号（ＥＭ）の電圧も一定に維持されることができる。

【００６４】

本発明において、第１ゲート電源（ＧＶＧＨ）の電圧の大きさと第１エミッション電源（ＥＶＧＨ）の電圧の大きさの差は、第１トランジスター（Ｔ１）のしきい値電圧変化によって異に設定されることができる。つまり、第１トランジスター（Ｔ１）のしきい値電圧変化が大きく起きると予想されれば、それに応じて第１ゲート電源（ＧＶＧＨ）の電圧の大きさと第１エミッション電源（ＥＶＧＨ）の電圧の大きさの差もより大きく設定されることができる。

【００６５】

結局、前記のような動作に応じて、区間（ｔ３）及び区間（ｔ３）でＥＭ信号（ＥＭ）は－６Ｖと安定的に維持される。また、区間（ｔ５）及び区間（ｔ６）でもそれぞれ区間（ｔ３）及び区間（ｔ３）と同一な動作が行われ、ＥＭ信号（ＥＭ）は－６Ｖと安定的に維持される。

【００６６】

図８は本発明の他の実施形態によるＥＭ信号制御回路の構成図である。

【００６７】

図６に図示された本発明によるＥＭ信号制御回路に含まれる第１トランジスター（Ｔ１）ないし第６トランジスター（Ｔ６）は、いずれもＰＭＯＳトランジスターで構成される。一方、図８に図示された本発明の他の実施形態によるＥＭ信号制御回路の第１トランジスター（Ｔ１）ないし第６トランジスター（Ｔ６）は、いずれもＮＭＯＳトランジスターで構成される。このような点を除けば、図８のＥＭ信号制御回路動作及びそれによるＥＭ信号の波形は図６の回路と同一である。

【００６８】

但し、図８のＥＭ信号制御回路において、第１エミッション電源（ＥＶＧＬ）電圧、第２エミッション電源（ＥＶＧＨ）電圧、第１ゲート電源（ＧＶＧＬ）電圧、第２ゲート電源（ＧＶＧＨ）電圧の大きさは、図６の回路と反対に設定される。例えば、図８の回路で第１エミッション電源（ＥＶＧＬ）電圧は－６Ｖ、第２エミッション電源（ＥＶＧＨ）電圧は１４Ｖ、第１ゲート電源（ＧＶＧＬ）電圧は－８Ｖ、第２ゲート電源（ＧＶＧＨ）電圧は１４Ｖとそれぞれ設定されることができる。このときも、図７の区間（ｔ４）または区間（ｔ６）でＥＭ信号の電圧の大きさが上昇する現象を防止するために、第１ゲート電源（ＧＶＧＬ）の電圧の大きさは第１エミッション電源（ＥＶＧＬ）の電圧の大きさと相異なるように設定されることができる。

【００６９】

前述したような本発明によれば、ＥＭ信号制御回路のＥＭデューティー動作時の出力ノードと連結されるトランジスターがターンオフされることによって発生するフローティング状態を防止することができる長所がある。

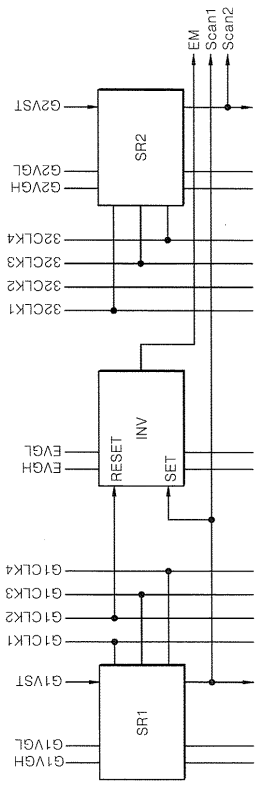
【００７０】

また、本発明はＥＭ信号制御回路のＥＭデューティー動作時、出力ノードと連結されるトランジスターのしきい値電圧変化によってＥＭ信号の電圧の大きさが変化する現象を防止することができる長所がある。

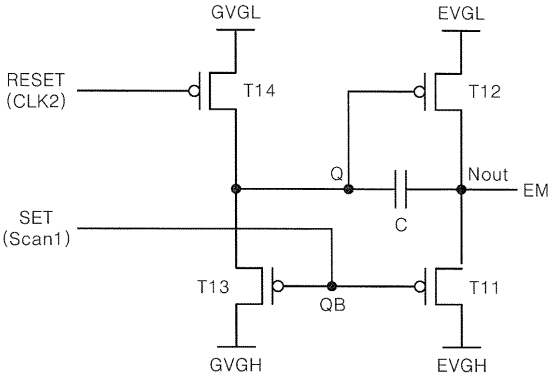
【００７１】

前述した本発明は、本発明が属する技術分野において通常の知識を有する者にとって、本発明の技術的思想を脱しない範囲内で様々な置換、変形及び変更が可能なので、前述した実施形態及び添付された図面によって限定されるものではない。

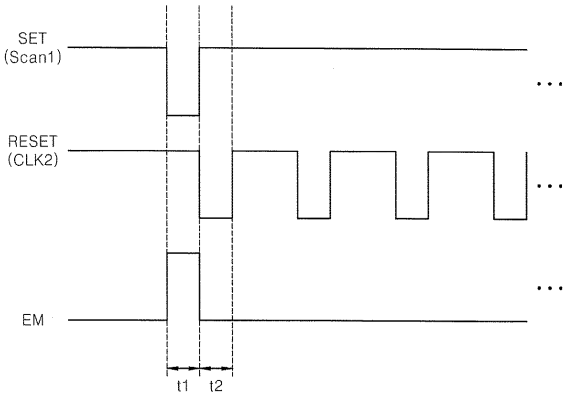
【図１】


EM
Scan1
Scan2
G2VST
SR2
G2VGL
G2VGH
32CLK4
32CLK3
32CLK2
32CLK1
INV
RESET
SET
EVGL
EVGH
G1CLK4
G1CLK3
G1CLK2
G1CLK1
G1VST
SR1
G1VGL
G1VGH

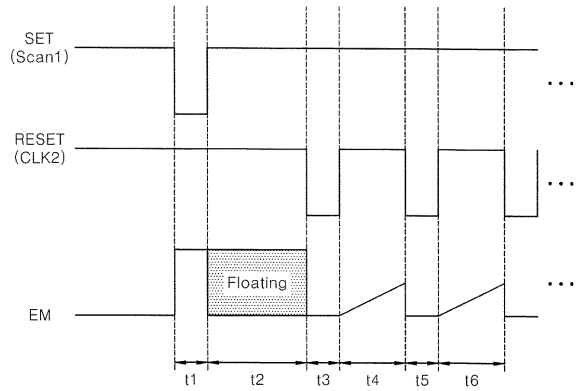
【図２】


GVGL
EVGL
RESET
(CLK2)
T14
T12
Q
Nout
EM
C
SET
(Scan1)
T13
QB
T11
GVGH
EVGH

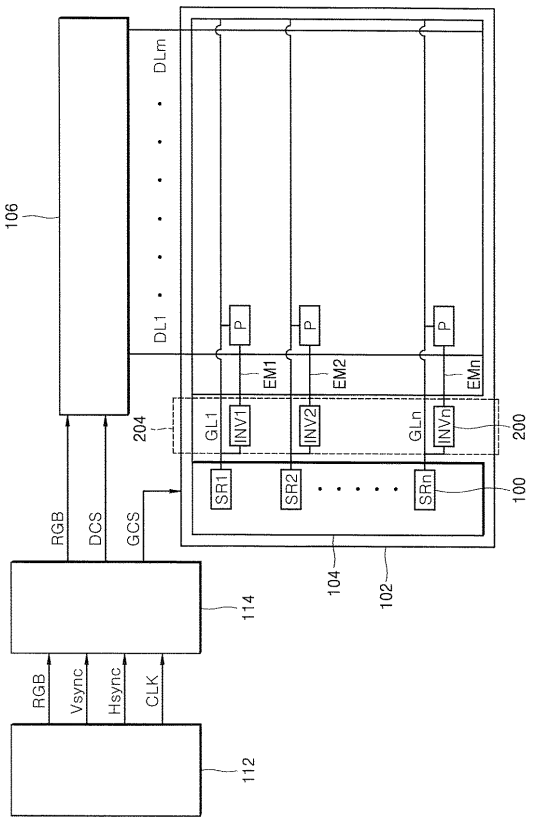
【図３】


SET
(Scan1)
RESET
(CLK2)
EM
t1
t2

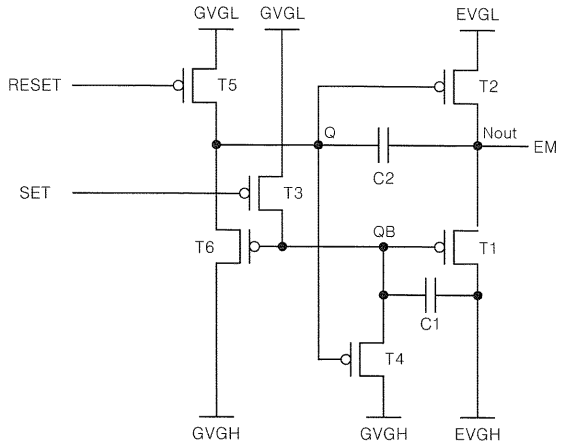
【図４】


SET
(Scan1)
RESET
(CLK2)
Floating
EM
t1
t2
t3
t4
t5
t6

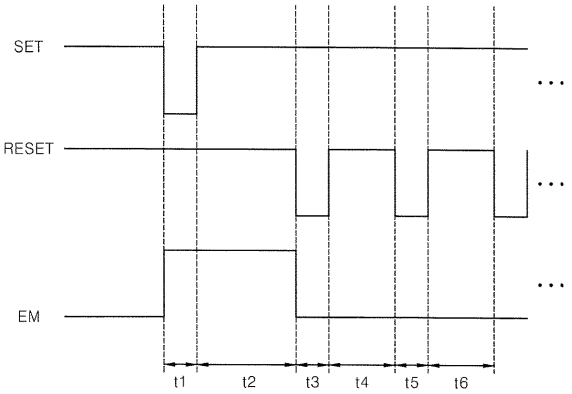
【図５】


106
DLm
DL1
P
EM1
EM2
EMn
204
GL1
INV1
INV2
GLn
INVn
200
SR1
SR2
SRn
100
RGB
DCS
GCS
104
102
114
RGB
Vsync
Hsync
CLK
112

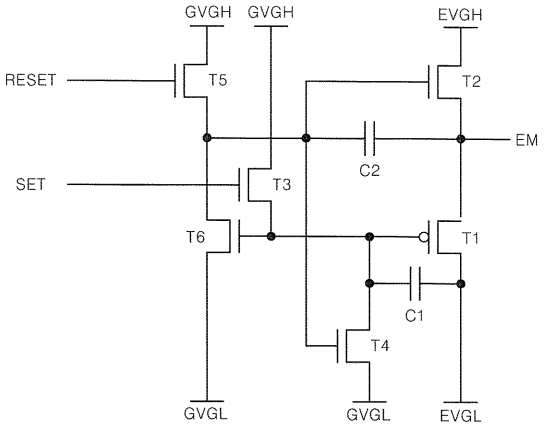
【図６】


GVGL
GVGL
EVGL
RESET
T5
T2
Q
Nout
EM
C2
SET
T3
QB
T6
T1
C1
T4
GVGH
GVGH
EVGH

【図７】


SET
RESET
EM
t1
t2
t3
t4
t5
t6

【図８】


GVGH
GVGH
EVGH
RESET
T5
T2
EM
C2
SET
T3
T6
T1
C1
T4
GVGL
GVGL
EVGL

フロントページの続き

(51)Int.Cl.		FI		テーマコード（参考）
H03K 19/094 (2006.01)		G09G	3/20	670J
		G09G	3/20	642F
		H05B	33/14	A
		H03K	19/00	101F
		H03K	19/094	

(74)代理人 100188514
弁理士 松岡 隆裕
(74)代理人 100090011
弁理士 茂泉 修司
(74)代理人 100194939
弁理士 別所 公博
(74)代理人 100206782
弁理士 佐藤 彰洋
(72)発明者 ヒョンース・キム
大韓民国、１３９０３ キョンギード、アンヤンーシ、マナンーグ、ソクス 2ードン、ソクス・エルジー・ヴィレッジ・アパートメント ナンバー４１０－６０４
(72)発明者 ウィテ・キム
大韓民国、１０９０７ キョンギード、パジューシ、ハンビットーロ ６７ ナンバー２１４－７０３
(72)発明者 キソブ・シン
大韓民国、０５６４５ ソウル、ソンパーグ、オグムーロ ２７－ギル １６ ナンバー８０２
(72)発明者 ヨンミン・ジョン
大韓民国、１０３７９ キョンギード、コヤンーシ、イルサンソーグ、チュンガンーロ １４７１ ナンバー１３０３－１９０４

Fターム(参考) 3K107 AA01 BB01 CC21 CC33 EE03 EE57 HH04
5C080 AA06 BB05 DD20 DD26 DD29
5C380 AA01 AB06 BA01 BA43 BD02 CB12 CC26 CC33 CF07 CF43
DA19 DA46 HA05
5J056 AA04 DD12 DD51