



(12)发明专利申请

(10)申请公布号 CN 107220196 A

(43)申请公布日 2017. 09. 29

(21)申请号 201710393257.1

(22)申请日 2017.05.27

(71)申请人 郑州云海信息技术有限公司

地址 450018 河南省郑州市郑东新区心怡
路278号16层1601室

(72)发明人 杨明涛

(74)专利代理机构 济南诚智商标专利事务所有
限公司 37105

代理人 李修杰

(51)Int.Cl.

G06F 13/16(2006.01)

G06F 13/42(2006.01)

G06F 11/14(2006.01)

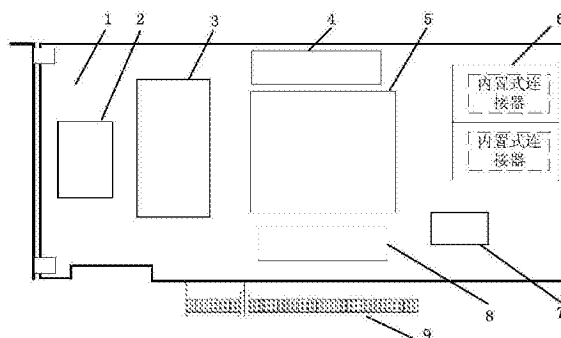
权利要求书1页 说明书5页 附图4页

(54)发明名称

一种支持Tri-Mode的内置高端存储卡

(57)摘要

本发明公开了一种支持Tri-Mode的内置高端存储卡,它包括PCB板以及设置在PCB板上的Raid控制器、DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元,所述的Raid控制器分别与DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元连接,所述内置式连接器接口连接有内置式连接器,所述内置式连接器与磁盘连接。本发明通过一张PCIE板卡实现了SAS/SATA/NVME磁盘的混合部署,节省了主板PCIE开销,减小了机箱布线复杂度,降低了系统成本。



1. 一种支持Tri-Mode的内置高端存储卡,其特征是,包括PCB板以及设置在PCB板上的Raid控制器、DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元,所述的Raid控制器分别与DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元连接,所述内置式连接器接口连接有内置式连接器,所述内置式连接器与磁盘连接。

2. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器接口有多个,多个内置式连接器接口分别连相同或不同的内置式连接器。

3. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器包括Minisashd连接器、OCUlink连接器和Slimline连接器中的一种或多种。

4. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器接口设置在PCB板的右侧边沿、上侧边沿或板卡内侧处。

5. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述Raid控制器支持的Firmware固件模式为MR模式。

6. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器包括但不限于1x4连接器和1x8连接器。

7. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器通过SAS Expander扩展卡或PCIE Switch扩展卡与磁盘连接。

8. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述磁盘包括SAS磁盘、SATA磁盘和NVME磁盘中的一种或多种。

9. 根据权利要求1所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述内置式连接器包括弯角连接器和/或直角连接器。

10. 根据权利要求1至9任意一项所述的一种支持Tri-Mode的内置高端存储卡,其特征是,所述Raid控制器采用ROC芯片SAS3508,所述PCIE主机接口采用PCIE x8的标准金手指接口,所述Firmware保存单元采用SPI总线接口的Flash电路模块,所述数据保护及超级电容接口单元采用与DDR4缓存容量匹配对应的NAND FLASH电路模块,所述时钟单元采用时钟振荡芯片,所述供电单元采用将12V、3.3V的输入电压转换为1.8V、1.2V输出电压的电源芯片。

一种支持Tri-Mode的内置高端存储卡

技术领域

[0001] 本发明涉及一种支持Tri-Mode的内置高端存储卡,具体地是一种采用支持Tri-Mode (三模,SAS/SATA/PCIE或SAS/SATA/NVME) 的8端口内置式存储卡,其支持高端Raid级Raid0/1/5/6/10/50/60,有1GB-8GB多种DDR缓存规格,属于服务器存储技术领域。

背景技术

[0002] 随着云计算技术和大数据应用的发展,市场对服务器的功能要求越来越综合。既要求其搭配的传统SAS、SATA机械磁盘实现容量增加,也要求使用SSD特别是NVME SSD来实现高性能低延迟的应用。因此,混合部署SAS/SATA/NVME磁盘的服务器系统,市场需求越来越广泛。

[0003] 实现服务器SAS/SATA/NVME磁盘混合部署的传统方案,通常必须使用两种板卡,一种是支持SAS/SATA盘的存储卡,另一种是支持NVME盘的PCIE Redriver/Retimer卡或PCIE Switch卡。这种方案占用主板PCIE插槽多(至少2个),占用服务器空间大,实现成本高,而且功能上不支持NVME盘的Raid (Redundant Array of Independent Disks,即独立磁盘冗余阵列) 功能,无法实现NVME盘的数据冗余保护,存在较多弊端。

[0004] 因此,为解决传统方案的弊端,更好的满足市场需求,亟需采用新技术开发一种新型板卡使只占用一个PCIE槽即可实现SAS/SATA/NVME磁盘混合部署,且支持NVME盘的Raid功能。

发明内容

[0005] 针对现有技术的不足,本发明提供了一种支持Tri-Mode的内置高端存储卡,其能够通过一张PCIE板卡实现SAS/SATA/NVME磁盘的混合部署,节省主板PCIE开销,减小机箱布线复杂度,降低系统成本。

[0006] 本发明解决其技术问题采取的技术方案是:一种支持Tri-Mode的内置高端存储卡,其特征是,包括PCB板以及设置在PCB板上的Raid控制器、DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元,所述的Raid控制器分别与DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元连接,所述内置式连接器接口连接有内置式连接器,所述内置式连接器与磁盘连接。

[0007] 优选地,所述内置式连接器接口有多个,多个内置式连接器接口分别连相同或不同的内置式连接器。

[0008] 优选地,所述内置式连接器包括MinisashHD连接器、OCUlink连接器和Slimilne连接器中的一种或多种。

[0009] 优选地,所述内置式连接器接口设置在PCB板的右侧边沿、上侧边沿或板卡内侧处。

[0010] 优选地,所述Raid控制器支持的Firmware固件模式为MR模式。

- [0011] 优选地,所述内置式连接器包括但不限于1x4连接器和1x8连接器。
- [0012] 优选地,所述内置式连接器通过SAS Expander扩展卡或PCIE Switch扩展卡与磁盘连接。
- [0013] 优选地,所述磁盘包括SAS磁盘、SATA磁盘和NVME磁盘中的一种或多种。
- [0014] 优选地,所述内置式连接器包括弯角连接器和/或直角连接器。
- [0015] 优选地,所述Raid控制器采用ROC芯片SAS3508,所述PCIE主机接口采用PCIE x8的标准金手指接口,所述Firmware保存单元采用SPI总线接口的Flash电路模块,所述数据保护及超级电容接口单元采用与DDR4缓存容量匹配对应的NAND FLASH电路模块,所述时钟单元采用时钟振荡芯片,所述供电单元采用将12V、3.3V的输入电压转换为1.8V、1.2V输出电压的电源芯片。
- [0016] 本发明的有益效果是:
- [0017] 本发明的板卡硬件组成核心是Raid控制器,周围连接DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元、供电单元等模块,构成了支持Tri-Mode (三模,SAS/SATA/PCIE或SAS/SATA/NVME)的8端口内置式存储卡,支持高端Raid级Raid0/1/5/6/10/50/60,有1GB-8GB多种DDR缓存规格。
- [0018] 与传统方法比,本发明通过一张PCIE板卡实现SAS/SATA/NVME磁盘的混合部署,节省主板PCIE开销,减小机箱布线复杂度,降低系统成本;而且完全通过存储卡硬件实现NVME磁盘的Raid5/6/50/60等高端硬Raid功能,实现NVME盘的数据冗余保护;此外,Raid控制器SAS3508采用新一代的28nm半导体工艺制程,使板卡功耗大幅降低。
- [0019] 与现有技术相比,本发明具有以下特点:
- [0020] 1) 存储卡使用SAS3508控制器,所支持的Firmware固件模式,是MR (MegaRaid) 模式,该模式支持对SAS/SATA/NVME等3种磁盘实现RAID0/1/5/6/10/50/60等Raid算法;可实现SAS/SATA盘直连支持8个盘,通过Expander级联至多支持240个;直连NVME盘时支持2个x4带宽、4个x2带宽盘,通过PCIE Switch扩展时支持16个x4带宽盘。
- [0021] 2) 所支持DDR4缓存阵列,主频2133MHz,包括1GB-8GB多种容量规格。
- [0022] 3) 存储卡尺寸结构是符合《PCIE卡电气规范》中的Low profile cards (半高半长型) 尺寸规格。
- [0023] 4) 所使用的连接器是可用于SAS/SATA/PCIE高速信号传输的各种类型的内置MinisashD、OCUlink、Slimilne连接器,比如1x4、1x8类型,比如弯角、直角类型。
- [0024] 5) 存储卡用于服务器、存储等系统内部使用,所使用连接器在PCB上的摆放位置,包括放在PCB板右侧边沿、上侧边沿、板卡内侧等三类使用情况。

附图说明

- [0025] 图1为的结构示意图;
- [0026] 图2(a)至图2(c)为本发明内置式连接器不同摆放位置的示意图;
- [0027] 图3为本发明全部使用NVME盘直连应用实例;
- [0028] 图4为本发明全部使用SAS/SATA盘直连应用实例;
- [0029] 图5为本发明混合使用SAS/SATA/NVME盘直连应用实例;
- [0030] 图6为本发明使用PCIE Switch及SAS expander扩展应用实例;

[0031] 图中,1、存储卡,2、供电单元,3、DDR4缓存阵列,4、数据保护及超级电容接口单元,5、Raid控制器,6、内置式连接器接口,7、时钟单元,8、Firmware保存单元,9、PCIE主机接口。

具体实施方式

[0032] 为能清楚说明本方案的技术特点,下面通过具体实施方式并结合其附图对本发明进行详细阐述。下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开,下文中对特定例子的部件和设置进行描述。此外,本发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施例和/或设置之间的关系。应当注意,在附图中所图示的部件不一定按比例绘制。本发明省略了对公知组件和处理技术及工艺的描述以避免不必要地限制本发明。

[0033] 如图1至图6所示,本发明的一种支持Tri-Mode的内置高端存储卡,它包括PCB板1以及设置在PCB板上的Raid控制器5、DDR4缓存阵列3、PCIE主机接口9、内置式连接器接口6、Firmware保存单元8、数据保护及超级电容接口单元4、时钟单元7和供电单元2,所述的Raid控制器分别与DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元和供电单元连接,所述内置式连接器接口连接有内置式连接器,所述内置式连接器与磁盘连接。

[0034] 优选地,所述内置式连接器接口有多个,多个内置式连接器接口分别连相同或不同的内置式连接器。如图2(a)至图2(c)所示,在本具体实施方式中仅列举了两个内置式连接器接口,所述内置式连接器接口设置在PCB板的右侧边沿、上侧边沿或板卡内侧处。

[0035] 优选地,所述内置式连接器包括MinisashHD连接器、OCUlink连接器和Slimilne连接器中的一种或多种,所述内置式连接器包括但不限于1x4连接器和1x8连接器,所述内置式连接器包括弯角连接器和/或直角连接器。

[0036] 优选地,所述内置式连接器除了采用直连方式与磁盘连接外,还可以通过SAS Expander扩展卡或PCIE Switch扩展卡与磁盘连接。

[0037] 优选地,所述磁盘包括SAS磁盘、SATA磁盘和NVME磁盘中的一种或多种。

[0038] 优选地,所述Raid控制器采用ROC芯片SAS3508,所述PCIE主机接口采用PCIE x8的标准金手指接口,所述Firmware保存单元采用SPI总线接口的Flash电路模块,所述数据保护及超级电容接口单元采用与DDR4缓存容量匹配对应的NAND FLASH电路模块,所述时钟单元采用时钟振荡芯片,所述供电单元采用将12V、3.3V的输入电压转换为1.8V、1.2V输出电压的电源芯片。

[0039] 针对需求,本发明提出了一种支持Tri-Mode(三模,SAS/SATA/PCIE或SAS/SATA/NVME)新技术的8端口内置式高端存储卡,通过一张PCIE板卡实现SAS/SATA/NVME磁盘的混合部署。该板卡硬件组成核心是Raid控制器,周围连接DDR4缓存阵列、PCIE主机接口、内置式连接器接口、Firmware保存单元、数据保护及超级电容接口单元、时钟单元、供电单元等模块。

[0040] 其中,所述Raid控制器为Broadcom公司新一代28nm制程的ROC芯片SAS3508,带有8个SAS/SATA/PCIE x1Lane接口、PCIE3.0x8接口、DDR4接口。

[0041] 所述DDR4缓存阵列,是主频2133MHz、总容量有1GB-8GB多种规格的多个DDR4缓存颗粒,带有ECC校验颗粒,用于缓存主机端发出的准备写入磁盘的数据和缓存Raid控制算法

的快速运算数据。

[0042] 所述PCIE主机接口,是PCIE Gen3,x8的标准金手指接口,传输速率是8Gbps,带宽x8;用于连接服务器主板等主机设备。

[0043] 所述内置式连接器接口,是指采用内置式MiniSASHD、OCUlink、Slimline接口形态的高速连接器,具体会涉及SFF8643、SFF8612、SFF8654等接口规范,端口数8个。用于在服务器机箱内部直连或通过Expander、Switch等扩展连接SAS/SATA/NVME磁盘。

[0044] 所述Firmware保存单元,是指采用SPI总线接口的Flash电路模块,用于保存存储卡工作所需要的Firmware固件程序、记录工作日志等。

[0045] 所述数据保护及超级电容接口单元,是指与DDR4缓存容量匹配对应的NAND FLASH电路模块,该模块有超级电容接口;装配超级电容后,可实现当服务器系统意外掉电发生时,卡上Raid控制器将DDR4缓存中的数据写入Nand Flash中实现长期保存,待系统供电恢复后,再将此数据读回。从而实现数据保护,不丢失。

[0046] 所述时钟单元,指为Raid控制器SAS3508内部SAS unit、DDR unit、PCIE unit等所需的时钟电路,可通过时钟振荡芯片产生。

[0047] 所述供电单元,指为板卡芯片工作提供电源输出的电路,通过电源芯片将12V、3.3输入电压转换为1.8V、1.2V等输出电压。

[0048] 该存储卡所支持的Firmware固件模式,是MR (MegaRaid) 模式,该模式支持Tri-Mode技术,对SAS/SATA/NVME等3种模式磁盘实现RAID0/1/5/6/10/50/60等Raid算法;DDR4缓存阵列,是2133MHz主频,包括1GB-8GB多种容量规格;所使用的连接器是可用于SAS/SATA/PCIE信号传输的各种类型的内置Minisashd、OCUlink、Slimline连接器,在PCB上的摆放位置,包括放在PCB板右侧边沿、上侧边沿、板卡内侧等三类使用情况,如图2(a)至图2(c)所示。

[0049] 本发明通过一张PCIE板卡实现SAS/SATA/NVME磁盘的混合部署,节省主板PCIE开销,减小机箱布线复杂度,降低系统成本;而且完全通过存储卡硬件实现NVME磁盘的Raid5/6/50/60等硬Raid功能,实现NVME盘的数据冗余保护。此外,SAS3508采用新一代的28nm半导体工艺制程,使板卡功耗大幅降低。

[0050] 图3、图4、图5和图6为本发明的几种典型具体实施例。下面具体以图5作为实例进行介绍其实施方式。

[0051] 在装配机箱时,将PCIE接口9插入服务器主板的PCIE槽中,通过内置式连接器接口6用线缆与服务器的SAS/SATA/NVME磁盘阵列相连。数据保护及超级电容接口单元4连接超级电容模块。DDR4缓存阵列3通过Data/Command/Address/Control等总线连接Raid控制器5。

[0052] 服务器通过存储卡板卡1,对与内置式连接器接口6相连的磁盘阵列做Raid算法,比如Raid5,RAID 6,RAID 10,RAID 50或RAID 60。

[0053] 服务器正常工作时,会将数据写入存储卡。此时,存储卡先将数据保存至DDR4缓存阵列3中。因磁盘阵列中磁盘较多,存储卡会将数据逐一写入硬盘,DDR4缓存阵列3缓存容量越大,写入磁盘数据的次数越少,读写性能越高。

[0054] 服务器正常工作时,会将硬盘数据读出,暂存于DDR4缓存阵列3中,待服务器空闲时上传。

[0055] 如果服务器出现意外断电,存储卡会启用超级电容保护功能,将DDR4缓存阵列3中的数据写入数据保护及超级电容接口单元4中的NAND Flash模块,Flash保存数据不会丢失,待供电恢复后,再将数据迁移会存储卡DDR4缓存阵列3中,重新开始读写硬盘。

[0056] 此外,本发明的应用范围不局限于说明书中描述的特定实施例的工艺、机构、制造、物质组成、手段、方法及步骤。从本发明的公开内容,作为本领域的普通技术人员将容易地理解,对于目前已存在或者以后即将开发出的工艺、机构、制造、物质组成、手段、方法或步骤,其中它们执行与本发明描述的对应实施例大体相同的功能或者获得大体相同的结果,依照本发明可以对它们进行应用。因此,本发明所附权利要求旨在将这些工艺、机构、制造、物质组成、手段、方法或步骤包含在其保护范围内。

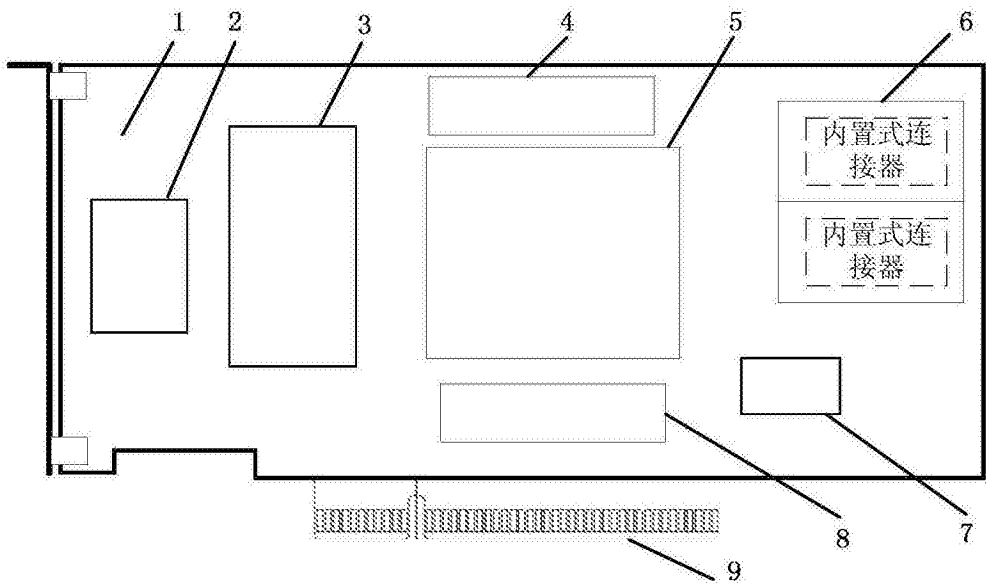


图1

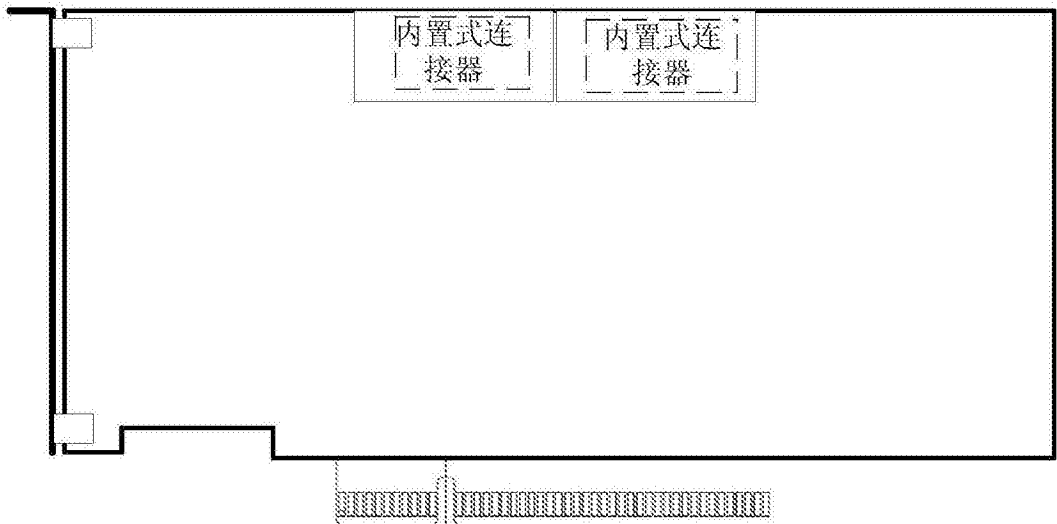


图2(a)

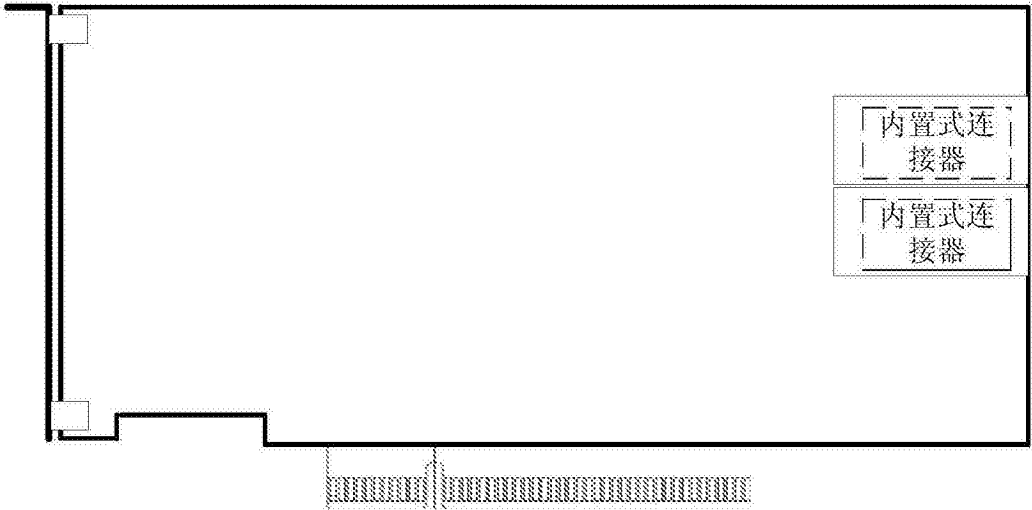


图2 (b)

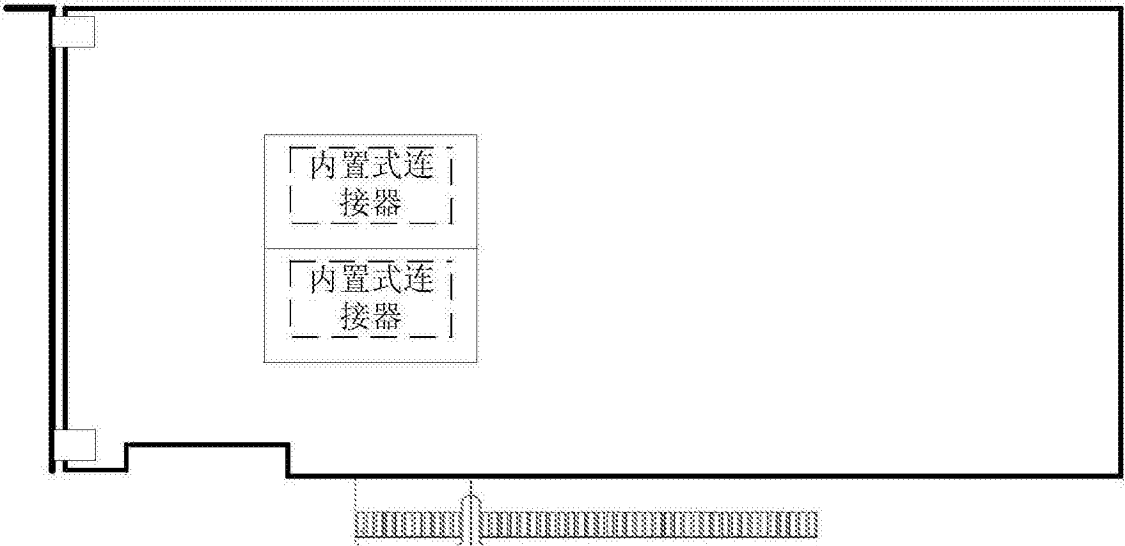


图2 (c)

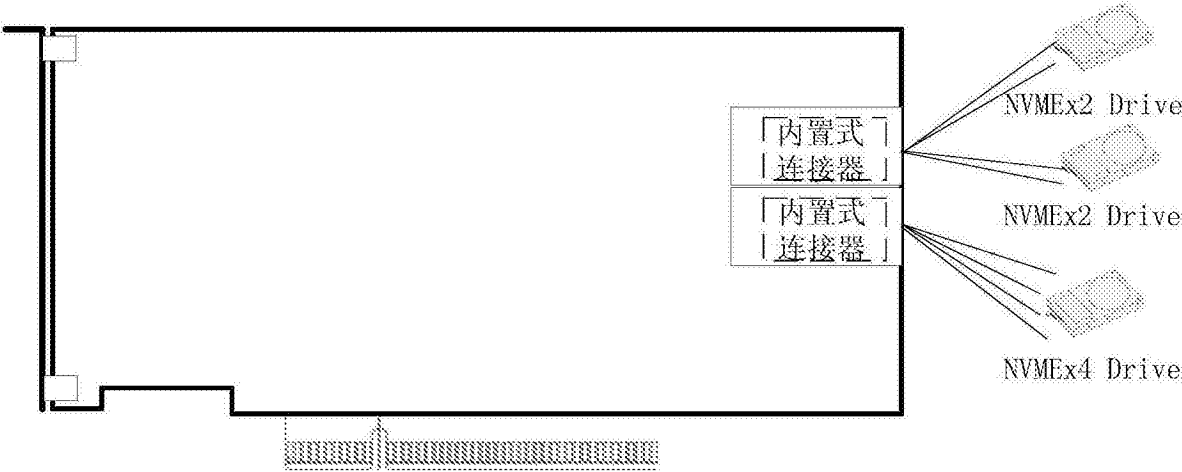


图3

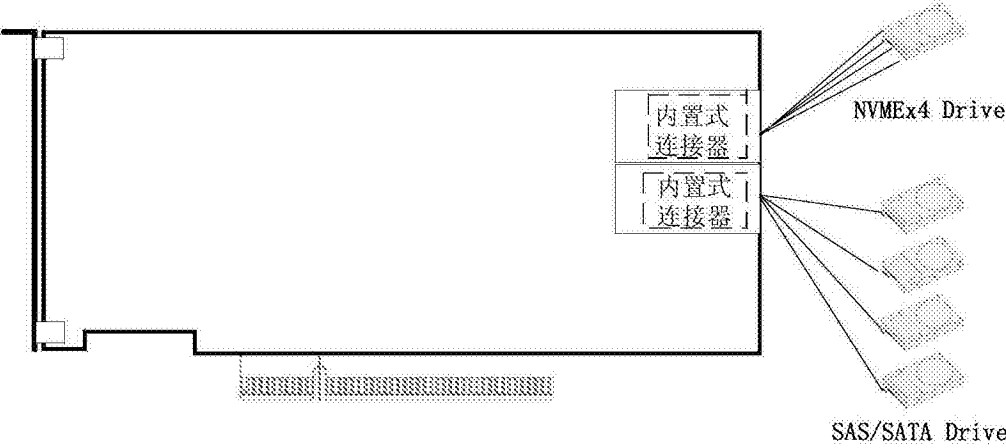


图4

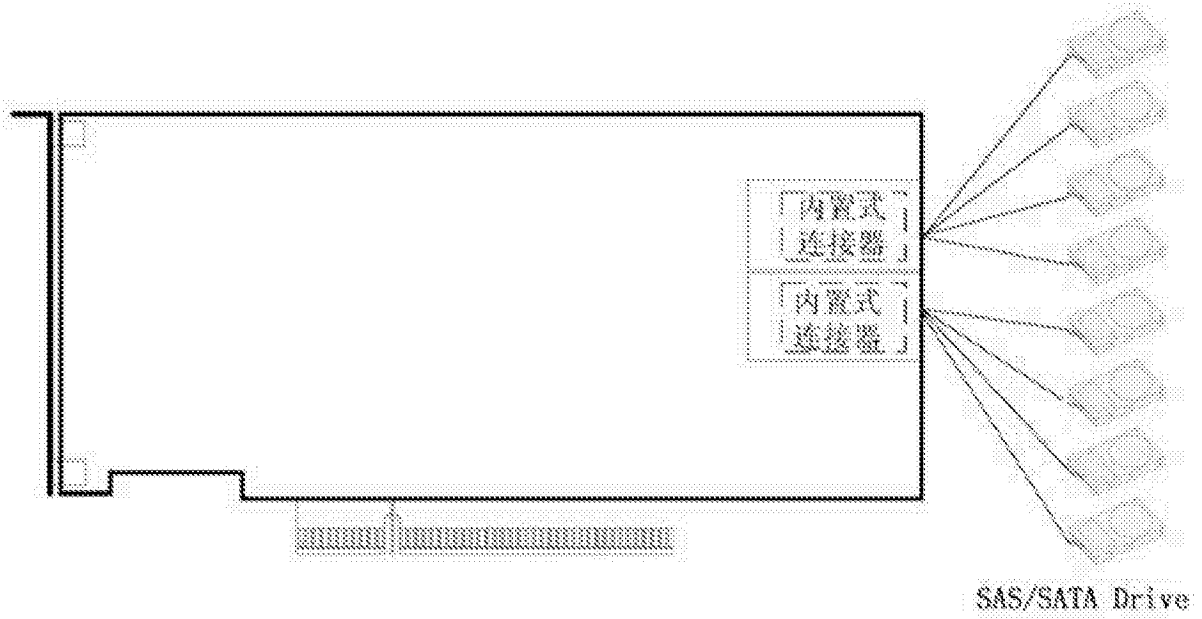


图5

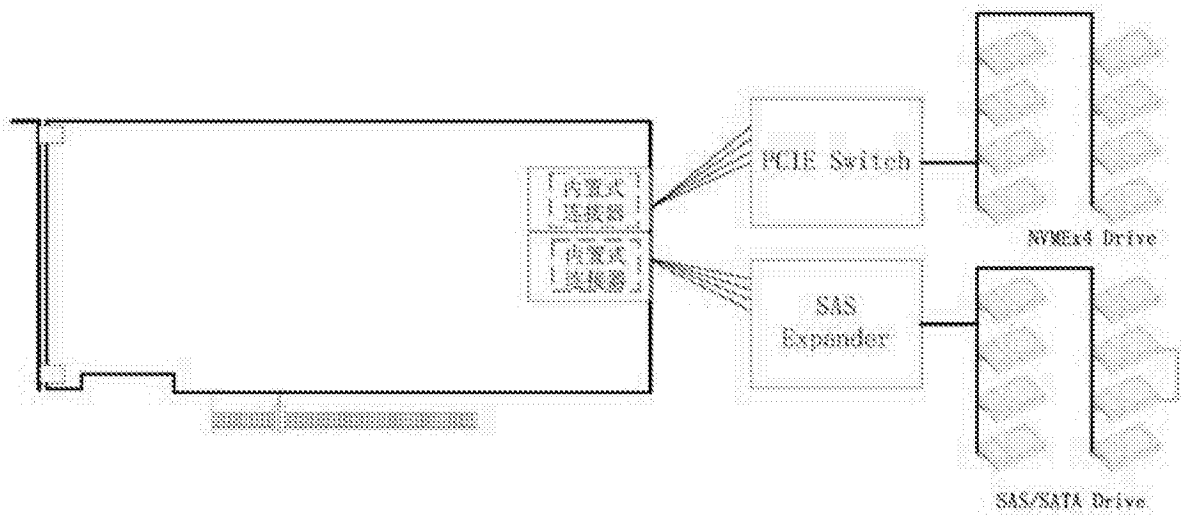


图6