公告本

申請日期：88.1.19	案號：88100777
類別：H01L 27/04	

（以上各欄由本局填註）

發明專利說明書

456026

一、發明名稱	中文	在半導體層形成本純物區之方法及將不純物導入半導體層之裝置
	英文	
二、發明人	姓名（中文）	1. 佐藤則忠 2. 松井文哉
	姓名（英文）	1. 2.
	國籍	1. 日本 2. 日本
	住、居所	1. 神奈川縣橫須賀市林2-5-1 2. 神奈川縣川崎市宮前區初山1-25-14
三、申請人	姓名（名稱）（中文）	1. 半導體工程研究所股份有限公司
	姓名（名稱）（英文）	1.
	國籍	1. 日本
	住、居所（事務所）	1. 東京都港區港南2-13-29
	代表人姓名（中文）	1. 前田和夫
	代表人姓名（英文）	1.

本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	1998/01/20	10-8563	有

有關微生物已寄存於　　寄存日期　　寄存號碼

無

五、發明說明 (1)

本發明係有關於一種在半導體層形成不純物區(Impurity Region)之方法，用以引入不純物(Dopant Impurity)作為施體(Donor)與受體(Acceptor)，以及一種將不純物(Impurity)導入半導體層之裝置。

在半導體層形成不純物區之方法包括加熱擴散、磊晶成長、離子植入以及電漿摻雜。

這些方法均需在高溫下加熱(約800-1300℃)以將雜質(Impurities)擴散，以及將已擴散的雜質電能激化(Electric Activation)。

然而，將半導體在如此高的溫度下加熱會導致一些問題，如晶體缺陷、非摻雜的不純物之原子貫穿至半導體基底中、或少數載體(Carrier)因上述兩項因素而降低生命週期(Life time)。

此外，還有其他問題，如不純物區的深度在數個微米(□m)或更深、不純物區的表面濃度無法控制在10^{22} atms/cm^3之適當的濃度或更低的情況。

因此，本發明之目的，在於提供一種在半導體層形成不純物區之方法，其中並不需要在高溫下對半導體層加熱以形成不純物區，如此可預防在半導體層中發生晶體缺陷，以及非摻雜不純物之物質貫穿至半導體層中等問題，而不純物區表面之不純物濃度可控制在10^{22}atms/cm^3適當濃度或更低的情況，並且不純物區的深度也可控制在1□m 或更低。

五、發明說明 (2)

根據本發明，將不純物氣體與含有H_2與鈍氣任一種氣體混合形成一混合氣體，且將混合氣體以電性放電(Electrical Discharged)。

不純物氣體的電性放電會產生離子與不純物氣體的原子團(Radicals)，這些離子與原子團會附著在半導體層的表面上。

此時，伴隨著不純物的放電過程中，含有H_2與鈍氣的任一種成分之氣體也同時放電以電離(Dissociate)離子。因此，含H_2與鈍氣的任一種成分之氣體的離子也將加速撞擊半導體層，導致撞擊處的溫度升高。所以，熱能會傳遞進入在半導體表面上的雜質中，導致這些雜質擴散至半導體層中，而不純物會電性激化。亦即，這些已延伸的雜質同時被激化而導入至半導體層中。

這些步驟將使不純物區在半導體層上形成。

此外，依據本發明所提出的在半導體層形成不純物區之方法，由於未將半導體層以高溫加熱，因此可降低半導體層的熱應力(Thermal Stress)與晶體缺陷，而且也可預防不純物貫穿至半導體層過深的現象發生。

再者，藉由調整不純物氣體與含有H_2與鈍氣任一種氣體的混合比例可調整被電性激化的不純物數量。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

五、發明說明 (3)

第1圖係顯示依據本發明所提出的實施例，用以將不純物導入半導體層的裝置之方塊圖；

第2圖係顯示半導體表面深度與硼濃度的關係圖；以及

第3A圖與第3B圖係顯示矽晶圓表面的片電阻。

符號說明：

1：真空室；

2：排氣裝置；

3、4：電極；

5：DC電源；

6：絕緣管；

7：氣體供應裝置；

8：不純物氣體室；

9：鈍氣室；

10：調節裝置；

11：連接管；以及

12：半導體基底。

實施例：

以下將描述依據本發明所提出的較佳實施例與參考圖示。

第1圖係顯示本發明所實行的將不純物導入半導體基底的裝置之方塊圖。

真空室1的內部表面以石英玻璃的絕緣層或類似物所覆蓋，並與排氣裝置2連接，排氣裝置2用以調整真空室1

五、發明說明 (4)

的壓力。

真空室1的內部為電極3與相對應的電極4，電極3與電極4並與DC電源5連接以產生電漿，這些構件組成一電性放電裝置。當用以產生電漿之DC電源5供應一電壓時，電漿會在電極3與電極4之間產生。

DC電源5有一用以反轉電壓極性的電路，因此可在給定的時間區內提供一脈衝反轉電壓(Pulsed Inverse Voltage)，此脈衝反轉電壓可以是矩形波或三角形波。

對應於電極4的電極3表面上有多數個向外的孔隙(Pores)，用以摻入不純物氣體，這些孔隙的直徑約為1mm，且均勻平坦的分佈在表面上，這組在電極3中向外的孔隙藉由絕緣管6與氣體供應裝置7連接。

氣體供應裝置7包括不純物氣體室8、鈍氣室9、以及調節裝置10等。不純物氣體室8與鈍氣室9分別藉由連接管11與調節裝置10連接。

調節裝置10由一質量流量器與一壓力表組成，用以調節所摻入的不純物氣體與鈍氣組成的混合氣體之混合比例與流量，不純物氣體與鈍氣分別從不純物氣體室8與鈍氣室9流入。

接著，混合氣體通過絕緣管6，並從電極3的向外孔隙放電至真空室1。

一半導體基底12放置在電極4上，另一方面，用來加熱半導體基底的加熱器13放置在電極4的底部，加熱器13與電源14連接，用來加熱半導體基底12。

五、發明說明 (5)

接著，依據本實施例，以下將描述在半導體基底12上形成不純物區的方法。

半導體基底12放置在電極4上，接著，經由抽氣裝置2將真空室1內部抽氣，使得真空室1內部壓力約在1.33×10^{-2}Pa。

然後，不純物氣體與鈍氣分別從不純物氣體室8與鈍氣室9流入調節裝置10。

不純物氣體可由下列元素作為實例：硼、磷、鋁、砷、鎵或類似元素、以及含上述元素之氫化物、鹵化物或有機金屬化合物，不純物氣體可在半導體中產生電子與電洞(載體)。

例如，乙硼烷(B_2H_6)與三氟化硼都含有硼。此外，五氟化磷與膦都含有磷。再者，三氫化砷含有砷，以及三甲基鎵含有鎵。此外，三甲基鋁含有鋁。

另一方面，Ar或N_2可作為此一目的鈍氣實例，此外，H_2也可以。

調節裝置10可調節由不純物氣體與鈍氣所組成的混合氣體之混合比例及流量，摻質不純物氣體與鈍氣分別由摻質不純物氣體室與鈍氣室送至調節裝置10，並導入真空室1中。結果，真空室內的壓力經調整後在1.33×10至1.33×10^3Pa範圍內。

半導體基底12約在100℃下加熱，為達到此一目的，半導體基底12可預先加熱。

接著，在電極3與電極4之間供給一直流電流並發光放

電。

藉由在電極3與電極4間所供給直流電壓，在電極3與電極4間的所摻入的不純物氣體會因放電而電離，並產生離子與原子團。藉由電場，可將這些離子與原子團驅使至半導體基底12的表面，並附著在表面上。

此時，鈍氣幾乎同時因放電而被電離並產生離子，然後，因電極3與電極4間的電場產生，鈍氣離子會被加速去撞擊半導體基底12，並導致撞擊區域的溫度上升。由於溫度的上升，不純物粒子可獲得熱能而被激發。因此，不純物粒子會被導入至半導體基底12中並電性激化，直到半導體基底的內部與外部濃度達到平衡狀態為止。

藉由這些步驟，不純物區將具有特定的導電性與型式，並且在半導體基底12的表面上形成。

在本實施例中使用直流電壓係基於下列理由，使用交流電流可能導致藉由放電而產生的電離現象無法忽略與真空室1內牆的反應，因而構成真空室1之構件可能含有所供給的不純物。然而，交流電流可依據真空室1的材質選擇性的使用。

使用直流電壓可能有充電現象(Charge-up Phenomenon)的發生，例如，將不純物通過在SiO_2上所形成的接觸窗導入半導體基底12中即為一例。在此例中，正離子(Positive Ions)因電性放電而在SiO_2表面上累積，由於高能量電場供應至SiO_2膜上，因而引起SiO_2膜的介電崩潰，結果造成半導體基底12表面的損害。

五、發明說明 (7)

在本實施例中，電性放電的低壓反應氣體會使得累積在SiO_2膜表面上的正離子經由反應氣體而放電，因此，上述的充電現象很難發生。然而，在製作元件中，使用相當薄的SiO_2膜或光阻膜是較不佳的，因為SiO_2膜很容易產生介電崩潰。當介電崩潰費時1至2秒時，所供給的直流電壓極性至少每1至2秒會改變一次，因此，正離子會被中和，而充電現象因此降低，最後將此問題解決。

此外，在本實施例中對半導體加熱的溫度相當的低，約有100℃。

因此，可降低對半導體基底12的熱應力，而降低晶體缺陷等問題。此外，可以預防不純物擴散至半導體基底12過深的現象。

一般而言，在真空室1的放電現象會使其他非不純物與鈍氣所組成的氣體粒子放電。然而，由於對半導體基底12的加熱溫度較低，因此可預防其他被放電的粒子貫穿至半導體基底中。

再者，在本實施例中使用不純物氣體與鈍氣組成的混合氣體將同時電性激化不純物至半導體基底12上。此外，由於不純物與鈍氣的組成比例已經調整，因此使用此混合氣體會調整被電性激化的不純物數量。

當摻入的不純物附著在半導體基底12的表面上之後，鈍氣會在半導體基底12的表面上被照射(Irradiated)，接著問題即發生。由於已附著的不純物會經由照射鈍氣而擴散，將導致欲調整導入的不純物數量變得很困難，這是令

五、發明說明（8）

人擔憂的問題。

（實例）

本發明的實例將在以下以參考圖示作描述。

首先，探討在半導體基底12表面上藉由調整不純物氣體與鈍氣的混合比例控制不純物濃度，與不純物區的深度之可能性。

在本實驗中，乙硼烷氣體作為摻入的不純物氣體，而氫氣作為鈍氣，且以三種混合比例混合乙硼烷與氫氣。換句話說，氫氣加入於乙硼烷中，使得乙硼烷在混合氣體中的比例為10 ppm，100 ppm，與1000 ppm。

具有直徑為150mm及電阻為10-20Ω的n-型矽的鏡面磨光單晶晶圓(Mirror Finish Single Crystal Wafer of n-type Silicon) 作為半導體基底12。

在電極3與電極4之間距離為50mm，且在電極3與電極4之間供給一600V的直流電壓用以放電，在電荷中的氣體壓力為2.66×10^{2}Pa，而放電時間維持在1至3分鐘。

第2圖顯示當一含有硼的矽晶圓之半導體區形成時，在矽晶圓中的硼濃度分佈。縱座標代表硼的濃度，而橫座標代表從矽晶圓表面起的深度。

硼的濃度分佈是由二次離子質譜儀（Secondary Ion Mass Spectrometer, SIMS）所量測而得的，使用SIMS測量的準則如下所述。

將一具焦的離子束照射在一樣本上，用以在樣本上射出二次離子，並將二次離子導入質譜儀中。偵測二次離子

五、發明說明 (9)

係依據電荷對質量的比例，以界定離子種類名稱。依照此法，不只是擴散至半導體基底中的電性激發雜質，未被電性激發的雜質也會被偵測到。

從第2圖所示的結果分析，發現硼的表面濃度約在10^{20}至10^{22}atms/cm^2範圍間。此外，也發現在矽晶圓中硼的導入深度約只有40nm淺，或更淺(皆不超過1□m 深度)。

再者，分析發現當乙硼烷對氫氣的稀釋濃度愈高，乙硼烷的表面濃度亦愈高。亦即，藉由調節乙硼烷對氫氣的稀釋濃度可調整硼的表面濃度與貫穿深度。

接著，將檢視硼是否均勻的導入矽晶圓內部。

第3A圖與第3B圖顯示在矽晶圓上測量片電阻的結果。第3A圖與第3B圖顯示當放電時間分別為1分鐘與3分鐘時，片電阻的測量結果。

在決定矽晶圓上5個測量點之後，採用4點探針方法(4 Point Probe Method)測量片電阻。

此方法包括下列步驟，將4個探針等距的放在一直線上，在等壓下，將相同的探針均勻的壓入半導體基底的表面中，在兩個最外面的探針間導入電流，然後在半導體基底中導入電流，測量在兩個在內部的探針之間的電壓，然後計算在此電壓下的片電阻。

此外，由片電阻計算不純物的濃度程序如下描述，首先，個別測量不純物區的厚度，然後依據厚度與片電阻來計算電阻值。然後，在半導體中以電性激發所摻入的不純

五、發明說明 (10)

物濃度由電阻值中計算。

在第3A圖與第3B圖中所提出的數值代表當矽晶圓中心測量點的片電阻值假設為1時，其他測量點的片電阻比例值。

從第3A圖與第3B圖所示，在矽晶圓表面上的片電阻值之分佈差距皆在0.05% 或更小的範圍內，因此可以說將硼均勻的摻入。

因此可考慮下列兩點作為主要理由。

第一點，如第1圖中電極3底部的箭頭所示，在電極3與電極4之間藉由均勻一致的乙硼烷流量產生均勻的電漿環境。第二點，藉由同時照射硼與氫氣，將可幾乎同時使得硼附著在矽晶圓表面上並激發硼原子。

將電極旋轉以增加在矽晶圓表面上的片電阻分佈的一致性之做法亦可作為考量。

在以摻質氣體為1000 ppm稀釋濃度所形成的不純物區中，會產生不純物濃度為5×10^{19}atms/cm^3。在溫度為100℃的低溫下所產生本實施例之本數值約等於以螢燈回火方式(Lamp Annealing Method)在950℃下加熱10秒所得的數值。因此，應用本實施例在溫度方面可大幅降低。

此外，雖然在上述中以加熱器加熱半導體基底的溫度約為100℃，但並不僅限於此溫度下。依據半導體基底或絕緣膜與在基底上的內連接層的材質，可選擇性應用較習知更低的溫度下操作。

再者，藉由金屬元素從真空室放電至矽晶圓上的附著

五、發明說明 (11)

數量可用來檢視預防效果的實際品質，其結果是沒問題的。

表1係顯示附著在矽晶圓上的金屬元素數量。

表 1

(單位：10^{10}atms/cm^2)

Sample			Na	Al	Ti	Cr	Fe	Ni	Cu	Zn	W
Plasma	Elect. ×1	Time									
B_2H_6	Al	1min	1.8	<1	<0.3	<0.1	<2	<0.4	<0.05	<0.1	<0.008
		5min	3.9	6	<0.3	<0.1	<2	<0.4	1.06	3.4	<0.008
	SUS	1min	3.3	<1	<0.3	<0.1	<2	<0.4	<0.05	<0.1	<0.008
		5min	5.3	4	<0.3	<0.1	<2	<0.4	0.18	0.6	<0.008
Ar	Al	1min	2.4	<1	<0.3	<0.1	<2	<0.4	<0.05	1.3	<0.008
N2	Al	5min	2.8	<1	<0.3	<0.1	<2	<0.4	<0.05	0.8	<0.008
Carrying only			2.7	6	<0.3	<0.1	<2	<0.4	<0.05	<0.1	<0.008

×1；電極

本實驗分析，在真空室中分別以B_2H_6、Ar以及N_2電漿放電，與"只裝載"("Carrying Only")等來測量附著在矽晶圓上的金屬數量。"只裝載"意指僅將矽晶圓導入真空室中，在沒有產生任何電漿的情況下從真空室中移除。

從本實驗中，發現將真空室1中B_2H_6、Ar以及N_2等不同的電漿放電與"只裝載"比較，不會產生極大量的金屬元素附著在矽晶圓上。

由結果知，在真空室1中附著在矽晶圓上的少量金屬

五、發明說明 (12)

元素將可得到實際上沒有問題的結論。

因此，當本發明提出將鈍氣與不純物氣體混合放電時，其他非不純物的粒子貫穿至半導體基底12的現象可被限制。

本實施例論述至此，由於半導體基底不會加熱至高溫，其他非不純物的粒子之貫穿至半導體基底現象可被預防，因此可達成不純物區的深度不超過10□m 。

此外，使用由鈍氣與不純物氣體組成的混合氣體將使半導體基底表面的不純物濃度均勻一致。

再者，改變不純物氣體與鈍氣的混合比例將可調整混合氣體至$10^{22}atms/cm^3$適當或更低的濃度。

如同上述，依據本發明之方法不需要將半導體基底加熱至高溫，因而可降低晶體缺陷之現象的發生，也可預防雜質貫穿至半導體層的深度過深。

再者，以不純物及H_2與鈍氣任何一種組成的混合氣體之電漿處理將同時引起不純物的激發，以及將不純物附著在半導體層的表面上。

此外，藉由調整不純物及含有H_2與鈍氣任何一種組成的混合比例所產生的混合氣體，將可調整所導入的不純物數量。

除此之外，在本發明所提出的實施例中，雖然使用平行電極板作為放電裝置，但並不僅限於此。例如，也可使用電子迴旋加速共振器(Electron Cyclotron Resonance,

五、發明說明 (13)

ECR)。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

四、中文發明摘要　（發明之名稱：在半導體層形成不純物區之方法及將不純物導入半導體層之裝置）

本發明係有關於一種在半導體層形成不純物區之方法，用以引入不純物作為施體與受體。本發明方法包括下列步驟；將一不純物氣體與含有H_2及鈍氣兩者任一種之氣體混合，電性放電此混合氣體，將附著在半導體層12表面的雜質擴散至半導體層12中，同時，將已放電的不純物氣體導入半導體層的表面，將含有H_2及鈍氣兩者任一種之氣體離子加速以照射半導體層表面，以及將半導體層表面溫度升高並電性激發雜質。

英文發明摘要　（發明之名稱：）

六、申請專利範圍

1. 一種在半導體層形成不純物區之方法，包括下列步驟：

將一不純物氣體與含有H_2及鈍氣兩者任一種之一氣體混合；

至少同時將該不純物氣體與含有H_2及鈍氣兩者任一種之該氣體電性放電；

藉由導入已被放電之該不純物氣體至該半導體層的表面上，同時，藉由加速含有H_2及鈍氣兩者任一種之該等氣體離子以照射在該半導體層表面上，與提昇該半導體層表面的溫度，將附著在該半導體層表面的雜質擴散至該半導體層中；以及

同時，將該等雜質電性激發。

2. 如申請專利範圍第1項所述之在半導體層形成不純物區之方法，其中至少同時將該不純物氣體與含有H_2及鈍氣兩者任一種之該氣體電性放電之步驟，該放電步驟藉由供給一直流電壓至該混合氣體中而產生。

3. 如申請專利範圍第1項所述之在半導體層形成不純物區之方法，其中將該等雜質擴散至該半導體層中並電性激發該等雜質之步驟，該半導體層可藉由加熱裝置加熱。

4. 如申請專利範圍第1項所述之在半導體層形成不純物區之方法，其中該鈍氣為Ar與N_2之任一種。

5. 如申請專利範圍第1項所述之在半導體層形成不純物區之方法，其中該不純物氣體包含硼、磷、鋁、砷、以及鎵任一種之不純物元素。

六、申請專利範圍

6. 如申請專利範圍第5項所述之在半導體層形成不純物區之方法，其中該不純物氣體為含有該不純物元素的氫化物、含有該不純物元素的鹵化物、以及含有該不純物元素的有機金屬化合物之任一種。

7. 一種將不純物導入半導體層之裝置，包括：

一調整裝置，用以調整一不純物氣體與含有H_2及鈍氣兩者任一種之一氣體的混合比例；

一電性放電裝置，用以將從該調整裝置輸送來的該不純物氣體與含有H_2及鈍氣兩者任一種之該氣體電性放電；以及

一加速裝置，用以將含有H_2及鈍氣兩者任一種之複數個氣體離子加速；

其中，藉由導入已被放電之該不純物氣體至該半導體層的表面上，同時，藉由加速含有H_2及鈍氣兩者任一種之該等氣體離子以照射在該半導體層表面上，與提昇該半導體層表面的溫度，附著在該半導體層之雜質擴散至該半導體中，同時電性激發該等雜質。

8. 如申請專利範圍第7項所述之將不純物導入半導體層之裝置，其中該電性放電裝置為藉由在平行電極板之間的一電場產生電性放電的裝置。

9. 如申請專利範圍第7項所述之將不純物導入半導體層之裝置，其中該電性放電裝置係藉由電子迴旋加速共振器來產生電性放電的裝置。

10. 如申請專利範圍第8項所述之將不純物導入半導體

六、申請專利範圍

層之裝置，其中該電性放電裝置具由連接至該平行電極板之一電源，該電源可產生一直流電壓。

11. 如申請專利範圍第8項所述之將不純物導入半導體層之裝置，其中該電性放電裝置具有連接至該平行電極板之一電源，該電源可產生一直流電壓，以及具有與該直流電壓之極性相反的一類脈衝電壓。

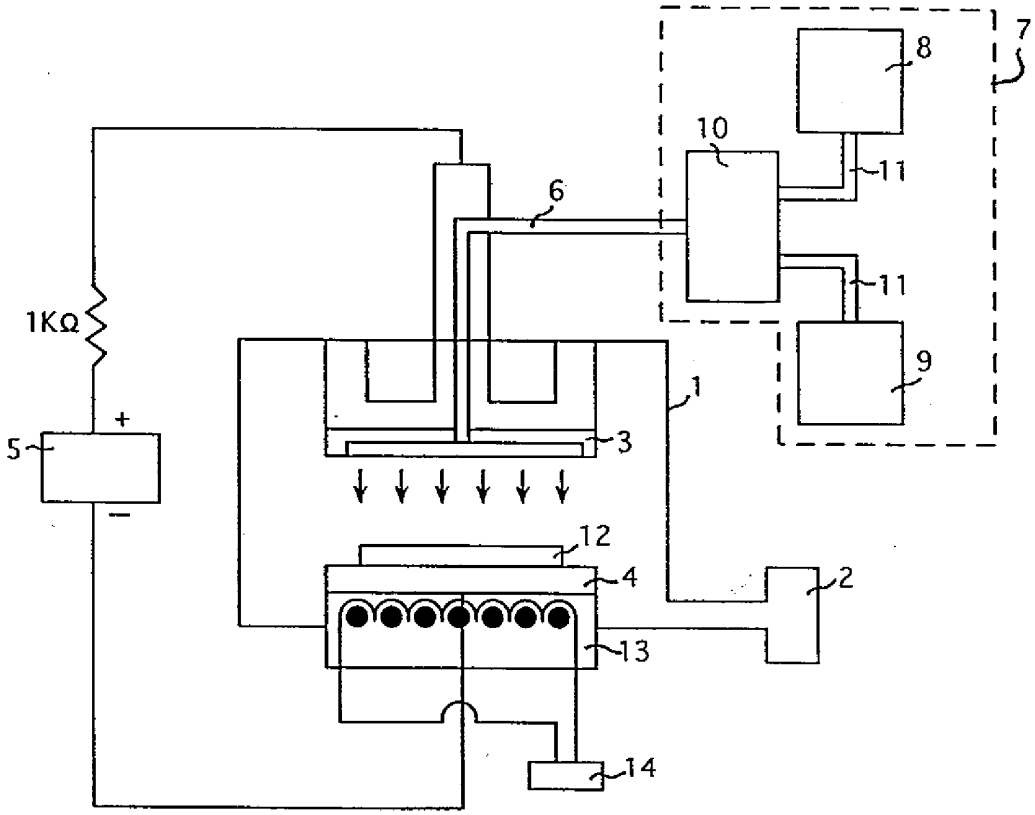
12. 如申請專利範圍第7項所述之將不純物導入半導體層之裝置，其中更包括用以加熱該半導體基底之加熱器。

13. 如申請專利範圍第7項所述之將不純物導入半導體層之裝置，其中該鈍氣為Ar與N_2之任一種。

14. 如申請專利範圍第7項所述之將不純物導入半導體層之裝置，其中該不純物氣體包含其中該不純物氣體包含硼、磷、鋁、砷、以及鎵任一種之不純物元素。

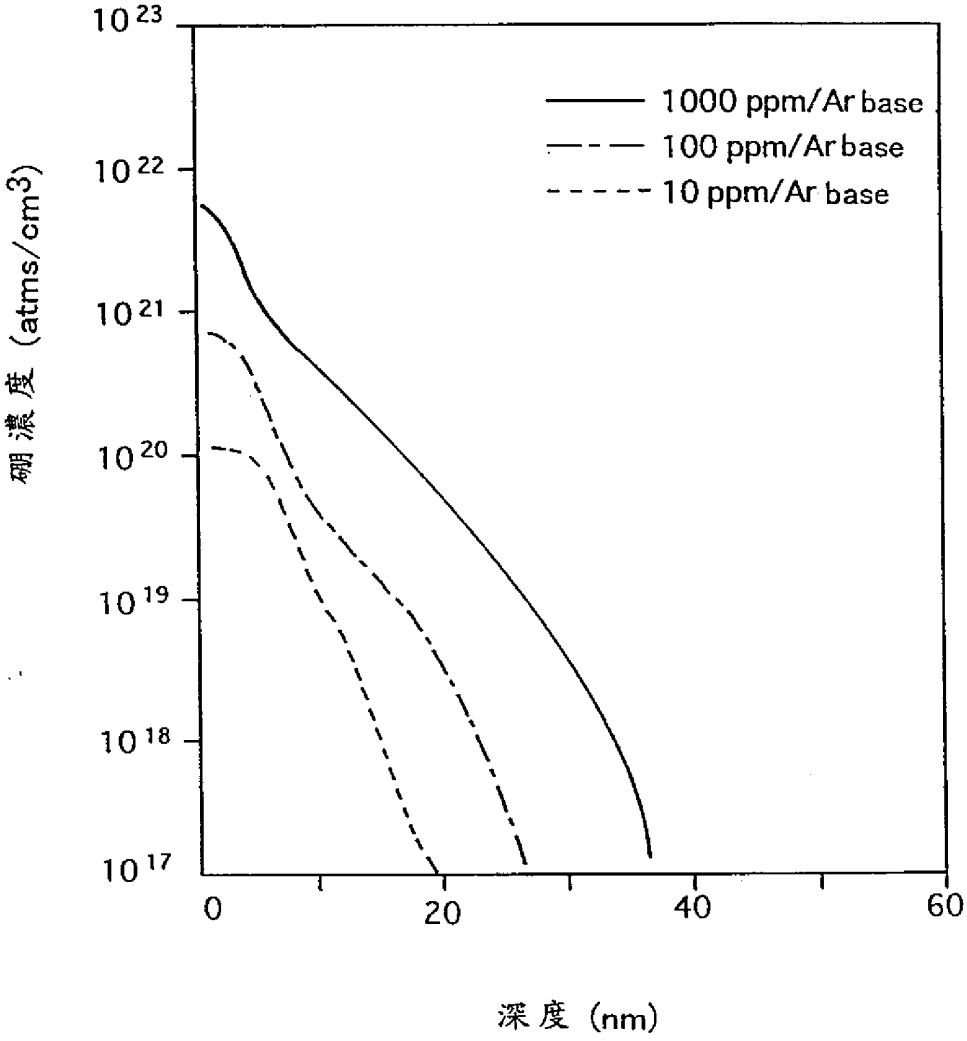
15. 如申請專利範圍第14項所述之將不純物導入半導體層之裝置，其中該不純物氣體為含有該不純物元素的氫化物、含有該不純物元素的鹵化物、以及含有該不純物元素的有機金屬化合物之任一種。

圖式



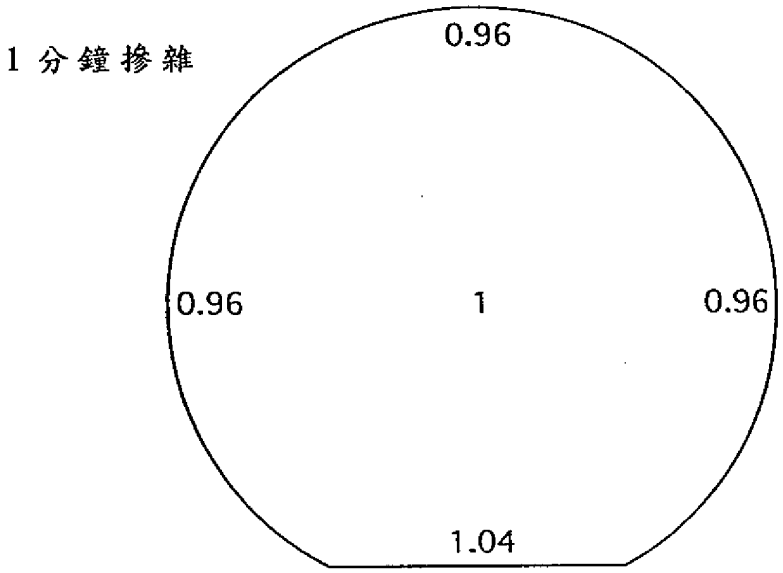
第 1 圖

圖式

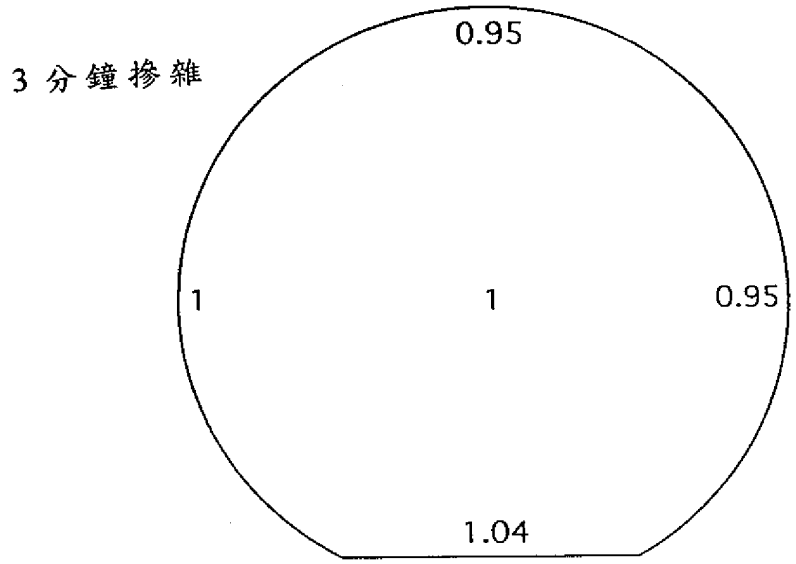

1000 ppm/Ar base
100 ppm/Ar base
10 ppm/Ar base
硼濃度 (atms/cm3)
10 23
10 22
10 21
10 20
10 19
10 18
10 17
0
20
40
60
深度 (nm)

第 2 圖

圖式



第 3A 圖



第 3B 圖