

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成26年12月11日(2014.12.11)

【公表番号】特表2013-545304(P2013-545304A)

【公表日】平成25年12月19日(2013.12.19)

【年通号数】公開・登録公報2013-068

【出願番号】特願2013-536774(P2013-536774)

【国際特許分類】

H 01 L 21/336 (2006.01)

H 01 L 29/78 (2006.01)

【F I】

H 01 L 29/78 301G

H 01 L 29/78 301L

【手続補正書】

【提出日】平成26年10月24日(2014.10.24)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

拡張ドレイン金属酸化物半導体(MOS)トランジスタと、
を含む、集積回路であって、

前記拡張ドレインMOSトランジスタが、

前記基板内の拡張ドレインであって、前記拡張ドレインがドリフト領域を含み、前記ドリフト領域が、交互のフィールドギャップドリフト領域と能動ギャップ領域とを含む、前記拡張ドレインと、

前記基板内のチャネル領域であって、前記ドリフト領域に接する前記チャネル領域と、

前記フィールドギャップドリフト領域の近傍であり且つ前記チャネル領域と反対側に位置する、前記拡張ドレイン内のフィールド酸化物要素であって、前記拡張ドレインが前記フィールド酸化物要素下に延びる、前記フィールド酸化物要素と、

前記チャネル領域と前記ドリフト領域との上で前記基板上のゲート誘電体層と、

前記チャネル領域の上の前記ゲート誘電体層上のゲートであって、前記ゲートが前記フィールドギャップドリフト領域の上のフィールドプレートを含み、前記フィールドプレートが前記フィールド酸化物要素上に延びる、前記ゲートと、

前記能動ギャップ領域と前記フィールド酸化物要素とに接する、前記拡張ドレイン内のドレインコンタクト拡散領域と、

前記ドレインコンタクト拡散領域上のドレインコンタクトであって、各前記能動ギャップ領域に近接する少なくとも1つの前記ドレインコンタクトと、前記フィールド酸化物要素に重なる前記フィールドプレートと反対側の前記フィールド酸化物要素に近接する少なくとも1つの前記ドレインコンタクトとがある、前記ドレインコンタクトと、

前記チャネル領域に接し且つ前記ゲートに近接する、前記基板内のソースと、

を含む、集積回路。

【請求項2】

請求項1に記載の集積回路であって、

前記フィールド酸化物要素の上の各前記フィールドプレートのドレイン端部幅が、前記

フィールドプレートの前記フィールド酸化物要素と反対側の各前記フィールドプレートのソース端部幅より少なくとも 100 ナノメートル小さくなるように、前記フィールドプレートが先細の形状を有する、集積回路。

【請求項 3】

請求項 1 に記載の集積回路であって、

前記フィールド酸化物要素の上の各前記フィールドプレートのドレイン端部幅が、前記フィールドプレートの前記フィールド酸化物要素と反対側の各前記フィールドプレートのソース端部幅より少なくとも 100 ナノメートル大きくなるように、前記フィールドプレートが、逆向き (re to r o g r a d e) 先細の形状を有する、集積回路。

【請求項 4】

請求項 1 に記載の集積回路であって、

前記拡張ドレインMOSトランジスタがnチャネルである、集積回路。

【請求項 5】

請求項 1 に記載の集積回路であって、

前記拡張ドレインMOSトランジスタがpチャネルである、集積回路。

【請求項 6】

請求項 1 に記載の集積回路であって、

前記フィールド酸化物要素がシャロートレンチアイソレーション (STI) プロセスにより形成される、集積回路。

【請求項 7】

請求項 1 に記載の集積回路であって、

前記フィールド酸化物要素がシリコンの局所酸化 (LOCOS) プロセスにより形成される、集積回路。

【請求項 8】

請求項 1 に記載の集積回路であって、

近接する前記フィールドプレートの間の各前記能動ギャップ領域の能動ギャップ幅が 2 ミクロンより小さい、集積回路。

【請求項 9】

請求項 1 に記載の集積回路であって、

近接する前記フィールドプレートの間の各前記能動ギャップ領域の能動ギャップ幅が 1 ミクロンより小さい、集積回路。

【請求項 10】

基板と、

対称ネステッド (nested) 構成の拡張ドレインMOSトランジスタと、
を含む、集積回路であって、

前記拡張ドレインMOSトランジスタが、

前記基板内の拡張ドレインであって、前記拡張ドレインが、前記拡張ドレインMOSトランジスタの第1の部分内の第1のドリフト領域と、前記拡張ドレインMOSトランジスタの第2の部分内の第2のドリフト領域とを含み、前記第1のドリフト領域が、交互の第1のフィールドギャップドリフト領域と第1の能動ギャップ領域とを含み、前記第2のドリフト領域が、交互の第2のフィールドギャップドリフト領域と第2の能動ギャップ領域とを含み、前記第1のフィールドギャップドリフト領域が前記第2の能動ギャップ領域に整列され、前記第2のフィールドギャップドリフト領域が前記第1の能動ギャップ領域に整列される、前記拡張ドレインと、

前記第1の部分内の前記基板内の第1のチャネル領域であって、前記第1のドリフト領域に接する、前記第1のチャネル領域と、

前記第2の部分内の前記基板内の第2のチャネル領域であって、前記第2のチャネル領域が前記第2のドリフト領域に接し、前記第2のチャネル領域が前記拡張ドレインの前記第1のチャネル領域と反対側に位置する、前記第2のチャネル領域と、

前記拡張ドレインにおいて交互の線形構成に配置されるフィールド酸化物要素であって

、前記拡張ドレインが前記フィールド酸化物要素下に延びるように、且つ、前記フィールド酸化物要素が、前記第1のチャネル領域と反対側の前記第1のフィールドギャップドリフト領域に近接して且つ前記第2のチャネル領域と反対側の前記第2のフィールドギャップドリフト領域に近接して位置する、前記フィールド酸化物要素と、

前記第1のチャネル領域と前記第1のドリフト領域との上であり、且つ、前記第2のチャネル領域と前記第2のドリフト領域との上の、前記基板上のゲート誘電体層と、

前記第1のチャネル領域の上の前記ゲート誘電体層上の第1のゲート部であって、前記第1のゲート部が前記第1のフィールドギャップドリフト領域の上の第1のフィールドプレートを含み、前記第1のフィールドプレートが前記フィールド酸化物要素上に延びる、前記第1のゲート部と、

前記第2のチャネル領域の上の前記ゲート誘電体層上の第2のゲート部であって、前記第2のゲート部が前記第2のフィールドギャップドリフト領域の上の第2のフィールドプレートを含み、前記第2のフィールドプレートが前記フィールド酸化物要素上に延びる、前記第2のゲート部と、

前記第1のチャネル領域に接し且つ前記第1のゲート部に近接する、前記基板内の第1のソースと、

前記第2のチャネル領域に接し且つ前記第2のゲート部に近接する、前記基板内の第2のソースと、

前記第1の能動ギャップ領域と前記第2の能動フィールド領域と前記フィールド酸化物要素とに接する、前記拡張ドレイン内のドレインコンタクト拡散領域と、

前記第1の能動ギャップ領域と前記第2の能動ギャップ領域とに接する、前記ドレインコンタクト拡散領域上のドレインコンタクトと、

前記第1のソース上の第1のソースコンタクトと、

前記第2のソース上の第2のソースコンタクトと、

を含む、集積回路。

【請求項11】

請求項10に記載の集積回路であって、

近接する、前記第1のフィールドプレートと第2のフィールドプレートの間の前記第1の能動ギャップ領域と前記第2の能動ギャップ領域の各々の能動ギャップ幅が2ミクロンより小さい、集積回路。

【請求項12】

請求項10に記載の集積回路であって、

近接する前記第1のフィールドプレートの間の前記第1の能動ギャップ領域と前記第2の能動ギャップ領域の各々の能動ギャップ幅が1ミクロンより小さい、集積回路。

【請求項13】

基板を提供することと、

拡張ドレインMOSトランジスタを形成することと、

を含む、集積回路を形成するプロセスであって、

前記拡張ドレインMOSトランジスタを形成することが、

前記基板内に拡張ドレインを形成する工程であって、前記拡張ドレインが、交互のフィールドギャップドリフト領域と能動ギャップ領域とを備えたドリフト領域を含み、且つ、前記拡張ドレインMOSトランジスタのチャネル領域に接するように、前記拡張ドレインを形成する工程と、

チャネル領域が前記ドリフト領域に接するように、前記基板内にチャネル領域を形成する工程と、

前記フィールドギャップドリフト領域に近接し且つ前記チャネル領域と反対側の前記拡張ドレイン内にフィールド酸化物要素を形成する工程であって、前記拡張ドレインが前記フィールド酸化物要素下に延びるよう、前記フィールド酸化物要素を形成する工程と、

前記チャネル領域と前記ドリフト領域との上の前記基板上にゲート誘電体層を形成する工程と、

前記チャネル領域の上の前記ゲート誘電体層上にゲートを形成する工程であって、前記ゲートが、前記フィールド酸化物要素上に延びる前記フィールドギャップドリフト領域の上のフィールドプレートを含むように、前記ゲートを形成する工程と、

前記基板内に前記チャネル領域に接し且つ前記ゲートに近接するソースを形成する工程と、

を含むプロセスによる、プロセス。

【請求項 1 4】

請求項 1 3 に記載のプロセスであって、

各前記能動ギャップ領域に近接する少なくとも 1 つの前記ドレインコンタクトと、前記フィールド酸化物要素に重なる前記フィールドプレートと反対側の各前記フィールド酸化物要素に近接する少なくとも 1 つの前記ドレインコンタクトとがある、プロセス。

【請求項 1 5】

請求項 1 3 に記載のプロセスであって、

近接する前記フィールドプレートの間の各前記能動ギャップ領域の能動ギャップ幅が 2 ミクロンより小さい、プロセス。

【請求項 1 6】

請求項 1 3 に記載のプロセスであって、

近接する前記フィールドプレートの間の各前記能動ギャップ領域の能動ギャップ幅が 1 ミクロンより小さい、プロセス。

【請求項 1 7】

請求項 1 3 に記載のプロセスであって、

前記フィールド酸化物要素の上の各前記フィールドプレートのドレイン端部幅が、前記フィールドプレートの前記フィールド酸化物要素とは反対側の各前記フィールドプレートソース端部幅より少なくとも 100 ナノメートル小さくなるように、前記フィールドプレートが先細の形状を有する、プロセス。

【請求項 1 8】

請求項 1 3 に記載のプロセスであって、

前記フィールド酸化物要素の上の各前記フィールドプレートのドレイン端部幅が、前記フィールドプレートの前記フィールド酸化物要素とは反対側の各前記フィールドプレートのソース端部幅より少なくとも 100 ナノメートル大きくなるように、前記フィールドプレートが逆向き先細の形状を有する、プロセス。

【請求項 1 9】

請求項 1 3 に記載のプロセスであって、

前記拡張ドレイン MOS トランジスタが n チャネルである、プロセス。

【請求項 2 0】

請求項 1 3 に記載のプロセスであって、

前記拡張ドレイン MOS トランジスタが p チャネルである、プロセス。

【請求項 2 1】

請求項 1 3 に記載のプロセスであって、

前記フィールド酸化物要素を形成することが STI プロセスを用いて行われる、プロセス。

【請求項 2 2】

請求項 1 3 に記載のプロセスであって、

前記フィールド酸化物要素を形成することが LOCOS プロセスを用いて行われる、プロセス。

【請求項 2 3】

請求項 1 3 に記載のプロセスであって、

前記拡張ドレイン MOS トランジスタを形成することが、

前記能動ギャップ領域と前記フィールド酸化物要素とに接する前記拡張ドレイン内にドレインコンタクト拡散領域を形成する工程と、

前記ドレンインコンタクト拡散領域上にドレンインコンタクトを形成する工程と、
前記ソース上にソースコンタクトを形成する工程と、
を更に含む、プロセス。