

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 1 部門第 2 区分
【発行日】令和 6 年 2 月 29 日(2024.2.29)

【公開番号】特開 2023-142536(P2023-142536A)
【公開日】令和 5 年 10 月 5 日(2023.10.5)
【年通号数】公開公報(特許)2023-188
【出願番号】特願 2022-49487(P2022-49487)
【国際特許分類】

A 6 3 F 5/04(2006.01)

10

【F I】

A 6 3 F 5/04 6 0 1 B

A 6 3 F 5/04 6 9 9

【手続補正書】

【提出日】令和 6 年 2 月 20 日(2024.2.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

20

【補正の内容】

【特許請求の範囲】

【請求項 1】

遊技の進行を制御する主制御部と、遊技価値の管理に関する制御を行う遊技価値制御部と、が搭載された主制御基板を備える遊技機であって、

前記主制御基板は、透明な基板ケースに收容された状態で前記遊技機の内部に取り付けられ、その状態において視認可能な位置に、固有情報を表示するための固有情報表示部が設けられ、

前記主制御基板は、通電可能な配線パターンがその表面に配される基板本体と、該基板本体の表面を覆う絶縁層と、を有し、

30

前記絶縁層は、透明又は半透明に構成され、

前記固有情報は、前記固有情報表示部において前記基板本体と前記絶縁層の間に配されるものであり、

前記主制御基板は、前記固有情報表示部が設けられる面を部品実装面とし、該部品実装面に複数の電子部品を実装可能であり、

前記固有情報表示部以外の前記部品実装面においては、前記絶縁層の表面に、実装された電子部品を特定するための部品情報が印刷され、

前記主制御基板には、前記部品実装面側でその端子が半田付けされる複数の表面実装部品と、前記主制御基板を貫通するスルーホールに前記部品実装面側からその端子を挿通させ、前記部品実装面の裏面側でその端子が半田付けされる複数のディップ実装部品と、が実装され、

40

前記複数の表面実装部品は、前記主制御部のマイクロプロセッサに接続された第 1 の集積回路と、前記遊技価値制御部のマイクロプロセッサに接続された第 2 の集積回路と、を少なくとも含み、

前記第 1 の集積回路及び前記第 2 の集積回路はそれぞれ複数の端子を有しており、前記第 1 の集積回路の複数の端子と前記第 2 の集積回路の複数の端子との間がそれぞれ複数の配線で接続され、

前記複数の配線全てにおいて、それぞれに接続された複数のテストポイントを設けることを特徴とする遊技機。

【手続補正 2】

50

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

ところで、近年、このような遊技機では、製造コストの更なる削減を図りたいとの要望がある。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

遊技の進行を制御する主制御部（例えば、主制御部411a）と、遊技価値の管理に関する制御を行う遊技価値制御部（例えば、メダル数制御部411b）と、が搭載された主制御基板（例えば、主制御基板411）を備える遊技機であって、

前記主制御基板は、透明な基板ケースに收容された状態で前記遊技機の内部に取り付けられ、その状態において視認可能な位置に、固有情報（例えば、基板管理情報）を表示するための固有情報表示部（例えば、固有情報表示部541）が設けられ、

前記主制御基板は、通電可能な配線パターンがその表面に配される基板本体（例えば、基板本体544）と、該基板本体の表面を覆う絶縁層（例えば、レジスト層545）と、を有し、

前記絶縁層は、透明又は半透明に構成され、

前記固有情報は、前記固有情報表示部において前記基板本体と前記絶縁層の間に配されるものであり、

前記主制御基板は、前記固有情報表示部が設けられる面を部品実装面とし、該部品実装面に複数の電子部品を実装可能であり、

前記固有情報表示部以外の前記部品実装面においては、前記絶縁層の表面に、実装された電子部品を特定するための部品情報が印刷され、

前記主制御基板には、前記部品実装面側でその端子が半田付けされる複数の表面実装部品と、前記主制御基板を貫通するスルーホールに前記部品実装面側からその端子を挿通させ、前記部品実装面の裏面側でその端子が半田付けされる複数のディップ実装部品と、が実装され、

前記複数の表面実装部品は、前記主制御部のマイクロプロセッサに接続された第1の集積回路（例えば、IC3）と、前記遊技価値制御部のマイクロプロセッサに接続された第2の集積回路（例えば、IC5）と、を少なくとも含み、

前記第1の集積回路及び前記第2の集積回路はそれぞれ複数の端子を有しており、前記第1の集積回路の複数の端子と前記第2の集積回路の複数の端子との間がそれぞれ複数の配線で接続され、

前記複数の配線全てにおいて、それぞれに接続された複数のテストポイントを設けることを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

この遊技機によれば、主制御基板において、少なくとも一部の電子部品に表面実装部品を採用しつつ、表面実装部品同士（主制御部のマイクロプロセッサに接続された第1の集積回路と遊技価値制御部のマイクロプロセッサに接続された第2の集積回路）の接続経路

10

20

30

40

50

には複数のテストポイントを設けるようにしたことから、例えば、測定器のプロブ等ではアクセス困難な箇所についても適切な検査を行い得るため、遊技の公平性や信頼性を損なうことなく、その製造コストの削減を図ることができる。

また、この遊技機によれば、固有情報を適切に保護することができるため、その製造コストの削減を図りつつ、より信頼性を高めた基板構成とすることができ、また、固有情報のみならず、その基板構成自体も容易に視認させることができるため、その製造コストの削減を図りつつ、その確認性を高めることができる。

10

20

30

40

50