

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2012년 11월 29일 (29.11.2012)



(10) 국제공개번호
WO 2012/161517 A2

- (51) 국제특허분류:
H05K 3/46 (2006.01) *H05K 3/40* (2006.01)
- (21) 국제출원번호: PCT/KR2012/004080
- (22) 국제출원일: 2012년 5월 23일 (23.05.2012)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2011-0048734 2011년 5월 23일 (23.05.2011) KR
10-2011-0048735 2011년 5월 23일 (23.05.2011) KR
10-2011-0097783 2011년 9월 27일 (27.09.2011) KR
- (71) 출원인 (US을(를) 제외한 모든 지정국에 대하여): 주식회사 아모그린텍 (AMOGREENTECH CO., LTD.) [KR/KR]; 경기도 김포시 통진읍 수참리 185-1, 415-863 Gyeonggi-do (KR).
- (72) 발명자: 김
- (75) 발명자/출원인 (US에 한하여): 김종수 (KIM, Jong Soo) [KR/KR]; 경기도 용인시 기흥구 상갈동 463번지 금화마을 주공아파트 402동 704호, 446-905 Gyeonggi-do (KR). 김태균 (KIM, Tae Gyun) [KR/KR]; 충청남도 아산시 배방읍 장재리 1767번지 요진와이시티 아파트 110동 1203호, 336-747 Chungcheongnam-do (KR). 유정상 (YU, Jeong Sang) [KR/KR]; 경기도 군포시 산본동

1135번지 세종아파트 641동 1304호, 435-040 Gyeonggi-do (KR).

(74) 대리인: 이재화 (LEE, Jae Hwa); 서울시 강남구 역삼1동 718-10 덕천빌딩 4층, 135-081 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

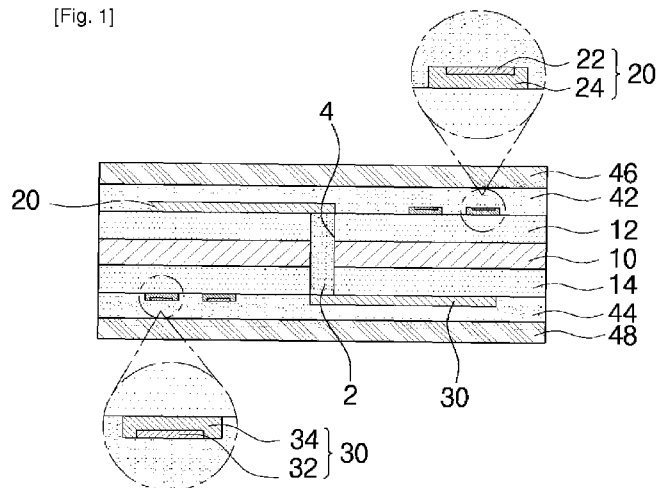
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[다음 쪽 계속]

(54) Title: FLEXIBLE PRINTED CIRCUIT BOARD AND MANUFACTURING METHOD THEREOF

(54) 발명의 명칭 : 연성 인쇄회로기판 및 그 제조방법

[Fig. 1]



(57) Abstract: The flexible printed circuit board of the present invention comprises: a base film, having via holes filled with conductive connectors, attached on one side to a first adhesive sheet and attached on the other side to a second adhesive sheet; a first conductive pattern attached to the first adhesive sheet by transcription; a second conductive pattern attached to the second adhesive sheet by transcription and electrically connected to the first conductive pattern via the conductive connectors; a first cover layer attached to the first adhesive sheet; and a second cover layer attached to the second adhesive sheet. Accordingly, the occurrence of a smear is minimized since the via holes are formed with only the two sides of the base film attached with adhesive sheets, the manufacturing process is simplified, a thin width is achieved and manufacturing costs can be reduced.

(57) 요약서:

[다음 쪽 계속]

WO 2012/161517 A2

**공개:**

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

본 발명의 연성 인쇄회로기판은 일면에 제 1 접착시트가 부착되고, 타면에 제 2 접착시트가 부착되며 도전성 연결부가 충전된 비아홀을 구비한 베이스 필름과, 상기 제 1 접착시트에 전사방식에 의해 부착되는 제 1 도전패턴과, 상기 제 2 접착시트에 전사방식에 의해 부착되고 상기 도전성 연결부에 의해 제 1 도전패턴과 전기적으로 연결되는 제 2 도전패턴과, 상기 제 1 접착시트에 부착되는 제 1 커버층과, 상기 제 2 접착시트에 부착되는 제 2 커버층으로 구성되어, 베이스 필름의 양면에 접착시트만 부착한 상태에서 비아홀을 형성하므로 스미어(Smear) 발생을 최소화하고, 제조 공정을 단순화할 수 있으며, 두께를 얇게 형성할 수 있고 제조비용을 감소시킬 수 있다.

명세서

발명의 명칭: 연성 인쇄회로기판 및 그 제조방법

기술분야

- [1] 본 발명은 연성 인쇄회로기판(Flexible Printed Circuit Board; 이하 'FPCB'라 함)에 관한 것으로, 보다 상세하게는 전사방식을 이용하여 양면에 금속패턴이 형성되는 연성 인쇄회로기판 및 그 제조방법에 관한 것이다.

배경기술

- [2] 최근, 전자 부품과 부품 내장 기술의 발달과 더불어 회로 도체를 중첩하는 다층 인쇄 회로 기판이 지속적으로 개발되고 있으며, 전자 산업 기술 분야에서 반도체 집적회로의 집적도의 급속한 발전으로 소형 칩과 그 부품을 직접 탑재하는 표면 실장 기술의 발전에 따라 전자 부품들이 경박 단소화 됨에 따라 보다 복잡하고 협소한 공간에서도 내장이 용이하도록 하는 것을 필요로 하고 있으며, 이러한 요구에 부응하여 FPCB가 개발되고 있다. 특히, 적층이 용이하고 사용도가 높은 양면 구조의 FPCB의 경우, 카메라, 휴대폰 배터리, 프린터, 디스크 드라이브, 소형 계측기, LCD, PDP, 의료 기기 등의 기술적 발전으로 인하여 그 사용량이 급격히 증가하면서 그에 대한 기술 개발과 요구는 더욱 늘어가고 있는 실정이다.
- [3] 현재, 양면 FPCB를 제조하기 위하여 절연 기판의 양측면에 동박 포일이 부착된 양면 FCCL(Flexible Copper Clad Laminate)을 이용하여 유전체의 양면의 구리 전극을 패턴으로 형성하여 사용하였다.
- [4] 그리고, 구리 전극 사이를 전기적으로 연결하기 위해 유전체에 펀칭 방법으로 비아 홀을 형성한 후 비아 홀에 도전성 충전재를 충전하여 양면 구리 전극 사이를 전기적으로 연결한다.
- [5] 그러나, 이러한 FPCB의 비아 홀 도전성 충전재와 구리 전극 사이가 계면 접촉불량으로 인하여 박리가 발생되어 불량이 발생하는 문제가 있다.
- [6] 종래의 인쇄회로기판의 비아 형성방법은 대한민국 등록특허공보 10-0802621(2008년 02월02일)에 개시되어 있다.
- [7] 이러한 종래의 인쇄회로기판의 비아 형성방법은 제 1 베이스 및 제 2 베이스 각각의 일 측면에 관통홀이 형성되는 제 1 컨택부 및 제 2 컨택부가 형성되는 단계와, 상기 제 1 베이스 및 제 2 베이스의 사이에 유전체 물질을 배치하여 상기 제 1 컨택부 및 제 2 컨택부가 유전체 물질에 묻히는 상태로 합착시키는 단계와, 상기 제 1 컨택부 및 제 2 컨택부의 일면이 외부로 노출되게 상기 각 베이스를 제거하는 단계와, 상기 제 1 컨택부의 관통홀을 통해 제 2 컨택부의 내부면까지 관통되는 연결홀을 형성시키는 단계와, 상기 연결홀의 내부에 상기 제 1 컨택부 및 제 2 컨택부 간의 전기적 통전이 가능하도록 연결부를 형성시켜 비아가 구성되는 단계와, 상기 제 1 컨택부 및 제 2 컨택부가 구비되는 유전체의 양면에 제 1 절연막과 제 2 절연막을 형성시키는 단계로 구성된다.

- [8] 하지만, 제 1 컨택부와 제 2 컨택부 간의 전기적 통전으로 인해 연결홀의 내부에 연결부를 형성할 경우 연결부와 제 1 컨택부와 제 2 컨택부 사이에 계면 접합 불량으로 박리가 발생되고 이에 따라, 제 1 컨택부와 제 2 컨택부 사이의 전기적인 통전 불량을 초래할 수 있는 문제가 발생된다.

발명의 상세한 설명

기술적 과제

- [9] 본 발명의 목적은 필름의 양면에 접착시트만 부착한 상태에서 비아홀을 형성하므로 스미어(Smear) 발생을 최소화하고, 제조 공정을 단순화할 수 있는 연성 인쇄회로기판 및 그의 제조방법을 제공하는 것이다.
- [10] 본 발명의 다른 목적은 적층되는 층수를 줄일 수 있어 두께를 얇게 형성할 수 있고 제조비용을 감소시킬 수 있는 연성 인쇄회로기판 및 그의 제조방법을 제공하는 것이다.
- [11] 본 발명의 다른 목적은 도전패턴과 비아홀에 충전되는 전도성 연결부 사이의 접촉면적을 크게 하여 접합 불량을 방지할 수 있는 연성 인쇄회로기판 및 그 제조방법에 관한 것이다.
- [12] 본 발명의 다른 목적은 비아 홀에 충전되는 전도성 연결부의 경화시 발생하는 가스가 외부로 배출되도록 하여 가스가 전도성 연결부와 도전 패턴의 접합면의 접촉을 방해하는 것을 방지할 수 있는 연성 인쇄회로기판 및 그 제조방법에 관한 것이다.
- [13] 본 발명이 이루고자 하는 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [14] 본 발명의 연성 인쇄회로기판은 일면에 제1접착시트가 부착되고, 타면에 제2접착시트가 부착되며 도전성 연결부가 충전된 비아홀을 구비한 베이스 필름과, 상기 제1접착시트에 전사방식에 의해 부착되는 제1도전패턴과, 상기 제2접착시트에 전사방식에 의해 부착되고 상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되는 제2도전패턴과, 상기 제1접착시트에 부착되는 제1커버층과, 상기 제2접착시트에 부착되는 제2커버층을 포함하는 것을 특징으로 한다.
- [15] 본 발명의 연성 인쇄회로기판은 도전성 연결부가 충전된 비아 홀을 갖는 접착시트와, 상기 접착시트의 일면에 전사방식에 의해 부착되는 제1도전패턴과, 상기 접착시트의 타면에 전사방식에 의해 부착되고 상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되는 제2도전패턴을 포함하고, 상기 제1도전패턴 및 제2도전패턴의 도전성 연결부와 접합되는 접합부에는 도전성 연결부의 경화시 발생하는 가스를 배출시키고 도전성 연결부가 채워져

접촉면적을 증대시키는 배출홀이 형성되는 것을 특징으로 한다.

- [16] 본 발명의 연성 인쇄회로기판 제조방법은 일면에 제1접착시트가 부착되고 타면에 제2접착시트가 부착된 베이스 필름에 비아홀을 형성하고, 상기 비아홀에 도전성 연결부를 충전하는 단계와, 상기 제1접착시트에 제1도전패턴을 전사하는 단계와, 상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되도록 상기 제2접착시트에 제2도전패턴을 전사하는 단계와, 상기 제1접착시트에 제1커버층을 접착하는 단계와, 상기 제2접착시트에 제2커버층을 접착하는 단계를 포함하는 것을 특징으로 한다.

- [17] 본 발명의 연성 인쇄회로기판 제조방법은 접착시트에 비아 홀을 형성하고, 상기 비아 홀에 도전성 연결부를 충전하는 단계와, 기판의 표면에 제1도전패턴을 형성하고, 상기 도전성 연결부와 접합되는 제1도전패턴의 접합부에 배출홀을 형성하는 단계와, 기판의 표면에 제2도전패턴을 형성하고, 상기 도전성 연결부와 접합되는 제2도전패턴의 접합부에 배출홀을 형성하는 단계와, 상기 접착시트의 일면에 제1도전패턴을 전사하는 단계와, 상기 접착시트의 타면에 제2도전패턴을 전사하는 단계를 포함하는 것을 특징으로 한다.

발명의 효과

- [18] 따라서, 본 발명의 연성 인쇄회로기판은 베이스 필름의 양면에 제1접착시트 및 제2접착시트를 부착한 상태에서, 베이스 필름, 제1접착시트 및 제2접착시트를 관통하도록 비아홀을 형성하기 때문에 스미어(Smear) 발생을 최소화하고, 제조 공정을 단순화할 수 있다.
- [19] 또한, 본 발명의 연성 인쇄회로기판은 기존의 비아홀을 형성하기 위한 시드를 제거할 수 있어 적층되는 층수를 줄일 수 있게 되고, 이에 따라 두께를 얇게 형성할 수 있고 제조비용을 절감할 수 있다.
- [20] 또한, 본 발명의 연성 인쇄회로기판은 접착시트에 전사방식으로 부착되는 제1도전패턴과 제2도전패턴의 도전성 연결부와 접합되는 접합부에 배출홀을 형성하여 도전성 연결부가 배출홀에 채워지도록 하여 도전성 연결부와 제1도전패턴 및 제2도전패턴 사이의 접촉 면적을 증대시켜 도전패턴과 도전성 연결부 사이의 접합 불량을 방지할 수 있다.
- [21] 또한, 본 발명의 연성 인쇄회로기판은 제1도전패턴 및 제2도전패턴의 표면에 요철을 형성하여 도전성 연결부와와의 접촉면적을 증대시켜 도전패턴과 도전성 연결부 사이의 접합 불량을 방지할 수 있다.
- [22] 또한, 본 발명의 연성 인쇄회로기판은 배출홀을 통해 도전성 연결부의 경화시 발생되는 가스가 배출되도록 하여 가스 포집으로 인한 도전패턴과 도전성 연결부 접합면의 접합 불량을 방지할 수 있다.

도면의 간단한 설명

- [23] 도 1은 본 발명의 제1실시예에 따른 연성 인쇄회로기판의 단면도이다.

- [24] 도 2 내지 도 10은 본 발명의 일 실시예에 따른 연성 인쇄회로기판의 공정을 순서대로 나타낸 단면도들이다.
- [25] 도 11은 본 발명의 제2실시예에 따른 연성 인쇄회로기판의 단면도이다.
- [26] 도 12 내지 도 16은 본 발명의 제2실시예에 따른 연성 인쇄회로기판의 공정을 순서대로 나타낸 단면도들이다.
- [27] 도 17은 본 발명의 제3실시예에 따른 연성 인쇄회로기판의 단면도이다.
- [28] 도 18은 도 17 A부의 확대도이다.
- [29] 도 19는 본 발명의 제3실시예에 따른 도전패턴 집합부를 나타낸 평면도이다.
- [30] 도 20은 본 발명의 제3실시예에 따른 도전패턴 집합부의 다른 예를 나타낸 평면도이다.
- [31] 도 21은 본 발명의 제4실시예에 따른 도전패턴과 도전성 연결부의 집합구조를 나타낸 도 17 A부의 확대도이다.
- [32] 도 22 내지 도 28은 본 발명의 제4실시예에 따른 연성 인쇄회로기판의 제조공정을 순서대로 나타낸 단면도들이다.

발명의 실시를 위한 형태

- [33] 이하, 첨부된 도면들을 참조하여 본 발명에 따른 실시예를 상세히 설명한다. 이 과정에서 도면에 도시된 구성요소의 크기나 형상 등은 설명의 명료성과 편의상 과장되게 도시될 수 있다. 또한, 본 발명의 구성 및 작용을 고려하여 특별히 정의된 용어들은 사용자, 운용자의 의도 또는 관례에 따라 달라질 수 있다. 이러한 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 한다.
- [34] 도 1은 본 발명의 제1실시예에 따른 연성 인쇄회로기판의 단면도이다.
- [35] 도 1을 참조하면, 제1실시예에 따른 연성 인쇄회로기판은 도전성 연결부(2)가 충전된 비아홀(4)을 구비한 베이스 필름(10)과, 베이스 필름(10)의 일면에 적층되는 제1도전패턴(20)과, 베이스 필름(10)의 타면에 적층되고 도전성 연결부(2)에 의해 제1도전패턴(20)과 전기적으로 연결되는 제2도전패턴(30)을 포함한다.
- [36] 베이스 필름(10)의 일면에는 제1도전패턴(20)이 접착되는 제1접착시트(12)가 부착되고, 타면에는 제2도전패턴(40)이 접착되는 제2접착시트(14)가 부착된다.
- [37] 비아홀(4)은 베이스 필름(10)의 양면에 제1접착시트(12)와 제2접착시트(14)가 접착된 상태에서 드릴링하여 베이스 필름(10), 제1접착시트(12) 및 제2접착시트(14)를 관통하여 형성된다.
- [38] 도전성 연결부(2)는 비아홀(4)에 도전성 페이스트를 충전한 후 열 또는 자외선을 가하여 경화시키면 비아홀(4)에 형성된다.
- [39] 도전성 연결부(2)는 Ag 페이스트, 나노 페이스트(Nano Paste) 또는 Sn 솔더 페이스트(Sn Solder Paste)가 사용될 수 있다.
- [40] Ag 페이스트는 Ag 분말 및 Ag 분말을 결속시켜주는 열경화성 수지 또는

자외선 경화성 수지로 구성된다. 상기 열경화성 수지 또는 자외선 경화성 수지는 상온에서 액체 상태를 유지하고 있다가 열 또는 자외선이 가해지면 경화되는 수지로서, 에폭시 수지, 폴리에스터 수지, 아크릴 수지, 크실렌 수지, 폴리우레탄 수지, 우레아 수지, 아미노 수지, 알키드 수지 등이 사용될 수 있다.

- [41] 나노 페이스트(Nano Paste)는 나노 도전성 잉크와 도전성 파우더를 분산을 통해 형성되고, 저온 소결하여 도전성 연결부(2)를 형성한다. 여기에서, 나노 도전성 잉크는 나노 사이즈의 Ag 입자가 포함된 잉크나 나노 사이즈의 Cu 입자가 포함된 잉크가 사용되고, 도전성 파우더는 Ag 파우더나 Cu 파우더가 사용된다.
- [42] 이때, 나노 페이스트의 Ag나 Cu 함량은 75~80% 정도이고, 파우더 사이즈는 10~200nm 정도이다. 그리고, 나노 페이스트(Nano Paste)의 점도는 50000~200000cps 정도가 사용되고, 소결 온도는 150°C~180°C에서 1시간 이내로 한다.
- [43] 구체적으로, 나노 페이스트(Nano Paste)는 나노 Ag 잉크와 Ag 파우더를 분산을 통해 형성될 수 있고, 나노 Ag 잉크와 Cu 파우더를 분산을 통해 형성될 수 있고, 나노 Cu 잉크와 Ag 파우더를 분산을 통해 형성될 수 있고, 나노 Cu 잉크와 Cu 파우더를 분산을 통해 형성될 수 있다.
- [44] Sn 솔더 페이스트는 Cu, Sn 솔더 및 레진(Resin)을 혼합하여 형성되거나, Ag, Sn 솔더 및 레진(Resin)을 혼합하여 형성된다.
- [45] 제1도전패턴(20)은 제1접착시트(12)에 전사방식으로 접착되고, 제2도전패턴(30)은 제2접착시트(14)에 전사방식으로 접착된다.
- [46] 그리고, 제1접착시트(12)에는 제1도전패턴(20)이 매몰되는 제1접착층(42)이 접착되고, 제1접착층(42)에는 제1접착층(42)을 보호하기 위한 절연재질의 제1커버층(46)이 부착된다.
- [47] 그리고, 제2접착시트(14)에는 제2도전패턴(30)이 매몰되는 제2접착층(44)이 접착되고, 제2접착층(44)에는 제2접착층(44)을 보호하기 위한 절연재질의 제2커버층(48)이 부착된다.
- [48] 제1도전패턴(20)과 제2도전패턴(30)은 잉크젯 패터닝 방법으로 전도성 잉크가 기판의 표면에 패터닝되는 시드층(22,32)과, 시드층(22,32)의 표면에 도금되는 도금층(24,34)을 포함한다.
- [49] 여기에서, 시드층(22,32)은 도금층(24)을 형성하기 위한 시드(seed)역할을 충실히 하면 되므로, 시드층(22,32)의 두께는 1 μ m 이하의 얇은 두께로도 충분하다.
- [50] 그리고, 도금층(24)은 구리 이외에 Au, Ag, Al, Ni, Sn 등의 도전성 금속 중 어느 하나를 사용할 수 있으며, 도금방식을 습식 도금으로 진행된다.
- [51] 여기에서, 제1접착층(42)을 구비한 제1커버층(46) 및 제2접착층(44)을 구비한 제2커버층(48) 대신에 절연층이 코팅될 수 있다. 절연층은 PSR(Photo Solder Resist) 또는 PSI가 사용될 수 있다.
- [52] 도 2 내지 도 10은 본 발명의 제1실시예에 따른 FPCB 제조 공정을 순서대로

나타낸 단면도들이다.

- [53] 먼저, 도 2에 도시된 바와 같이, 양면에 제1접착시트(12)와 제2접착시트(14)가 부착된 베이스 필름(10)을 준비한다.
- [54] 베이스 필름(10)은 폴리이미드 필름으로 형성되는 것이 바람직하다.
- [55] 그리고, 도 3에 도시된 바와 같이, 베이스 필름(10), 제1접착시트(12) 및 제2접착시트(14)를 드릴링하여 비아홀(4)을 형성한다.
- [56] 그리고, 도 4에 도시된 바와 같이, 비아홀(4)에 도전성 연결부(2)를 형성한다. 즉, 도전성 페이스트를 비아홀(4)에 충전한 후 열 또는 자외선을 가하여 도전성 페이스트를 경화시키면 도전성 연결부(2)가 형성된다.
- [57] 여기에서, 도전성 페이스트는 은 분말 및 상기 은 분말을 결속시켜주는 열 경화수지 또는 자외선 경화수지로 구성된다. 상기 열 경화수지 및 자외선 경화수지는 상온에서 액체 상태를 유지하고 있다가 열이나 자외선이 가해지면 경화되는 수지로서, 에폭시 수지, 폴리에스터 수지, 아크릴 수지, 크실렌 수지, 폴리우레탄 수지, 우레아 수지, 아미노 수지, 알키드 수지 등이 사용될 수 있다.
- [58] 이와 같이, 양면에 제1접착시트(12)와 제2접착시트(14)가 부착된 필름(10)에 비아홀(4)을 형성하는 공정이 완료되면, 제1접착시트(12)와 제2접착시트(14)에 제1도전패턴(20) 및 제2도전패턴(30)을 형성하는 공정을 수행한다.
- [59] 제1도전패턴(20)을 형성하는 공정을 살펴보면, 먼저, 기판(50)에 제1도전패턴(20)을 형성한다.
- [60] 기판(50)은 투명한 유리 기판이나 플렉시블(flexible)한 플라스틱 기판 또는 불투명한 절연 기판 예를 들면, 폴리이미드 필름(polyimide film) 등으로 형성된다. 여기서, 기판(50)의 두께는 $8\mu\text{m} \sim 1\text{mm}$ 가 바람직하다.
- [61] 제1도전패턴(20)은 기판(50)의 표면에 잉크젯 인쇄 방식으로 패터닝되는 시드층(22)과, 시드층(22)의 표면에 도금되는 도금층(24)을 포함한다.
- [62] 시드층(22)을 패터닝하는 과정을 살펴보면, 도 5에 도시된 바와 같이, 기판(50) 위에 금속 나노 입자 일 예로, 은 나노 입자로 이루어진 전자 잉크(52)가 인쇄 헤드(54)의 노즐(미도시)에서 배출되어 기판(50)상에 소정의 패턴으로 적층되어 잉크젯 패터닝이 이루어진다.
- [63] 이때, 전자 잉크(52)의 적층두께(즉, 추후에 시드 금속층으로 될 시드층(22)의 두께)는 노즐의 개구의 크기, 밸브의 개폐정도, 전자잉크(52)의 점도, 인쇄 헤드(54)의 진행속도 등에 의해 결정된다. 이러한 요소들을 적절하게 제어함으로써 원하는 두께 또는 크기의 시드층(22)을 형성한다. 여기서, 시드층(22)은 추후에 도금을 위한 시드(seed)역할을 충실히 하면 되므로, 시드층(22)의 두께는 $1\mu\text{m}$ 이하의 얇은 두께이면 충분하다.
- [64] 그리고, 시드층(22) 내의 솔벤트 성분 제거 및 나노 금속 분말의 소결을 위해 큐어링을 실시한다. 큐어링은 통상적으로 200°C 미만에서 상기 패턴화된 시드층(22)을 가열하거나 광을 조사함으로써 이루어지는데, 이때 인가되는 열이나 광의 양은 시드층(22)내의 전자 잉크의 점도 또는 적층된 시드층(22)의

두께 등에 의해 결정된다. 큐어링에 의해 시드층(22)은 솔벤트 성분이 제거된 채로 기판(50) 상에 부착되고, 이때, 시드층(22)은 도금을 위한 시드 금속층이 된다.

- [65] 도금층(24)은 도 6에 도시된 바와 같이, 시드층(22)의 표면에 감싸지게 도금된다. 즉, 시드층(22)은 기판(50)의 부착된 일면을 제외한 양측면 및 상면이 도금층으로 감싸지게 된다.
- [66] 도금층(24)은 예를 들면 구리 도금층으로 형성된다. 여기에서, 도금층(24)은 구리 이외에도 Au, Ag, Al, Ni, Sn 등의 도전성 금속층 어느 하나를 사용할 수 있으며, 도금방식은 습식 도금으로 진행된다.
- [67] 또한, 시드층(22)을 형성한 후에 시드층(22)들 사이에 포토레지스트와 같은 감광막을 패터닝하여도 된다. 감광막은 보다 정밀한 패턴 구현을 위해 도금층(24)이 시드층(22) 상에서 옆으로 성장하는 것을 방지하기 위한 것이다. 따라서, 상기 감광막의 두께는 시드층(22)의 두께보다 두껍고 도금층(24)의 두께보다 두껍거나 같게 하는 것이 바람직하다.
- [68] 그리고, 감광막 영역을 제외한 시드층(22)의 표면에 도금층(24)을 소정 두께 및 크기로 도금한 후에 감광막을 제거하면 된다.
- [69] 그리고, 제1도전패턴(20)을 만드는 방법과 동일한 방법으로, 기판(50)에 제2도전패턴(30)을 형성한다. 즉, 도 7에 도시된 바와 같이, 기판(50)의 표면에 전도성 잉크를 사용하여 패턴을 형성하고 상기 패턴을 열처리하여 시드층(32)을 만들고, 상기 시드층(32)의 표면에 도금층(34)을 도금하여 기판(50)의 표면에 제2도전패턴(30)을 형성한다.
- [70] 기판(50)에 제1도전패턴(20)과 제2도전패턴(30)을 형성하는 과정이 완료되면, 제1접착시트(12)에 제1도전패턴(20)을 전사시키고, 제2접착시트(14)에 제2도전패턴을 전사시키는 공정을 수행한다.
- [71] 제1접착시트(12)에 제1도전패턴(20)을 전사시키고 제2접착시트(14)에 제2도전패턴(20)을 전사시키는 과정을 살펴보면, 도 8에 도시된 바와 같이, 제1접착시트(12)에 제1도전패턴(20)을 부착시키고, 제2접착시트(14)에 제2도전패턴(30)을 부착시킨다.
- [72] 제1접착시트(12) 및 제2접착시트(14)는 대략 10~40 μ m의 두께이며, 아크릴 타입(acrylic type)과 에폭시 타입(epoxy type) 모두 사용가능하며 혼합하여 사용하는 것도 가능하다. 이러한 접착시트(10)는 상온에서는 고체 상태를 유지하고 일정 이상을 열을 가하면 용융되면서 접착력이 발생하는 접착제가 사용되는 것이 바람직하며, 특히 120~140°C에서 일정 시간 동안 가열하면 접합력이 극대화될 수 있는 접착제가 사용될 수 있다.
- [73] 제1접착시트(12) 및 제2접착시트(14)를 제1도전패턴(20) 및 제2도전패턴(30)의 표면에 접촉시킨 후 일정 정도의 열을 정해진 시간동안 가해주면 제1접착시트(12)에 제1도전패턴(20)이 접착되고, 제2접착시트(14)에 제2도전패턴(14)이 접착된다.

- [74] 이러한 상태에서, 기관(50)을 분리하면 도 9에 도시된 바와 같이, 제1도전패턴(20)이 제1접착시트(12)에 전사되고, 제2도전패턴(30)이 제2접착시트(14)에 전사된다.
- [75] 즉, 제1접착시트(12) 및 제2접착시트(14)에 제1도전패턴(20) 및 제2도전패턴(30)을 접착시킨 후 기관(50)을 분리시키면 제1도전패턴(12) 및 제2도전패턴(14)과 기관(50) 사이의 접착력에 비해 제1도전패턴(20)과 제1접착시트(12) 사이 및 제2도전패턴(30)과 제2접착시트(30) 사이의 접착력이 강하기 때문에 제1도전패턴(20) 및 제2도전패턴(14)이 기관(50)에서 분리되어 제1접착시트(12) 및 제2접착시트(14)에 전사된다.
- [76] 이때, 제1도전패턴(20)과 제2도전패턴(30)은 도전성 연결부(2)에 의해 상호 전기적으로 연결된 상태가 된다.
- [77] 그리고, 도 10에 도시된 바와 같이, 제1접착시트(12)에 제1커버층(46)이 적층된 제1접착층(42)을 부착하고, 제2접착시트(14)에 제2커버층(48)이 적층된 제2접착층(44)을 부착한다.
- [78] 그런 후, 제1커버층(46)과 제2커버층(48) 사이를 가압하면서 설정된 열을 설정된 시간동안 가하게 되면 제1접착층(42)과 제1접착시트(12)가 용융되면서 제1접착층(42)과 제1접착시트(12)가 상호 접착되고, 제1도전패턴(20)은 제1접착층(42) 내부에 매몰된 상태가 된다.
- [79] 그리고, 제2접착층(44)과 제2접착시트(14)가 용융되면서 제2접착층(44)과 제2접착시트(14)가 상호 접착되고, 제2도전패턴(30)은 제2접착층(44) 내부에 매몰된 상태가 된다.
- [80] 여기에서, 제1접착층(42) 및 제2접착층(44)이 용융되는 온도는 제1접착시트(12) 및 제2접착시트(14)가 용융되는 온도에 비해 낮기 때문에 제1접착층(42) 및 제2접착층(44)이 열에 의해 용융되더라도 제1접착시트(12) 및 제2접착시트(14)는 용융되지 않는다.
- [81] 도 11은 본 발명의 제2실시예에 따른 연성 인쇄회로기판의 단면도이다.
- [82] 제2실시예에 따른 연성 인쇄회로기판은 비아홀(4)이 구비된 절연재질의 베이스 필름(10)과, 베이스 필름(10)의 일면에 적층되는 제1도전패턴(20)과, 베이스 필름(10)의 타면에 적층되고 제1도전패턴(20)과 전기적으로 연결되는 제2도전패턴(30)을 포함한다.
- [83] 여기에서, 베이스 필름(10), 제1도전패턴(20) 및 제2도전패턴(30)의 구성은 위의 제1실시예에서 설명한 베이스 필름(10), 제1도전패턴(20) 및 제2도전패턴(30)의 구성과 동일하므로 그 자세한 설명을 생략한다.
- [84] 비아홀(4)의 내벽면에는 동 도금층(6)을 도금하기 위한 시드(seed) 역할을 하는 도전성 시드층(8)이 형성된다. 여기에서, 도전성 시드층(8)은 비아홀(4)의 내벽면에 일정 두께로 도포되고 도전성 금속성분이 포함된 에폭시 수지나 도전성 나노 잉크가 사용될 수 있고, 비아홀(4)의 내벽면에 도금되거나 도포될 수 있다.

- [85] 그리고, 비아홀(2) 내벽면에 형성된 도전성 시드층(8)과 제1도전패턴(20) 및 제2도전패턴(30)의 표면에는 제1도전패턴(20)과 제2도전패턴(30)을 전기적으로 연결하기 위한 동 도금층(6)이 형성된다.
- [86] 베이스 필름(10)의 일면에는 제1도전패턴(20)이 접착되는 제1접착시트(12)가 부착되고, 타면에는 제2도전패턴(40)이 접착되는 제2접착시트(14)가 부착된다.
- [87] 그리고, 제1접착시트(12)에는 제1도전패턴(20)이 매몰되는 제1접착층(42)이 접착되고, 제1접착층(42)에는 제1접착층(42)을 보호하기 위한 절연재질의 제1커버층(46)이 부착된다.
- [88] 그리고, 제2접착시트(14)에는 제2도전패턴(30)이 매몰되는 제2접착층(44)이 접착되고, 제2접착층(44)에는 제2접착층(44)을 보호하기 위한 절연재질의 제2커버층(48)이 부착된다.
- [89] 제1도전패턴(20)과 제2도전패턴(30)은 잉크젯 패터닝 방법으로 전도성 잉크가 기판의 표면에 패터닝되는 시드층(22,32)과, 시드층(22,32)의 표면에 도금되는 도금층(24,34)을 포함한다.
- [90] 이와 같이, 제2실시에에 따른 연성 인쇄회로기판은 비아홀(4)의 내벽면에 도전성 시드층(8)을 형성하고, 제1도전패턴(20)과 제2도전패턴(30)을 형성한 후에 도전성 시드층(8)과 제1도전패턴(20) 및 제2도전패턴(30)의 표면에 동 도금을 실시하여 동 도금층(6)을 형성하므로 제1도전패턴(20)과 제2도전패턴(30)의 전기적인 연결이 보다 안정적으로 이루어질 수 있다.
- [91] 도 12 내지 도 16은 본 발명의 제2실시에에 따른 연성 인쇄회로기판의 제조 공정을 순서대로 나타낸 단면도들이다.
- [92] 먼저, 위의 제1실시예에서 설명한 바와 같이, 양면에 제1접착시트(12)와 제2접착시트(14)가 부착된 베이스 필름(10)을 준비하고, 베이스 필름(10), 제1접착시트(12) 및 제2접착시트(14)를 드릴링하여 비아홀(4)을 형성한다.
- [93] 그리고, 도 12에 도시된 바와 같이, 비아홀(4)의 내벽면에 동 도금층(6)을 도금하기 위한 시드 역할을 하는 도전성 시드층(8)을 형성한다.
- [94] 도전성 시드층(8)은 비아홀(4)의 내벽면에 도포 또는 도금방법으로 형성되고, 도전성 금속이 함유된 에폭시 수지 또는 나노 잉크와 같은 도전성 재료가 사용된다.
- [95] 그리고, 도전성 시드층(8)을 비아홀(4) 내벽면에 도포한 후 도전성 시드층(8) 내의 솔벤트 성분 제거 및 나노 금속 분말의 소결을 위해 열을 가하거나 광을 조사하는 경화가 실시될 수 있다.
- [96] 이와 같이, 양면에 제1접착시트(12)와 제2접착시트(14)가 부착된 베이스 필름(10)에 비아홀(4)을 형성하는 공정이 완료되면, 제1접착시트(12)와 제2접착시트(14)에 제1도전패턴(20) 및 제2도전패턴(30)을 형성하는 공정을 수행한다.
- [97] 제1도전패턴(20) 및 제2도전패턴(30)을 형성하는 공정은 위의 제1실시예에서 설명한 제1도전패턴(20) 및 제2도전패턴(30)을 제1접착시트(12)와

- 제2접착시트(14)에 형성하는 공정과 동일하다.
- [98] 기관(50)에 제1도전패턴(20)과 제2도전패턴(30)을 형성하는 과정이 완료되면, 제1접착시트(12)에 제1도전패턴(20)을 전사시키고, 제2접착시트(14)에 제2도전패턴을 전사시키는 공정을 수행한다.
- [99] 제1접착시트(12)에 제1도전패턴(20)을 전사시키고 제2접착시트(14)에 제2도전패턴(20)을 전사시키는 과정을 살펴보면, 도 13에 도시된 바와 같이, 제1접착시트(12)에 제1도전패턴(20)을 접착시키고, 제2접착시트(14)에 제2도전패턴(30)을 접착시킨다.
- [100] 제1접착시트(12) 및 제2접착시트(14)를 제1도전패턴(20) 및 제2도전패턴(30)의 표면에 접착시킨 후 일정 정도의 열을 정해진 시간동안 가해주면 제1접착시트(12)에 제1도전패턴(20)이 접착되고, 제2접착시트(14)에 제2도전패턴(14)이 접착된다.
- [101] 이러한 상태에서, 기관(50)을 분리하면 도 14에 도시된 바와 같이, 제1도전패턴(20)이 제1접착시트(12)에 전사되고, 제2도전패턴(30)이 제2접착시트(14)에 전사된다.
- [102] 이와 제1도전패턴(20) 및 제2도전패턴(30)의 전사가 완료되면, 제1도전패턴(20)과 제2도전패턴(30)을 전기적으로 연결하기 위한 동 도금을 실시한다.
- [103] 즉, 도 15에 도시된 바와 같이, 비아홀(4)의 내벽면에 형성된 시드층(8)의 표면에 동 도금을 실시하여 제1도전패턴(20)의 표면과 제2도전패턴(30)의 표면 전체에 동일한 동 도금이 실시되어 시드층(8)의 표면에 제1도전패턴(20)과 제2도전패턴(30)이 전체적으로 동도금이 되어 동 도금층(6)을 형성한다.
- [104] 따라서, 동 도금층(6)에 의해 제1도전패턴(20)과 제2도전패턴(30) 사이의 전기적인 연결이 보다 안정적으로 이루어질 수 있다.
- [105] 그리고, 도 12에 도시된 바와 같이, 제1접착시트(12)에 제1커버층(46)이 적층된 제1접착층(42)을 부착하고, 제2접착시트(14)에 제2커버층(48)이 적층된 제2접착층(44)을 부착한다.
- [106] 이와 같은 제2실시에에 따른 연성 인쇄회로기판은 비아홀(4)의 내벽면에 시드층(8)을 형성하고, 시드층(8)과 제1도전패턴(20) 및 제2도전패턴(30) 전체적으로 동 도금층(6)을 형성하여 도전패턴들 사이를 전기적으로 연결함으로써, 제1도전패턴(20)과 제2도전패턴(30) 사이의 전기적인 연결이 보다 안정적으로 이루어질 수 있다.
- [107] 도 17은 본 발명의 제3실시에에 따른 연성 인쇄회로기판의 단면도이다.
- [108] 제3실시에에 따른 연성 인쇄회로기판은 도전성 연결부(2)가 충전된 비아홀(4)을 구비한 접착시트(11)와, 접착시트(11)의 일면에 적층되는 제1도전패턴(20)과, 접착시트(11)의 타면에 적층되고 도전성 연결부(2)에 의해 제1도전패턴(20)과 전기적으로 연결되는 제2도전패턴(30)을 포함한다.
- [109] 여기에서 접착시트(11)는 중앙에 기제가 없는 타입이 적용될 수 있고, 중앙에

베이스 필름이 배치되고, 이 베이스 필름의 양면에 제1접착시트 및 제2접착시트가 형성되는 구조도 적용이 가능하다.

- [110] 비아 홀(4)은 접착시트(11)를 드릴링하여 관통하여 형성된다.
- [111] 도전성 연결부(2)는 위의 제1실시예에서 설명한 도전성 연결부(2)의 구성과 동일하다.
- [112] 제1도전패턴(20)은 접착시트(10)의 일면에 전사방식으로 접착되고, 제2도전패턴(30)은 접착시트(10)에 타면에 전사방식으로 접착된다.
- [113] 그리고, 접착시트(10)의 일면에는 제1도전패턴(20)을 보호하기 위한 절연재질의 제1커버층(46)이 부착되고, 그리고, 접착시트(10)의 타면에는 제2도전패턴(30)을 보호하기 위한 절연재질의 제2커버층(48)이 부착된다.
- [114] 여기에서, 제1커버층(46)에는 제1접착시트(12)에 접착되는 제1접착층(42)이 형성되고, 제2커버층(48)에는 제2접착시트(14)에 접착되는 제2접착층(44)이 형성된다.
- [115] 제1도전패턴(20)과 제2도전패턴(30)은 전도성 금속이 기판의 표면에 인쇄되는 시드층(22,32)과, 시드층(22,32)의 표면에 도금되는 도금층(24,34)을 포함한다.
- [116] 이러한 제1도전패턴(20) 및 제2도전패턴(30)의 구성은 위의 제1실시예에서 설명한 제1도전패턴(20) 및 제2도전패턴(30)의 구성과 동일하다.
- [117] 제1도전패턴(20) 및 제2도전패턴(30)과 도전성 연결부(2) 사이는 적층하는 과정에서 박리현상이 발생되어 접합 불량을 초래하는 문제가 발생 될 수 있고, 도전성 연결부(2) 경화시 발생된 가스가 빠져나가지 못하고 비아 홀(4) 내부에 포집되어 도전패턴과 도전성 연결부의 접합면의 접합을 방해할 우려가 있다.
- [118] 따라서, 이러한 문제를 해결하고자 도 18 및 도 19에 도시된 바와 같이, 제1도전패턴(20)과 제2도전패턴(30)의 도전성 연결부(2)와 접합되는 접합부(60)에 복수의 배출홀(62)을 형성한다.
- [119] 여기에서, 배출홀(62)의 형태는 도 19에 도시된 바와 같이, 복수의 일자형 패턴 형태로 형성될 수 있고, 도 20에 도시된 바와 같이, 복수의 다각형 구멍(62)으로 형성될 수 있다.
- [120] 이와 같이, 도전성 연결부(2)의 접합부(60)에 복수의 배출홀(62)이 형성되어, 이 배출홀(62)을 통해 도전성 연결부(2)의 경화시 발생하는 가스가 배출될 수 있도록 함과 아울러 배출홀(62)에 도전성 연결부(2)가 충전된 상태로 되어 접합부(60)의 접촉 면적을 극대화시킬 수 있게 된다.
- [121] 제1도전패턴(20)과 제2도전패턴(30)에 배출홀(62)을 형성하는 공정은 전도성 잉크를 기판의 표면에 패턴닝할 때 배출홀이 형성되는 마스크를 기판 위에 덮어서 형성할 수 있고, 잉크젯 프린터로 패턴닝시 배출홀을 갖는 패턴으로 직접 형성될 수 있다.
- [122] 도 21은 본 발명의 제4실시예에 따른 도전성 연결부의 접합부를 나타낸 도 1 A부의 확대도이다.
- [123] 제4실시예에 따른 도전성 연결부의 접합부는 위의 제3실시예에서 설명한

접합부의 구조에 제1도전패턴(20)과 제2도전패턴(30)의 접합면에 요철(64)을 형성하여 제1도전패턴(20)과 제2도전패턴(30)의 접합면과 도전성 연결부의 접합면 사이의 접촉 면적을 증대시킴과 아울러 앵커(anchor) 효과를 발생시켜 접합면이 박리되는 것을 방지한다.

- [124] 여기에서, 제1도전패턴(20)과 제2도전패턴(30)의 접합면에 요철을 형성하는 방법은 제1도전패턴(20)과 제2도전패턴(30)을 기판의 표면에 패터닝한 후 제1도전패턴(20)과 제2도전패턴(30)의 접합면을 에칭 처리하여 요철을 형성한다.
- [125] 제1도전패턴(20)과 제2도전패턴(30)의 접합면을 에칭 처리하는 방법 이외에 제1도전패턴(20)과 제2도전패턴(30)의 접합면에 요철을 형성할 수 있는 어떠한 방법도 적용이 가능하다.
- [126] 도 22 내지 도 28은 본 발명의 제3실시에 및 제4실시에에 따른 다른 연성 인쇄회로기판의 제조 공정을 순서대로 나타낸 단면도들이다.
- [127] 먼저, 도 22에 도시된 바와 같이, 양면에 접착성을 갖는 양면 접착시트(10)를 을 준비한다. 그리고, 접착시트(10)를 드릴링하여 비아 홀(4)을 형성한다.
- [128] 그리고, 비아 홀(4)에 도전성 연결부(2)를 충전한다.
- [129] 접착시트(10)의 비아 홀(4)에 도전성 연결부(2)를 충전하는 공정이 완료되면, 접착시트(10)에 제1도전패턴(20) 및 제2도전패턴(30)을 형성하는 공정을 수행한다.
- [130] 제1도전패턴(20)을 형성하는 공정을 살펴보면, 먼저, 기판(50)에 제1도전패턴(20)을 형성한다. 기판(50)에 제1도전패턴을 형성하는 공정은 위의 제1실시예에서 기판(50)에 제1도전패턴(20)을 형성하는 공정과 동일하므로 자세한 설명을 생략한다.
- [131] 그리고, 기판(50)의 표면에 제1도전패턴(20)을 형성할 때 도 23에 도시된 바와 같이, 도전성 연결부(2)와 접합되는 접합면에 복수의 배출홀(62)을 형성한다. 즉, 기판(50)의 표면에 도금층(24)을 도금할 때 도금층(24)의 패터닝 형태를 배출홀(62)을 갖는 형태로 동 도금할 수 있고, 기판(50)의 표면에 배출홀(62)이 형성된 마스크를 배치한 후 동 도금을 실시한다.
- [132] 그리고, 제1도전패턴(20)의 접합면에 요철(64)을 형성할 경우, 도 24에 도시된 바와 같이, 제1도전패턴(20)의 접합면을 에칭 처리하여 요철(64)을 형성한다.
- [133] 그리고, 제1도전패턴(20)을 만드는 방법과 동일한 방법으로, 기판(50)에 제2도전패턴(30)을 형성한다. 즉, 도 25에 도시된 바와 같이, 기판(50)의 표면에 전도성 잉크를 사용하여 패터를 형성하고 상기 패터를 열처리하여 시드층(32)을 만들고, 상기 시드층(32)의 표면에 도금층(34)을 도금하여 기판(50)의 표면에 제2도전패턴(30)을 형성한다.
- [134] 그리고, 제2도전패턴(30)의 전도성 연결부(2)와 접합되는 접합면에 배출홀(62)을 형성하고, 제2도전패턴(30)의 표면을 에칭 처리하여 요철(64)을 형성한다.

- [135] 기판(50)에 제1도전패턴(20)과 제2도전패턴(30)을 형성하는 과정이 완료되면, 접착시트(10)의 일면에 제1도전패턴(20)을 전사시키고, 접착시트(10)의 타면에 제2도전패턴을 전사시키는 공정을 수행한다.
- [136] 즉, 도 26에 도시된 바와 같이, 접착시트(10)의 일면에 제1도전패턴(20)을 위치시키고, 접착시트(10)의 타면에 제2도전패턴(30)을 위치시킨 후, 도 27에 도시된 바와 같이, 접착시트(10)의 일면에 제1도전패턴(20)을 접촉시키고 접착시트(10)의 타면에 제2도전패턴(30)을 접촉시킨다.
- [137] 이때, 도전성 연결부(2)는 액체 상태이기 때문에 제1도전패턴(20)에 형성된 배출홀(62)에 삽입됨과 아울러 제2도전패턴(30)에 형성된 배출홀(62)에 삽입된다. 그러면, 제1도전패턴(20) 및 제2도전패턴(30)과 도전성 연결부(2) 사이의 접촉면적을 증대시킨다.
- [138] 그리고, 도전성 연결부(2)는 제1도전패턴(20) 및 제2도전패턴(30)에 형성된 요철(64)에 삽입되어 접촉면적을 증가시킴과 아울러 앵커효과를 발휘하게 된다.
- [139] 이러한 상태에서, 일정 정도의 열을 정해진 시간 동안 가해주면 접착시트(10)의 일면에 제1도전패턴(20)이 접착되고, 접착시트(10)의 타면에 제2도전패턴(30)이 접착된다.
- [140] 그리고, 일정 정도의 열 또는 자외선을 정해진 시간 동안 가해주면 도전성 연결부(2)가 경화되고, 도전성 연결부(2)가 경화되는 과정에서 발생하는 가스는 배출홀(62)을 통해 외부로 배출된다.
- [141] 그리고, 기판(50)을 분리하면 도 28에 도시된 바와 같이, 제1도전패턴(20)이 접착시트(10)의 일면에 전사되고, 제2도전패턴(30)이 접착시트(10)의 타면에 전사된다.
- [142] 이때, 제1도전패턴(20)과 제2도전패턴(30)은 도전성 연결부(2)에 의해 상호 전기적으로 연결된 상태가 된다. 그리고, 접착시트(10)의 일면에 제1커버층(46)을 부착하고, 접착시트(10)의 타면에 제2커버층(48)을 부착한다.
- [143] 그리고, 본 실시예에 따른 연성 인쇄회로기판이 내장형 안테나로 사용될 경우 제1커버층(46)과 제2커버층(48)이 각각 마그네틱 물질인 페라이트 필름으로 대체될 수 있다.

산업상 이용가능성

- [144] 본 발명은 카메라, 휴대폰, 프린터, 디스크 드라이브, 소형 계측기, LCD, PDP, 의료 기기 등 전자기기에 주로 사용되고, 특히 본 발명의 연성 인쇄회로기판은 두께를 얇게 만들면서 다층구조를 가질 수 있기 때문에 갈수록 슬림화되는 휴대용 전자기기에 사용이 적합하다.

청구범위

- [청구항 1] 일면에 제1접착시트가 부착되고, 타면에 제2접착시트가 부착되며 도전성 연결부가 충전된 비아홀을 구비한 베이스 필름;
상기 제1접착시트에 전사방식에 의해 부착되는 제1도전패턴;
상기 제2접착시트에 전사방식에 의해 부착되고 상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되는 제2도전패턴;
상기 제1접착시트에 부착되는 제1커버층; 및
상기 제2접착시트에 부착되는 제2커버층을 포함하는 연성 인쇄회로기판.
- [청구항 2] 제1항에 있어서,
상기 비아홀은 상기 베이스 필름, 제1접착시트 및 제2접착시트를 관통하여 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 3] 제1항에 있어서,
상기 도전성 연결부는 Ag 페이스트, 나노 페이스트(Nano Paste) 및 Sn 솔더 페이스트(Sn Solder Paste) 중 어느 하나가 사용되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 4] 제3항에 있어서,
상기 Ag 페이스트는 Ag 분말과, 상기 Ag 분말을 결속시켜주는 열경화성 수지 또는 자외선 경화성 수지를 포함하는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 5] 제3항에 있어서,
상기 나노 페이스트(Nano Paste)는 나노 도전성 잉크와 도전성 파우더를 분산을 통해 형성하고,
상기 나노 도전성 잉크는 나노 Ag 잉크나 나노 Cu 잉크가 사용되고, 도전성 파우더는 Ag 파우더나 Cu 파우더가 사용되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 6] 제3항에 있어서,
상기 Sn 솔더 페이스트(Sn Solder Paste)는 Cu, Sn 솔더 및 레진을 혼합하여 형성되거나, Ag, Sn 솔더 및 레진을 혼합하여 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 7] 제1항에 있어서,
상기 제1도전패턴은 제1접착층에 매몰되고, 상기 제2도전패턴은 제2접착층에 매몰되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 8] 제1항에 있어서,
상기 제1도전패턴과 제2도전패턴은 전도성 잉크에 의해 기판의 표면에 패터닝되는 시드층과,
상기 시드층의 표면에 도금되는 도금층을 포함하는 연성

- 인쇄회로기판.
- [청구항 9] 제8항에 있어서,
상기 시드층은 도전성 잉크를 사용하는 잉크젯 인쇄방법, 도전성 페이스트를 사용하는 스크린 프린팅 인쇄방법 및 그라비아 인쇄방법 중 어느 한 방법으로 형성되고,
상기 도금층은 Cu, Au, Ag, Al, Ni, Sn의 도전성 금속 중 어느 하나로 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 10] 제1항에 있어서,
상기 도전성 연결부는 비아홀의 내벽면에 형성되는 도전성 시드층과, 상기 시드층, 제1도전패턴 및 제2도전패턴에 동도금되어 제1도전패턴과 제2도전패턴 사이를 전기적으로 연결하는 동 도금층을 포함하는 연성 인쇄회로기판.
- [청구항 11] 도전성 연결부가 충전된 비아 홀을 갖는 접착시트;
상기 접착시트의 일면에 전사방식에 의해 부착되는 제1도전패턴; 및
상기 접착시트의 타면에 전사방식에 의해 부착되고 상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되는 제2도전패턴을 포함하고,
상기 제1도전패턴 및 제2도전패턴의 도전성 연결부와 접합되는 접합부에는 도전성 연결부의 경화시 발생하는 가스를 배출시키고 도전성 연결부가 채워져 접촉면적을 증대시키는 배출홀이 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 12] 제11항에 있어서,
상기 배출홀은 일자형 패턴형태, 원형홀 형태, 다각형홀 형태 중 어느 한 형태로 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 13] 제11항에 있어서,
상기 제1도전패턴 및 제2도전패턴의 표면에는 상기 도전성 연결부와 접촉면적을 증대시킬 수 있는 요철이 형성되는 것을 특징으로 하는 연성 인쇄회로기판.
- [청구항 14] 일면에 제1접착시트가 부착되고 타면에 제2접착시트가 부착된 베이스 필름에 비아홀을 형성하고, 상기 비아홀에 도전성 연결부를 충전하는 단계;
상기 제1접착시트에 제1도전패턴을 전사하는 단계;
상기 도전성 연결부에 의해 제1도전패턴과 전기적으로 연결되도록 상기 제2접착시트에 제2도전패턴을 전사하는 단계;
상기 제1접착시트에 제1커버층을 접착하는 단계; 및
상기 제2접착시트에 제2커버층을 접착하는 단계를 포함하는 연성 인쇄회로기판 제조방법.

- [청구항 15] 제14항에 있어서,
상기 도전성 연결부를 형성하는 단계는 상기 베이스 필름,
제1접착시트 및 제2접착시트를 관통하도록 비아홀을 형성하는
단계;
상기 비아홀에 도전성 페이스트를 충전하는 단계; 및
상기 도전성 페이스트에 열 또는 자외선을 가하여 경화시키는
단계를 포함하는 연성 인쇄회로기판 제조방법.
- [청구항 16] 제14항에 있어서,
상기 도전성 연결부를 형성하는 단계는 상기 비아홀의 내벽면에
도금을 위한 도전성 시드층을 형성하는 단계;
상기 도전성 시드층과 제1도전패턴 및 제2도전패턴에 동 도금층을
도금하여 제1도전패턴과 제2도전패턴을 전기적으로 연결하는
단계를 포함하는 연성 인쇄회로기판 제조방법.
- [청구항 17] 제14항에 있어서,
상기 제1도전패턴 및 제2도전패턴을 전사하는 단계는 기판에
제1도전패턴 및 제2도전패턴을 형성하는 단계;
상기 제1도전패턴 및 제2도전패턴을 상기 제1접착시트 및
제2접착시트에 접착시키는 단계; 및
상기 제1도전패턴 및 제2도전패턴과 기판 사이를 분리하는 단계를
포함하는 연성 인쇄회로기판 제조방법.
- [청구항 18] 제17항에 있어서,
상기 기판에 제1도전패턴 및 제2도전패턴을 형성하는 단계는
기판의 표면에 전도성 잉크를 사용하여 패턴을 형성하고 상기
패턴을 열처리하여 시드층을 만드는 단계; 및
상기 시드층의 표면에 도금층을 도금하는 단계를 포함하는 연성
인쇄회로기판의 제조방법.
- [청구항 19] 제14항에 있어서,
상기 제1커버층 및 제2커버층에 적층되는 제1접착층 및
제2접착층은 열을 가하면서 가압하여 제1접착층과 제2접착층
내부에 각각 상기 제1도전패턴 및 제2도전패턴이 매몰되도록 하는
것을 특징으로 하는 연성 인쇄회로기판 제조방법.
- [청구항 20] 접착시트에 비아 홀을 형성하고, 상기 비아 홀에 도전성 연결부를
충진하는 단계;
기판의 표면에 제1도전패턴을 형성하고, 상기 도전성 연결부와
접합되는 제1도전패턴의 접합부에 배출홀을 형성하는 단계;
기판의 표면에 제2도전패턴을 형성하고, 상기 도전성 연결부와
접합되는 제2도전패턴의 접합부에 배출홀을 형성하는 단계;
상기 접착시트의 일면에 제1도전패턴을 전사하는 단계; 및

상기 접착시트의 타면에 제2도전패턴을 전사하는 단계를 포함하는 연성 인쇄회로기판 제조방법.

[청구항 21]

제20항에 있어서,

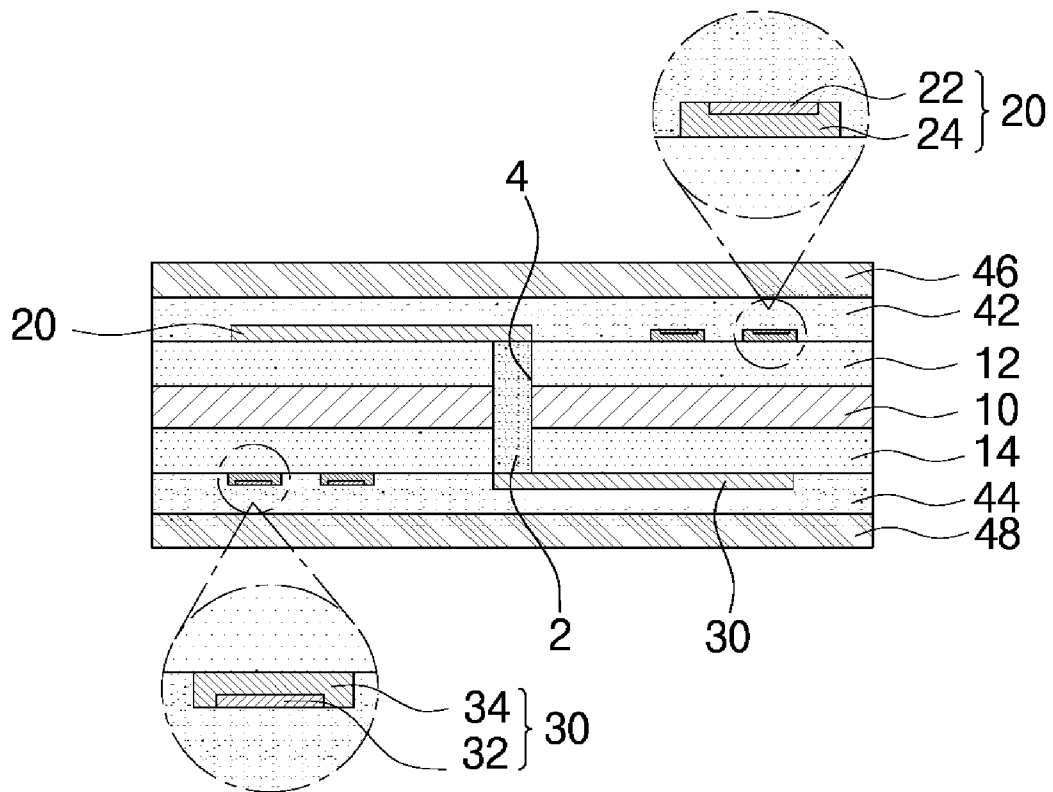
상기 제1도전패턴 및 제2도전패턴의 접합부에 배출홀을 형성한 후 제1도전패턴 및 제2도전패턴의 표면을 에칭 처리하여 요철을 형성하는 단계를 더 포함하는 연성 인쇄회로기판 제조방법.

[청구항 22]

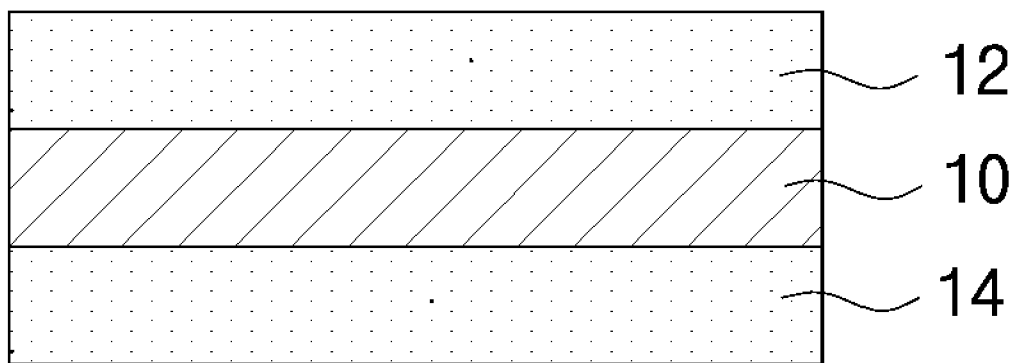
제20항에 있어서,

상기 도전성 연결부를 경화시키는 단계를 더 포함하고, 상기 도전성 연결부를 경화시키는 단계는 상기 도전성 연결부가 상기 제1도전패턴 및 제2도전패턴의 배출홀에 채워진 후 경화시키는 것을 특징으로 하는 연성 인쇄회로기판 제조방법.

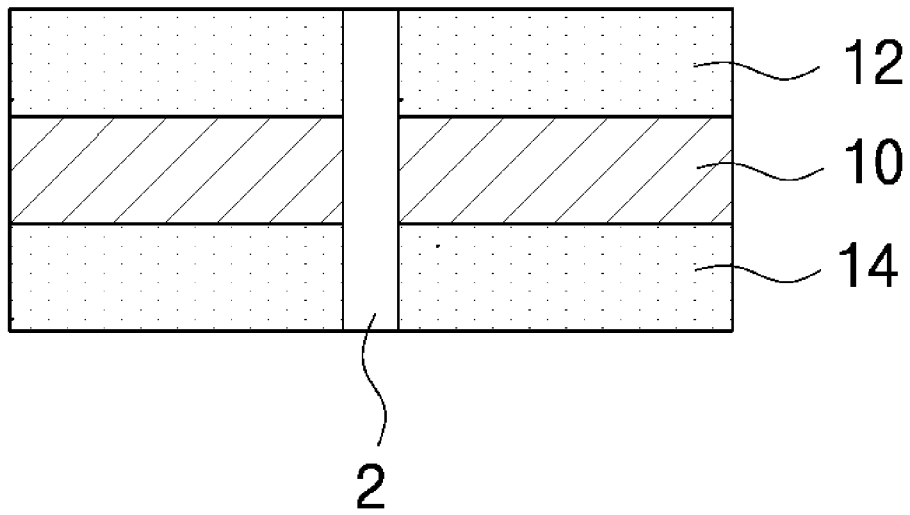
[Fig. 1]



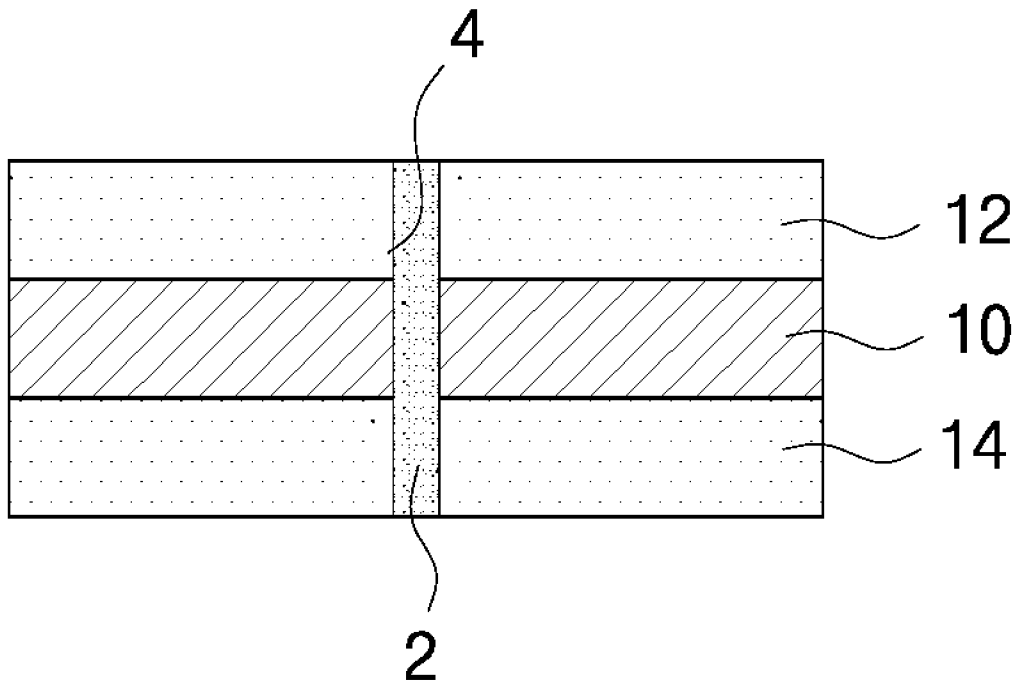
[Fig. 2]



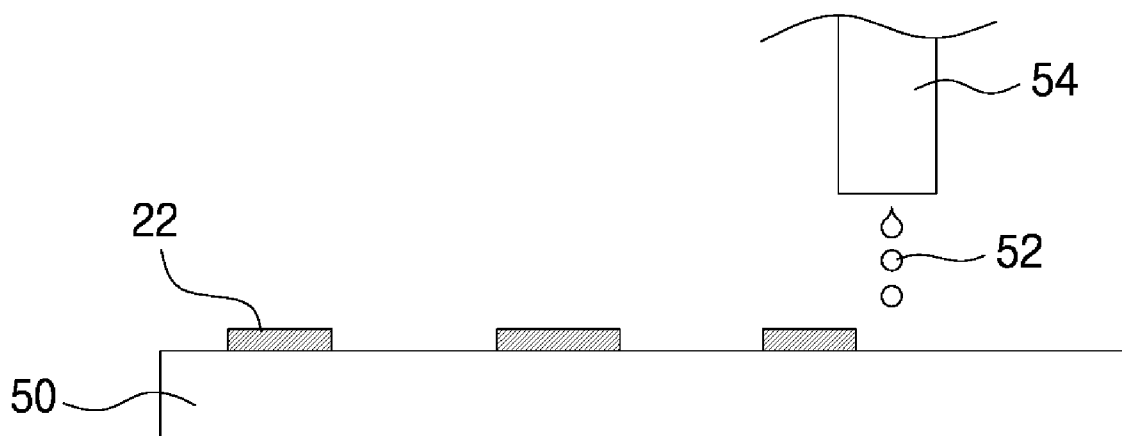
[Fig. 3]



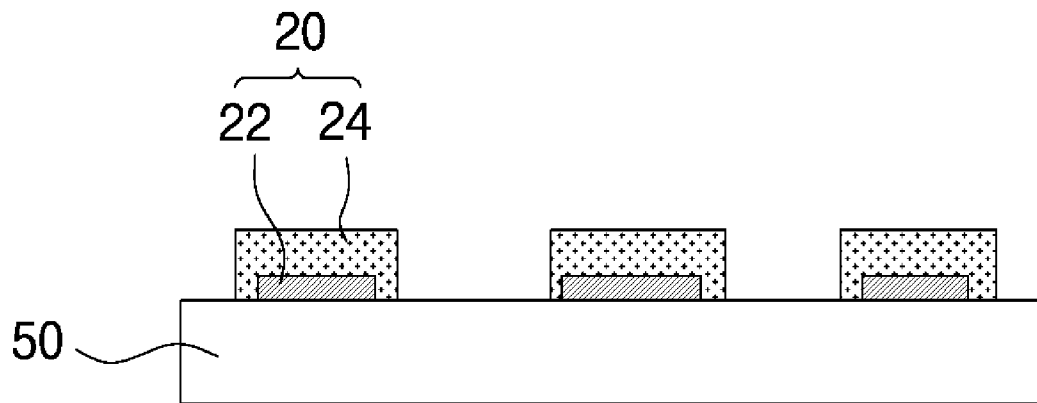
[Fig. 4]



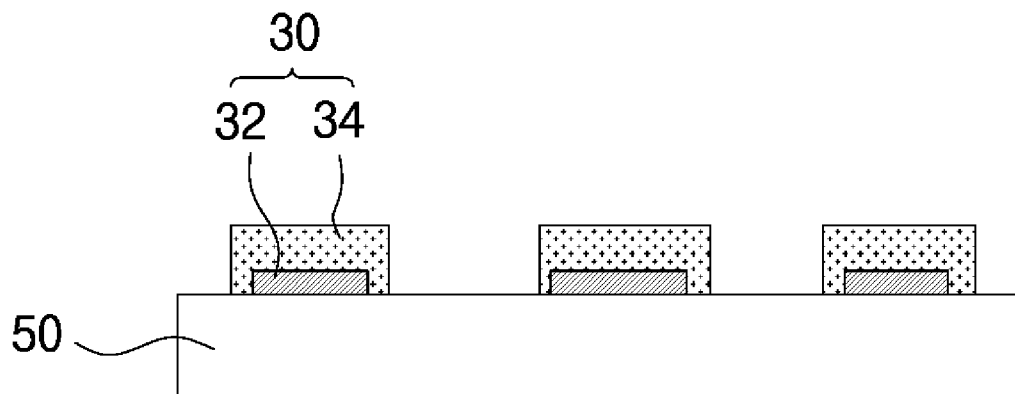
[Fig. 5]



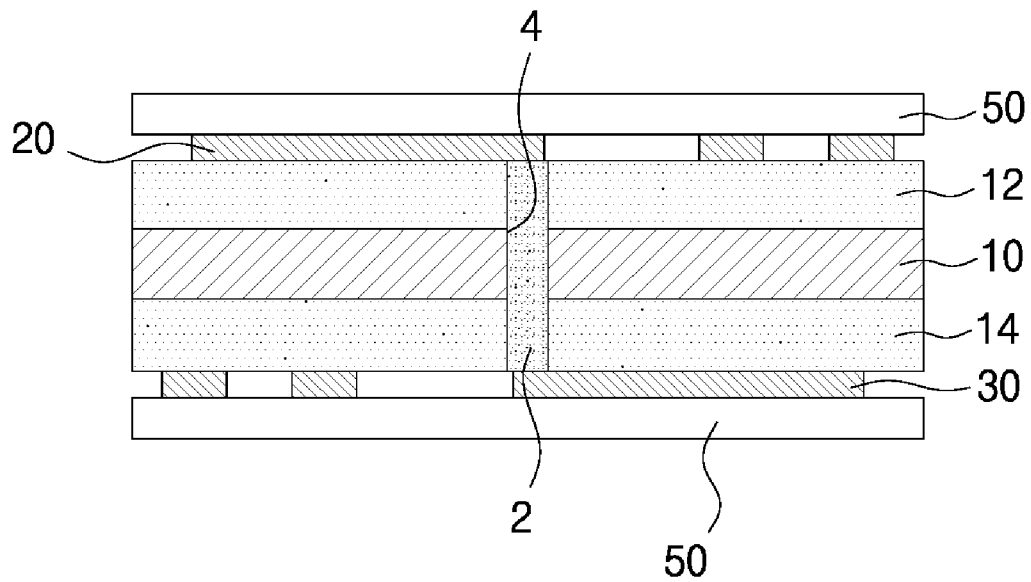
[Fig. 6]



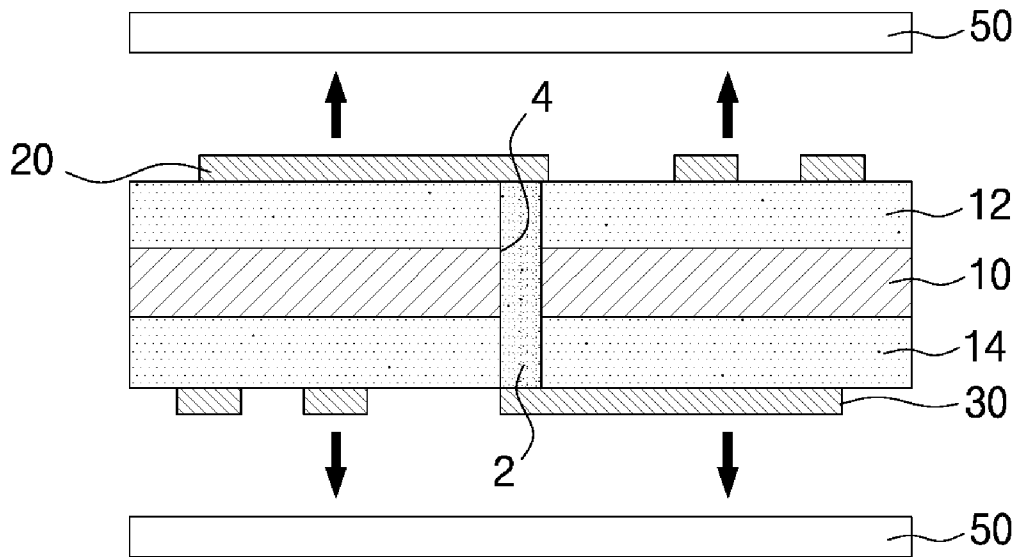
[Fig. 7]



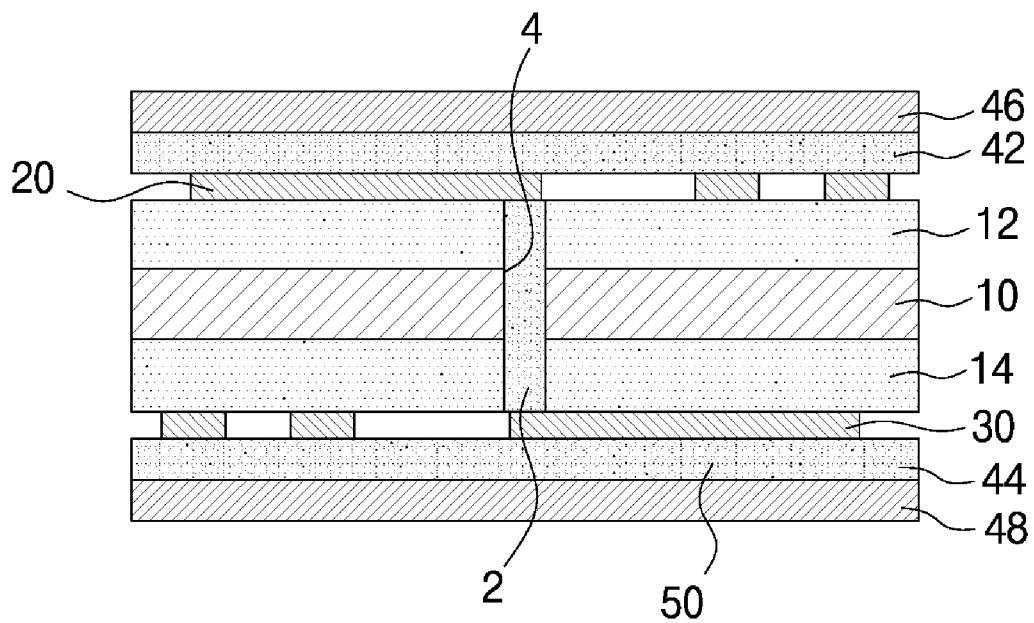
[Fig. 8]



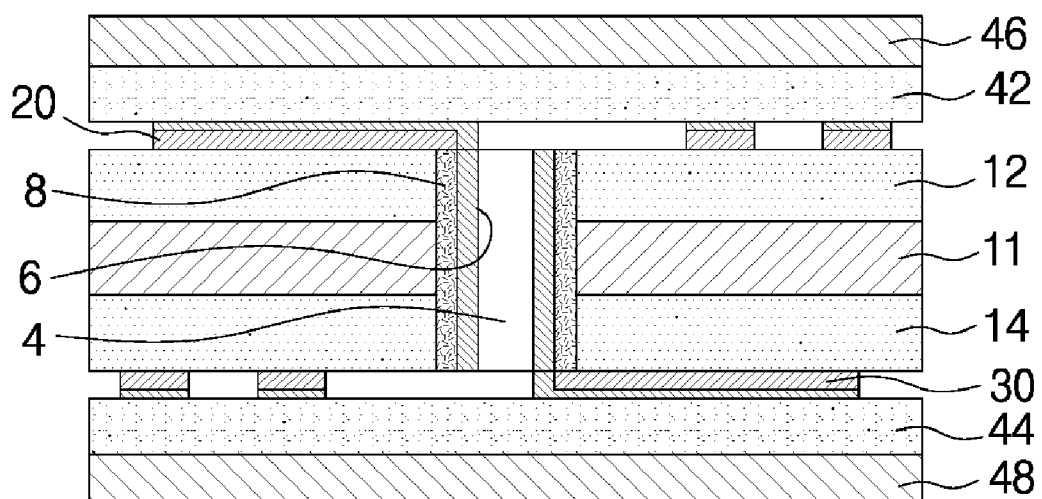
[Fig. 9]



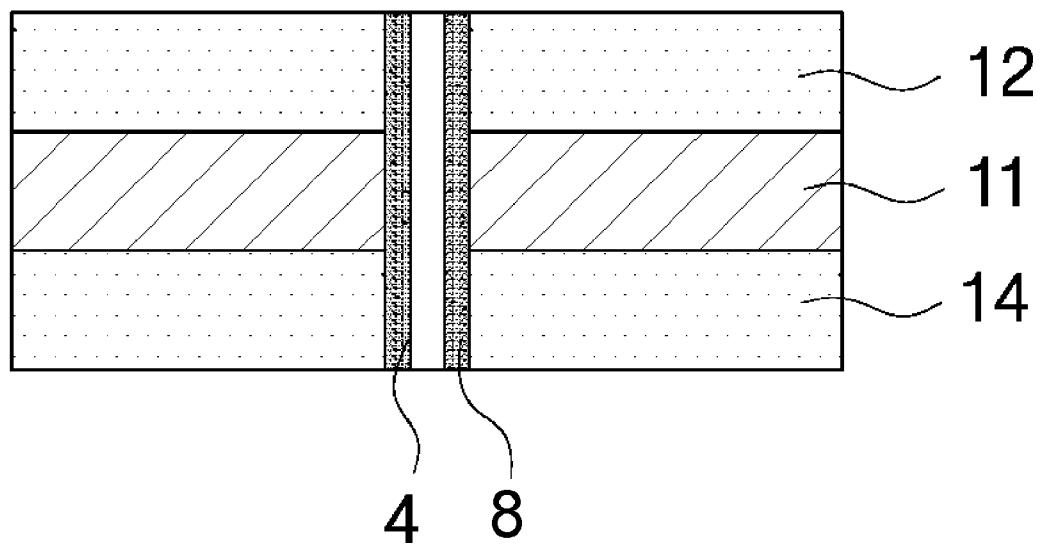
[Fig. 10]



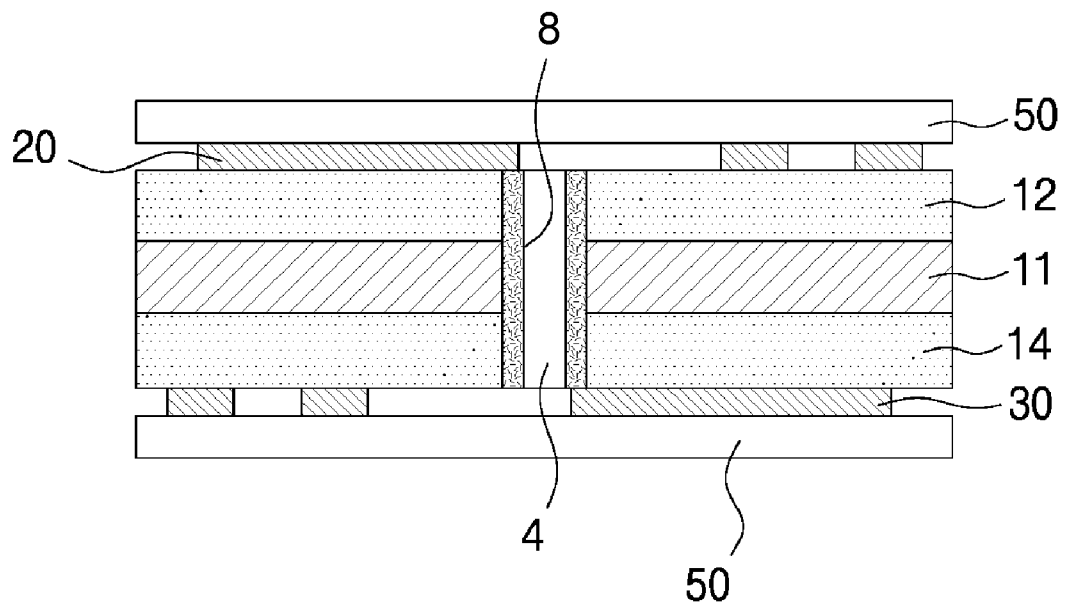
[Fig. 11]



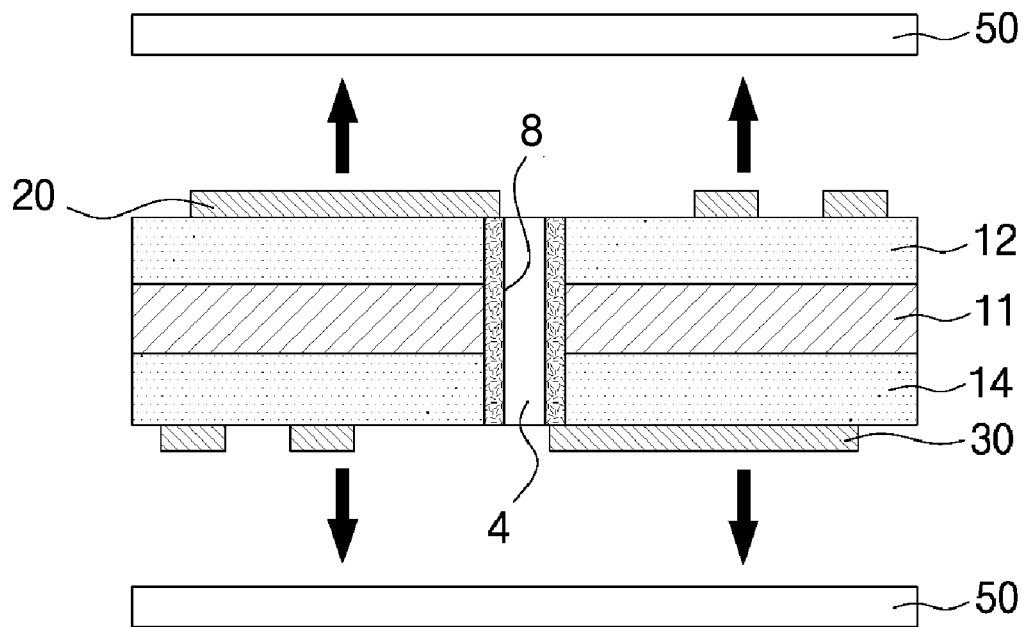
[Fig. 12]



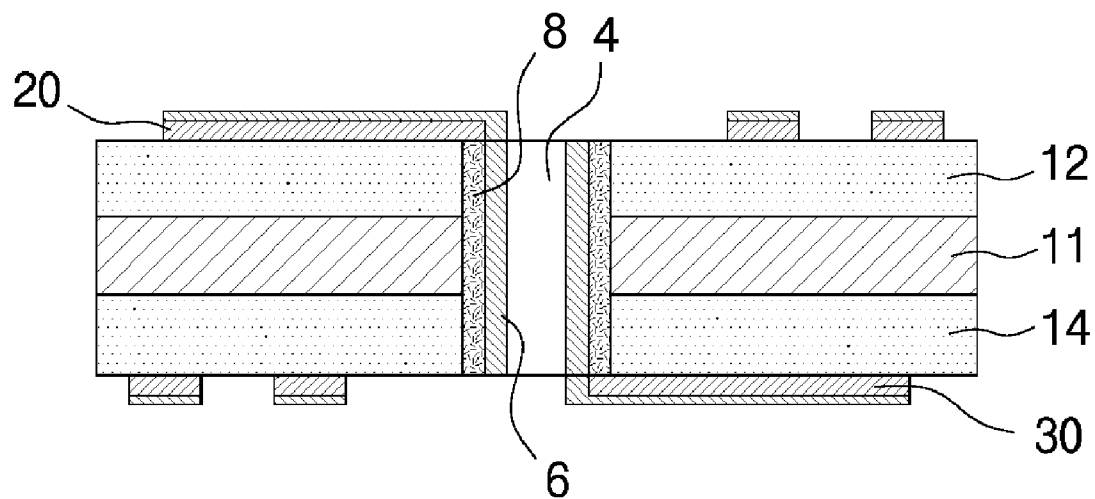
[Fig. 13]



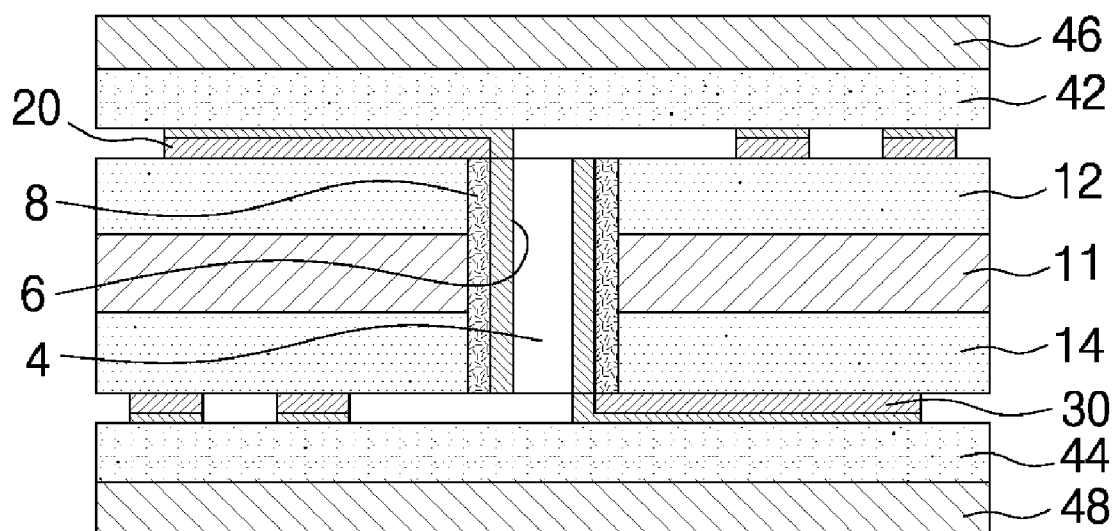
[Fig. 14]



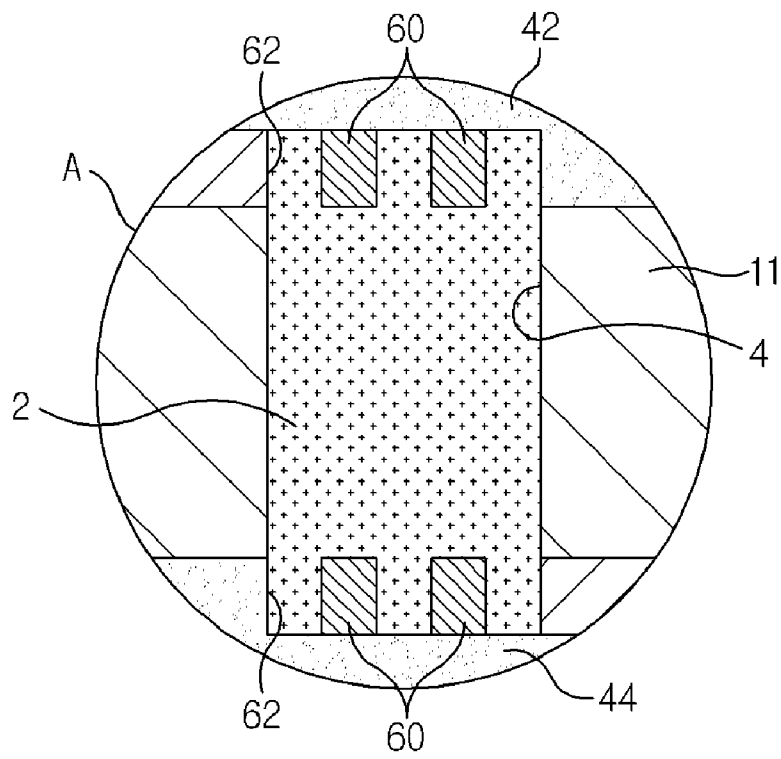
[Fig. 15]



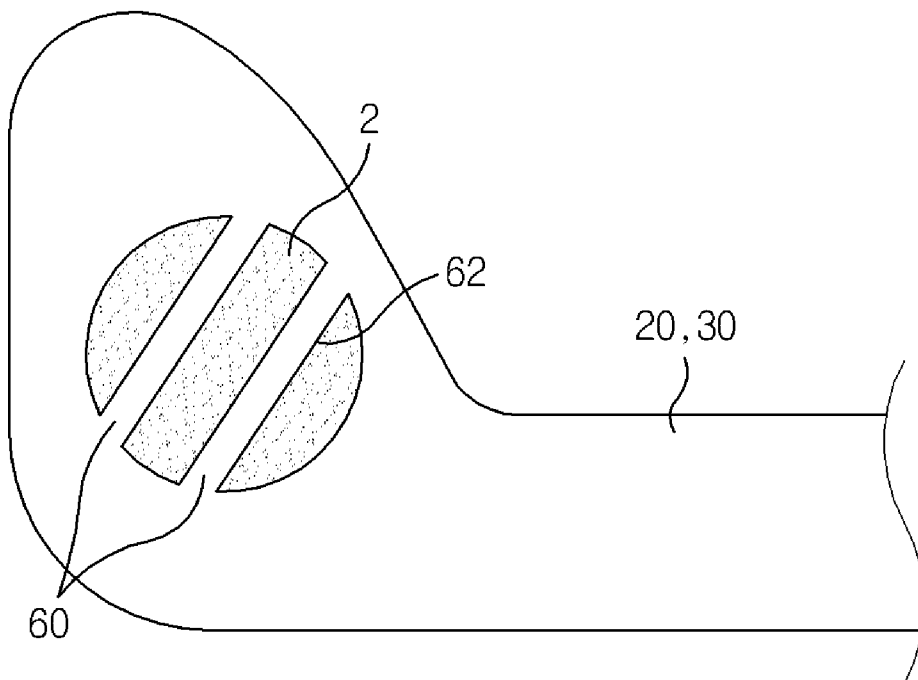
[Fig. 16]



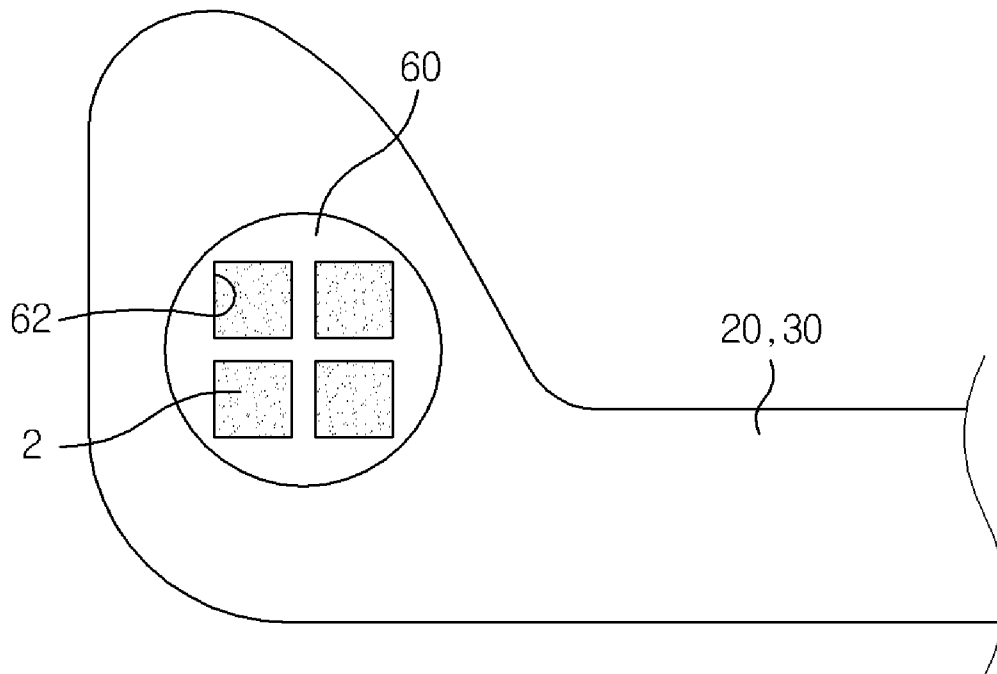
[Fig. 18]



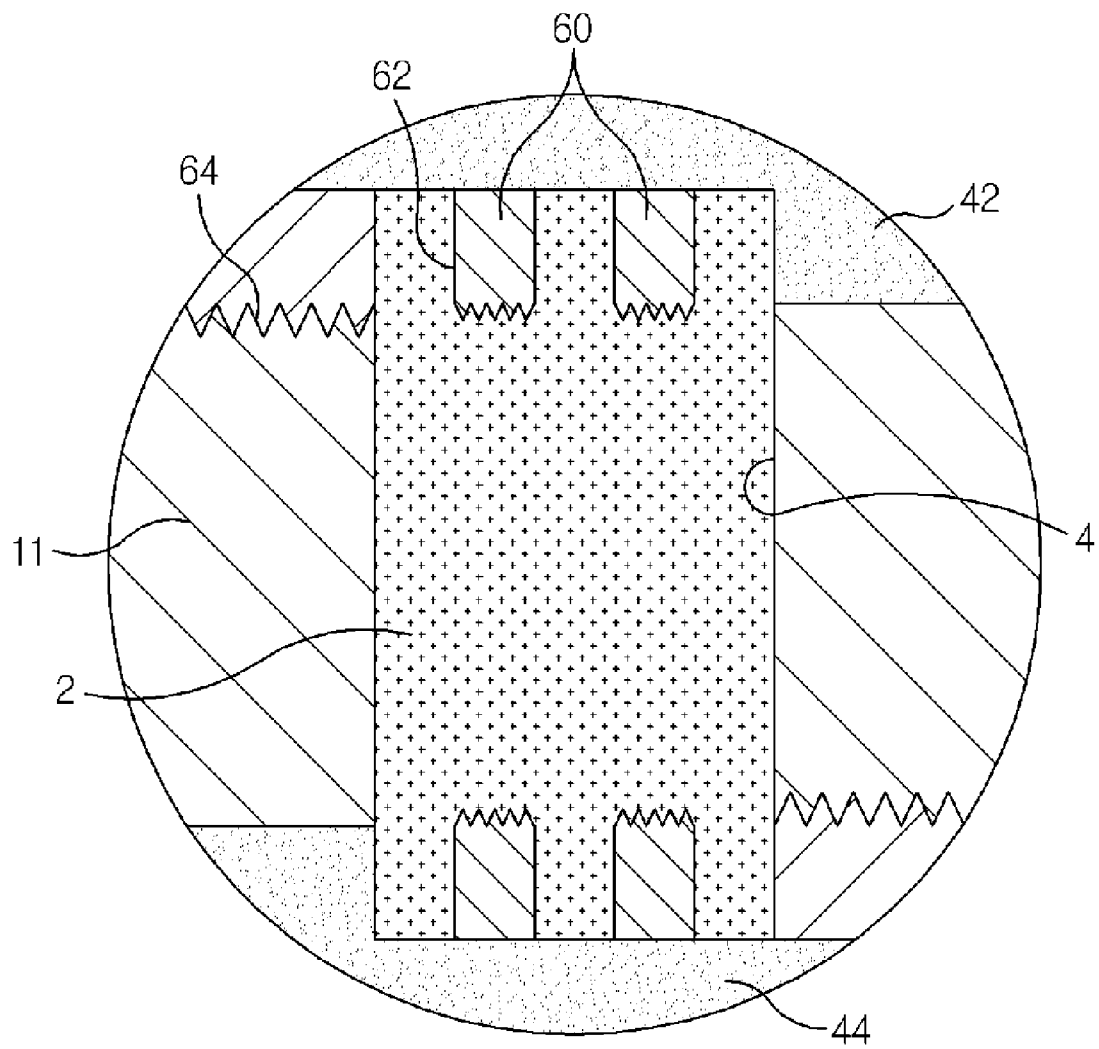
[Fig. 19]



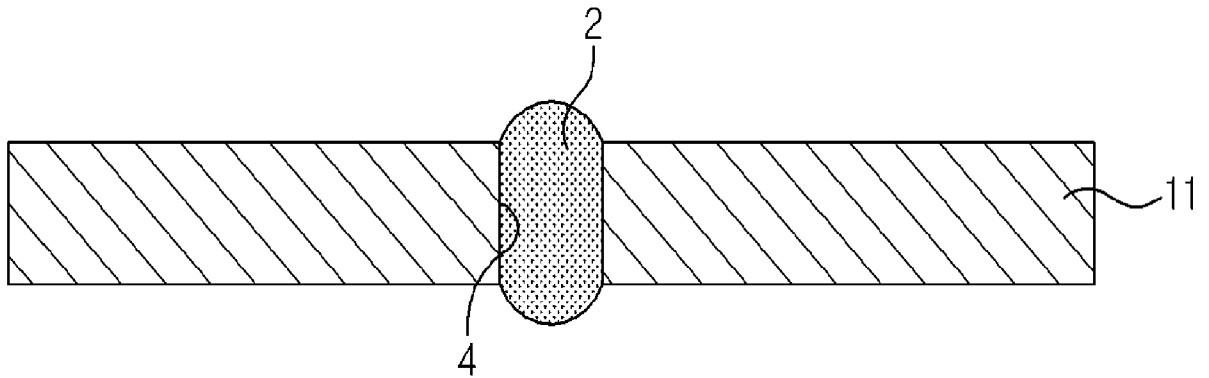
[Fig. 20]



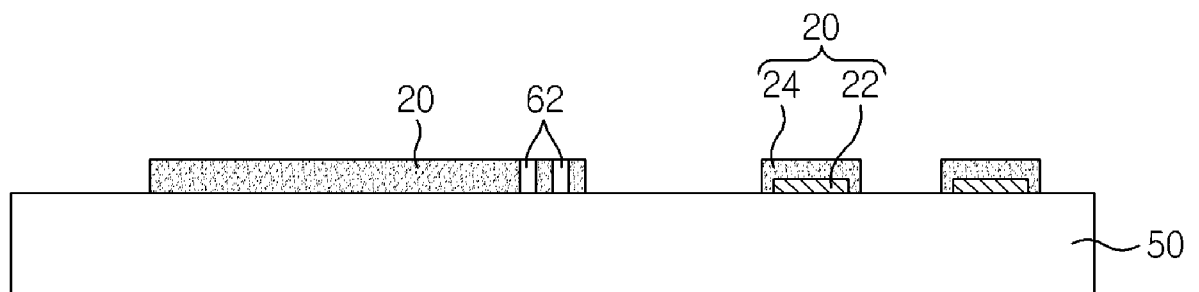
[Fig. 21]



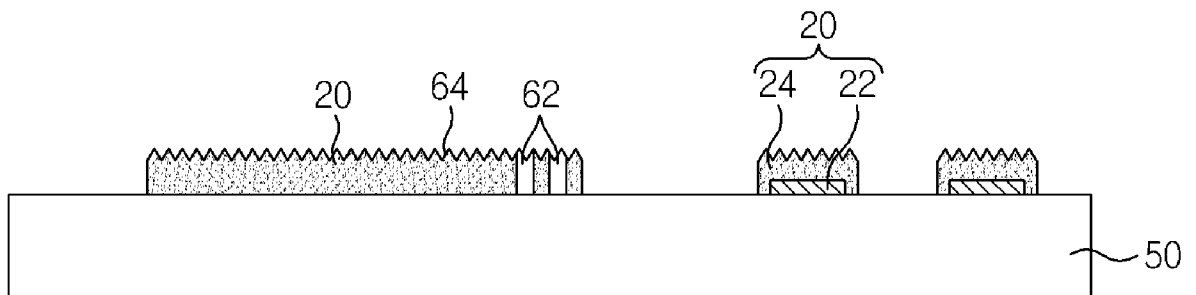
[Fig. 22]



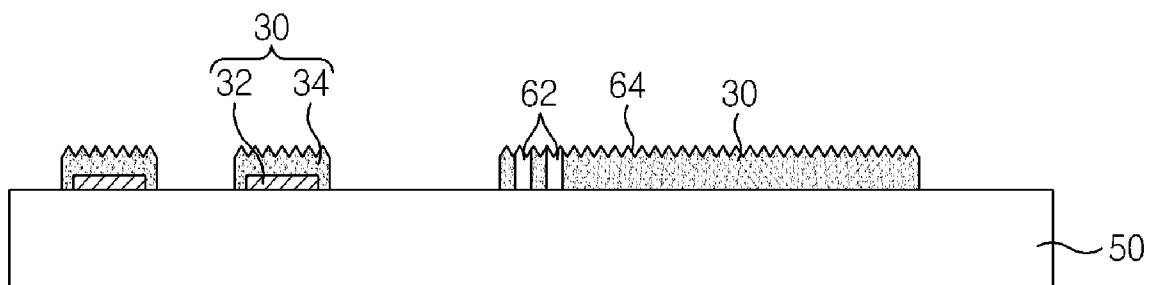
[Fig. 23]



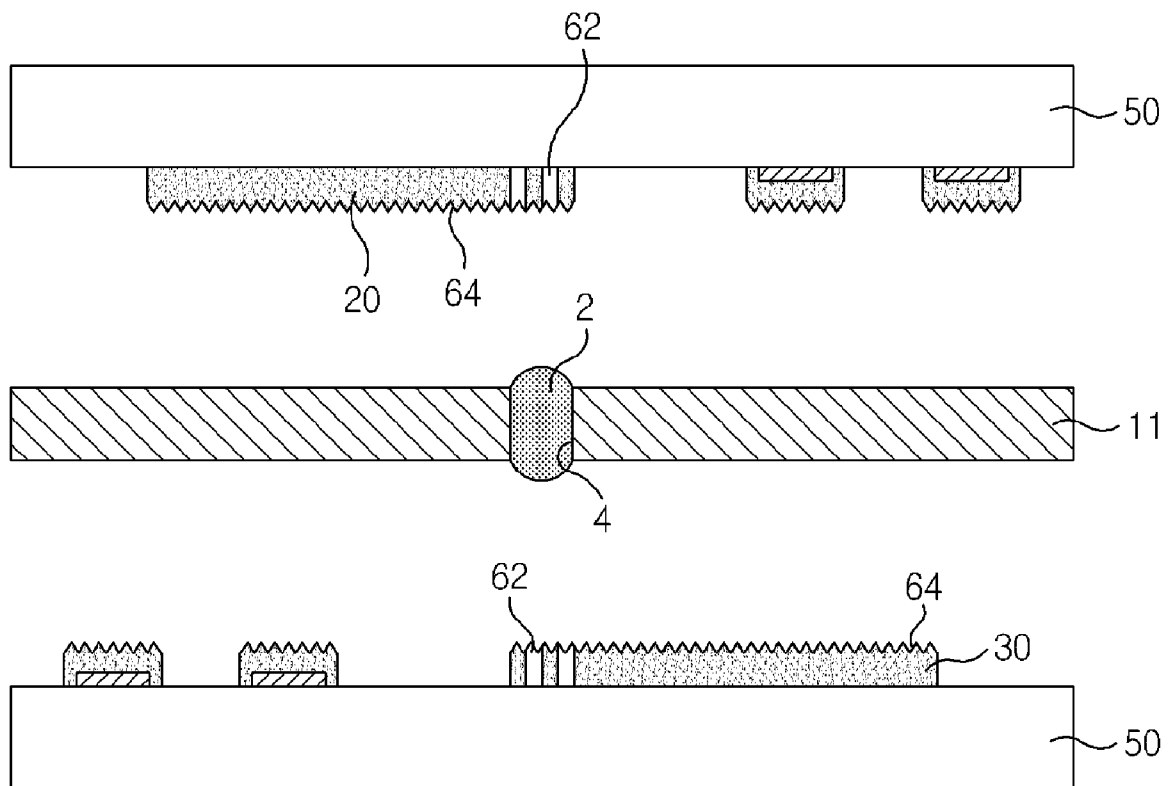
[Fig. 24]



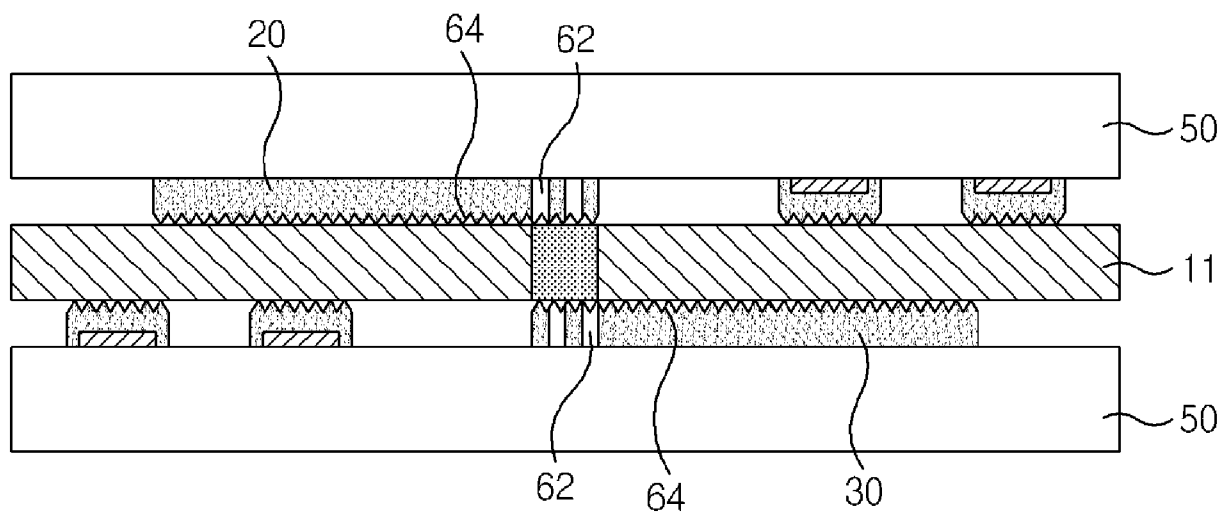
[Fig. 25]



[Fig. 26]



[Fig. 27]



[Fig. 28]

