(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3555116号
(P3555116)
(45)発行日　平成16年8月18日(2004.8.18)　(24)登録日　平成16年5月21日(2004.5.21)

(51)Int.Cl.[7]	F I		
H02H 7/20	H02H	7/20	A
H02H 9/04	H02H	9/04	A
H02J 1/00	H02J	1/00	306D
	H02J	1/00	309H

請求項の数 1　(全 5 頁)

(21)出願番号　特願平6-114523
(22)出願日　平成6年4月27日(1994.4.27)
(65)公開番号　特開平7-298485
(43)公開日　平成7年11月10日(1995.11.10)
審査請求日　平成13年4月25日(2001.4.25)

(73)特許権者　000006622
株式会社安川電機
福岡県北九州市八幡西区黒崎城石２番１号
(72)発明者　古田　卓
福岡県北九州市八幡西区黒崎城石２番１号
株式会社　安川電機内
(72)発明者　大塚　正雄
福岡県北九州市八幡西区黒崎城石２番１号
株式会社　安川電機内
(72)発明者　古賀　英嗣
福岡県北九州市八幡西区黒崎城石２番１号
株式会社　安川電機内

審査官　森川　幸俊

最終頁に続く

(54)【発明の名称】過電圧保護回路

(57)【特許請求の範囲】
【請求項１】
複数の電源電圧を発生するとともにグランド端子を有する第１の電源と、第１の電源電圧の１つに接続し第１の電源電圧と異なる電源電圧を発生するとともにグランド端子を有する電源容量の小さい第２の電源と、第１の電源の電源電圧に接続し外部からの入力信号を増幅する増幅器と、第１の電源の正電源と第２の電源の負電源に接続し前記増幅器の出力信号を入力するＡ／Ｄ変換器と、前記Ａ／Ｄ変換器と前記第１の正電源及び前記Ａ／Ｄ変換器と第２の負電源との間に接続した２つの入力保護用の第１のダイオードを具備した回路において、
ツェナーダイオードと第２のダイオードとを接続した少なくとも一個のダイオード対を設け、前記ダイオード対の一方端を前記Ａ／Ｄ変換器の入力側に、他方端を電源のグランド側にそれぞれ接続したことを特徴とする過電圧保護回路。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明は、電子部品の過電圧保護回路に関する。
【０００２】
【従来の技術】
従来の過電圧保護回路は、図３に示すように第１の電源１が設けられ、共通のグランド端子Ｇを具えている。第１の電源１は、第１の電源電圧V_1、たとえば＋１５Ｖ、第２の電

源電圧V_2、たとえば－１５Ｖ、および第３の電源電圧V_3、たとえば＋５Ｖを発生する。この第１の電源１の電源電圧の１つ、たとえば、第２の電源電圧V_2（－１５Ｖ）をレギュレータに入力して第４の電源電圧V_4、たとえば－５Ｖを作る第２の電源２が設けられ、共通のグランド端子Ｇを具えている。第１の電源電圧V_1と第２の電源電圧V_2に接続した増幅器５が設けられ、外部からの入力信号を増幅するようにしてある。そして、第３の電源電圧V_3の出力端と第４の電源電圧V_4の出力端に電子部品が接続されたＡ／Ｄ変換器４が接続され、増幅器５の出力信号を入力するようにしてある。また、このＡ／Ｄ変換器４の入力と第３の電源電圧V_3、第４の電源電圧V_4との間に第１のダイオード６、７がそれぞれ接続してある。更に、Ａ／Ｄ変換器４にＣＰＵ等の制御装置３が接続してある。

いま、Ａ／Ｄ変換器４の電源の絶対最大定格電圧をV_5、入力最大定格電圧をV_6とし、$V_1 > |V_6| > |V_5| > V_3$の関係があるものとする。

この従来の過電圧保護回路は、Ａ／Ｄ変換器４の入力に接続された第１のダイオード６、７が存在しないと、増幅器５の入力にある値以上の電圧信号が入力されると増幅器５の出力が増幅器５の電源電圧V_1、V_2近くで飽和する。このときの増幅器５の出力電圧(4)がＡ／Ｄ変換器４の入力最大定格電圧V_6を越えるため破損する危険がある。これを避けるため図３に示すようにＡ／Ｄ変換器４の入力に保護用の第１のダイオード６、７をＡ／Ｄ変換器に接続し、電源電圧V_3、V_4から電流を流すようにしている。

【０００３】

【発明が解決しようとする課題】

従来のものは、第１の電源１の電源電圧V_2から第４の電源電圧をレギュレータ等の第２電源２を簡単な回路で得ているため、第４の電源電圧V_4が他の電源電圧V_1、V_2、V_3のように大きな電源容量を得ることができない。したがって、増幅器５にある値以上の入力信号が入力され、図４（ａ）に示すように増幅器５の出力(4)がＡ／Ｄ変換器４の負側の入力最大定格電圧V_6を越えないように、第２の電源の第４の電源電圧V_4から電流が第１のダイオード７を通って増幅器５に流入する。しかし、第２の電源の第４の電源電圧V_4は電源容量が小さいため十分な電流を流せず、電源の出力(5)は図４（ｂ）に示すように負側に振られ、Ａ／Ｄ変換器４の電源の負の絶対最大定格電圧V_5を越え、Ａ／Ｄ変換器を破損する欠点があった。

本発明は、増幅器の出力が飽和しても電源電圧が変動しないようにした過電圧保護回路を提供することを目的とする。

【０００４】

【課題を解決するための手段】

上記問題を解決するため、本発明は、複数の電源電圧を発生するとともにグランド端子を有する第１の電源と、第１の電源電圧の１つに接続し第１の電源電圧と異なる電源電圧を発生するとともにグランド端子を有する電源容量の小さい第２の電源と、第１の電源の電源電圧に接続し外部からの入力信号を増幅する増幅器と、第１の電源の正電源と第２の電源の負電源に接続し前記増幅器の出力信号を入力するＡ／Ｄ変換器と、前記Ａ／Ｄ変換器と前記第１の正電源及び前記Ａ／Ｄ変換器と第２の負電源との間に接続した２つの入力保護用の第１のダイオードを具備した回路において、ツェナーダイオードと第２のダイオードとを接続した少なくとも一個のダイオード対を設け、前記ダイオード対の一方端を前記Ａ／Ｄ変換器の入力側に、他方端を電源のグランド側にそれぞれ接続したものである。

【０００５】

【作用】

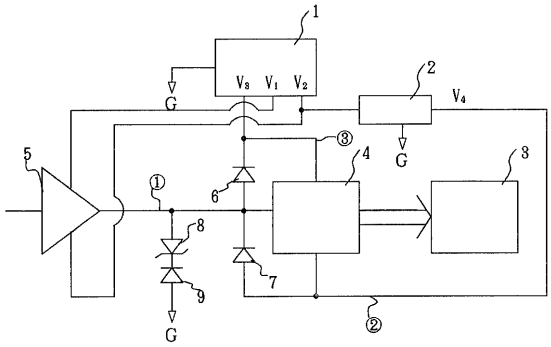
上記手段により、増幅器の出力が負側で飽和した場合、第１のダイオード７だけでなくＡ／Ｄ変換器等の電子回路の入力と第１の電源の共通のグランド端子との間に接続したツェナーダイオードと第１のダイオードとの回路が動作し、容量の大きな電源のグランドから電流を増幅器に流すことによって、第２の電源のから増幅器に流入する電流をなくすので、電源電圧V_4の変動をなくすことができる。

【０００６】

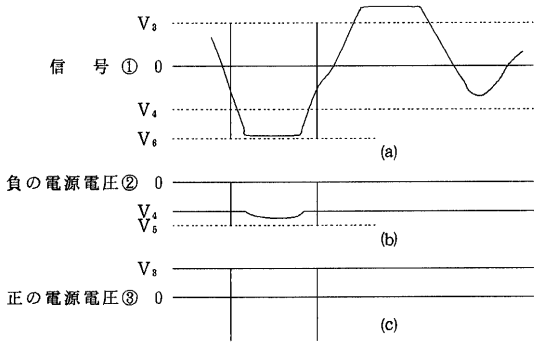
【実施例】

図１は本発明の一実施例の過電圧保護回路図を示す。図３と同一のものには同一の符号を付して詳細な説明を省略する。
ツェナーダイオード８と第２のダイオード９との直列回路の一方を、Ａ／Ｄ変換器４等の電子部品の入力側に接続し、他方を電源のグランドに接続してある。ツェナーダイオード８のツェナー電圧を｜V_4｜以上で、増幅器５の最大出力電流がツェナーダイオード８と第２のダイオード９を流れたときの電圧降下と電源電圧V_4の合計がＡ／Ｄ変換器４の電源の絶対最大定格電圧V_5を越えない条件に設定してある。
いま、このように構成した過電圧保護回路で、ある値以上の入力が増幅器５に入力され、増幅器５の出力が負側に増加すると、第２の電源２の電源電圧V_4以下の負の入力最大定格電圧V_6以上で第１のダイオード７が動作し、図２（ａ）のようにＡ／Ｄ変換部４の入力が保護される。更にこの時、第２の電源２の電源電圧V_4が負の方向に振られるとツェナーダイオード８が電源電圧V_4以下でＡ／Ｄ変換器４の負の電源の絶対最大定格電圧V_5以上で動作し、図２（ｂ）に示すように第２電源２の電源電圧V_4は、絶対最大定格電圧V_5を負側に越えることのないように電源のグランドから電流を流すようにしている。一方、増幅器５の出力が正側に増加した場合は、第１の電源１の電源電圧V_3以上で入力最大定格電圧V_6以下で第１のダイオード６が動作する。また、第１の電源の電源電圧V_3の容量が十分であるため図２（ｃ）に示すように電源電圧V_3は変動しない。なお、この時、第２のダイオード９は動作しないままである。
本実施例では、第１の電源１の負の電源電圧V_2から第２の電源２の負の電源電圧V_4を得た場合について説明したが、正の電源電圧からもう一つの正の電源電圧を得るようにした場合は、図１のようにツェナーダイオード８と第２のダイオード９の接続されたもののグランド側にツェナーダイオードを増幅器５の出力側に第２のダイオードを接続するようにすればよい。また、Ａ／Ｄ変換器４で説明したが増幅器５で使用する電圧より低い電源電圧を使用するような別の増幅器などの電子部品を用いた場合でも同様である。
【０００７】
【発明の効果】
上記本発明によれば、過大入力信号が入力された場合においても、電子部品の入力保護用の第１のダイオードだけでなく、ツェナーダイオードと直列に接続した第２のダイオードとによる保護回路がほぼ同時に動作するようになっているので、電子部品の入力保護だけでなく電源の絶対最大定格電圧に対する保護も同時に行うことができるという効果が得られる。
【図面の簡単な説明】
【図１】本発明の一実施例を示す過電圧保護回路図
【図２】図１の各部の電圧波形図
【図３】従来の過電圧保護回路図
【図４】図３各部の電圧波形図
【符号の説明】
１　第１の電源
２　第２の電源
３　制御装置
４　Ａ／Ｄ変換器
５　増幅器
６、７　第１のダイオード
８　ツェナーダイオード
９　第２のダイオード

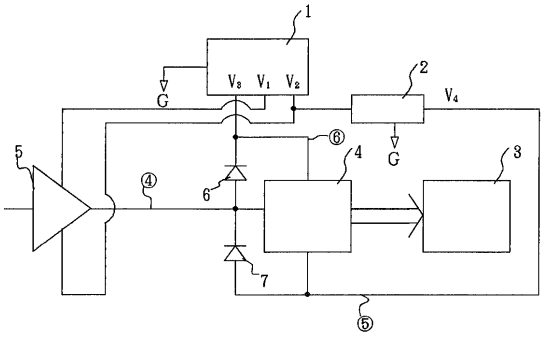
【図１】


1
2
3
4
5
6
7
8
9
G
V3 V1 V2
V4
①
②
③

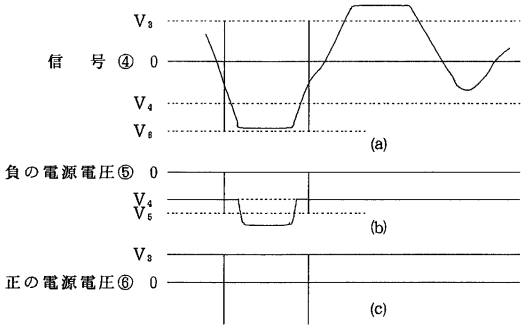
【図２】


V3
信 号 ① 0
V4
V6
(a)
負の電源電圧② 0
V4
V5
(b)
V3
正の電源電圧③ 0
(c)

【図３】


1
2
3
4
5
6
7
G
V3 V1 V2
V4
④
⑤
⑥

【図４】


V3
信 号 ④ 0
V4
V6
(a)
負の電源電圧⑤ 0
V4
V5
(b)
V3
正の電源電圧⑥ 0
(c)

フロントページの続き

(56)参考文献 特開平０５－１３７２４６（ＪＰ，Ａ）
特開昭６３－０３５１２９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H02H 7/00
H02H 7/10- 7/20
H02H 9/00- 9/08
H02J 1/00- 1/16