

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7282688号

(P7282688)

(45)発行日 令和5年5月29日(2023.5.29)

(24)登録日 令和5年5月19日(2023.5.19)

(51)国際特許分類

F I

G 0 9 F 9/30 (2006.01)

G 0 9 F 9/30 3 1 0

B 3 2 B 7/025(2019.01)

B 3 2 B 7/025

B 3 2 B 15/01 (2006.01)

B 3 2 B 15/01 Z

B 3 2 B 15/04 (2006.01)

B 3 2 B 15/04 A

C 2 3 C 14/14 (2006.01)

C 2 3 C 14/14 B

請求項の数 20 (全23頁) 最終頁に続く

(21)出願番号 特願2019-561901(P2019-561901)

(86)(22)出願日 平成30年4月19日(2018.4.19)

(65)公表番号 特表2020-522728(P2020-522728
A)

(43)公表日 令和2年7月30日(2020.7.30)

(86)国際出願番号 PCT/AT2018/000026

(87)国際公開番号 WO2018/204944

(87)国際公開日 平成30年11月15日(2018.11.15)

審査請求日 令和3年2月16日(2021.2.16)

(31)優先権主張番号 GM104/2017

(32)優先日 平成29年5月11日(2017.5.11)

(33)優先権主張国・地域又は機関
オーストリア(AT)

(73)特許権者 390040486

ブランゼー エスエー

オーストリア共和国 6 6 0 0 ロイッテ
、メタルヴェルク - ブランゼー - シュト
ラーセ 7 1

(74)代理人 110003317

弁理士法人山口・竹本知的財産事務所

(74)代理人 100075166

弁理士 山口 巖

(74)代理人 100133167

弁理士 山本 浩

(74)代理人 100169627

弁理士 竹本 美奈

(72)発明者 ケステンバウアー、ハラルト

オーストリア共和国 6 6 0 0 ロイッテ

最終頁に続く

(54)【発明の名称】 金属層を有する層状構造を備えたフレキシブル部品

(57)【特許請求の範囲】

【請求項 1】

1 回又は繰り返しの曲げ応力、引張応力、及び/又はねじり応力を受けるフレキシブル基板(100、200)上に直接又は1つ以上の中間層を介して配置されたM o系層の層平面内の電気伝導率を維持するための添加物の使用であって、

前記M o系層は少なくとも50重量%のM oを含み、

前記添加物は、C u、A g、A u、又はそれらの混合物であり、

前記添加物を、前記M o系層中に固溶体の形態で存在させることを特徴とする、添加物の使用。

【請求項 2】

フレキシブル基板(100、200)と、

前記フレキシブル基板(100、200)上に直接又は1つ以上の中間層を介して配置され、直接隣接している半導体層又は電気絶縁性層を一方の側に有し、かつ直接隣接している電気絶縁性層を他方の側に有する金属層を有する、少なくとも1つの層状構造と、を備えるフレキシブル被覆基板であって、

前記金属層は、

M o X層から成る単層構造、又は

M o X層とC u系層との組み合わせ又はM o X層とA l系層との組み合わせから成る2層構造、又は、

2つのM o X層とその間に介在したC u系層又は2つのM o X層とその間に介在した

A 1 系層から成る 3 層構造、
のいずれか 1 つであり、

ここで、前記 MoX 層は少なくとも 50 重量%の Mo を含み、

X は、Cu、Ag、Au の群から選択される 1 つ以上の元素であり、

前記 X は、前記 MoX 層中に固溶体の形態で存在していることを特徴とする、フレキシブル被覆基板。

【請求項 3】

少なくとも 1 つの MoX 層において、X は元素 Cu であり、この MoCu 層は、0.5 原子%超～50 原子%未満の Cu を含有する、請求項 2 に記載のフレキシブル被覆基板。

【請求項 4】

少なくとも 1 つの MoX 層において、X は元素 Ag であり、この MoAg 層は、10 原子%超～50 原子%未満の Ag を含有する、請求項 2 に記載のフレキシブル被覆基板。

【請求項 5】

少なくとも 1 つの MoX 層において、X は元素 Au であり、この MoAu 金属層は、5 原子%超～20 原子%未満の Au を含有する、請求項 2 に記載のフレキシブル被覆基板。

【請求項 6】

前記各々の MoX 層は、200 マイクロオーム cm 未満の層抵抗 を有する、請求項 2 ～ 5 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 7】

前記フレキシブル基板 (100、200) は、前記電気絶縁性層とは別に形成されている、請求項 2 ～ 6 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 8】

前記フレキシブル基板 (100、200) は、前記金属層に直接隣接している電気絶縁性層の 1 つによって形成される、請求項 2 ～ 6 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 9】

前記金属層に直接隣接している半導体層又は電気絶縁性層の少なくとも 1 つは、複数層 (140、150、220、250) として形成されている、請求項 2 ～ 8 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 10】

前記金属層の厚さは、1 μm 未満である、請求項 2 ～ 9 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 11】

前記フレキシブル基板 (100、200) は、透明である、請求項 2 ～ 10 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 12】

前記金属層全体は、50 マイクロオーム cm 未満の層抵抗 を有する、請求項 2 ～ 11 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 13】

前記フレキシブル基板 (100、200) は、
ポリマーと、
薄板ガラスと、
金属箔と、
鋳物材料と、

から成る群から選択される少なくとも 1 つの材料を含む、請求項 2 ～ 12 のいずれか 1 項に記載のフレキシブル被覆基板。

【請求項 14】

前記金属層は、測定開始時の電気抵抗 (R0) に対する電気抵抗 (R) が、2% の弾性伸び () で 1.2 未満の比率 (R/R0) を有する、請求項 2 ～ 13 のいずれか 1 項に記載のフレキシブル被覆基板。

10

20

30

40

50

【請求項 15】

前記フレキシブル基板（100、200）は、少なくとも1つの導体路構造を有し、かつ前記金属層が前記少なくとも1つの導体路構造の一部となるように好適に形成されている、請求項2～14のいずれか1項に記載のフレキシブル被覆基板。

【請求項 16】

前記金属層は、TFT構造の一部である、請求項2～15のいずれか1項に記載のフレキシブル被覆基板。

【請求項 17】

前記金属層は、アクティブマトリックス構造の一部である、請求項2～16のいずれか1項に記載のフレキシブル被覆基板。

10

【請求項 18】

前記フレキシブル被覆基板は、フレキシブル液晶ディスプレイ画面、フレキシブル有機ELディスプレイ画面、フレキシブル電気泳動ディスプレイ画面、フレキシブル薄膜電池の群から選択される部品である、請求項2～17のいずれか1項に記載のフレキシブル被覆基板。

【請求項 19】

フレキシブル被覆基板の製造方法であって、以下の工程：

フレキシブル基板（100、200）を準備する工程と、

直接又は1つ以上の中間層を介して前記フレキシブル基板（100、200）を少なくとも1つのMoX層の堆積により被覆する工程と、

20

を少なくとも含み、

前記MoX層は少なくとも50重量%のMoを含み、

前記MoX層は、0.5原子%超のXを含有し、

ここで、Xは、Cu、Ag、Au成る群から選択される1つ以上の元素であり、

前記Xは、前記MoX層中に固溶体の形態で存在していることを特徴とする、フレキシブル被覆基板の製造方法。

【請求項 20】

前記少なくとも1つのMoX層は、PVD法によって堆積される、請求項19に記載のフレキシブル被覆基板の製造方法。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、請求項1の前提部の特徴を有するMo系層の層平面内での電気伝導率維持のための添加物の使用、請求項2の前提部の特徴を有するフレキシブル被覆部品、及び請求項20の前提部の特徴を有するフレキシブル被覆部品の製造方法に関する。

【背景技術】

【0002】

フレキシブル部品の分野における技術的進歩は、薄膜材料分野での進歩と密接に関連している。特に、この進歩は、電子工学、特に、電子（ディスプレイ画面）、例えば、液晶表示装置（液晶ディスプレイ画面：TFT-LCD）、AM-OLED（アクティブマトリックス有機発光ダイオード）又はマイクロLED（発光ダイオード）ディスプレイ画面のアクティブ制御のための構造の一部（アクティブマトリックス）としての、例えば、薄膜トランジスタ（TFT）等の薄膜部品の分野でのさらなる発展を可能にする。アクティブマトリックス構造は、別の用途、例えば、X線放射のためのセンサアレイにおいても使用することができる。これらの用途においては、導電体経路は、行（「ゲートライン」、「ロウ」）及び列（「信号ライン」、「行ライン」、「データライン」）としてマトリックス状に配置されている。導電体経路は、電気信号、電流又は電圧をある地点から別の地点へと伝達するための導電経路を提供する。

40

【0003】

各アクティブマトリックスの行又は列は、長く細い導体路（例えば、数センチメートル

50

～2メートル弱までの長さ、数マイクロメートル～数十マイクロメートルまでの幅、及び数十ナノメートル～数百ナノメートルまでの全層厚さを有する）からなり、この導体路は、薄膜トランジスタ領域にTFTのゲート電極（「制御電極」）又はソース/ドレイン電極（「流入電極」及び「流出電極」）を形成するそれぞれ1つ以上の拡張部を有する。これらの導体路は、TFTのゲート電極又はソース/ドレイン電極と、外部接触のための接触領域（「導体パッド」）又はディスプレイ画面制御のためのゲートドライバ構造及びデータドライバ構造（行ドライバ及び列ドライバ）が配置されている基板の周辺領域に接続する。

【0004】

アクティブマトリックス制御によって、それぞれの個々の画素（ピクセル）の輝度は、1つのTFT（例えば、TFT-LCD）又は複数のTFT（例えば、AM-OLEDディスプレイ画面）を全体にわたって個別に調節できる。この場合に、長いゲート導体路及び信号導体路に沿った電圧降下はできるだけ低いことが重要である。なぜなら、長さに依存する不要な輝度差が画素に生ずることとなるからである（人間の目は輝度差に対して非常に敏感に反応する）。

【0005】

屈曲性、フレキシブル、又は回動可能な基板上に配置されているアクティブマトリックス構造の場合に、特に、長い行導体路及び列導体路は、高い変形応力及び/又は曲げ応力及び/又はねじり応力を受けている。TFT構造内のゲート電極及びソース/ドレイン電極では空間的な広がり（一般的に、数マイクロメートル～数十マイクロメートルまでの辺長を有する矩形面）がはるかに小さいため、この応力は非常に小さくなる。特に、導体路材料が脆性の場合には、この応力により、すぐに何桁も電気抵抗が増加する。その結果、導体路に沿って配置されたTFTには規定の電圧が均一に供給されなくなり、ディスプレイ画面用途の場合には、長さに依存する輝度差が生じることがある。極端な場合には、導体路はその電気伝導性を完全に失い、画素の全面消灯（Totalausfall）が生ずることもある。

【0006】

特に、モバイル用途、例えば、携帯電話、タブレットPC、PDA（携帯情報端末）のためのディスプレイ画面の場合に、ディスプレイ画面基板上には、画像コンテンツの表示のための実際のユニットの他にさらに周辺電気回路が実装されている。それは、例えばゲート電極の制御用回路（ゲートドライバ）、ソース/ドレイン電極の制御回路（データドライバ）、DC-DC変換器、デジタル-アナログ変換器、タイミングコントローラ、又はバッファ回路及びインターフェイス回路である。そのようなディスプレイ画面とその制御ユニットとの組み合わせは、システムオンパネル（SOP）（ディスプレイ画面パネルに搭載されたシステム）又は基板がガラスから成る場合にはシステムオンガラス（SOG）（ガラスに搭載されたシステム）と呼ばれる。別個の筐体を含む外部集積回路（IC）として実装する代わりに、ディスプレイ画面制御のための周辺電気回路を基板上に直接配置することは有利である。基本的な利点は、低い製造コスト、低い電流消費、狭い所要スペース、及び高い信頼性である。システムオンパネルディスプレイ画面は、しばしば低温ポリシリコン（low temperature poly-Silicon）（LTSPS）技術によって実現されるが、アモルファスシリコン又は金属酸化物等の別の半導体によっても可能である。基板上に配置された周辺回路の一部は、電気導体路、ゲートライン及び信号ラインを介して個々の画素のTFTと接続され、その長さは、ディスプレイ画面の大きさに応じて数mmから200cmまでである。変形、曲げ又はねじり応力を受けて導体路の抵抗変化は、ディスプレイ画面の個々の画素又は行全体若しくは列全体の消灯を防ぐために、或いはディスプレイ画面の輝度又は色の不要な差（「ムラ」）を防ぐために、できる限り小さくすべきである。

【0007】

フレキシブル接触センサ（例えば、抵抗性センサ又は容量性センサ）もマトリックス状に配置されたx電極及びy電極を使用するが、一般的に、アクティブTFT構造を有して

10

20

30

40

50

いない。数 cm ～数 m までのより大きなセンサの場合には、非常に長く細い、例えば、10 cm ～ 100 cm の長さ及び 5 μ m ～ 50 μ m の幅を有する導体路構造が使用される。この用途の場合にも、変形、曲げ又はねじり応力を受けた導体路の抵抗変化（増加）はできるだけ小さくすべきである。さもないとセンサの故障（例えば、信号対雑音比の低下による）が起こる可能性があるからである。

【0008】

特許文献 1（図 7）において、曲げ応力を受けている導体路中の機械的応力を減らすために、非直線的、例えば、正弦曲線形、波形、矩形波形、蛇行形又はのこぎり波形の導体路構造が提案されている。亀裂伝播を防ぐために、分岐して再結合した導体路構造（上記文献中の図 8 c）が提案されている。しかしながら、これらの全ての構造は単純な直線導体路よりも多くのスペースを必要とし、電流は 2 つの地点の間で全体的により長い経路を伝わなければならないので、さらなる電圧降下又は信号対雑音比が低下する可能性がある。

10

【0009】

さらに、新たな集積化技術の開発の進歩により、電子装置とフレキシブル基板との組み合わせ、及びその結果として、よりフレキシブルの高い電子部品の製造も可能となる。問題のこの種の従来技術は、特許文献 2 により形成される。従来技術に関するさらなる情報については、この文献を参照されたい。

【先行技術文献】

【特許文献】

20

【0010】

【文献】国際公開第 2016/032175 号

オーストリア実用新案第 15048 号

【発明の概要】

【発明が解決しようとする課題】

【0011】

本発明の目的は、1 回又は繰り返しの曲げ応力、引張応力、及び / 又はねじり応力を受けるフレキシブル基板上に施された金属層の電気伝導率維持することである。特に、本発明の目的は、フレキシブル基板上の電気導体路（金属層）である。電気導体路に沿った、すなわち層平面内での導体路の電気抵抗は、変形応力、曲げ応力又はねじり応力を受けた場合に、ほんの少し、特に、10 % 以下しか変化しない。

30

【課題を解決するための手段】

【0012】

上記目的は、請求項 1 に記載の添加物の使用、請求項 2 に記載のフレキシブル被覆部品、及び請求項 20 の特徴を有するフレキシブル被覆部品の製造方法によって解決される。本発明の好適な実施形態は、従属請求項に規定されている。

【0013】

本発明によって、フレキシブル部品の 1 回又は繰り返しの曲げ応力及び / 又は引張応力及び / 又はねじり応力を受けた場合に、Mo 系（モリブデン系の）層又は金属層の層平面内での電気伝導率維持を保証する。これは、フレキシブル部品の延性向上によって実現される。

40

【0014】

請求項 2 に規定されたように、複数の金属層をフレキシブル基板上に設けることができる。その際、各金属層には、半導体層又は電気絶縁性層が両側に直接隣接しており、かつ金属層自体が請求項 2 により単層構造、2 層構造又は 3 層構造として形成されるという制限が加えられる。

【0015】

Mo 系層又は Mo X 層は、少なくとも 50 重量 % の Mo、特に、少なくとも 60 重量 % の Mo を含有する。

【0016】

50

M o X 層は、別の X を含有する M o X 部分層を有する複数の M o X 部分層から構成できる。

【 0 0 1 7 】

電気伝導率維持以外に、延性向上により機械的損傷許容性が増加する。例えば、多層複合材料の層間剥離の危険性を低下させる。

【 0 0 1 8 】

当然ながら、M o 系層 (M o X 層) は、添加物 X を除き純粋な M o である必要はないが、むしろ不純物、特に、P V D (物理的気相成長) 法、中でも、スパッタリング法 (陰極スパッタリング) のプロセス雰囲気由来する不純物 (例えば、A r、O、N、C) が存在する場合がある。しかしながら、金属不純物は 0 . 5 原子 % 以下でなければならない。

10

【 0 0 1 9 】

上記の元素 C u、A g、A u のうちでも、C u が特に好ましい。本明細書では、所望の効果を達成するためには、より低い原子 % で十分である。さらに、C u は A g 及び A u よりもより費用対効果が良い。

【 0 0 2 0 】

本発明によれば、層状構造は、一方の側に直接隣接している半導体層又は電気絶縁性層を有する金属層と、他方の側に金属層に直接隣接している半導体層又は電気絶縁性層とを有する。これらの特性は、少なくともフレキシブル被覆部品のある領域において満たされている (しかしながら、フレキシブル部品、特に、フレキシブル電子部品の全ての領域で必ずしも満たされる必要はない)。さらに、可能な隣接層を以下に詳細に説明する。この場合に、「電気絶縁性」とは、電気抵抗が 1 メガオームより大きいことを意味すると理解すべきである。

20

【 0 0 2 1 】

本明細書では、フレキシビリティ及び「フレキシブル」とは、部品の使用に関連する特性に悪影響を与えることなく曲げ応力を吸収する、及び / 又はそのような応力に耐える特性と理解すべきである。すなわち、十分にフレキシブルな部品は、大幅に向上した延性も有する。

【 0 0 2 2 】

大幅に向上した延性とは、本発明の意味において、部品及び / 又は当然ながら含まれる 1 つ又は複数の層も、亀裂発生及び亀裂成長に対して高い抵抗性を有し、亀裂がある伸びまで形成されず、又はより大きな伸びで初めて形成されるか、又は亀裂進行の変化を意味すると理解すべきである。

30

【 0 0 2 3 】

延性及びその結果としてのフレキシビリティを説明するために、本発明の範囲においては臨界伸びを使用する。臨界伸びは、フレキシブル基板上の 1 つ又は複数の層の電気抵抗 R が、初期状態に対して 1 0 % だけ高くなったとき ($R / R_0 = 1 . 1$) の伸び k_c として定義される。十分に高さの高いフレキシブルな部品においては、臨界伸び k_c は大幅に増大し、1 つ又は複数の層の導電性は、大幅に長く維持される。

【 0 0 2 4 】

フレキシブル基板とは、本発明の範囲においては、曲げ応力を加えたときに、基板上に堆積された 1 つ又は複数の層 (被覆) に伸び ϵ が生ずる基板と理解すべきである。1 つ又は複数の層が基板よりもずっと薄い場合に、伸びは、近似的に $\epsilon = d s / 2 R$ によって記述される ($d s$ は基板の厚さ、 R は曲げ半径である)。1 つ又は複数の層が基板と比べて非常に薄い場合には、1 つ又は複数の層における伸びは、引張応力又は圧縮応力のみにほぼ等しく設定できる。例えば、フレキシブル基板は、1 つ以上のポリマー素材、例えば、ポリイミド、ポリカーボネート、ポリエチレンテレフタレート、ポリエチレンナフタレート、ポリエーテルスルホン、ポリアリレート又は多環式オレフィン系で構成できる。1 つ以上のポリマー材料をベースとする大部分のフレキシブル基板は、8 G P a 以下の弾性率を有する。薄板ガラス (1 m m 以下の厚さを有するガラス)、1 m m 以下の厚さを有する金属板、例えば、鋼板、1 m m 以下の厚さを有するアルミニウム箔、銅板若しくはチタン箔

40

50

、又は例えば、雲母等の鉱物材料も、本発明によるフレキシブル部品に適したフレキシブル基板である。

【0025】

本発明に適したフレキシブル基板は、同様に、1つ又は複数の層及び/又は1つ又は複数の材料から構成できる。そのような基板は、他の材料から成る1つ以上の層で既に予め完全に又は部分的にのみ被覆できる。

【0026】

この部品は、フレキシブル被覆部品であるのが好ましい。例えば、金属防湿層又は光学層を有する包装薄膜等のフレキシブル被覆部品と比較して、フレキシブル被覆電子部品は、少なくとも1つの電流を伝導する層を有する。これには、例えば、フレキシブル回路、フレキシブルディスプレイ画面、フレキシブルセンサ素子、フレキシブル薄膜コンデンサ、フレキシブル薄膜電池又は単純な導電性薄膜、例えば、フレキシブルプリント回路基板が該当する。本発明により構成できる上記のフレキシブル電子部品の例は、本明細書の最初に説明した。

10

【0027】

本発明によるフレキシブル被覆部品の金属層は、1 μm 以下の厚さを有するのが好ましい。金属層は、好ましくは5 nmの最小厚さを有し、さらに好ましくは少なくとも10 nmの厚さを有する。また、5 nm~300 nmの厚さ、5 nm~100 nmの厚さはなおさらに好ましい。上記の層厚さは、金属層が接着構造層又は拡散障壁層として使用される場合に特に有利である。或いは150 nm~400 nmの厚さ範囲が有利である。150 nm~400 nmの層厚さは、本発明による被覆されたフレキシブル部品をディスプレイ画面において、例えば、ゲート電極層として使用するために特に良く適している。

20

【0028】

請求項2又はその従属請求項の1つに規定された1つ又は複数の金属層は、薄膜トランジスタ(TFT)の一部になることができる。

【0029】

本発明による部品の例示的实施形態では、少なくとも1つのMoX層において、Xが元素Cuであり、このMoCu層が0.5原子%以下~50原子%以下のCuを含有し、好ましくは1原子%以上~20原子%以下のCuを含有することができる。この場合に、金属層のMoX層全体をMoCuから構成するのが特に好ましい。

30

【0030】

本発明による部品の例示的实施形態では、少なくとも1つのMoX層において、Xが元素Agであり、このMoAg層が10原子%以上~50原子%以下のAgを含有し、好ましくは20原子%以上~50原子%以下のAgを含有することができる。この場合に、金属層のMoX層全体がMoAgから構成するのが特に好ましい。

【0031】

本発明による部品の例示的实施形態では、少なくとも1つのMoX層において、Xが元素Auであり、このMoAu金属層が5原子%以上~20原子%以下のAuを含有することができる。この場合に、金属層のMoX層全体がMoAuから構成するのが特に好ましい。

40

【0032】

本発明による構成部品の例示的实施形態では、各々のMoX層が、200マイクロオームcm以下、好ましくは100マイクロオームcm以下、特に好ましくは50マイクロオームcm以下の層抵抗を有することができる。

【0033】

本発明による部品の例示的实施形態では、金属層に直接隣接している半導体層又は電気絶縁性層の少なくとも一方を複数の層として形成することができる。また、直接隣接している層又は電気絶縁層の両方を複数の層として形成することができる。

【0034】

本発明による構成部品の例示的实施形態では、金属層は全体で50マイクロオームcm

50

以下、好ましくは10マイクロオームcm以下、特に好ましくは3.5マイクロオームcm以下の層抵抗を有することができる。

【0035】

本発明による方法では、0.5原子%以上～50原子%以下のXを含有し、XがCu、Ag、Auの群から選択される1つの元素である少なくとも1つのMoX層が堆積される。この場合に、MoX層は、請求項2に規定されているように金属層を形成できるか又はその一部になることができる。

【0036】

少なくとも1つのMoX層及び/又は金属層の堆積は、各種種類の蒸着法によって行うことができる。例えば、上記の堆積は、物理蒸着又は化学蒸着によって行うことができる。

【0037】

しかしながら、少なくとも1つのMoX層及び/又は金属層の堆積が、PVD法、特に、スパッタリング法によって行うことが有利である。PVD法（物理的气相成長）は、薄膜被覆技術として知られている。この技術は、被覆材料の粒子を気相に変換してから、基板上に堆積させる。PVD法による堆積によって、特に、均一に堆積できる。その特性は、被覆された面全体にわたり等しく等方的である被覆を堆積できる。この方法のさらなる利点は、結果として実現できる低い基板温度である。従って、例えば、ポリマーの被覆が可能となる。さらに、PVD層は基板への非常に良好な接着の点で優れている。

【0038】

MoX層又は金属層がスパッタリング法（陰極スパッタリング法とも言う）によって堆積される場合に特に好ましい。スパッタリング法は、大きな面積の均一な被覆に比較的容易に使用できるため、大量生産に費用対効果が良い。

【0039】

本発明による方法が、0.5原子%～50原子%以下の間のXを含有するMo系のターゲットを設ける工程をさらに含むことが非常に好ましい。

【0040】

0.5原子%～50原子%以下の間のXを含有するMo系のターゲットは、少なくとも1つのMoX層及び/又は少なくとも1つの金属層の堆積前に設けられる。従って、MoX層及び/又は金属層は、設けられたターゲットから堆積される。

【0041】

この場合に、ターゲットとは、被覆装置の被覆供給源と理解すべきである。1つの好適な方法においては、使用されるターゲットは、スパッタリング法のためのスパッタリングターゲットである。

【0042】

被覆物の化学組成は、使用するターゲットの化学組成によって決定される。しかしながら、ターゲットの中に含まれる元素のスパッタリング挙動（スパッタリング収率）が僅かに異なることによって、被覆物の組成がターゲット組成からずれることがある。

【0043】

例えば、MoCuターゲットからCuが優先的にスパッタリングされることによって、堆積された被覆中のCu含有量が僅かに増加することがある。例えば、10原子%以上のCuを含有する被覆を形成するために、対応するターゲットは10原子%以下のCuを含有することができる。

【0044】

単一のターゲットを使用する代わりに、別々のターゲットからの同時堆積、好ましくは同時スパッタリングによっても、金属層を堆積できる。この場合に、被覆物の化学組成は、異なるターゲットの選択によってさらに制御することができる。

【0045】

金属層の堆積にさらに適したスパッタリングターゲットの製造は、例えば、粉末冶金によって行うことができる。

【0046】

10

20

30

40

50

スパッタリングターゲットの製造のための可能な粉末冶金的方法は、ホットプレス（HP）又は放電プラズマ焼結（SPS）等のホットプレス方法に基づいている。両方の場合において、粉末混合物をプレス金型内に充填し、その金型内で加熱し、高い圧縮圧力及び高い温度で焼結／圧縮して高密度部品にする。この場合に、優先配向（肌理）を有しない均一な結晶粒を有する均質な微細構造が生じる。

【0047】

スパッタリングターゲット製造のための類似の粉末冶金的方法は、熱間等方圧加圧法（HIP）である。この場合に、圧縮される材料は、変形可能な高密度容器（通常、金属缶）中に充填される。この場合に、この材料は、粉末、粉末混合物又は圧粉体（圧縮粉末の形で）にすることができる。この容器中に存在する材料は、保護ガス（例えば、アルゴン）下で、加圧容器中において高温高压で焼結される。ガス圧があらゆる方向から作用するため、この方法は等方圧加圧法と呼ばれる。代表的なプロセスパラメータは、例えば、1100 及び100 MPaで3時間の保持時間である。この場合に、優先配向（肌理）を有しない均一な結晶粒を有する均質な微細構造が生じる。

【0048】

粉末冶金的方法によるスパッタリングターゲット製造のさらなる選択肢は、焼結とその後の成形である。この場合に、粉末成形体は水素雰囲気下又は真空下で高温焼結される。焼結後に、例えば、圧延又は鍛造等の成形工程を行うことで、99%超の高い相対密度が得られる。この場合に、優先配向（肌理）を有する細長い結晶粒を有する微細構造が生じる。任意の後続の低張力焼きなまし又は再結晶化焼きなましの場合に、均一な結晶粒を有する均質な微細構造が得られるが、なお優先配向（肌理）を有する。

【0049】

粉末冶金的方法によるスパッタリングターゲット製造のさらなる選択肢は、対応する支持構造物、例えば、金属又は管上に、粉末又は粉末混合物を溶射法、例えば、低温ガス溶射又は真空プラズマ溶射（VPS）によって施すことである。

【0050】

以下で、本発明を例示的实施形態及び図面に基づきより詳細に説明する。

【図面の簡単な説明】

【0051】

【図1】臨界破断伸び k 測定に使用される電気抵抗測定を行う一軸引張試験の概略的構成を示す。

【図2】層中のCu含量の関数としてMo及びMoCu合金の R/R_0 曲線を示す。

【図3】15%の最大伸び後のMo層及び各種MoCu層の亀裂パターンの電子顕微鏡写真を示す。

【図4】層中のAg含量の関数としてMo及びMoAg合金の R/R_0 曲線を示す。

【図5】15%の最大伸び後のMo層及び各種MoAg層の亀裂パターンの電子顕微鏡写真を示す。

【図6】ボトムゲート型薄膜トランジスタの層状構造の断面を示す。

【図7】システムオンパネルディスプレイ画面の概略的ブロック図（上から）を示す。

【図8】ドライバ回路とTFTディスプレイ画面領域の間の導体路構造を上から見たシステムオンパネルディスプレイ画面の細部を示す。

【図9】TFTのゲート電極及びソース／ドレイン電極とゲートライン及びデータラインとがどのように接続されているかを示すTFTディスプレイ画面構造（上から、平面図）の細部を示す。

【図10】トップゲート型LTPS-TFTの層状構造の断面を示す。

【図11】シリコンウェハ上のスパッタリングされた500nm厚さのMoCu薄膜のX線回折図を示す。

【図12】シリコンウェハ上のスパッタリングされた500nm厚さのMoAg薄膜のX線回折図を示す。

【発明を実施するための形態】

10

20

30

40

50

【 0 0 5 2 】

実施例 1

一連の複数の実験の範囲内で、Mo系の各種金属層をポリイミド基板上に堆積させた。この場合に、各種化学組成を有する層を形成した。

【 0 0 5 3 】

Mo系の金属層の組成を表 1 に要約した。

【 0 0 5 4 】

[表 1] スパッタリングされた Mo Cu 層の化学組成

	Mo (原子%)	Cu (原子%)
層 1	93	7
層 2	82	18
層 3	66	34
層 4	48	52

10

【 0 0 5 5 】

モリブデン系合金のための参照材料として、純粋な Mo を 50 nm の厚さを有するモリブデン層の形で使用した。

【 0 0 5 6 】

全ての層を、ポリイミドから成る 50 μm 厚さの薄膜 (PI、例えば、Kapton (登録商標)) 上に室温で堆積した。この場合に、プロセスパラメーターは、結果に対する異なるプロセス条件の影響を可能な限り排除するために一定に保った。層厚さは、結果に対する形状効果の影響を避けるために 50 nm で一定に保った。

【 0 0 5 7 】

基板表面は完全に被覆されており、エッチング処理などによる微細構造の形成は行わなかった。

30

【 0 0 5 8 】

ポリイミド基板上的層試料に対して、MTS Tyron 250 (登録商標) 汎用試験機を用いて一軸引張試験を実施した。試験構成を図 1 に概略的に示す。この場合に、基板を 15 % の最大伸び まで弾性変形させた。引張試験の間に、四点法を使用して層の電気抵抗 R を連続的に記録した。測定開始時の電気抵抗を R_0 と呼ぶ。この場合に、初期状態における試料長さ (クランプ間の自由長さ) は 20 mm であり、幅は 5 mm であった。

【 0 0 5 9 】

測定構成を図 1 に概略的に示す。この場合に、Lconst は、伸びが生じていない固定クランプ長を示す。ここで、フレキシブル基板上的層の電気抵抗 R が、初期状態に対して 10 % だけ増加する伸び、つまり $R / R_0 = 1.1$ を、臨界伸び k と定義した。

40

【 0 0 6 0 】

この引張試験によって求められた臨界伸び k を表 2 に示す。

【 0 0 6 1 】

[表 2] 調べた Mo 層及び Mo Cu 層の臨界伸び k 並びに純 Mo からなる参照試料との差。さらに、非導電性ホウケイ酸塩ガラス (Corning Eagle XG (登録商標)) 上の 500 nm 厚さの層の層抵抗を示す。

50

材料	臨界伸び ϵ_k	$\Delta\epsilon_k$	層抵抗 ρ (マイクロオー μ cm)
Mo	1,10%	参照試料	22
MoCu 7原子%	1,76%	0,66	77
MoCu 18 原子%	2,09%	0,99	119
MoCu 34 原子%	2,13%	1,03	132
MoCu 52 原子%	3,23%	2,13	97

10

【 0 0 6 2 】

図 2 は、伸び に対する、電気抵抗対初期抵抗の増加 (R / R_0) を示す。曲線「理論値」は、試料の形状変化によってのみ生ずる電気抵抗の増加を示す。参照材料に基づき測定された曲線において明らかなように、電気抵抗は、伸びの増大に伴って非常に急激に増加する。

20

【 0 0 6 3 】

上記の引張試験後に、試験された層を、光学顕微鏡及び走査型電子顕微鏡で調べた。この場合に、層に生じた亀裂の形状、及び亀裂間の平均距離を求めた。

【 0 0 6 4 】

例えば、純 Mo 等の脆性の材料をベースとする層において、引張応力下での試料の損傷時に、通常は、脆性材料の挙動に特有の亀裂パターンが生ずる。これは、応力方向にほぼ直角に形成される直線状の平行に走る亀裂から成る網状構造によって特徴付けられる。そのような亀裂パターンは、例えば、図 3 (Mo、左) に見られる。これらの直線状の亀裂は、大部分が試料の一方の側から他方の側まで全幅にわたって走っているだけでなく、その層の全厚さを貫通して走っている。そのような亀裂は、貫通亀裂 (T T C) とも呼ばれる。T T C は層の電気伝導率を大幅に低下させる。なぜなら、最悪の場合には、連続的な導電接続は、もはや層中には存在しないからである。

30

【 0 0 6 5 】

表 2 から推測される破壊判定基準 $R / R_0 = 1.1$ における臨界伸びは、層中の Cu 含量の増加に伴って層の延性が増加することを示している。この延性の増加は、材料内で転位の移動が促進されることによって引き起こされたと推測される。これにより、臨界伸びが増大し、T T C の発生が減少する。

【 0 0 6 6 】

一例として、図 2 は、試料 MoCu 7 原子% の抵抗曲線 R / R_0 を示す。亀裂の出現パターンはなお T T C に対応するが、臨界伸び ϵ_k は既に大幅に増加している。

40

【 0 0 6 7 】

臨界伸び ϵ_k の増大に加えて観察できるさらなる効果は、亀裂の出現パターンが、脆性材料の挙動から延性材料の挙動へと変化することである。延性材料の挙動に特有の亀裂は、その亀裂がもはや直線的ではなく、むしろジグザグである。亀裂先端での亀裂の曲がり、そのような亀裂挙動について考えられる説明である。

【 0 0 6 8 】

図 3 (中央図、MoCu 18 原子%) において、MoCu 18 原子% の場合に亀裂は確かにほぼ平行に走っているが、もはや直線状に走っていないことが分かる。図 3 (右図、MoCu 52 原子%) においては、既に延性の亀裂パターンが生じている。延性を有する亀裂は、大部分が全層厚さを貫通して走っているが、必ずしも試料幅全体にわたって走っ

50

ていないので、それによってまだ導電接続は材料内に存在したままである。この場合に、図 2 から分かるように、 R/R_0 曲線の勾配は小さい（曲線は、急激に上昇しない）。

【0069】

従って、臨界伸び k_c は大幅に増大し、亀裂の発生は Mo 系層中の小さな Cu 含量から減少する。Cu 含量がさらに増加すると、亀裂挙動は、脆性から延性方向へと変化する。従って、Mo への添加物としての Cu は、特に、添加が少なくても Mo 系層の延性を大幅に増加させる点と、Cu が材料として比較的費用対効果が良いという点で優れている。

【0070】

図 11 は、それぞれ 18 原子% 及び 34 原子% の Cu 含量を有する 2 つの MoCu 層の X 線回折図を示す。それぞれ純粋な Mo 層又は Cu 層の回折図も参照材料として含まれている。全ての層は、DC スパッタリングによって、シリコンウェハ上に室温（基板を加熱せずに）で堆積されており、その厚さは 500 nm である。結晶構造を、Cu-K α X 線源を備える Bruker-AXS D8 回折計を用い、微小角入射モードにおいて 2° の入射角で記録した。参照として、それぞれ体心立方型（bcc）モリブデン（空間群 Im-3m）の X 線反射の位置を垂直の点線として、及び面心立方型（fcc）銅（空間群 Fm-3m）の反射位置を垂直の破線として示す。データは、ICDD（国際回折データセンター）のデータベースから取得した。図 11 から分かるように、銅含有量の高い MoCu 18 原子% 及び MoCu 34 原子% の 2 つの系は、回折図中に対応する反射が存在せず、独立した Cu 相を有しない。従って、Cu は、固溶体の形でモリブデン中に強制的に溶解しており、すなわち銅原子がモリブデン空間格子を占有していると推定できる。銅原子は、このようにして Mo 格子に歪みを生じさせる。Mo 格子が歪んでいることは、Mo（110）及び Mo（200）の 2 つの反射によっても示されており、これらの反射は、Cu 原子（原子半径 128 pm）が Mo 原子（140 pm）よりも小さいために、歪んでいない参照と比べてより高い回折角（ 2θ ）へとシフトしている。

【0071】

さらに、表 2 の最後の列に、各種 Mo 薄膜又は MoCu 薄膜の層抵抗（マイクロオーム cm）を示す（絶縁性ガラス基板上の 500 nm の層厚さ）。測定には、表面固有抵抗率 R_s （オーム/シート）を四点法によって測定し、それに層厚さを掛けた。MoCu 層の層抵抗は、34 原子% の Cu 含量まで増加した後に、Cu 含量の増加に伴って再び減少する。全ての MoCu 層は、150 マイクロオーム cm 以下の層抵抗を有する。

【0072】

MoCu/Cu 又は MoCu/Al から成る多層の場合に、長い導体路に沿った層抵抗は、とりわけ良好な導電性を有する材料 Cu 又は Al によってそれぞれ決定される。50 nm の MoCu 34 原子% とその上の 300 nm の Cu から成る 2 層の被膜（非導電性ガラス基板上に成膜）は、2.0 マイクロオーム cm の層抵抗を有する。50 nm の MoCu 34 原子% 及びその上の 300 nm の Al から成る 2 層の被膜は、3.1 マイクロオーム cm の層抵抗を有する。

【0073】

調べた層の機械的特性はなおさらに最適化できると推測される。従って、対象とした熱処理によって、堆積された Mo 系層の微細構造及び内部応力状態をさらに最適化できるかもしれない。また、堆積条件を対象とした設定によっても、層の成長に故意に影響を及ぼし、延性をさらに増加させることができる可能性が非常に高い。

【0074】

実施例 2

一連の複数の実験の範囲内で、Mo 系の各種金属層をポリイミド基板上に堆積した。この場合に、各種化学組成を有する層を形成した。

【0075】

Mo 系金属層の組成を表 3 に要約した。

【0076】

[表 3] スパッタリングされた MoAg 層の化学組成

10

20

30

40

50

	Mo（原子％）	Ag（原子％）
層 1	82	18
層 2	69	31
層 3	56	44
層 4	48	52

10

【 0 0 7 7 】

モリブデン系合金の参照材料として、50 nmの厚さを有する純粋なMoをモリブデン層の形で使用した。

【 0 0 7 8 】

全ての層を、ポリイミドから成る50 μm厚さのフィルム（PI、例えば、Kapton（登録商標））上に室温で堆積した。この場合に、プロセスパラメーターは、結果に対する異なるプロセス条件の影響を可能な限り排除するために一定に保った。層厚さは、結果に対する幾何学影響を避けるために50 nmで一定に保った。

20

【 0 0 7 9 】

基板表面は完全に被覆されており、例えば、エッチング処理などにより微細構造の形成はしなかった。

【 0 0 8 0 】

実施例1に記載したような引張試験によって求めた臨界伸び ϵ_K を表4に示す。

【 0 0 8 1 】

[表4] 調べたMo層及びMoAg層の臨界伸び ϵ_K 並びに純粋なMoから成る参照との差。さらに、非導電性ホウケイ酸塩ガラス（Corning Eagle XG）上の50 nm厚さの層の層抵抗を示す。

30

材料	臨界伸び ϵ_K	$\Delta\epsilon_K$	層抵抗 ρ (マイクロオームcm)
Mo	1,10%	参照試料	22
MoAg 18 原子%	1,16%	0,06	96
MoAg 31 原子%	1,52%	0,42	138
MoAg 44 原子%	2,31%	1,21	111
MoAg 52 原子%	3,81%	2,71	101

40

【 0 0 8 2 】

上記の引張試験後に、試験された層を、光学顕微鏡及び走査型電子顕微鏡で調べた。この場合に、亀裂の形状及び層中に生じた亀裂間の平均距離を求めた。

【 0 0 8 3 】

例えば、純粋なMo等の脆性材料をベースとする層において、引張応力下での試料の損傷時に、通常は、脆性材料の挙動に特有の亀裂パターンが生ずる。これは、応力方向にほ

50

ほぼ直角に形成される平行に走る直線状の亀裂から成る網状構造によって特徴付けられる。上記の亀裂パターンは、例えば、図5（Mo、左）に見られる。これらの直線状の亀裂は、大部分が試料の一方の側から他方の側までの全幅にわたって走っているだけでなく、その層の全厚さを貫通して走っている。そのような亀裂は、貫通亀裂（TTC）とも呼ばれる。最悪の場合には、連続的な導電接続は、もはや層中には存在しないため、TTCは、層の電気伝導率を大幅に低下させる。参照材料に基づき測定された曲線において明らかに、電気抵抗は、伸びの増大に伴って非常に急激に増加する。

【0084】

それは、伸び に対する、電気抵抗対初期抵抗の増加 (R/R_0) を示す図4から推測できる。

【0085】

表4から推測できる破壊判定基準 $R/R_0 = 1$ の臨界伸びは、18原子%より大きい層中の臨界Ag含量から、図4及び表4から明らかに、層の延性が大幅に増大することを示している。この延性の増加は、材料内での転移が容易に移動することによって引き起こされると推測される。その結果として、臨界伸びが増大し、TTCの発生が減少することになる。従って、Moへの添加物としてのAgは、特に、添加がより多いとMo系層の延性が非常に大きく増加するという点で優れている。

【0086】

一例として、図4は、各種MoAg試料の抵抗曲線 R/R_0 を示す。図5（右上）から明らかに、亀裂の出現パターンは、なおTTCに対応するが、臨界伸び ϵ_k は既に大幅に増大している。

【0087】

臨界伸び ϵ_k の増大に加えて観察できるさらなる効果は、亀裂の発生が、脆性材料の挙動から延性材の挙動にまで変化できることである。延性材料の挙動に特徴的な亀裂は、その亀裂がもはや直線的ではなく、むしろジグザグであることを認めることができる。亀裂先端での亀裂の曲がり、上記の亀裂挙動について考えられる説明である。

【0088】

図5（MoAg44原子%の図）において、MoAg44原子%の場合に亀裂は確かにほぼ平行に走っているが、もはや直線状に走っていないことが分かる。図5（MoAg52原子%）に、既に多くの延性亀裂パターンが明らかに示されている。多くの延性特性を有する亀裂は、全層厚さを貫通して走っているが、必ずしも試料幅全体にわたって走っていないので、それによってまだ導電接続は材料内に存在したままである。この場合に、図4から分かるように、 R/R_0 曲線の勾配は小さい（曲線は、急激に上昇しない）。

【0089】

18原子%のMo系層中の臨界Ag含量から、臨界伸び ϵ_k は大幅に増大し、亀裂の発生は減少する。Ag含量がさらに増加すると、亀裂挙動は、延性方向から脆性へと変化する。

【0090】

図12は、堆積されたMoAg層のX線回折図を示す。結晶構造の層堆積及び分析は、MoCu系と同様に行った（図11）。参照として、純粋なMo層又はAg層の回折図も含まれている。図12において、参照として、体心立方型（bcc）モリブデン（空間群 $Im-3m$ ）のX線反射の位置を垂直の点線として、面心立方型（fcc）銀（空間群 $Fm-3m$ ）の反射位置を垂直の破線として示す。データは、ICDD（国際回折データセンター）のデータベースから取得した。図12に示すように、MoAg系は、回折図中に対応する反射光が存在せず、44原子%の銀含量まで独立したAg相を有しない。従って、Agは、固溶体の形でモリブデン中に強制的に溶解し、すなわち銀原子がモリブデン空間格子を占有すると推定すべきである。銀原子は、このようにMo格子に歪みをもたらす。Mo格子が歪んでいることは、Mo（110）及びMo（200）の2つの反射によっても示され、これらの反射は、Ag原子（原子半径165 pm）がMo原子（140 pm）よりも大きいために、歪んでいない参照と比べてより低い屈折角（ 2θ ）へとシフトし

10

20

30

40

50

ている。M o A g 5 2 原子%の層の場合のみ (2 2 0) 銀反射の兆候が認められ、 b c c モリブデンマトリックス中に別の銀相の析出が始まったことを示している。

【 0 0 9 1 】

従って、M o C u 薄膜又はM o A g 薄膜において、銅又は銀 (元素 X) は、b c c モリブデン格子中に強制的に固溶される。純粋な金 (A u) の結晶構造は、C u 及びA g の結晶構造と同じである (空間群 F m - 3 m) 。 3 つの元素は全て、化学元素の周期系の同じ亜族 (1 1) に属し、多くの局面で類似の化学的及び物理的挙動を示す。従って、4 0 原子%以下のA u 含量を有するスパッタリングされたM o A u 薄膜も、金原子がb c c モリブデンマトリックス中に強制溶解された固溶体の形で存在すると推定される。

【 0 0 9 2 】

さらに、表 4 の最後の列に、各種M o 薄膜又はM o A g 薄膜の層抵抗 (マイクロオーム c m) を示す (絶縁性ガラス基板上の 5 0 0 n m の層厚さ) 。測定のために、表面抵抗率 R s (オーム / シート) を四点法によって測定し、それに層厚さを掛けた。M o A g 層の層抵抗は、3 1 原子%のA g 含量まで増加した後に、A g 含量の増加に伴って再び減少する。全てのM o A g 層は、1 5 0 マイクロオーム c m 以下の層抵抗を有する。

【 0 0 9 3 】

M o A g / C u 又はM o A g / A l から成る多層の場合に、長い導体路に沿った層抵抗は、それぞれ主に導電性の良好なC u 又はA l によって決定される。 5 0 n m のM o A g 3 1 原子%及びその上に形成された 3 0 0 n m のC u から成る 2 層の膜 (非導電性ガラス基板上に堆積された) は、2 . 0 マイクロオーム c m の層抵抗を有する。5 0 n m のM o A g 3 1 原子%及びその上に形成された 3 0 0 n m のA l から成る 2 層の膜は、3 . 1 マイクロオーム c m の層抵抗を有する。

【 0 0 9 4 】

請求項 2 及びその従属請求項の 1 つに規定された 1 つ以上の金属層は、薄膜トランジスタ (T F T) の一部になることができる。上記の絶縁薄膜部品の層状構造を図 6 に断面で示す。T F T は、半導体層 1 5 0 と、ゲート電極 1 2 0 と、ソース電極 1 7 0 a と、ドレイン電極 1 7 0 b とからなり、これらの 3 つの金属導電電極層の少なくとも 1 つは、本発明による金属層から成る。ゲート電極 1 2 0 と半導体層 1 5 0 は、電気絶縁層 (ゲート絶縁体、ゲート誘電体) 1 4 0 によって分離されている。ソース電極 1 7 0 a とドレイン電極 1 7 0 b は、電気絶縁保護層 1 8 0 によって分離されている。さらに、この保護層 1 8 0 は、ソース / ドレイン電極 1 7 0 a / 1 7 0 b をピクセル電極層 1 9 0 から分離する (以下に記載のコンタクトホールを除く) 。

【 0 0 9 5 】

以下で、図 6 の一実施形態に示されているような、ボトムゲート型 T F T の一般的な層状構造を説明する。T F T 層状構造は、フレキシブル基板 1 0 0 上に配置されている。まず、フレキシブル基板 1 0 0 上に、フレキシブル基板 1 0 0 の上面の不規則性を補償するか、又は、例えば拡散若しくは浸透による不要な不純物の半導体層 1 5 0 中への侵入を防ぐために、基板 1 0 0 全体を覆う緩衝層 1 1 0 を配置することができる。 緩衝層は、例えば、酸化ケイ素又は窒化ケイ素を含む 1 層又は複数の層から構成できる。ゲート電極 1 2 0 は、緩衝層 1 1 0 上に配置されている。電圧を印加することによって、半導体層 1 5 0 中の電界効果により、ソース電極 1 7 0 a をドレイン電極 1 7 0 b に電氣的に接続する導電性チャネルを形成できる。ゲート電極 1 2 0 は、本発明による金属層か、又は従来技術に対応する少なくともアルミニウム (A l) 、銅 (C u) 、銀 (A g) 、金 (A u) 、白金 (P t) 、モリブデン (M o) 、タングステン (W) 、チタン (T i) 、クロム (C r) 、ニオブ (N b) 、タンタル (T a) を含む 1 層又は複数の層から成るメタライゼーションから構成できる。

【 0 0 9 6 】

電気絶縁性層 (ゲート誘電体) 1 4 0 がゲート電極 1 2 0 上に配置されている。この電気絶縁性層 1 4 0 は、例えば、酸化ケイ素、窒化ケイ素、酸化アルミニウム、又は例えば、ベンゾシクロブテン (B C B) 若しくはアクリル含有素材等の有機絶縁材料から成る層

10

20

30

40

50

を含むことができる。

【0097】

半導体層150は、電気絶縁性層（ゲート誘電体）140と隣接し、例えば、アモルファスシリコン（a-Si）、ポリシリコン、酸化インジウムガリウム亜鉛（IGZO）等の金属酸化物半導体、又は有機半導体を含むことができる。a-Siを含む半導体層150aの場合に、この層上に、例えば、燐ドーピングされたa-Siを含むn+ドーピングされた半導体層150bを配置できる。IGZO等の金属酸化物半導体を含む半導体層150aの場合には、一般的に、ドーピングされた半導体層150bは省かれる。

【0098】

半導体層150上に、ソース電極層及びドレイン電極層170a及び170bが配置されている。これらの層は、本発明による金属層か、又は従来技術に対応する少なくともアルミニウム（Al）、銅（Cu）、銀（Ag）、金（Au）、白金（Pt）、モリブデン（Mo）、タングステン（W）、チタン（Ti）、クロム（Cr）、ニオブ（Nb）、タantal（Ta）を含む1層又は複数の層から成るメタライゼーションから構成できる。

【0099】

半導体層150及びソース/ドレイン電極層170a/170b上に、保護層180が配置されている。この電気絶縁保護層180は、例えば、酸化ケイ素、窒化ケイ素、酸化アルミニウム、又は例えば、ベンゾシクロブテン（BCB）若しくはアクリル含有材料等の有機絶縁材料から成る層を含むことができる。

【0100】

保護層180には、隣接するピクセル電極層190とドレイン電極170bとを電氣的に接続するコンタクトホールが貫通している。ピクセル電極層190は導電性であり、光透過性層又は光反射層として形成でき、かつ1層又は複数の層で構成できる。ピクセル電極層190が光透過性層として形成されている場合に、その層は、例えば、酸化インジウムスズ（ITO）、酸化インジウム亜鉛（IZO）、酸化亜鉛（ZnO）又は酸化アルミニウム亜鉛（AZO）を含むことができる。ピクセル電極層190が光反射層として形成されている場合に、その層は、Al、Ag、Mg、Pt、Pd、Au、Nd、Ni、Irから成る光反射層だけでなく、酸化インジウムスズ（ITO）、酸化インジウム亜鉛（IZO）、酸化亜鉛（ZnO）又は酸化アルミニウム亜鉛（AZO）から成る層を含むことができる。

【0101】

本明細書に記載したTFTは、フレキシブルTFT液晶ディスプレイ画面又は有機ELディスプレイ画面の一部になることができる。

【0102】

請求項2及びその従属請求項の1つに規定された1つ又は複数の金属層は、TFTアクティブマトリックスディスプレイが基板上に周辺電子制御ユニットと一緒に配置されたシステムオンパネル（SOP）システムの一部になることができる。SOPは、図7に示されている。表示ユニット1は、例えば、液晶表示装置（LCD）、有機発光ダイオード（OLED）、無機発光ダイオード（LED）、又は電気泳動ディスプレイ画面（「E-Ink（登録商標）」、「電子ペーパー」）から成ることができる。表示ユニット1は、画像コンテンツが表示されるディスプレイ画面の実際の可視部を示す。幾つかのドライバ回路及び制御回路がこの領域の周囲に配置されているが、それらは一般的に筐体の光を通さない部分の後ろに隠れており、ユーザーには見えない。原則的に、以下に説明する1つ又は複数の電子回路はSOP上に配置できる。ここでの説明は網羅的なものではなく、使用する表示装置に応じて制御のためになおさらなる回路が必要である。

【0103】

表示ユニット1を制御するために、水平方向のデータドライバ回路（列ドライバ）2a/bを基板上に配置でき、その回路は、データライン（図示せず）を介してTFTのソース/ドレイン電極170a/b（図示せず）と接続されている。ゲート電極120の制御のために、ゲートライン（図示せず）を介してTFTのゲート電極120（図示せず）と

10

20

30

40

50

接続されているゲートドライバ構造（行ドライバ）3を基板上に配置できる。

【0104】

さらに、周辺領域には、低い入力電圧を高い出力電圧へ変換するDC-DC変換器4が配置でき、TFT-LCDディスプレイ画面の制御のためには、例えば、+3.3V~+5.0Vの電圧を入力に印加することが可能であり、その電圧は、液晶表示装置の制御のために必要とされる-40V~+40Vの範囲の高い出力電圧へ変換される（「チャージポンプ」）。

【0105】

さらに、表示ユニット1のための参照電圧（Vcom、例えば、LCDディスプレイ画面の場合は+5V）を供給する電気回路5をSOP上に配置できる。

10

【0106】

さらに、タイミング制御回路（Tcon）6と、デジタル-アナログ変換回路7と、放電部8と、Vcomバッファ回路9とを基板上に配置できる。

【0107】

SOPは、接触領域10を介してディスプレイ画面制御電子回路又はグラフィックカードの残りの部品に接続されている。周辺回路2~9は、本発明による金属層（図示せず）を用いて表示ユニット1及び接触領域（「導体パッド」）10と互いに接続されている。

【0108】

一例として、表示ユニット1の接触を図8に示す。行ドライバ3は、電気導体路20を介して表示ユニット1に接続され、列ドライバ2bは、電気導体路21を介して表示ユニット1に接続されている。一方又は両方の導体路20又は21は、請求項2及びその従属請求項の1つに規定された本発明による金属層から構成できる。

20

【0109】

図9は、薄膜トランジスタ（TFT）とゲートライン及びデータラインとの接触を示す。ゲート導体路20は、TFT領域において、TFTのゲート電極120を形成する拡張部を有する。データ導体路21は、TFTの領域において、TFTのソース電極170aを形成する拡張部と、TFTのドレイン電極170bを形成し、かつピクセル電極190と接続されている上記ソース電極によって分断された領域とを有する。一方若しくは両方の導体路20若しくは21及び/又はTFT電極120、170a/bは、請求項2及びその従属請求項の1つに規定された本発明による金属層から構成できる。

30

【0110】

さらに、請求項2及びその従属請求項の1つに規定された1つ以上の金属層は、その層状構造が、一例として、図10に示す低温ポリシリコン（LTPS）薄膜トランジスタ（TFT）の一部になることができる。図6のTFT構造と比較して、この場合に、トップゲート型TFT、すなわちゲート電極240は、半導体層220の下ではなく上に配置されている。LTPS-TFTは、トップゲート型TFTとして好適に構成される。LTPS半導体は、アモルファスシリコン（ $0.5\text{ cm}^2/\text{Vs} \sim 1.5\text{ cm}^2/\text{Vs}$ ）と比較して、大幅に高い電荷キャリア移動度を有する（ $50\text{ cm}^2/\text{Vs} \sim 200\text{ cm}^2/\text{Vs}$ ）。そのため、上記のTFTは、例えば、OLED又はマイクロLED等の電流駆動型の表示装置の制御に使用できる。

40

【0111】

以下で、一例として、トップゲート型LTPS-TFTの層状構造を説明する。LTPS-TFTは、フレキシブル基板200上に配置されている。最初に、フレキシブル基板200の上の不規則性を補償するか、又は半導体層220中への、若しくはドーパされた半導体領域221（ソース電極）及び222（ドレイン電極）中への、例えば、拡散若しくは浸透による不要な不純物の侵入を防ぐために、基板200全体を覆う緩衝層210をフレキシブル基板200上に配置できる。緩衝層210は、例えば、酸化ケイ素、窒化ケイ素又は酸窒化ケイ素を含む1層又は複数の層から構成できる。基板の組成に応じて、緩衝層を省くこともできる。

【0112】

50

ドーピングされていない多結晶シリコンから構成できる半導体層 220 は、緩衝層 210 上に配置されている。この層 220 (「チャネル領域」とも呼ばれる) に隣接して、一方の側にソース電極 221 が存在し、他方の側にドレイン電極 222 が存在する。これらの電極はそれぞれドーピングされたポリシリコンから構成できる。ドーピングは、例えば、イオン注入によって行うことができ、例えば、ホウ素 (B) 又は B_2H_6 を使用することによって、p - ドーピングを行うことができる。TFT の実施形態に応じて、ドーピングの種類 (p 又は n) 及びノ又はドーパントの種類はもちろん変わり得る。

【0113】

ゲート絶縁体層 230 は、半導体層 220、221 及び 222 上に配置されている。このゲート絶縁体層 230 は、例えば、窒化ケイ素又は酸化ケイ素から構成できる。ゲート電極 240 は、そのゲート電極が少なくともチャネル領域 (半導体層 220) であるオーバーラップ領域 (垂直方向に) を有するようにゲート絶縁体層 230 上に配置されている。ゲート電極 240 は、本発明による金属層か、又は従来技術に対応する少なくともアルミニウム (Al)、銅 (Cu)、銀 (Ag)、金 (Au)、白金 (Pt)、モリブデン (Mo)、タングステン (W)、チタン (Ti)、クロム (Cr)、ニオブ (Nb)、タンタル (Ta) を含む 1 層又は複数の層から成るメタライゼーションから構成できる。ゲート電極 240 は、ゲートライン (図示せず) を介して制御電子装置 (図示せず)、とりわけ行ドライバと接続されている。

【0114】

ゲート電極 240 又はゲート絶縁体層 230 上に、ゲート絶縁体層 230 と同じ材料、例えば、窒化ケイ素又は酸化ケイ素から構成できる絶縁層 250 が施されている。絶縁層 250 及びゲート絶縁体層 230 には、ソース電極及びドレイン電極 221 / 222 を半導体層に (電氣的に) アクセス可能にする貫通孔 (「スルーホール」) が設けられている。

【0115】

制御及びノ又はソース接触電極層 260 及びノ又は制御及びノ又は接触ドレイン電極層 270 は、絶縁層 250 上に配置されており、上記の貫通孔を通じて半導体のソース電極ノドレイン電極 221 / 222 と接続されている。制御及びノ又はソースノドレイン電極層 260 / 270 は、本発明による金属層、又は従来技術に対応する少なくともアルミニウム (Al)、銅 (Cu)、銀 (Ag)、金 (Au)、白金 (Pt)、モリブデン (Mo)、タングステン (W)、チタン (Ti)、クロム (Cr)、ニオブ (Nb)、タンタル (Ta) を含む 1 層又は複数の層から成る金属堆積層から構成できる。制御及びノ又は接触ソース電極層 260 は、データライン (信号ライン; 図示せず) を介して制御電子装置、とりわけ列ドライバ (図示せず) と接続されている。

【0116】

薄膜トランジスタは、半導体層 220、ゲート電極 240、制御及びノ又は接触ソースノドレイン電極層 260 / 270 から形成される。しかしながら、TFT 構成は、上記の例示的实施形態に限定されず、むしろ当業者によって容易に実装可能な数多くの別の構成を有することもでき。

【0117】

特に、TFT 上になおさらなる発光層、例えば、OLED 層 (図示せず) が配置された場合に、TFT 構造上にさらに平坦化層 280 も配置できる。平坦化層 280 は、例えば、ポリアクリレート樹脂、エポキシ樹脂、フェノール樹脂、ポリアミド樹脂、ポリイミド樹脂、不飽和ポリエステル樹脂、ポリフェニレンエーテル樹脂、ポリフェニレンスルフィド樹脂、又はベンゾシクロブテン (BCB) を含むことができる。平坦化層 280 には、制御及びノ又は接触ドレイン電極層 270 領域へのアクセスを可能にする貫通孔が設けられている。

【0118】

図 10 には、一例として、ピクセル電極層 290 も示されており、そのピクセル電極層 290 は、平坦化層 280 上に形成され、かつ貫通孔を通じて制御及びノ又は接触ドレイン

10

20

30

40

50

ン電極層 270 と導電接続されている。LTPS-OLEDディスプレイ画面の場合には、ピクセル電極層 290 は、発光構造の第 1 の電極（一般的に上方へと放射する構造ではアノード）を形成する。ピクセル電極層 290 が光透過性層として形成されている場合に、その層は、例えば、酸化インジウムスズ（ITO）、酸化インジウム亜鉛（IZO）、酸化亜鉛（ZnO）又は酸化アルミニウム亜鉛（AZO）を含むことができる。

【0119】

ピクセル電極層 290 が光学反射層として形成されている場合に、その層は、Al、Ag、Mg、Pt、Pd、Au、Nd、Ni、Ir から成る反射層だけでなく、酸化インジウムスズ（ITO）、酸化インジウム亜鉛（IZO）、酸化亜鉛（ZnO）又は酸化アルミニウム亜鉛（AZO）を含む層も含むことができる。

10

【0120】

調べた層の機械的特性はなおさらに最適化できると推測される。このように、対象とした熱処理によって、堆積されたモリブデンベース層の微細構造及び内部応力状態をさらに最適化することができるだろう。また堆積条件の対象とした設定によっても、層の成長に故意に影響を及ぼし、延性のさらに増大することができる可能性が非常に高い。

【符号の説明】

【0121】

R 層の電気抵抗

R₀ 測定開始時の電気抵抗

R₀ 表面固有抵抗

最大伸び

k 臨界伸び

Lconst 伸びが生じていない固定クランプ長さ

層抵抗

1 表示装置

2 a/b データドライバ回路（列ドライバ）

3 ゲートドライバ構造（行ドライバ）

4 DC-DC 変換回路

5 電気回路

6 タイミング制御回路（TCOn）

7 デジタル-アナログ変換回路

8 放電部

9 バッファ回路

10 接触領域（「導体パッド」）

20 電気導体路

21 電気導体路

100 フレキシブル基板

110 緩衝層

120 ゲート電極

140 絶縁層（ゲート絶縁体、ゲート誘電体）

150 半導体層

170 a ソース電極

170 b ドレイン電極

180 絶縁性保護層

190 ピクセル電極層

200 フレキシブル基板

210 緩衝層

220 半導体層

221 ドープした半導体領域（ソース電極）

222 ドープした半導体領域（ドレイン電極）

20

30

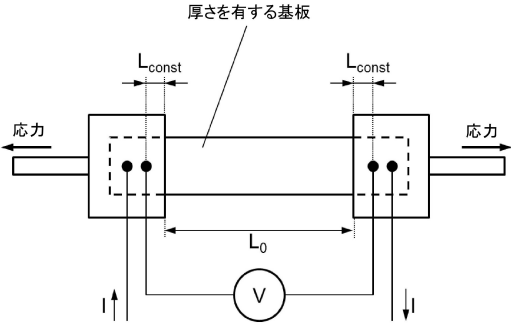
40

50

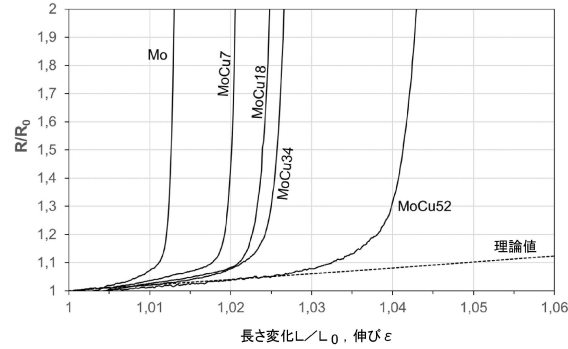
- 2 3 0 ゲート絶縁体層
- 2 4 0 ゲート電極
- 2 5 0 絶縁層
- 2 6 0 制御及び / 又は接触ソース電極層
- 2 7 0 制御及び / 又は接触ドレイン電極層
- 2 8 0 平坦化層
- 2 9 0 ピクセル電極層

【図面】

【図 1】



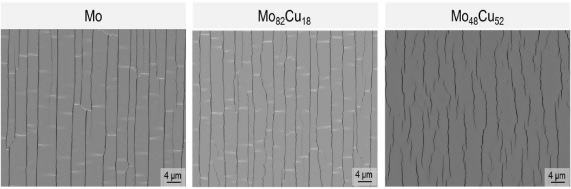
【図 2】



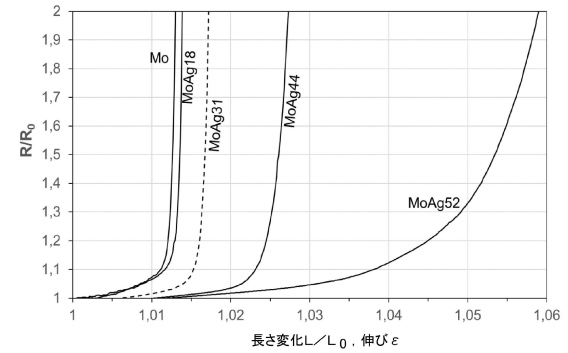
10

20

【図 3】



【図 4】

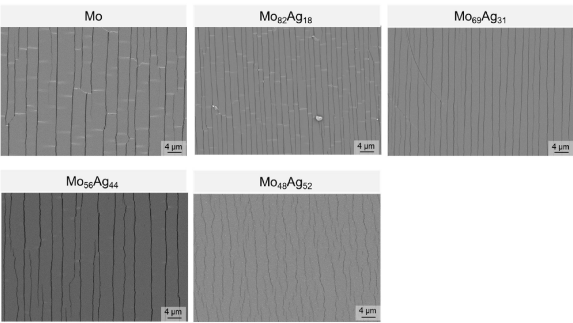


30

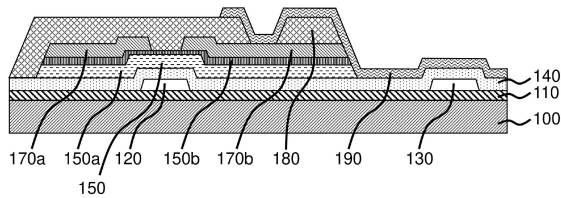
40

50

【図 5】

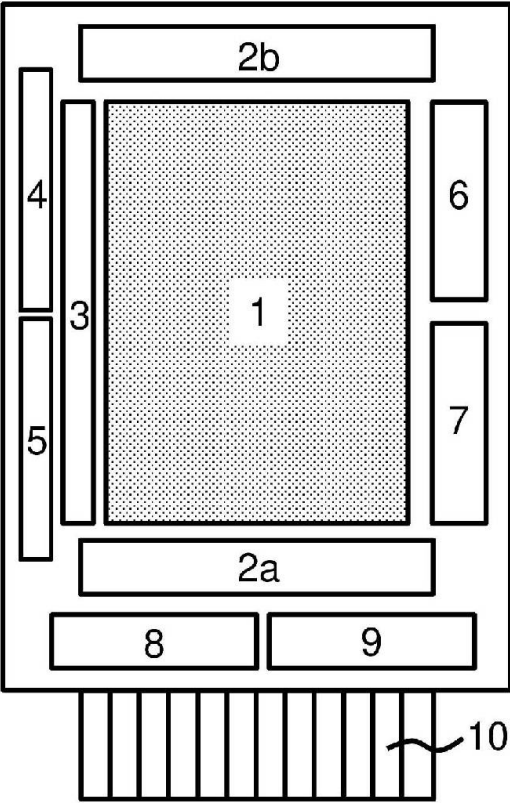


【図 6】

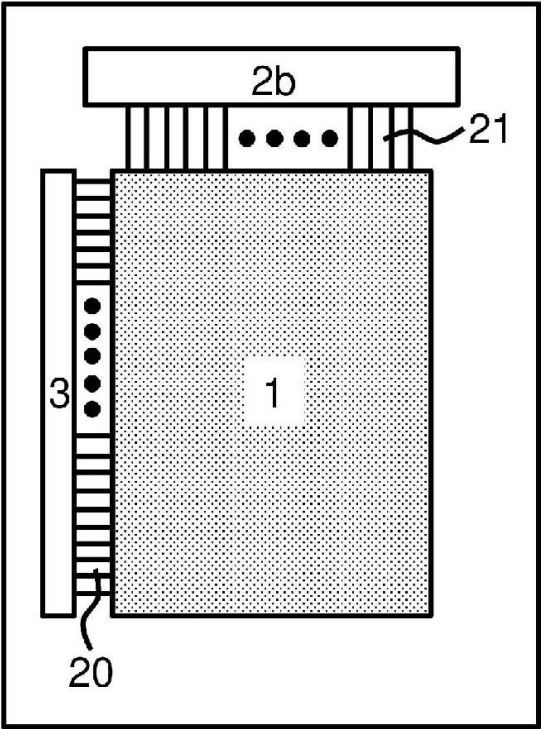


10

【図 7】



【図 8】



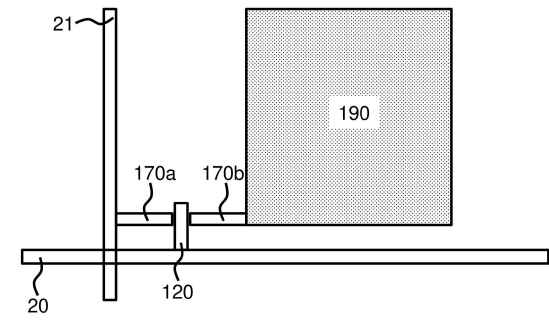
20

30

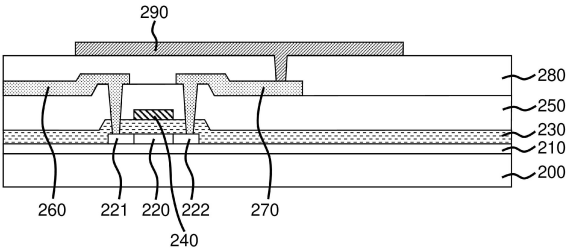
40

50

【図 9】

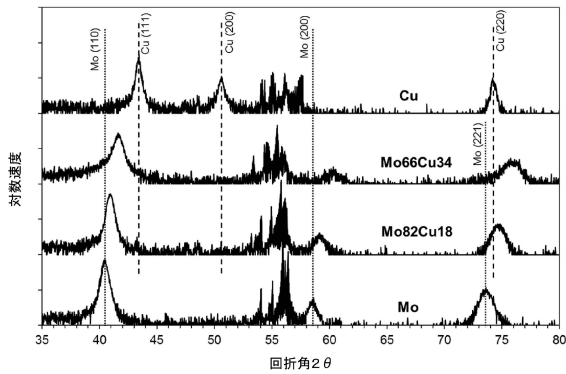


【図 10】

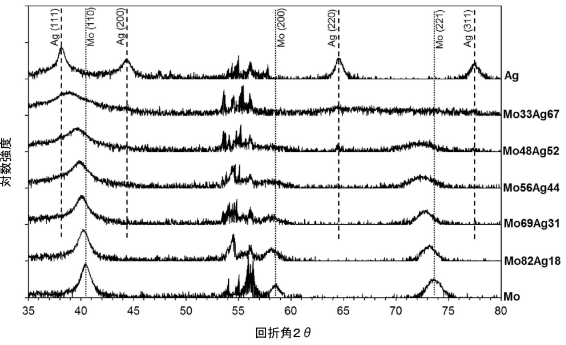


10

【図 11】



【図 12】



20

30

40

50

フロントページの続き

(51)国際特許分類

F I

G 0 2 F	1/1333(2006.01)	C 2 3 C	14/14	D
G 0 2 F	1/1368(2006.01)	C 2 3 C	14/14	G
H 0 1 B	5/14 (2006.01)	G 0 2 F	1/1333	5 0 0
H 0 1 L	21/28 (2006.01)	G 0 2 F	1/1368	
H 0 1 L	21/285(2006.01)	G 0 9 F	9/30	3 3 8
H 0 1 L	21/336(2006.01)	H 0 1 B	5/14	Z
H 0 1 L	29/786(2006.01)	H 0 1 L	21/28	3 0 1 B
H 0 5 K	1/03 (2006.01)	H 0 1 L	21/28	3 0 1 R
		H 0 1 L	21/285	S
		H 0 1 L	29/78	6 1 6 K
		H 0 1 L	29/78	6 1 6 V
		H 0 1 L	29/78	6 1 7 M
		H 0 1 L	29/78	6 1 8 B
		H 0 1 L	29/78	6 2 6 C
		H 0 5 K	1/03	6 7 0

, メタルヴェルク - ブランゼー - シュトラーセ 7 1 , ブランゼー エスエー内

(72)発明者

ウインクラー, イェルク

オーストリア共和国 6 6 0 0 ロイツェ, メタルヴェルク - ブランゼー - シュトラーセ 7 1 , ブランゼー エスエー内

審査官 村上 遼太

(56)参考文献

特開 2 0 1 6 - 2 2 4 4 2 9 (J P , A)
 国際公開第 2 0 0 4 / 0 3 8 0 4 9 (W O , A 1)
 特開 2 0 0 2 - 3 2 4 8 7 4 (J P , A)
 特開 2 0 0 6 - 2 2 1 1 6 2 (J P , A)
 特開 2 0 1 4 - 1 9 9 9 2 0 (J P , A)
 特表 2 0 1 4 - 5 2 9 0 0 6 (J P , A)
 特表 2 0 1 6 - 5 0 4 4 9 5 (J P , A)
 特開 2 0 1 7 - 0 2 8 2 7 9 (J P , A)
 特表 2 0 1 7 - 5 0 3 3 3 6 (J P , A)
 国際公開第 2 0 1 5 / 0 2 9 2 8 6 (W O , A 1)
 米国特許出願公開第 2 0 1 6 / 0 3 6 5 3 6 8 (U S , A 1)
 特開 2 0 1 5 - 1 1 9 1 7 5 (J P , A)
 特開 2 0 0 2 - 3 5 3 3 5 3 (J P , A)

(58)調査した分野 (Int.Cl., D B 名)

G 0 2 F 1 / 1 3 3 - 1 / 1 3 3 4
 1 / 1 3 3 9 - 1 / 1 3 4 1
 1 / 1 3 4 7
 G 0 9 F 9 / 0 0 - 9 / 4 6
 H 0 5 B 3 3 / 0 0 - 3 3 / 2 8
 4 4 / 0 0
 4 5 / 6 0
 H 1 0 K 5 0 / 0 0 - 9 9 / 0 0