

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 10 月 7 日 (07.10.2021)



(10) 国际公布号
WO 2021/196801 A1

- (51) 国际专利分类号:
H04J 3/06 (2006.01) **H04L 7/00** (2006.01)
- (21) 国际申请号: PCT/CN2020/142162
- (22) 国际申请日: 2020 年 12 月 31 日 (31.12.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202010247790.9 2020年3月31日 (31.03.2020) CN
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 范博龄 (FAN, Boling); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 石兴建 (SHI, Xingjian); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 伍伟 (WU, Wei); 中

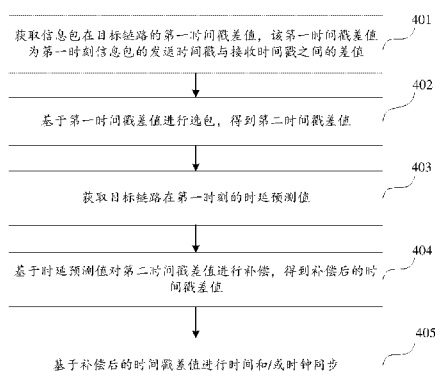
国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 曾晓意 (ZENG, Xiaoyi); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 北京三高永信知识产权代理有限公司 (BEIJING SAN GAO YONG XIN INTELLECTUAL PROPERTY AGENCY CO., LTD.); 中国北京市海淀区学院路蓟门里和景园 A 座 1 单元 102 室, Beijing 100088 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: SYNCHRONIZATION METHOD AND APPARATUS, DEVICE, AND STORAGE MEDIUM

(54) 发明名称: 同步方法、装置、设备及存储介质



- 401 Acquire a first timestamp difference of an information packet on a target link, wherein the first timestamp difference is the difference between a sending timestamp and a receiving timestamp of the information packet at a first moment
- 402 Perform packet selection on the basis of the first timestamp difference to obtain a second timestamp difference
- 403 Acquire a delay prediction value of the target link at the first moment
- 404 Compensate for the second timestamp difference on the basis of the delay prediction value to obtain a timestamp difference after compensation
- 405 Perform time and/or clock synchronization on the basis of the timestamp difference after compensation

图 4

(57) Abstract: Disclosed are a synchronization method and apparatus, a device, and a storage medium. The method comprises: acquiring a first timestamp difference of an information packet on a target link, wherein the first timestamp difference is the difference between a sending timestamp and a receiving timestamp of the information packet at a first moment; performing packet selection on the basis of the first timestamp difference to obtain a second timestamp difference; acquiring a delay prediction value of the target link at the first moment, and compensating for the second timestamp difference on the basis of the delay prediction value to obtain a timestamp difference after compensation; and performing time and/or clock synchronization on the basis of the timestamp difference after compensation. By means of compensating for the second timestamp difference on the basis of the delay prediction value, i.e., compensating for PDV noise introduced by the target link, the PDV noise is reduced, such that the obtained timestamp difference after compensation more directly reflects information of the frequency offset and phase offset of a crystal oscillator relative to a frequency reference source, thereby realizing higher synchronization precision, and improving synchronization performance.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请公开了一种同步方法、装置、设备及存储介质, 方法包括: 获取信息包在目标链路的第一时间戳差值, 该第一时间戳差值为第一时刻信息包的发送时间戳与接收时间戳之间的差值; 基于该第一时间戳差值进行选包, 得到第二时间戳差值。获取目标链路在第一时刻的时延预测值, 基于该时延预测值对第二时间戳差值进行补偿, 得到补偿后的时间戳差值; 基于该补偿后的时间戳差值进行时间和/或时钟同步。通过时延预测值对第二时间戳差值进行补偿, 也即对目标链路引入的PDV噪声进行补偿, 减少了PDV噪声, 使得到的补偿后的时间戳差值更加直接地反映晶振相对于频率基准源的频偏和相偏信息, 从而同步的精度更高, 提高了同步性能。

同步方法、装置、设备及存储介质

本申请要求于 2020 年 03 月 31 日提交的申请号为 202010247790.9、发明名称为“同步方法、装置、设备及存储介质”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及通信领域，特别涉及一种同步方法、装置、设备及存储介质。

背景技术

随着传统时分复用 (time-division multiplex, TDM) 系统与信息包技术的融合，固定比特率 (constant bit rate, CBR) 服务在分组包交换网络中的传输需要考虑其应用的同步需求。对此，G.8260 标准和 G.8261 标准给出了分组包交换网络中同步和定时相关的定义和术语，它介绍了一种通过信息包到达客户端的时戳值来恢复 TDM 时钟和/或时间的方式，称为自适应时钟恢复 (adaptive clock recovery, ACR) 和/或自适应时间恢复 (adaptive time recovery, ATR)。

然而，由于中间网络存在交换设备、业务流的动态调度、时延等因素，会引入链路噪声，使得信息包经过中间网络到达客户端的时间发生变化，产生包时延变化量 (packet delay variation, PDV)。与物理层的时钟信号抖动和漂移相比，PDV 噪声往往要大得多，因此，若采用 ACR 和/或 ATR 的方式恢复 CBR 业务时钟和/或时间，对 PDV 的降噪处理将是时钟和/或时间同步中最重要的一环之一。

发明内容

本申请实施例提供了一种同步方法、装置、设备及存储介质，以解决时间和/或时钟同步精度不高的问题，技术方案如下：

一方面，提供了一种同步方法，该方法可应用于网络设备，该方法包括：获取信息包在目标链路的第一时间戳差值，该第一时间戳差值为第一时刻信息包的发送时间戳与接收时间戳之间的差值；基于该第一时间戳差值进行选包，得到第二时间戳差值。之后，获取目标链路在第一时刻的时延预测值，基于该时延预测值对第二时间戳差值进行补偿，得到补偿后的时间戳差值；基于该补偿后的时间戳差值进行时间和/或时钟同步。

本申请实施例提供的方法，通过获取目标链路的时延预测值，基于该时延预测值对选包得到的第二时间戳差值进行补偿，也即是对目标链路引入的 PDV 噪声进行补偿，减少了 PDV 噪声，使得到的补偿后的时间戳差值更加直接地反映晶振相对于频率基准源的频偏和相偏信息，从而基于该补偿后的时间戳差值进行时间和/或时钟同步之后，同步的精度更高，提高了同步性能。

在一种示例性实施例中，获取所述目标链路在所述第一时刻的时延预测值，包括：根据所述目标链路的时延相关数据预测所述目标链路在所述第一时刻的时延预测值，其中，所述时延相关数据包括如下数据中的至少一种：

所述目标链路在第二时刻的时延预测值或时间戳差值，所述第二时刻早于所述第一时刻；

所述目标链路在所述第一时刻的与时延相关的网络参数数据。

在一种示例性实施例中，获取所述目标链路在所述第一时刻的时延预测值，包括：获取所述目标链路在第一周期内的时延预测值序列，所述时延预测值序列中包括所述目标链路在所述第一时刻的时延预测值。

在一种示例性实施例中，所述获取所述目标链路在第一周期内的时延预测值序列，包括：根据所述目标链路在第二周期内的时延预测值序列或时间戳差值序列预测所述目标链路在所述第一周期内的时延预测值序列，所述第二周期是所述第一周期的前一周期。

在一种示例性实施例中，所述获取所述目标链路在所述第一时刻的时延预测值，包括：通过预测模型对所述目标链路的时延进行预测，得到所述目标链路在所述第一时刻的时延预测值。

在一种示例性实施例中，所述通过预测模型对所述目标链路的时延进行预测之前，还包括：基于所述目标链路获取用于训练所述预测模型的时延相关数据；通过所述时延相关数据进行模型训练，得到所述预测模型。

在一种示例性实施例中，所述时延相关数据包括所述目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。

在一种示例性实施例中，所述与时延相关的网络参数包括目标网络节点的数量、所述目标网络节点通过所述目标链路传输的流量以及添加时间戳时对应的时间中的至少一种，所述目标网络节点包括所述信息包的发送设备和接收设备，以及所述发送设备和接收设备之间的网络设备。

在一种示例性实施例中，所述通过所述时延相关数据进行模型训练，得到所述预测模型，包括：在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列作为样本，并将所述目标链路在第四周期内的时间戳差值序列作为标签，其中，所述第三周期为所述第四周期的前一周期；或者，

在进行模型训练的过程中，将所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签；或者，

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列、以及所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签，其中，所述目标时刻为所述第三周期的下一时刻。

在一种示例性实施例中，所述基于所述补偿后的时间戳差值进行时间和/或时钟同步，包括：对所述补偿后的时间戳差值进行环路滤波，得到第二环路滤波结果；对所述第二环路滤波结果进行直接数字频率合成，得到第二频率和/或相位调整值；基于所述第二频率和/或相位调整值进行时间和/或时钟同步。

在一种示例性实施例中，以在线方式获取所述时延相关数据时，在获取所述时延相关数据之前，还包括：获取跟踪基准源得到的时间信息，鉴别所述时间信息的相位差，得到相位差鉴别结果；将所述相位差鉴别结果进行环路滤波，得到第一环路滤波结果；对所述第一环路滤波结果进行直接数字式频率合成，得到第一频率和/或相位调整值；基于所述第一频率和/或相位调整值进行时间和/或时钟同步。

提供了一种同步装置，所述装置包括：

获取模块，用于获取信息包在目标链路的第一时间戳差值，所述第一时间戳差值为第一时刻，所述信息包的发送时间戳与接收时间戳之间的差值；

选包模块，用于基于所述第一时间戳差值进行选包，得到第二时间戳差值；

补偿模块，用于获取所述目标链路在所述第一时刻的时延预测值，基于所述时延预测值对所述第二时间戳差值进行补偿，得到补偿后的时间戳差值；

同步模块，用于基于所述补偿后的时间戳差值进行时间和/或时钟同步。

在一种示例性实施例中，所述获取模块，用于获取所述目标链路在第一周期内的时延预测值序列，所述时延预测值序列中包括所述目标链路在所述第一时刻的时延预测值。

在一种示例性实施例中，所述获取模块，用于根据所述目标链路在第二周期内的时延预测值序列或时间戳差值序列预测所述目标链路在所述第一周期内的时延预测值序列，所述第二周期是所述第一周期的前一周期。

在一种示例性实施例中，所述获取模块，用于通过预测模型对所述目标链路的时延进行预测，得到所述目标链路在所述第一时刻的时延预测值。

在一种示例性实施例中，所述装置，还包括：

训练模块，用于基于所述目标链路获取用于训练所述预测模型的时延相关数据；通过所述时延相关数据进行模型训练，得到所述预测模型。

在一种示例性实施例中，时延相关数据包括所述目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。

在一种示例性实施例中，所述与时延相关的网络参数数据包括目标网络节点的数量、所述目标网络节点通过所述目标链路传输的流量以及添加时间戳时对应的时间中的至少一种，所述目标网络节点包括所述信息包的发送设备和接收设备，以及所述发送设备和接收设备之间的网络设备。

在一种示例性实施例中，所述训练模块，用于：

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列作为样本，并将所述目标链路在第四周期内的时间戳差值序列作为标签，其中，所述第三周期为所述第四周期的前一周期；或者，

在进行模型训练的过程中，将所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签；或者，

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列、以及所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签，其中，所述目标时刻为所述第三周期的下一时刻。

在一种示例性实施例中，所述同步模块，用于对所述补偿之后的时间戳差值进行环路滤波，得到第二环路滤波结果；对所述第二环路滤波结果进行直接数字频率合成，得到第二频率和/或相位调整值；基于所述第二频率和/或相位调整值进行时间和/或时钟同步。

在一种示例性实施例中，所述同步模块，还用于获取跟踪基准源得到的时间信息，鉴别所述时间信息的相位差，得到相位差鉴别结果；将所述相位差鉴别结果进行环路滤波，得到第一环路滤波结果；对所述第一环路滤波结果进行直接数字式频率合成，得到第一频率和/或相位调整值；基于所述第一频率和/或相位调整值进行时间和/或时钟同步。

还提供一种同步设备，该设备包括：存储器及处理器，所述存储器中存储有至少一条指令，所述至少一条指令由所述处理器加载并执行，以实现上述任一所述的同步方法。

还提供了一种计算机可读存储介质，所述存储介质中存储有至少一条指令，所述指令由处理器加载并执行以实现如上任一所述的同步方法。

提供了另一种通信装置，该装置包括：收发器、存储器和处理器。其中，该收发器、该存储器和该处理器通过内部连接通路互相通信，该存储器用于存储指令，该处理器用于执行该存储器存储的指令，以控制收发器接收信号，并控制收发器发送信号，并且当该处理器执行该存储器存储的指令时，使得该处理器执行上述任一种可能的实施方式中的方法。

作为一种示例性实施例，所述处理器为一个或多个，所述存储器为一个或多个。

作为一种示例性实施例，所述存储器可以与所述处理器集成在一起，或者所述存储器与处理器分离设置。

在具体实现过程中，存储器可以为非瞬时性（non-transitory）存储器，例如只读存储器（read only memory, ROM），其可以与处理器集成在同一块芯片上，也可以分别设置在不同的芯片上，本申请实施例对存储器的类型以及存储器与处理器的设置方式不做限定。

提供了一种计算机程序（产品），所述计算机程序（产品）包括：计算机程序代码，当所述计算机程序代码被计算机运行时，使得所述计算机执行上述各方面中的方法。

提供了一种芯片，包括处理器，用于从存储器中调用并运行所述存储器中存储的指令，使得安装有该芯片的通信设备执行上述各方面中的方法。

提供另一种芯片，包括：输入接口、输出接口、处理器和存储器，所述输入接口、输出接口、所述处理器以及所述存储器之间通过内部连接通路相连，所述处理器用于执行所述存储器中的代码，当所述代码被执行时，所述处理器用于执行上述各方面中的方法。

附图说明

图 1 为本申请实施例提供的 1588 时延响应机制过程示意图；

图 2 为本申请实施例提供的 APTS 应用场景结构示意图；

图 3 为本申请实施例提供的 PTS 应用场景结构示意图；

图 4 为本申请实施例提供的同步方法流程图；

图 5 为本申请实施例提供的 APTS 应用场景下的模型训练过程示意图；

图 6 为本申请实施例提供的 APTS 应用场景下的同步过程示意图；

图 7 为本申请实施例提供的 PTS 应用场景下的模型训练过程示意图；

图 8 为本申请实施例提供的 PTS 应用场景下的同步过程示意图；

图 9 为本申请实施例提供的同步装置的结构示意图；

图 10 为本申请实施例提供的同步装置的结构示意图；

图 11 为本申请实施例提供的同步设备的结构示意图。

具体实施方式

本申请的实施方式部分使用的术语仅用于对本申请的实施例进行解释，而非旨在限定本申请。

随着传统时分复用（time-division multiplex, TDM）系统与信息包技术的融合，固定比特

率 (constant bit rate, CBR) 服务在分组包交换网络中的传输需要考虑其应用的同步需求。对此, G.8260 标准和 G.8261 标准给出了分组包交换网络中同步和定时相关的定义和术语, 它介绍了一种通过信息包到达客户端的时戳值来恢复 TDM 时钟的方式, 称为自适应时钟恢复 (adaptive clock recovery, ACR), 通过信息包到达客户端的时戳值来恢复 TDM 时间的方式, 称为自适应时间恢复 (adaptive time recovery, ATR)。

然而, 由于中间网络存在交换设备、业务流的动态调度、时延等因素, 会引入链路噪声, 使得信息包经过中间网络到达客户端的时间发生变化, 产生PDV。与物理层的时钟信号抖动和漂移相比, PDV噪声往往要大得多, 它不仅仅是由网络元器件的噪声导致, 还与网络架构和调度方式密切相关, 并且可能包含由于网络流量周期变化的极低频噪声。因此, 若采用ACR和/或ATR的方式恢复CBR业务时钟和/或时间, 对PDV的降噪处理将是时钟和/或时间同步中最重要的环节之一。

例如, 在支持带全球定位系统(global positioning system, GPS)辅助的时间同步 (assisted partial timing support, APTS) 同步过程中, GPS下沉到闭合用户组 (closed subscriber group, CSG) 位置, 网络透传1588报文。也就是说, 正常情况下, 用GPS进行时间同步, 异常情况采用透传的1588报文争取维护窗口。1588报文是电气和电子工程师协会 (institute of electrical and electronics engineers, IEEE) 1588协议标准报文。其中, IEEE 1588协议标准全称是网络测量和控制系统的精密时钟同步协议标准 (IEEE 1588 precision clock synchronization protocol), 简称精确定时协议 (precision timing protocol, PTP)。IEEE1588协议的同步原理, 所提出的时延响应机制 (delay request-response mechanism) 如图1所示。

图1中, 主时钟与从时钟之间传输的PTP报文包括: (1)同步(sync)报文、(2)跟随(follow_up)报文、(3)时延请求(delay_req)报文和(4)时延响应(delay_resp)报文。时延响应同步机制的报文收发流程包括如下几个步骤:

第一步, 主时钟周期性的发出sync同步报文, 并记录下sync同步报文离开主时钟的精确发送时间戳T1。另外, sync同步报文是周期性发出, 可以携带或者不携带发送时间信息。

第二步, 主时钟将精确的发送时间戳T1封装到follow_up跟随报文中, 发送给从时钟。

第三步, 从时钟记录sync同步报文到达从时钟的精确到达时间戳T2。

第四步, 从时钟发出delay_req时延请求报文, 并且记录下精确发送时间戳T3。

第五步, 主时钟记录下delay_resp时延响应报文到达主时钟的精确到达时间戳T4。

第六步, 主时钟发出携带精确时间戳T4的delay_resp报文给从时钟, 从时钟由此得到了T1、T2、T3和T4四个精确报文收发时间。

基于上述时延响应同步机制虽然能够实现同步, 但由于时钟信息穿越第三方或不支持逐点恢复, 因而APTS在1588透传报文的网络场景具有一定的局限性。又由于中间网络存在交换设备、业务流的动态调度、时延等因素, 会引入链路噪声, 使得信息包经过中间网络到达路由器等网络设备 (client) 的时间发生变化, 产生PDV, 导致ACR和/或ATR的同步跟踪性能变差。

对此, 本申请实施例提供了一种同步方法, 该方法通过预测出未来时间到达网络设备可能出现的时延预测值, 以该时延预测值来补偿中间网络链路引入的PDV噪声, 使补偿后的时间戳差值更加直接的反映晶振相对于频率基准源的频偏和相偏信息。由于补偿了中间网络的部分PDV噪声, 在使用锁相环实现同步的情况下, 能够使得输入锁相环的输入信号中的PDV

噪声减小，从而使同步的精度更高，有效地提高ACR和/或ATR同步性能。

其中，锁相环是指一种电路或者模块，它用于在网络设备的接收机中，其作用是对接收到的信号进行处理，并从其中提取某个时钟的相位信息。或者说，对于接收到的信号，仿制一个时钟信号，使得这两个信号从某种角度来看是同步的（或者说，相干的）。由于锁定情形下（即完成捕捉后），该仿制的时钟信号相对于接收到的信号中的时钟信号具有一定的相差，所以很形象地称其为锁相器。

示例性地，锁相环通常由鉴相器（phase detector, PD）、滤波器（loop filter, LF）和压控振荡器（voltage controlled oscillator, VCO）3部分组成前向通路，由分频器组成频率相位的反馈通路。锁相环的工作原理是检测输入信号和输出信号的相位差，并将检测出的相位差信号通过鉴相器转换成电压信号输出，经低通滤波器滤波后形成压控振荡器的控制电压，对振荡器输出信号的频率实施控制，再通过反馈通路将振荡器输出信号的频率、相位反馈到鉴相器。锁相环在工作过程中，当输出信号的频率成比例地反映输入信号的频率时，输出电压与输入电压保持固定的相位差值，这样输出电压与输入电压的相位就被锁住了。

如上所述，鉴相器用来鉴别输入信号与输出信号之间的相位差，并输出误差电压。误差电压中的噪声和干扰成分被低通性质的环路滤波器滤除，形成压控振荡器（VCO）的控制电压。该控制电压作用于压控振荡器的结果是将它的输出振荡频率拉向环路输入信号频率，当二者相等时，环路被锁定，称为入锁。维持锁定的直流控制电压由鉴相器提供，因此，鉴相器的两个输入信号间留有一定的相位差。

实现同步时，除了上述鉴相器、环路滤波器等，还会使用一种全数字化的频率合成器，如直接数字式频率合成器（direct digital synthesizer, DDS）。DDS由相位累加器、波形ROM、D和/或A转换器和低通滤波器构成。时钟频率给定后，输出信号的频率取决于频率控制器，频率分辨率取决于累加器位数，相位分辨率取决于ROM的地址线位数，幅度量化噪声取决于ROM的数据位字长和D和/或A转换器位数。

在示例性实施例1中，本申请实施例提供的方法可应用于图2所示的APTS应用场景。如图2所示，在APTS应用场景中，基准定时参考时钟（primary reference time clock, PRTC）作为信息包的源端提供时间参考信息。电信级主时钟（telecom grandmaster, T-GM）作为主时钟设备，对信息包打上时间戳T1，该T1经T-GM和PTS网络到达从时钟设备也即电信级从时钟（telecom time slave clock-assisted, T-TSC-A），其中，A表示其具有本地时间参考源作辅助同步。以1588 sync报文传输路径为例，主时钟设备的时间戳T1到达从时钟设备T-TSC-A时，由从时钟设备的RTC计数器记录T1到达时刻作为时间戳T2。之后，基于选包算法对(T2-T1)的时间戳差值进行选包滤波。同理，若采用ATR进行时间同步，从时钟设备将依次获得T1、T2、T3和T4等时间戳，并基于选包算法对(T2-T1)、(T4-T3)的时间戳差值进行选包滤波。

在示例性实施例2中，本申请实施例提供的方法还可应用于图3所示的PTS应用场景。如图3所示，在PTS应用场景中，PRTC作为信息包的源端提供时间参考信息。T-GM作为主时钟设备，对信息包打上时间戳T1。该T1经T-GM和PTS网络到达从时钟设备也即电信级从时钟（telecom time slave clock-partial support, T-TSC-P），其中，P表示其存在于局部支持时间同步(PTS)网络。由于在PTS应用场景中，从端T-TSC-P不具备直接从GNSS获取时间信息的能力。因此，1588透传报文为PTS应用场景中时钟和/或时间同步的主要方式。若要对PTS中间网络中的PDV抓取和测试，可先令主时钟设备与从时钟设备同步于相同的时间参考源。

本申请实施例提供了一种同步方法，该方法包括但不限于应用于图2或图3所示的应用场景中。以网络设备来执行该方法为例，该网络设备可以是主时钟设备，也可以是从时钟设备，本申请实施例对此不进行限定。如图4所示，本申请实施例提供的同步方法可包括如下几个过程。

401，获取信息包在目标链路的第一时间戳差值，该第一时间戳差值为第一时刻信息包的发送时间戳与接收时间戳之间的差值。

在本申请实施例提供的方法中，信息包在目标链路上进行传输，该第一时间戳差值可以是第一时刻，信息包到达网络设备的时间戳与发送该信息包的时间戳之间的差值，也即该信息包的发送时间戳与接收时间戳之间的差值。信息包包括但不限于1588报文，还可以携带除1588报文外的其他数据，本申请实施例不对信息包的内容进行限定。

如图1所示，以网络设备为从时钟设备为例，该网络设备不仅能够获取到主时钟设备记录的发送时间戳T1，还可以在报文到达时记录下到达时间戳T2，则第一时间戳差值= (T2-T1) 或 (T1-T2)。示例性地，又由于该网络设备除了获取到T1和T2外，还可以获取到T3和T4，因而第一时间戳差值还可以为 (T4-T3) 或 (T3-T4)。

402，基于第一时间戳差值进行选包，得到第二时间戳差值。

无论该第一时间戳差值是 (T2-T1) 或 (T1-T2)，还是 (T4-T3) 或 (T3-T4)，得到第一时间戳差值之后，均可利用选包算法对该第一时间戳差值进行选包，以得到第二时间戳差值。

关于采用的选包算法，本申请实施例不进行限定。可以对一段观测时间内的多个第一时间戳差值取平均值，将平均值作为第二时间戳差值，相应地，任一第一时间戳差值对应的时刻均可以视为该第二时间戳差值对应的第一时刻。也可以对第一时间戳差值进行筛选，例如，可以基于G.8261标准的附录中提到的用包选择的方法减小PDV。该方法假设在一段观察时间内，PDV在一个时延基准上缓慢变化。这个时延基准可以是信息包在这条网络路径也即目标链路上传输的最小时延。则在正常情况下，即无特别大的负载拥塞情况下，PDV会有较大概率出现在时延基准附近。因此，当前ACR和/或ATR的主流选包算法是选出一段观测时间内的最小时间戳差值，将该最小时间戳差值作为第二时间戳差值，相应地，该最小时间戳差值对应的时刻即可视为该第二时间戳差值对应的第一时刻。

虽然采用选包算法进行选包也能够对链路噪声有抑制作用，例如可以滤除滤波器带宽以外的高频噪声。但由于PDV与网络流量变化强相关，因而仅采用选包算法对链路噪声的抑制比较有限。例如，当网络流量存在极低频的周期变化时，PDV也呈现着极低频的缓变，无法被滤波器滤除。此外，网络调度机制可能会使PDV以一定概率出现异常下坠点，无法被选包算法排除，使得时钟和/或时间同步性能较差。甚至在某些PDV变化较大的场景下，采用选包算法的时钟和/或时间同步性能无法满足标准要求，导致应用范围也比较局限。

因此，本申请实施例提供的方法除了采用选包的方式，还提供了PDV补偿，以进一步降低链路噪声，详见后续步骤。

403，获取目标链路在第一时刻的时延预测值。

在示例性实施例中，获取目标链路在第一时刻的时延预测值，包括：根据目标链路的时延相关数据预测目标链路在第一时刻的时延预测值，其中，时延相关数据包括如下数据中的

至少一种:

目标链路在第二时刻的时延预测值或时间戳差值, 第二时刻早于第一时刻;

目标链路在第一时刻的与时延相关的网络参数数据。

在示例性实施例中, 获取目标链路在第一时刻的时延预测值, 包括: 获取目标链路在第一周期内的时延预测值序列, 时延预测值序列中包括目标链路在第一时刻的时延预测值。

在示例性实施例中, 获取目标链路在第一周期内的时延预测值序列, 包括: 根据目标链路在第二周期内的时延预测值序列或时间戳差值序列预测目标链路在第一周期内的时延预测值序列, 第二周期是第一周期的前一周期。

在示例性实施例中, 获取目标链路在第一时刻的时延预测值, 包括但不限于通过预测模型对目标链路的时延进行预测, 得到目标链路在第一时刻的时延预测值。例如, 可基于机器学习训练预测模型, 从而基于该预测模型来预测目标链路在第一时刻的时延预测值。

示例性地, 通过预测模型对目标链路的时延进行预测之前, 还包括: 基于目标链路获取用于训练预测模型的时延相关数据; 通过时延相关数据进行模型训练, 得到预测模型。在本申请实施例提供的方法中, 通过机器学习算法训练目标链路的预测模型, 基于机器学习训练得到的预测模型进行时延预测的过程分为两个阶段: 学习阶段(或训练阶段)和预测阶段。接下来, 对这两个阶段分别进行举例说明。

阶段一, 学习阶段(或训练阶段): 通过机器学习算法训练目标链路的预测模型。

学习阶段可以是离线学习, 或者在线学习。在示例性实施例中, 基于目标链路获取用于训练预测模型的时延相关数据, 包括: 以离线方式获取时延相关数据, 或者以在线方式获取时延相关数据, 该时延相关数据包括目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。其中, 与时延相关的网络参数数据包括但不限于目标网络节点的数量、目标网络节点通过目标链路传输的流量以及添加时间戳时对应的时间中的至少一种, 目标网络节点包括信息包的发送设备和接收设备, 以及发送设备和接收设备之间的网络设备。

以离线学习为例: 可提前获取目标链路中的时间戳差值序列(也即PDV样本数据), 和/或与时延相关的网络参数数据, 该与时延相关的网络参数数据包括但不限于目标网络节点的数量, 目标网络节点通过目标链路传输的流量以及打时间戳时对应的时间(年/月/日/时/分/秒)等。由于网络流量受网络设备用户习惯影响, 一般在某个特定周期内(如1天)会呈现一定规律的涨落。可将此规律作为时延的主要特征进行学习。

通过时延相关数据进行模型训练, 得到预测模型, 包括但不限于如下几种方式:

方式一: 在进行模型训练的过程中, 将目标链路在第三周期内的时间戳差值序列作为样本, 并将目标链路在第四周期内的时间戳差值序列作为标签, 其中, 第三周期为第四周期的前一周期。

以第四周期为当前周期为例, 则在当前周期通过时延相关数据进行模型训练, 得到预测模型时, 输入数据为当前周期的前一周期(也即第三周期)的时延序列, 如 $t-n$, $t-n+1$, ..., $t-2$, $t-1$ 时刻的时延, 则由 $t-n$, $t-n+1$, ..., $t-2$, $t-1$ 时刻的时延学习 t , $t+1$, $t+2$, ..., $t+k$ 时刻的时延。也即根据前一周期的时延序列学习当前周期的时延序列。其中, $n \geq 1$, $k \geq 0$ 。

方式二: 在进行模型训练的过程中, 将目标链路在目标时刻的与时延相关的网络参数作为样本, 并将目标链路在目标时刻的时间戳差值作为标签。

在示例性实施例中, 以目标时刻为 t 时刻为例, 若与时延相关的网络参数数据能获取, 那

么输入数据也可以为 t 时刻与时延相关的网络参数数据,通过 t 时刻与时延相关的网络参数数据来学习 t 时刻的时延。目标时刻也可以为当前时刻,即根据当前时刻的与时延有关的网络参数数据来学习当前时刻的时延。

方式三:在进行模型训练的过程中,将目标链路在第三周期内的时间戳差值序列、以及目标链路在目标时刻的与时延相关的网络参数作为样本,并将目标链路在目标时刻的时间戳差值作为标签,其中,目标时刻为第三周期的下一时刻。

该方式三中,同时基于时间戳差值序列和与时延相关的网络参数数据分别来进行学习,以得到该目标链路的预测模型。

以在线学习为例:由于是在线学习,需要在时间同步的情况下进行学习。因此,以在线方式获取时延相关数据之前,还包括:获取跟踪基准源得到的时间信息,鉴别该时间信息的相位差,得到相位差鉴别结果;将相位差鉴别结果进行环路滤波,得到第一环路滤波结果;对第一环路滤波结果进行直接数字式频率合成,得到第一频率和/或相位调整值;基于第一频率和/或相位调整值进行时间和/或时钟同步。例如,网络设备跟踪全球导航卫星系统(global navigation satellite system, GNSS)或其他频率基准源的时钟时间信息,获取到时间信息,以此得到参考时间信息。

之后,可以实时获取网络链路中的时间戳差值序列,以及与时延相关的网络参数数据,该与时延相关的网络参数数据包括但不限于目标网络节点的数量,目标网络节点通过目标链路传输的流量,打时间戳时对应的时间(年/月/日/时/分/秒)等。以时延相关数据为时间戳差值序列为例,输入数据可以为纯时间戳差值序列,由 $t-n$, $t-n+1$, ..., $t-2$, $t-1$ 时刻的时延学习 t , $t+1$, $t+2$, ..., $t+k$ 时刻的时延,可参考上述方式一。其中, $n \geq 1$, $k \geq 0$ 。若与时延相关的网络参数数据能获取,那么输入数据也可以为 t 时刻与时延相关的网络参数数据,来学习 t 时刻的时延,可参考上述方式二。或者,还可以同时基于时间戳差值序列和与时延相关的网络参数数据来进行学习,以得到该目标链路的预测模型,可参考上述方式三。

需要说明的是,无论采用上述离线学习的方式,还是采用上述在线学习的方式,本申请实施例不对获取的预测模型的种类进行限定,能够实现时延预测的机器学习模型都可以作为本申请实施例中的初预测模型。

阶段二,预测阶段:基于目标链路的预测模型对目标链路的时延进行预测,得到目标链路在第一时刻的时延预测值。

由于阶段一已经训练得到了目标链路的预测模型,因而当网络设备需要用时间戳信息与频率基准源进行时钟和/或时间同步时,向学习阶段训练好的机器学习模型即目标链路的预测模型中输入该目标链路在预测阶段的时延相关数据,即可输出目标链路的时延预测值。

示例性地,该目标链路在预测阶段的时延相关数据同样也可以包括目标链路在预测阶段的时间戳差值序列以及预测阶段的与时延相关的网络参数数据中的至少一种数据。其中,预测阶段的与时延相关的网络参数数据包括但不限于目标网络节点的数量、目标网络节点通过目标链路传输的流量以及添加时间戳时对应的时间中的至少一种。

需要说明的是,如果通过预测模型预测输出的是单一时刻的时延预测值,则获取目标链路在第一时刻的时延预测值时,可以直接将预测模型输出的第一时刻的时延预测值作为目标链路在第一时刻的时延预测值。如果通过预测模型预测输出的是时延预测序列,则获取目标链路在第一时刻的时延预测值,包括:获取目标链路的时延预测值序列,时延预测值序列中

包括目标链路在第一时刻的时延预测值。也就是说，如果预测的是时延预测值序列，则该时延预测值序列中包括第一时刻的时延预测值的话，可以每个时刻无需预测模型都执行预测的过程。

例如，获取目标链路在第一时刻的时延预测值，包括：将目标链路的时延相关数据输入到预测模型中，基于预测模型预测目标链路在第一时刻的时延预测值。

在示例性实施例中，获取目标链路在第一时刻的时延预测值，包括：基于预测模型获取目标链路在第一周期内的时延预测值序列，时延预测值序列中包括目标链路在第一时刻的时延预测值。

在示例性实施例中，获取目标链路在第一周期内的时延预测值序列，包括：将目标链路在第二周期内的时延预测值序列或时间戳差值序列输入预测模型，基于预测模型预测目标链路在第一周期内的时延预测值序列，第二周期是第一周期的前一周期。

404，基于时延预测值对第二时间戳差值进行补偿，得到补偿后的时间戳差值。

在示例性实施例中，基于时延预测值对第二时间戳差值进行补偿，可以是将第二时间戳差值减去时延预测值，得到补偿后的时间戳差值。

例如，第二时间戳差值为 $T_2 - T_1$ ，则将 $T_2 - T_1$ 的差值再减去时延预测值，得到补偿后的时间戳差值。又例如，第二时间戳差值为 $T_4 - T_3$ ，则将 $T_4 - T_3$ 的差值再减去时延预测值，得到补偿后的时间戳差值。

需要说明的是，无论是 $T_2 - T_1$ ，还是 $T_4 - T_3$ ，都是在包含链路时延噪声和晶振噪声的情况下获取的，其中，链路时延噪声也被称为PDV噪声。通过对目标链路的时延值进行预测，基于时延预测值对第二时间戳差值进行补偿，能够实现对中间网络链路引入的PDV噪声进行补偿，使得补偿后的时间戳差值更加直接的反应晶振相对于频率基准源的频偏和相偏信息。从而在基于该补偿后的时间戳差值进行同步时，能够提高同步的精确性，进而提高同步性能。其中，同步过程详见如下405。

405，基于补偿后的时间戳差值进行时间和/或时钟同步。

在示例性实施例中，基于补偿后的时间戳差值进行时间和/或时钟同步，包括：对补偿后的时间戳差值进行环路滤波，得到第二环路滤波结果；对第二环路滤波结果进行直接数字频率合成，得到第二频率和/或相位调整值；基于第二频率和/或相位调整值进行时间和/或时钟同步。

示例性地，环路滤波可通过环路滤波器实现。环路滤波器是滤波器中的一种类型，因为这种滤波器使用在环路中，因此得名环路滤波器。该环路滤波器是锁相环(phase locked loop, PLL)电路中的重要组成部分，参见上述对锁相环的介绍。在本申请实施例中，环路滤波器可以是具有以下两种作用的低通滤波器：一种是在鉴相器的输出端衰减高频误差分量，以提高抗干扰性能；一种是在环路跳出锁定状态时，提高环路以短期存储，并迅速恢复信号。环路滤波器一般是线性电路，由线性元件电阻，电容及运算放大器组成。环路滤波器用于衰减由输入信号噪声引起的快速变化的相位误差和平滑相位检测器泄露的高频分量，即滤波，以便在其输出端对原始信号进行精确的估计，环路滤波的阶数和噪声带宽决定了环路滤波器对信号的动态响应。

本申请实施例提供的方法，通过获取目标链路的时延预测值，基于该时延预测值对选包得到的第二时间戳差值进行补偿，也即是对目标链路引入的PDV噪声进行补偿，减少了PDV

噪声,使得到的补偿后的时间戳差值更加直接地反映晶振相对于频率基准源的频偏和相偏信息,从而基于该补偿后的时间戳差值进行时间和/或时钟同步之后,同步的精度更高,提高了同步性能。

为了便于对本申请实施例提供的方法进行理解,接下来分别以不同应用场景为例,对本申请实施例提供的方法进行举例说明。

应用场景一: APTS应用场景。

仍以图2所示的APTS应用场景为例,图2中,PRTC作为信息包的源端提供时间参考信息。T-GM作为主时钟设备,对信息包打上时间戳T1,该T1经T-GM和PTS网络到达从时钟设备T-TSC-A。以1588 sync报文传输路径上,执行本申请实施例提供的方法的网络设备为从时钟设备T-TSC-A为例进行说明。由于主时钟设备的时间戳T1到达从时钟设备T-TSC-A时,由从时钟设备的实时时钟(real time clock, RTC)计数器记录T1到达时刻作为时间戳T2。之后,基于选包算法对(T2-T1)的时间戳差值进行选包滤波。同理,若采用ATR进行时间同步,从时钟设备将依次获得T1、T2、T3和T4等时间戳,并基于选包算法对(T2-T1)、(T4-T3)的时间戳差值进行选包滤波。以该APTS应用场景下采用在线学习的方式获取预测模型为例,图5为时延在线学习阶段示意图,图6为时延预测阶段示意图。

如图5所示的时延在线学习阶段的实施过程,环路跟踪GNSS的时钟时间信息,该GNSS的时间信息依次经过鉴相器、环路滤波器、DDS,生成相位调整值,使网络设备与GNSS时间同步,此时1588 ACR或ATR环路处于开环状态。若网络控制引擎(network control engine, NCE)上的网络参数数据不可获取,那么将时延经过选包(降噪预处理)后送入学习模块也即初始机器学习模型进行学习。若NCE上的与时延相关的网络参数数据可获取,那么将与时延相关的网络参数数据送入学习模块进行学习,得到预测模型。其中,NCE用于存储网络参数数据。

如图6所示的时延预测阶段的实施过程,当GNSS丢失时,原来GNSS跟踪环路立即断开,并切换到1588 ACR或ATR环路上。此时获取的(T2-T1)或(T4-T3)包含了链路时延噪声和晶振噪声。利用已经训练完成的预测模型,输出链路上的时延预测值,并将该时延预测值补偿到选包输出的(T2-T1)或(T4-T3)上,得到补偿后的时间戳差值。之后,将补偿后的时间戳差值送入环路滤波器进行滤波,滤波结果输入DDS进行直接数字式频率合成,产生频率和/或相位调整值。基于该频率和/或相位调整值进行时间和/或时钟同步,使得主时钟设备与从时钟设备的时钟和/或时间同步。

综上所述的过程可以看出,由于时间戳差值中的PDV噪声被部分补偿,那么时间戳差值更多地反映了晶振本身的噪声,从而提高了ACR和/或ATR的同步精度,以进一步提高同步性能。

应用场景二: PTS应用场景。

仍以图3所示的PTS应用场景为例,图3中,PRTC作为信息包的源端提供时间参考信息。T-GM作为主时钟设备,对信息包打上时间戳T1。该T1经T-GM和PTS网络到达从时钟设备T-TSC-P。由于在PTS应用场景中,从端T-TSC-P不具备直接从GNSS获取时间信息的能力。因此,1588透传报文为PTS应用场景中时钟和/或时间同步的主要方式。以执行本申请实施例提

供的方法的网络设备为从时钟设备T-TSC-A为例进行说明，如果要对PTS中间网络中的PDV抓取和测试，需要令主时钟设备与从时钟设备同步于相同的时间参考源。以该PTS应用场景下采用离线学习的方式获取预测模型为例，图7为时延离线学习阶段示意图，图8为时延预测阶段示意图。其中，图7和图8中的R代表时间或频率参考（time or frequency reference），PT代表数据包时间戳（packet time stamper）。

如图7所示的时延离线学习阶段的实施过程，从时钟源设备获得 $(T2-T1)$ 或 $(T4-T3)$ 的时间戳差值。由于主时钟源设备和从时钟源设备已经与时间参考源同步，此时的时间戳差值的变化量基本等价于PDV。若NCE上的网络参数数据不可获取，那么将时延经过选包（降噪预处理）后送入学习模块进行学习。若NCE上的与时延相关的网络参数数据可获取，那么将与时延相关的网络参数数据送入学习模块进行学习，得到预测模型。

如图8所示的时延预测阶段的实施过程，从时钟源设备通过ACR和/或ATR的方式跟踪源端时钟，此时从时钟源设备获得的 $(T2-T1)$ 或 $(T4-T3)$ 包含了链路时延噪声和晶振噪声。利用已经训练完成的预测模型，输出链路的时延预测值，并将该时延预测值补偿到选包输出的 $(T2-T1)$ 或 $(T4-T3)$ 上，得到补偿后的时间戳差值。之后，将补偿后的时间戳差值依次送入环路滤波器，DDS，产生频率和/或相位调整值。基于该频率和/或相位调整值进行时间和/或时钟同步，使得从时钟源设备与主时钟源设备的时钟和/或时间同步。

综合的过程可以看出，由于时间戳差值中的PDV噪声被部分补偿，那么时间戳差值更多地反映了晶振本身的噪声，从而提高ACR和/或ATR的同步精度，以进一步提高同步性能。

本申请实施例提供了一种同步装置，该装置可通过如下模块实现上述图4所示的同步方法。参见图9，该装置包括：

获取模块901，用于获取信息包在目标链路的第一时间戳差值，第一时间戳差值为第一时刻信息包的发送时间戳与接收时间戳之间的差值。例如，该获取模块901可执行上述图4所示的401中的功能，详见上述401的相关描述，此处不再赘述。

选包模块902，用于基于第一时间戳差值进行选包，得到第二时间戳差值。例如，该选包模块902可执行上述图4所示的402中的功能，详见上述402的相关描述，此处不再赘述。

补偿模块903，用于获取目标链路在第一时刻的时延预测值，基于时延预测值对第二时间戳差值进行补偿，得到补偿后的时间戳差值。例如，该补偿模块903可执行上述图4所示的403和404中的功能，详见上述403和404的相关描述，此处不再赘述。

同步模块904，用于基于补偿后的时间戳差值进行时间和/或时钟同步。例如，该同步模块904可执行上述图4所示的405中的功能，详见上述405的相关描述，此处不再赘述。

在示例性实施例中，获取模块901，用于根据目标链路的时延相关数据预测目标链路在第一时刻的时延预测值，其中，时延相关数据包括如下数据中的至少一种：

目标链路在第二时刻的时延预测值或时间戳差值，第二时刻早于第一时刻；

目标链路在第一时刻的与时延相关的网络参数数据。

在示例性实施例中，获取模块901，用于获取目标链路在第一周期内的时延预测值序列，时延预测值序列中包括目标链路在第一时刻的时延预测值。

在示例性实施例中，获取模块901，用于根据目标链路在第二周期内的时延预测值序列或时间戳差值序列预测目标链路在第一周期内的时延预测值序列，第二周期是第一周期的前一

周期。

在示例性实施例中，获取模块901，用于通过预测模型对目标链路的时延进行预测，得到目标链路在第一时刻的时延预测值。

在示例性实施例中，该装置，还包括：

训练模块905，用于基于目标链路获取用于训练预测模型的时延相关数据；通过时延相关数据进行模型训练，得到预测模型。

在示例性实施例中，所述时延相关数据包括目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。

在示例性实施例中，与时延相关的网络参数数据包括目标网络节点的数量、目标网络节点通过目标链路传输的流量以及添加时间戳时对应的时间中的至少一种，目标网络节点包括信息包的发送设备和接收设备，以及发送设备和接收设备之间的网络设备。

在示例性实施例中，训练模块905，用于：

在进行模型训练的过程中，将目标链路在第三周期内的时间戳差值序列作为样本，并将目标链路在第四周期内的时间戳差值序列作为标签，其中，第三周期为第四周期的前一周期；或者，

在进行模型训练的过程中，将目标链路在目标时刻的与时延相关的网络参数作为样本，并将目标链路在目标时刻的时间戳差值作为标签；或者，

在进行模型训练的过程中，将目标链路在第三周期内的时间戳差值序列、以及目标链路在目标时刻的与时延相关的网络参数作为样本，并将目标链路在目标时刻的时间戳差值作为标签，其中，目标时刻为第三周期的下一时刻。

在示例性实施例中，同步模块904，用于对补偿之后的时间戳差值进行环路滤波，得到第二环路滤波结果；对第二环路滤波结果进行直接数字频率合成，得到第二频率和/或相位调整值；基于第二频率和/或相位调整值进行时间和/或时钟同步。

在示例性实施例中，同步模块904，还用于获取跟踪基准源得到的时间信息，鉴别时间信息的相位差，得到相位差鉴别结果；将相位差鉴别结果进行环路滤波，得到第一环路滤波结果；对第一环路滤波结果进行直接数字式频率合成，得到第一频率和/或相位调整值；基于第一频率和/或相位调整值进行时间和/或时钟同步。

本申请实施例提供的装置，通过获取目标链路的时延预测值，基于该时延预测值对选包得到的第二时间戳差值进行补偿，也即是对目标链路引入的 PDV 噪声进行补偿，减少了 PDV 噪声，使得到的补偿后的时间戳差值更加直接地反映晶振相对于频率基准源的频偏和相偏信息，从而基于该补偿后的时间戳差值进行时间和/或时钟同步之后，同步的精度更高，提高了同步性能。

应理解的是，上述图 9 或图 10 提供的装置在实现其功能时，仅以上述各功能模块的划分进行举例说明，实际应用中，可以根据需要而将上述功能分配由不同的功能模块完成，即将设备的内部结构划分成不同的功能模块，以完成以上描述的全部或者部分功能。另外，上述实施例提供的装置与方法实施例属于同一构思，其具体实现过程详见方法实施例，这里不再赘述。

图 11 为本申请实施例的同步设备 1100 的硬件结构示意图。图 11 所示的同步设备 1100 可以执行上述实施例的方法中网络设备执行的相应步骤。

如图 11 所示，同步设备 1100 包括处理器 1101、存储器 1102、接口 1103 和总线 1104。其中接口 1103 可以通过无线或有线的方式实现，具体来讲可以是网卡。上述处理器 1101、存储器 1102 和接口 1103 通过总线 1104 连接。

接口 1103 可以包括发送器和接收器，用于同步设备 1100 接收和发送信息包。处理器 1101 用于执行上述图 3 所示实施例中 301-305 的处理相关步骤。处理器 1101 和/或用于本文所描述的技术的其他过程。存储器 1102 包括操作系统 11021 和应用程序 11022，用于存储程序、代码或指令，当处理器或硬件设备执行这些程序、代码或指令时可以完成方法实施例中涉及同步设备 1100 的处理过程。可选的，存储器 1102 可以包括只读存储器（英文：Read-only Memory，缩写：ROM）和随机存取存储器（英文：Random Access Memory，缩写：RAM）。其中，ROM 包括基本输入和/或输出系统（英文：Basic Input and/or Output System，缩写：BIOS）或嵌入式系统；RAM 包括应用程序和操作系统。当需要运行同步设备 1100 时，通过固化在 ROM 中的 BIOS 或者嵌入式系统中的 bootloader 引导系统进行启动，引导同步设备 1100 进入正常运行状态。在同步设备 1100 进入正常运行状态后，运行在 RAM 中的应用程序和操作系统，从而，完成方法实施例中涉及同步设备 1100 的处理过程。

可以理解的是，图 11 仅仅示出了同步设备 1100 的简化设计。在实际应用中，同步设备 1100 可以包含任意数量的接口，处理器或者存储器。

应理解的是，上述处理器可以是中央处理器（Central Processing Unit，CPU），还可以是其他通用处理器、数字信号处理器（digital signal processing，DSP）、专用集成电路（application specific integrated circuit，ASIC）、现场可编程门阵列（field-programmable gate array，FPGA）或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等。通用处理器可以是微处理器或者是任何常规的处理器等。值得说明的是，处理器可以是支持进阶精简指令集机器（advanced RISC machines，ARM）架构的处理器。

进一步地，在一种可选的实施例中，上述存储器可以包括只读存储器和随机存取存储器，并向处理器提供指令和数据。存储器还可以包括非易失性随机存取存储器。例如，存储器还可以存储设备类型的信息。

该存储器可以是易失性存储器或非易失性存储器，或可包括易失性和非易失性存储器两者。其中，非易失性存储器可以是只读存储器（read-only memory，ROM）、可编程只读存储器（programmable ROM，PROM）、可擦除可编程只读存储器（erasable PROM，EPROM）、电可擦除可编程只读存储器（electrically EPROM，EEPROM）或闪存。易失性存储器可以是随机存取存储器（random access memory，RAM），其用作外部高速缓存。通过示例性但不是限制性说明，许多形式的 RAM 可用。例如，静态随机存取存储器（static RAM，SRAM）、动态随机存取存储器（dynamic random access memory，DRAM）、同步动态随机存取存储器（synchronous DRAM，SDRAM）、双倍数据速率同步动态随机存取存储器（double data rate SDRAM，DDR SDRAM）、增强型同步动态随机存取存储器（enhanced SDRAM，ESDRAM）、同步连接动态随机存取存储器（synchlink DRAM，SLDRAM）和直接内存总线随机存取存储器（direct rambus RAM，DR RAM）。

还提供了一种计算机可读存储介质，存储介质中存储有至少一条指令，指令由处理器加载并执行以实现如上任一所述的同步方法。

本申请提供了一种计算机程序，当计算机程序被计算机执行时，可以使得处理器或计算机执行上述方法实施例中对应的各个步骤和/或流程。

提供了一种芯片，包括处理器，用于从存储器中调用并运行所述存储器中存储的指令，使得安装有该芯片的通信设备执行上述各方面中的方法。

提供另一种芯片，包括：输入接口、输出接口、处理器和存储器，所述输入接口、输出接口、所述处理器以及所述存储器之间通过内部连接通路相连，所述处理器用于执行所述存储器中的代码，当所述代码被执行时，所述处理器用于执行上述各方面中的方法。

在上述实施例中，可以全部或部分地通过软件、硬件、固件或者其任意组合来实现。当使用软件实现时，可以全部或部分地以计算机程序产品的形式实现。所述计算机程序产品包括一个或多个计算机指令。在计算机上加载和执行所述计算机程序指令时，全部或部分地产生按照本申请所述的流程或功能。所述计算机可以是通用计算机、专用计算机、计算机网络、或者其他可编程装置。所述计算机指令可以存储在计算机可读存储介质中，或者从一个计算机可读存储介质向另一个计算机可读存储介质传输，例如，所述计算机指令可以从一个网站站点、计算机、服务器或数据中心通过有线（例如同轴电缆、光纤、数字用户线）或无线（例如红外、无线、微波等）方式向另一个网站站点、计算机、服务器或数据中心进行传输。所述计算机可读存储介质可以是计算机能够存取的任何可用介质或者是包含一个或多个可用介质集成的服务器、数据中心等数据存储设备。所述可用介质可以是磁性介质，（例如，软盘、硬盘、磁带）、光介质（例如，DVD）、或者半导体介质（例如固态硬盘 Solid State Disk）等。

以上所述的具体实施方式，对本申请的目的、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上所述仅为本申请的具体实施方式而已，并不用于限定本申请的保护范围，凡在本申请的技术方案的基础之上，所做的任何修改、等同替换、改进等，均应包括在本申请的保护范围之内。

权利要求书

1、一种同步方法，其特征在于，所述方法包括：

获取信息包在目标链路的第一时间戳差值，所述第一时间戳差值为第一时刻所述信息包的发送时间戳与接收时间戳之间的差值；

基于所述第一时间戳差值进行选包，得到第二时间戳差值；

获取所述目标链路在所述第一时刻的时延预测值，基于所述时延预测值对所述第二时间戳差值进行补偿，得到补偿后的时间戳差值；

基于所述补偿后的时间戳差值进行时间和/或时钟同步。

2、根据权利要求1所述的方法，其特征在于，所述获取所述目标链路在所述第一时刻的时延预测值，包括：根据所述目标链路的时延相关数据预测所述目标链路在所述第一时刻的时延预测值，其中，所述时延相关数据包括如下数据中的至少一种：

所述目标链路在第二时刻的时延预测值或时间戳差值，所述第二时刻早于所述第一时刻；
所述目标链路在所述第一时刻的与时延相关的网络参数数据。

3、根据权利要求1或2所述的方法，其特征在于，所述获取所述目标链路在所述第一时刻的时延预测值，包括：

获取所述目标链路在第一周期内的时延预测值序列，所述时延预测值序列中包括所述目标链路在所述第一时刻的时延预测值。

4、根据权利要求1所述的方法，其特征在于，所述获取所述目标链路在第一周期内的时延预测值序列，包括：

根据所述目标链路在第二周期内的时延预测值序列或时间戳差值序列预测所述目标链路在所述第一周期内的时延预测值序列，所述第二周期是所述第一周期的前一周期。

5、根据权利要求1-4任一所述的方法，其特征在于，所述获取所述目标链路在所述第一时刻的时延预测值，包括：通过预测模型对所述目标链路的时延进行预测，得到所述目标链路在所述第一时刻的时延预测值。

6、根据权利要求5所述的方法，其特征在于，所述通过预测模型对所述目标链路的时延进行预测之前，还包括：

基于所述目标链路获取用于训练所述预测模型的时延相关数据；

通过所述时延相关数据进行模型训练，得到所述预测模型。

7、根据权利要求2或6所述的方法，其特征在于，所述时延相关数据包括所述目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。

8、根据权利要求7所述的方法，其特征在于，所述与时延相关的网络参数包括目标网络节点的数量、所述目标网络节点通过所述目标链路传输的流量以及添加时间戳时对应的时间中的至少一种，所述目标网络节点包括所述信息包的发送设备和接收设备，以及所述发送设备和接收设备之间的网络设备。

9、根据权利要求6-8任一所述的方法，其特征在于，所述通过所述时延相关数据进行模型训练，得到所述预测模型，包括：

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列作为样本，并将所述目标链路在第四周期内的时间戳差值序列作为标签，其中，所述第三周期为所述第四周期的前一周；或者，

在进行模型训练的过程中，将所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签；或者，

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列、以及所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签，其中，所述目标时刻为所述第三周期的下一时刻。

10、根据权利要求1-9任一所述的方法，其特征在于，所述基于所述补偿后的时间戳差值进行时间和/或时钟同步，包括：

对所述补偿后的时间戳差值进行环路滤波，得到第二环路滤波结果；

对所述第二环路滤波结果进行直接数字频率合成，得到第二频率和/或相位调整值；

基于所述第二频率和/或相位调整值进行时间和/或时钟同步。

11、根据权利要求2-10任一所述的方法，其特征在于，以在线方式获取所述时延相关数据时，在获取所述时延相关数据之前，还包括：

获取跟踪基准源得到的时间信息，鉴别所述时间信息的相位差，得到相位差鉴别结果；

将所述相位差鉴别结果进行环路滤波，得到第一环路滤波结果；

对所述第一环路滤波结果进行直接数字式频率合成，得到第一频率和/或相位调整值；

基于所述第一频率和/或相位调整值进行时间和/或时钟同步。

12、一种同步装置，其特征在于，所述装置包括：

获取模块，用于获取信息包在目标链路的第一时间戳差值，所述第一时间戳差值为第一时刻所述信息包的发送时间戳与接收时间戳之间的差值；

选包模块，用于基于所述第一时间戳差值进行选包，得到第二时间戳差值；

补偿模块，用于获取所述目标链路在所述第一时刻的时延预测值，基于所述时延预测值对所述第二时间戳差值进行补偿，得到补偿后的时间戳差值；

同步模块，用于基于所述补偿后的时间戳差值进行时间和/或时钟同步。

13、根据权利要求12所述的装置，其特征在于，所述获取模块，用于根据所述目标链路的时延相关数据预测所述目标链路在所述第一时刻的时延预测值，其中，所述时延相关数据

包括如下数据中的至少一种：

所述目标链路在第二时刻的时延预测值或时间戳差值，所述第二时刻早于所述第一时刻；
所述目标链路在所述第一时刻的与时延相关的网络参数数据。

14、根据权利要求12或13所述的装置，其特征在于，所述获取模块，用于获取所述目标链路在第一周期内的时延预测值序列，所述时延预测值序列中包括所述目标链路在所述第一时刻的时延预测值。

15、根据权利要求12所述的装置，其特征在于，所述获取模块，用于根据所述目标链路在第二周期内的时延预测值序列或时间戳差值序列预测所述目标链路在所述第一周期内的时延预测值序列，所述第二周期是所述第一周期的前一周。

16、根据权利要求12-15任一所述的装置，其特征在于，所述获取模块，用于通过预测模型对所述目标链路的时延进行预测，得到所述目标链路在所述第一时刻的时延预测值。

17、根据权利要求16所述的装置，其特征在于，所述装置，还包括：

训练模块，用于基于所述目标链路获取用于训练所述预测模型的时延相关数据；通过所述时延相关数据进行模型训练，得到所述预测模型。

18、根据权利要求13或17所述的装置，其特征在于，所述时延相关数据包括所述目标链路的时间戳差值序列以及与时延相关的网络参数数据中的至少一种数据。

19、根据权利要求18所述的装置，其特征在于，所述与时延相关的网络参数数据包括目标网络节点的数量、所述目标网络节点通过所述目标链路传输的流量以及添加时间戳时对应的的时间中的至少一种，所述目标网络节点包括所述信息包的发送设备和接收设备，以及所述发送设备和接收设备之间的网络设备。

20、根据权利要求17-19任一所述的装置，其特征在于，所述训练模块，用于：

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列作为样本，并将所述目标链路在第四周期内的时间戳差值序列作为标签，其中，所述第三周期为所述第四周期的前一周；或者，

在进行模型训练的过程中，将所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签；或者，

在进行模型训练的过程中，将所述目标链路在第三周期内的时间戳差值序列、以及所述目标链路在目标时刻的与时延相关的网络参数作为样本，并将所述目标链路在所述目标时刻的时间戳差值作为标签，其中，所述目标时刻为所述第三周期的下一时刻。

21、根据权利要求12-20任一所述的装置，其特征在于，所述同步模块，用于对所述补偿之后的时间戳差值进行环路滤波，得到第二环路滤波结果；对所述第二环路滤波结果进行直

接数字频率合成，得到第二频率和/或相位调整值；基于所述第二频率和/或相位调整值进行时间和/或时钟同步。

22、根据权利要求15-21任一所述的装置，其特征在于，所述同步模块，还用于获取跟踪基准源得到的时间信息，鉴别所述时间信息的相位差，得到相位差鉴别结果；将所述相位差鉴别结果进行环路滤波，得到第一环路滤波结果；对所述第一环路滤波结果进行直接数字式频率合成，得到第一频率和/或相位调整值；基于所述第一频率和/或相位调整值进行时间和/或时钟同步。

23、一种同步设备，其特征在于，所述设备包括：

存储器及处理器，所述存储器中存储有至少一条指令，所述至少一条指令由所述处理器加载并执行，以实现权利要求1-11中任一所述的同步方法。

24、一种计算机可读存储介质，其特征在于，所述存储介质中存储有至少一条指令，所述指令由处理器加载并执行以实现如权利要求1-11中任一所述的同步方法。

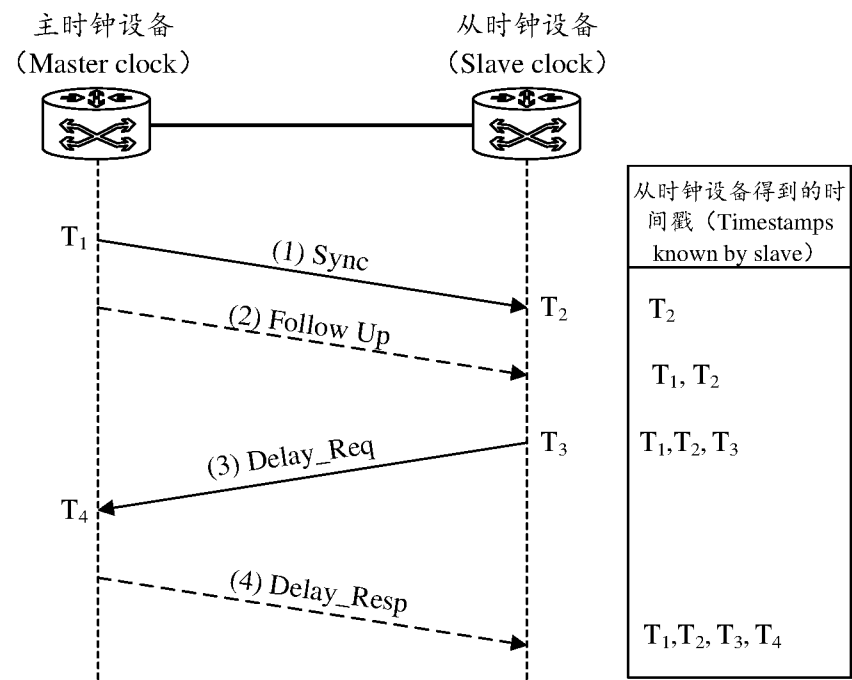


图 1

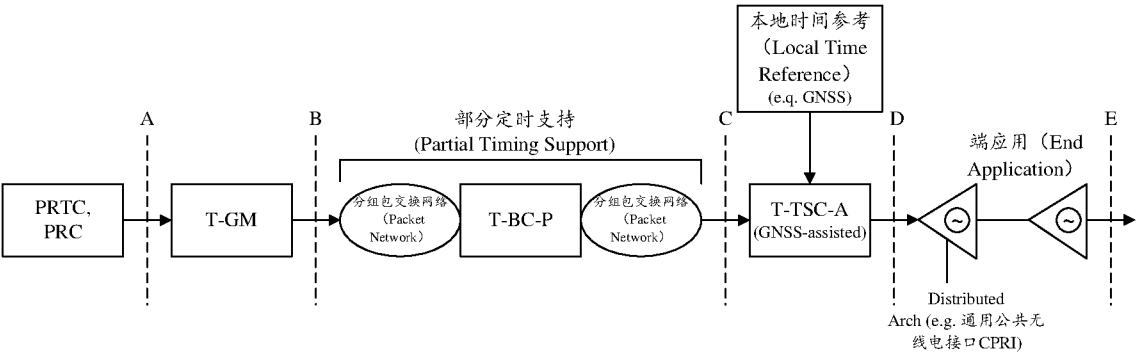


图 2

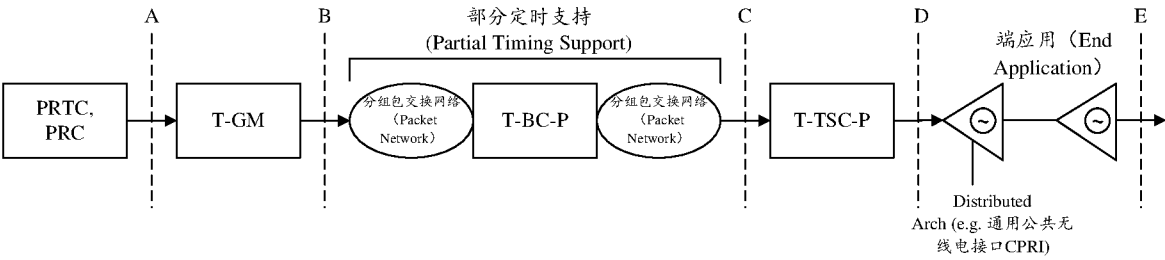


图 3

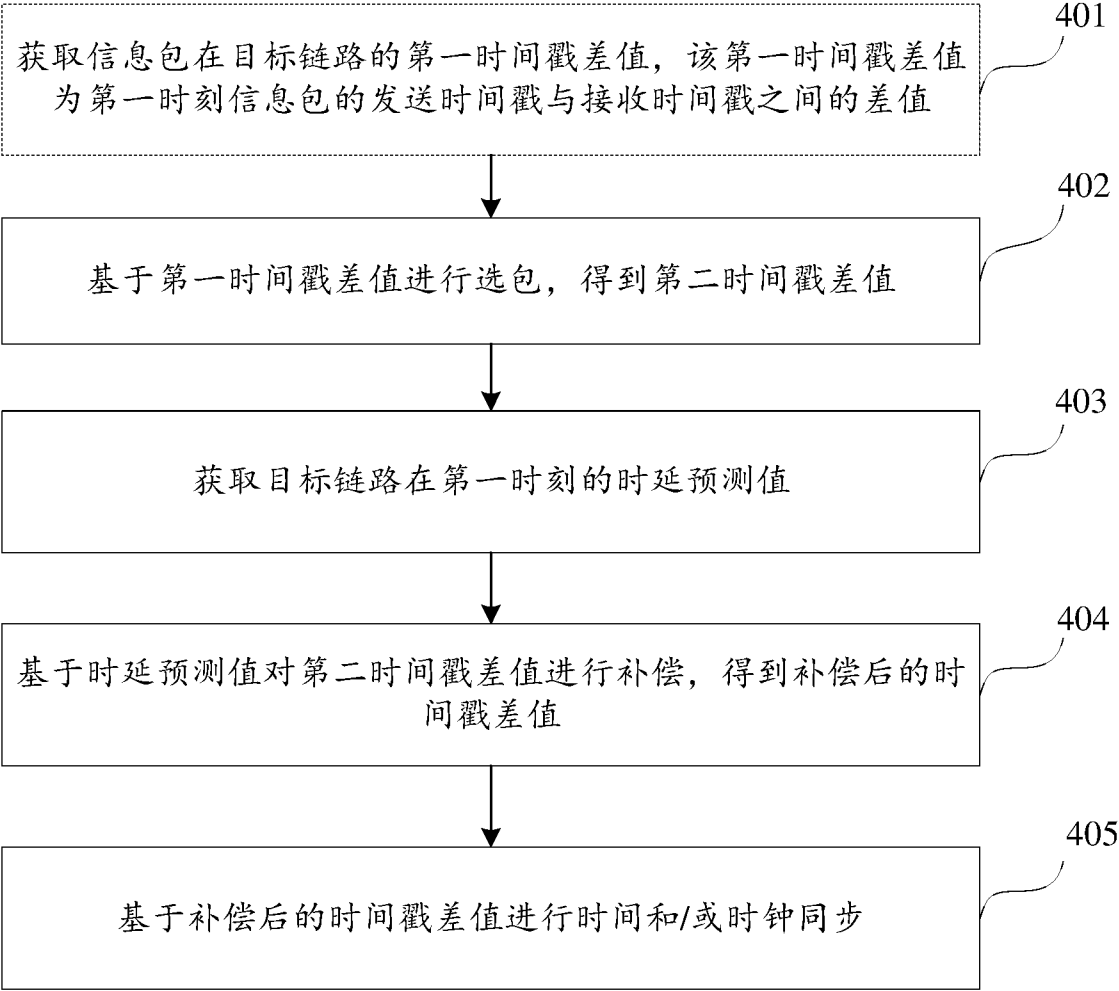


图 4

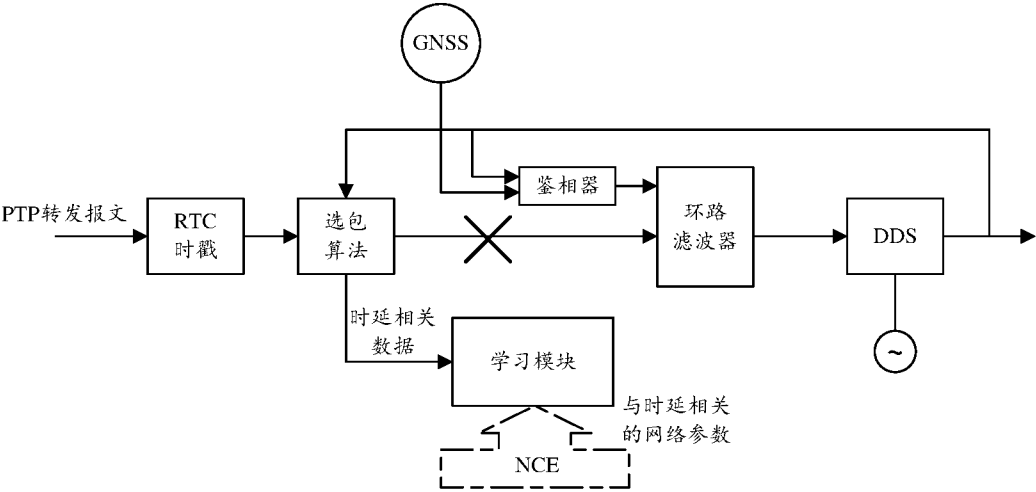


图 5

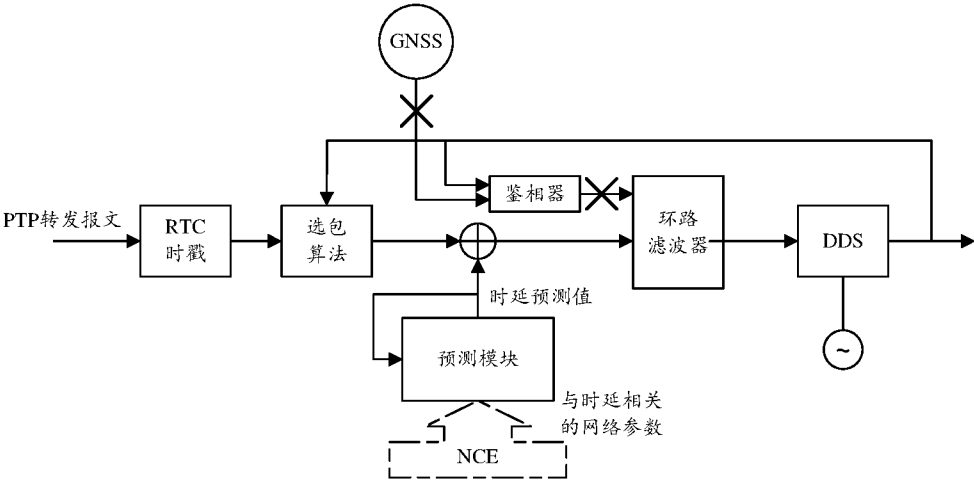


图 6

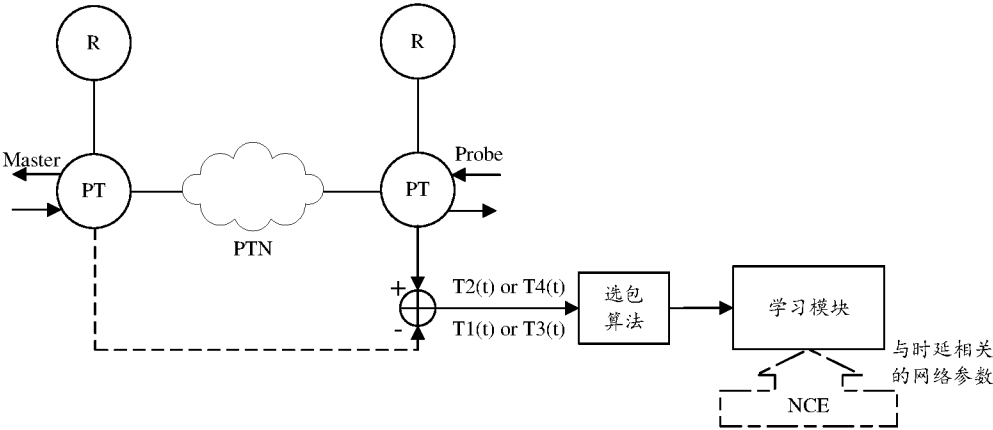


图 7

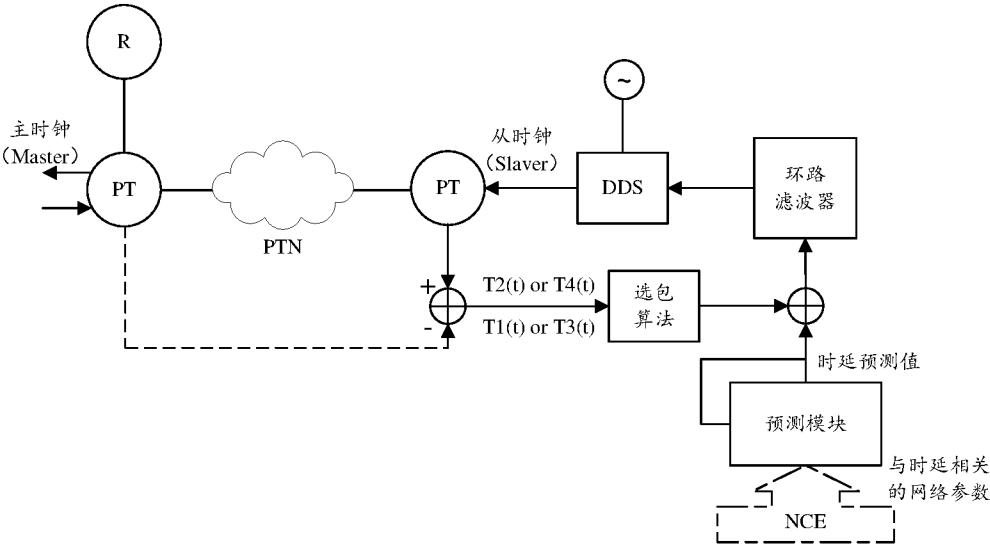


图 8

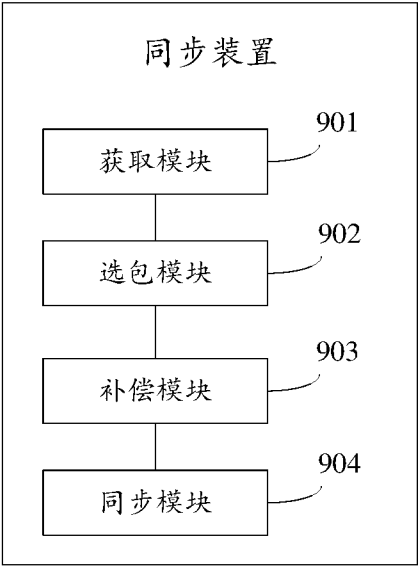


图 9

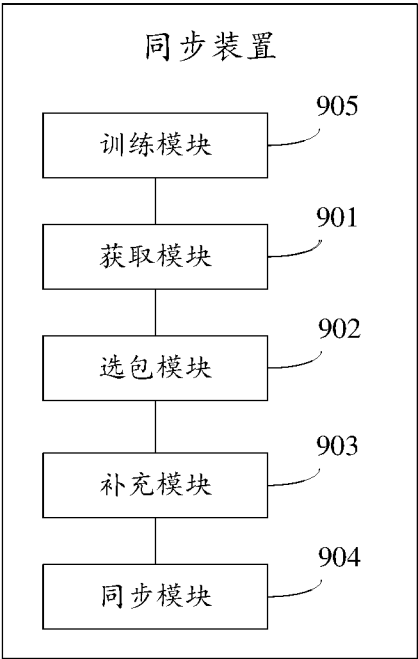


图 10

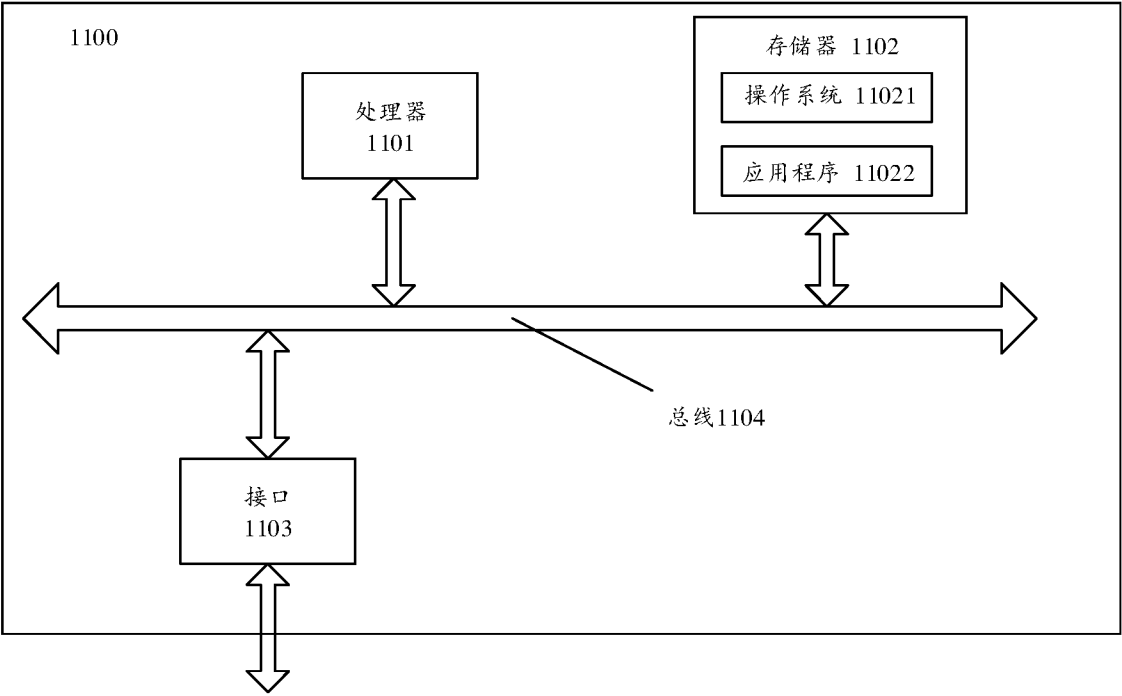


图 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/142162

A. CLASSIFICATION OF SUBJECT MATTER

H04J 3/06(2006.01)i; H04L 7/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04J; H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

USTXT; CNABS; CNTXT; CNKI: 时间, 时钟, 同步, 包, 时间戳, 差值, 选包, 平均, 预测, 估计, 补偿, 锁相环, 训练; VEN: time, clock, synchronization, packet, timestamp, difference, select, average, prediction, estimation, compensation, PLL, train

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103457685 A (SHENYANG INSTITUTE OF AUTOMATION, CHINESE ACADEMY OF SCIENCES) 18 December 2013 (2013-12-18) description paragraphs [0065]-[0108], claims 1-6	1-8, 10-19, 21-24
A	CN 102111258 A (HUAWEI TECHNOLOGIES CO., LTD. et al.) 29 June 2011 (2011-06-29) entire document	1-24
A	US 2012188997 A1 (RADOSLAW ROMUALD ZAKRZEWSKI et al.) 26 July 2012 (2012-07-26) entire document	1-24
A	US 2008273521 A1 (SAMSUNG ELECTRONICS CO., LTD.) 06 November 2008 (2008-11-06) entire document	1-24
A	NOKIA, NOKIA SHANGHAI BELL. "Updates to synchronization solution #11.2" SA WG2 Meeting #132 S2-1903649, 02 April 2019 (2019-04-02), entire document	1-24



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

10 March 2021

Date of mailing of the international search report

12 April 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/142162

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103457685	A	18 December 2013	CN	103457685	B	09 September 2015
CN	102111258	A	29 June 2011	US	2012263220	A1	18 October 2012
				WO	2011076066	A1	30 June 2011
US	2012188997	A1	26 July 2012	US	8660110	B2	25 February 2014
US	2008273521	A1	06 November 2008	US	2011299521	A1	08 December 2011
				US	8290523	B2	16 October 2012
				US	8023976	B2	20 September 2011

国际检索报告

国际申请号

PCT/CN2020/142162

A. 主题的分类

H04J 3/06(2006.01)i; H04L 7/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04J; H04L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

USTXT;CNABS;CNTXT;CNKI:时间, 时钟, 同步, 包, 时间戳, 差值, 选包, 平均, 预测, 估计, 补偿, 锁相环, 训练; VEN:time, clock, synchronization, packet, timestamp, difference, select, average, prediction, estimation, compensation, PLL, train

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103457685 A (中国科学院沈阳自动化研究所) 2013年 12月 18日 (2013 - 12 - 18) 说明书第[0065]-[0108]段, 权利要求1-6	1-8, 10-19, 21-24
A	CN 102111258 A (华为技术有限公司等) 2011年 6月 29日 (2011 - 06 - 29) 全文	1-24
A	US 2012188997 A1 (RADOSLAW ROMUALD ZAKRZEWSKI等) 2012年 7月 26日 (2012 - 07 - 26) 全文	1-24
A	US 2008273521 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008年 11月 6日 (2008 - 11 - 06) 全文	1-24
A	Nokia, Nokia Shanghai Bell. "Updates to synchronization solution #11.2" SA WG2 Meeting #132 S2-1903649, 2019年 4月 2日 (2019 - 04 - 02), 全文	1-24

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2021年 3月 10日

国际检索报告邮寄日期

2021年 4月 12日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李泽昆

电话号码 010-62411442

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/142162

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103457685	A	2013年 12月 18日	CN	103457685	B	2015年 9月 9日
CN	102111258	A	2011年 6月 29日	US	2012263220	A1	2012年 10月 18日
				WO	2011076066	A1	2011年 6月 30日
US	2012188997	A1	2012年 7月 26日	US	8660110	B2	2014年 2月 25日
US	2008273521	A1	2008年 11月 6日	US	2011299521	A1	2011年 12月 8日
				US	8290523	B2	2012年 10月 16日
				US	8023976	B2	2011年 9月 20日